

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ H04N 7/167	(45) 공고일자 2000년04월15일
(21) 출원번호 10-1994-0025827	(11) 등록번호 10-0253473
(22) 출원일자 1994년10월10일	(24) 등록일자 2000년01월24일
(30) 우선권주장 93-254181 1993년10월12일 일본(JP) 93-256772 1993년10월14일 일본(JP) 94-151694 1994년06월08일 일본(JP)	(65) 공개번호 특 1995-0013091
(73) 특허권자 마쯔시다덴기산교 가부시키키가이샤 모리시타 요이찌	(43) 공개일자 1995년05월17일
(72) 발명자 일본국 호고켄 이타미시 카스가오카 1-44 무라카미히로키 일본국 오오사까후 오오사까시 요도가와쿠 니이타카 1-12-1-1011 이바라키스스무 일본국 오오사까후 토요나카시 히가시토요나카쵸 3-23-A-302 나카무라세이지 일본국 오오사까후 토요나카시 무코가오카 1-6-1-502	
(74) 대리인 신중훈, 임옥순	

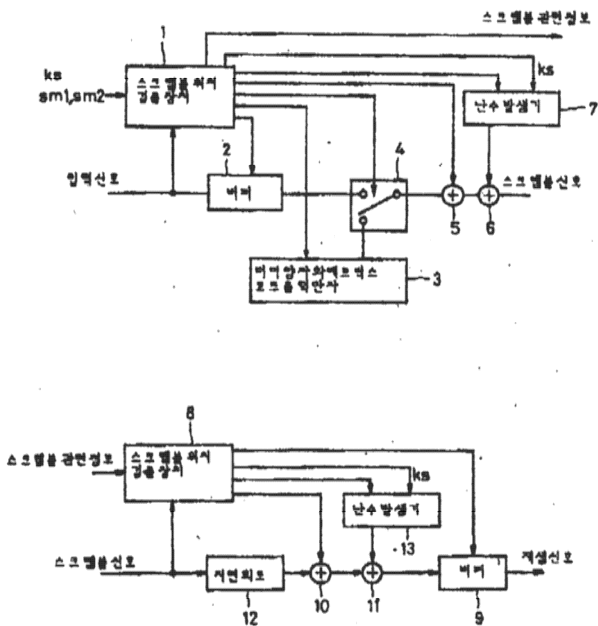
심사관 : 김승조

(54) 스크램블장치, 디스크램블장치 및 스크램블전송장치

요약

본 발명의 스크램블장치는, 압축영상데이터중에 양자화폭을 표시한 더미패턴을 채워넣기 처리하는 신호 채워넣기처리부와, 필드처리, 프레임처리를 지시하는 신호를 스크램블링처리하는 변환처리부와, DCT변환 계수를 표시하는 코드의 일부에 스크램블링처리하는 DCT계수변환처리부와, "intra-precision"신호를 스크램블링제어하는 "intra-dc precision"변환처리부와, "alternate-scan"신호를 스크램블링처리하는 "alternate-scan"변환처리부의 적어도 1개의 처리부를 구비한 것을 특징으로 하며, 디스크램블장치는, 스크램블장치에서 스크램블처리된 영상데이터를 원래의 영상데이터로 역변환처리하는 것을 특징으로 한 것이다.

대표도



명세서

본 발명은, 스크램블장치와, 디스크램블장치로 이루어지고, 전송데이터는, 압축부호화된 디지털 영상신호이다.

본 발명의 제1측면에 의하면, 스크램블장치는, 압축부호화된 디지털영상신호중에, 양자화폭을 표시하는 신호를 채워넣는 신호채워넣기부를 구비하는 것이다.

상기 구성에 의해, 영상데이터는, 본래 부호화될 때에 행하여진 양자화처리에 있어서의 양자화폭과는 다른 양자화폭을 표시하는 신호를 채워넣게 되고, 그 신호를 제거하지 않고 재생을 시도하였을 경우, 그 재생레벨이 랜덤하게 되어 영상데이터의 내용은, 시청하기에 부적절한 스크램블신호를 얻을 수 있다. 또, 영상데이터가 직교변환부호화되어 있고, 각 계수성분마다 양자화폭을 표시한 것인 경우에는, 계수마다 양자화폭을 제어한 패턴을 채워넣음으로써, 보다 미세한 제어를 행할 수 있다.

특히, 직교변환부호화된 영상데이터중의 교류성분을 표시한 계수의 양자화폭을 표시하는 코드로서 실제의 부호화시에 사용된 양자화폭의 값보다 작은 값을 표시한 코드를 채워넣음으로써, 직교변환을 행한 각 블록의 재생시에, AC성분이 제어요소로 되고, 직교변환클럭크기의 모자이크상의 스크램블화상을 얻을 수 있다. 또한, 특정한 계수성분의 양자화폭을 실제로 부호화시의 양자화폭보다도 큰 값으로 하면, 특정한 규정의 신호만이 강조되어 스크램블화상으로 되며, 특히 강조된 계수의 신호가 휘도신호로 변환되었을 경우의 값이, 휘도레벨에서의 다이내믹레인지 이상으로 강조된 경우에는, 규정패턴의 폭의 크기의 모자이크 형상의 스크램블화상을 얻게 된다. 또한, 직교변환부호화된 영상신호중의 일부의 계수성분을 스크램블링 하는 스크램블링부를 구비하고, 신호채워넣기처리부가 상기 스크램블링하는 계수의 양자화폭을 표시하는 신호를 부호화에 사용한 값보다 작은 값으로 변환 또는 이와 같은 값을 표시하는 패턴을 채워넣음으로써, 스크램블링된 신호를 재생하는데 따른 스크램블화상에 주는 영향을 작게 할 수 있어, 스크램블링된 성분이 랜덤한 값으로서 재생된 영상이 아니고, 스크램블링된 신호를 제외한 데이터로 재생된 영상에 상당하는 스크램블영상을 얻을 수 있다. 즉, 스크램블링처리에 의해 랜덤화된 데이터를 그대로 재생하였을 때에 불쾌감을 주는 영상이 재생되는 것을 방지할 수 있다. 또, 이 스크램블링한 결과가 스크램블영상에 거의 영향을 주지 않기 때문에, 스크램블링처리의 내용도 스크램블신호를 본 것만으로는, 추측하기 어렵고 부정확한 해독에 대한 안정성을 향상시킬 수 있다. 또, 신호채워넣기처리가, 직교변환부호화된 영상데이터중의 직교변환후의 각 계수성분중의 직류성분의 계수를 표시하는 신호의 양자화폭을 결정하는 신호에 대해서, 그 값을 실제의 부호화시에 사용한 값보다, 큰 값으로 변환처리한 경우에는, 직류성분이 강조된 스크램블화상으로 되고, 특히 그 재생레벨이 다이내믹레인지이상으로 강조되었을 경우, 2진화된 스크램블화상으로 된다.

본 발명의 제2측면에 의하면, 영상신호는 필드처리되거나 프레임처리되고, 또한 스크램블링부는 직교변환부호화된 영상신호가 프레임처리되었는지 필드처리되었는지를 표시하는 신호의 스크램블링을 제거한다.

상기 구성에 의해, 스크램블화상은, 본래, 필드처리에 의해 부호화된 것이 프레임처리된 것으로 해서, 또, 본래 프레임처리에 의해 부호화된 것이 필드처리된 것으로 해서 각각 잘못된 위치에 재생되게 되며, 영상전체로서는, 그 내용을 알 수 있으나, 세부를 판별할 수 없는 스크램블효과를 실현할 수 있다. 또, 예를 들면, 움직임화상부호화에 관한 ISO/IEC의 국제표준(통칭MPEG)에 준거한 영상데이터에서 MPEG표준에 준거한 신호중의 "dct_type"신호로 랜덤하게 제어하고, 또 직교변환부호화된 영상데이터중의 교류성분을 표시하는 계수의 양자화폭을 표시하는 코드를, 부호화시에 실제로 행한 양자화폭의 값보다 작은 값을 표시하는 코드를 채워넣는 처리를 조합시킴으로써, 채워넣어진 코드에 의해서 발생하는 모자이크형상의 영상중의 모자이크의 폭이, 세로방향으로 2배로 확대되어, MPEG표준의 영상데이터의 경우 수직방향으로 16화소, 수평방향으로 8화소의 모자이크형상의 스크램블화상을 얻을 수 있다.

또, 본 발명의 제3측면에 의하면, MPEG표준에 준거한 영상신호중의 "alternate_scan"신호를 비트반전처리하는 수단을 구비하는 구성이다.

상기 구성에 의해, 입력신호중의 "alternate_scan"신호를 비트반전시키는, 이 "alternate_scan"신호는, DCT계수를 2차원허프만부호화할 경우에 그 스캔방법을 표시한 코드이며, 이 코드를 반전하는 것은, 2차원허프만부호(two-dimensional Huffman code)를 재생할 때에, 각 계수성분을 본래의 것과는 다른 계수성분으로서 재생되고, 주파수축상에서 교제처리를 행한 효과를 얻을 수 있다.

또, 본 발명에 의한 디스크램블장치는, 상기와 같은 스크램블장치에서 생성된 스크램블신호를 디스크램블처리해서 정확한 데이터로 재현시키는 것이며, 또, 스크램블장치 및 디스크램블장치에 의해 스크램블 전송장치를 제공할 수 있다.

이하 본 발명의 실시예에 대해서, 첨부도면을 참조하면서 상세히 설명한다.

제1a도, 제1b도는 본 발명의 제1실시예에 의한 스크램블전송장치의 구성도를 표시한 것이며, 제1a도는 스크램블신호를 생성하는 신호처리장치이며, 제1b도는 제 1a도에서 생성한 스크램블신호를 디스크램블처리해서 재생하는 신호처리장치이다. 제1a도, 제1b도에 있어서, (1),(8)은 입력신호중에서 대상이 되는 위치를 검출하는 스크램블위치검출장치, (2),(9)는 데이터를 일시적으로 기억하고, 적절한 타이밍에 의해서 출력하는 버퍼, (3)은 더미의 양자화매트릭스의 비트패턴을 출력하는 더미양자화매트릭스출력장치, (4)는 버퍼(2)와 더미양자화매트릭스출력장치(3)의 어느 한쪽의 신호를 출력시키는지를 선택하는 스위치, (5),(6),(10),(11)은 배타적논리합회로, (7),(13)은 난수발생기, (12)는 지연회로이다.

이상과 같이 구성된 본 실시예의 스크램블전송장치에 있어서 이하 그 동작을 설명한다. 입력신호는, MPEG(Moving Picture Expert Group)표준에 준거하여 영상 데이터로 한다. MPEG표준은, 예를 들면, ISO/IEC의 코미티 드래프트인 ISO/IEC CD 13818(통칭 MPEG-2), ISO/IEC의 국제표준인 ISO/IEC 11172(통칭 MPEG-1)등이 있다.

이하 제2도를 사용해서 MPEG표준에 준거한 영상신호의 개요에 대해서 설명한다. 제2도에 표시한 바와 같이, 데이터구조는 시퀀스층(레이어)으로 이루어지고, 시퀀스층은 1개의 움직임화상을 나타내고, 헤더부분에는 시퀀스개시코드를 위시하여, 각종 파라미터와 데이터를 포함하고, 1개 이상의 GOP(Group of

picture), 픽처(화상)군의 부호화데이터를 포함하고 있다.

또, GOP층은, 임의의 길이의 프레임으로 구성되고, GOP의 개시코드(Start-code)를 포함하는 헤더부분과, 1개이상의 픽처의 부호화데이터 등을 포함하고 있다. 다음에, 상기한 픽처층은, 픽처의 개시코드(Start-code)를 포함하는 헤더부분과, 1개이상의 슬라이스의 부호화데이터 등을 포함하고 있고, 이 슬라이스층은, 슬라이스의 개시코드(Start-code)를 포함한 헤더부와, 1개이상의 매크로블록의 부호화데이터를 포함하고, 임의의 매크로블록을 포함할 수 있다.

또 매크로블록에 대해서 설명하면, 이 매크로블록은, 16×16화소의 영역의 데이터이며, 기본부호화처리 단위인 8×8의 블록이 횡도 4개와, 이 영역에 존재하는 색차를 표시한 임의의 8×8블록으로 이루어지고, 각 블록은, 블록단위로 DCT변환처리한 때의 변환계수를 부호화한 것이며, 대부분의 계수는, 특정한 주사방향과 레벨치의 2차원 허프만부호화가 행하여지고 있다. DCT변환처리는, 이 블록의 단위로 행하여지고, 매크로블록내에서, 1개의 블록을 어떻게 절단하는지에 따라서 필드처리와 프레임처리를 절환하고 있다. 제3도는 필드처리 및 프레임처리의 경우의 매크로블록내에서의 블록의 구성의 설명도이다. 즉, 필드처리의 경우에는, 세로방향은, 동일 필드에 속하는 화소를 수집해서, 블록을 구성하고, 프레임처리인 경우에는, 공간적으로 인접하는 화소를 수집해서 블록을 구성한다. 그리고, 이 블록의 단위로 DCT변환부호화된다. 따라서, 필드처리프레임처리의 절환은, 매크로 블록단위로 행하여지고, 매크로 블록마다 1비트의 "Dct_type"신호로, 재생쪽이 식별할 수 있도록 되어있다.

또, 양자화매트릭스신호는, 시퀀스헤더내에 있고, 시퀀스개시코드후에, 63비트째에 "load_intra_quantizer_matrix"라고 하는 "intra_quantizer_matrix"의 유무를 표시한 1비트의 신호가 있고, 이것이 1인 경우에만 인트라픽처로 사용하는 양자화매트릭스로서, "intra_quantizer_matrix"가, 각각의 계수성분에 대해서 8비트 합계 8x64비트(512비트)의 신호로서 존재하고, 그후, "load_non_intra_quantizer_matrix"라고 하는 "non_intra_quantizer_matrix"의 유무를 표시한 1비트의 신호가 있고, 그것이 1인 경우에만 인트라픽처이외에서 사용되는 양자화매트릭스로서 "non_intra_quantizer_matrix"가, 마찬가지로 8x64비트(512비트)의 신호로서 존재한다. 또, 각 픽처마다 삽입가능한 "quant_matrix_extension"의 확장영역에서 "load_intra_quantizer_matrix", "non_quantizer_matrix", "chroma_intra_quantizer_matrix", "chroma_nonintra_quantizer_matrix"가 각각 8x64비트의 신호로서 존재하고, "alternate_scan"신호는, 블록중의 변환계수를 2차원허프만부호화 했을 때의 주사방법을 표시한 신호이며, "picture_coding_extension"중에 1비트코드로서 존재한다. "intra_dc_precision"은, DC성분의 양자화폭을 표시한 신호로서, "picture_coding_extension"중에 2비트코드로서 존재한다.

스트랩블위치검출장치(1)은, 각각 5비트 및 6비트의 스크램블모드신호 sm1, sm2설정치입력으로서 가지고, sm1의 최하위비트는, 양자화매트릭스채움처리, 제2비트는, "dct_type"코드반전처리, 제3비트는, "alternate_scan"코드반전처리, 제4비트는, dct계수의 부호비트의 반전처리, 제5비트는, "intra_dc_precision"의 반전처리를 표시한 비트로 하고, 각각 처리를 행할 경우에, 비트를 1로 하고, 처리를 행하지 않는 경우는 0으로 표현한다. sm2는, 더미로 채우는 양자화매트릭스코드의 패턴을 표시한 신호이며, 제4도는, sm2의 값과 이에 대응하는 양자화매트릭스의 코드패턴이다. 제4도에 있어서, sm2가 000001의 패턴은, 1행 2열의 성분만이 255이고 다른 성분은 1로 한 것이며, DCT계수의 1행 2열성분을 최대로 강조하고, 다른성분은, 최저레벨로 재생시키는 양자화매트릭스패턴이며, sm2가 000010의 패턴은, 2행 1열의 성분만 최대로 강조하고, 그외의 계수는, 최저레벨로 재생하는 양자화패턴이다. 또, sm2가 000100인 경우는, 1행 3열 성분만을 최대로 강조하고, sm2가 001000의 경우는, 3행 1열 성분을 최대로 강조하고, sm2가 0100001의 경우는 m1행 2열, 2행 1열을 최대로 강조한 것이며, sm2가 100000인 경우는, 1행 1열 이외의 성분을 최저레벨로 재생하는 패턴이다. 또, 스크램블위치검출장치(1)는, 내부에 내부상태를 표시한 스크램블표시문자신호 f1, f2를 가진다. 또, 스크램블위치검출장치(1)의 출력은, 버퍼(2), 더미양자화매트릭스출력장치(3), 스위치(4) 및 배타적 논리합회로(5), 난수발생기(7)에 입력되고, 버퍼(2)에는, 통상 입력신호를 순차적으로 출력하는 신호가 송출되고, 더미양자화매트릭스출력장치(3)에는, 스크램블모드sm2, 더미양자화매트릭스출력개시신호 및 확장양자화매트릭스출력개시신호가 송출된다. 또, 난수발생기(7)에는, 난수발생의 초기치로서 스크램블키ks가 세트되고, 스크램블타이밍마다 스크램블타이밍신호가 송출된다. 또, 스위치(4)에는, 버퍼(2)의 출력과 접속하는 것을 표시한 신호가 송출되고, 배타적논리합회로(5)에는, 출력 00이 통상적으로 출력되고 있다. 이상의 스크램블모드신호와 영상입력신호에 대해서, 더미양자화매트릭스출력장치(3)는, 제4도에 있는 더미양자화매트릭스패턴을 기억하고, 더미양자화매트릭스출력개시신호가 스크램블위치검출장치(1)로부터 입력되었을 때, sm2에서 지정된 양자화매트릭스패턴을 소정의 순서에 따라서 출력하고, 스크램블위치검출장치(1)로부터 픽처양자화매트릭스출력개시신호를 받으면, "quant matrix extension"의 규약에 따라서, "extension_start_code", "extension_start_code_idenfier"와 "intra_quantizer_matrix", "non_intra_quantizer_matrix", "chroma_intra_quantizer_matrix", "chroma_non_intra_quantizer_matrix"의 4개의 양자화매트릭스패턴과 각각의 양자화매트릭스신호의 존재를 표시한 각각 1비트의 코드를 출력한다.

이상과 같이 구성된 이 실시예의 스크램블전송장치에 있어서, 그 동작을 차례로 설명한다. 최초에 제1a도의 스크램블장치에 대해서 설명한다. 입력신호는, MPEG의 CD13818에 따른 영상신호이다. 입력신호는, 버퍼(2) 및 스크램블위치검출장치(1)에 입력된다. 또, 스크램블모드를 지정하는 sm1, sm2는 스크램블위치검출장치(1)에 입력된다. 버퍼(2)에 입력된 신호는, 스크램블위치검출장치(1)로부터의 제어신호에 따라서 순차적으로 출력되고, 배타적논리합회로(5) 및 배타적논리합회로(6)을 통하여 스크램블신호로 된다.

이 동안에, 스크램블위치검출장치(1)는, 양자화매트릭스채워넣기타이밍과 "dct_type"과 "alternate_scan" 및 "intra_dc_precision", DCT계수의 교류성분중의 부호비트를 검출한다. 양자화매트릭스채워넣기타이밍을 검출할 때는, 버퍼(2)에 출력을 정지하는 신호를 송출하는 동시에 더미양자화매트릭스출력장치에 출력 개시신호를 송출하고, 더미비트를 출력시키고, 스위치(4)를 더미양자화 매트릭스출력장치(3)에 접속해서, 스크램블신호내에 채워넣는다. 또, "dct_type", "alternate_scan" 및 "intra_dc_precision"신호를 검출한 때는, 배타적논리합회로(1)에 신호"1"을 송출하고, 비트반전시킨다. 또, DCT계수의 부호비트를 검출한 경우는, 난수발생기(7)에 스크램블타이밍신호를 송출하여, 난수를 출

력시키고, DCT계수의 부호비트에 난수가산해서 스크램블링한다. 이상의 동작의 상세를 이하에 표시한다.

- ① 스크램블위치검출장치(1)은, 입력신호의 시퀀스헤더코드를 검출하고, f1 및 f2를 0으로 한다.
- ② sm1의 최하위 비트가 1일때 시퀀스헤더중의 "load_intra_quantizer_matrix"를 검출하고, 코드가 "0"인 경우, "load_intra_quantizer_matrix"에 해당하는 비트로서 배타적논리합회로(5)에 출력되는 신호를 "1"로 함으로써, 비트반전시키는 동시에, 버퍼(2)에 출력정지의 신호를 송출하고, 8×64비트기간 스위치(4)에 더미양자화매트릭스출력장치(3)에 접속하는 신호를 송출하고, 더미양자화매트릭스출력장치(3)에는, sm2 및 더미양자화매트릭스출력개시신호를 송출하고, f1을 1로 한다. "load_intra_quantizer_matrix"코드가 "1"인 경우는, 처리를 행하지 않는다. 마찬가지로, 시퀀스헤더중의 "load_non_intra_quantizer_matrix"를 검출하고, 코드가 0인 경우, "load_non_intra_quantizer_matrix"에 해당하는 비트를 배타적논리합회로(5)에 출력을 "1"로 함으로써 비트반전시키는 동시에, 버퍼(2)에 출력정지의 신호를 송출하고, 8×64비트기간스위치(4)에 더미양자화매트릭스출력장치(3)에 접속하는 신호를 송출하고, 더미양자화매트릭스출력장치(3)에는, sm2 및 더미양자화 매트릭스출력개시신호를 송출하고, f2를 1로 한다. "load_intra_quantizer_matrix"코드가 "1"인 경우는, 처리를 행하지 않는다.
- ③ 더미양자화매트릭스코드출력장치(3)는, sm2 및 더미양자화매트릭스출력개시신호를 받으면 sm2에 의해서 선택된 양자화매트릭스 신호를 소정의 순서에 따라서 8×64비트의 신호를 출력한다.
- ④ sm1의 최하위비트가 1일 때, "quant_matrix_extension"을 검출한 경우, f1 및 f2를 0으로 한다.
- ⑤ sm1의 최하위비트가 1이고 또한 f1 또는 f2가 0일 때, 다음에 나타나는 "picture_coding_extension()"신호의 직후의 "extension_and_user_data()"중의 최종의 확장코드뒤에 버퍼(2)에 출력정지의 신호를 송출하고, 2088비트기간스위치(4)에 더미양자화매트릭스출력장치(3)에 접속하는 신호를 송출한다. 또 더미양자화매트릭스출력장치(3)에는, sm2 및 더미양자화매트릭스출력개시신호를 송출하고, f1 및 f2를 1로 하는 동시에 채워넣기를 행한 픽처의 "temporal_reference"를 기억한다. 또한, "extension_and_user_data()"중에서 먼저 "quant_matrix_extension"이 검출되었을 경우, 이 픽처 중에서는 처리를 행하지 않고, 다음의 픽처에서 상기의 처리를 행한다.
- ⑥ 더미양자화 매트릭스코드 출력장치(3)는, sm2 및 픽처양자화매트릭스출력 개시신호를 받으면 sm2에 의해서 선택된 양자화매트릭스신호로서 "quant_matrix_extension"의 규약에 따라서 2088비트를 출력한다.
- ⑦ 스크램블위치검출장치(1)는, sm1의 제2비트가 1일 때, "dct_type"를 검출하고, "dct-type"의 1비트가 배타적논리합회로(5)에 입력되는 타이밍에 의해서 배타적논리합회로(1)에 신호"1"를 송출한다.
- ⑧ 스크램블위치검출장치(1)는, sm1의 제3비트가 1일 때, "alternate_scan"을 검출하고, "alternate_scan"의 1비트가 배타적논리합회로(5)에 입력된 타이밍에 의해서 배타적논리합회로(1)에 신호"1"을 송출한다.
- ⑨ 스크램블위치검출장치(1)는, sm1의 제5비트가 1일 때, DCT계수의 부호비트, 즉, ISO/IEC CD13818중에서 말하자면 "Subsequent_DCT_coefficient" 및 "First_DCT_coefficient"의 코드중의 부호비트를 검출하고, 그 부호비트가 배타적논리합회로(6)에 입력되는 타이밍에 의해서 난수발생기(7)에 스크램블타이밍신호를 송출한다. 난수발생기(7)에서는, 스크램블키가 세트된 초기상태에 의거하여 1비트를 출력하고, 배타적논리합회로(6)내에서 입력데이터에 배타적논리합연산을 행한다.
- ⑩ 스크램블위치검출장치(1)는, sm1의 제5비트가 1일 때 "intra_dc_precision"을 검출하고, "intra_dc_precision"의 1비트가 배타적논리합회로(5)에 입력되는 타이밍에 의해서 배타적논리합회로(1)에 신호"1"을 송출한다.
- ⑪ "②~③"의 처리를 다음의 시퀀스헤더를 검출할때까지 반복하고, 다음의 시퀀스헤더검출시에 sm1, sm2 및 처리⑤에서 기억한"temporal_reference"를 제5도에 표시한 포맷에 따라서 스크램블위치검출장치(1)로부터 출력한다. 단, 제5도에 있어서, "next_bit"는, 다음에 나타나는 1비트의 값을 표시하고, "load_q_mat"는, 계속되는 신호에 채워우치를 표시한 신호가 존재하는 것을 표시하는 1비트의 신호이며, "q_mat_temporal_refernce"는, 채워넣기 처리가 행하여진 "temporal_reference"의 값을 표시하고, "end_code"는 1비트의 신호로, 값은 "0"이다.

이상의 처리에 의해서, 입력신호는, sm1, sm2에서 지정되는 스크램블신호로서 배타적논리합회로(5)로부터 출력된다.

다음에, 제1b도의 재생쪽의 신호처리장치를 설명한다. 스크램블위치검출장치(8)는, 스크램블신호와 스크램블위치검출장치(1)가 출력하는 제5도에 따른 스크램블관련정보를 입력으로 하고, 배타적논리합회로(10)의 입력과 버퍼(9)의 입력을 제어하는 신호를 출력한다. 여기서, 스크램블관련정보와 스크램블신호의 전송은, 다중해서 전송하는 일도 가능하고, 다른 수단으로 전송해도 된다. 스크램블신호는, 지연회로(12) 및 스크램블위치검출장치(8)에 입력된다. 지연회로(12)에 입력된 신호는, 배타적논리합회로(10)에서 스크램블위치검출장치(8)로부터의 출력과 배타적논리합연산을 행한 후, 또 배타적논리합회로(11)에서 스크램블위치검출장치(8)로부터의 스크램블타이밍출력에 의해서 난수발생기(13)에서 생성된 난수치와 배타적논리합연산된후 버퍼(9)에 일정한 레이트로 송출된다. 스크램블위치검출장치(8)는, 스크램블관련정보로부터 sm1, sm2를 판독한다. sm1의 최하의 비트가 1일 때, 스크램블신호중의 양자화매트릭스를 검출하고, sm2에서 표시되는 양자화매트릭스패턴과 일치할 경우, 시퀀스헤더내이면, 검출된 양자화매트릭스패턴의 직전의 1비트로서 배타적논리합회로(10)에 출력을 "1"로 함으로써 반전처리하고, 또, 버퍼(9)에 제어신호를 송출하여 버퍼(9)의 배타적논리합회로(11)로부터의 데이터판독해내는 처리를 양자화매트릭스의 기간동안 정지시킨다. 이때, 입력신호의 소망의 비트에 비트반전이 행해지도록, 지연회로(12)에서 타이밍이 취해진다. 검출된 양자화매트릭스가 픽처내에 있을 경우, 그것을 포함하는 "quant_matrix_extension"전체의 기간버퍼(9)에 제어신호를 송출하여, 버퍼(9)의 배타적논리합회로(11)로부터의 데이터의 판독을 정지한다. 따라서, 버퍼(9)로부터의 출력은, 더미의 양자화매트릭스패턴이 제거된 신호로 된다. sm1의 제2비트가 1인 경우, 스크램블위치검출장치(8)는,

"dct_type"을 검출하고, 배타적논리합회로(10)에 신호"1"을 송출함으로써, "dct_type"의 비트를 반전처리한다. sm1의 제3비트가 1인 경우, 스크램블위치검출장치(8)는, "alternate_scan"을 검출하고, 배타적논리합회로(10)에 신호"1"을 송출함으로써, "alternate_scan"의 비트를 반전처리한다. sm1의 제4비트가 1인 경우, 스크램블위치검출장치(8)는, DCT계수의 부호비트를 검출하고, 난수발생기(13)에 스크램블타이밍신호를 송출하고, 난수발생기(13)에서는, 1비트를 배타적논리합회로(11)에 출력하고, DCT계수의 부호비트에 난수를 배타적논리합연산한다. sm1의 제5비트가 1인 경우, 스크램블위치검출장치(8)는 "intra_dc_precision"을 검출하고, 배타적논리합회로(10)에 신호 "1"을 2비트에 걸쳐서 송출함으로써, "intra_dc_precision"의 비트를 반전처리한다. 따라서, 버퍼(9)의 출력은, 원래의 영상신호와 동일 신호로서 재생된다.

이상과 같이 본 실시예에 의하면, sm1, sm2의 스크램블모스신호를 스크램블위치검출장치(1)에 설정함으로써, 비트스트림중에 소망의 양자화 매트릭스패턴을 채워넣을 수 있는 동시에, "dct_type" 및 "alternate_scan", "intra_dc_precision"신호를 비트반전시킬 수 있고, 또, DCT계수의 부호비트를 스크램블처리할 수 있고, 또 이들을 조합한 처리를 동시에 행할 수 있다. 즉, sm1을 2진표현으로 00001로 하고, sm2를 2진표현으로 100000으로 한 경우, 교류성분의 양자화폭을 실제의 값보다 작게 한 것으로 되어, 모자이크화상의 스크램블화상이 얻어진다. 또, sm1을 2진표현으로 00001로 하고, sm2를 2진표현으로 000001 또는 000100으로 한때에, 1행성분중의 1개의 성분의 양자화폭을 크게한 것에, sm2를 0000010 또는 001000으로 하면 1열 성분중의 1개의 성분의 양자화폭을 크게한 것으로 되고, sm2를 010000으로 하면 1행 2열, 2행 1열을 강조한 것으로 된다. 또, sm1을 2진표현으로 011으로 하고, sm2를 2진표현으로 100000으로 한 양자화매트릭스를 채워넣음에 따른 모자이크화상의 모자이크의 크기가, 세로방향으로 2배로 되고, 수평방향 8화소 수직방향 16화소의 크기의 모자이크형상의 스크램블화상이 얻어진다. 이를 이하에서 설명한다. sm1 및 sm2가 상기의 설정에서는, "dct_type"가 반전처리되기 때문에 재생쪽의 처리를 하지 않고 그대로 복호하면, 필드처리와 프레임처리를 틀리게해서 재생하게 된다. 제6도는, 필드처리를 잘못하여 프레임처리한 것으로서 재생한 경우 및 프레임처리된 것을 잘못하여 필드처리된 것으로서 재생한 경우의 영상의 설명도이다. 제5도와 같이, 세로 16화소 가로 8화소의 범위에 걸쳐서, 화소의 위치가 틀린 위치에 재생되게 되고, 양자화매트릭스가 채워져서 모자이크형상으로 된 스크램블화상은, 또 세로방향 2블록의 크기의 모자이크형상으로 재생되는 효과를 실현할 수 있다. 또, sm1을 01001로 하고, sm2를 100000으로 한 경우, DCT계수의 부호비트에 스크램블링한 영향은, 채워넣어진 양자화매트릭스에 의해서 거의 화상에 영향을 주지 않기 때문에, 스크램블화상으로서, sm1을 00001로 한 경우와 거의 변화가 없는 것이되나, 부정확하게 해독을 시도하는 것이, 채워넣어진 양자화매트릭스를 제거해도, DCT계수의 부호비트에 스크램블링한 화상밖에 얻어지지 않기 때문에, 부정확한 해독에 대한 안정성을 높인 것으로 할 수 있다.

또한, 본 실시예에서는, 양자화매트릭스로서 제2도에 표시한 패턴을 설정치로 했으나, 강조하고 싶은 주파수성분을 본래의 값의 수배정도, 반대로, 재생영상에 영향을 주지 않도록 희망하는 성분을 본래의 값의 수분의 1정도로 해주면, 마찬가지로의 효과를 기대할 수 있다.

또, 본 실시예에서는, 채워넣어진 양자화매트릭스를 재생쪽에서 식별시키기 위한 정보로서, 채워넣기패턴을 코드화한 sm2와 채워넣어진 픽처의 "temporal_reference"의 2가지의 정보를 생성하여 전송하고 있으나, 어느 쪽이든 한쪽만 생성하여, 재생쪽에 전송함으로써 재생가능한 신호를 재생쪽에 부여할 수 있다.

또, 재생쪽의 신호처리장치는, 본 실시예에 있어서는, sm2신호에 의거하여 채워넣기패턴을 검출해서, 채워넣기위치를 검출하고 있으나, 채워넣기위치의 "temporal_reference"신호에 의거하여 채워넣기 위치를 검출하는 일도 가능하다.

즉, 제1도의 신호처리장치의 재생쪽에서, sm1의 최하위비트가 1일 때, 스크램블위치검출장치(8)은, 제4도의 형식으로 입력된 스크램블관련정보를 받으면 신호중의 "q_mat_temporal_reference"신호로 표시되는 "temporal_reference"중의 양자화매트릭스를 제거하는 신호로서 검출하고, 이하의 제거를 할 때의 처리는, 상기 실시예와 마찬가지로의 처리를 행한다. 이상의 검출에 의하면, 수신쪽에서 제4도에 표시되는 바와 같은 sm2에 대한 채워넣기 패턴을 기억할 필요가 없고, 수신처리를 간소화하는 일이 가능하게 된다. 또, "intra_dc_precision", "alternate_scan", "dct_type"에 대해서는, 단지 규칙적비트반전처리를 행하고 있으나, 랜덤하게 비트반전제어를 행해도 된다. 이 경우는, 실시예에서, DCT계수에 대해서 행한 처리와 마찬가지로의 처리를 이들 3개의 코드에도 적용함으로써 용이하게 실현할 수 있다.

제7도는 본 발명의 제2실시예에 의한 영상신호재생장치의 구성도를 표시한 것이다. 본 실시예의 신호처리장치는, 제1실시예의 신호처리장치에서 생성된 스크램블신호를 재생처리한다. 제7도에 있어서, (14)는 MPEG표준의 비트스트림을 재생처리하는 MPEG비트스트림재생장치로서, MPEG표준에 준거한 영상신호중의 각부호를 복호하는 부호복호부(15)와 부호화된 데이터를 각 화소마다 영상신호로 재생 처리하는 재생처리부(16)으로 이루어지고, (17)은, 개서가능한 메모리로 이루어진 제어테이블이며, (18)은 난수발생기이다.

이상과 같이 구성된 신호처리장치에 대해서, 이하 그 동작을 설명한다. 스크램블신호는 MPEG비트스트림 재생장치(14)에 입력된다. MPEG비트스트림재생장치(14)내에서는, 부호복호부(15)에 입력되어, 각 부호마다 복호되고, 복호결과를 재생처리부(16)에 송출된다. 스크램블관련정보는, 제어테이블에 입력되어, sm1, sm2 및 "q_mat_temporal-reference"가 기억된다. 또, 스크램블키 ks를 난수발생기(18)에 세트하는 동시에, sm1의 제4비트가 1일 때, 난수발생장치(18)에 스크램블온신호를 보낸다. 난수발생기(18)는, 스크램블온신호가 입력되어 있을때만, 유효하게 작동하고, 그 이외일때는, 항상 논리치 0을 출력한다. 난수발생기(18)는, 부호복호부(15)로부터 스크램블타이밍신호를 받으면 난수열중의 1비트신호를 부호복호부(15)에 송출한다. 부호복호부는, DCT계수의 부호를 복호할 때 스크램블타이밍신호는 난수발생기(18)에 송출하고, 난수발생기(18)로부터 난수열중의 1비트를 받는다. 이것을 부호비트로 배타적논리합연산해서 복호한다. MPEG비트스트림부호 복호장치(14)내의 재생처리부(16)은, 부호복호부(15)로부터의 데이터를 재생처리한다. 이때, sm1을 판독해넣고 sm1의 최하위비트가 1일 때, 제어테이블(17)로부터 sm2를 판독해서 sm2가 표시한 양자화매트릭스패턴을 인식하고, 스크램블신호중의 인식패턴과 동등한 양자화매트릭스

를 무시한다. 즉, 재생처리부(16)가, 인식한 양자화매트릭스패턴과 동일한 양자화매트릭스를 부호복호부(15)로부터 받은 경우에는, 그 값을 재생처리에 사용하지 않고, 그때까지 설정되어 있는 것을 그 이후도 사용해서 재생처리한다. sm1의 제2비트가 1일 때, 부호복호부로부터의 "dct_type"에 관한 정보가 필드처리인 경우, 프레임처리로 하여 재생처리를 행하고, 부호복호부로부터의 "dct_type"에 관한 정보가 프레임처리인 경우, 필드처리를 하여 재생처리를 행한다. sm1의 제3비트가 1일 때, "alternate_scan"처리를 행하고 있는 것을 부호복호부(15)로부터 받은 경우, 지그재그스캔에 의해서 재생처리하고, 지그재그스캔을 표시한 경우에는, "alternate_scan"에 의해서 재생처리한다. 또, sm1의 제5비트가 1일 때, "intra_dc_precision"에 의해서 재생처리한다.

이상과 같이 본 실시예에 의하면, MPEG비트스트림재생장치(14)의 처리내에서의 영상재생처리와 동시에 스크램블해제처리를 행함으로써, 실시예 1의 재생쪽의 디스크램블장치에 상당하는 장치규모에 대해서, 본 실시예에서는, 제어테이블(13)과 재생부에 있어서의 처리의 수순의 일부변경에 의해 행할 수 있기 때문에, 스크램블해제 및 MPEG비트스트림의 재생의 일련의 처리를 고려한 경우, 장치의 규모를 대폭적으로 삭감할 수 있다. 또한, 본 실시예 이외에도 스크램블신호의 각 코드의 검출수단과 영상재생시의 부호복호수단을 공용하면 마찬가지로의 효과를 얻을 수 있다.

제8도는 본 발명의 제3실시예에 의한 스크램블장치 및 디스크램블장치의 구성도를 표시한 것이다. 제8도에 있어서, (19), (25)는 스크램블하는 위치를 검출하는 스크램블위치검출장치, (20), (26)은 데이터를 일시적으로 기억하고, 적절한 타이밍에 의해서 출력하는 버퍼, (21)은 양자화매트릭스의 디폴트치를 기억한 디폴트치기억레지스터, (22), (26)은 난수발생기, (23)은 버퍼(20)와 디폴트치기억레지스터(21)중의 어느쪽으로부터 출력시키는 지를 선택하는 스위치, (24), (27)은 배타적논리합회로, (28)은 양자화매트릭스의 값이 디폴트치와 일치할 경우를 검출하는 디폴트치검출장치이다. 또, 스크램블키는, 난수발생기(22) 및 난수발생기(26)에 동일한 값이 부여되고, 이 사이의 스크램블키의 전송은, 스크램블신호에 다중해도되고, 다른 수단을 사용해도 되고, 공지의 수단을 사용해서 행할 수 있다.

입력신호는, 스크램블위치검출장치(19) 및 버퍼(20)에 송출된다. 버퍼(20)에서는, 스크램블위치검출장치(19)로부터의 출력제어신호에 따라서 입력신호를 스위치(23)에 송출한다. 양자화매트릭스에 관한 신호이외의 원신호에서는, 버퍼(20)에의 제어신호는, 통상 출력명령이 유지되고, 스위치(23), 배타적논리합회로(14)을 통해서 아무것도 처리되지 않고 출력된다. 양자화매트릭스에 관계되는 신호에 관해서는, 이하의 처리가 된다. 스크램블위치검출장치(19)는, 원신호중의 시퀀스헤더내의 "load_intra_quantizer_matrix"를 판독하고, 값이 1인 경우는, 그 이후의 원신호를 버퍼(20)로부터 출력시키도록, 버퍼(20)에 대한 출력신호를 유지하고, 스위치(23)에는, 버퍼(20)의 단자쪽과 접속하는 제어신호를 송출하는 동시에, 난수발생기(22)에는, 난수출력신호를 송출한다. 난수발생기(22)에서는, 난수출력신호를 받으면, 512비트의 난수열을 발생하고 "load_intra_quantizer_matrix"후의 "intra_quantizer_matrix"신호에 차례로, 배타적논리합회로(24)를 통해서, 가산한다. 또, "load_intra_quantizer_matrix"의 값이 0인 경우, 원신호에는, "intra_quantizer_matrix"가 존재하지 않으므로, 스크램블위치검출장치(19)는, 버퍼(20)로부터의 출력을 정지하는 신호를 송출하여 버퍼(20)로부터의 출력을 일시정지하는 동시에, 디폴트치기억레지스터(21)에 출력명령을 송출하여 512비트의 "intra_quantizer_matrix"의 디폴트치를 출력시키는 동시에, 스위치(23)에 디폴트치기억레지스터(21)의 단자쪽과 접속하도록 제어신호를 송출한다. 또, 난수발생기(22)에는, 난수출력신호를 송출하는 동시에 "load_intra_quantizer_matrix"가 0이었던 것을 표시한 신호를 송출한다. 난수발생기(22)에서는, 신호를 받으면, "load_intra_quantizer_matrix"를 표시한 비트가 비트반전되도록, 1을 배타적 논리합회로(24)에 송출하는 동시에 512비트의 난수열을 발생하고, "load_intra_quantizer_matrix"후의 "intra_quantizer_matrix"신호의 차례로, 배타적논리합회로(24)를 통해서 가산한다. 512비트의 데이터가 출력된 후는, 재차 통상적 상태로 복귀하며, 버퍼(20)로부터의 출력이 재개되고, 난수발생기는, 0을 출력해서, 입력신호는, 어떤것도 처리하지 않고 출력된다. 다음에 스크램블위치검출장치(19)가 "load_non_intra_quantizer_matrix"를 판독하고, 값이 1인 경우는, 그 이후의 신호를 버퍼(20)로부터 출력되도록, 버퍼(20)에 대한 출력신호를 유지하고, 스위치(23)에는, 버퍼(20)의 단자쪽과 접속하는 제어신호를 송출하는 동시에, 난수발생기(22)에는, 난수출력신호를 송출한다. 난수발생기(22)에서는, 난수출력신호를 받으면, 512비트의 난수열을 발생하고, "load_non_intra_quantizer_matrix"후의 "non_intra_quantizer_matrix"신호에 차례로, 배타적논리합회로(24)를 통해서, 가산한다. 또, "load_non_intra_quantizer_matrix"의 값이 0인 경우, 원신호에는, "non_intra_quantizer_matrix"가 존재하지 않으므로, 스크램블위치검출장치(19)는, 버퍼(20)로부터의 출력을 정지하는 신호를 송출하여 버퍼(20)로부터의 출력을 일시정지하는 동시에, 디폴트치기억레지스터(21)에 출력명령을 송출하고 512비트의 "non_intra_quantizer_matrix"의 디폴트치를 출력시키는 동시에, 스위치(23)에 디폴트치기억레지스터(21)의 단자쪽과 접속하도록 제어신호를 송출한다. 또, 난수발생기(22)에는, 난수출력신호를 송출하는 동시에 "load_intra_quantizer_matrix"가 0이었던 것을 표시한 신호를 송출한다. 난수발생기(22)에서는, 신호를 받으면, "load_non_intra_quantizer_matrix"를 표시한 비트가 비트반전되도록, 1을 배타적논리합회로(24)에 송출하는 512비트의 난수열을 발생하고, "load_non_intra_quantizer_matrix"후의 "non_intra_quantizer_matrix"신호에 차례로, 배타적논리합회로(24)를 통해서 가산한다. 512비트의 데이터가 출력된 후는, 재차 통상적 상태로 복귀하여, 버퍼(20)로부터의 출력이 재개하고, 난수발생기(4)는, 0을 출력해서, 원신호는, 아무것도 처리하지 않고 출력된다. 이상의 처리에 의해서, 원신호는, 양자화매트릭스가 있는 경우에는, 그 값에 난수를 배타적논리합연산해서 가산한 임의의 값으로 하고, 양자화매트릭스가 없는 경우는, 디폴트치에 난수를 배타적논리합연산해서 가산한 임의의 값으로하는 스크램블신호가 얻어진다. 디스크램블장치쪽에서는, 스크램블위치검출장치(25)에서 "intra_quantizer_matrix" 및 "non_intra_quantizer_matrix"를 검출하고, 난수발생기(26)에 난수출력신호를 송출한다. 난수발생기(26)에서는, 스크램블할때 사용하는 난수발생기(22)가 발생하는 난수와 동일한 계열을 생성하는 난수발생기이며, 스크램블위치검출회로(25)로부터의 신호를 받으면 이후 512비트에 대해서, 난수를 생성하고, 배타적논리합회로(7)을 통해서, 가산한다. 난수를 가산한 신호는, 버퍼(29)에 송출되는 동시에 디폴트치검출장치(28)에도 송출된다. 디폴트치검출장치(28)는, 스크램블위치검출장치(25)로부터, 양자화 매트릭스를 표시한 비트가 나타난 것을 표시한 신호를 받고, 이후 512비트의 신호를 디폴트치와 비교하고, 만일, 디폴트치와 일치하면, 버퍼(11)에 디폴트치 일치신호를 송출한다. 디폴트치 일치신호를 받으면, 버퍼(11)는, 양자화매트릭스상에 상당

하는 비트를 내부에서 파기하는 동시에, "load_intra_quantizer_matrix" 및 "load_non_intra_quantizer_matrix"의 각 비트를 비트반전처리한다. 그리고, 출력으로서는, 일정한 비트 레이트에 의해서 출력할 수 있도록 미리, 데이터를 비축한 후에, 차례로 재생신호로서 출력한다.

이상과 같이 본 실시예에 의하면, 원신호중에 양자화매트릭스신호가 없는 경우에, 그 디폴트치에 난수를 부가한 것을 신호중에 채워넣고, 재생쪽이, 동일한 난수를 사용해서 그것을 복호한 때에, 디폴트치와 일치하는 지를 확인함으로써, 원신호중에서의 양자화매트릭스의 유무를 판정할 수 있고, 원래는 양자화 매트릭스가 없었던 경우에는, 그 신호를 삭제할 수 있기 때문에, 그 후에 계속해서 처리되는 것으로 생각 되는 신장처리에서, 비트길이등의 변화에 의한 기기의 오동작을 방지할 수 있다.

또한, 본 실시예에서는, "intra_quantizer_matrix" 및 "non_intra_quantizer_matrix"의 양쪽을 스크램블 하고 있으나, 어느쪽이든 한쪽만을 스크램블하여도 된다.

(57) 청구의 범위

청구항 1

스크램블장치와 디스크램블장치로 이루어지고, 스크램블장치는, 압축부호화된 디지털영상신호중에, 복수 종류의 소정의 폭으로 한정된 복수의 양자화폭을 표시하는 신호를 채워넣고, 또한 채워 넣은 신호로부터 역양자화의 대상으로 되는 신호에 스크램블처리하는 신호채워넣기 수단을 구비하고, 디스크램블장치는, 스크램블장치에 의해 채워넣어진 채워넣기신호를 제거하는 채워넣기신호제거수단을 구비한 것을 특징으로 하는 스크램블전송장치.

청구항 2

압출부호화된 디지털영상신호중에, 복수종류의 소정의 폭으로 한정된 복수의 양자화폭을 표시하는 신호를 채워넣고, 또한 채워넣은 신호로부터 역양자화의 대상으로 되는 신호에 스크램블처리하는 신호채워넣기 처리부를 구비한 것을 특징으로 하는 스크램블장치.

청구항 3

제2항에 있어서, 신호채워넣기 처리부는, 직교변환부호화된 영상데이터중의 각 계수성분의 양자화폭을 표시하는 신호를 채워넣기 처리하는 것을 특징으로 하는 스크램블장치.

청구항 4

제3항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호중에, 소망의 양자화매트릭스 코드를 채워넣는 것을 특징으로 하는 스크램블장치.

청구항 5

제4항에 있어서, 채워넣기처리부는 영상신호중에 이미 존재하는 양자화매트릭스코드를 스크램블해서 채워넣기 패턴으로 하는 것을 특징으로 하는 스크램블장치.

청구항 6

제3항에 있어서, 채워넣기처리부는, 직교변환부호화된 영상데이터중에 교류성분을 표시한 계수의 양자화 폭을 표시하는 코드를, 부호화시에 실제로 행한 양자화폭의 값보다 작은 값을 표시하는 코드를 채워넣는 것을 특징으로 하는 스크램블장치.

청구항 7

제6항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호중의 양자화매트릭스를 채워넣기 처리하는 것을 특징으로 하는 스크램블장치.

청구항 8

제7항에 있어서, 채워넣기처리부는, 양자화매트릭스중의 1행 1열성분 이외의 성분이 1인 양자화매트릭스를 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 9

제4항에 있어서, 채워넣기 처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 1행 1열 성분을 제외한 1행째의 어느 것이든 1개의 성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고주파성분이 그 영상신호를 부호화한 때의 양자화폭보다도 작은 값을 가지는 양자화 매트릭스코드를 신호중의 소정의 위치에 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 10

제9항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 수평성분의 제1차 고조파신호의 양자화폭을 표시한 1행 2열성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고주파성분이 그 영상신호를 부호화한 때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스코드를 신호중의 소정의 위치에 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 11

제10항에 있어서, 채워넣기처리부는, 1행 2열성분이 255이고, 1행 2열 및 1행 1열성분을 제외한 다른 성분을 1로 한 양자화매트릭스코드를 채워넣기처리하는 채워넣기 수단인 것을 특징으로 하는 스크램블장치.

청구항 12

제9항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 수평성분의 제2차 고조파성분의 양자화폭을 표시하는 1행 3열성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고조파성분이 그 영상신호를 부호화한때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스 코드를 신호중의 소정의 위치에 채워넣기 처리하는 채워넣기수단인 것을 특징으로 하는 스크램블장치.

청구항 13

제12항에 있어서, 채워넣기처리부는 1행 3열성분이 255이고, 1행 3열 및 1행 1열성분을 제외한 다른 성분을 1로 한 양자화매트릭스코드를 채워넣기 처리하는 채워넣기수단인 것을 특징으로 하는 스크램블장치.

청구항 14

제4항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 1행 1열성분을 제외한 1열째의 어느 것이든 1개의 성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고조파 성분이 그 영상신호를 부호화한때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스코드를 신호중의 소정의 위치에 채워넣기 처리하는 것을 특징으로 하는 스크램블장치.

청구항 15

제14항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 수직성분의 제1차 고조파성분의 양자화폭을 표시하는 2행 1열 성분이 실제로 부호화시의 양자화 폭보다도 크게 되는 값이고 또한 다른 고조파성분이 그 영상신호를 부호화한 때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스코드를 신호중의 소정의 위치에 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 16

제15항에 있어서, 채워넣기처리부는 2행 1열 성분이 255이고, 2행 1열 및 1행 1열성분을 제외한 다른 성분을 1로 한 양자화매트릭스코드를 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 17

제14항에 있어서, 채워넣기처리부는, MPEG표준에 준거한 영상신호의 양자화매트릭스의 수직성분의 제2차 고조파성분의 양자화폭을 표시하는 3행 1열성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고조파성분이 그 영상신호를 부호화한때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스 코드를 신호중의 소정의 위치에 채워넣기처리하는 채워넣기수단인 것을 특징으로 하는 스크램블장치.

청구항 18

제17항에 있어서, 채워넣기수단은, 3행 1열성분이 255이고, 3행 1열 및 1행 1열성분을 제외한 다른 성분을 1로 한 양자화매트릭스코드를 채워넣기처리하는 채워넣기수단인 것을 특징으로 하는 스크램블장치.

청구항 19

제17항에 있어서, 채워넣기수단은, MPEG표준에 준거한 영상신호의 양자화매트릭스의 1행 1열성분을 제외한 수평성분의 고조파성분의 양자화폭을 표시하는 1행중의 어느 것이든 1개의 성분 및 수직성분의 고조파성분의 양자화폭을 표시한 2열중의 어느 것이든 1개의 성분이 실제로 부호화시의 양자화폭보다도 크게 되는 값이고 또한 다른 고조파성분이 그 영상신호를 부호화한 때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스 코드를 신호중의 소정의 위치에 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 20

제19항에 있어서, 채워넣기수단은, MPEG표준에 준거한 영상신호의 양자화매트릭스의 수직성분의 제1차 고조파성분의 양자화폭을 표시하는 2행 1열 성분 및 수평성분의 제1차고조파성분의 양자화폭을 표시하는 1행 2열성분이 실제로 부호화시의 양자화폭보다도 큰 값이고 또한 1행 1열성분을 제외한 다른 고조파성분을 그 영상신호로 부호화한 때의 양자화폭보다도 작은 값을 가지는 양자화매트릭스코드를 신호중의 소정의 위치에 채워넣기처리하는 것을 특징으로 하는 스크램블장치.

청구항 21

제2항에 있어서, 채워넣기처리부는 MPEG표준에 준거한 영상신호중의 양자화매트릭스코드로서, 채워넣기 처리부에 의해 채워넣어진 양자화매트릭스의 채워넣기위치를 표시한 패워넣기위치정보생성수단을 구비한 것을 특징으로 하는 스크램블장치.

청구항 22

제21항에 있어서, 채워넣기 정보생성수단은, 채워넣기수단에 의해 채워넣어진 위치정보로서, 시퀀서헤더 내에 채워넣어졌을 경우에 그것을 표시하는 신호, 그 이외의 "quantizer_matrix_extension"상에 채워넣어졌을 경우에는, 채워넣어지는 픽처의 "temporal_reference"신호의 값을 채워넣기정보로서 생성하는 것을 특징으로 하는 스크램블장치.

청구항 23

제2항에 있어서, 채워넣기처리부는, 영상신호중에 양자화매트릭스를 채워넣는 채워넣기처리부로서, 상기 채워넣기수단에 의해 채워넣어진 양자화매트릭스코드의 패턴인식코드를 생성하는 패턴정보생성부를 구비하는 것을 특징으로 하는 스크램블장치.

청구항 24

제2항에 있어서, 채워넣기정보검출부와 채워넣기신호를 제거하는 채워넣기신호제거부를 부가하여 구비하고, 채워넣기정보검출부는, 영상신호중에 채워넣어진 채워넣기신호를 검출하고, 검출결과에 의해서 표시되는 채워넣기신호를 채워넣기신호제거부에서 제거하는 것을 특징으로 하는 스크램블장치.

청구항 25

제24항에 있어서, 채워넣기정보검출부는, 채워넣기위치정보로 표시된 위치에 존재하는 양자화매트릭스코드를 검출하는 것을 특징으로 하는 스크램블장치.

청구항 26

제24항에 있어서, 채워넣기정보검출부는, 채워넣어진 양자화매트릭스코드의 패턴인식코드에 의해서 표시된 양자화매트릭스코드의 패턴을 검출하는 것을 특징으로 하는 스크램블장치.

청구항 27

제4항, 제5항, 제7항 내지 제22항에 기재된 스크램블장치에 의해 처리된, MPEG표준에 준거한, 압축영상 데이터를 수신해서 복호함으로써, 디지털영상신호를 재생하는 신호처리장치에 구비된 디스크램블장치로서, 송신된 특정의 양자화매트릭스코드를 제거하는 제거수단을 구비하는 것을 특징으로 하는 디스크램블장치,

청구항 28

제3항에 있어서, 직교변환부호화된 영상신호중의 일부의 계수성분을 스크램블하는 스크램블부를 구비하고, 신호채워넣기처리부가 상기 스크램블한 계수의 양자화폭을 표시한 신호를 부호화에 사용한 값보다 작은 값으로 변환하거나 또는 이와 같은 값을 표시하는 패턴을 채워넣는 것을 특징으로 하는 스크램블장치.

청구항 29

제3항 또는 제6항에 기재된 스크램블장치에 의해 직교변환부호화된 영상신호중의 스크램블처리된 각 계수를 디스크램블처리하는 역변환처리부를 구비하고, 각 계수의 양자화폭을 정확한 값으로 변환처리하는 역변환부를 구비하는 것을 특징으로 하는 디스크램블장치.

청구항 30

제3항에 있어서, 신호채워넣기처리부는, 직교변환부호화된 영상데이터중의 직교변환된 후의 각 계수성분중의 직류성분의 계수를 표시하는 신호와 양자화폭을 결정하는 신호에 대해서, 그 값을 실제의 부호화시에 사용한 값보다 큰 값으로 변환처리하는 것을 특징으로 하는 스크램블장치.

청구항 31

제2항에 있어서, 신호채워넣기 처리부는 MPEG표준에 준거한 영상신호중의 "intra_dc_precision"신호를 스크램블하는 변환수단으로 이루어진 것을 특징으로 하는 스크램블장치.

청구항 32

제2항에 있어서, 디지털영상신호를 직교변환부호화하여, 필드처리하거나 프레임처리하고, 직교변환부호화된 영상신호가 필드처리되었는지 또는 프레임처리되었는지를 표시하는 신호의 스크램블링을 제어하는 스크램블부를 구비한 것을 특징으로 하는 스크램블장치.

청구항 33

제32항에 있어서, 스크램블부는, MPEG표준에 준거한 신호중의 "dct_type"신호로 스크램블하는 것을 특징으로 하는 스크램블장치.

청구항 34

제32항에 기재된 스크램블장치에 의해 스크램블처리된 신호를 디스크램블처리하는 역변환 처리부를 구비한 것을 특징으로 하는 디스크램블장치.

청구항 35

제34항에 있어서, 역변환처리부가 교반처리된 MPEG표준에 준거한 신호중의 "dct_type"신호를 역변환 처리하는 것을 특징으로 하는 디스크램블장치.

청구항 36

제4항에 있어서, dct_type코드를 비트반전하는 비트반전처리부를 부가하여 구비하는 것을 특징으로 하는 스크램블장치.

청구항 37

제8항에 있어서, dct_type코드를 비트반전하는 비트반전처리부를 부가하여 구비하는 것을 특징으로 하는 스크램블장치.

청구항 38

제4항, 제5항, 제7항 내지 제22항에 있어서, MPEG표준에 준거한 영상신호중의 "alternate_scan"신호를 비트반전처리하는 수단을 구비하는 것을 특징으로 하는 스크램블장치.

청구항 39

제4항, 제5항, 제7항 내지 제22항에 기재된 스크램블장치에 의해 스크램블처리되어 이루어진 MPEG표준에 준거한 영상신호중의 "alternate_scan"신호를 역변환처리하는 역변환처리부를 구비하는 것을 특징으로 하는 디스크램블장치.

청구항 40

제1항에 있어서, 스크램블장치는, MPEG표준에 준거한 영상데이터중의 양자화매트릭스코드를 소망의 신호 패턴으로서 데이터중에 채워넣기처리하는 신호채워넣기처리부와, "dct_type"코드를 스크램블하는 "dct_type"변환처리부와, DCT변환계수를 표시한 코드의 일부에 스크램블하는 DCT 계수변환처리부와, "intra_dc_precision"신호를 스크램블제어하는 "intra_dc_precision"변환처리부와, "alternte_scan"신호를 스크램블처리하는 "alternate_scan"변환처리부중에서 적어도 1개의 처리부를 구비하고, 디스크램블장치는, 채워넣어진 양자화매트릭스코드를 제거하거나 또는 정확한 값으로 변환처리하는 신호제거부와, "dct_type"코드를 디스크램블처리하는 "dct_type"역변환처리부와, DCT변환계수를 표시한 코드의 일부에 디스크램블처리하는 DCT계수 역변환처리부와, "intra_dc_precision"신호를 디스크램블처리하는 "intra_dc_precision"역변환처리부와, "alternate_scan"신호를 디스크램블처리하는 "alternate_scan"역변환처리부중에서 적어도 1개를 구비하고, 상기 스크램블장치에서 스크램블 처리된 영상데이터를 원래의 영상데이터로 역변환처리하는 것을 특징으로 하는 스크램블전송장치.

청구항 41

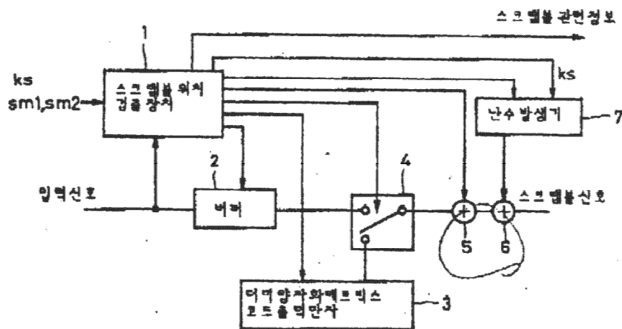
제2항에 있어서, MPEG표준에 준거한 영상데이터중의 양자화매트릭스코드를 소망의 신호패턴으로서 데이터중에 채워넣기 처리하는 신호채워넣기처리부와, "dct_type"코드를 스크램블하는 "dct_type"변환처리부와, DCT변환계수를 표시한 코드의 일부에 스크램블 처리하는 DCT계수변환처리부와, "intra_dc_precision"신호를 스크램블제어하는 "intra_dc_precision"변환처리부와, "alternate_scan"신호를 스크램블하는 "alternate_scan"변환처리부중에서 적어도 1개의 처리부를 구비한 것을 특징으로 하는 스크램블장치.

청구항 42

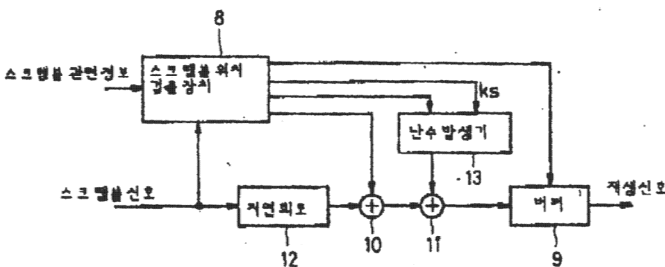
제2항에 기재된 스크램블장치에 의해 MPEG표준에 준거한 영상데이터에 스크램블처리가 실시되어서 이루어진 스크램블신호에 대해서, 채워넣어진 양자화매트릭스코드를 제거하거나 또는 정확한 값으로 변환처리하는 신호제거부와, "dct_type"코드를 디스크램블처리하는 "dct_type" 역변환처리부와, DCT변환계수를 표시한 코드의 일부에 디스크램블처리하는 DCT계수역변환처리부와, "intra_dc_precision"신호를 디스크램블처리하는 "intra_dc_precision"역변환처리부와, "alternate_scan"신호를 디스크램블처리하는 "alternate_scan"역변환처리부중에서 적어도 1개를 구비하고, 스크램블처리된 영상데이터를 원래의 영상데이터로 역변환처리하는 것을 특징으로 하는 디스크램블장치.

도면

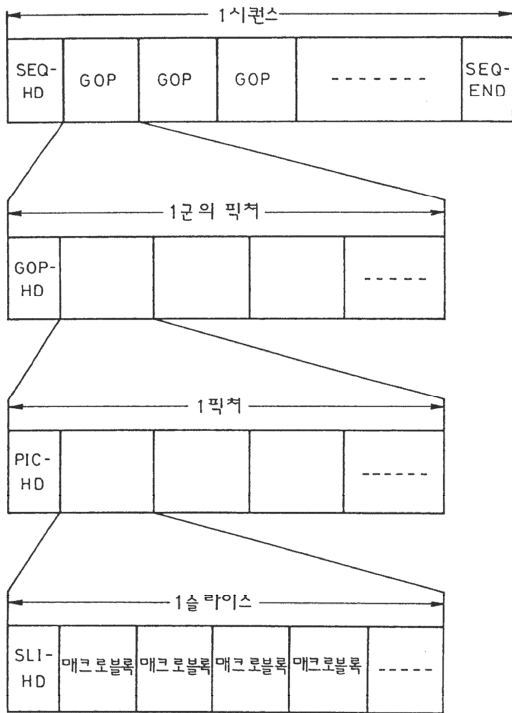
도면1a



도면1b



도면2



도면3

