

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 27 年 1 月 22 日 (2015.1.22)

【公開番号】特開 2013-125891 (P2013-125891A)

【公開日】平成 25 年 6 月 24 日 (2013.6.24)

【年通号数】公開・登録公報 2013-033

【出願番号】特願 2011-274370 (P2011-274370)

【国際特許分類】

H 0 1 L 31/06 (2012.01)

【F I】

H 0 1 L 31/04 L

【手続補正書】

【提出日】平成 26 年 12 月 2 日 (2014.12.2)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の導電型を有する単結晶シリコンからなる半導体基板と、

前記半導体基板の一方の表面側に設けられ、前記第 1 の導電型と反対の第 2 の導電型を有する第 1 の非晶質膜と、

前記半導体基板の面内方向において前記第 1 の非晶質膜に隣接して前記半導体基板の一方の表面側に設けられ、前記第 1 の導電型を有する第 2 の非晶質膜と、

前記第 1 の非晶質膜と前記第 2 の非晶質膜との間に設けられ、前記第 1 および第 2 の非晶質膜の両方よりも大きい光学バンドギャップを有する半導体薄膜とを備える光電変換素子。

【請求項 2】

前記半導体基板と前記第 1 の非晶質層との間に設けられ、i 型の導電型を有する第 3 の非晶質膜と、

前記半導体基板と前記第 2 の非晶質層との間に設けられ、i 型の導電型を有する第 4 の非晶質膜とを更に備える、請求項 1 に記載の光電変換素子。

【請求項 3】

前記第 3 および第 4 の非晶質膜の各々は、i 型アモルファスシリコンカーバイド、i 型アモルファスシリコンナイトライド、i 型アモルファスシリコンカーボンナイトライド、i 型アモルファスシリコンオキサイド、i 型アモルファスシリコンおよび i 型アモルファスシリコンゲルマニウムのいずれかからなる、請求項 2 に記載の光電変換素子。

【請求項 4】

前記半導体薄膜は、i 型アモルファスシリコンカーバイド、i 型アモルファスシリコンナイトライド、i 型アモルファスシリコンカーボンナイトライド、および i 型アモルファスシリコンオキサイドのいずれかからなる、請求項 1 から請求項 3 のいずれか 1 項に記載の光電変換素子。

【請求項 5】

前記半導体基板は、n 型単結晶シリコンからなり、

前記第 1 の非晶質膜は、p 型非晶質膜からなり、

前記第 2 の非晶質膜は、n 型非晶質膜からなる、請求項 1 から請求項 4 のいずれか 1 項に記載の光電変換素子。

【請求項 6】

前記第 1 の非晶質膜は、p 型アモルファスシリコンカーバイド、p 型アモルファスシリコンナイトライド、p 型アモルファスシリコンカーボンナイトライド、p 型アモルファスシリコンオキサイド、p 型アモルファスシリコン、p 型アモルファスシリコンゲルマニウムおよび p 型アモルファスゲルマニウムのいずれかからなり、

前記第 2 の非晶質膜は、n 型アモルファスシリコンカーバイド、n 型アモルファスシリコンナイトライド、n 型アモルファスシリコンカーボンナイトライド、n 型アモルファスシリコンオキサイド、n 型アモルファスシリコン、n 型アモルファスシリコンゲルマニウムおよび n 型アモルファスゲルマニウムのいずれかからなる、請求項 5 に記載の光電変換素子。

【請求項 7】

前記半導体基板は、p 型単結晶シリコンからなり、

前記第 1 の非晶質膜は、n 型非晶質膜からなり、

前記第 2 の非晶質膜は、p 型非晶質膜からなる、請求項 1 から請求項 4 のいずれか 1 項に記載の光電変換素子。

【請求項 8】

前記第 1 の非晶質膜は、n 型アモルファスシリコンカーバイド、n 型アモルファスシリコンナイトライド、n 型アモルファスシリコンカーボンナイトライド、n 型アモルファスシリコンオキサイド、n 型アモルファスシリコン、n 型アモルファスシリコンゲルマニウムおよび n 型アモルファスゲルマニウムのいずれかからなり、

前記第 2 の非晶質膜は、p 型アモルファスシリコンカーバイド、p 型アモルファスシリコンナイトライド、p 型アモルファスシリコンカーボンナイトライド、p 型アモルファスシリコンオキサイド、p 型アモルファスシリコン、p 型アモルファスシリコンゲルマニウムおよび p 型アモルファスゲルマニウムのいずれかからなる、請求項 7 に記載の光電変換素子。

【請求項 9】

第 1 の導電型を有する単結晶シリコンからなる半導体基板の一方の表面上に前記第 1 の導電型と反対の第 2 の導電型を有する第 1 の非晶質膜を堆積する第 1 の工程と、

前記半導体基板の面内方向における前記第 1 の非晶質膜の両端部を覆うように半導体薄膜を形成する第 2 の工程と、

前記半導体基板の面内方向において前記第 1 の非晶質膜に隣接して前記半導体薄膜および前記半導体基板の一方の表面上に前記第 1 の導電型を有する第 2 の非晶質膜を堆積する第 3 の工程とを備え、

前記半導体薄膜は、前記第 1 および第 2 の非晶質膜の両方よりも大きい光学バンドギャップを有する、光電変換素子の製造方法。