

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4531219号
(P4531219)

(45) 発行日 平成22年8月25日(2010.8.25)

(24) 登録日 平成22年6月18日(2010.6.18)

(51) Int.Cl.

G06T 1/00 (2006.01)

F 1

G06T 1/00 400 G

請求項の数 7 (全 9 頁)

(21) 出願番号 特願2000-247363 (P2000-247363)
 (22) 出願日 平成12年8月17日 (2000.8.17)
 (65) 公開番号 特開2001-76130 (P2001-76130A)
 (43) 公開日 平成13年3月23日 (2001.3.23)
 審査請求日 平成19年8月14日 (2007.8.14)
 (31) 優先権主張番号 376925
 (32) 優先日 平成11年8月18日 (1999.8.18)
 (33) 優先権主張国 米国(US)

(73) 特許権者 501263810
 トムソン ライセンシング
 Thomson Licensing
 フランス国, 92130 イッサー レ
 ムーリノー, ル ジヤンヌ ダルク,
 1-5
 1-5, rue Jeanne d' Arc, 92130 ISSY LES
 MOULINEAUX, France
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 マイケル ジリス ケーン
 アメリカ合衆国 ニュージャージー州 O
 85558 スキルマン ロビン・ドライヴ
 44

最終頁に続く

(54) 【発明の名称】容量性薄膜トランジスタ配列を動作させる方法

(57) 【特許請求の範囲】

【請求項 1】

順次にプリチャージ電圧へ予め充電されるコンデンサのマトリックスを、夫々のコンデンサに接続される関連する薄膜トランジスタ装置のマトリックスによって走査する方法であって、

前記薄膜トランジスタ装置が列バスと上記コンデンサとの間で導通することを調整するために前記薄膜トランジスタ装置に付随するゲートに走査パルスを与える段階であり、前記走査パルスは前記コンデンサが予め充電された後に前記薄膜トランジスタ装置を導通状態でなくさせる負の極性のターンオフ遷移を有する段階と、

前記遷移と同じ負の極性を有する直流プリチャージ電圧を前記列バスに供給する段階と

10

、
を有することを特徴とする方法。

【請求項 2】

前記配列はキャパシタンスセンサ配列であり、

当該方法は、夫々のマトリックスコンデンサ上の電荷を感知するよう動作し、

当該方法は、感知された電荷のダイナミックレンジを調整するために前記走査パルスの振幅を可変に調整する段階を更に含む、

ことを特徴とする請求項1記載の方法。

【請求項 3】

前記配列は、夫々のマトリックスコンデンサ上の電荷を感知することによって動作する

20

キャパシタンスセンサ配列であり、

当該方法は、感知された電荷のダイナミックレンジを調整するために前記プリチャージ電圧の直流値を可変に調整する段階を更に含む、

ことを特徴とする請求項1記載の方法。

【請求項4】

前記配列は、夫々のマトリックスコンデンサ上の電荷を感知することによって動作するキャパシタンスセンサ配列であり、

当該方法は、感知された電荷のダイナミックレンジを調整するために前記走査パルスの直流振幅を可変に調整する段階を更に含む、

ことを特徴とする請求項3記載の方法。

10

【請求項5】

前記配列はキャパシタンスセンサ配列であり、

当該方法は、夫々のマトリックスコンデンサ上の電荷を感知するよう動作し、

当該方法は、前記走査パルスの直流レベル及び前記走査パルスの振幅のうちの1つを調整することによって、感知されたコンデンサ値を表わす画像信号の彩度を調整する段階を更に含む、

ことを特徴とする請求項1記載の方法。

【請求項6】

可変キャパシタンスのマトリックスと、

列バスと夫々の前記キャパシタンスとの間に接続される夫々の薄膜トランジスタの導通路を有する走査薄膜トランジスタのマトリックスと、

20

前記薄膜トランジスタが導通することを調整するために夫々の前記薄膜トランジスタに走査パルスを与えるタイミング及びパルス発生器であり、前記走査パルスは前記薄膜トランジスタを導通状態でなくさせる負の極性の遷移を有する発生器と、

前記遷移と同じ負の極性を有するプリチャージ電圧源と、

電荷センサと、

前記プリチャージ電圧源又は前記電荷センサを前記列バスに選択的に接続するためのスイッチと、

を有することを特徴とする装置。

【請求項7】

30

前記走査パルスの直流値及び振幅値のうちの1つを調整するための可変制御回路を更に有することを特徴とする請求項6記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は薄膜トランジスタ配列を動作させる方法に関連し、更に特定的には容量性マトリックス配列を走査するために使用される薄膜トランジスタを動作させる方法に関する。

【0002】

【従来の技術】

マトリックス素子をアドレス指定するために薄膜トランジスタ(TFT)の配列を使用することが公知である。例えば、指紋検出を行なうための1つの方法では、夫々のコンデンサの1つの極板として作用する電極のマトリックスが配置される。例えば図1を参照のこと。配列に近接して配置される指の隆起部及び谷部は、夫々のコンデンサの第2の極板として作用する。配列に含まれるコンデンサのキャパシタンス値は、配列の近傍に置かれる指の指紋の電子画像へ変換されうる。

40

【0003】

電子画像は、公知の順序で、配列をx y走査し、キャパシタンス値を検出することによって形成されうる。キャパシタンス値はコンデンサ上の電荷を測定することによって間接的に決定される。配列は順次に2回走査される。第1の走査中、各コンデンサはTFTによってアドレス指定され、既知の値V_pへ予め充電される。夫々のコンデンサに与えられる

50

電荷は $C_i V_p$ であり、但し C_i は夫々の配列コンデンサのキャパシタンスである。第 2 の走査中、夫々の配列コンデンサは放電される。即ち、出力電圧値を与えるために電荷は除去され、また、蓄積される。検出された電圧値はキャパシタンス値に直接関係付けられる。

【0004】

ここで、例えば走査されるコンデンサ配列を形成するために、シリコン以外の基板上に TFT を形成する方法について考察する。この方法は、通常の集積回路処理ほど正確ではない。不正確さは製造される回路に望ましくない特徴を与えうる。例えば、TFT が、まず下層の基板上にゲート電極を堆積し、次にゲート電極上に TFT の本体部を形成することによって形成される場合、結果として得られるトランジスタは、通常は大きすぎて望ましくないゲート・ソース及びゲート・ドレインの重複キャパシタンスを有する。第 2 に、結果として得られるデバイスは、通常は大きすぎて望ましくない電圧を有し、より大きな活性化電圧等を必要とする。

10

【0005】

ここで、上記の特徴がいかにしてコンデンサ配列指紋検出器の動作に影響を与えるかについて考察する。コンデンサ配列指紋検出器のダイナミックレンジは、検出されうるキャパシタンスの最大値対最小値の比率、又はより正確には、検出されうる対応する最大電荷対最少電荷の比率によって与えられる。最大キャパシタンスは隆起部の近傍の電極に関連づけられ、 Q_{max} の電荷に対応し、最少キャパシタンスは Q_{min} の電荷に対応すると仮定する。従って、予想ダイナミックレンジは Q_{max} / Q_{min} である。配列中の最少キャパシタンス値は指のいずれの部分の近傍にもない電極と関連づけられる。その値は漂遊キャパシタンスによってのみ決定され、非常に小さく、一定の値を有することが予想される。

20

【0006】

【発明が解決しようとする課題】

経済的な理由により、配列上の TFT は非晶質シリコン技術で形成されうる。これらのトランジスタの動作特徴は、これらのトランジスタのゲートに比較的大きな走査パルスが印加されることを必要とする。大きなゲートパルス電圧は、少なくとも部分的に、夫々のソース電極及びドレイン電極に印加される。このように、特定の TFT がゲートオフされる場合、いくらかの電荷は関連づけられる配列コンデンサから切り離される。次の走査中、TFT が感知動作のためにゲートオンされると、等しい量の電荷が配列コンデンサへ戻るよう印加されるであろう。本願の発明者は、この仮定が正しくないことを見いだし、それにより本発明に至った。

30

【0007】

【課題を解決するための手段】

比較的大きいキャパシタンス値を有する配列コンデンサは、TFT のゲート・ドレイン又はゲート・ソースの重複キャパシタンスよりもかなり大きいキャパシタンスを有する。従って、ゲートのターンオフ中に印加される全ての電荷は、電極（コンデンサ）の電圧を大きくは変更させない。この場合、予想されるように、トランジスタは、オフゲート電位が印加されるときにターンオフされる。

40

【0008】

比較的小さいキャパシタンス値を有する配列コンデンサは、TFT のゲート・ドレイン又はゲート・ソースの重複キャパシタンス値と同じオーダの又はわずかに大きいキャパシタンス値を有しうる。この場合、配列コンデンサ電極にかなりのターンオフゲート電圧が印加されうる。ゲート・コンデンサ電圧は、TFT のターンオン値（即ち閾値）を越え、それにより TFT がすぐにターンオフされコンデンサ電極を切り離すことを防止しうる。コンデンサは TFT をターンオフする点まで徐々に充電される。この充電の結果、コンデンサ上に指紋と関連づけられるキャパシタンスには関係のない追加的な電荷 Q が生ずる。これは感知システムのダイナミックレンジを減少させる効果を有する。予想されるシステムダイナミックレンジ Q_{max} / Q_{min} は、実際には $Q_{max} / (Q_{min} + Q)$ で

50

ある。

【0009】

本願の発明者は、ターンオフパルス遷移の後に生ずるコンデンサの充電は、見かけのダイナミックレンジを高めるために有利に使用されうることを認識した。上述のダイナミックレンジ比では、電荷 Q_{min} 及び Q が反対の極性であれば、電荷 Q は Q_{min} 電荷のうちのいくらかを打ち消し、分母がゼロに近づき、見かけのダイナミックレンジを増加させる。

【0010】

【発明の実施の形態】

本発明は添付の図面を参照してより明らかとなろう。本発明は、容量性配列指紋検出器の環境で説明されるが、より広範な用途がある。典型的には、本発明は比較的大きな走査パルスが使用され、走査する TFT がいくらかのキャパシタンスを含む高インピーダンス素子に結合される任意の走査される配列において有用である。10

【0011】

図 1 を参照するに、走査されるコンデンサ配列の一部が図示される。この例では、コンデンサ配列は各コンデンサの 1 つの極板のみを含む。アレイは、 x y 走査、素子走査、又はアドレス指定のための構成とされ、これらの走査は各コンデンサ極板に接続される TFT によって実行される。行の全ての TFT のゲート電極又は制御電極は、共通行ゲート駆動電極に結合され、列の全ての TFT のドレイン電極は共通バスに接続される。回路（図示せず）の周囲付近において、行デコーダ及び列デコーダは順次に夫々の行バス及び列バスをストローブ又はアドレス指定する。一般的に、この種類の配列では、パルスは行の全ての TFT をオンとするために行バスのうちの 1 つにゲート駆動として印加され、列バスは信号検出回路によって順次に走査される。20

【0012】

図 2 は配列の 1 つのセルをより詳細に示す図である。図 2 中、TFT に関連づけられる内在的且つ寄生的な容量性素子が含まれる。TFT のゲート及びドレイン電極間にはコンデンサ C_{gd} が存在し、ゲート及びソース電極間にはコンデンサ C_{gs} が存在する。概して、これらのコンデンサのキャパシタンス値は技術的に可能な限り最小とされる。通常の集積回路製造では、これらのコンデンサの値は自己整列ゲート技術により非常に小さい。残念ながら、自己整列ゲート製造技術は或るタイプの TFT の製造には使用可能でなく、結果として生ずる C_{gs} 及び C_{gd} キャパシタンス値は比較的大きいものであります。30

【0013】

検出器コンデンサは、実線で示される配列極板と、ファンтомで示される第 2 の極板とを有する。第 2 の極板は、例えば人間の指又はその一部によってグランド電位に接続されると想定される。指の一部の近傍にない検出器コンデンサについては、そのキャパシタンスはゼロ値であると想定される。

【0014】

或る量の寄生容量は、コンデンサ STRAY によって示されるように検出器コンデンサの極板と内在的に関連づけられる。従って検出器キャパシタンスの最小値は寄生又は漂遊キャパシタンスとゲート・ソースキャパシタンス C_{gs} との並列な組合せに等しく、即ち指コンデンサは重要ではない。40

【0015】

50 ミクロン × 50 ミクロンのセンサピッチを有する配列（約 $35 \times 35 \mu m$ コンデンサ極板）を想定すると、最大指キャパシタンスは約 $40 fF$ 、全漂遊キャパシタンスは約 $6.8 fF$ であると計算される。4 μm のチャネル幅を有するスイッティングトランジスタでは、ゲート・ソースキャパシタンスは $2 fF$ のオーダである。これらのキャパシタンス値では、指キャパシタンスがない場合、選択トランジスタのゲートに印加されるパルス電圧の約 3 分の 1 が、コンデンサ C_{gs} によって配列指コンデンサ極板に結合される。例えば、15 ボルトのゲートパルスを選択トランジスタに印加し、配列指極板を正の 3 ボルトに予め充電する場合について考慮する。選択トランジスタがターンオフされると、約 5 ボル50

トの負の電圧が指極板に結合され、負の2ボルトのプリチャージ値を生じさせる。通常、キャパシタンス電荷値を読み出すために選択されたトランジスタが正のパルスを与えられるとき、失われているプリチャージ電圧は回復されるため、かかる結合の影響は小さい。しかしながら、負の結合の大きさが、結果として生ずる選択トランジスタゲート・ソース電圧が閾値又はトランジスタのターンオン電圧よりも大きくなるような大きさである場合、トランジスタは予想されるようにターンオフされない。結果として、配列指極板の連続した充電又は放電が生じ、それにより誤って検出されたコンデンサ値を生じさせる。列電位が正の3ボルトのプリチャージ電位に維持されれば、指極板コンデンサは、選択トランジスタのゲート・ソース電位がその閾値以下になるまで正の方向に充電される。この充電効果の例は図3に示される（図示される電圧の縮尺は正しくない）。 10

【0016】

図3中、間隔T1において、選択トランジスタはパルスがオンとされ、配列指極板コンデンサは3ボルトに予め充電される。時間T1において、選択トランジスタは15から0ボルトのゲートパルスを形成するよう負の方向の遷移によってスイッチオフされる。遷移の結果として、配列極板に4.5ボルトの負の電圧が結合される。トランジスタゲート電圧がここでゼロボルトであるため、正の1.5ゲート・ソース電圧がある。間隔T2中の1ボルトのトランジスタ閾値を想定すると、トランジスタは正の導通性を維持する。配列極板キャパシタンスは、コンデンサ電圧が負の1ボルトに達し、トランジスタが導通を止める点まで負に充電される。 20

【0017】

時間T2において、配列コンデンサ上の電荷を読み出すため、選択トランジスタのゲートに正のパルスが印加される。ターンオンパルスの正の遷移は、4.5ボルトの正の電圧を配列コンデンサに印加し、その電位をマイナス1ボルトに4.5ボルトを足したもの、即ち正の3.5ボルトに上昇させる。これはプリチャージ値よりも0.5ボルト大きいか、或いは0.5ボルトの誤差がある。これは $0.5 \times C_{stray}$ の検出電荷誤りへ変換され、これは最小キャパシタンス値を実際の値よりも大きく見えさせ、それによりシステムのダイナミックレンジを減少させる。ゲートパルスが除去されたときに選択トランジスタが正しくターンオフするために、配列コンデンサ上の最小電荷は $V_p C_{stray}$ に等しく、但し V_p はプリチャージ電圧である。ゲートパルスの負の遷移を配列コンデンサに印加することにより、最小電荷は実際には $(V_p + V) C_{stray}$ となり、但し V は間隔T2に亘ってコンデンサの過剰な充電によって生じた誤り電圧である。 30

【0018】

システムのダイナミックレンジは比率 Q_{max} / Q_{min} によって与えられ、これは $V_p C_{max} / (V_p + V) C_{stray} = C_{max} / (1 + V / V_p) C_{stray}$ に対応する。本願の発明者は、 V / V_p の項が負であれば、分母は小さくなり、有効ダイナミックレンジは高められることを認識した。これは、正ではなく負のプリチャージ電圧へ予め充電し、ゲートパルスの電圧レベルを適当に変化させることによって達成される。例えば、プリチャージ電圧を負の3ボルトに変更することは、システム駆動パラメータが等しいままであるためには負の6ボルトから正の9ボルトへのゲートパルス電圧レベルの変化を必要とする。ターンオフ遷移はやはり負の4.5ボルトを配列コンデンサ上に印加し、結果としてのゲート・ソース電圧は正の1.5ボルトとなり、トランジスタがターンオフされることを防止する。コンデンサは、ゲート・ソース電圧が負の7ボルトに達するまで正の0.5ボルトを充電し、その時点でトランジスタはターンオフされる。有効ダイナミックレンジはここで、 $C_{max} / (1 - V / V_p) C_s$ である。 40

【0019】

$(1 - V / V_p)$ の項の値は、寄生パラメータ及び印加される電圧の関数である。寄生パラメータは、製造工程における予想できない変化により正確な評価を導かないことがある。これらのパラメータの変動を吸収するため、電圧値の幾つかは所望の $(1 - V / V_p)$ 値を発生するよう調整されうる。プリチャージ値 V_p は、 $(1 - V / V_p)$ の値を制御するために調整されうる1つの変数である。しかしながら、信号対雑音比の考慮事項は 50

、このパラメータが減少される量を決定する。 Q_{max} は $V_p C_{max}$ に等しいため、信号のサイズは V_p に正比例する。 C_{max} は数十 fF のオーダであり、良い信号対雑音比を達成するためには V_p はできる限り大きくなくてはならない。

【0020】

調整を受ける他の変数はゲートパルス振幅である。この値は、多少の V を配列コンデンサ極板に印加させるよう調整されうる。この電圧に対するただ 1 つの制約は絶縁破壊制約である。第 3 に、配列コンデンサ極板への適切な結合を確実とするため、ゲート・ソース重複コンデンサは製造中に意図的に増加されうる。

【0021】

図 4 は、列バスのうちの 1 つに結合された感知增幅器を含む TFT 走査されるコンデンサ配列の一部を示す図である。望ましくは各列は別個の感知增幅器に結合されるが、列はより少ない数の感知增幅器へと多重化されうる。

10

【0022】

図 4 中、列バスはスイッチ S 1 によって可変電圧源 Precharge に選択的に結合され、電荷感知增幅器に選択的に結合される。電荷感知增幅器は、帰還コンデンサ $C_{integrate}$ に接続される演算増幅器即ちオペアンプである。スイッチ S 3 は帰還コンデンサにまたがって接続され、所与の配列コンデンサ上の電荷を感知する前にコンデンサをリセットする。オペアンプは、公知のように電荷の蓄積をするように動作するときに、略ゼロの入力インピーダンスを表わす高利得装置である。従って、列バスに関連づけられるいずれのキャパシタンスも関連性がなく、検出機能の感度に影響を与えない。

20

【0023】

予め充電している間、スイッチ S 1 は閉成され、スイッチ S 2 は開成される。予め充電している間、選択トランジスタは一行毎にターンオンされるか、又は同時にターンオンされる。プリチャージサイクル中、配列全体は順次に走査され、次に読み出しのために配列全体が順次に走査される。或いは、コンデンサの夫々の行がまず予め充電され、次に感知される。

【0024】

信号読み出し中、スイッチ S 1 は開成され、スイッチ S 2 は閉成される。通常、スイッチ値 S 2 及び S 3 は交互に動作し、即ち、スイッチ S 2 が閉成しているときスイッチ S 3 は開成し、その逆に、スイッチ S 2 が開成しているときスイッチ S 3 は閉成する。スイッチ S 3 は、夫々の電荷パケットの検出の間に蓄積コンデンサをリセットするために閉成される。スイッチ S 3 は、走査 TFT が導通しているとき、即ち感知間隔中はいつでも開成している。

30

【0025】

スイッチ S 2 は、プリチャージ及び感知のいずれのモードにおいても夫々の行を感知する間に開成及び閉成するようにされている。或いは、S 2 は配列全体を順次に走査している間に閉成したまとまされうる。

【0026】

行選択電極に結合されるゲート駆動は、可変直流源 4 2 と可変振幅パルス発生器 4 0 の直接接続を含む。装置は、夫々の機能を示す別個の回路素子として図示されるが、単一の総合的なパルス供給として配置されても良い。これらは、パルスの振れ及びその絶対振幅値は、レンジ制御の潜在的な源であることを示すよう図示されている。例えば、システムのダイナミックレンジは、プリチャージ電圧 V_p を変更することによって調整される場合、パルス電圧の振れを変化させずにゲートパルスの直流レベルを調整することが必要である。過剰なコンデンサ電荷の量がゲート・ソース電圧の閾値であるため、パルスの最も負の値はゲート・ソース電位式に入る。従って、 V_p が過剰なコンデンサ充電量に影響を与えるのと同様に、ゲート駆動パルスの最も負の直流値又はオフ電圧を変更させる。或いは、

40

V の値を調整するために、ダイナミックレンジがパルス振幅を変更させるために変更されねばならない場合、可変振幅パルス発生器が必要である。検出された信号のダイナミックレンジは、ゲート駆動パルス振幅、ゲート駆動パルスの最も負の値、及びプリチャージ

50

電圧の値によって制御されうる。

【0027】

信号処理の分野の当業者によれば、キャパシタンスセンサから生成される表示された画像のコントラストは、同様の上述の変数によって調整されうることが認識されよう。

【0028】

例示的なキャパシタンス感知配列といったマトリクスを走査するために使用されるトランジスタの走査のタイプとは関係なく、夫々の配列コンデンサ極板に関連づけられる漂遊キャパシタンスがある。過剰なコンデンサ充電なしにターンオフされるトランジスタを走査するため、本発明によって教示されるように漂遊キャパシタンス上に蓄積される電荷を打ち消すためにかかる過剰な充電を実際に誘導することが有利である。これは単純に、走査パルスに通常必要とされる振幅を超過すること、又はより大きなトランジスタ重複キャパシタンス、例えば Cgs を設計すること、そして漂遊キャパシタンス上に存在する電荷を打ち消すためにシステムを適切にバイアスすることによって達成されうる。

10

【0029】

請求の範囲において、遷移に関して「極性」という用語が用いられるときは、遷移が相対的に負の値から相対的に正の値に振れるときは正であり、相対的に正の値から相対的に負の値に振れるときは負であるものとする。

【図面の簡単な説明】

【図1】従来技術の走査されるコンデンサ配列を示す部分概略図である。

20

【図2】図1の配列の1つのセルをより詳細に示す概略図である。

【図3】TFTゲートパルスターンオフ遷移の発生の直前及び直後の配列コンデンサに伴う電圧を示す波形図である。

【図4】本発明を実施する TFT 走査される配列を示す概略図である。

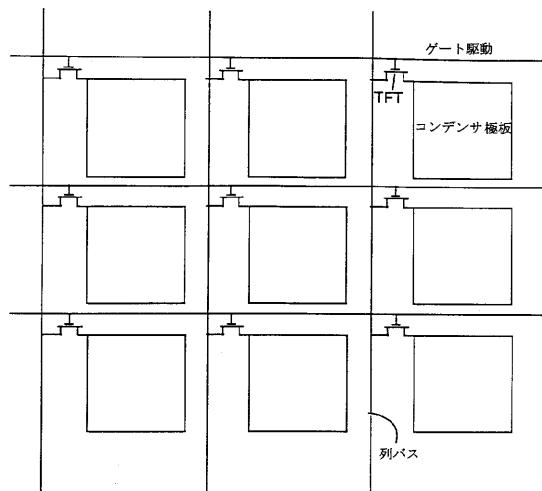
【符号の説明】

40 可変振幅パルス発生器

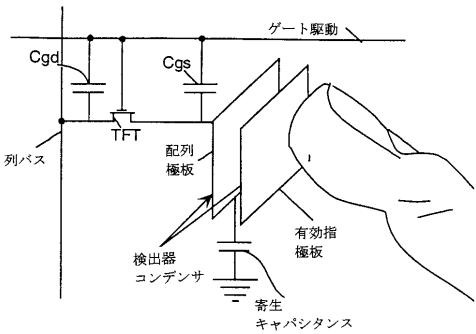
42 可変直流源

S1乃至S3 スイッチ

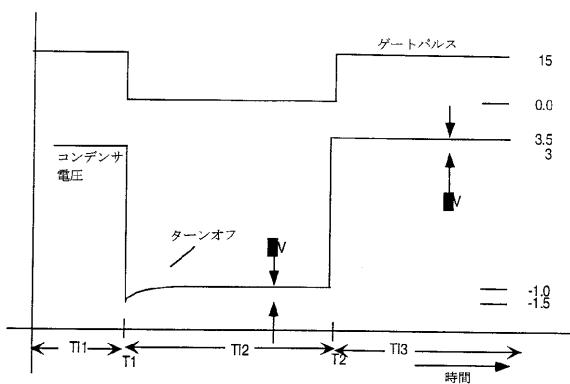
【図1】



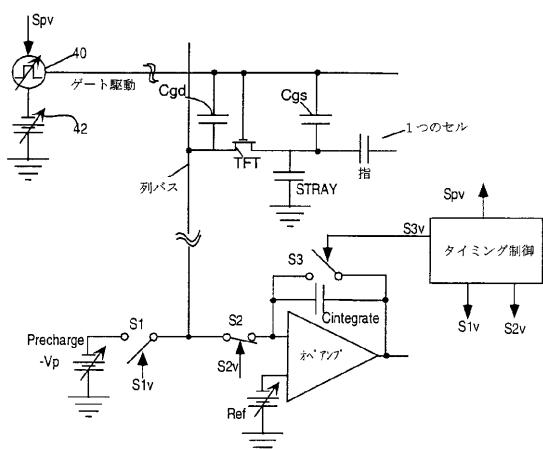
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 ホンジン キム

アメリカ合衆国 ニュージャージー州 08540 プリンストン セイラー・ドライヴ 420

審査官 広 島 明芳

(56)参考文献 特表平11-508806 (JP, A)

特開平05-215625 (JP, A)

特表平05-506347 (JP, A)

特表2000-514227 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06T 1/00