

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁶
H01L 27/146

(11) 공개번호 특1997-0077705
(43) 공개일자 1997년 12월 12일

(21) 출원번호	특1996-0016466
(22) 출원일자	1996년 05월 16일
(71) 출원인	LG 반도체 주식회사 문정환
(72) 발명자	충청북도 청주시 흥덕구 향정동 1번지 (우 : 360-480) 김용관
(74) 대리인	충청북도 청주시 개신동 한사랑아파트 503 강용복, 김용인

심사청구 : 있음

(54) 고체활상소자 제조방법

요약

본 발명은 고체활상소자에 관한 것으로서 각 폴리게이트간의 저항을 동일하게하여 전하전송효율을 향상 시키는데 적당하도록 한 고체활상소자 제조방법을 제공하기 위한 것이다.

이를 위한 본 발명의 고체활상소자 제조방법은 기판상에 제1반도체층을 형성하는 스텝, 상기 제1반도체층상에 제1농도를 갖는 불순물 이온을 주입하는 스텝, 상기 제1반도체층을 패터닝하여 제1폭을 갖는 복수개의 제1게이트 전극라인들을 일정간격을 두고 형성하는 스텝, 상기 제1게이트 전극라인들과 기판의 노출된 전표면상에 제2반도체층을 형성하는 스텝, 상기 제2반도체층에 제2농도를 갖는 불순물 이온을 주입하는 스텝, 상기 제2반도체층을 패터닝하여 제2폭을 갖는 제2게이트 전극라인들을 제1게이트 전극라인들 사이에 형성하는 스텝으로 구비된다.

대표도

도3

명세서

[발명의 명칭]

고체활상소자 제조방법

[도면의 간단한 설명]

제3도 (a) 내지 (d)는 제1도 (a)의 B-B'선에 따른 본 발명의 고체활상소자 제조 방법을 나타낸 공정단면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

기판상에 제1반도체층을 형성하는 스텝; 상기 제1반도체층상에 제1농도를 갖는 불순물 이온을 주입하는 스텝; 상기 제1반도체층을 패터닝하여 제1폭을 갖는 복수개의 제1게이트전극들을 일정간격을 두고 형성하는 스텝; 상기 제1게이트전극들과 기판의 노출된 전표면상에 제2반도체층을 형성하는 스텝; 상기 제2반도체층에 제2농도를 갖는 불순물 이온을 주입하는 스텝; 상기 제2반도체층을 패터닝하여 제2폭을 갖는 제2게이트전극들을 제1게이트 전극들 사이에 형성하는 스텝을 포함하여 구비됨을 특징으로 하는 고체활상소자 제조방법.

청구항 2

제1항에 있어서, 상기 제1, 제2반도체층의 물질은 폴리실리콘임을 특징으로 하는 고체활상소자 제조방법.

청구항 3

제1항에 있어서, 상기 제1폭은 제2폭 보다 적고 제1농도가 제2농도 보다 적은 것을 특징으로 하는 고체활상소자 제조방법.

청구항 4

제1항에 있어서, 상기 기판과 제1게이트전극들을 절연시키는 제1절연층을 형성하는 스텝; 제1게이트전극들과 제2게이트전극들을 절연시키는 제2절연층을 형성하는 스텝이 더 구비됨을 특징으로 하는 고체촬상소자 제조방법.

※ 참고사항 : 최초출원 내용에 의하여 공개되는 것임.

도면

도면3

