

【發明說明書】

【中文發明名稱】在磊晶膜生長期間晶圓彎曲的減少

【英文發明名稱】REDUCTION OF WAFER BOW DURING GROWTH OF EPITAXIAL FILMS

【技術領域】

【0001】 該技術關於半導體晶圓上的結晶層的磊晶生長。

【先前技術】

【0002】 近年，由於氮化鎵半導體材料擁有受期望的電氣及光電性質之故，該氮化鎵半導體材料已受到可觀的注意。氮化鎵（ GaN ）具有約 3.4 eV 的寬、直接的能帶隙，該能帶隙對應可見光光譜的藍光波長區域。已開發基於 GaN 及其合金的發光二極體（ LED ）與雷射二極體（ LD ），且該 LED 與 LD 是可購得的。這些元件可發射範圍從可見光光譜的紫光到紅光區域的可見光。

【0003】 由於氮化鎵的寬能帶隙所致，氮化鎵更能抵抗突崩潰，且相較於更一般的半導體材料（諸如矽及砷化鎵）具有更高的本質場強度。此外，氮化鎵是寬能帶隙半導體，且相較於其他半導體（諸如矽及砷化鎵）能夠在更高溫度維持其電性能。 GaN 也具有相較於矽較高的載子飽和速率。此外， GaN 具有纖鋅礦晶體結構，是一種硬的材料，具有高熱導率，且具有比其他習知半導體（諸如矽、鍺、及砷化鎵）高得多的熔點。因此， GaN 用於高速、高電壓、及高功率應用。舉例而言，氮化鎵材料可用在半

導體放大器中，該半導體放大器用於射頻（RF）通訊、雷達、及微波應用。

【0004】 儘管 GaN 是許多應用的期望半導體材料，但比起習知矽半導體晶圓，GaN 生產上比較昂貴。一種生產用於半導體元件製造的 GaN 的方式是，使 GaN 層磊晶式過度生長於具不同的材料的晶圓上，該不同的材料諸如矽、碳化矽、或藍寶石。然而，由於材料性質不匹配，這樣的異質磊晶會導致 GaN 層中的平面中（in-plane）應力，且引發平面外（out-of-plane）晶圓彎折，如第 1 圖中的彎曲晶圓 100 所示。晶圓彎曲會導致積體電路製造期間微製造上的問題，且如果夠嚴重，會導致缺陷及裂隙在過度生長層中形成。在嚴重的實例中，平面中應力可能導致層的分層。

【發明內容】

【0005】 描述異質磊晶中減少晶圓彎曲的結構與方法。一些實施例中，遍及用於異質磊晶過度生長的基板之表面上形成微溝槽。過度生長之前，以材料填充該等溝槽。非單晶材料可於受填充的多個溝槽之上的多個區域中形成，且在異質磊晶過度生長期間緩解異質磊晶層中的平面中應力。平面中應力的緩解可減少晶圓彎曲，及減少異質磊晶層的元件區域中的缺陷。

【0006】 一些實施例關於半導體晶圓，該半導體晶圓包括：基板，由第一材料形成；第二材料之層，該第二材料有別於該第一材料，該第二材料之層形成於該第一材料之

上；複數個微溝槽，該等微溝槽形成於該基板的表面中，該表面面向該第二材料之層；第三材料，有別於該第一材料，且位於該等微溝槽中；以及第四材料，有別於該第二材料，位於該第二材料之層中的該第三材料上方的多個區域中，該第四材料緩解該第二材料之層中的平面中應力。

【0007】 一些態樣中，該第二材料可以是單晶氮化鎵材料，且該第四材料是多晶或非晶氮化鎵材料。一些實施形態中，第二層的厚度可介於1微米與6微米之間。一些實例中，該複數個微溝槽分佈遍及該基板的整個表面且呈規則圖案，該規則圖案包括交錯的多個微溝槽。一些態樣中，該複數個微溝槽分佈遍及該基板的整個表面而處於晶粒廊道（die street）中。一些實施形態中，多個元件區域位在該複數個微溝槽之間的多個區域中，且跨越介於0.5 mm與10 mm之間的距離。一些實例中，該等微溝槽具有剖面輪廓，該剖面輪廓具有非垂直的側壁。一些態樣中，該等微溝槽具有介於1微米與100微米之間的寬度。根據一些實施形態，基板包括矽、碳化矽、或藍寶石。

【0008】 根據一些態樣，半導體晶圓可進一步包括位在該基板與該第二材料之層之間形成的緩衝物。一些實例中，半導體晶圓可進一步包括積體電路元件，該等積體電路元件形成在元件區域中，該等元件區域位在該複數個微溝槽之間。

【0009】 一些實施例關於半導體晶粒，該半導體晶粒包括：基板，由第一材料形成；第二材料之層，該第二材料

有別於該第一材料，該第二材料之層形成於該第一材料之上；積體電路元件，形成於該第二材料之層中；微溝槽或該微溝槽之部分，形成於該基板的表面中，該表面面向該第二材料之層；第三材料，有別於該第一材料，且位於該微溝槽或該微溝槽之部分中；以及第四材料，有別於該第二材料，位於該第二材料之層中的該第三材料上方的區域中，該第四材料緩解該第二材料之層中的平面中應力。一些實施形態中，半導體晶粒可進一步包括位在該基板與該第二材料之層之間形成的緩衝物。

【0010】 一些態樣中，該第二材料可以是單晶氮化鎵材料，且該第四材料是多晶或非晶氮化鎵材料。一些實例中，第二層的厚度可介於1微米與6微米之間。一些實施形態中，該微溝槽或該微溝槽之部分可位在該晶粒的周邊處。一些實例中，該基板包括矽、碳化矽、或藍寶石。

【0011】 一些實施例關於減少半導體異質磊晶生長期間彎曲的方法。這樣的方法可包括下述動作：在包括第一材料的基板之表面中形成複數個微溝槽；在該複數個微溝槽及該基板之上沉積有別於該第一材料的第二材料；執行平整化製程，而移除該第二材料之一部分；在該基板之上磊晶生長第三材料之層，該第三材料有別於該第一材料；以及在該等微溝槽之上的該第三材料之層中形成第四材料的多個區域，該第四材料有別於該第三材料，其中該第四材料緩解該第三材料之層中的平面中應力。

【0012】 一些實例中，該第三材料可為單晶氮化鎵材料，且該第四材料可為多晶或非晶氮化鎵材料。一些實施形態中，該第三材料與該第四材料同時形成。根據一些態樣，該第三材料之層生長達到介於1微米與6微米之間的厚度。

【0013】 一種方法的一些實施形態可進一步包括在多個晶粒廊道中形成複數個微溝槽。一些實例中，一種方法可包括，沿著該等微溝槽切割該基板，以移除該等微溝槽之全部或一部分。一方法實施例可進一步包括，在該基板與該第三材料之層之間形成緩衝物。一種方法可進一步包括，在該第三材料之層中形成積體電路元件。

【0014】 可運用上文描述或下文進一步詳述的多種態樣、特徵、及動作之任何適合組合實施前述的設備與方法實施例。由下文的敘述，連同所附圖式，能更全面地瞭解本案教示內容的這些及其他態樣、實施例、及特徵。

【圖式簡單說明】

【0015】 熟悉技藝之人士會了解本文描述的圖式僅為了說明。應了解，一些例子中，該等實施例的各種態樣可能誇張或放大顯示，以助於了解該等實施例。該等圖式不必然按照比例尺繪製，反而作了強調以說明教示之原理。圖式中，大致上類似的元件符號是指各圖中類似的特徵、功能上類似及/或結構上類似的元件。當該等圖式是關於微製造的電路時，可能僅顯示一個元件及/或電路，以簡化圖式。實務上，可遍及大面積之基板或整個基板並行製

造大量元件或電路。因此，所繪的元件或電路可整合在較大的電路內。

【0016】 當於下文詳述的敘述中參照圖式時，可使用空間參考用語「頂」、「底」、「上」、「下」、「垂直」、「水平」、「上方」、「下方」、及類似用語。此類的參考用語是用於教示之目的，不希望他們被視為針對所實施之元件的絕對參考用語。所實施之元件可以任何適合方式在空間上定向，可能有別於圖式中所示之走向。不希望該等圖式以任何方式限制本案教示內容之範疇。

【0017】 第1圖描繪彎曲的晶圓；

【0018】 第2圖描繪根據一些實施例的具有微溝槽的晶圓，該等微溝槽形成於該晶圓中；

【0019】 第3A圖說明根據一些實施形態的具有微溝槽的晶圓的一部分之剖面，該等微溝槽形成於該晶圓中；

【0020】 第3B圖說明根據一些實施形態的進入微溝槽中的填充材料的沉積；

【0021】 第3C圖描繪根據一些實施形態的具有已填充之微溝槽的經平整化之晶圓；

【0022】 第4圖描繪根據一些實施例的在晶圓上生長的異質磊晶層，該晶圓具有已填充之微溝槽；及

【0023】 第5圖描繪根據一些實施例的具積體電路之晶粒。

【0024】 根據下文提出的詳細說明書，連同該等圖式，所說明的實施例的特徵與優點會變得更清楚易懂。

【實施方式】

【0025】相較於形成期望半導體材料之主體基板，異質磊晶已成為低成本且大晶圓尺寸形成高性能或專用半導體材料的實用製程。在異質磊晶中，期望的單晶半導體材料生長於不相似的結晶材料上。可使用例如化學氣相沉積製程或任何其他適合的晶體生長製程形成異質磊晶層。異質磊晶系統的一些範例包括在矽、碳化矽、或藍寶石基板上生長氮化鎵材料。有許多其他的異質磊晶系統，且本文所述之技術不僅限於氮化鎵材料。其他異質磊晶系統的範例包括（但不限於）生長於矽或其他基板材料上的碳化矽、矽鍺、砷化鎵材料、磷化鎵材料、及磷化銦材料之任一者。一些實施形態中，異質磊晶可包括在基板與期望的半導體材料之間形成緩衝物（例如，不同材料及/或不同合金的一或多個過渡層），元件將會製造於該期望的半導體材料中。

【0026】如在本文中所用，詞彙「氮化鎵材料」是指氮化鎵（ GaN ）以及其合金之任一者，諸如，尤其是氮化鋁鎵（ $\text{Al}_x\text{Ga}_{(1-x)}\text{N}$ ）、氮化銦鎵（ $\text{In}_y\text{Ga}_{(1-y)}\text{N}$ ）、氮化鋁銦鎵（ $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ）、氮磷砷化鎵（ $\text{GaAs}_x\text{P}_y\text{N}_{(1-x-y)}$ ）、氮磷砷化鋁銦鎵（ $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{As}_a\text{P}_b\text{N}_{(1-a-b)}$ ）。一般而言，砷及/或磷存在時是處於低濃度（即，少於5重量%）。某些較佳實施例中，氮化鎵材料具有高濃度的鎵，且包括極微或無鋁及/或銦的量。高鎵濃度的實施例中，一些實施形態

中， $(x + y)$ 的總和可小於 0.4，一些實施形態中，小於 0.2，一些實施形態中，小於 0.1，或甚至更小（在其他實施形態中）。一些實例中，對至少一種氮化鎵材料層而言較佳為具有 GaN（即， $x = y = a = b = 0$ ）之組成。例如，其中發生電流傳導之主要部分的主動層可具有 GaN 之組成。氮化鎵材料可被摻雜而呈 p 型或 n 型，或可無摻雜。適合的氮化鎵材料描述於美國專利第 6,649,287 號中，該專利之全體以參考形式併入本文中。

【0027】對於一些半導體應用而言，異質磊晶可涉及有相似材料性質（例如，非常相似的晶格常數、非常相似的熱膨脹係數）的結晶材料且可要求僅僅薄層的異質磊晶生長。然而，發明人已認知且意識到，一些半導體應用能夠要求有實質的厚度的過度生長材料（例如超過 2 微米），且該材料的晶格常數與基板有相當的差距。例如，發明人已認知且意識到，由氮化鎵材料製造的高性能電晶體及蕭特基二極體可隨著異質磊晶氮化鎵層之厚度增加大幅受惠（至少是在崩潰電壓方面）。已觀察到對於此類元件而言，當過度生長的氮化鎵層與緩衝物的厚度大於約 4 微米時，有大於 2000 伏特的逆崩潰電壓。

【0028】發明人已進一步認知且意識到，當異質磊晶層及下面的基板之間在材料性質（晶格常數、熱膨脹係數、固有應力）上有可觀差異及 / 或要求厚的異質磊晶層時，於異質磊晶層中形成的平面中應力會引發整體晶圓的平面外扭曲。舉例而言，晶圓 100 可能彎曲，如第 1 圖中所

描繪，儘管該說明可能為了解釋而誇張了可能發生的彎曲量。在實務上，至少量的翹曲（例如平面外小於100微米）可能引發微製造製程期間的問題，且一般而言必須解決這些問題。若異質磊晶層中的平面中應力夠高，則晶體結構中的缺陷可能在隨機位置發生，且導致低元件良率或過早元件失效。

【0029】發明人已思及減少異質磊晶期間可能發生的晶圓彎曲的結構與方法。概觀而言，且現在請參考第2圖，根據一些實施例，複數個微溝槽210可遍及基板205之表面形成，這些微溝槽可交錯或可不交錯。基板205可包括單晶材料，或由該單晶材料組成，在該單晶材料上，待生長異質磊晶層。該等微溝槽可填有非單晶材料，且晶圓經平整化以進行後續的異質磊晶。異質磊晶期間，微溝槽上方的區域可形成如非單晶材料（例如多晶或非晶材料），且提供異質磊晶層的平面中應力的緩解。微溝槽之間的元件區域220中，可形成單晶材料之異質磊晶層。

【0030】示範性基板可包括（但不限於）矽（Si）、碳化矽（SiC）、氮化鎵（GaN）、及藍寶石。根據一些實施例，基板205可包括主體單晶矽。一些例子中，該基板可包括絕緣體上覆矽（SOI）基板，其中該半導體為上文提及之半導體基板材料之任一者。基板205可為半導體晶圓之形式（例如，矽半導體晶圓），且具有介於大約50mm與大約450mm之間的直徑。各種實施例中，基板表面為單晶，使得三族氮化物（例如GaN、AlN、

A l G a N 、 I n G a N) 或任何其他適合的結晶三五族、二六族、三元、或四元材料可從基板表面生長。

【0031】 進一步的細節中，**第3A圖**描繪於基板205之一部分中形成的兩個微溝槽210的剖面視圖。微溝槽210可具有寬度W、深度D、且可由距離L所分開。一些實施例中，微溝槽的寬度W可介於 $10\mu\text{m}$ 與 $100\mu\text{m}$ 之間。一些實例中，微溝槽的寬度W可介於 $1\mu\text{m}$ 與 $100\mu\text{m}$ 之間。一些實施例中，微溝槽的深度D可介於 10nm 與 $30\mu\text{m}$ 之間。根據一些實施例，微溝槽210可由介於 0.5mm 與 10mm 之間的距離L所分開。微溝槽可呈任何適合的圖案排列在基板205之表面上。

【0032】 舉例而言，一些實例中，微溝槽可呈矩形圖案（如**第2圖**所描繪）或三角形圖案或六邊形圖案排列。微溝槽210可呈規則圖案（如**第2圖**所描繪）或呈其他不具有規則週期性的圖案而於基板205上圖案化。一些實施形態中，微溝槽210對齊基板材料的結晶平面，或是下文所述之後續生長的元件層的結晶平面。這樣的實施例中，微溝槽的圖案可取決於基板的切面（例如，取決於矽基板是否為 $\langle 111 \rangle$ 、 $\langle 100 \rangle$ 、或 $\langle 110 \rangle$ 矽）。一些實例中，該等微溝槽210可沿著基板205上的晶粒廊道行進，該等晶粒廊道界定主動區域220。在元件區域220中微製造元件之後，可沿著微溝槽210切割晶圓200，移除與微溝槽相關的結構的全部或一些。

【0033】 參考第3A圖，微溝槽210可具有任何適合形狀的溝槽輪廓212。一些實施例中，該等微溝槽的側壁可如圖式中所繪般傾斜。一些實例中，這樣的傾斜側壁輪廓可透過使用溼蝕刻製程獲得，該溼蝕刻製程優先沿著基板205的結晶平面蝕刻。作為替代方案，可使用弱各向異性乾蝕刻（例如反應性離子蝕刻）以獲得傾斜溝槽輪廓212。其他實施例中，該溝槽輪廓212可呈碟狀或圓形。例如，可使用各向同性溼蝕刻獲得碗狀輪廓。尚有其他實施例中，溝槽輪廓212可具有垂直側壁，該垂直側壁可透過使用各向異性乾蝕刻（此為舉例）產生。

【0034】 可使用任何適合的光微影製程圖案化微溝槽210。例如，光阻及/或硬遮罩（圖中未示）可形成於基板205之上，且經圖案化而暴露遍及基板205之表面上的線。接著可使用蝕刻製程將微溝槽210形成至基板205中。之後可從基板剝除光阻及/或硬遮罩。

【0035】 形成微溝槽210之後，可將填充材料310沉積於基板205之上，如第3B圖所示。填充材料310可包括非單晶材料，該非單晶材料可（或可不）具有與基板205相同的化學組成。因此，填充材料可在化學組成及/或材料性質方面與基板不同。例如，一些實施例中，填充材料可包括非晶矽或多晶矽，使用任何適合的沉積製程將該非晶矽或多晶矽沉積於單晶矽基板205之上，該沉積製程例如濺鍍、電子束蒸鍍、化學氣相沉積、電漿增強化學氣相沉積等。用於填充材料的沉積製程可不在微溝槽中形成單

晶材料。根據一些實施例，填充材料 310 沉積達一厚度，該厚度大於溝槽處微溝槽 210 的深度 D。

【0036】 其他實施例中，也可使用除了矽之外的材料填充微溝槽 210。填充材料 310 可包括（但不限於）碳化矽、氮化矽、矽鍺、氮化鎵材料、氮化鋁、磷化銦。各種實施例中，填充材料 310 能夠耐受磊晶及 / 或後續元件製造的溫度，且容許在填充材料之上有期望半導體層的異質磊晶生長，該半導體層例如為氮化鎵、砷化鎵、磷化銦等。舉例而言，根據一些實施例，填充材料可維持非晶或多晶以應付多達 600°C 的磊晶及 / 或退火溫度。

【0037】 隨後可使用平整化製程使晶圓平整，如第 3C 圖所描繪。一些實施形態中，可執行晶圓表面的鑽石研磨，以移除填充材料 310 的至少一部分。一些實例中，可使用化學機械研磨（CMP）以移除填充材料的至少一部分及 / 或提供適合用於在元件區域 220 上方晶體過度生長的晶圓表面。例如，可完全移除元件區域 220 之上的填充材料 310，以暴露下面的單晶基板 205。所得的基板表面可包括遍及晶圓分佈的複數個填充的微溝槽 315，其中非單晶材料填充該等微溝槽。一些實施形態中，留在微溝槽 210 中的填充材料 310 可吸收來自後續形成的元件層及 / 或緩衝物的雜質。

【0038】 可在晶圓上執行異質磊晶製程，如第 4 圖所描繪，以形成期望的半導體元件層 420 以供元件製造。一些實例中，在形成元件層 420 前，可先在基板 205 之上形成

緩衝物 410。該緩衝物 410 可包括基板 205 與期望元件層 420 之間的一或多個材料過渡層，在該期望元件層中可製造用於積體電路應用的半導體元件 450。緩衝物及過渡層的範例描述於例如美國專利第 7,135,720 號及美國專利第 9,064,775 號中，上述兩個專利之全文以參考形式併入本文中。過渡層之其中一些可在組成上漸變（compositionally graded）。緩衝物 410 及 / 或元件層 420 可透過任何適合的晶體生長製程形成，該製程包括（但不限於）金屬有機化學氣相沉積（MOCVD）、分子束磊晶（MBS）、氫化物氣相磊晶（HVPE）、原子層沉積（ALD）、或上述製程之組合。一些實施例中，元件層 420 的厚度可介於 1 微米與 6 微米之間。其他實施例中，該元件層可具有小於或大於此範圍的厚度。

【0039】 正如一個範例，基板 205 可包括矽或碳化矽，且緩衝物可包括氮化鋁及 / 或氮化鋁鎵之組成。然後元件層 420 可包括氮化鎵材料。在其他實施例中，可使用其他緩衝物與元件層。

【0040】 根據一些實施例，緩衝物 410 及 / 或元件層 420 在元件區域 420 之上可形成如單晶結構，因為他們能夠對準下面的基板 205 之單晶材料。然而，在微溝槽 210 之上以非單晶材料填充的區域中，可形成非單晶溝槽過度生長區域 430。在溝槽過度生長區域 430 中，該材料可與元件區域 220 內的元件層 420 之材料不同（至少在材料性質方面）。例如，元件層及 / 或緩衝物之材料在溝槽過度

生長區域430中可為非晶或多晶，然而相對應的材料在元件區域220中為單晶。因為他們的非單晶材料性質所致，溝槽過度生長區域430可緩解元件層420中的平面中應力（壓縮或拉張），且可緩解基板205之表面處的平面中應力。平面中應力的緩解可減少晶圓彎曲且減少元件區域220中缺陷形成。

【0041】 由於微溝槽210中的填充材料310只需要中斷溝槽過度生長區域430中元件層420的單晶生長，所以一些實例中微溝槽210的深度D可較淺。例如，一些實施例中，微溝槽可具有介於10nm與100nm之間的深度。

【0042】 生長元件層420之後，可使用習知半導體處理技術執行積體電路元件450的微製造，該習知半導體處理技術經修飾以適應微溝槽210及溝槽過度生長區域430。這些區域中，不形成元件以避免潛在的高缺陷濃度或不適當的元件性能。元件450的微製造之後，可透過鑽石切鋸切割晶圓，例如以形成複數個晶粒500。一個晶粒的劃界顯示於**第5圖**中。根據一些實施例，可沿著微溝槽210切割該晶圓，而填充剩餘物512及非單晶的溝槽過度生長剩餘物510可留在晶粒周圍處或附近。一些實施形態中，晶粒500可跨越超過一個元件區域220，使得一或多個溝槽過度生長區域430及填充的微溝槽315位在晶粒內。根據一些實施例，溝槽過度生長區域430及/或填充的微溝槽315可用於晶粒500上元件之間的電隔離。

【0043】 當使用術語「上」、「相鄰於」、或「之上」以描述層或結構之位置時，在所描述的層及下面的層之間可有（或可無）一或多個材料層，所描述的層被描述為在該下面的層「上」、「之上」、或「相鄰於」該下面的層。當層被描述為「直接地」或「緊密地」在另一層上、之上、或「直接地」或「緊密地」與另一層相鄰時，不存在居中的層。當層被描述為在另一層或基板「上」或「之上」時，該層可覆蓋整個層或基板，或一部分的該層或基板。術語「上」及「之上」是用於為了便於針對說明而進行解釋，不希望將該等術語視為絕對的方向性參考。可用圖式中所示之外的其他走向製造及/或實施元件，例如對水平軸旋轉超過90度。

結論

【0044】 術語「大約」及「約」可用於意味一些實施例中目標值的 $\pm 20\%$ 以內，一些實施例中目標值的 $\pm 10\%$ 以內，一些實施例中目標值的 $\pm 5\%$ 以內，及還有一些實施例中目標值的 $\pm 2\%$ 以內。術語「大約」及「約」可包括目標值。

【0045】 本文描述的技術可實施作為方法，已描述該方法的至少一些動作。執行作為該方法之一部分的動作可以任何適合的方式排序。因此，儘管在說明的實施例中將多個動作描述為依序的動作，但仍可建構其中以有別於所述之順序執行動作的實施例，可包括同時執行一些動作。此外，一些實施例中，方法可包括比所述之動作還要多的動

作，以及在其他實施例中，可包括比所述之動作還要少的動作。

【0046】 已以此方式描述本發明之至少一個說明性實施例，對於熟悉此技藝者而言，易於想到各種變化形態、修飾形態、及改良形態。希望這些變化形態、修飾形態、及改良形態是在本發明的精神與範疇中。因此，前文的敘述僅為示範，而不希望該敘述是限制。本發明僅受限於下文的申請專利範圍所界定者及其等效例。

【符號說明】

100 晶圓

205 基板

210 微溝槽

212 溝槽輪廓

220 元件區域

310 填充材料

315 填充的微溝槽

410 緩衝物

420 半導體元件層

430 溝槽過度生長區域

450 半導體元件

500 晶粒

510 溝槽過度生長剩餘物

512 填充剩餘物

【生物材料寄存】

【 0 0 4 7 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)
無

【 0 0 4 8 】 國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)
無



201904018

【發明摘要】

【中文發明名稱】在磊晶膜生長期間晶圓彎曲的減少

【英文發明名稱】REDUCTION OF WAFER BOW DURING GROWTH OF
EPITAXIAL FILMS

【中文】

描述用於在異質磊晶生長期間減少晶圓彎曲的結構與方法。可遍及基板表面形成多個微溝槽，且以多晶材料填充該等微溝槽。異質磊晶期間可在半導體材料層中於多晶材料上生長材料的應力緩解區域。

【英文】

Structures and methods for reducing wafer bow during heteroepitaxial growth are described. Micro-trenches may be formed across a surface of a substrate and filled with polycrystalline material. Stress-relieving regions of material can be grown over the polycrystalline material in a layer of semiconductor material during heteroepitaxy.

【指定代表圖】第（ 3C ）圖。

【代表圖之符號簡單說明】

2 0 5 基板

3 1 5 填充的微溝槽

【特徵化學式】

無

【發明申請專利範圍】

【第1項】 一種半導體晶圓，包括：

一基板，由一第一材料形成；

一第二材料之層，該第二材料有別於該第一材料，該第二材料之層形成於該第一材料之上；

複數個微溝槽，該等微溝槽形成於該基板的一表面中，該表面面向該第二材料之層；

一第三材料，有別於該第一材料，且位於該等微溝槽中；以及

一第四材料，有別於該第二材料，位於該第二材料之層中的該第三材料上方的多個區域中，該第四材料緩解該第二材料之層中的平面中（*in-plane*）應力。

【第2項】 如請求項 1 所述之半導體晶圓，其中該第二材料是一單晶氮化鎵材料，且該第四材料是多晶或非晶氮化鎵材料。

【第3項】 如請求項 2 所述之半導體晶圓，其中該第二層之厚度介於 1 微米與 6 微米之間。

【第4項】 如請求項 1 所述之半導體晶圓，進一步包括：
一緩衝物，形成於該基板與該第二材料之層之間。

【第5項】 如請求項 1 所述之半導體晶圓，其中該複數個微溝槽以一規則圖案遍及該基板之整個表面分佈，該矩形圖案包括交錯的多個微溝槽。

【第6項】 如請求項 1 所述之半導體晶圓，其中該複數個微溝槽遍及該基板之整個表面分佈而位於多個晶粒廊道（die street）中。

【第7項】 如請求項 1 所述之半導體晶圓，其中該等元件區域位在介於複數個微溝槽之間的多個區域中，且跨越介於 0.5 mm 與 10 mm 之間的距離。

【第8項】 如請求項 1 所述之半導體晶圓，進一步包括：多個積體電路元件，形成於多個元件區域中，該等元件區域位在複數個微溝槽之間。

【第9項】 如請求項 1 所述之半導體晶圓，其中該等微溝槽具有一剖面輪廓，該剖面輪廓有多個非垂直的側壁。

【第10項】 如請求項 1 所述之半導體晶圓，其中該等微溝槽具有介於 1 微米與 100 微米之間的寬度。

【第11項】 如請求項 1 所述之半導體晶圓，其中該基板包括矽、碳化矽、或藍寶石。

【第12項】 一種半導體晶粒，包括：

一基板，由一第一材料形成；

一第二材料之層，該第二材料有別於該第一材料，該第二材料之層形成於該第一材料之上；

一積體電路元件，形成於該第二材料之層中；

一微溝槽或該微溝槽之部分，形成於該基板的一表

面中，該表面面向該第二材料之層；

一第三材料，有別於該第一材料，且位於該微溝槽或該微溝槽之部分中；以及

一第四材料，有別於該第二材料，位於該第二材料之層中的該第三材料上方的一區域中，該第四材料緩解該第二材料之層中的平面中應力。

【第13項】 如請求項12所述之半導體晶粒，其中該第二材料是一單晶氮化鎵材料，且該第四材料是多晶或非晶氮化鎵材料。

【第14項】 如請求項13所述之半導體晶粒，其中該第二層之厚度介於1微米與6微米之間。

【第15項】 如請求項12所述之半導體晶粒，進一步包括：一緩衝物，形成於該基板與該第二材料之層之間。

【第16項】 如請求項12所述之半導體晶粒，其中該微溝槽或該微溝槽的部分位在該晶粒的一周邊處。

【第17項】 如請求項12所述之半導體晶粒，其中該基板包括矽、碳化矽、或藍寶石。

【第18項】 一種減少半導體異質磊晶生長期間彎曲的方法，該方法包括：

在包括一第一材料的一基板之一表面中形成複數個微溝槽；

在該複數個微溝槽及該基板之上沉積有別於該第一

材料的一第二材料；

執行一平整化製程，而移除該第二材料之一部分；

在該基板上磊晶生長一第三材料之層，該第三材料有別於該第一材料；以及

在該等微溝槽之上的該第三材料之層中形成一第四材料的多個區域，該第四材料有別於該第三材料，其中該第四材料緩解該第三材料之層中的平面中應力。

【第19項】 如請求項18所述之方法，其中該第三材料是一單晶氮化鎵材料，且該第四材料是一多晶或非晶氮化鎵材料。

【第20項】 如請求項18所述之方法，其中該第三材料與該第四材料同時形成。

【第21項】 如請求項18所述之方法，進一步包括：在多個晶粒廊道中形成複數個微溝槽。

【第22項】 如請求項18所述之方法，進一步包括：沿著該等微溝槽切割該基板，以移除該等微溝槽的全部或一部分。

【第23項】 如請求項18所述之方法，進一步包括：在該基板與該第三材料之層之間形成一緩衝物。

【第24項】 如請求項18所述之方法，其中該第三材料之層生長達到介於1微米與6微米之間的厚度。

【第25項】 如請求項18所述之方法，進一步包括：在

該第三材料之層中形成一積體電路元件。

