

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年10月22日(22.10.2009)

PCT

(10) 国際公開番号
WO 2009/128179 A1

- (51) 国際特許分類:
G02F 1/1345 (2006.01) G09F 9/00 (2006.01)
G02F 1/1368 (2006.01)
- (21) 国際出願番号: PCT/JP2008/071843
- (22) 国際出願日: 2008年12月2日(02.12.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-107959 2008年4月17日(17.04.2008) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2番2号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 堀内 智
(HORIUCHI, Satoshi). 山田 崇晴(YAMADA, Taka-
haru). 小笠原 功(OGASAWARA, Isao).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-

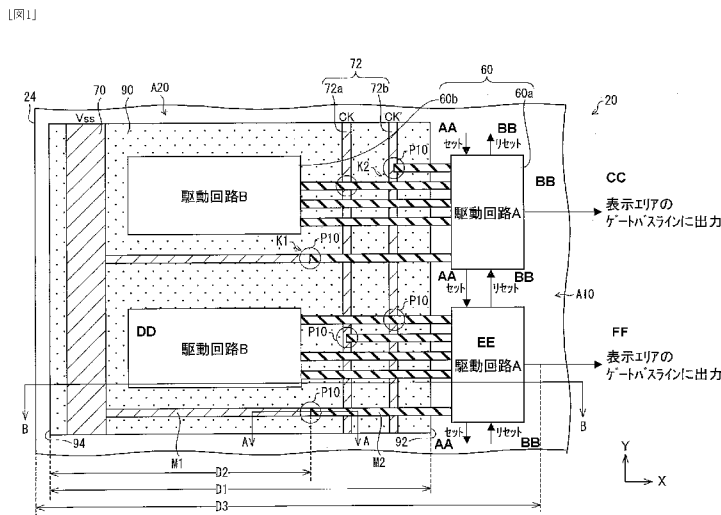
MARK); 〒5300041 大阪府大阪市北区天神橋2
丁目北2番6号 大和南森町ビル Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR,
CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP,
KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT,
RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY,
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN,
ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ,
NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO,
PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: TFT ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: TFTアレイ基板、及び、液晶表示装置



60b DRIVE CIRCUIT B
AA SET
BB RESET
60a DRIVE CIRCUIT A
CC OUTPUT TO GATE BUS LINE IN DISPLAY AREA
DD DRIVE CIRCUIT B
EE DRIVE CIRCUIT A
FF OUTPUT TO GATE BUS LINE IN DISPLAY AREA

(57) Abstract: Provided is a TFT array substrate (20), wherein a connecting point (P10) for a first metal layer (M1) and a second metal layer (M2), and a drive circuit (60) are arranged in a peripheral region (A20). A drive circuit (B60b), which is at least a part of the drive circuit (60), is arranged between the connecting point (P10) and an end side (24) of the TFT array substrate (20).

(57) 要約: 周辺領域 (A20) に、第1メタル層 (M1) と第2メタル層 (M2) との接続点 (P10) が設けられており、周辺領域 (A20) に駆動回路 (60) が設けられた TFTアレイ基板 (20) であって、接続点 (P10) と TFTアレイ基板 (20) の端辺 (24) との間に、駆動回路 (60) の少なくとも一部である駆動回路 (B60b) が設けられている。

WO 2009/128179 A1

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

TFTアレイ基板、及び、液晶表示装置

技術分野

[0001] 本発明は、絶縁基板にTFT素子が形成されたTFTアレイ基板、及び、当該TFTアレイ基板が用いられた液晶表示装置に関するものである。

背景技術

[0002] 従来から、液晶表示装置などの表示装置やセンサ装置などに、絶縁基板にTFT(Thin Film Transistor)素子が形成されたTFTアレイ基板が広く使われている。

[0003] そして前記TFT素子には、その各々の電極に接続線が接続されている。

[0004] 具体的には、TFT素子のゲート電極にはゲートバスラインメタルが接続され、ソース電極にはソースバスラインメタルが接続されている。そして、前記TFTアレイ基板が例えば液晶表示装置に用いられている場合は、ドレイン電極には画素電極が接続されている。

[0005] そして、前記ゲートバスラインメタルとソースバスラインメタルとは、TFT素子がマトリクス状に配置されアレイを形成している場合などは特に、絶縁基板上で互いに直交する方向に形成されている。

[0006] そして、前記ゲートバスラインメタルとソースバスラインメタルとが直交する部分において、それらが互いに電氣的に接続されないように、前記ゲートバスラインメタルとソースバスラインメタルとは、前記絶縁基板状において、異なる層に、その間に絶縁層を介して形成されている。以下図に基づきながら説明する。

[0007] 図6は、TFTアレイ基板の概略構成を示す断面図である。前記図6に示すように、TFTアレイ基板20では、絶縁基板30上に、ゲートバスラインメタル40(第1メタル、第1メタル層M1)が形成され、その上層に第1絶縁層I1としてのゲート絶縁膜50、第2メタル層M2としてのソースバスラインメタル42(第2メタル)、第2絶縁層I2としての層間絶縁膜52が順に設けられている。

[0008] そして、前記TFTアレイ基板20において前記各メタルによる配線(メタル配線)が種々に引き回されている。

[0009] そして、かかるメタル配線の引き回しにおいて、前記メタル配線が前記各絶縁層に覆われることなく、当該メタル配線を形成するメタルが露出する部分等が生じた場合、かかる部分の腐食が問題となる。

[0010] (特許文献1、2)

そこで、前記メタル腐食の抑制に関して、種々の技術が提案されている。

[0011] 例えば、下記特許文献1には、電極等の腐食の発生を抑制するために、検査用薄膜トランジスタと検査用配線とを接続する接続電極と、液晶との接触を妨げるようにシール材を配置する技術が記載されている。

[0012] また、下記特許文献2には、腐食を抑制するために、金属が露出する部分である、給電配線と給電パッドとの接続部を、シール領域の外縁よりも内側に配置する技術が記載されている。

特許文献1: 日本国公開特許公報「特開2002-122882号公報(公開日:2002年4月26日)」

特許文献2: 日本国公開特許公報「特開2007-24963号公報(公開日:2007年2月1日)」

特許文献3: 日本国公開特許公報「特開2006-276287号公報(公開日:2006年10月12日)」

発明の開示

[0013] しかしながら、前記従来のTFTアレイ基板では、メタルの腐食の抑制が充分ではないという問題点を有している。以下、図を用いて説明する。

[0014] (跨線接続)

図7の(a)は、TFTアレイ基板20の配線の様子を示す平面図である。

[0015] 前記図7の(a)に基づいて、例えば、絶縁基板30の縦方向であるX方向(図7の(a)の矢印X参照)に複数本のゲートバスラインメタル40a・40b・40cが並列して設けられている場合において、そのうちの中央の1本(ゲートバスラインメタル40b)を飛ばして、それを挟む両側の2本(ゲートバスラインメタル40a・40b)を電氣的に接続するときについて説明する。

[0016] 前記図7の(a)のV-V線断面図に相当する図7の(b)に示すように、前記各ゲート

バスラインメタル40a・40b・40cは、第1メタルとして前記絶縁基板30上の同一層、すなわち前記第1メタル層M1に形成されている。

[0017] そのため、前記ゲートバスラインメタル40aとゲートバスラインメタル40cとを、前記ゲートバスラインメタル40bと接触させることなく、互いに接続するためには、前記ゲートバスラインメタル40aとゲートバスラインメタル40cとを、前記ゲートバスラインメタル40bとは異なる層を介して接続する必要がある。

[0018] 具体的には、前記ゲートバスラインメタル40aとゲートバスラインメタル40cとを、その延伸方向であるX方向と直交する方向であるY方向(図7の矢印Y参照)で接続する場合には、ゲートバスラインメタル40が形成された第1メタル層M1から、前記第1絶縁層I1であるゲート絶縁膜50を介した上層である、ソースバスラインメタル42(第2メタル)が形成される第2メタル層M2に対して配線を引き出し(図7の(a)の接続領域R10参照)、前記ゲートバスラインメタル40aとゲートバスラインメタル40cとを、前記第2メタル層M2で接続することが考えられる。

[0019] 言い換えると、2本のゲートバスラインメタル40を、前記第2メタル層M2で跨いで接続することが考えられる。

[0020] 以上のような構成においては、前記接続領域R10に示すように、第1メタル層M1と第2メタル層M2とを接続する必要がある。そして、前記第1メタル層M1と第2メタル層M2とを接続する方法としては、ビアを用いて接続する方法(ビア接続)と、第3メタルを用いて(第3メタル層を介して)接続する方法(第3メタル接続)とがある。

[0021] (ビア接続)

まず、前記ビアを用いて接続する方法について、図8に基づいて説明する。図8は、TFTアレイ基板20の概略構成を示す断面図である。

[0022] 前記図8に示すように、前記ビア接続では、ゲートバスラインメタル40とソースバスラインメタル42とが重なる部分に、前記ゲート絶縁膜50を貫通するビア46が形成されている。そして、このビア46を介して、前記ゲートバスラインメタル40とソースバスラインメタル42とが電氣的に接続されている。

[0023] 言い換えると、第1メタル層M1と第2メタル層M2とが、第1絶縁層I1を貫通するビア46により接続されている。

[0024] (第3メタル接続)

つぎに、第3メタル接続について、図9の(a)及び(b)に基づいて説明する。ここで、図9の(a)及び(b)は、いずれもTFTアレイ基板20の概略構成を示す断面図であり、図9の(a)は、第3メタル接続を形成する際における、前記図6に示すTFTアレイ基板20に続く構造を、前記図9の(b)は、前記図9の(a)に続く構造を示している。

[0025] 前記図9の(a)に示すように、前記第3メタル接続を形成するためには、まず、前記図6に示したTFTアレイ基板20の前記接続領域R10において、第2絶縁層I2として層間絶縁膜52を取り除き、前記第2メタル層M2のソースバスラインメタル42を露出させる。

[0026] つぎに、前記第1絶縁層I1のゲート絶縁膜50を取り除き、前記ゲートバスラインメタル40を露出させる。

[0027] その際、後に説明する第3メタル層による接続を確実にするために、前記ソースバスラインメタル42の端面と、前記ゲート絶縁膜50の端面とを、揃えることが好ましい。

[0028] つぎに、前記図9の(b)に示すように、TFTアレイ基板20の前記接続領域R10に、第3メタル層M3としての画素電極メタル44(第3メタル)を形成する。

[0029] これによって、前記第1メタル層M1のゲートバスラインメタル40と、前記第2メタル層M2のソースバスラインメタル42とが、前記第3メタル層M3の画素電極メタル44により、電氣的に接続される。

[0030] この第3メタル接続では、前記ビア接続に比べ、工程数が減少する等、製造面で利点がある。具体的には、例えば、前記ビア46を形成するためにビアホールを形成する工程等を省略することができる。

[0031] また、前記第2絶縁層I2としての層間絶縁膜52と、前記第2メタル層M2としてのソースバスラインメタル42と、前記第1絶縁層I1としての層間絶縁膜52とを、連続的にパターンニングすることにより、第3メタル接続を容易に形成することもできる。

[0032] (腐食)

しかしながら、前記第3メタル接続の構成においては、前記接続領域R10において、メタルの腐食が生じやすいとの問題点がある。すなわち、前記図9の(b)に示すように、前記接続領域R10では、前記第1メタル層M1と第2メタル層M2とを接続するた

めの第3メタル層M3が露出している。

[0033] さらに、前記第3メタル層M3が、前述のように画素電極メタル44で形成されている場合には、当該画素電極メタル44は、一般的にITO (Indium Tin Oxide) 薄膜などの薄膜メタル層であるので、前記第2メタル層M2としてのソースバスラインメタル42は、前記画素電極メタル44に覆われていても腐食しやすい。

[0034] (シール位置)

そこで、前記接続領域R10におけるメタルの腐食を抑制するとの観点から、シールを配置する位置が検討されている。以下、図10に基づいて説明する。ここで、図10は、TFTアレイ基板20の周辺部の概略構成を示す平面図である。

[0035] 図10に示すように、TFTアレイ基板20では、平面視において、その中央部分が表示領域A10となり、その回りのTFTアレイ基板20の端辺24近傍が、駆動回路60などが設けられる周辺領域A20となる。

[0036] そして、例えば、前記駆動回路60として、前記表示領域A10の左右位置に、ゲート駆動回路62が設けられている場合、このゲート駆動回路62は、前記表示領域A10の各配線等とゲートバスライン41等で接続されている。

[0037] また、例えば表示領域A10の上下位置に、例えばドライバ100が設けられた場合には、かかるドライバ100と前記ゲート駆動回路62とはクロック配線等のゲート駆動回路用信号配線110で接続されたり、前記表示領域A10の各配線等とソースバスライン43等で接続されたりする。

[0038] そして、TFTアレイ基板20と、対向基板(図示せず)とは、シール90を介して貼り合わされている。このシール90は、前記TFTアレイ基板20の前記端辺24に沿って、その内側に額縁形状に形成されている。

[0039] 前記TFTアレイ基板20の周辺領域A20を示す図11に基づいて、具体的に説明する。

[0040] 前記図11に示すように、TFTアレイ基板20の周辺領域A20には、表示領域A10に面して、駆動回路60が形成されている。

[0041] そして、前記駆動回路60と前記TFTアレイ基板20の端面24との間には、低電位側電源線(V_{SS})70やクロック配線(CK)72などの配線が形成されている。そして、こ

これらの配線と、前記駆動回路60とは、前記TFTアレイ基板20の横方向すなわち、矢印Xの方向で接続される場合がある。

[0042] ここで、特に前記クロック配線72が、クロック配線72a・72bのように、平行して複数本形成されている場合等であって、隣接する配線を跨いで接続する必要があるときには、先に、図9の(b)に基づいて説明した第3メタル接続が形成される。

[0043] 具体的には、例えば、前記図11における低電位側電源線70と、駆動回路60とを、その間に形成されている各クロック配線72に接触させることなく接続する場合には、前記低電位側電源線70上(図11の接続点P10参照)に前記第3メタル接続を形成する。そして、当該低電位側電源線70と同じ第1メタル層M1に形成された隣接するクロック配線72a・72bを、前記第2メタル層M2を介して跨ぐことにより、前記クロック配線72a・72bと接触させることなく、前記低電位側電源線70と駆動回路60とを接続する。

[0044] 同様に、クロック配線72と駆動回路60とを接続するときにも、必要に応じて、前記第3メタル接続が形成される。

[0045] ここで、前記第3メタル接続では、先に図9の(b)に基づいて説明した通り、第1メタル層M1と第2メタル層M2とを接続する、第3メタルが露出しやすい。

[0046] さらに、前記第3メタル層M3が、前述のように画素電極メタル44で形成されている場合には、当該画素電極メタル44は、一般的にITO(Indium Tin Oxide)薄膜などの薄膜メタル層であるので、前記第2メタル層M2としてのソースバスラインメタル42は、前記画素電極メタル44に覆われていても腐食しやすくなる。

[0047] そこで、かかるメタル層の腐食などを抑制するために、前記第3メタル接続が形成される、前記接続点P10を、前記シール90で覆う構成が用いられている。

[0048] かかる構成では、前記第3メタル接続が形成されている前記接続領域R10がシール90で覆われるため、前記第3メタル層M3が、直接外気と触れることが抑制される。

[0049] そのため、前記メタル層の腐食を抑制することが可能となる。

[0050] しかしながら、従来、前記第3メタル接続が形成される接続点P10は、前記図11に示すように、TFTアレイ基板20の端辺24の近傍に形成されている。すなわち、周辺領域A20における、前記低電位側電源線70や前記クロック配線72等の各種配線は

、各種の駆動回路60の外側、言い換えると、各種の駆動回路60と前記TFTアレイ基板20の端辺24との間に形成されている。

[0051] すなわち、TFTアレイ基板20の中央部分の表示領域A10に続いて、TFTアレイ基板20の端辺24に向かって、駆動回路60、前記低電位側電源線70や前記クロック配線72等の各種配線の順序で配置されている。

[0052] (シール位置)

ここで、前記シール90の位置を決定するためには、例えば、下記の要素を考え合わせる必要がある。

[0053] まずは、シール90には、TFTアレイ基板と対向基板とを貼り合わせるとの機能を十分に発揮するために、一定の幅(図11に示すD1、シール90のシール内側端92からシール外側端94までの距離)が必要となる。

[0054] また、シール90を基板上に形成する際の位置ズレ等に対するマージンを確保する等の観点から、前記一群の接続点P10の中で、最もTFTアレイ基板20の端辺24に近い接続点P10の位置(第1シール基準位置、図11のK1)から、前記シール90のシール外側端94までの間(図11に示すD2、外縁シール幅)に、一定の幅を確保する必要がある。

[0055] また、前記メタル層の腐食をより良く抑制するためには、前記第3メタル接続が形成されている接続点P10のすべてを、前記シール90で覆うことが考えられる。そのため、前記シール90の位置を決定するにあたり、前記一群の接続点P10の中で、最もTFTアレイ基板20の端辺24から遠い接続点P10の位置(第2シール基準位置、図11のK2)を覆うように、前記シール90の位置を決定する構成も考えられる。かかる構成では、前記第3メタル接続が形成されている一群の接続点P10のすべてが覆われることになる。

[0056] そして、上記各要素を加味してシール90の位置を決定すると図11に示すようになる。すなわち、シール90は、第1シール基準位置K1から一定のシール幅D1を確保した上で、前記第2シール基準位置を含むような位置・幅で配置される。

[0057] この様にシール90が形成された場合、表示装置におけるTFTアレイ基板20における額縁幅は、図11に示すD3の様になる。

[0058] ここで、額縁とは、表示装置の周辺において、シール90や駆動回路60が配置されることによって、表示が行われない領域を意味する。

[0059] そして、従来の構成では、例えば前記図11に示すように、前記額縁幅D3が広いとの問題を有する。すなわち、前記図11に示す従来の配置においては、額縁は、駆動回路60と前記シール幅D1とを合わせた幅に近くなっている。そして、当該シール幅D1も、前記第1シール基準位置K1と、構成によっては第2シール基準位置K2を含んだ上で、さらに、前記第1シール基準位置K1から前記シール外側端94までの前記外縁シール幅D2を含んでいるため、幅が広がっていた。

[0060] (特許文献3)

ここで、特許文献3には、表示装置を狭額縁化するために、駆動回路の一部をシール材で覆う技術が記載されている。しかしながら、前記特許文献3に記載の技術では、シール外側端から基板の端辺までの幅を減少させることは可能であるが、前記表示領域以外の、シールや駆動回路等が形成されることにより表示が行われない領域である額縁の減少は、不十分であった。

[0061] そこで、本発明は、前記の問題点にかんがみてなされたものであり、その目的は、額縁の狭いTFTアレイ基板を提供することにある。さらには、メタルの腐食を抑制しながらも、額縁の狭いTFTアレイ基板を提供することにある。

[0062] 本発明のTFTアレイ基板は、前記課題を解決するために、

絶縁基板上にTFT素子がマトリクス状に設けられ、

絶縁基板上に、前記TFT素子に接続された、ゲートバスライン及びソースバスラインが、各々第1メタル及び第2メタルによって設けられており、

前記第1メタルと第2メタルとは、絶縁層を介して、前記絶縁基板上の異なる層に設けられており、

当該絶縁基板における、当該TFT素子がマトリクス状に配置された領域であるTFT素子領域の周辺領域に、前記第1メタルと第2メタルとが電氣的に接続される接続点が設けられており、

前記接続点では、前記第1メタルと第2メタルとが、前記第1メタル及び第2メタルとは異なる第3メタルにより電氣的に接続されており、

前記接続点において、前記第3メタルは、少なくともその一部が露出しており、
前記周辺領域には、前記TFT素子を駆動するための駆動回路が設けられたTFT
アレイ基板であって、

前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に、前記駆動
回路の少なくとも一部が設けられていることを特徴とする。

[0063] 前記の構成によれば、TFTアレイ基板の周辺領域において、絶縁基板上の異なる
メタル層が接続される点(接続点)よりも外側に駆動回路が形成されている。

[0064] ここで、一般的に、TFTアレイ基板がシール等を用いて他の対向基板と合わされる
際、位置ズレ等を考慮して、少なくとも上記接続点よりも外側に所望の幅を有するシ
ール等が形成される。

[0065] そして、前記構成によれば、前記接続点よりも外側に駆動回路が設けられている。
そのため、シール等が設けられることなどによる、額縁の広幅化を抑制することができ
る。

[0066] 以上より、前記の構成によれば、額縁の狭いTFTアレイ基板を提供することができ
る。

[0067] また、本発明のTFTアレイ基板は、
前記露出した第3メタルは、絶縁性材料によって、大気から隔離されていることが好
ましい。

[0068] 前記の構成によれば、露出した第3メタルが大気にさらされていないので、メタルの
腐食を抑制することができる。

[0069] すなわち、先に説明した通り、露出したメタル、及び、特に露出したメタルの膜厚が
薄い場合にはその下層のメタルは、大気等に触れることにより腐食する場合がある。

[0070] この点、前記の構成によれば、露出したメタルが絶縁性材料により大気から隔離さ
れているので、メタルの腐食が起こりにくい。

[0071] また、本発明のTFTアレイ基板は、
前記周辺領域には、前記接続点が複数設けられており、
前記接続点の少なくとも一部における前記露出した第3メタルは、絶縁性材料に覆
われることによって、大気から隔離されていることとできる。

- [0072] また、本発明のTFTアレイ基板は、
全ての前記接続点における前記露出した第3メタルは、絶縁性材料に覆われること
によって、大気から隔離されていることとできる。
- [0073] 前記の構成によれば、露出した第3メタルの少なくとも一部、好ましくはその全てが、
前記絶縁性材料に覆われることによって、大気から隔離されているので、前記メタル
の腐食をより確実に抑制することができる。
- [0074] また、本発明のTFTアレイ基板は、
前記周辺領域には絶縁性材料が設けられており、
当該絶縁性材料が、全ての前記接続点における前記露出した第3メタルよりも、前
記絶縁基板の端辺寄りに設けられることによって、
前記露出した第3メタルが大気から隔離されていることとできる。
- [0075] また、本発明のTFTアレイ基板は、
前記全ての接続点における露出した第3メタルが、
前記絶縁基板の端辺に沿って設けられた前記絶縁性材料によって、囲まれている
こととできる。
- [0076] 前記の構成によれば、前記絶縁性材料は、前記露出した第3メタル及び接続点と
接していない。
- [0077] したがって、前記絶縁性材料が接続点に形成されるコンタクトホールに入り込むこと
による、前記絶縁性材料の厚さの低下等の変動を抑制することができる。
- [0078] そして、前記絶縁基板が例えば液晶表示装置として用いられる場合には、当該絶
縁基板と対向基板との間の間隔(ギャップ)が一定に保たれやすい。その結果、基板
間に挟持される液晶層の厚さの変動を抑制することができる。
- [0079] また、前記絶縁性材料に導電性材料が混入されている場合(例えば、導電材料混
入シール材)、前記材料が露出した第3メタルに接触していないので、電氣的なリー
ク(例えば、前記対向基板の対向電極との導通)を抑制することができる。
- [0080] また、本発明のTFTアレイ基板は、
前記周辺領域には絶縁性材料が設けられており、
前記絶縁性材料は、前記周辺領域において、前記接続点と前記絶縁基板の端辺

との間に設けられた前記駆動回路を覆うこととできる。

[0081] 前記の構成によれば、前記シールは、周辺領域に設けられた前記駆動回路を覆うように設けられている。したがって、シールを設けることによる額縁の拡大をより抑制することができる。

[0082] また、本発明のTFTアレイ基板は、
前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、三端子素子、抵抗素子及び容量素子のうちの少なくとも1つを設けることができる。

[0083] また、本発明のTFTアレイ基板は、
前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路に、三端子素子、抵抗素子及び容量素子を設けることができる。

[0084] また、本発明のTFTアレイ基板は、
前記周辺領域には、該周辺領域における前記絶縁基板の端辺と同一の方向に延伸された少なくとも1本の信号線が形成されており、
前記信号線と、前記絶縁基板の該端辺との間に、前記駆動回路の少なくとも一部を設けることができる。

[0085] 前記の構成によれば、駆動回路等に、三端子素子、抵抗素子、容量素子等の回路構成に必須となる素子が設けられている。

[0086] そして、前記駆動回路と、前記TFT素子領域との間に信号線が配置されている場合には特に、かかる駆動回路と、前記信号線とを接続する必要がある。

[0087] そして、前記接続を形成するためには、上記接続点が広範囲に形成されやすいところ、本発明では、駆動回路がかかる接続点の外側に形成されているので、額縁の拡大を抑制することができる。

[0088] また、本発明のTFTアレイ基板は、
前記信号線には、クロック配線と、前記TFT素子をOFFにする電位を供給する直流電源線とが含まれており、
前記直流電源線は、前記周辺領域において、前記駆動回路と絶縁基板の端辺との間に形成することができる。

- [0089] 一般に低電位側電源線等のTFT素子をOFFにする電位を供給する直流電源線には、安定した電位を供給することが望まれる。この点、前記の構成によれば、かかる直流電源線が駆動回路の外側に形成されているので、安定した電位を供給することが容易になる。
- [0090] また、本発明のTFTアレイ基板は、
前記周辺領域において、第1メタルによって形成された配線と、前記第2メタルによって形成された配線とが、前記絶縁層を介して、平面視において交叉しており、
前記交叉する領域において、前記第1メタルによって形成された配線及び前記第2メタルによって形成された配線のうちの少なくとも一方の配線の配線の実質幅が狭められることができる。
- [0091] また、本発明のTFTアレイ基板は、
前記周辺領域において、第1メタルによって形成された配線と、前記第2メタルによって形成された配線とが、前記絶縁層を介して、平面視において交叉しており、
前記交叉する領域において、前記第1メタルによって形成された配線及び前記第2メタルによって形成された配線のうちの少なくとも一方の配線の一部がくり抜かれることができる。
- [0092] 前記の構成によれば、第1メタルで形成された配線と、前記第2メタルで形成された配線とが交叉する場合において、交叉領域における互いの配線が重なり合う面積を減少させることができる。
- [0093] なお、前記配線の実質幅とは、配線の見かけ上の最大幅ではなく、配線の延伸方向と直交する方向における有効幅(メタルが形成されている領域の幅)を意味する。
- [0094] したがって、例えば、配線に上記くり抜きが形成されている場合には、上記実質幅は、当該くり抜かれた部分を除いたメタルの幅を意味する。
- [0095] また本発明のTFTアレイ基板は、
前記絶縁基板は、シールを介して対向基板と貼合されており、
前記第3メタルを覆う絶縁性材料を、当該シールとすることができる。
- [0096] 前記の構成によれば、第3メタルを覆う絶縁性材料が、対向基板と貼合するためのシールであるので、工程を特段増加させずに、メタルの腐食を抑制することができる。

- [0097] 本発明のTFTアレイ基板は、
前記TFT素子領域には、前記TFT素子に接続された画素電極が形成されており、
前記第3メタルを、前記画素電極を形成するメタルとすることができる。
- [0098] 前記の構成によれば、第3メタルが画素電極を形成するためのメタルであるので、
前記第1メタルと第2メタルとを、工程を特段増加させずに接続することができる。
- [0099] また、本発明のTFTアレイ基板は、
前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、三端子素子が含まれており、
当該三端子素子が、前記TFT素子に対して信号を出力する素子とすることができる。
- [0100] また、本発明のTFTアレイ基板は、
前記三端子素子が、前記TFT素子に対してON信号を出力するためのプルアップ回路を構成するものとする。
- [0101] また、本発明のTFTアレイ基板は、
前記三端子素子が、前記TFT素子に対してOFF信号を出力するためのプルダウン回路を構成するものとする。
- [0102] また、本発明のTFTアレイ基板は、
前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路に、ブートストラップ容量素子を設けることができる。
- [0103] 前記の構成によれば、前記駆動回路に、前記TFT素子に対して信号を出力する素子、特にプルアップ回路やプルダウン回路等、若しくは、ブートストラップ容量素子等の比較的サイズの大きい回路が形成されている。
- [0104] したがって、額縁の拡大をより効果的に抑制することができる。
- [0105] 本発明の液晶表示装置は、
前記TFTアレイ基板を備えることができる。
- [0106] 前記の構成によれば、液晶表示装置の額縁を狭くすることができる。
- [0107] 本発明のTFTアレイ基板20は、以上のように、周辺領域において、接続点と絶縁

基板の端辺との間に、駆動回路の少なくとも一部が設けられていることを特徴とする。

[0108] それゆえ、額縁の狭いTFTアレイ基板を提供することができるという効果を奏する。

図面の簡単な説明

[0109] [図1]本発明の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

[図2]図1のA-A線断面に相当する図である。

[図3]図1のB-B線断面に相当する図である。

[図4]本発明の駆動回路の概略構成を示す図である。

[図5]本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

[図6]TFTアレイ基板の概略構成を示す断面図である。

[図7]TFTアレイ基板の配線の様子を示す図であり、(a)は平面を、(b)は(a)のV-V線断面を示している。

[図8]TFTアレイ基板の概略構成を示す断面図である。

[図9]TFTアレイ基板の概略構成を示す断面図であり、(a)は前記図6に続く構造を、(b)は前記図(a)に続く構造を示している。

[図10]TFTアレイ基板の概略構成を示す平面図である。

[図11]TFTアレイ基板の周辺領域の概略構成を示す図である。

符号の説明

- [0110] 10 液晶表示装置
20 TFTアレイ基板
22 対向基板
24 端辺
30 絶縁基板
44 画素電極メタル（画素電極を形成するメタル）
M1 第1メタル層（第1メタル）
M2 第2メタル層（第2メタル）
M3 第3メタル層（第3メタル）

- 50 ゲート絶縁膜（絶縁層）
- 60 駆動回路
- 70 低電位側電源線
- 72 クロック配線
- 90 シール（絶縁性材料）
- 134 プルアップ手段（プルアップ回路）
- 136 プルダウン手段（プルダウン回路）
- P10 接続点
- A10 表示領域（TFT素子領域）
- A20 周辺領域

発明を実施するための最良の形態

[0111] 本発明の一実施の形態について図1等に基づいて説明すると以下の通りである。

図1は、本実施の形態のTFTアレイ基板の概略構成を示す図である。

[0112] 図1に示すように、本実施の形態のTFTアレイ基板20では、前記図11に基づいて説明したTFTアレイ基板20と異なり、駆動回路60が、駆動回路A60aと駆動回路B60bとに分けられている。

[0113] また、前記図11に示すTFTアレイ基板20では、互いに隣接してY方向に設けられていた、TFT素子をOFFにする電位を供給する直流電源線としての低電位側電源線70とクロック配線72a・72bとが、低電位側電源線70と、クロック配線72a・72bとに分けられている。

[0114] そして、前記低電位側電源線70と、クロック配線72a・72bとの間に、前記2つに分割された駆動回路60のうちの駆動回路B60bが設けられている。

[0115] すなわち、前記図11に示す構成では、TFT素子が絶縁基板上にマトリクス状に設けられたTFTアレイ基板20において、その中央部分のTFT素子領域としての表示領域A10に続いて、TFTアレイ基板20の端辺24に向かって、駆動回路60、前記低電位側電源線70や前記クロック配線72等の各種配線が、かかる順序で配置されていた。

[0116] それに対し本実施の形態のTFTアレイ基板20では、TFTアレイ基板20の中央部

分の表示領域A10に続いて、TFTアレイ基板20の端辺24に向かって、まず駆動回路A60aが配置され、つぎに、前記Y方向に延伸する各種配線のうちの一部、具体的には、クロック配線72a・72bが設けられている。そして、それに続いて、分割された駆動回路60の他方である駆動回路B60bが配置され、かかる駆動回路B60bとTFTアレイ基板20との間に低電位側電源線70が設けられている。

[0117] このような構造では、前記Y方向に延伸された各配線と駆動回路60とを接続するための前記X方向に延伸する配線は、主に、前記駆動回路A60aと駆動回路B60bとの間で、前記Y方向に延伸された配線と交叉する。

[0118] すなわち、前記X方向に延伸された配線が、前記Y方向に延伸された配線と交叉し、前記Y方向に延伸された配線を跨ぐ必要が生じる箇所は、前記駆動回路A60aと駆動回路B60bとの間に主に生じる。

[0119] そのため、先に図9の(b)に基づいて説明した第3メタル接続の構造も、主に前記駆動回路A60aと駆動回路B60bとの間に主に形成される。具体的には、前記図1に示す接続点である点P10に、前記第3メタル接続が形成される。

[0120] そこで、前記メタルの腐食を抑制するためには、第3メタル接続が形成されている前記接続点P10をシール90で覆い、大気から隔離することが考えられる。

[0121] 以下、本実施の形態における、シール90を設ける位置、シール90の幅について説明する。

[0122] (シール位置)

ここで、前記シール90の位置を決定するためには、先に図11に基づいて説明した通り、例えば、つぎの各要素を考え合わせる必要がある。

[0123] すなわち、TFTアレイ基板と対向基板とは貼り合わせるとの機能を十分に発揮するために、一定の幅が必要となる。

[0124] そして、シール90を基板上に形成する際の位置ズレ等に対するマージンを確保した上で、前記各配線、及び、第3メタル接続が形成された接続点P10を覆う必要がある。

[0125] この点、本実施の形態のTFTアレイ基板20においては、シール90と駆動回路60との重なりを多くするように、シール90を配置することができる。すなわち、本実施の

形態においては、前記接続点P10の中で最も表示領域A10に近い点、言い換えると、TFTアレイ基板20の端辺24から遠い点である第2シール基準位置K2から、前記シール外側端94に至る間に、分割された駆動回路60のうちの1つ、すなわち駆動回路B60bが形成されている。

[0126] そのため、平面視において、シール90は、各接続点P10、及び、前記低電位側電源線70等の各配線のみならず、前記駆動回路B60bと重畳している。

[0127] その結果、本実施の形態のTFTアレイ基板20では、表示領域A10から前記シール外側端94までの距離を短くすることができる。

[0128] そのため、前記TFTアレイ基板20に置ける額縁を狭くすることができる。

[0129] ここで、額縁とは、先に説明した通り、表示装置の周辺において、シール90や駆動回路60が配置されることによって、表示が行われない領域を意味する。

[0130] また、前記構成のTFTアレイ基板20では、シール幅D1を大きく広げることなく、同等又はむしろ狭くした上で、当該シール90以外の領域に形成される駆動回路60の大きさを小さくすることができる。

[0131] そのため、TFTアレイ基板20における表示領域A10から、シール内側端92までの距離を短くすることができ、引いては、前記表示領域A10から、シール外側端94までの距離をより短くすることができる。

[0132] 以上より、本実施の形態のTFTアレイ基板20では、駆動回路60が複数個に分割され、その一部がシール90で覆われることにより、額縁を狭くすることができる。また、第3メタル接続が形成されている接続点P10が前記シール90に覆われることにより、メタルの腐食を抑制することができる。

[0133] (断面構造)

つぎに、本実施の形態のTFTアレイ基板20の断面について、前記図1のA-A線断面に相当する図である図2に基づいて説明する。

[0134] 前記図2に示すように、第1メタル層M1に形成されている低電位側電源線70から、同じく第1メタル層M1に形成されているクロック配線72aと導通することなく、駆動回路A60a等に接続するためには、前記第1メタル層M1以外の層、例えば第2メタル層M2を介して迂回する必要がある。

- [0135] そこで、前記図2に示すように、接続点P10において、先に説明した第3メタル接続の構造、すなわち、画素電極メタル等の第3メタルにより、前記第1メタル層M1と第2メタル層M2とを接続する構造が形成されている。
- [0136] そして、前記第3メタル接続においては、メタルが露出するところ、本実施の形態においては、先に説明した通り、シール90に覆われているため、メタルの腐食が生じにくい。
- [0137] なお、図2に示したように、第2メタル層M2によって、第1メタル層M1の配線を迂回し、それを跨いだ後は、同様の第3メタル接続の構造によって、再び、第1メタル層M1に接続することができる。
- [0138] つぎに、本実施の形態のTFTアレイ基板が液晶表示装置10に用いられた場合の断面の構造について、図3に基づいて説明する。
- [0139] ここで図3は、本実施の形態のTFTアレイ基板が液晶表示装置に用いられた場合における、前記図1のB-B線断面に相当する図である。
- [0140] 前記図3に示すように、上記液晶表示装置10においては、液晶層26が対向する2枚の絶縁基板30に挟まれた構造を有している。
- [0141] 具体的には、前記駆動回路60が形成されたTFTアレイ基板20と、対向基板22とに液晶層26が挟まれている。
- [0142] そして、前記TFTアレイ基板20と対向基板22とを互いに、貼り合わされた状態で固定し、さらに、前記TFTアレイ基板20と対向基板22との間隔である、いわゆるギャップを所望の値に保つために、シール90が設けられている。
- [0143] そして、本実施の形態における液晶表示装置10では、駆動回路60が、駆動回路A60aと駆動回路B60bとに分割されており、この駆動回路A60aと駆動回路B60bとの間に、信号線の一種としてのクロック配線72a・72bが形成されている。
- [0144] また、前記駆動回路B60bと、前記TFTアレイ基板20の端辺24との間には、信号線の一種としての低電位側電源線70が設けられている。
- [0145] ここで、低電位側電源線電圧には、安定した電圧の供給が要求される場所、本実施の形態においては、前記低電位側電源線70が駆動回路60の外側に設けられているので、安定した電圧の供給が可能となる。

- [0146] また、前記図3に示す構成においては、前記クロック配線72a・72bがシール90によって覆われている。そのため、前記クロック配線72a・72b上に形成される前記接続点P10(前記図1等参照)が、前記シール90で覆われている。
- [0147] ここで、本実施の形態においては、上記シール90は絶縁性材料によって構成されている。そのため、前記接続点P10に形成される前記第3メタル接続の構造が、前記絶縁性材料によって覆われている。
- [0148] そのため、前記第3メタル接続における接続領域R10に形成されるメタルの露出した部分が前記絶縁性材料におおわれ、直接外気と接しにくい。そのため、前記第3メタル接続におけるメタルの腐食を抑制することができる。
- [0149] (導電材混入のシール材)
- なお、前記図3に示した液晶表示装置10では、前記駆動回路A60aと駆動回路B60bとの間に形成されたクロック配線72が、前記シール90によって覆われている構成を示したが、本液晶表示装置10の構成は、かかる構成には限定されず、その一部分のみを覆う構成等も可能である。
- [0150] また、例えば、前記低電位側電源線70と駆動回路B60bのみを前記シール90で覆い、前記クロック配線72をシール90で覆わない構成も可能である。
- [0151] かかる構成は、前記シール90に導電材が混入されたシール材料を用いる場合等に特に有効である。すなわち、先に説明した通り、前記クロック配線72には、メタルの露出部を有する第3メタル接続が形成される場合がある。
- [0152] かかる場合に、前記シール90に導電材が混入されたシール材料で、前記クロック配線72が覆われると、前記第3メタル接続に置ける露出した第3メタルと、前記対向基板22に形成された対向電極とが、前記導電性を有するシール90を介して電氣的に接続されてしまうとの不具合を生じる可能性がある。
- [0153] この点、前記シール90で覆う範囲を前記駆動回路B60bに限定し、前記クロック配線72を覆わないようにすることによって、前記不具合の発生を回避することができる。
- [0154] 以上説明したようなシール90の配置例としては、例えば、絶縁性材料としての前記シール90を、接続点において露出した前記第3メタルよりも、前記絶縁基板30の端辺24寄りに設ける配置が考えられる。

- [0155] より具体的には、前記シール90を前記絶縁基板30の端辺24に沿って設け、そのシール90の内側に、露出した前記第3メタルを囲い込むようにすることができる。
- [0156] 以上説明した各構成に示すように、本発明の前記シール90は、露出した第3メタルの全てを覆うように配置したり、その一部を覆うようにしたり、そのいずれをも覆わないように配置することができる。
- [0157] (駆動回路)
つぎに、本実施の形態のTFTアレイ基板20における駆動回路60の概略について、その一例を説明する。
- [0158] ここで、図4は、本実施の形態における駆動回路の概略構成を示す図である。
- [0159] 本実施の形態の駆動回路では、プルアップ／プルダウン制御手段132、プルアップ手段134及びプルダウン手段136を主な構成要素とし、シフトレジスタとして機能している。
- [0160] ここで、プルアップ手段134及びプルダウン手段136は、三端子素子等によって構成された回路(プルアップ回路、プルダウン回路)を意味する。
- [0161] そして、前記プルアップ／プルダウン制御手段132には、クロック信号(CK)などの制御信号や、1つ以上前の段からのセット信号などが入力される。また、構成によっては、前記プルアップ／プルダウン制御手段132によって1つ以上前の段へのリセット信号が出力される。
- [0162] そして、前記プルアップ／プルダウン制御手段132は、当該プルアップ／プルダウン制御手段132に接続されたプルアップ手段134及びプルダウン手段136を制御する。
- [0163] 具体的には、nチャンネルのTFTの場合、前記プルアップ／プルダウン制御手段132は、クロックのハイ電圧などが供給されるV_{dd}に接続されたプルアップ手段134を制御し、アクティブエリアとしての前記表示領域A10における、TFT素子等の駆動素子をONにする電圧(ON信号)を供給したり、或いは、クロックのロー電圧、DCのロー電圧などが供給されるV_{ss}に接続されたプルダウン手段136を制御し、アクティブエリアとしての前記表示領域A10における、TFT素子等の駆動素子をOFF(OFF信号)にする電圧を供給したりする。

- [0164] なお、前記図4に示した駆動回路例では示さなかったが、ゲートバスラインへの電位供給能力を向上させるとの観点から、プルアップ手段のソース電位あるいはドレイン電位の変化に利用してプルアップ手段のゲート電位を高くする、いわゆるブートストラップ容量が設けられる構成としても良い。
- [0165] ここで、前記図1におけるクロック配線72と低電位側電源線70との間に設けられる駆動回路B60bに設けられる素子は、特に限定されないが、例えば、三端子素子、抵抗素子、容量素子等が設けられる。
- [0166] なかでも、前記駆動回路B60bに設けられる回路は、そのサイズが大きい方が、額縁の幅を狭くするととの観点からは効果的である。
- [0167] 具体的には、例えば、前記プルアップ手段134やプルダウン手段136を前記駆動回路B60bに配置することが効果的である。
- [0168] また、先に説明したブートストラップ容量を設ける場合には、かかる容量形成に係る回路素子(ブートストラップ容量素子)を前記駆動回路B60bに配置することも効果的である。
- [0169] また、上記各手段等は、そのサイズが大きい点に加えて、コンタクトホールが少ないので、前記駆動回路B60bに配置することに関する支障が少ない。すなわち、前記駆動回路B60bを前記シール90で覆った場合、前記対向する2枚の基板の間隔(ギャップ)を前記シール90によって所望の値に保ち易い。これは、シール90の厚さが、シール90がコンタクトホールに入り込むことによって、変動しにくいいためである。
- [0170] (駆動回路の一体配置)
- なお、前記の説明では、駆動回路60が、駆動回路A60aと駆動回路B60bとに分割された構成について説明した。ここで、前記駆動回路60は、必ずしも分割される必要はなく、例えば、図5に示す構成とすることもできる。ここで、図5は、本発明の一の実施の形態を示すものであり、TFTアレイ基板20の概略構成を示す図である。
- [0171] すなわち、図5に示す構成では、駆動回路60は分割されておらず、周辺領域A20における、信号線の一種である低電位側電源線70とクロック配線72との間に、一の駆動回路が設けられている。
- [0172] かかる構成でも、図5に示すように、額縁幅D3を狭くすることができるとともに、接続

点P10をシール90で覆うことで、メタルの腐食を抑制することもできる。

[0173] (交叉領域の容量)

また、先に説明した通り、本実施の形態のTFTアレイ基板では、前記Y方向に延伸された各配線と、前記X方向に延伸された配線とが交叉する領域がある。

[0174] そして、かかる交叉領域では、前記両配線間に生じるクロス容量が問題となりうる。

[0175] この点、本発明のTFTアレイ基板では、前記交叉領域において、配線の一部をくり抜く等によって、かかる領域での配線の実質幅を狭めることができる。

[0176] そして、前記配線の実質幅を狭めることによって、互いの配線の重なり合う面積を減少させることができる。

[0177] また、本発明は前記した実施の形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせ得られる実施の形態についても本発明の技術的範囲に含まれる。

産業上の利用可能性

[0178] TFTアレイ基板において、額縁を狭くし、またメタルの腐食を抑制できるので、液晶表示装置などの表示装置や、センサ等に好適に利用可能である。

請求の範囲

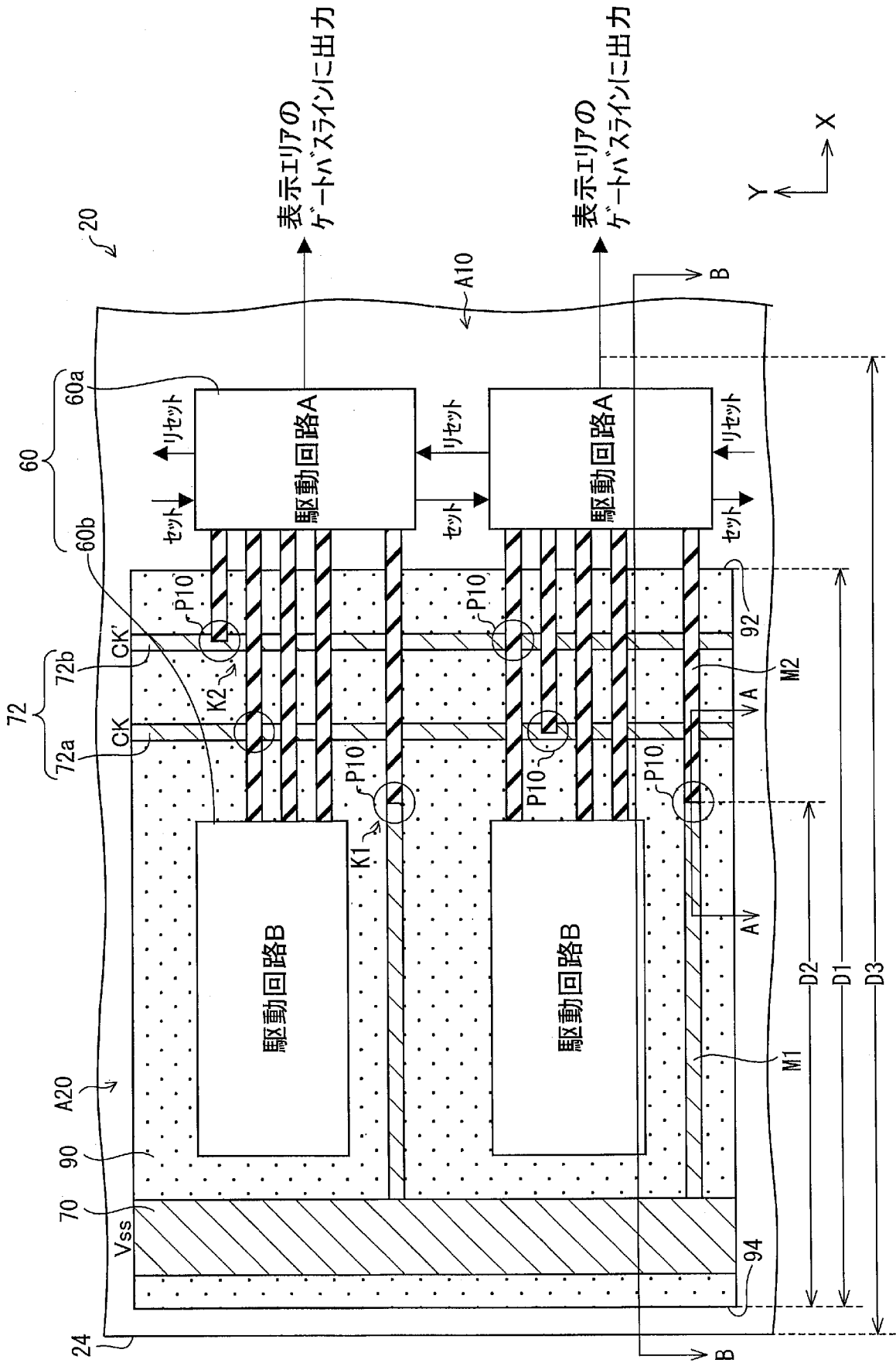
- [1] 絶縁基板上にTFT素子がマトリクス状に設けられ、
絶縁基板上に、前記TFT素子に接続された、ゲートバスライン及びソースバスラインが、各々第1メタル及び第2メタルによって設けられており、
前記第1メタルと第2メタルとは、絶縁層を介して、前記絶縁基板上の異なる層に設けられており、
当該絶縁基板における、当該TFT素子がマトリクス状に配置された領域であるTFT素子領域の周辺領域に、前記第1メタルと第2メタルとが電氣的に接続される接続点が設けられており、
前記接続点では、前記第1メタルと第2メタルとが、前記第1メタル及び第2メタルとは異なる第3メタルにより電氣的に接続されており、
前記接続点において、前記第3メタルは、少なくともその一部が露出しており、
前記周辺領域には、前記TFT素子を駆動するための駆動回路が設けられたTFTアレイ基板であって、
前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に、前記駆動回路の少なくとも一部が設けられていることを特徴とするTFTアレイ基板。
- [2] 前記露出した第3メタルは、絶縁性材料によって、大気から隔離されていることを特徴とする請求項1に記載のTFTアレイ基板。
- [3] 前記周辺領域には、前記接続点が複数設けられており、
前記接続点の少なくとも一部における前記露出した第3メタルは、絶縁性材料に覆われることによって、大気から隔離されていることを特徴とする請求項1又は2に記載のTFTアレイ基板。
- [4] 全ての前記接続点における前記露出した第3メタルは、絶縁性材料に覆われることによって、大気から隔離されていることを特徴とする請求項1又は2に記載のTFTアレイ基板。
- [5] 前記周辺領域には絶縁性材料が設けられており、
当該絶縁性材料が、全ての前記接続点における前記露出した第3メタルよりも、前記絶縁基板の端辺寄りに設けられることによって、

- 前記露出した第3メタルが大气から隔離されていることを特徴とする請求項1又は2に記載のTFTアレイ基板。
- [6] 前記全ての接続点における露出した第3メタルが、
前記絶縁基板の端辺に沿って設けられた前記絶縁性材料によって、囲まれていることを特徴とする請求項5に記載のTFTアレイ基板。
- [7] 前記周辺領域には絶縁性材料が設けられており、
前記絶縁性材料は、前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路を覆っていることを特徴とする請求項1から6のいずれか1項に記載のTFTアレイ基板。
- [8] 前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、三端子素子、抵抗素子及び容量素子のうちの少なくとも1つが設けられていることを特徴とする請求項1から7のいずれか1項に記載のTFTアレイ基板。
- [9] 前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、三端子素子、抵抗素子及び容量素子が設けられていることを特徴とする請求項1から7のいずれか1項に記載のTFTアレイ基板。
- [10] 前記周辺領域には、該周辺領域における前記絶縁基板の端辺と同一の方向に延伸された少なくとも1本の信号線が形成されており、
前記信号線と、前記絶縁基板の該端辺との間に、前記駆動回路の少なくとも一部が設けられていることを特徴とする請求項1から9のいずれか1項に記載のTFTアレイ基板。
- [11] 前記信号線には、クロック配線と、前記TFT素子をOFFにする電位を供給する直流電源線とが含まれており、
前記直流電源線は、前記周辺領域において、前記駆動回路と絶縁基板の端辺との間に形成されていることを特徴とする請求項10に記載のTFTアレイ基板。
- [12] 前記周辺領域において、第1メタルによって形成された配線と、前記第2メタルによって形成された配線とが、前記絶縁層を介して、平面視において交叉しており、
前記交叉する領域において、前記第1メタルによって形成された配線及び前記第2

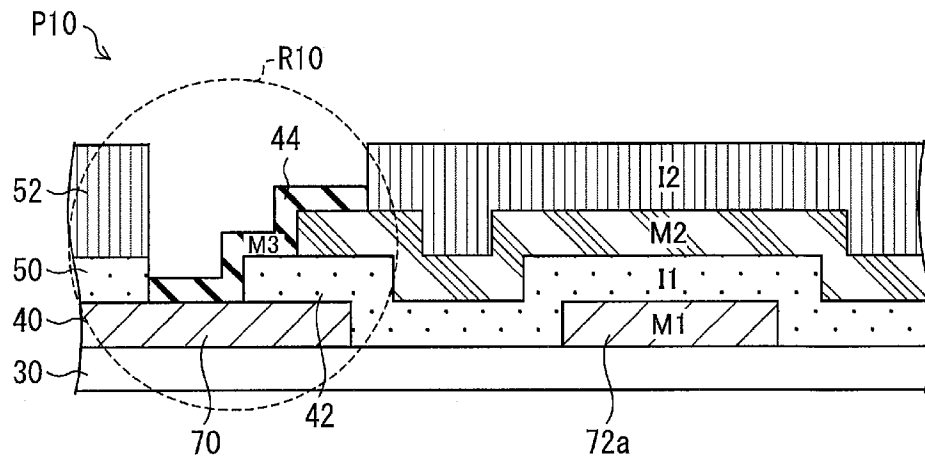
メタルによって形成された配線のうちの少なくとも一方の配線の配線の実質幅が狭められていることを特徴とする請求項1から11のいずれか1項に記載のTFTアレイ基板。

- [13] 前記周辺領域において、第1メタルによって形成された配線と、前記第2メタルによって形成された配線とが、前記絶縁層を介して、平面視において交叉しており、
前記交叉する領域において、前記第1メタルによって形成された配線及び前記第2メタルによって形成された配線のうちの少なくとも一方の配線の一部がくり抜かれていることを特徴とする請求項1から12のいずれか1項に記載のTFTアレイ基板。
- [14] 前記絶縁基板は、シールを介して対向基板と貼合されており、
前記絶縁性材料は、当該シールであることを特徴とする請求項1から13のいずれか1項に記載のTFTアレイ基板。
- [15] 前記TFT素子領域には、前記TFT素子に接続された画素電極が形成されており、
前記第3メタルは、前記画素電極を形成するメタルであることを特徴とする請求項1から14のいずれか1項に記載のTFTアレイ基板。
- [16] 前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、三端子素子が含まれており、
当該三端子素子が、前記TFT素子に対して信号を出力する素子であることを特徴とする請求項1から15のいずれか1項に記載のTFTアレイ基板。
- [17] 前記三端子素子が、前記TFT素子に対してON信号を出力するためのプルアップ回路を構成していることを特徴とする請求項16に記載のTFTアレイ基板。
- [18] 前記三端子素子が、前記TFT素子に対してOFF信号を出力するためのプルダウン回路を構成していることを特徴とする請求項16又は17に記載のTFTアレイ基板。
- [19] 前記周辺領域において、前記接続点と前記絶縁基板の端辺との間に設けられた前記駆動回路には、ブートストラップ容量素子が設けられていることを特徴とする請求項16に記載のTFTアレイ基板。
- [20] 前記請求項1から19のいずれか1項に記載のTFTアレイ基板が備えられた液晶表示装置。

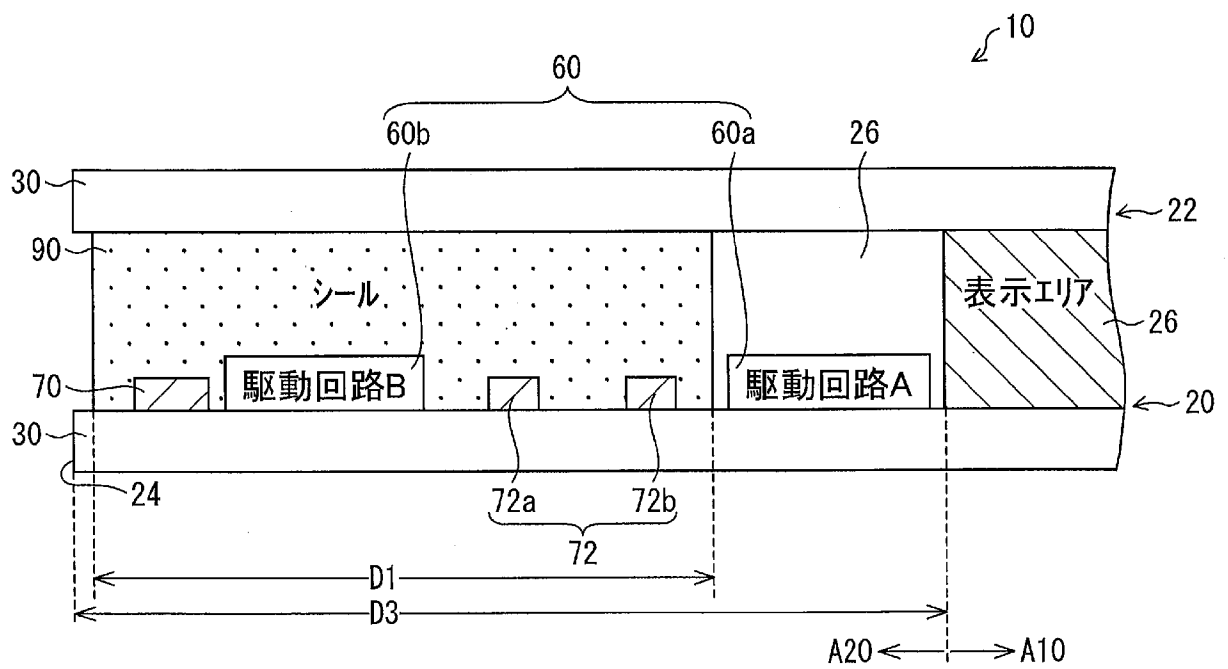
[図1]



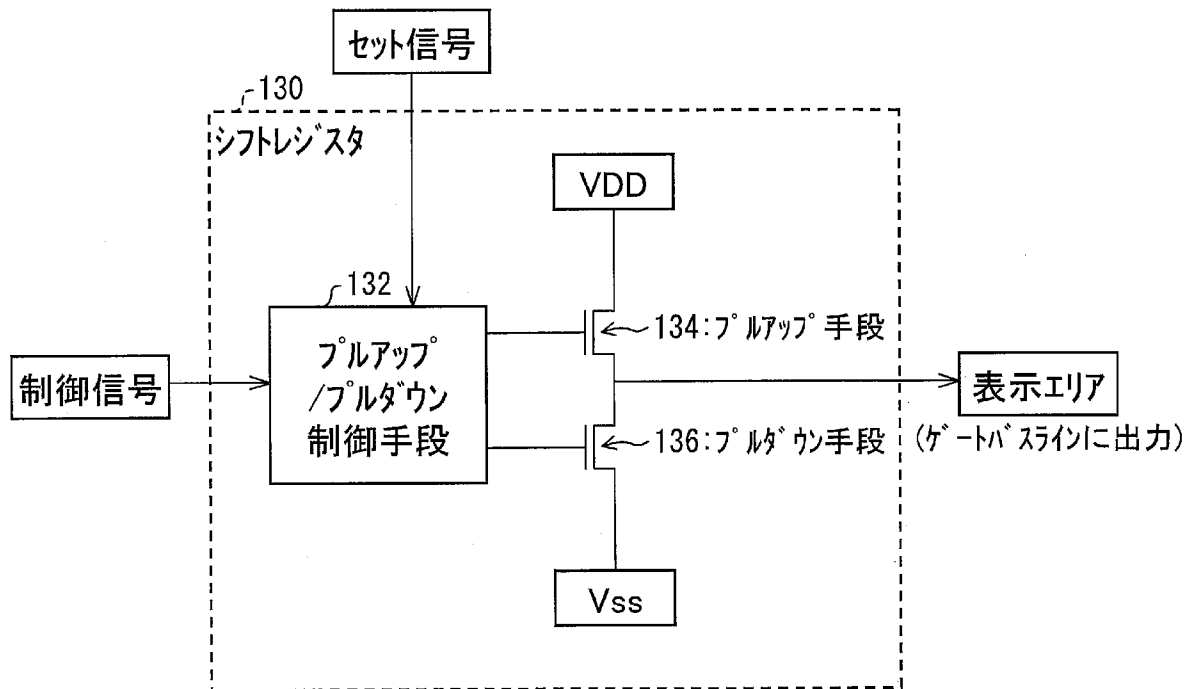
[図2]



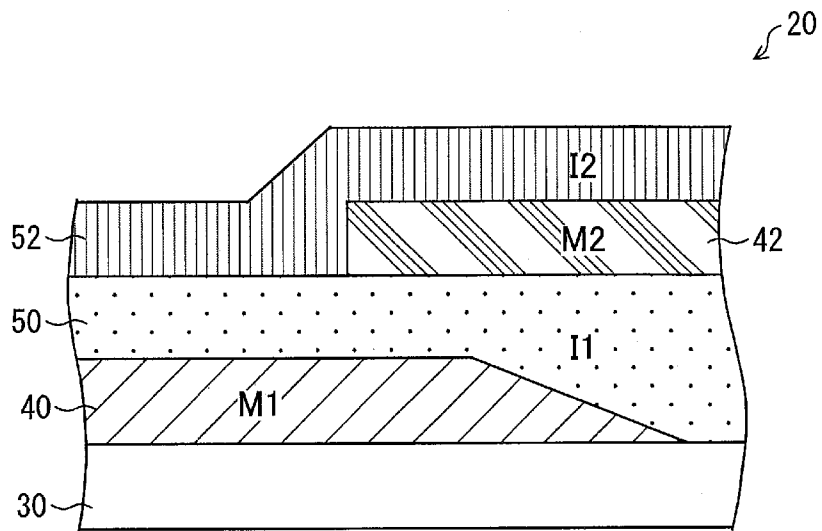
[図3]



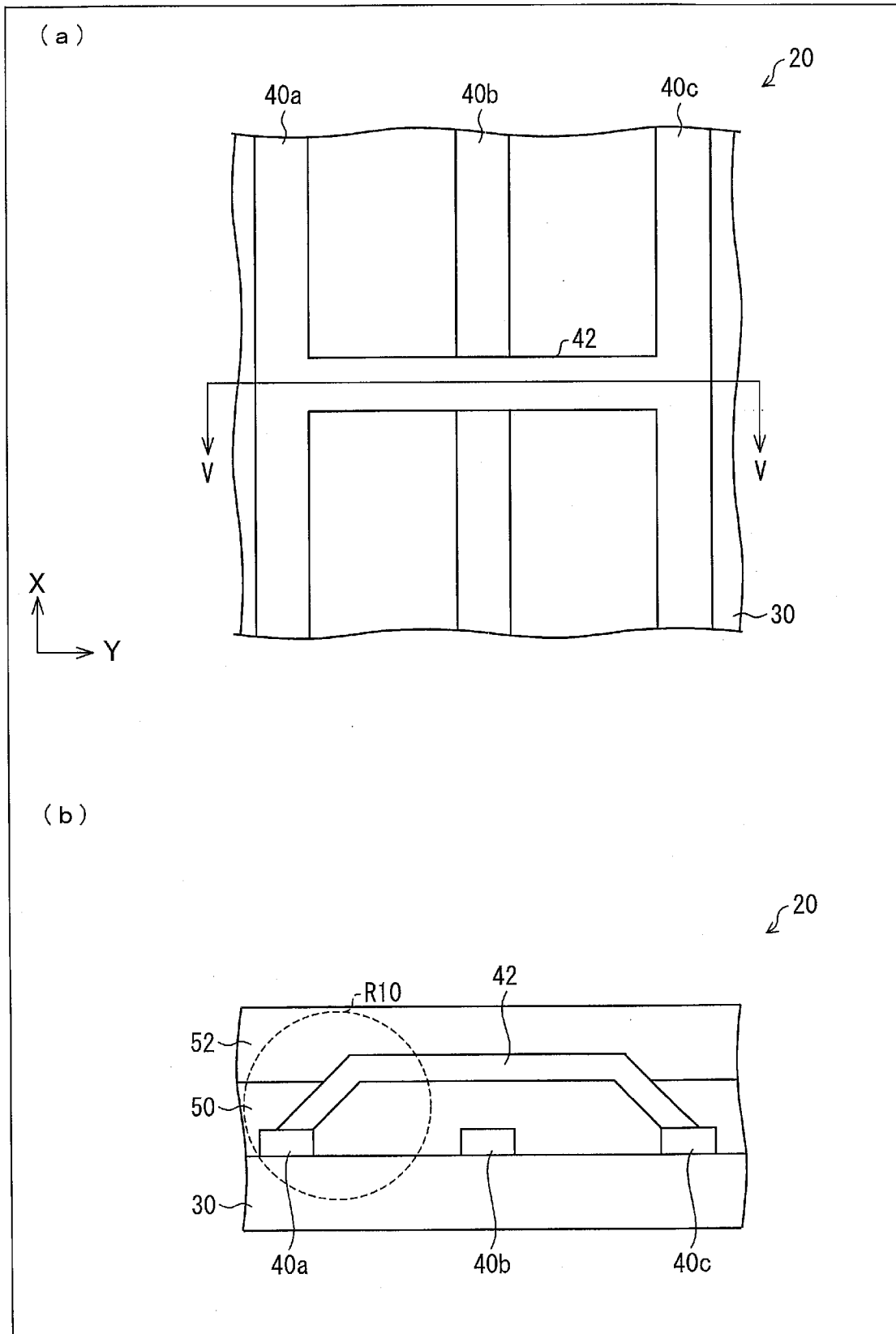
[図4]



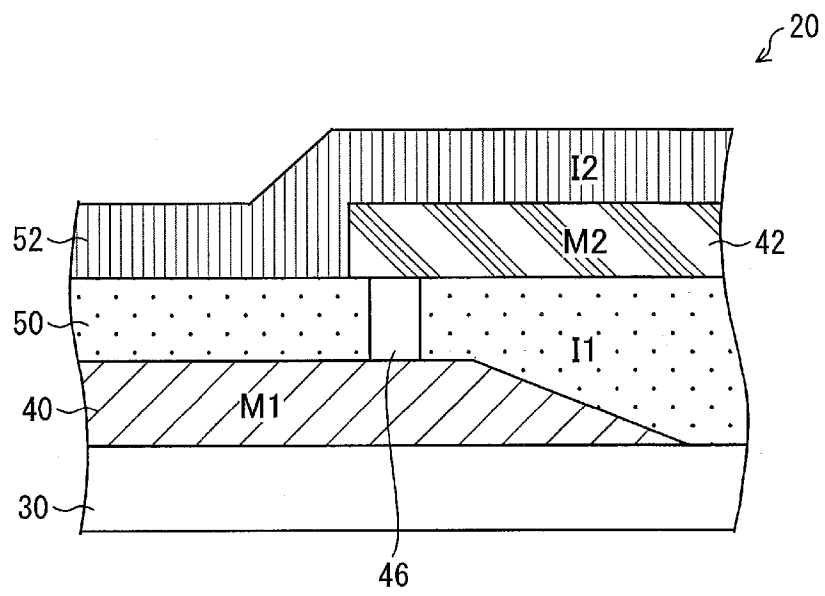
[図6]



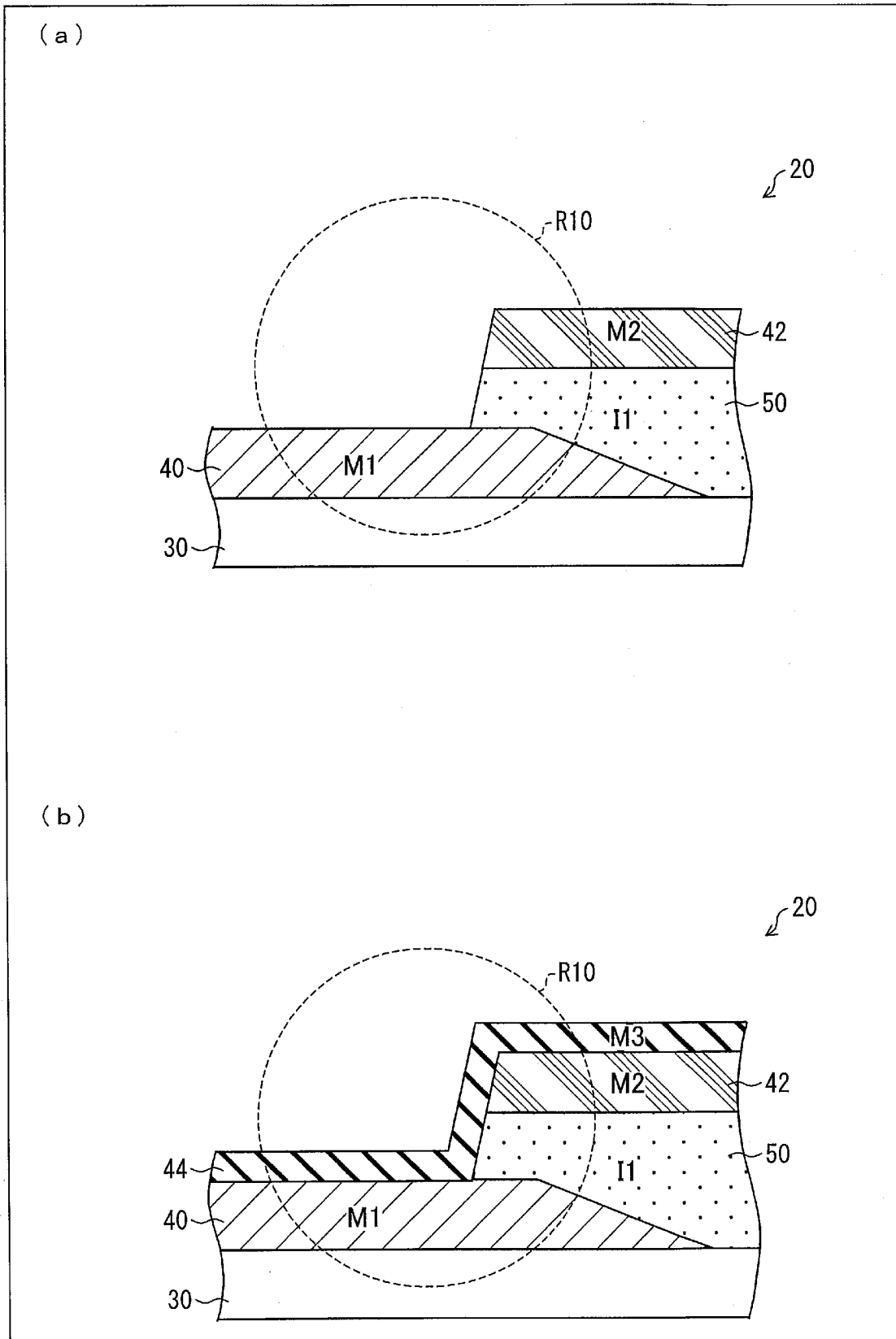
[図7]



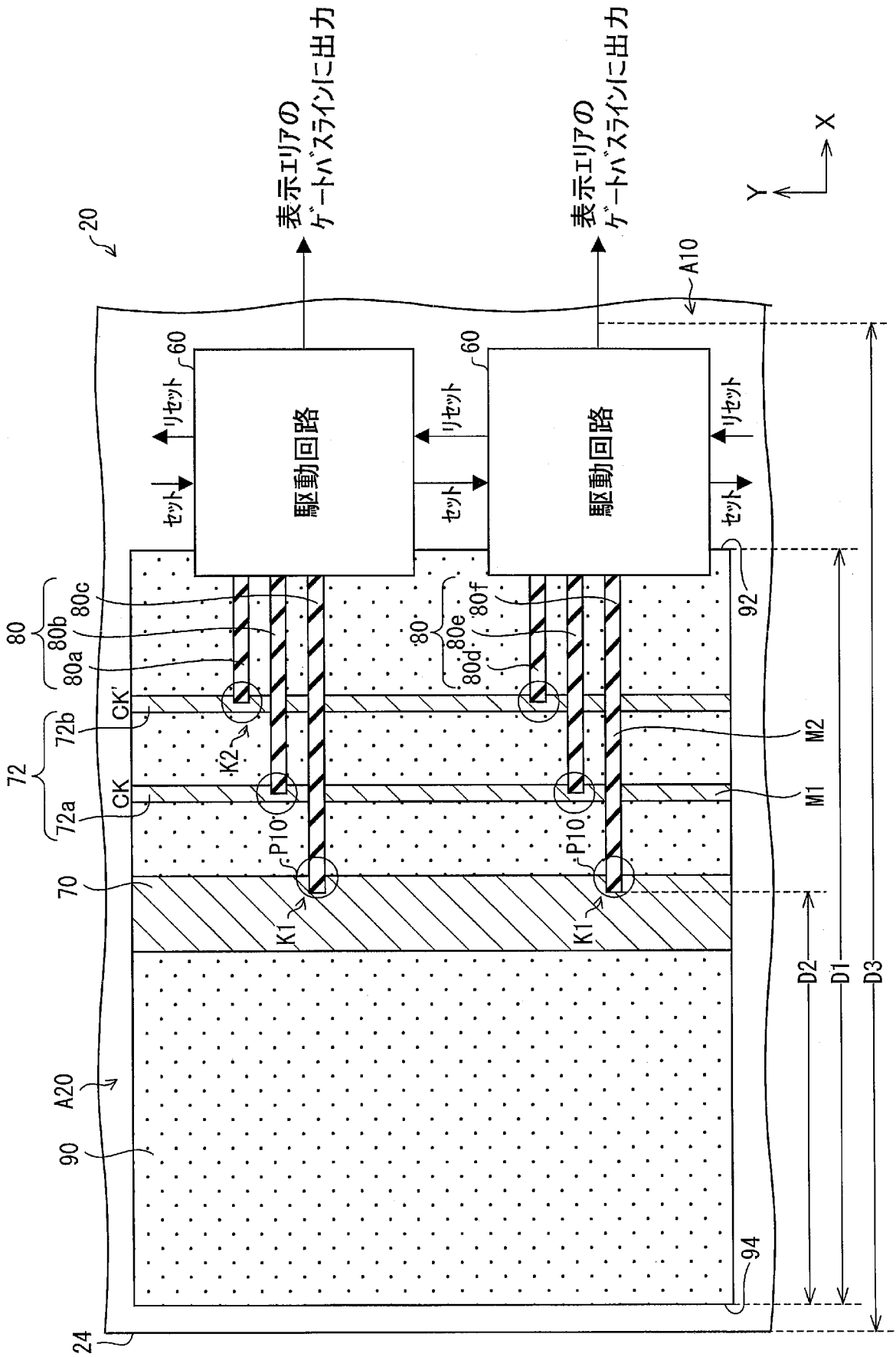
[図8]



[図9]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/071843

| A. CLASSIFICATION OF SUBJECT MATTER G02F1/1345(2006.01)i, G02F1/1368(2006.01)i, G09F9/00(2006.01)i | | |
|--|--|---|
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) G02F1/1345, G02F1/1368, G09F9/00 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X A | JP 2008-003134 A (Mitsubishi Electric Corp.), 10 January, 2008 (10.01.08), Par. Nos. [0054] to [0056]; Figs. 7, 8 & US 2008/0007683 A1 & KR 10-2007-120886 A & CN 1093846 A | 1 2 |
| A | JP 2008-026865 A (Samsung Electronics Co., Ltd.), 07 February, 2008 (07.02.08), Full text; all drawings & US 2008/0018572 A1 & EP 1881365 A2 & KR 10-2008-008795 A & CN 1109856 A | 1,2 |
| A | JP 2000-081636 A (Seiko Epson Corp.), 21 March, 2000 (21.03.00), Full text; all drawings & US 6433841 B1 | 1,2 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search 25 February, 2009 (25.02.09) | | Date of mailing of the international search report 10 March, 2009 (10.03.09) |
| Name and mailing address of the ISA/ Japanese Patent Office | | Authorized officer |
| Facsimile No. | | Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/071843

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The feature common to the inventions in claims 1-20 is the constitution of the invention in claim 1.

The results of the international search, however, revealed that the invention in claim 1 is not novel, since it is disclosed in document JP 2008-003134 A (Mitsubishi Electric Corp.), 10 January, 2008 (10.01.08), paragraphs [0054]-[0056] and Figs. 7 and 8. (See extra sheet.)

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1 and 2

Remark on Protest
the

- The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/071843

Continuation of Box No.III of continuation of first sheet (2)

As a result, since the invention in claim 1 does not make a contribution over prior art, this common feature is not a special technical feature in the meaning of PCT Rule 13.2, second sentence.

Consequently, it is obvious that the inventions in claims 1-20 do not fulfill the requirement of unity of invention.

| | | |
|--|---|------------------|
| A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G02F1/1345(2006.01)i, G02F1/1368(2006.01)i, G09F9/00(2006.01)i | | |
| B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F1/1345, G02F1/1368, G09F9/00 | | |
| 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年 | | |
| 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) | | |
| C. 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| X | JP 2008-003134 A (三菱電機株式会社) 2008.01.10, 段落【0054】 - 【0056】、第7、8図 & US 2008/0007683 A1 & KR | 1 |
| A | 10-2007-120886 A & CN 1093846 A | 2 |
| A | JP 2008-026865 A (三星電子株式会社) 2008.02.07, 全文、全図 & US 2008/0018572 A1 & EP 1881365 A2 & KR 10-2008-008795 A & CN 1109856 A | 1、2 |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。 | | |
| * 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献 | | |
| 国際調査を完了した日 25.02.2009 | 国際調査報告の発送日 10.03.2009 | |
| 国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号 | 特許庁審査官 (権限のある職員) 福田 知喜 電話番号 03-3581-1101 内線 3255 | 2L 3703 |

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|---|------------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| A | JP 2000-081636 A (セイコーエプソン株式会社) 2000.03.21, 全文、 全図 & US 6433841 B1 | 1、2 |

第II欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、

2. 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

3. 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるところこの国際調査機関は認めた。

請求の範囲1-20に係る発明の共通事項は、請求の範囲1に係る発明の構成である。

しかしながら、調査の結果、請求項1に係る発明は、文献JP 2008-003134 A (三菱電機株式会社) 2008.01.10, 段落【0054】-【0056】、第7、8図に開示されているから、新規でないことが明らかになった。

結果として、請求の範囲1に係る発明は先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項は特別な技術的特徴ではない。

よって、請求の範囲1-20に係る発明は発明の単一性の要件を満たしていないことが明らかである。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲1, 2

追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付はあったが、異議申立てはなかった。