

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年2月5日(05.02.2015)



(10) 国際公開番号
WO 2015/016196 A1

- (51) 国際特許分類:
G09G 3/30 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2014/069876
- (22) 国際出願日: 2014年7月29日(29.07.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-157502 2013年7月30日(30.07.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
- (72) 発明者: 岸 宣孝(KISHI, Noritaka), 野口 登(NOGUCHI, Noboru), 山中 成継(YAMANAKA, Shigetsugu), 小原 将紀(OHARA, Masanori).
- (74) 代理人: 島田 明宏(SHIMADA, Akihiro); 〒6340078 奈良県橿原市八木町1丁目10番3号 萬盛庵ビル 島田特許事務所 Nara (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

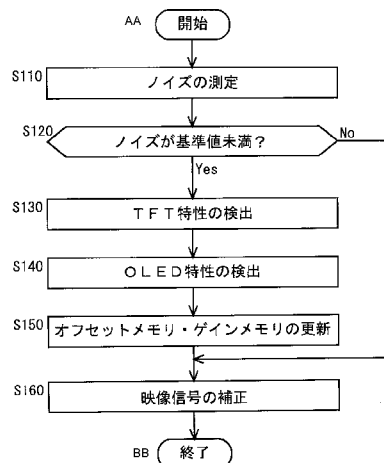
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: DISPLAY DEVICE AND METHOD FOR DRIVING SAME

(54) 発明の名称: 表示装置およびその駆動方法

[図1]



S110 Measure noise
S120 Noise lower than reference value?
S130 Detect TFT characteristics
S140 Detect OLED characteristics
S150 Update offset memory and gain memory
S160 Correct video signal
AA Start
BB End

(57) Abstract: The purpose of the present invention is to prevent the decrease in compensation accuracy due to noises in a display device which adopts an external compensation technique to compensate for the degradation of a circuit element. A display device has a pixel circuit which includes an electrooptic element wherein the luminance is controlled by a current and a drive transistor for controlling the current to be supplied to the electrooptic element, the display device being driven by a driving method comprising: a noise measurement step (S110) for measuring noise; characteristic detection steps (S130, S140) for detecting the characteristics of the drive transistor and the electrooptic element; a correction data update step (S150) for updating correction data used to correct a video signal on the basis of a detection result in the characteristic detection steps; and a video signal correction step (S160) for correcting the video signal on the basis of the correction data. When noise higher than or equal to a reference value is detected in the noise measurement step (S110), the correction data update step (S150) is not executed.

(57) 要約: 回路素子の劣化を補償するために外部補償技術が採用されている表示装置において、ノイズに起因する補償精度の低下を防止する。電流によって輝度が制御される電気光学素子と当該電気光学素子に供給すべき電流を制御するための駆動トランジスタを含む画素回路を有する表示装置において、ノイズを測定するノイズ測定ステップ(S110)と、駆動トランジスタおよび電気光学素子の特性を検出する特性検出ステップ(S130, S140)と、映像信号を補正するための補正データを特性検出ステップでの検出結果に基づいて更新する補正データ更新ステップ(S150)と、

補正データに基づいて映像信号を補正する映像信号補正ステップ(S160)とが駆動方法に含められる。ノイズ測定ステップ(S110)で基準値以上のノイズが検出されると、補正データ更新ステップ(S150)の処理が行われない。

WO 2015/016196 A1

明 細 書

発明の名称：表示装置およびその駆動方法

技術分野

[0001] 本発明は表示装置およびその駆動方法に関し、より詳しくは、有機ＥＬ（Electro Luminescence）素子などの電気光学素子を含む画素回路を備える表示装置およびその駆動方法に関する。

背景技術

[0002] 従来より、表示装置が備える表示素子としては、印加される電圧によって輝度が制御される電気光学素子と流れる電流によって輝度が制御される電気光学素子とがある。印加される電圧によって輝度が制御される電気光学素子の代表例としては液晶表示素子が挙げられる。一方、流れる電流によって輝度が制御される電気光学素子の代表例としては有機ＥＬ素子が挙げられる。有機ＥＬ素子は、ＯＬＥＤ（Organic Light-Emitting Diode）とも呼ばれている。自発光型の電気光学素子である有機ＥＬ素子を使用した有機ＥＬ表示装置は、バックライトおよびカラーフィルタなどを要する液晶表示装置に比べて、容易に薄型化・低消費電力化・高輝度化などを図ることができる。従って、近年、積極的に有機ＥＬ表示装置の開発が進められている。

[0003] 有機ＥＬ表示装置の駆動方式として、パッシブマトリクス方式（単純マトリクス方式とも呼ばれる。）とアクティブマトリクス方式とが知られている。パッシブマトリクス方式を採用した有機ＥＬ表示装置は、構造は単純であるものの、大型化および高精細化が困難である。これに対して、アクティブマトリクス方式を採用した有機ＥＬ表示装置（以下「アクティブマトリクス型の有機ＥＬ表示装置」という。）は、パッシブマトリクス方式を採用した有機ＥＬ表示装置に比べて大型化および高精細化を容易に実現できる。

[0004] アクティブマトリクス型の有機ＥＬ表示装置には、複数の画素回路がマトリクス状に形成されている。アクティブマトリクス型の有機ＥＬ表示装置の画素回路は、典型的には、画素を選択する入力トランジスタと、有機ＥＬ素

子への電流の供給を制御する駆動トランジスタとを含んでいる。なお、以下においては、駆動トランジスタから有機EL素子に流れる電流のことを「駆動電流」という場合がある。

[0005] 図51は、従来の一般的な画素回路91の構成を示す回路図である。この画素回路91は、表示部に配設されている複数のデータ線Sと複数の走査線Gとの各交差点に対応して設けられている。図51に示すように、この画素回路91は、2個のトランジスタT1、T2と、1個のコンデンサC_{st}と、1個の有機EL素子OLEDとを備えている。トランジスタT1は入力トランジスタであり、トランジスタT2は駆動トランジスタである。

[0006] トランジスタT1は、データ線SとトランジスタT2のゲート端子との間に設けられている。そのトランジスタT1に関し、走査線Gにゲート端子が接続され、データ線Sにソース端子が接続されている。トランジスタT2は、有機EL素子OLEDと直列に設けられている。そのトランジスタT2に関し、ハイレベル電源電圧ELVDDを供給する電源線にドレイン端子が接続され、有機EL素子OLEDのアノード端子にソース端子が接続されている。なお、ハイレベル電源電圧ELVDDを供給する電源線のことを以下「ハイレベル電源線」といい、ハイレベル電源線にはハイレベル電源電圧と同じ符号ELVDDを付す。コンデンサC_{st}については、トランジスタT2のゲート端子に一端が接続され、トランジスタT2のソース端子に他端が接続されている。有機EL素子OLEDのカソード端子は、ローレベル電源電圧ELVSSを供給する電源線に接続されている。なお、ローレベル電源電圧ELVSSを供給する電源線のことを以下「ローレベル電源線」といい、ローレベル電源線にはローレベル電源電圧と同じ符号ELVSSを付す。また、ここでは、トランジスタT2のゲート端子と、コンデンサC_{st}の一端と、トランジスタT1のドレイン端子との接続点のことを便宜上「ゲートノードVG」という。なお、一般的には、ドレインとソースのうち電位の高い方がドレインと呼ばれているが、本明細書の説明では、一方をドレイン、他方をソースと定義するので、ドレイン電位よりもソース電位の方が高くなる

こともある。

[0007] 図52は、図51に示す画素回路91の動作を説明するためのタイミングチャートである。時刻 t_1 以前には、走査線Gは非選択状態となっている。従って、時刻 t_1 以前には、トランジスタT1がオフ状態になっており、ゲートノードVGの電位は初期レベル（例えば、1つ前のフレームでの書き込みに応じたレベル）を維持している。時刻 t_1 になると、走査線Gが選択状態となり、トランジスタT1がターンオンする。これにより、データ線SおよびトランジスタT1を介して、この画素回路91が形成する画素（サブ画素）の輝度に対応するデータ電圧VdataがゲートノードVGに供給される。その後、時刻 t_2 までの期間に、ゲートノードVGの電位がデータ電圧Vdataに応じて変化する。このとき、コンデンサCstは、ゲートノードVGの電位とトランジスタT2のソース電位との差であるゲートソース間電圧Vgsに充電される。時刻 t_2 になると、走査線Gが非選択状態となる。これにより、トランジスタT1がターンオフし、コンデンサCstが保持するゲートソース間電圧Vgsが確定する。トランジスタT2は、コンデンサCstが保持するゲートソース間電圧Vgsに応じて有機EL素子OLEDに駆動電流を供給する。その結果、駆動電流に応じた輝度で有機EL素子OLEDが発光する。

[0008] ところで、有機EL表示装置においては、駆動トランジスタとして、典型的には薄膜トランジスタ（TFT）が採用される。しかしながら、薄膜トランジスタについては、その特性にばらつきが生じやすい。具体的には、閾値電圧にばらつきが生じやすい。表示部内に設けられている駆動トランジスタに閾値電圧のばらつきが生じると、輝度のばらつきが生じるので表示品位が低下する。また、有機EL素子に関しては、時間の経過とともに電流効率が低下する。従って、たとえ一定電流が有機EL素子に供給されたとしても、時間の経過とともに輝度が徐々に低下する。その結果、焼き付きが生じる。

[0009] 駆動トランジスタの劣化および有機EL素子の劣化に対して何ら補償が行われなければ、図53に示すように、駆動トランジスタの劣化に起因する電

流低下が生じるとともに有機ＥＬ素子の劣化に起因する輝度低下が生じる。
また、駆動トランジスタの劣化に対して補償が行われても、有機ＥＬ素子の劣化に対して補償が行われなければ、図５４に示すように、時間が経過するにつれて、有機ＥＬ素子の劣化に起因する輝度低下が生じる。そこで、従来より、有機ＥＬ表示装置に関し、回路素子の劣化を補償する技術が提案されている。

[0010] 補償処理に関する技術としては、画素回路の内部で例えば駆動トランジスタのゲートソース間に設けられたコンデンサに当該駆動トランジスタの閾値電圧を保持することによって補償処理を行う内部補償技術と、例えば所定条件下で駆動トランジスタを流れる電流の大きさを画素回路の外部に設けられた回路で測定してその測定結果に基づいて映像信号を補正することによって補償処理を行う外部補償技術とが知られている。

[0011] なお、本件発明に関連して、以下の先行技術文献が知られている。日本の特表２００８－５２３４４８号公報には、駆動トランジスタの特性や有機ＥＬ素子の特性に基づいてデータを補正する外部補償技術が開示されている。日本の特開２００７－２３３３２６号公報には、駆動トランジスタの閾値電圧や電子移動度に関わらず均一な輝度の画像表示を可能にする外部補償技術が開示されている。

先行技術文献

特許文献

[0012] 特許文献１：日本の特表２００８－５２３４４８号公報

特許文献２：日本の特開２００７－２３３３２６号公報

発明の概要

発明が解決しようとする課題

[0013] ところが、有機ＥＬ表示装置において外部補償技術が採用された場合、数十ナノアンペア程度のわずかな電流を検出することによって補償処理が行われる。このため、例えば帯電物質の接近に起因して検出電流にノイズが混入

すると、本来の電流値と測定値との間に無視することのできない程度の誤差が生じる。また、近年、タッチパネルを搭載した有機EL表示装置の市販が開始されている。これに関し、タッチパネルは比較的ノイズを生じやすい。従って、タッチパネルから発せられるノイズの影響によって、本来の電流値と測定値との間に誤差が生じることが考えられる。以上のように、有機EL表示装置において外部補償技術が採用された場合には、帯電物質の接近やタッチパネルの存在に起因して検出電流にノイズが混入し、検出電流の S/N 比が悪化することが懸念される（図55参照）。検出電流の S/N 比が悪化すると、補償の精度が低下する。

[0014] 上述した日本の特表2008-523448号公報および日本の特開2007-233326号公報には、ノイズに関することは何ら記載されていない。従って、ノイズが混入した場合には、検出電流の S/N 比が悪化し、補償の精度が低下する。

[0015] そこで、本発明は、回路素子の劣化を補償するために外部補償技術が採用されている表示装置において、ノイズに起因する補償精度の低下を防止することを目的とする。

課題を解決するための手段

[0016] 本発明の第1の局面は、電流によって輝度が制御される電気光学素子および前記電気光学素子に供給すべき電流を制御するための駆動トランジスタをそれぞれが含む $n \times m$ 個（ n および m は2以上の整数）の画素回路からなる n 行 $\times$ m 列の画素マトリクスを有する表示装置の駆動方法であって、

ノイズを測定するノイズ測定ステップと、

前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性を検出する特性検出ステップと、

前記表示装置に設けられた補正データ記憶部に記憶されている補正データを前記特性検出ステップでの検出結果に基づいて更新する補正データ更新ステップと、

前記 $n \times m$ 個の画素回路に供給するための映像信号を前記補正データ記憶

部に記憶されている補正データに基づいて補正する映像信号補正ステップとを含み、

前記ノイズ測定ステップで基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直後における前記特性検出ステップの処理が行われない、または、当該ノイズが検出された時点の近傍の時点に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理が行われないことを特徴とする。

[0017] 本発明の第2の局面は、本発明の第1の局面において、

前記ノイズ測定ステップで前記基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直前に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理および当該ノイズが検出された時点の直後に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理の少なくとも一方が行われないことを特徴とする。

[0018] 本発明の第3の局面は、本発明の第1の局面において、

フレーム期間において、前記特性検出ステップでは、前記画素マトリクスの1つの行のみについて前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性が検出され、

Z行目（Zは1以上n以下の整数）についての前記特性検出ステップの処理が行われたフレーム期間のことを対象フレーム期間と定義したとき、

前記対象フレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出された場合には、前記対象フレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は行われず、前記対象フレーム期間の次のフレーム期間においてもZ行目についての前記特性検出ステップの処理が行われ、

前記対象フレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出されず、かつ、前記対象フレーム期間の次のフレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出された場

合には、前記対象フレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理および前記対象フレーム期間の次のフレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は行われず、前記対象フレーム期間の2フレーム後のフレーム期間においてもZ行目についての前記特性検出ステップの処理が行われることを特徴とする。

[0019] 本発明の第4の局面は、本発明の第1の局面において、

フレーム期間において、前記特性検出ステップでは、前記画素マトリクスの1つの行のみについて前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性が検出され、

Z行目（Zは1以上n以下の整数）についての前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は、Z行目についての前記特性検出ステップの直前に行われた前記ノイズ測定ステップおよびZ行目についての前記特性検出ステップの直後に行われた前記ノイズ測定ステップの双方で前記基準値以上のノイズが検出されなかったときのみ行われることを特徴とする。

[0020] 本発明の第5の局面は、本発明の第4の局面において、

フレーム期間において、前記特性検出ステップの前後に前記ノイズ測定ステップの処理が行われることを特徴とする。

[0021] 本発明の第6の局面は、本発明の第1の局面において、

複数のフレーム期間毎に前記ノイズ測定ステップの処理が行われることを特徴とする。

[0022] 本発明の第7の局面は、本発明の第1の局面において、

前記特性検出ステップは、

前記駆動トランジスタの特性を検出する第1の特性検出ステップと、

前記電気光学素子の特性を検出する第2の特性検出ステップと

を含み、

1フレーム期間は、前記ノイズ測定ステップの処理が行われるノイズ測定

期間と、前記電気光学素子を発光させる準備が行われる選択期間と、前記電気光学素子の発光が行われる発光期間とを含み、

前記第 1 の特性検出ステップの処理は、前記選択期間に行われ、

前記第 2 の特性検出ステップの処理は、前記発光期間に行われることを特徴とする。

[0023] 本発明の第 8 の局面は、本発明の第 7 の局面において、

前記第 2 の特性検出ステップでは、前記電気光学素子に一定の電流が与えられた状態で前記電気光学素子の陽極の電圧を測定することによって、前記電気光学素子の特性が検出されることを特徴とする。

[0024] 本発明の第 9 の局面は、本発明の第 7 の局面において、

前記第 2 の特性検出ステップでは、前記電気光学素子に一定の電圧が与えられた状態で前記電気光学素子に流れる電流を測定することによって、前記電気光学素子の特性が検出されることを特徴とする。

[0025] 本発明の第 10 の局面は、本発明の第 7 の局面において、

前記第 1 の特性検出ステップでは、前記駆動トランジスタのゲートソース間の電圧を所定の大きさにした状態で前記駆動トランジスタのドレインソース間を流れる電流を測定することによって、前記駆動トランジスタの特性が検出されることを特徴とする。

[0026] 本発明の第 11 の局面は、本発明の第 1 の局面において、

前記表示装置は、タッチパネルを更に有し、

前記タッチパネルによるクロック動作が行われる期間を通じて前記特性検出ステップの処理が行われないことを特徴とする。

[0027] 本発明の第 12 の局面は、本発明の第 11 の局面において、

前記タッチパネルは、垂直帰線期間中にクロック動作を行い、

垂直帰線期間を通じて前記特性検出ステップの処理が行われないことを特徴とする。

[0028] 本発明の第 13 の局面は、電流によって輝度が制御される電気光学素子および前記電気光学素子に供給すべき電流を制御するための駆動トランジスタ

をそれぞれが含む $n \times m$ 個（ n および m は 2 以上の整数）の画素回路からなる n 行 $\times$ m 列の画素マトリクスを有する表示装置であって、

前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性を検出する特性検出処理を行いつつ前記 $n \times m$ 個の画素回路を駆動する画素回路駆動部と、

映像信号を補正するための補正データが記憶される補正データ記憶部と、

前記補正データ記憶部に記憶されている補正データを前記特性検出処理での検出結果に基づいて更新する補正データ更新処理および前記 $n \times m$ 個の画素回路に供給するための映像信号を前記補正データ記憶部に記憶されている補正データに基づいて補正する映像信号補正処理を行いつつ前記画素回路駆動部の動作を制御する制御部と、

ノイズを測定するノイズ測定部と

を備え、

前記制御部は、前記ノイズ測定部によって基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直後における前記特性検出処理が行われないよう前記画素回路駆動部の動作を制御する、または、当該ノイズが検出された時点の近傍の時点に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理を行わないことを特徴とする。

[0029] 本発明の第 14 の局面は、本発明の第 13 の局面において、

前記制御部は、前記ノイズ測定部によって前記基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直前に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理および当該ノイズが検出された時点の直後に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理の少なくとも一方を行わないことを特徴とする。

[0030] 本発明の第 15 の局面は、本発明の第 13 の局面において、

前記画素マトリクスの各列に対応するように設けられたモニタ線を更に備え、

前記画素回路駆動部は、前記モニタ線を通る電流または前記モニタ線上

の所定の位置の電圧を測定することによって前記特性検出処理を行う特性検出部を含むことを特徴とする。

[0031] 本発明の第 16 の局面は、本発明の第 15 の局面において、
前記ノイズ測定部は、前記特性検出部と同じ回路を共有し、
前記ノイズ測定部によるノイズの測定が行われるときには、前記モニタ線は前記電気光学素子および前記駆動トランジスタとは電氣的に切り離された状態にされることを特徴とする。

[0032] 本発明の第 17 の局面は、本発明の第 15 の局面において、
前記ノイズ測定部は、前記特性検出部とは別に、前記画素マトリクスを含む有機 EL パネルの外部に設けられていることを特徴とする。

[0033] 本発明の第 18 の局面は、本発明の第 15 の局面において、
前記特性検出部は、K 本のモニタ線（K は 2 以上 m 以下の整数）につき 1 つだけ設けられ、
フレーム期間において、
前記 K 本のモニタ線のうちの 1 つが前記特性検出部と電氣的に接続され、
前記特性検出部と電氣的に接続されていないモニタ線は、ハインピーダンスの状態にされていることを特徴とする。

[0034] 本発明の第 19 の局面は、本発明の第 13 の局面において、
タッチパネルを更に備え、
前記制御部は、前記タッチパネルによるクロック動作が行われる期間を通じて前記特性検出処理が停止するよう、前記画素回路駆動部の動作を制御することを特徴とする。

[0035] 本発明の第 20 の局面は、本発明の第 19 の局面において、
前記タッチパネルは、垂直帰線期間中にクロック動作を行い、
前記制御部は、垂直帰線期間を通じて前記特性検出処理が停止するよう、前記画素回路駆動部の動作を制御することを特徴とする。

発明の効果

[0036] 本発明の第1の局面によれば、電流によって輝度が制御される電気光学素子（例えば有機EL素子）と当該電気光学素子に供給すべき電流を制御するための駆動トランジスタを含む画素回路を有する表示装置の駆動方法に、ノイズを測定するノイズ測定ステップが含まれる。ノイズ測定ステップで検出されたノイズの大きさが基準値未満であれば、駆動トランジスタや電気光学素子の特性の検出結果を考慮して得られた補正データを用いて映像信号が補正される。このようにして補正された映像信号が画素回路に供給されるので、駆動トランジスタや電気光学素子の劣化が補償されるような大きさの駆動電流が電気光学素子に供給される。ここで、ノイズ測定ステップで検出されたノイズの大きさが基準値以上であれば、補正データの更新は行われない。すなわち、回路素子の劣化に対する外部補償のための検出電流に関して本来の電流値と測定値との間に無視することのできない程度の誤差が生じているような時には、補正データは更新されない。従って、補正データの値が不適切な値となることによる補償精度の低下が防止される。以上より、回路素子の劣化を補償するために外部補償技術が採用されている表示装置において、ノイズに起因する補償精度の低下を防止することが可能となる。

[0037] 本発明の第2の局面によれば、本発明の第1の局面と同様の効果が得られる。

[0038] 本発明の第3の局面によれば、ノイズが生じている期間中、特性検出の対象となる行は維持される。このため、行によって特性検出の回数が異なることが防止される。これにより、駆動トランジスタや電気光学素子の劣化に対する補償を画面全体で一様に行うことが可能となり、輝度のばらつきの発生が効果的に防止される。

[0039] 本発明の第4の局面によれば、特性検出ステップの直前のノイズ測定ステップおよび特性検出ステップの直後のノイズ測定ステップの双方においてノイズの大きさが基準値未満であった場合にのみ、補正データの更新が行われる。このように特性検出が行われた期間の前後の期間におけるノイズの状態を考慮して補正データの更新が行われるので、補正データの値が不適切な値

となることによる補償精度の低下がより効果的に防止される。

[0040] 本発明の第5の局面によれば、本発明の第4の局面と同様の効果が得られる。

[0041] 本発明の第6の局面によれば、ノイズを測定する頻度を低減しつつ、本発明の第1の局面と同様の効果が得られる。

[0042] 本発明の第7の局面によれば、駆動トランジスタの特性の検出は選択期間に行われ、電気光学素子の特性の検出は、電気光学素子の発光期間中に行われる。これにより、駆動トランジスタや電気光学素子の特性の検出するために発光期間の長さが従来よりも短くなることが抑制される。

[0043] 本発明の第8の局面によれば、特性を検出する電気光学素子には一定電流が供給される。このため、一定電流を電気光学素子に供給する時間を調整することによって、当該電気光学素子を所望の輝度で発光させることが可能となる。

[0044] 本発明の第9の局面によれば、電気光学素子の特性を検出するための測定時間の短縮が可能となる。

[0045] 本発明の第10の局面によれば、比較的容易に駆動トランジスタの特性を検出することが可能となる。

[0046] 本発明の第11の局面によれば、回路素子の劣化を補償するために外部補償技術が採用されている表示装置において、タッチパネルが搭載されていても、ノイズに起因する補償精度の低下を防止することが可能となる。

[0047] 本発明の第12の局面によれば、本発明の第11の局面と同様の効果が得られる。

[0048] 本発明の第13の局面によれば、本発明の第1の局面と同様の効果を表示装置の発明において奏することができる。

[0049] 本発明の第14の局面によれば、本発明の第2の局面と同様の効果を表示装置の発明において奏することができる。

[0050] 本発明の第15の局面によれば、画素マトリクス of 各列に対応するように設けられたモニタ線を流れる電流または当該モニタ線上の所定の位置の電圧

を測定することによって駆動トランジスタや電気光学素子の特性の検出を行う構成の表示装置において、ノイズに起因する補償精度の低下を防止することが可能となる。

[0051] 本発明の第 16 の局面によれば、特性検出部とは別にノイズ測定用の回路を設ける必要がない。このため、回路面積の増大を抑制しつつノイズに起因する補償精度の低下を防止することが可能となる。

[0052] 本発明の第 17 の局面によれば、フレーム期間中の任意のタイミングでノイズの測定を行うことが可能となる。

[0053] 本発明の第 18 の局面によれば、1つの特性検出部が複数のモニタ線で共有化される。このため、回路面積の増大を抑制しつつノイズに起因する補償精度の低下を防止することが可能となる。

[0054] 本発明の第 19 の局面によれば、本発明の第 11 の局面と同様の効果を表示装置の発明において奏することができる。

[0055] 本発明の第 20 の局面によれば、本発明の第 12 の局面と同様の効果を表示装置の発明において奏することができる。

図面の簡単な説明

[0056] [図1]本発明の第 1 の実施形態において、モニタ行のうちのモニタ列に着目したときの駆動方法の概略を説明するためのフローチャートである。

[図2]上記第 1 の実施形態に係るアクティブマトリクス型の有機 EL 表示装置の全体構成を示すブロック図である。

[図3]上記第 1 の実施形態において、ゲートドライバの動作について説明するためのタイミングチャートである。

[図4]上記第 1 の実施形態において、ゲートドライバの動作について説明するためのタイミングチャートである。

[図5]上記第 1 の実施形態において、ゲートドライバの動作について説明するためのタイミングチャートである。

[図6]上記第 1 の実施形態において、信号変換回路の概略構成を示すブロック図である。

[図7]上記第1の実施形態における画素回路およびモニタ回路の構成を示す図である。

[図8]上記第1の実施形態における電流測定部の一構成例を示す図である。

[図9]上記第1の実施形態における電圧測定部の一構成例を示す図である。

[図10]上記第1の実施形態において、各行の動作の推移について説明するための図である。

[図11]上記第1の実施形態において、ノイズ測定期間と特性検出期間との関係について説明するための図である。

[図12]上記第1の実施形態において、或るフレームにおける特性検出の結果に基づく補正データ更新処理が行われる条件について説明するための図である。

[図13]上記第1の実施形態において、基準値以上のノイズが検出されたときの動作について説明するための図である。

[図14]上記第1の実施形態において、通常動作が行われる際の電流の流れについて説明するための図である。

[図15]上記第1の実施形態において、モニタ行のうちのモニタ列に含まれる画素回路（ i 行 j 列の画素回路とする）の動作を説明するためのタイミングチャートである（ノイズ測定期間に検出されたノイズの大きさが基準値未満である場合）。

[図16]上記第1の実施形態において、モニタ行のうちのモニタ列に含まれる画素回路（ i 行 j 列の画素回路とする）の動作を説明するためのタイミングチャートである（ノイズ測定期間に検出されたノイズの大きさが基準値以上である場合）。

[図17]上記第1の実施形態において、ノイズ測定期間の電流の流れについて説明するための図である。

[図18]上記第1の実施形態において、T F T特性検出期間の電流の流れについて説明するための図である。

[図19]上記第1の実施形態において、T F T特性検出期間における参照電圧

のデータ線への印加について説明するための図である。

[図20]上記第1の実施形態において、発光期間の電流の流れについて説明するための図である。

[図21]上記第1の実施形態において、有機EL素子の発光時間の調整について説明するための図である。

[図22]上記第1の実施形態において、モニタ行と非モニタ行とでの発光期間の長さの違いについて説明するための図である。

[図23]上記第1の実施形態における制御アルゴリズムを説明するためのフローチャートである。

[図24]上記第1の実施形態における各制御の説明をするための図である。

[図25]上記第1の実施形態において、オフセットメモリおよびゲインメモリの更新の手順を説明するためのフローチャートである。

[図26]上記第1の実施形態における映像信号補正部の構成を示す図である。

[図27]上記第1の実施形態における効果について説明するための図である。

[図28]上記第1の実施形態の第1の変形例において、モニタ行のうちのモニタ列に着目したときの駆動方法の概略を説明するためのフローチャートである。

[図29]上記第1の実施形態の第1の変形例において、或るフレームのノイズ測定期間に基準値以上のノイズが検出されたときの動作について説明するための図である。

[図30]上記第1の実施形態の第2の変形例におけるモニタ行の推移を説明するための図である。

[図31]上記第1の実施形態の第2の変形例におけるモニタ行の推移を説明するための図である。

[図32]上記第1の実施形態の第2の変形例におけるモニタ行の推移を説明するための図である。

[図33]上記第1の実施形態の第3の変形例において、或るフレームにおける特性検出の結果に基づく補正データ更新処理が行われる条件について説明す

るための図である。

[図34]上記第1の実施形態の第3の変形例において、基準値以上のノイズが検出されたときの動作について説明するための図である。

[図35]上記第1の実施形態の第3の変形例における動作の概略を説明するためのフローチャートである。

[図36]上記第1の実施形態の第4の変形例において、ノイズ測定期間と特性検出期間との関係について説明するための図である。

[図37]上記第1の実施形態の第5の変形例において、ノイズ測定期間と特性検出期間との関係について説明するための図である。

[図38]上記第1の実施形態の第5の変形例において、基準値以上のノイズが検出されたときの動作について説明するための図である。

[図39]上記第1の実施形態の第5の変形例において、或るフレームにおける特性検出の結果に基づく補正データ更新処理が行われる条件について説明するための図である。

[図40]上記第1の実施形態の第6の変形例において、複数フレーム毎にノイズの測定が行われることについて説明するための図である。

[図41]上記第1の実施形態の第7の変形例におけるモニタ線の一端部近傍の構成を示す図である。

[図42]上記第1の実施形態の第8の変形例における画素回路およびモニタ回路の構成を示す図である。

[図43]上記第1の実施形態の第8の変形例における電流測定部の詳細な構成を示す図である。

[図44]上記第1の実施形態の第8の変形例において、モニタ行のうちのモニタ列に含まれる画素回路（ i 行 j 列の画素回路とする）の動作を説明するためのタイミングチャートである。

[図45]本発明の第2の実施形態に係るアクティブマトリクス型の有機EL表示装置の全体構成を示すブロック図である。

[図46]上記第2の実施形態において、モニタ行のうちのモニタ列に含まれる

画素回路（ i 行 j 列の画素回路とする）の動作を説明するためのタイミングチャートである。

[図47]本発明の第3の実施形態に係るアクティブマトリクス型の有機EL表示装置の全体構成を示すブロック図である。

[図48]上記第3の実施形態における制御アルゴリズムを説明するためのフローチャートである。

[図49]上記第3の実施形態における各制御の説明をするための図である。

[図50]上記第3の実施形態における効果について説明するための図である。

[図51]従来の一般的な画素回路の構成を示す回路図である。

[図52]図51に示す画素回路の動作を説明するためのタイミングチャートである。

[図53]駆動トランジスタの劣化および有機EL素子の劣化に対して何ら補償が行われない場合について説明するための図である。

[図54]駆動トランジスタの劣化に対してのみ補償が行われた場合について説明するための図である。

[図55]タッチパネルから発せられるノイズの影響について説明するための図である。

発明を実施するための形態

[0057] 以下、添付図面を参照しながら、本発明の実施形態について説明する。なお、以下においては、 m および n は2以上の整数、 i は1以上 n 以下の整数、 j は1以上 m 以下の整数であると仮定する。また、以下においては、画素回路内に設けられている駆動トランジスタの特性のことを「TFT特性」といい、画素回路内に設けられている有機EL素子の特性のことを「OLED特性」という。

[0058] <1. 第1の実施形態>

<1.1 全体構成>

図2は、本発明の第1の実施形態に係るアクティブマトリクス型の有機EL表示装置1の全体構成を示すブロック図である。この有機EL表示装置1

は、表示部（有機ELパネル）10、コントロール回路20、ソースドライバ（データ線駆動回路）30、ゲートドライバ（走査線駆動回路）40、オフセットメモリ51、およびゲインメモリ52を備えている。なお、ソースドライバ30およびゲートドライバ40の一方または双方が表示部10と一体的に形成された構成であっても良い。また、オフセットメモリ51とゲインメモリ52とは物理的には1つのメモリで構成されていても良い。

[0059] なお、本実施形態においては、コントロール回路20によって制御部が実現され、ソースドライバ30およびゲートドライバ40によって画素回路駆動部が実現され、オフセットメモリ51およびゲインメモリ52によって補正データ記憶部が実現されている。

[0060] 表示部10には、 m 本のデータ線 $S(1) \sim S(m)$ およびこれらに直交する n 本の走査線 $G1(1) \sim G1(n)$ が配設されている。以下では、データ線の延伸方向を Y 方向とし、走査線の延伸方向を X 方向とする。 Y 方向に沿った構成要素を「列」という場合があり、 X 方向に沿った構成要素を「行」という場合がある。また、表示部10には、 m 本のデータ線 $S(1) \sim S(m)$ と1対1で対応するように、 m 本のモニタ線 $M(1) \sim M(m)$ が配設されている。データ線 $S(1) \sim S(m)$ とモニタ線 $M(1) \sim M(m)$ とは互いに平行になっている。さらに、表示部10には、 n 本の走査線 $G1(1) \sim G1(n)$ と1対1で対応するように、 n 本のモニタ制御線 $G2(1) \sim G2(n)$ が配設されている。走査線 $G1(1) \sim G1(n)$ とモニタ制御線 $G2(1) \sim G2(n)$ とは互いに平行になっている。さらにまた、表示部10には、 n 本の走査線 $G1(1) \sim G1(n)$ と m 本のデータ線 $S(1) \sim S(m)$ との交差点に対応するように、 $n \times m$ 個の画素回路11が設けられている。このように $n \times m$ 個の画素回路11が設けられることによって、 n 行 $\times m$ 列の画素マトリクスが表示部10に形成されている。また、表示部10には、ハイレベル電源電圧を供給するハイレベル電源線と、ローレベル電源電圧を供給するローレベル電源線とが配設されている。

[0061] なお、以下においては、 m 本のデータ線 $S(1) \sim S(m)$ を互いに区別

する必要がない場合にはデータ線を単に符号Sで表す。同様に、m本のモニタ線M(1)～M(m)を互いに区別する必要がない場合にはモニタ線を単に符号Mで表し、n本の走査線G1(1)～G1(n)を互いに区別する必要がない場合には走査線を単に符号G1で表し、n本のモニタ制御線G2(1)～G2(n)を互いに区別する必要がない場合にはモニタ制御線を単に符号G2で表す。

[0062] コントロール回路20は、ソースドライバ30にデータ信号DA、ソース制御信号SCTL、および切替制御信号SWを与えることによりソースドライバ30の動作を制御し、ゲートドライバ40にゲート制御信号GCTLを送信することによりゲートドライバ40の動作を制御する。ソース制御信号SCTLには、例えば、ソーススタートパルス、ソースクロック、ラッチストロブ信号が含まれている。ゲート制御信号GCTLには、例えば、ゲートスタートパルスおよびゲートクロックが含まれている。また、コントロール回路20は、ソースドライバ30から与えられるモニタデータMOを受け取り、オフセットメモリ51およびゲインメモリ52の更新を行う。なお、モニタデータMOとは、TFT特性やOLED特性を求めるために測定されたデータ（後述するノイズデータを含む）である。

[0063] ゲートドライバ40は、n本の走査線G1(1)～G1(n)およびn本のモニタ制御線G2(1)～G2(n)に接続されている。ゲートドライバ40は、シフトレジスタおよび論理回路などによって構成されている。ところで、本実施形態に係る有機EL表示装置1においては、TFT特性およびOLED特性に基づいて、外部から送られる映像信号（上記データ信号DAの元となるデータ）に補正が施される。これに関し、各フレームにおいて、1つの行についてのTFT特性およびOLED特性の検出が行われる。すなわち、或るフレームに1行目についてのTFT特性およびOLED特性の検出が行われると、次のフレームには2行目についてのTFT特性およびOLED特性の検出が行われ、さらに次のフレームには3行目についてのTFT特性およびOLED特性の検出が行われる。このようにして、nフレーム期

間をかけて、 n 行分のTF特性およびOLED特性の検出が行われる。但し、各フレームにおいて、基準値以上のノイズが検出された列では、TF特性およびOLED特性の検出は行われない。

[0064] ここで、1行目についてのTF特性およびOLED特性の検出が行われるフレームを $(k+1)$ フレーム目と定義すると、 n 本の走査線 $G1(1) \sim G1(n)$ および n 本のモニタ制御線 $G2(1) \sim G2(n)$ は、 $(k+1)$ フレーム目には図3に示すように駆動され、 $(k+2)$ フレーム目には図4に示すように駆動され、 $(k+n)$ フレーム目には図5に示すように駆動される。なお、図3～図5に関し、ハイレベルの状態がアクティブな状態である。また、走査線 $G1$ がアクティブな状態になっている期間のことを「選択期間」という。この選択期間は、画素回路11内に設けられている有機EL素子を発光させる準備を行うための期間である。図3～図5より把握されるように、各フレームにおいて、TF特性およびOLED特性の検出が行われる行に対応する走査線のみが、他の走査線よりも長い期間アクティブな状態とされる。以下、任意のフレームに着目したときに通常よりも長い選択期間が設けられている行のことを「モニタ行」といい、モニタ行以外の行のことを「非モニタ行」という。本実施形態では、各フレームにおいて、モニタ行でTF特性およびOLED特性の検出が行われる。但し、基準値以上のノイズが検出された列では、TF特性およびOLED特性の検出は行われない。各フレームにおいて、非モニタ行に対応するモニタ制御線 $G2$ は非アクティブな状態で維持される。これに対して、モニタ行に対応するモニタ制御線 $G2$ については、選択期間のうち最初から所定期間にはアクティブな状態にされ、選択期間の残りの期間には非アクティブな状態とされ、その後、選択期間開始時点のほぼ1フレーム期間後までの期間には再びアクティブな状態とされる。本実施形態においては、以上のように n 本の走査線 $G1(1) \sim G1(n)$ および n 本のモニタ制御線 $G2(1) \sim G2(n)$ が駆動されるよう、ゲートドライバ40が構成されている。

[0065] ソースドライバ30は、 m 本のデータ線 $S(1) \sim S(m)$ および m 本の

モニタ線M(1)～M(m)に接続されている。ソースドライバ30は、駆動信号発生回路31と、信号変換回路32と、m個の出力回路330からなる出力部33とによって構成されている。出力部33内のm個の出力回路330はそれぞれm本のデータ線S(1)～S(m)のうちの対応するデータ線Sおよびm本のモニタ線M(1)～M(m)のうちの対応するモニタ線Mに接続されている。

[0066] 駆動信号発生回路31には、シフトレジスタ、サンプリング回路、およびラッチ回路が含まれている。駆動信号発生回路31において、シフトレジスタは、ソースクロックに同期して、ソーススタートパルスを入力端から出力端へと順次に転送する。ソーススタートパルスのこの転送に応じて、シフトレジスタから各データ線Sに対応するサンプリングパルスが出力される。サンプリング回路は、サンプリングパルスのタイミングに従って1行分のデータ信号DAを順次に記憶する。ラッチ回路は、サンプリング回路に記憶された1行分のデータ信号DAをラッチストロブ信号に応じて取り込んで保持する。

[0067] 図6は、信号変換回路32の概略構成を示すブロック図である。図6に示すように、信号変換回路32は、階調信号発生回路321およびモニタ回路322によって構成されている。階調信号発生回路321には、D/Aコンバータが含まれている。上述のようにして駆動信号発生回路31内のラッチ回路に保持された1行分のデータ信号DAは、階調信号発生回路321内のD/Aコンバータによってアナログ電圧に変換される。その変換されたアナログ電圧は、出力部33内の出力回路330に与えられる。モニタ回路322には、A/Dコンバータが含まれている。モニタ回路322内のA/Dコンバータでは、モニタ線Mに現れTF特性およびOLED特性を表すアナログ電圧、およびモニタ線Mに現れるノイズの大きさを表すアナログ電圧が、デジタル信号であるモニタデータMOに変換される。そのモニタデータMOは、駆動信号発生回路31を介してコントロール回路20に与えられる。なお、モニタ回路322についての詳しい説明は後述する。

[0068] 出力部33内の出力回路330は、信号変換回路32内の階調信号発生回路321から与えられるアナログ電圧をバッファを介してデータ電圧としてデータ線Sに印加する。また、出力部33内の出力回路330は、切替制御信号SWに基づいて、モニタ線Mの接続先の切り替えを行う。なお、これについての詳しい説明は後述する。

[0069] オフセットメモリ51およびゲインメモリ52は、外部から送られる映像信号の補正に使用される補正データを記憶している。詳しくは、オフセットメモリ51は補正データとしてオフセット値を記憶し、ゲインメモリ52は補正データとしてゲイン値を記憶している。なお、典型的には、表示部10内の画素の数に等しい数のオフセット値およびゲイン値がそれぞれオフセットメモリ51およびゲインメモリ52に記憶される。また、オフセット値を一時的に保持するためのバッファメモリ（以下、「オフセット値用バッファ」という。）とゲイン値を一時的に保持するためのバッファメモリ（以下、「ゲイン値用バッファ」という。）とが例えばコントロール回路20内に設けられている。コントロール回路20は、ソースドライバ30から与えられるモニタデータMOに基づいて、オフセットメモリ51内のオフセット値およびゲインメモリ52内のゲイン値を更新する。また、コントロール回路20は、オフセットメモリ51に記憶されたオフセット値およびゲインメモリ52に記憶されたゲイン値を読み出して映像信号の補正を行う。その補正によって得られたデータが、データ信号DAとしてソースドライバ30に送られる。さらに、コントロール回路20は、ノイズデータとしてのモニタデータMOに基づいて、TFT特性およびOLED特性の検出に関するゲートドライバ40およびソースドライバ30の動作を制御する。

[0070] <1.2 画素回路およびモニタ回路の構成>

<1.2.1 画素回路>

図7は、画素回路11およびモニタ回路322の構成を示す図である。なお、図7に示す画素回路11は、 i 行 j 列の画素回路11である。この画素回路11は、1個の有機EL素子OLED、3個のトランジスタT1～T3

、および1個のコンデンサ C_{st} を備えている。トランジスタ T_1 は画素を選択する入力トランジスタとして機能し、トランジスタ T_2 は有機EL素子OLEDへの電流の供給を制御する駆動トランジスタとして機能し、トランジスタ T_3 はTF特性やOLED特性を検出するか否かを制御するモニタ制御トランジスタとして機能する。

[0071] トランジスタ T_1 は、データ線 $S(j)$ とトランジスタ T_2 のゲート端子との間に設けられている。そのトランジスタ T_1 に関し、走査線 $G_1(i)$ にゲート端子が接続され、データ線 $S(j)$ にソース端子が接続されている。トランジスタ T_2 は、有機EL素子OLEDと直列に設けられている。そのトランジスタ T_2 に関し、トランジスタ T_1 のドレイン端子にゲート端子が接続され、ハイレベル電源線 $ELVDD$ にドレイン端子が接続され、有機EL素子OLEDのアノード端子にソース端子が接続されている。トランジスタ T_3 については、モニタ制御線 $G_2(i)$ にゲート端子が接続され、有機EL素子OLEDのアノード端子にドレイン端子が接続され、モニタ線 $M(j)$ にソース端子が接続されている。コンデンサ C_{st} については、トランジスタ T_2 のゲート端子に一端が接続され、トランジスタ T_2 のソース端子に他端が接続されている。有機EL素子OLEDのカソード端子は、ローレベル電源線 $ELVSS$ に接続されている。

[0072] <1. 2. 2 画素回路内のトランジスタについて>

本実施形態においては、画素回路11内のトランジスタ $T_1 \sim T_3$ はすべてnチャネル型である。また、本実施形態においては、トランジスタ $T_1 \sim T_3$ には、酸化物TF特性（酸化物半導体をチャネル層に用いた薄膜トランジスタ）が採用されている。

[0073] 以下、酸化物TF特性に含まれる酸化物半導体層について説明する。酸化物半導体層は、例えば、 $In-Ga-Zn-O$ 系の半導体層である。酸化物半導体層は、例えば $In-Ga-Zn-O$ 系の半導体を含む。 $In-Ga-Zn-O$ 系半導体は、 In （インジウム）、 Ga （ガリウム）、 Zn （亜鉛）の三元系酸化物である。 In 、 Ga および Zn の割合（組成比）は、特に限

定されない。例えば $\text{In} : \text{Ga} : \text{Zn} = 2 : 2 : 1$ 、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 2$ などでもよい。

[0074] $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体層を有するTFTは、高い移動度（アモルファスシリコンTFTに比べて20倍を超える移動度）と低いリーク電流（アモルファスシリコンTFTに比べて100分の1未満のリーク電流）を有するので、画素回路内の駆動TFT（上記トランジスタ2）およびスイッチングTFT（上記トランジスタ1）として好適に用いられる。 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体層を有するTFTを用いれば、表示装置の消費電力を大幅に削減することができる。

[0075] $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体は、アモルファスでもよく、結晶質部分を含み、結晶性を有していてもよい。結晶質 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体としては、c軸が層面に概ね垂直に配向した結晶質 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体が好ましい。このような $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体の結晶構造は、例えば日本の特開2012-134475号公報に開示されている。

[0076] 酸化物半導体層は、 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系半導体に代えて、他の酸化物半導体を含んでいてもよい。例えば $\text{Zn}-\text{O}$ 系半導体（ ZnO ）、 $\text{In}-\text{Zn}-\text{O}$ 系半導体（ IZO （登録商標））、 $\text{Zn}-\text{Ti}-\text{O}$ 系半導体（ ZTO ）、 $\text{Cd}-\text{Ge}-\text{O}$ 系半導体、 $\text{Cd}-\text{Pb}-\text{O}$ 系半導体、 CdO （酸化カドニウム）、 $\text{Mg}-\text{Zn}-\text{O}$ 系半導体、 $\text{In}-\text{Sn}-\text{Zn}-\text{O}$ 系半導体（例えば $\text{In}_2\text{O}_3-\text{SnO}_2-\text{ZnO}$ ）、 $\text{In}-\text{Ga}-\text{Sn}-\text{O}$ 系半導体などを含んでいてもよい。

[0077] <1. 2. 3 モニタ回路>

図7に示すように、モニタ回路322には、電流測定部37と電圧測定部38とが含まれている。なお、本実施形態においては、このモニタ回路322によって、特性検出部とノイズ測定部とが実現されている。換言すれば、ノイズ測定部は、特性検出部と同じ回路を共有している。電流測定部37および電圧測定部38とモニタ線M(j)との関係は、コントロール回路20から出力回路330に与えられる切替制御信号SWに基づいて制御される。

その切替制御信号SWに基づいて、出力回路330内に設けられているスイッチ（以下、「モニタラインスイッチ」という。）331は、モニタ線M（ j ）を、電流測定部37に接続された状態または電圧測定部38に接続された状態またはハイインピーダンスの状態のいずれかとする。なお、図7では、出力回路330については一部の構成のみを示している。

[0078] 図8は、電流測定部37の一構成例を示す図である。この電流測定部37には、オペアンプ371とコンデンサ372とスイッチ373とA/Dコンバータ374とが含まれている。オペアンプ371については、非反転入力端子はローレベル電源線ELVSSに接続され、反転入力端子はモニタ線Mに接続されている。コンデンサ372およびスイッチ373は、オペアンプ371の出力端子とモニタ線Mとの間に設けられている。以上のように、この電流測定部37は積分回路で構成されている。このような構成において、制御クロック信号ScIkによってスイッチ373がオン状態にされると、オペアンプ371の出力端子ー反転入力端子間が短絡状態となる。これにより、オペアンプ371の出力端子およびモニタ線Mの電位がローレベル電源線ELVSSの電位と等しくなる。電流の検出が行われる際には、スイッチ373が制御クロック信号ScIkによってオン状態からオフ状態に切り替えられる。これにより、コンデンサ372の存在に起因して、モニタ線Mに流れる電流の大きさに応じてオペアンプ371の出力端子の電位が変化する。その電位の変化が、A/Dコンバータ374から出力されるデジタル信号に反映される。そして、そのデジタル信号がモニタデータMOとして電流測定部37から出力される。本実施形態においては、TFT特性を求めるための電流および後述するノイズ測定期間にモニタ線Mに生じたノイズ電流が、この電流測定部37によって測定される。電流測定部37によって測定されたノイズ電流の大きさを示すデータは、ノイズデータとしてコントロール回路20に送られる。

[0079] 図9は、電圧測定部38の一構成例を示す図である。この電圧測定部38には、増幅器381とA/Dコンバータ382とが含まれている。このよう

な構成において、定電流源 36 によって一定電流がモニタ線 M に流されている状態で、節点 383 とローレベル電源線 E L V S S との間の電圧が増幅器 381 によって増幅される。そして、増幅後の電圧が A / D コンバータ 382 によってデジタル信号に変換される。そのデジタル信号がモニタデータ M O として電圧測定部 38 から出力される。本実施形態においては、O L E D 特性を求めるための電圧が、この電圧測定部 38 によって測定される。

[0080] < 1. 3 駆動方法 >

< 1. 3. 1 概要 >

次に、本実施形態における駆動方法について説明する。上述したように、本説明においては、任意のフレームに着目したときに通常よりも長い選択期間が設けられている行のことを「モニタ行」という。また、本実施形態においては、モニタ行のうちの Q 列（Q は 1 以上 m 以下の整数）が、T F T 特性および O L E D 特性の検出対象の列となる。本説明においては、T F T 特性および O L E D 特性の検出対象の列のことを「モニタ列」といい、モニタ列以外の列のことを「非モニタ列」という。

[0081] 上述したように、本実施形態においては、各フレームに 1 つの行の T F T 特性および O L E D 特性の検出が行われる。各フレームにおいて、モニタ行については T F T 特性および O L E D 特性の検出を行うための動作（以下、「特性検出動作」という。）が行われ、非モニタ行については通常動作が行われる。すなわち、1 行目についての T F T 特性および O L E D 特性の検出が行われるフレームを（k + 1）フレーム目と定義すると、図 10 に示すように、各行の動作は推移する。但し、上述したように、基準値以上のノイズが検出された列では、特性検出動作は行われない。また、T F T 特性および O L E D 特性の検出が行われると、その検出結果を用いて、オフセットメモリ 51 およびゲインメモリ 52 の更新が行われる。そして、オフセットメモリ 51 およびゲインメモリ 52 に記憶されている補正データを用いて映像信号の補正が行われる。

[0082] 図 1 は、本実施形態においてモニタ行のうちのモニタ列に着目したときの

駆動方法の概略を説明するためのフローチャートである。フレーム期間の最初に、モニタ線Mに生じたノイズの測定が行われる（ステップS 1 1 0）。次に、ステップS 1 1 0で測定されたノイズの大きさが基準値未満であるか否かが判断される（ステップS 1 2 0）。その結果、ノイズの大きさが基準値未満であれば、処理はステップS 1 3 0に進み、ノイズの大きさが基準値以上であれば、処理はステップS 1 6 0に進む。すなわち、ノイズの大きさが基準値未満であれば、ステップS 1 3 0、ステップS 1 4 0、およびステップS 1 5 0の処理が行われた後でステップS 1 6 0の処理が行われ、ノイズの大きさが基準値以上であれば、ステップS 1 3 0、ステップS 1 4 0、およびステップS 1 5 0の処理が行われることなくステップS 1 6 0の処理が行われる。

[0083] ステップS 1 3 0では、T F T特性の検出が行われる。ステップS 1 4 0では、O L E D特性の検出が行われる。ステップS 1 5 0では、ステップS 1 3 0での検出結果およびステップS 1 4 0での検出結果を用いて、オフセットメモリ5 1およびゲインメモリ5 2の更新が行われる。ステップS 1 6 0では、オフセットメモリ5 1およびゲインメモリ5 2に格納されている補正データを用いて、外部から送られる映像信号の補正が行われる。

[0084] 本実施形態においては、ステップS 1 1 0によってノイズ測定ステップが実現され、ステップS 1 3 0およびステップS 1 4 0によって特性検出ステップが実現され、ステップS 1 5 0によって補正データ更新ステップが実現され、ステップS 1 6 0によって映像信号補正ステップが実現されている。また、ステップS 1 3 0によって第1の特性検出ステップが実現され、ステップS 1 4 0によって第2の特性検出ステップが実現されている。

[0085] なお、以上のような駆動を実現するために、画素回路駆動部（ソースドライバ3 0およびゲートドライバ4 0）は、トランジスタT 2および有機E L素子O L E Dの少なくとも一方の特性を検出する処理を行いつつ、 $n \times m$ 個の画素回路1 1を駆動している。また、制御部（コントロール回路2 0）は、オフセットメモリ5 1およびゲインメモリ5 2に記憶されている補正デー

タを特性検出の結果に基づいて更新する処理および $n \times m$ 個の画素回路11に供給するための映像信号をオフセットメモリ51およびゲインメモリ52に記憶されている補正データに基づいて補正する処理を行いつつ、画素回路駆動部（ソースドライバ30およびゲートドライバ40）の動作を制御している。

[0086] <1. 3. 2 ノイズ測定と特性検出と補正データ更新処理との関係>

次に、ノイズ測定と特性検出（TFT特性およびOLED特性の検出）と補正データ更新処理（特性検出の結果を用いてオフセットメモリ51およびゲインメモリ52を更新する処理）との関係について説明する。本実施形態においては、モニタ行に着目すると、図11に示すように、1フレーム期間の最初にノイズ測定期間が設けられ、ノイズ測定期間の後に特性検出期間が設けられている。ノイズ測定期間には、モニタ線Mに生じたノイズの測定が行われる。特性検出期間には、モニタ行において上述した特性検出動作が行われる。

[0087] 図12は、或るフレーム（ここでは「対象フレーム」という。）における特性検出の結果に基づく補正データ更新処理が行われる条件について説明するための図である。本実施形態においては、図12に示すように、対象フレームのノイズ測定期間に検出されたノイズの大きさが基準値未満であれば、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われる。すなわち、本実施形態においては、対象フレームの前後のフレームにおけるノイズ測定の結果は、対象フレームにおける特性検出の結果に基づく補正データ更新処理に影響を及ぼさない。

[0088] 図13は、本実施形態において基準値以上のノイズが検出されたときの動作について説明するための図である。本実施形態においては、モニタ列に関し、図13に示すように、対象フレームのノイズ測定期間に基準値以上のノイズが検出されると、対象フレームでは特性検出が行われない（図1も参照）。

[0089] <1. 3. 3 画素回路およびモニタ回路の動作>

<1. 3. 3. 1 通常動作>

各フレームにおいて、非モニタ行では、通常動作が行われる。非モニタ行に含まれる画素回路11では、目標輝度に対応するデータ電圧に基づく書き込みが選択期間に行われた後、トランジスタT1はオフ状態で維持される。データ電圧に基づく書き込みによってトランジスタT2はオン状態となる。トランジスタT3についてはオフ状態で維持される。以上より、図14で符号70で示す矢印のように、トランジスタT2を介して有機EL素子OLEDに駆動電流が供給される。これにより、駆動電流に応じた輝度で有機EL素子OLEDが発光する。

[0090] <1. 3. 3. 2 ノイズの測定および特性検出動作>

各フレームにおいて、モニタ行で特性検出動作が行われる直前に、モニタ線Mに生じたノイズの測定が行われる。そして、本実施形態においては、ノイズの大きさが基準値未満であるモニタ列でのみ、特性検出動作が行われる。

[0091] 図15および図16は、モニタ行のうちのモニタ列に含まれる画素回路11（i行j列の画素回路11とする）の動作を説明するためのタイミングチャートである。図15および図16では、i行目がモニタ行とされるフレームにおけるノイズ測定期間 T_n の開始時点を基準にして「1フレーム期間」を表している。なお、図15は、ノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満である場合のタイミングチャートであり、図16は、ノイズ測定期間 T_n に検出されたノイズの大きさが基準値以上である場合のタイミングチャートである。

[0092] モニタ行については、図15および図16に示すように、1フレーム期間には、ノイズ測定期間 T_n と、TF特性の検出を行うための期間（以下、「TF特性検出期間」という。） T_a と、黒色表示に相当するデータを書き込むための期間（以下、「黒書き込み期間」という。） T_b と、有機EL素子OLEDを発光させるための期間（以下、「発光期間」という。） T_c とが含まれている。選択期間のうちの最初の所定期間がTF特性検出期間 T_a

となっていて、選択期間のうちのT F T特性検出期間T a以外の期間が黒書込期間T bとなっている。

[0093] ノイズ測定期間T nには、全ての走査線G 1 (1) ~ G 1 (n) および全てのモニタ制御線G 2 (1) ~ G 2 (n) が非アクティブな状態で維持される。このため、全ての行において、トランジスタT 1およびトランジスタT 3はオフ状態で維持される。このようにして全ての行においてトランジスタT 3がオフ状態となるので、各モニタ線Mは、有機E L素子O L E DおよびトランジスタT 2とは電氣的に切り離された状態となって、表示部1 0内においてハイインピーダンスの状態となる。従って、ノイズ測定期間T nに外乱があると、図1 7で符号7 1で示す矢印のように、モニタ線M (j) にノイズ成分が現れる。本実施形態においては、このノイズ成分の大きさがモニタ回路3 2 2で測定される。これを実現するため、ノイズ測定期間T nには、モニタ列のモニタ線M (j) は切替制御信号S Wによって電流測定部3 7に接続される。また、ノイズ測定期間T nには、電流測定部3 7では、スイッチ3 7 3がオン状態となってコンデンサ3 7 2に蓄積されている電荷が放電された後、当該スイッチ3 7 3がオン状態からオフ状態に切り替えられる。これにより、ノイズ測定期間T nには、モニタ線M (j) に生じたノイズ電流の大きさが電流測定部3 7によって測定される。

[0094] T F T特性検出期間T aには、走査線G 1 (i) およびモニタ制御線G 2 (i) がアクティブな状態とされる(図1 5および図1 6参照)。これにより、トランジスタT 1およびトランジスタT 3がオン状態となる。また、ノイズ測定期間T nに検出されたノイズが基準値未満であれば、T F T特性検出期間T aには、T F T特性を検出するための参照電圧V r e fがデータ線S (j) に印加される(図1 5参照)。これにより、参照電圧V r e fの書き込みが行われ、トランジスタT 2もオン状態となる。その結果、図1 8で符号7 2で示す矢印のように、トランジスタT 2を流れる電流は、トランジスタT 3を介してモニタ線M (j) に出力される。さらに、T F T特性検出期間T aには、切替制御信号S Wによってモニタ線M (j) は電流測定部3

7に接続される。これにより、モニタ線M(j)に出力された電流（シンク電流）が、電流測定部37によって測定される。以上のようにして、トランジスタT2のゲートソース間の電圧を所定の大きさ（参照電圧Vrefの大きさ）にした状態で当該トランジスタT2のドレインソース間を流れる電流の大きさが測定され、TF特性が検出される。

[0095] ところで、本実施形態においては、図19に示すように、TF特性検出期間Taには参照電圧Vrefとして2種類の参照電圧（第1参照電圧Vref1および第2参照電圧Vref2）がデータ線S(j)に印加される。これにより、第1参照電圧Vref1に基づくTF特性と第2参照電圧Vref2に基づくTF特性とが検出される。

[0096] ところで、ノイズ測定期間Tnに検出されたノイズが基準値以上であれば、TF特性検出期間Taには、目標輝度に対応するデータ電圧D(i, j)がデータ線S(j)に印加される（図16参照）。これにより、データ電圧D(i, j)の書き込みが行われ、トランジスタT2はオン状態となる。なお、データ電圧D(i, j)に基づく書き込みが選択期間（TF特性検出期間Taおよび黒書込期間Tbからなる期間）に行われた後、走査線G1(i)は非アクティブな状態となってトランジスタT1はオフ状態で維持される。これにより、ノイズ測定期間Tnに検出されたノイズが基準値以上である場合には、通常動作と同様、データ電圧D(i, j)に応じた駆動電流が有機EL素子OLEDに供給され、当該駆動電流に応じた輝度で有機EL素子OLEDが発光する。

[0097] 黒書込期間Tbには、走査線G1(i)はアクティブな状態で維持され、モニタ制御線G2(i)は非アクティブな状態とされる（図15参照）。これにより、トランジスタT1はオン状態で維持され、トランジスタT3はオフ状態となる。また、ノイズ測定期間Tnに検出されたノイズが基準値未満であれば、黒書込期間Tbには、黒色表示に相当する電圧Vblackがデータ線S(j)に印加される（図15参照）ので、トランジスタT2はオフ状態となる。以上より、トランジスタT2には電流は流れない。なお、好ま

しくは、黒書込期間 T_b には、“オフセットメモリ51に格納されているオフセット値と TFT 特性検出期間 T_a に求められたオフセット値との差分”と“ゲインメモリ52に格納されているゲイン値と TFT 特性検出期間 T_a に求められたゲイン値とから計算される、発光電圧相当分の電圧”との和の電圧がモニタ線 $M(j)$ に印加される。これにより、有機 EL 素子 $OLED$ の劣化の程度に応じた電圧が発光期間 T_c の前にモニタ線 $M(j)$ に印加され、発光期間 T_c における充電時間の長さが短縮される。

[0098] 発光期間 T_c には、走査線 $G1(i)$ は非アクティブな状態とされ、モニタ制御線 $G2(i)$ はアクティブな状態とされる(図15参照)。ここで、ノイズ測定期間 T_n に検出されたノイズが基準値未満であれば、発光期間 T_c の前の黒書込期間 T_b に黒色表示に相当する電圧 V_{black} に基づく書き込みが行われているので、トランジスタ $T2$ はオフ状態になっている。また、ノイズ測定期間 T_n に検出されたノイズが基準値未満であれば、発光期間 T_c のうちの $OLED$ 特性を検出するための期間には、モニタ線 $M(j)$ は電圧測定部38に接続され、一定電流 $I(i, j)$ がモニタ線 $M(j)$ に供給される。これにより、図20で符号73で示す矢印のように、モニタ線 $M(j)$ から有機 EL 素子 $OLED$ に一定電流であるデータ電流が供給される。この状態において、電圧測定部38によって、有機 EL 素子 $OLED$ の発光電圧が測定される。以上のように、有機 EL 素子 $OLED$ に一定の電流が与えられた状態で有機 EL 素子 $OLED$ の陽極の電圧を測定することによって、 $OLED$ 特性が検出される。

[0099] ところで、発光期間 T_c に有機 EL 素子 $OLED$ に供給されるデータ電流は一定電流である。このため、本実施形態においては、所望の階調表示を行うために、有機 EL 素子 $OLED$ が発光する時間の長さが調整される。例えば、上記一定電流を白色表示に相当する電流とし、階調が高いほど発光時間を長くし、階調が低いほど発光時間を短くする。これを実現するために、例えば、図21に示すように、階調が高いほどモニタ線 M が電圧測定部38に接続されている期間 T_{c1} を長くし、階調が低いほどモニタ線 M が電流測定

部 37 に接続されている期間（もしくは、モニタ線 M がハイインピーダンスの状態とされる期間） T_{c2} を長くする。その際、ゲインメモリ 52 に格納されているゲイン値と T F T 特性検出期間 T_a に求められたゲイン値との差分から求められる劣化補正係数に基づいて、上記期間 T_{c1} 、 T_{c2} の長さが調整される。以上のように、1 フレーム期間での発光電流の積分値が所望の階調に相当する値となるよう、有機 E L 素子 O L E D が発光する時間の長さが調整される。換言すれば、目標輝度に応じて、一定電流を有機 E L 素子 O L E D に与える時間の長さが調整される。なお、1 フレーム期間での発光電流の積分値が所望の階調に相当する値になるのであれば、発光期間 T_c 中に電流値を変化させて、複数の動作点での特性（電流－電圧特性）を測定するようにしても良い。また、有機 E L 素子 O L E D が発光する時間の長さを一定にして、階調に応じて電流値を変化させるようにしても良い。この場合、ゲインメモリ 52 に格納されているゲイン値と T F T 特性検出期間 T_a に求められたゲイン値との差分から求められる劣化補正係数に基づいて、モニタ線 M に供給する電流の大きさを求めると良い。なお、ゲインメモリ 52 には T F T 特性および O L E D 特性の双方を考慮したゲイン値が格納されているので、ゲインメモリ 52 に格納されているゲイン値と T F T 特性検出期間 T_a に求められたゲイン値との差分は O L E D 特性を表す値となる。

[0100] また、本実施形態においては、図 22 に示すように、非モニタ行よりもモニタ行の方が選択期間の長さが長い。従って、モニタ行と非モニタ行とで発光期間の長さが異なっている。そこで、1 フレーム期間での発光電流の積分値が所望の階調に相当する値となるよう、データ電流の調整が行われる。

[0101] なお、目標とする階調が黒色表示に相当する階調あるいはそれに近い階調のときには O L E D 特性の検出を行わないようにすることが好ましい。従って、本実施形態においては、 n 行 $\times$ m 列の画素マトリクスのうち黒色またはほぼ黒色の表示が行われる画素（低階調表示が行われる画素）については O L E D 特性の検出が行われないようにする。これにより、不必要な発光を防止することができる。有機 E L 素子 O L E D は非発光であれば劣化しないの

で、特性を検出する必要がない。

[0102] <1. 3. 4 制御アルゴリズム>

次に、本実施形態における制御アルゴリズムについて説明する。図23は、制御アルゴリズムを説明するためのフローチャートである。図24は、各制御の説明をするための図である。コントロール回路20は、この制御アルゴリズムに基づいて、ソースドライバ30およびゲートドライバ40の動作を制御する。まず、図23を参照しつつ、処理対象のデータ（行、列、および階調を示すデータ）（以下、「対象データ」という。）に対する制御方法の決定手順について説明する。

[0103] まず、ステップS210で、対象データがモニタ行のデータであるか否かが判断される。対象データがモニタ行のデータでなければ、対象データに対する制御方法は“制御A1”となる。対象データがモニタ行のデータであれば、更にステップS220での判断が行われる。ステップS220では、ノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であったか否かが判断される。ノイズの大きさが基準値以上であれば、対象データに対する制御方法は“制御A2”となる。ノイズの大きさが基準値未満であれば、更にステップS230での判断が行われる。ステップS230では、対象データがモニタ列のデータであるか否かが判断される。対象データがモニタ列のデータでなければ、対象データに対する制御方法は“制御B”となる。対象データがモニタ列のデータであれば、更にステップS240での判断が行われる。ステップS240では、対象データが低階調データ（黒色の表示が行われる階調データまたはほぼ黒色の表示が行われる階調データ）であるか否かが判断される。対象データが低階調データでなければ、対象データに対する制御方法は“制御C”となる。対象データが低階調データであれば、対象データに対する制御方法は“制御D”となる。以下、図24を参照しつつ、“制御A1”、“制御A2”、“制御B”、“制御C”、および“制御D”について説明する。

[0104] <1. 3. 4. 1 “制御A1”>

“制御 A 1” は、非モニタ行のデータに対する制御方法である。特性検出を行う必要がないので、走査線 G 1 (i) については通常の 1 水平走査期間だけアクティブな状態（ハイレベルの状態）とされ、モニタ制御線 G 2 (i) については前状態が維持される。また、通常通りの表示が行われれば良いので、データ線 S (j) には通常の階調データに対応するデータ電圧が印加される。ノイズ測定後のモニタラインスイッチ 3 3 1 の状態については前状態が維持される。特性検出は行われないので、補正データの更新は行われ

[0105] < 1. 3. 4. 2 “制御 A 2” >

“制御 A 2” は、モニタ行のデータのうちノイズ測定期間 T_n に基準値以上のノイズが検出されたモニタ列のデータに対する制御方法である。対象データはモニタ行のデータであるので、走査線 G 1 (i) については、通常の 1 水平走査期間と T F T 特性検出期間 T_a との合計の期間、アクティブな状態とされる。モニタ制御線 G 2 (i) については前状態が維持される。また、通常通りの表示が行われれば良いので、データ線 S (j) には通常の階調データに対応するデータ電圧が印加される。ノイズ測定後のモニタラインスイッチ 3 3 1 の状態については前状態が維持される。特性検出は行われ

[0106] < 1. 3. 4. 3 “制御 B” >

“制御 B” は、モニタ行のデータのうちの非モニタ列のデータに対する制御方法である。対象データはモニタ行のデータであるので、走査線 G 1 (i) については、通常の 1 水平走査期間と T F T 特性検出期間 T_a との合計の期間、アクティブな状態とされる。また、モニタ行に対応するモニタ制御線 G 2 (i) が、T F T 特性検出期間 T_a および発光期間 T_c にアクティブな状態とされる。しかしながら、対象データは非モニタ列のデータであって、特性検出を行う必要がないので、ノイズ測定後のモニタラインスイッチ 3 3 1 の状態はオフ状態とされる（モニタ線 M (j) がハイインピーダンスにされた状態とされる）。データ線 S (j) には通常の階調データに補正係数 k

(k は 1 近傍の値) を乗じたデータに対応するデータ電圧が印加される。補正係数 k が設けられている理由は、トランジスタ $T3$ がオン状態となっているためモニタ線 $M(j)$ の配線容量によっては本来よりもデータ電圧を大きくする必要があるからである。特性検出は行われないので、補正データの更新は行われない。

[0107] <1. 3. 4. 4 “制御C”>

“制御C”は、特性検出が行われるべきデータのうちの低階調データ以外のデータに対する制御方法である。対象データは特性検出が行われるべきデータであるので、走査線 $G1(i)$ については、通常の1水平走査期間と TFT 特性検出期間 Ta との合計の期間、アクティブな状態とされる。また、モニタ行に対応するモニタ制御線 $G2(i)$ が、 TFT 特性検出期間 Ta および発光期間 Tc にアクティブな状態とされる。データ線 $S(j)$ には、トランジスタ $T2$ をオフ状態にするために黒書込期間 Tb に黒色表示に相当する電圧が印加される。特性検出を行う必要があるので、ノイズ測定後のモニタラインスイッチ 331 の状態はオン状態とされる(モニタ線 $M(j)$ が電流測定部 37 または電圧測定部 38 に接続された状態とされる)。モニタ線 $M(j)$ には、 TFT 特性を検出するためにローレベル電源電圧 $ELVSS$ が供給された後、有機 EL 素子 $OLED$ を発光させつつ $OLED$ 特性を検出するために階調信号が供給される。 TFT 特性および $OLED$ 特性の検出が行われるので、補正データの更新は行われる。

[0108] <1. 3. 4. 5 “制御D”>

“制御D”は、特性検出が行われるべきデータのうちの低階調データに対する制御方法である。対象データは特性検出が行われるべきデータであるので、走査線 $G1(i)$ については、通常の1水平走査期間と TFT 特性検出期間 Ta との合計の期間、アクティブな状態とされる。また、モニタ行に対応するモニタ制御線 $G2(i)$ が、 TFT 特性検出期間 Ta および発光期間 Tc にアクティブな状態とされる。データ線 $S(j)$ には、トランジスタ $T2$ をオフ状態にするために黒書込期間 Tb に黒色表示に相当する電圧が印加

される。特性検出を行う必要があるので、ノイズ測定後のモニタラインスイッチ331の状態はオン状態とされる（モニタ線M(j)が電流測定部37または電圧測定部38に接続された状態とされる）。モニタ線M(j)には、TF特性を検出するためにローレベル電源電圧ELVSSが供給される。なお、低階調データについては、不必要な発光を防止するため、有機EL素子OLEDを発光させるための階調信号のモニタ線M(j)への供給は行われない。TF特性の検出が行われるので、補正データの更新は行われる。但し、更新されるデータは、TF特性に関するデータのみである。

[0109] <1. 3. 5 オフセットメモリおよびゲインメモリの更新>

次に、オフセットメモリ51に格納されているオフセット値およびゲインメモリ52に格納されているゲイン値がどのように更新されるかについて説明する。なお、ノイズ測定期間 T_n に検出されたノイズが基準値未満であって特性検出動作が行われた画素のデータについてのみ、オフセット値およびゲイン値の更新が行われる。図25は、オフセットメモリ51およびゲインメモリ52の更新の手順を説明するためのフローチャートである。なお、ここでは1つの画素に対応するオフセット値およびゲイン値に着目する。

[0110] まず、TF特性検出期間 T_a の前半に、第1参照電圧 V_{ref1} に基づくTF特性の検出が行われる（ステップS310）。このステップS310によって、映像信号を補正するためのオフセット値が求められる。ステップS310で求められたオフセット値は、オフセット値用バッファに格納される（ステップS320）。TF特性検出期間 T_a の後半には、第2参照電圧 V_{ref2} に基づくTF特性の検出が行われる（ステップS330）。このステップS330によって、映像信号を補正するためのゲイン値が求められる。ステップS330で求められたゲイン値は、ゲイン値用バッファに格納される（ステップS340）。

[0111] その後、発光期間 T_c に、OLED特性の検出が行われる（ステップS350）。このステップS350によって、映像信号を補正するためのオフセット値および劣化補正係数が求められる。そして、オフセット値用バッファ

に格納されているオフセット値とステップS 3 5 0で求められたオフセット値との和が、新たなオフセット値としてオフセットメモリ5 1に格納される（ステップS 3 6 0）。また、ゲイン値用バッファに格納されているゲイン値とステップS 3 5 0で求められた劣化補正係数との積が、新たなゲイン値としてゲインメモリ5 2に格納される（ステップS 3 7 0）。

[0112] 以上のようにして、1つの画素に対応するオフセット値およびゲイン値の更新が行われる。本実施形態においては、各フレームに1つの行についてのT F T特性およびO L E D特性の検出が行われるので、基準値以上のノイズが全ての列で検出されなければ、1フレームにつきオフセットメモリ5 1内のm個のオフセット値およびゲインメモリ5 2内のm個のゲイン値の更新が行われる。

[0113] ところで、上述したように、発光期間T_cには有機E L素子O L E Dの発光電圧の測定が行われる。その測定結果としての検出電圧が大きいほど、有機E L素子O L E Dの劣化の程度は大きい。従って、検出電圧が大きいほど、オフセット値が大きくなりゲイン値が大きくなるようにオフセットメモリ5 1およびゲインメモリ5 2の更新が行われる。

[0114] <1. 3. 6 映像信号の補正>

本実施形態においては、駆動トランジスタの劣化および有機E L素子O L E Dの劣化を補償するために、オフセットメモリ5 1およびゲインメモリ5 2に格納されている補正データを用いて、外部から送られる映像信号の補正が行われる。以下、映像信号のこの補正について説明する。

[0115] 外部から送られる映像信号の補正は、コントロール回路2 0内の映像信号補正部で行われる。図2 6は、映像信号補正部の構成を示す図である。映像信号補正部は、L U T 2 1 1，乗算部2 1 2，および加算部2 1 3を備えている。このような構成において、各画素に対応する映像信号の値は次のように補正される。

[0116] まず、L U T 2 1 1を用いて、外部から送られる映像信号にガンマ補正が施される。すなわち、映像信号が示す階調Pがガンマ補正によって制御電圧

V_c に変換される。乗算部212は、制御電圧 V_c とゲインメモリ52から読み出されたゲイン値 B とを受け取り、それらを乗じて得られる値“ $V_c \cdot B$ ”を出力する。加算部213は、乗算部212から出力された値“ $V_c \cdot B$ ”とオフセットメモリ51から読み出されたオフセット値 V_t とを受け取り、それらを加算することによって得られる値“ $V_c \cdot B + V_t$ ”を出力する。以上のようにして得られた値“ $V_c \cdot B + V_t$ ”がデータ信号 DA としてコントロール回路20からソースドライバ30に送られる。

[0117] <1.4 効果>

本実施形態によれば、各フレームにおいて、モニタ線 M に生じるノイズの測定が行われ、各モニタ列について、ノイズの大きさが基準値未満であれば TFE 特性および $OLED$ 特性の検出が行われる。そして、 TFE 特性の検出結果および $OLED$ 特性の検出結果の双方を考慮して求められた補正データ（オフセット値およびゲイン値）を用いて、外部から送られる映像信号が補正される。このようにして補正された映像信号（上記データ信号 DA ）に基づくデータ電圧がデータ線 S に印加されるので、各画素回路11内の有機 EL 素子 $OLED$ を発光させる際に、駆動トランジスタの劣化および有機 EL 素子 $OLED$ の劣化が補償されるような大きさの駆動電流が有機 EL 素子 $OLED$ に供給される（図27参照）。ここで、ノイズの大きさが基準値以上であれば、 TFE 特性および $OLED$ 特性の検出は行われず、補正データの更新は行われない。すなわち、検出電流に関して本来の電流値と測定値との間に無視することのできない程度の誤差が生じているような時には、補正データは更新されない。従って、補正データの値が不適切な値となることによる補償精度の低下が防止される。以上のように、本実施形態によれば、回路素子の劣化を補償するために外部補償技術が採用されている有機 EL 表示装置において、ノイズに起因する補償精度の低下を防止することが可能となる。

[0118] また、本実施形態においては、画素回路11内のトランジスタ $T1 \sim T3$ に酸化物 TFE （具体的には $In-Ga-Zn-O$ 系半導体層を有する TFE

T) が採用されているので、十分なS/N比を確保できるという効果が得られる。これについて以下に説明する。なお、In-Ga-Zn-O系半導体層を有するTFTのことをここでは「In-Ga-Zn-O-TFT」という。In-Ga-Zn-O-TFTとLTPS (Low Temperature Poly silicon) -TFTとを比較すると、LTPS-TFTよりもIn-Ga-Zn-O-TFTの方がオフ電流が極めて小さい。例えば、画素回路11内のトランジスタT3にLTPS-TFTが採用されている場合には、オフ電流は最大1 pA程度となる。これに対して、画素回路11内のトランジスタT3にIn-Ga-Zn-O-TFTが採用されている場合には、オフ電流は最大10 fA程度となる。従って、例えば1000行分のオフ電流は、LTPS-TFTが採用されている場合には最大1 nA程度となり、In-Ga-Zn-O-TFTが採用されている場合には最大10 pA程度となる。検出電流については、いずれが採用されている場合にも10～100 nA程度となる。ところで、モニタ線Mは、モニタ行の画素回路11だけでなく非モニタ行の画素回路11とも接続されている。従って、モニタ線MのS/N比は、非モニタ行のトランジスタT3の漏れ電流の合計に依存する。具体的には、モニタ線MのS/N比は「検出電流／（漏れ電流×非モニタ行の行数）」で表される。以上のことから、例えば、“Landscape FHD”の表示部10を有する有機EL表示装置においては、LTPS-TFTが採用されている場合にはS/N比は10程度となるのに対し、In-Ga-Zn-O-TFTが採用されている場合にはS/N比は1000程度となる。このように、本実施形態においては、電流の検出を行う際に十分なS/N比を確保することができる。

[0119] <1.5 変形例>

以下、上記第1の実施形態の変形例について説明する。なお、以下においては、第1の実施形態と異なる点についてのみ詳しく説明し、第1の実施形態と同様の点については説明を省略する。

[0120] <1.5.1 第1の変形例>

上記第 1 の実施形態においては、モニタ列に関し、ノイズ測定期間 T_n に基準値以上のノイズが検出された場合には T F T 特性および O L E D 特性の検出が行われなかった。しかしながら、本発明はこれに限定されず、ノイズ測定期間 T_n に検出されたノイズの大きさに関わらず T F T 特性および O L E D 特性の検出を行い、ノイズ測定期間 T_n に基準値以上のノイズが検出された場合には補正データの更新を行わないようにしても良い（本変形例の構成）。

[0121] 図 28 は、本変形例においてモニタ行のうちのモニタ列に着目したときの駆動方法の概略を説明するためのフローチャートである。フレーム期間の最初に、モニタ線 M に生じたノイズの測定が行われる（ステップ S 4 1 0）。次に、T F T 特性の検出が行われる（ステップ S 4 2 0）。次に、O L E D 特性の検出が行われる（ステップ S 4 3 0）。その後、ステップ S 4 1 0 で測定されたノイズの大きさが基準値未満であるか否かが判断される（ステップ S 4 4 0）。その結果、ノイズの大きさが基準値未満であれば、処理はステップ S 4 5 0 に進み、ノイズの大きさが基準値以上であれば、処理はステップ S 4 6 0 に進む。すなわち、ノイズの大きさが基準値未満であれば、ステップ S 4 5 0 の処理が行われた後でステップ S 4 6 0 の処理が行われ、ノイズの大きさが基準値以上であれば、ステップ S 4 5 0 の処理が行われることなくステップ S 4 6 0 の処理が行われる。ステップ S 4 5 0 では、ステップ S 4 2 0 での検出結果およびステップ S 4 3 0 での検出結果を用いて、オフセットメモリ 5 1 およびゲインメモリ 5 2 の更新が行われる。ステップ S 4 6 0 では、オフセットメモリ 5 1 およびゲインメモリ 5 2 に格納されている補正データを用いて、外部から送られる映像信号の補正が行われる。

[0122] なお、本変形例においては、ステップ S 4 1 0 によってノイズ測定ステップが実現され、ステップ S 4 2 0 およびステップ S 4 3 0 によって特性検出ステップが実現され、ステップ S 4 5 0 によって補正データ更新ステップが実現され、ステップ S 4 6 0 によって映像信号補正ステップが実現されている。また、ステップ S 4 2 0 によって第 1 の特性検出ステップが実現され、

ステップS 4 3 0によって第2の特性検出ステップが実現されている。

[0123] 図29は、本変形例において或るフレーム（ここでは「対象フレーム」という。）のノイズ測定期間 T_n に基準値以上のノイズが検出されたときの動作について説明するための図である。本変形例においては、モニタ列に関し、図29に示すように、対象フレームのノイズ測定期間 T_n に基準値以上のノイズが検出されると、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われない。

[0124] 本変形例によれば、ノイズ測定期間 T_n に各モニタ線 M に生じたノイズの大きさに関わらず全てのモニタ列で TF 特性および OLE 特性の検出が行われるようにすれば良いので、画素回路11の動作の制御が容易となる。また、特性検出動作が行われる前にノイズの大きさを判断するための期間を設ける必要がないので、特性検出のための期間が短くなることが防止される。

[0125] なお、上記第1の実施形態および本変形例より、モニタ列の制御に関し、本発明は次の特徴を有していることが把握される。ノイズ測定期間 T_n に基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直後における特性検出が行われない、または、当該ノイズが検出された時点の近傍の時点に行われた特性検出に基づく補正データ更新処理が行われない。

[0126] <1. 5. 2 第2の変形例>

フレームが替わる毎に必ずモニタ行も替える構成にした場合、行により TF 特性および OLE 特性の検出回数に差が生じ得る。そこで、本変形例においては、或るフレーム（ここでは「対象フレーム」という。）のノイズ測定期間 T_n に基準値以上のノイズが検出された場合、対象フレームの次のフレームにおけるモニタ行と対象フレームにおけるモニタ行とが同じ行とされる。また、本変形例においては、対象フレームのノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であって、対象フレームの次のフレームのノイズ測定期間 T_n に検出されたノイズの大きさが基準値以上であった場合、対象フレームの特性検出の結果に基づく補正データ更新処理は行われ

ず、対象フレームの2フレーム後のフレームにおけるモニタ行と対象フレームにおけるモニタ行とが同じ行とされる。なお、以上のような制御を列毎に行うことはできないので、本変形例においては、少なくとも1つのモニタ線Mでノイズの大きさが基準値以上であった場合に「ノイズの大きさは基準値以上である」と判断されるものと仮定する。

[0127] 図30～図32は、本変形例におけるモニタ行の推移を説明するための図である。なお、図30～図32では、表示部10における垂直走査の時間的推移を符号75の矢印で表している。また、時点 t_{76} から始まるフレームが1フレーム目であって1フレーム目のモニタ行は1行目であると仮定する。

[0128] 1フレーム目のノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であれば、図30に示すように、1フレーム目に1行目についての特性検出動作が行われた後、2フレーム目には2行目がモニタ行とされる。1フレーム目のノイズ測定期間 T_n に検出されたノイズの大きさが基準値以上あれば、図31に示すように、2フレーム目には再度1行目がモニタ行とされる。1フレーム目のノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であって、かつ、2フレーム目のノイズ測定期間 T_n に検出されたノイズの大きさが基準値以上であれば、図32に示すように、3フレーム目には再度1行目がモニタ行とされる。このとき、1フレーム目における特性検出の結果に基づく補正データ更新処理は行われない。

[0129] 以上より、Z行目（Zは1以上n以下の整数）についての特性検出が行われたフレームのことを対象フレームと定義すると、本変形例においては次のような動作が行われる。対象フレームにおいてノイズ測定期間 T_n に基準値以上のノイズが検出された場合には、対象フレームにおける特性検出の結果に基づく補正データ更新処理は行われず、対象フレームの次のフレームにおいてもZ行目についての特性検出が行われる。また、対象フレームにおいてノイズ測定期間 T_n に基準値以上のノイズが検出されず、かつ、対象フレームの次のフレームにおいてノイズ測定期間 T_n に基準値以上のノイズが検出

された場合には、対象フレームにおける特性検出の結果に基づく補正データ更新処理および対象フレームの次のフレームにおける特性検出の結果に基づく補正データ更新処理は行われず、対象フレームの2フレーム後のフレームにおいてもZ行目についての特性検出が行われる。

[0130] 本変形例によれば、行によってTFT特性およびOLED特性の検出回数が異なることが防止される。このため、駆動トランジスタの劣化および有機EL素子OLEDの劣化に対する補償を画面全体で一様に行うことが可能となり、輝度のばらつきの発生が効果的に防止される。

[0131] <1. 5. 3 第3の変形例>

上記第1の実施形態においては、或るフレーム（ここでは「対象フレーム」という。）のノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であれば、対象フレームの次のフレームのノイズ測定期間 T_n に検出されるノイズの大きさに関わらず、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われていた。しかしながら、本発明はこれに限定されず、対象フレームおよび対象フレームの次のフレームの双方でノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であった場合にのみ対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われるようにしても良い（本変形例の構成）。

[0132] 図33は、本変形例において、或るフレーム（ここでは「対象フレーム」という。）における特性検出の結果に基づく補正データ更新処理が行われる条件について説明するための図である。本変形例においては、モニタ列に関し、図33に示すように、対象フレームのノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であって、かつ、対象フレームの次のフレームのノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であれば、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われる。換言すれば、Z行目（Zは1以上n以下の整数）についての特性検出の結果に基づく補正データ更新処理は、Z行目についての特性検出期間の直前のノイズ測定期間 T_n およびZ行目についての特性検出期間の直後のノイズ

測定期間 T_n の双方で基準値以上のノイズが検出されなかったときのみ行われる。

[0133] 図34は、本変形例において基準値以上のノイズが検出されたときの動作について説明するための図である。本変形例においては、モニタ列に関し、図34に示すように、対象フレームのノイズ測定期間 T_n に基準値以上のノイズが検出されると、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われただけでなく、対象フレームの前のフレームにおける特性検出の結果に基づく補正データ更新処理も行われない。

[0134] 図35は、本変形例における動作の概略を説明するためのフローチャートである。対象フレームにおける特性検出が行われた（ステップS510）後、対象フレームの次のフレームにおいてノイズ測定が行われる（ステップS520）。なお、ここでは、対象フレームのノイズ測定期間 T_n に検出されたノイズの大きさは基準値未満であると仮定する。次に、ステップS520で測定されたノイズの大きさが基準値未満であるか否かが判断される（ステップS530）。その結果、ノイズの大きさが基準値未満であれば、ステップS540の処理が行われ、ノイズの大きさが基準値以上であれば、ステップS540の処理は行われない。ステップS540では、ステップS510での特性検出（対象フレームにおける特性検出）の結果を用いて、オフセットメモリ51およびゲインメモリ52の更新が行われる。

[0135] ところで、本変形例においては、2フレーム続けてノイズの大きさが基準値未満でなければ、補正データ更新処理は行われない。これを実現するために、任意のフレームにおける特性検出の結果は、次のフレームでノイズ測定が行われて補正データ更新処理が行われるまでの期間、バッファに格納される。

[0136] 本変形例によれば、特性検出期間の前後の双方の期間においてノイズの大きさが基準値未満であった場合にのみ、補正データ更新処理が行われる。このように特性検出期間の前後の期間におけるノイズの状態を考慮して特性検出の結果に基づく補正データ更新処理が行われるので、補正データの値が不

適切な値となることによる補償精度の低下がより効果的に防止される。

[0137] <1. 5. 4 第4の変形例>

上記第1の実施形態では、フレーム期間において特性検出期間よりも前にノイズ測定期間 T_n が設けられていたが、本発明はこれに限定されない。図36に示すように、フレーム期間において特性検出期間の前後にノイズ測定期間 T_n が設けられていても良い。この例の場合、モニタ列に関し、フレーム期間の前半のノイズ測定期間 T_n およびフレーム期間の後半のノイズ測定期間 T_n の双方でノイズが基準値未満であった場合にのみ、該当するフレームにおける特性検出の結果に基づく補正データ更新処理が行われるようにすれば良い。

[0138] <1. 5. 5 第5の変形例>

上記第1の実施形態では、フレーム期間において特性検出期間よりも前にノイズ測定期間 T_n が設けられていたが、本発明はこれに限定されない。図37に示すように、フレーム期間において特性検出期間よりも後にノイズ測定期間 T_n が設けられていても良い。この例の場合、モニタ列に関し、図38に示すように、或るフレーム（ここでは「対象フレーム」という。）のノイズ測定期間 T_n に基準値以上のノイズが検出されると、対象フレームにおける特性検出の結果に基づく補正データ更新処理および対象フレームの次のフレームにおける特性検出の結果に基づく補正データ更新処理が行われなようにすれば良い。また、モニタ列に関し、図39に示すように、対象フレームの前のフレームのノイズ測定期間 T_n および対象フレームのノイズ測定期間 T_n の双方でノイズが基準値未満であった場合にのみ、対象フレームにおける特性検出の結果に基づく補正データ更新処理が行われるようにすれば良い。

[0139] <1. 5. 6 第6の変形例>

上記第1の実施形態においては、全てのフレームでノイズの測定が行われていた。しかしながら、本発明はこれに限定されず、複数フレーム毎にノイズの測定が行われるようにしても良い（本変形例の構成）。例えば、図40

に示すように、3フレームにつき1回だけノイズの測定が行われるようにしても良い。

[0140] 本変形例においては、或るフレーム（ここでは「対象フレーム」という。）のノイズ測定期間 T_n に基準値以上のノイズが検出された場合、対象フレームの前にノイズの測定が行われてから対象フレームの後でノイズの測定が行われるまでの期間に行われた特性検出の結果に基づく補正データ更新処理を行わないようにすれば良い。

[0141] 本変形例によれば、ノイズを測定する頻度を低減しつつ、上記第1の実施形態と同様の効果が得られる。

[0142] <1. 5. 7 第7の変形例>

上記第1の実施形態においては、1つの列につき1つのモニタ回路322が設けられていることを前提に説明していた。しかしながら、本発明はこれに限定されず、1つのモニタ回路322を複数の列で共有化する構成（本変形例の構成）を採用することもできる。

[0143] 本変形例においては、上記第1の実施形態と同様、モニタ線Mは、電流測定部37に接続された状態または電圧測定部38に接続された状態またはハイインピーダンスの状態のいずれかとされる。また、本変形例においては、モニタ線Mの一端部近傍は図41に示す構成となっている。すなわち、K本のモニタ線M毎に1つのモニタ回路322が設けられている。

[0144] 以上のような構成において、各フレームにおいて、上記K本のモニタ線Mに対応するK個の列のうちの1つの列のみが上述したモニタ列とされる。特性検出動作が行われる際、モニタ列のモニタ線Mのみが電流測定部37に接続された状態または電圧測定部38に接続された状態とされ、非モニタ列のモニタ線Mはハイインピーダンスの状態とされる。また、特性検出動作が行われる際、非モニタ列では、データ線Sには参照電圧 V_{ref} ではなくデータ電圧（目標輝度に対応する電圧）が印加される。発光期間 T_c 中、モニタ行ではトランジスタT3はオン状態になっているが、非モニタ列のモニタ線Mはハイインピーダンスの状態で維持される。このため、非モニタ列では、

モニタ線Mには電流が流れず、有機EL素子OLEDに電流が流れ、通常動作と同様に有機EL素子OLEDが発光する。モニタ行のうちのモニタ列では、基準値以上のノイズが検出されない限り、上述した特性検出動作が行われる。

[0145] 例えば、“Landscape FHD”の表示部10を有し駆動周波数が60Hzである有機EL表示装置では、1列分のモニタ（TFT特性およびOLED特性の検出）に要する時間は18秒（ $=1080/60$ ）となる。ここで、各画素に対応するオフセット値およびゲイン値が仮に30分（1800秒）毎に更新されるようにするには、100本のモニタ線M毎に1つのモニタ回路322を設ける構成にすれば良い。

[0146] 以上より、本変形例によれば、回路素子の劣化を補償するために外部補償技術が採用されている有機EL表示装置において、回路面積の増大を抑制しつつノイズに起因する補償精度の低下を防止することが可能となる。

[0147] <1.5.8 第8の変形例>

上記第1の実施形態においては、有機EL素子OLEDに一定の電流が与えられた状態で有機EL素子OLEDの陽極の電圧を測定することによってOLED特性の検出が行われていた。しかしながら、本発明はこれに限定されず、有機EL素子OLEDに一定の電圧が与えられた状態で有機EL素子OLEDに流れる電流を測定することによってOLED特性の検出が行われる構成（本変形例の構成）であっても良い。

[0148] 本変形例においては、TFT特性の検出もOLED特性の検出も電流を測定することによって行われる。このため、図42に示すように、電圧を測定するための構成要素はモニタ回路323内に設けられていない。本変形例においては、モニタ線M(j)は、切替制御信号SWに基づき、電流測定部39に接続された状態またはハイインピーダンスの状態のいずれかとされる。

[0149] 図43は、本変形例における電流測定部39の詳細な構成を示す図である。この電流測定部39には、オペアンプ391とコンデンサ392と第1のスイッチ393と第2のスイッチ394とオフセット・増幅率調整部395

とA/Dコンバータ396とが含まれている。オペアンプ391については、非反転入力端子は第2のスイッチ394に接続され、反転入力端子はモニタ線Mに接続されている。コンデンサ392および第1のスイッチ393は、オペアンプ391の出力端子とモニタ線Mとの間に設けられている。オフセット・増幅率調整部395は、オペアンプ391の出力端子とA/Dコンバータ396との間に設けられている。第2のスイッチ394は、オペアンプ391の非反転入力端子の電位をローレベル電源線ELVSSの電位とOLED特性検出用の電位 V_{e1} との間で切り替えるためのスイッチとして機能する。以上のように、この電流測定部39は積分回路で構成されている。なお、OLED特性検出用の電位 V_{e1} は、“オフセットメモリ51に格納されているオフセット値とTF特性検出期間 T_a に求められたオフセット値との差分”と“ゲインメモリ52に格納されているゲイン値とTF特性検出期間 T_a に求められたゲイン値とから計算される、発光電圧相当分の電圧”との和に相当する電位である。

[0150] 以上のような構成において、ノイズの検出またはTF特性の検出のために電流の測定が行われる際には、第2制御クロック信号 S_{ck2} によってオペアンプ391の非反転入力端子の電位がローレベル電源線ELVSSの電位にされた状態で、上記第1の実施形態と同様の動作が行われる。OLED特性を検出するために電流の測定が行われる際には、まず、第2制御クロック信号 S_{ck2} によってオペアンプ391の非反転入力端子の電位がOLED特性検出用の電位 V_{e1} にされるとともに、第1制御クロック信号 S_{ck1} によって第1のスイッチ393がオン状態にされる。これにより、オペアンプ391の出力端子ー反転入力端子間が短絡状態となり、モニタ線Mの電位がOLED特性検出用の電位 V_{e1} と等しくなる。そして、第1制御クロック信号 S_{ck1} によって第1のスイッチ393がオフ状態にされる。これにより、コンデンサ392の存在に起因して、モニタ線Mに流れる電流（有機EL素子OLEDに供給されるソース電流）の大きさに応じてオペアンプ391の出力端子の電位が変化する。その電位の変化が、A/Dコ

ンバータ 396 から出力されるデジタル信号に反映される。そして、そのデジタル信号がモニタデータ MO としてモニタ回路 323 から出力される。なお、オフセット・増幅率調整部 395 は、TF T 特性検出の際と OLED 特性検出の際とで A/D コンバータ 396 への入力レベルを同じにする機能を有している。

[0151] 図 44 は、本変形例において、モニタ行のうちのモニタ列に含まれる画素回路 11 (i 行 j 列の画素回路 11 とする) の動作を説明するためのタイミングチャートである。但し、ノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であると仮定する。本変形例においては、上記第 1 の実施形態 (図 15 参照) とは異なり、発光期間 T_c のうちの OLED 特性を検出するための期間には、一定電圧 $V(i, j)$ がモニタ線 M(j) に与えられる。

[0152] 本変形例においては、以上のようにして、有機 EL 素子 OLED に一定の電圧が与えられた状態で有機 EL 素子 OLED に流れる電流を測定することによって OLED 特性の検出が行われる。これにより、測定時間の短縮が可能となる。

[0153] なお、有機 EL 素子 OLED に与える一定の電圧の大きさについては、ゲインメモリ 52 に格納されているゲイン値と TF T 特性検出期間 T_a に求められたゲイン値との差分から求められる劣化補正係数に基づいて求めると良い。また、OLED 特性の検出の際には、目標輝度に応じて、一定電圧を有機 EL 素子 OLED に与える時間の長さが調整されることが好ましい。また、1 フレーム期間での発光電流の積分値が所望の階調に相当する値になるのであれば、発光期間 T_c 中に電圧値を変化させて、複数の動作点での特性 (電流-電圧特性) を測定するようにしても良い。

[0154] <2. 第 2 の実施形態>

<2. 1 構成>

図 45 は、本発明の第 2 の実施形態に係るアクティブマトリクス型の有機 EL 表示装置 2 の全体構成を示すブロック図である。図 45 に示すように、

本実施形態に係る有機EL表示装置2には、上記第1の実施形態における構成要素に加えて、タッチパネル80が設けられている。

[0155] ところで、タッチパネルは比較的ノイズを生じやすい。このため、タッチパネルを搭載した有機EL表示装置においては、タッチパネルを垂直帰線期間にクロック動作させることが多い。そこで、本実施形態においても、タッチパネル80は垂直帰線期間にクロック動作するものと仮定する。

[0156] ＜2. 2 駆動方法＞

タッチパネルを搭載した有機EL表示装置においては、仮に特性検出期間の前後のノイズ測定期間 T_n に基準値以上のノイズが検出されなかったとしても、当該特性検出期間に例えばTF特性を求めるための電流がタッチパネルのクロック動作に起因して正しく検出されないことがあり得る。そこで、本実施形態においては、垂直帰線期間（タッチパネル80によるクロック動作が行われる期間）を通じて特性検出動作が行われないう、制御部（コントロール回路20）が画素回路駆動部（ソースドライバ30およびゲートドライバ40）の動作を制御する。

[0157] 図46は、本実施形態において、モニタ行のうちのモニタ列に含まれる画素回路11（ i 行 j 列の画素回路11とする）の動作を説明するためのタイミングチャートである。但し、ノイズ測定期間 T_n に検出されたノイズの大きさが基準値未満であると仮定する。なお、図46では、垂直帰線期間を符号 T_f で表している。本実施形態においては、垂直帰線期間 T_f 中、特性検出動作が停止する。すなわち、垂直帰線期間 T_f 中、モニタ線Mに流れる電流の大きさを測定する処理が停止される。なお、垂直帰線期間 T_f の前後に電流の測定を繰り返し行い、測定結果の平均化処理を行うことによって、所望の電流の大きさを求めるようにすれば良い。

[0158] ＜2. 3 効果＞

本実施形態によれば、回路素子の劣化を補償するために外部補償技術が採用されている有機EL表示装置において、タッチパネルが搭載されていても、ノイズに起因する補償精度の低下を防止することが可能となる。

[0159] < 3. 第 3 の実施形態 >

< 3. 1 構成 >

図 4 7 は、本発明の第 3 の実施形態に係るアクティブマトリクス型の有機 EL 表示装置 3 の全体構成を示すブロック図である。本実施形態においては、ノイズを検出するためのノイズモニタ回路 8 5 が有機 EL パネルの外部に設けられている。このような構成において、TFT 特性を求めるための電流の測定および OLED 特性を求めるための電圧の測定はモニタ回路 3 2 2 で行われ、ノイズの測定はノイズモニタ回路 8 5 で行われる。このようにノイズの測定は有機 EL パネルの外部で行われるため、列毎にノイズの大きさの判断が行われるのではない。なお、本実施形態においては、ノイズモニタ回路 8 5 によってノイズ測定部が実現されている。すなわち、ノイズ測定部は、特性検出部（モニタ回路 3 2 2）とは別に、有機 EL パネルの外部に設けられている。

[0160] < 3. 2 制御アルゴリズム >

次に、本実施形態における制御アルゴリズムについて説明する。なお、ここでは、特性検出動作が行われる前にノイズモニタ回路 8 5 でノイズの測定が行われるものと仮定する。図 4 8 は、制御アルゴリズムを説明するためのフローチャートである。図 4 9 は、各制御の説明をするための図である。コントロール回路 2 0 は、この制御アルゴリズムに基づいて、ソースドライバ 3 0 およびゲートドライバ 4 0 の動作を制御する。まず、図 4 8 を参照しつつ、処理対象のデータ（行，列，および階調を示すデータ）（以下、「対象データ」という。）に対する制御方法の決定手順について説明する。

[0161] まず、ステップ S 6 1 0 で、ノイズモニタ回路 8 5 で検出されたノイズの大きさが基準値未満であったか否かが判断される。ノイズの大きさが基準値以上であれば、対象データに対する制御方法は“制御 E”となる。ノイズの大きさが基準値未満であれば、更にステップ S 6 2 0 での判断が行われる。ステップ S 6 2 0 では、対象データがモニタ行のデータであるか否かが判断される。対象データがモニタ行のデータでなければ、対象データに対する制

御方法は“制御A 1”となる。対象データがモニタ行のデータであれば、更にステップS 6 3 0での判断が行われる。ステップS 6 3 0では、対象データがモニタ列のデータであるか否かが判断される。対象データがモニタ列のデータでなければ、対象データに対する制御方法は“制御B”となる。対象データがモニタ列のデータであれば、更にステップS 6 4 0での判断が行われる。ステップS 6 4 0では、対象データが低階調データ（黒色の表示が行われる階調データまたはほぼ黒色の表示が行われる階調データ）であるか否かが判断される。対象データが低階調データでなければ、対象データに対する制御方法は“制御C”となる。対象データが低階調データであれば、対象データに対する制御方法は“制御D”となる。

[0162] “制御A 1”，“制御B”，“制御C”，および“制御D”については、上記第1の実施形態と同様であるので、説明を省略する。

[0163] “制御E”は、基準値以上のノイズが検出されたときの各データに対する制御方法である。基準値以上のノイズが検出されていて特性検出を行う必要がないので、走査線G 1（i）については通常の1水平走査期間だけアクティブな状態（ハイレベルの状態）とされる。モニタ制御線G 2（i）については、全ての行で非アクティブな状態（ローレベルの状態）とされる。なお、次フレーム以降に該当の行から特性検出動作が行われるようにするため、全ての行のモニタ制御線G 2（i）を非アクティブにする直前に、アクティブな状態の行が記憶される。また、通常通りの表示が行われれば良いので、データ線S（j）には通常の階調データに対応するデータ電圧が印加される。特性検出を行う必要がないので、モニタラインスイッチ3 3 1の状態はオフ状態とされる。特性検出は行われないので、補正データの更新は行われない。

[0164] <3. 3 効果>

本実施形態によれば、ノイズを測定するための回路（ノイズモニタ回路8 5）がT F T特性の検出やO L E D特性の検出を行うためのモニタ回路3 2 2とは別に設けられているので、フレーム期間中の任意のタイミングでノイ

ズの測定を行うことが可能となる。すなわち、フレーム期間中の任意の期間をノイズ測定期間 T_n とすることができる。例えば、図50において符号 T_{n1} で示す期間、符号 T_{n2} で示す期間、符号 T_{n3} で示す期間、符号 T_{n4} で示す期間、符号 T_{n5} で示す期間など、いずれの期間をノイズ測定期間としても良い。

[0165] <4. その他>

本発明を適用可能な有機EL表示装置は、図7に示した画素回路11を備えるものに限定されるものではない。画素回路は、少なくとも、電流によって制御される電気光学素子（有機EL素子OLED）、トランジスタ $T_1 \sim T_3$ 、およびコンデンサ C_{st} を備えていれば、図7に示した構成以外の構成であっても良い。

[0166] 第1の実施形態に関して第1～第8の変形例を示している。これら第1～第8の変形例は、第2の実施形態および第3の実施形態にも適用することができる。また、第1～第8の変形例については、適宜組み合わせて採用することもできる。例えば、第1の実施形態に対して第1の変形例および第7の変形例を適用しても良い。

[0167] 各実施形態および各変形例では各フレームにおいてTF特性およびOLED特性の双方の検出が行われていたが、本発明はこれに限定されない。各フレームの特性検出期間にTF特性およびOLED特性の少なくとも一方が検出されるのであれば、本発明を適用することができる。

符号の説明

[0168] 1～3…有機EL表示装置

10…表示部

11…画素回路

20…コントロール回路

30…ソースドライバ

31…駆動信号発生回路

32…信号変換回路

3 3 …出力部
3 7, 3 9 …電流測定部
3 8 …電圧測定部
4 0 …ゲートドライバ
5 1 …オフセットメモリ
5 2 …ゲインメモリ
8 0 …タッチパネル
8 5 …ノイズモニタ回路
3 2 1 …階調信号発生回路
3 2 2, 3 2 3 …モニタ回路
3 3 0 …出力回路
T 1 ~ T 3 …トランジスタ
C s t …コンデンサ
G 1 (1) ~ G 1 (n) …走査線
G 2 (1) ~ G 2 (n) …モニタ制御線
S (1) ~ S (m) …データ線
M (1) ~ M (m) …モニタ線
T a …T F T 特性検出期間
T b …黒書込期間
T c …発光期間
T n …ノイズ測定期間

請求の範囲

- [請求項1] 電流によって輝度が制御される電気光学素子および前記電気光学素子に供給すべき電流を制御するための駆動トランジスタをそれぞれが含む $n \times m$ 個（ n および m は 2 以上の整数）の画素回路からなる n 行 $\times m$ 列の画素マトリクスを有する表示装置の駆動方法であって、
- ノイズを測定するノイズ測定ステップと、
- 前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性を検出する特性検出ステップと、
- 前記表示装置に設けられた補正データ記憶部に記憶されている補正データを前記特性検出ステップでの検出結果に基づいて更新する補正データ更新ステップと、
- 前記 $n \times m$ 個の画素回路に供給するための映像信号を前記補正データ記憶部に記憶されている補正データに基づいて補正する映像信号補正ステップと
- を含み、
- 前記ノイズ測定ステップで基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直後における前記特性検出ステップの処理が行われない、または、当該ノイズが検出された時点の近傍の時点に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理が行われないことを特徴とする、駆動方法。
- [請求項2] 前記ノイズ測定ステップで前記基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直前に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理および当該ノイズが検出された時点の直後に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理の少なくとも一方が行われないことを特徴とする、請求項 1 に記載の駆動方法。
- [請求項3] フレーム期間において、前記特性検出ステップでは、前記画素マトリクスの 1 つの行のみについて前記駆動トランジスタおよび前記電気

光学素子の少なくとも一方の特性が検出され、

Z 行目（Z は 1 以上 n 以下の整数）についての前記特性検出ステップの処理が行われたフレーム期間のことを対象フレーム期間と定義したとき、

前記対象フレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出された場合には、前記対象フレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は行われず、前記対象フレーム期間の次のフレーム期間においても Z 行目についての前記特性検出ステップの処理が行われ、

前記対象フレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出されず、かつ、前記対象フレーム期間の次のフレーム期間において前記ノイズ測定ステップで前記基準値以上のノイズが検出された場合には、前記対象フレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理および前記対象フレーム期間の次のフレーム期間に行われた前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は行われず、前記対象フレーム期間の 2 フレーム後のフレーム期間においても Z 行目についての前記特性検出ステップの処理が行われることを特徴とする、請求項 1 に記載の駆動方法。

[請求項4]

フレーム期間において、前記特性検出ステップでは、前記画素マトリクス of 1 つの行のみについて前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性が検出され、

Z 行目（Z は 1 以上 n 以下の整数）についての前記特性検出ステップでの検出結果に基づく前記補正データ更新ステップの処理は、Z 行目についての前記特性検出ステップの直前に行われた前記ノイズ測定ステップおよび Z 行目についての前記特性検出ステップの直後に行われた前記ノイズ測定ステップの双方で前記基準値以上のノイズが検出

されなかったときのみ行われることを特徴とする、請求項 1 に記載の駆動方法。

[請求項5] フレーム期間において、前記特性検出ステップの前後に前記ノイズ測定ステップの処理が行われることを特徴とする、請求項 4 に記載の駆動方法。

[請求項6] 複数のフレーム期間毎に前記ノイズ測定ステップの処理が行われることを特徴とする、請求項 1 に記載の駆動方法。

[請求項7] 前記特性検出ステップは、
前記駆動トランジスタの特性を検出する第 1 の特性検出ステップと、
前記電気光学素子の特性を検出する第 2 の特性検出ステップとを含み、

1 フレーム期間は、前記ノイズ測定ステップの処理が行われるノイズ測定期間と、前記電気光学素子を発光させる準備が行われる選択期間と、前記電気光学素子の発光が行われる発光期間とを含み、

前記第 1 の特性検出ステップの処理は、前記選択期間に行われ、
前記第 2 の特性検出ステップの処理は、前記発光期間に行われることを特徴とする、請求項 1 に記載の駆動方法。

[請求項8] 前記第 2 の特性検出ステップでは、前記電気光学素子に一定の電流が与えられた状態で前記電気光学素子の陽極の電圧を測定することによって、前記電気光学素子の特性が検出されることを特徴とする、請求項 7 に記載の駆動方法。

[請求項9] 前記第 2 の特性検出ステップでは、前記電気光学素子に一定の電圧が与えられた状態で前記電気光学素子に流れる電流を測定することによって、前記電気光学素子の特性が検出されることを特徴とする、請求項 7 に記載の駆動方法。

[請求項10] 前記第 1 の特性検出ステップでは、前記駆動トランジスタのゲートソース間の電圧を所定の大きさにした状態で前記駆動トランジスタ

のドレインソース間を流れる電流を測定することによって、前記駆動トランジスタの特性が検出されることを特徴とする、請求項 7 に記載の駆動方法。

[請求項11] 前記表示装置は、タッチパネルを更に有し、
前記タッチパネルによるクロック動作が行われる期間を通じて前記特性検出ステップの処理が行われないことを特徴とする、請求項 1 に記載の駆動方法。

[請求項12] 前記タッチパネルは、垂直帰線期間中にクロック動作を行い、
垂直帰線期間を通じて前記特性検出ステップの処理が行われないことを特徴とする、請求項 11 に記載の駆動方法。

[請求項13] 電流によって輝度が制御される電気光学素子および前記電気光学素子に供給すべき電流を制御するための駆動トランジスタをそれぞれが含む $n \times m$ 個（ n および m は 2 以上の整数）の画素回路からなる n 行 $\times$ m 列の画素マトリクスを有する表示装置であって、

前記駆動トランジスタおよび前記電気光学素子の少なくとも一方の特性を検出する特性検出処理を行いつつ前記 $n \times m$ 個の画素回路を駆動する画素回路駆動部と、

映像信号を補正するための補正データが記憶される補正データ記憶部と、

前記補正データ記憶部に記憶されている補正データを前記特性検出処理での検出結果に基づいて更新する補正データ更新処理および前記 $n \times m$ 個の画素回路に供給するための映像信号を前記補正データ記憶部に記憶されている補正データに基づいて補正する映像信号補正処理を行いつつ前記画素回路駆動部の動作を制御する制御部と、

ノイズを測定するノイズ測定部と
を備え、

前記制御部は、前記ノイズ測定部によって基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直後における前記特性

検出処理が行われないよう前記画素回路駆動部の動作を制御する、または、当該ノイズが検出された時点の近傍の時点に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理を行わないことを特徴とする、表示装置。

[請求項14] 前記制御部は、前記ノイズ測定部によって前記基準値以上のノイズが検出されたとき、当該ノイズが検出された時点の直前に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理および当該ノイズが検出された時点の直後に行われた前記特性検出処理での検出結果に基づく前記補正データ更新処理の少なくとも一方を行わないことを特徴とする、請求項13に記載の表示装置。

[請求項15] 前記画素マトリクス of 各列に対応するように設けられたモニタ線を更に備え、

前記画素回路駆動部は、前記モニタ線を通る電流または前記モニタ線上の所定の位置の電圧を測定することによって前記特性検出処理を行う特性検出部を含むことを特徴とする、請求項13に記載の表示装置。

[請求項16] 前記ノイズ測定部は、前記特性検出部と同じ回路を共有し、
前記ノイズ測定部によるノイズの測定が行われるときには、前記モニタ線は前記電気光学素子および前記駆動トランジスタとは電氣的に切り離された状態にされることを特徴とする、請求項15に記載の表示装置。

[請求項17] 前記ノイズ測定部は、前記特性検出部とは別に、前記画素マトリクスを含む有機ELパネルの外部に設けられていることを特徴とする、請求項15に記載の表示装置。

[請求項18] 前記特性検出部は、K本のモニタ線（Kは2以上m以下の整数）につき1つだけ設けられ、

フレーム期間において、

前記K本のモニタ線のうちの1つが前記特性検出部と電氣的に接

続され、

前記特性検出部と電氣的に接続されていないモニタ線は、ハイインピーダンスの状態にされていることを特徴とする、請求項 15 に記載の表示装置。

[請求項19]

タッチパネルを更に備え、

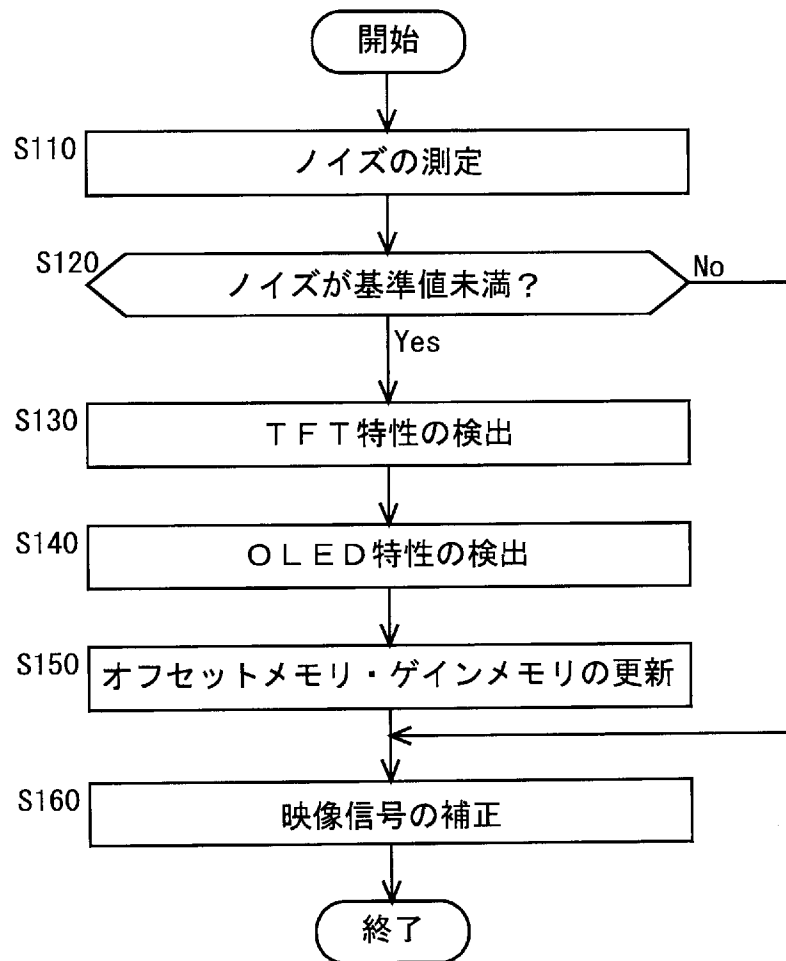
前記制御部は、前記タッチパネルによるクロック動作が行われる期間を通じて前記特性検出処理が停止するよう、前記画素回路駆動部の動作を制御することを特徴とする、請求項 13 に記載の表示装置。

[請求項20]

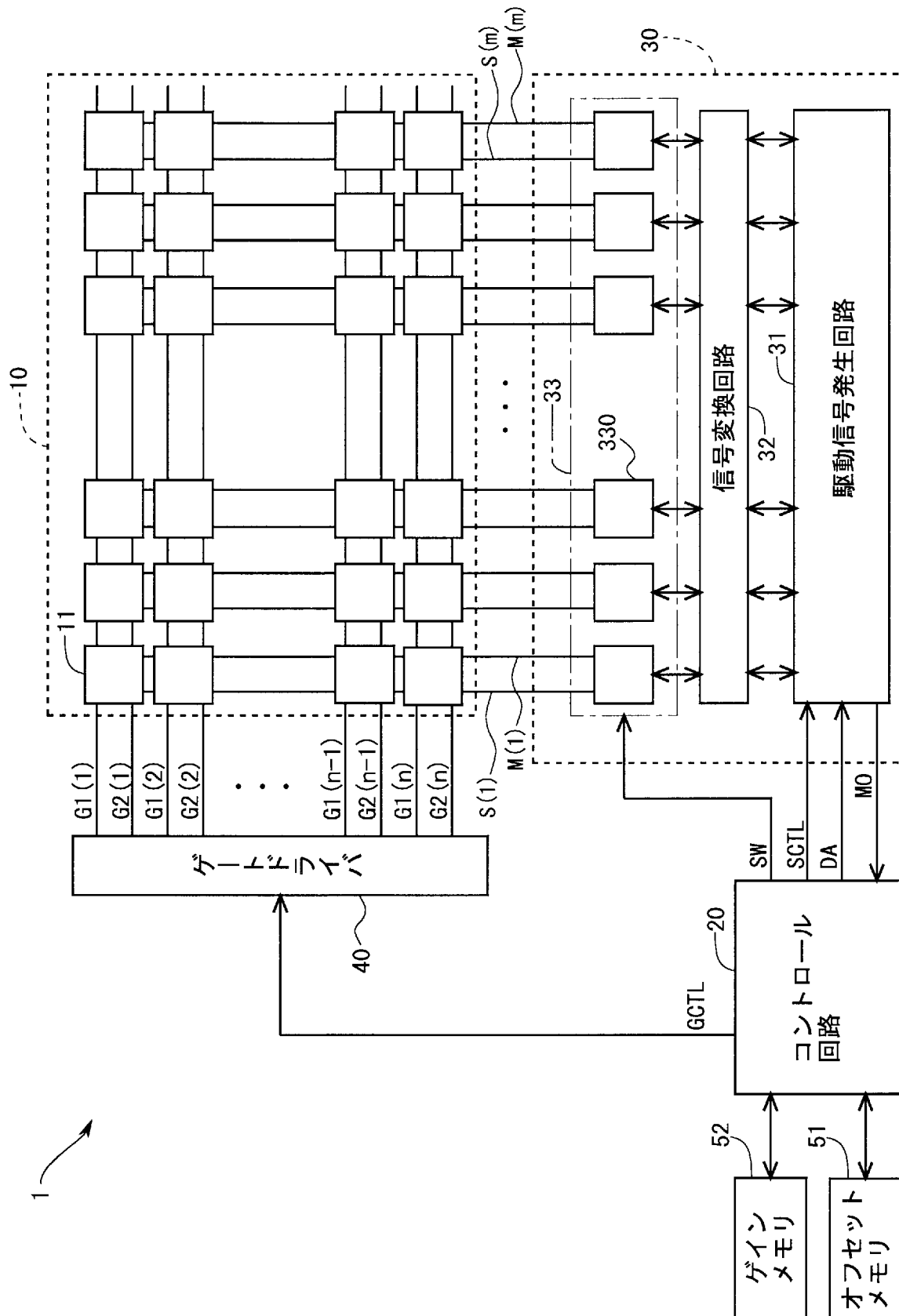
前記タッチパネルは、垂直帰線期間中にクロック動作を行い、

前記制御部は、垂直帰線期間を通じて前記特性検出処理が停止するよう、前記画素回路駆動部の動作を制御することを特徴とする、請求項 19 に記載の表示装置。

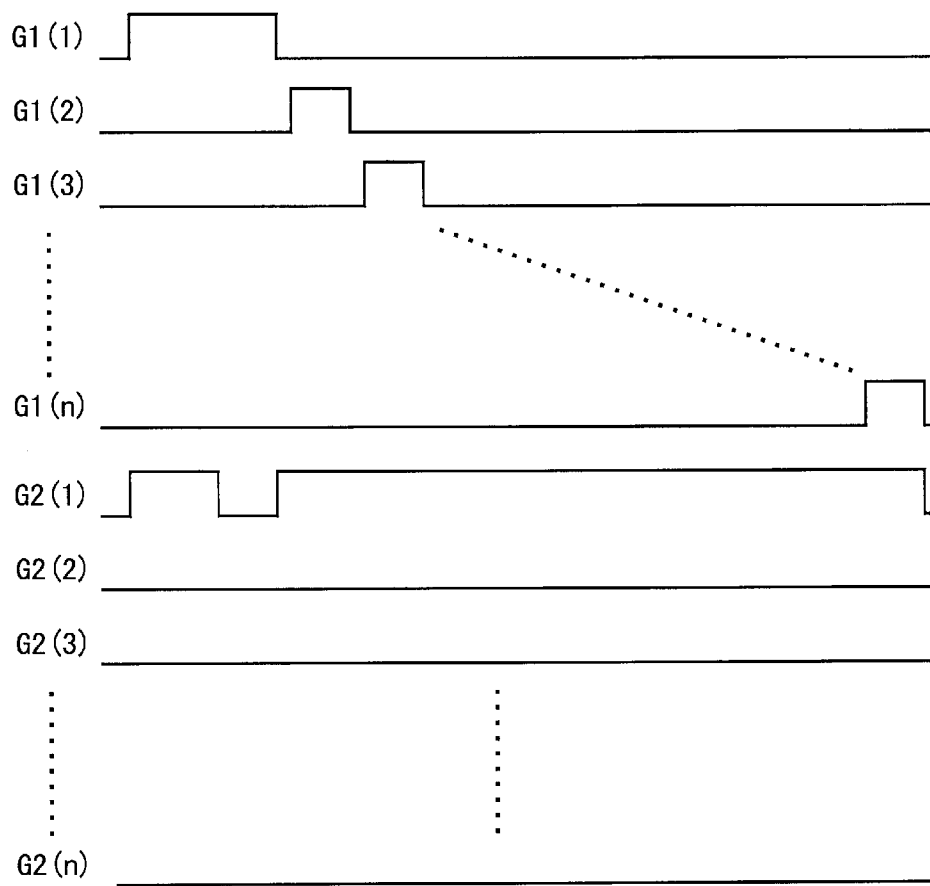
[図1]



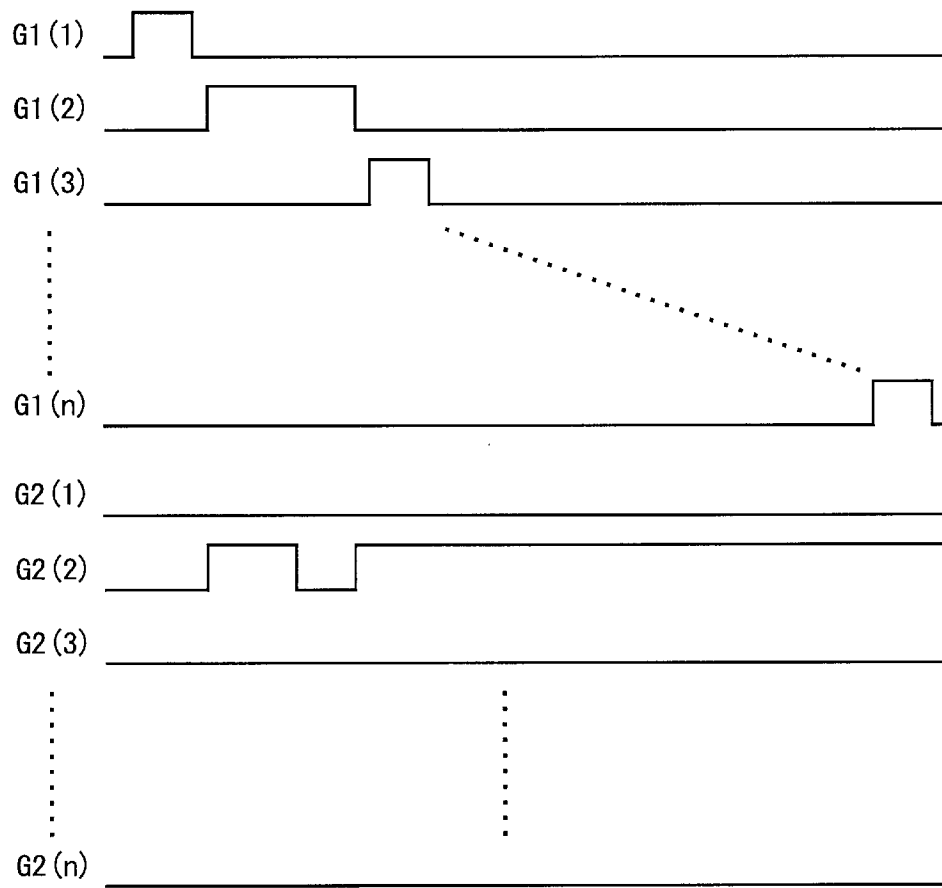
[図2]



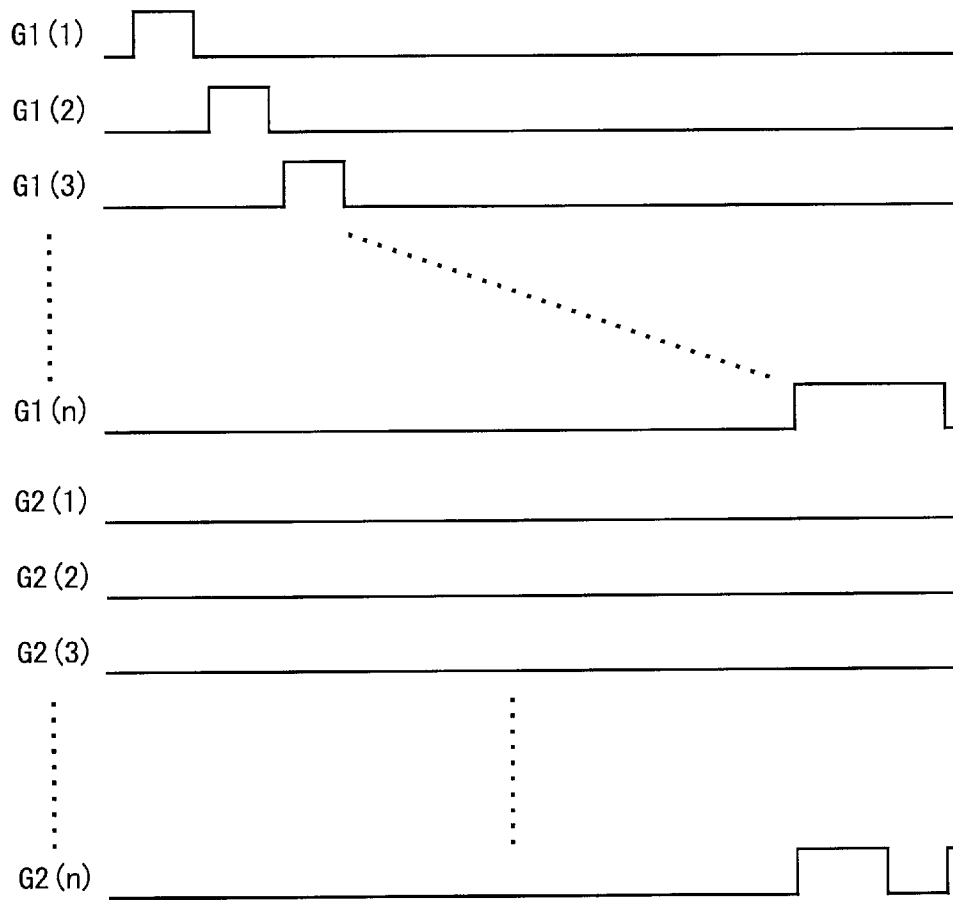
[図3]



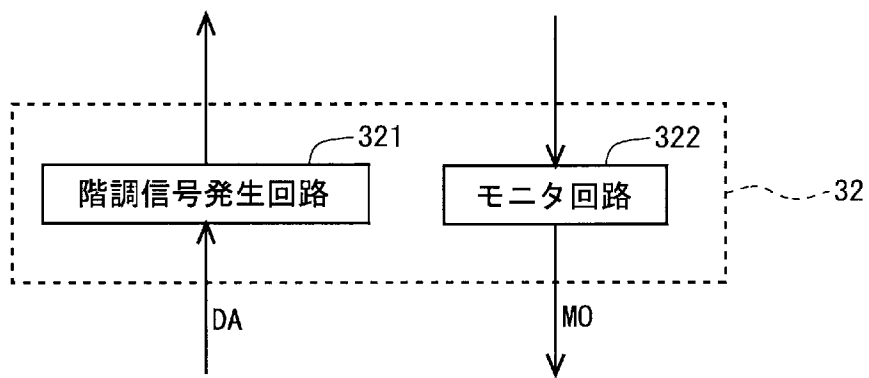
[図4]



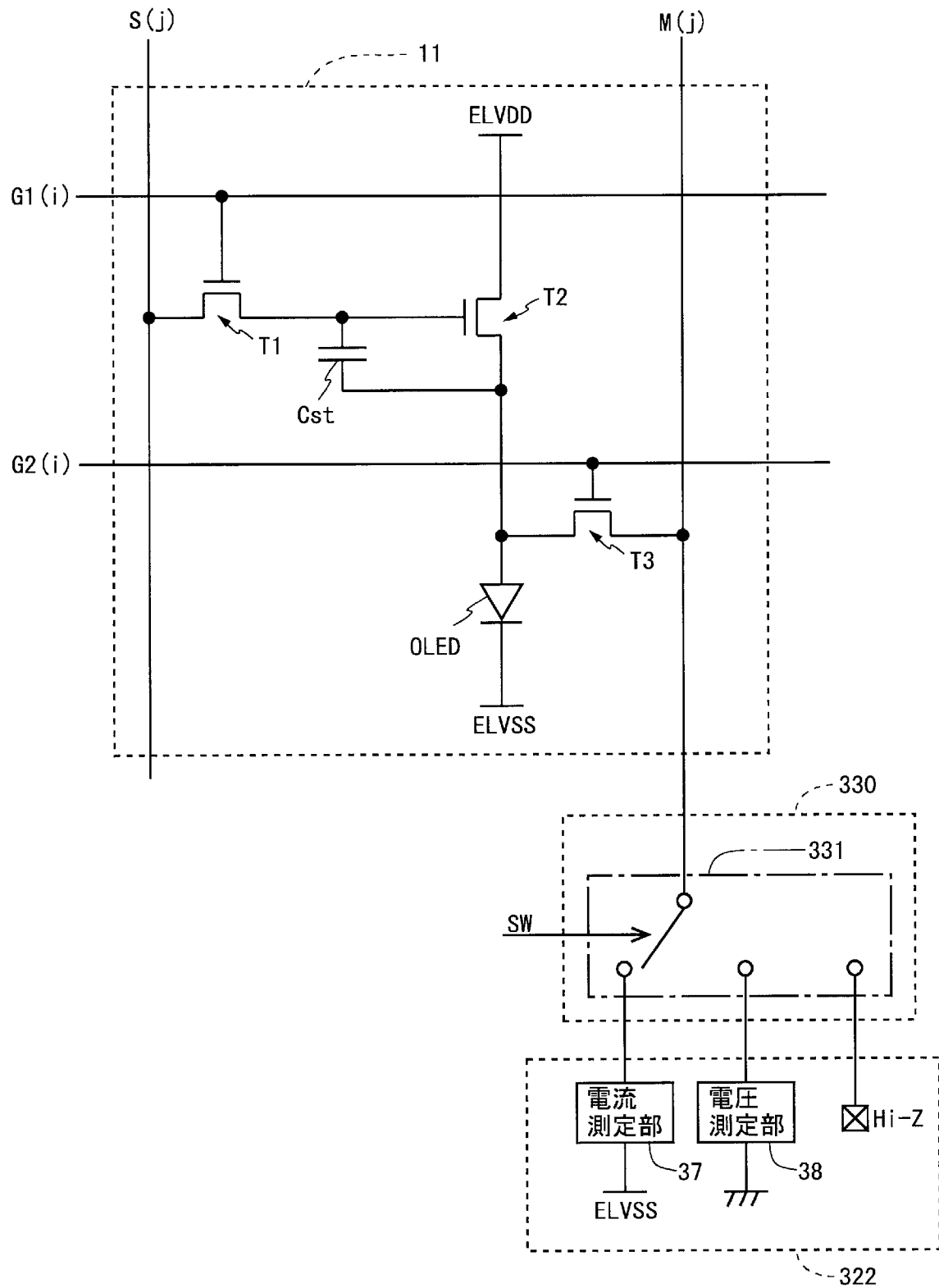
[図5]



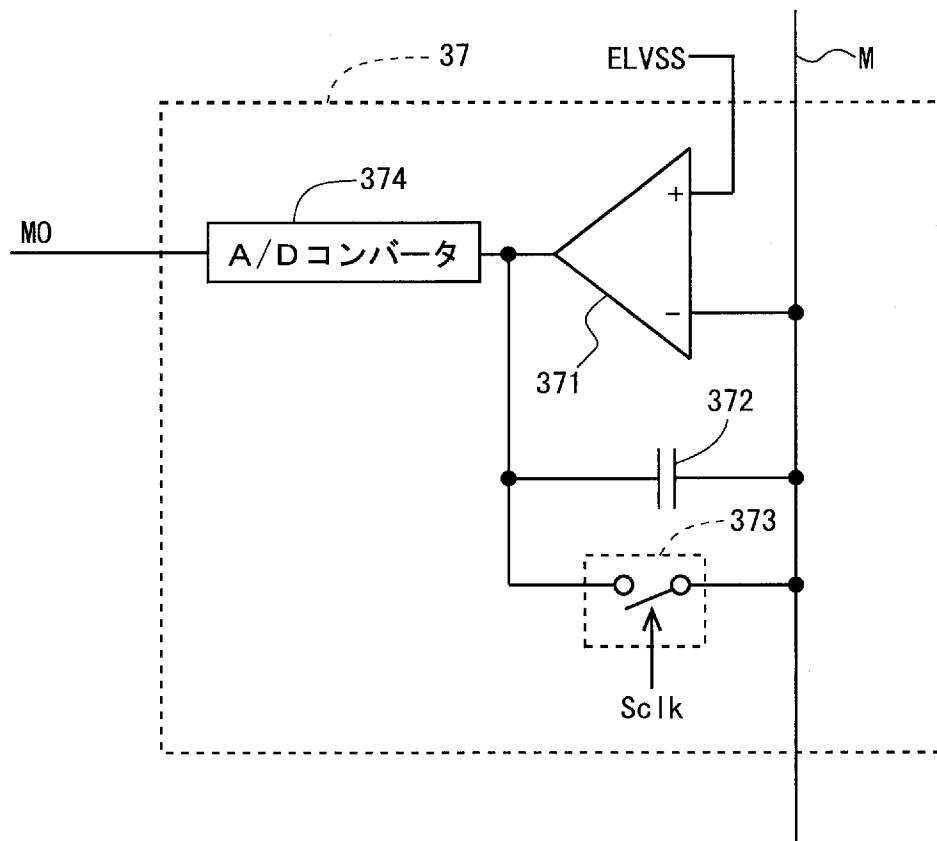
[図6]



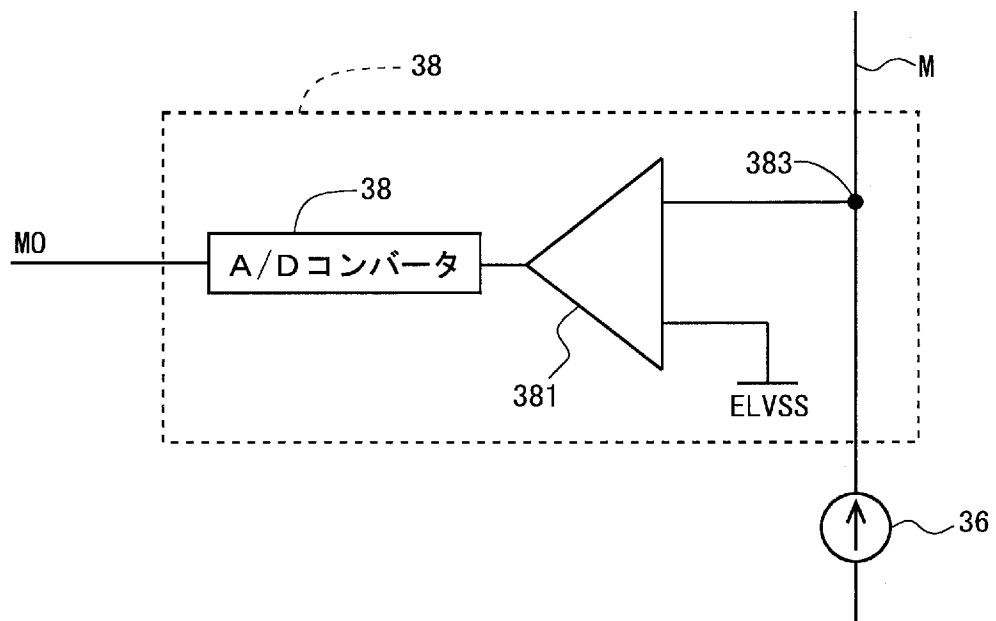
[図7]



[図8]



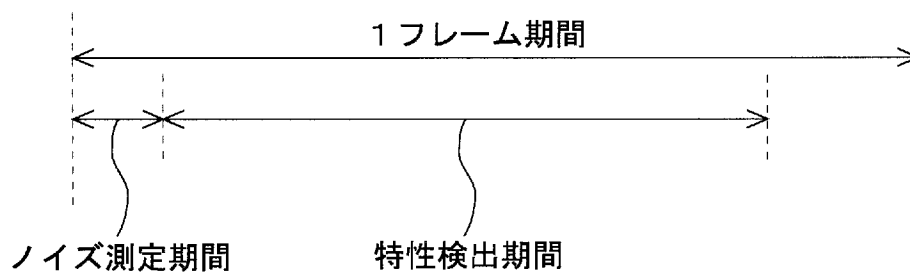
[図9]



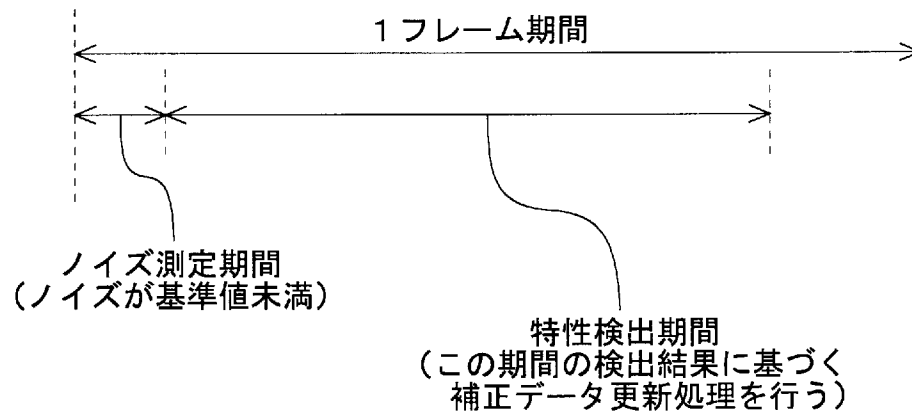
[図10]

	特性検出動作	通常動作
($k+1$) フレーム目	1 行目	2 ~ n 行目
($k+2$) フレーム目	2 行目	1 行目, 3 ~ n 行目
($k+3$) フレーム目	3 行目	1 ~ 2 行目, 4 ~ n 行目
⋮	⋮	⋮
($k+n$) フレーム目	n 行目	1 ~ ($n-1$) 行目

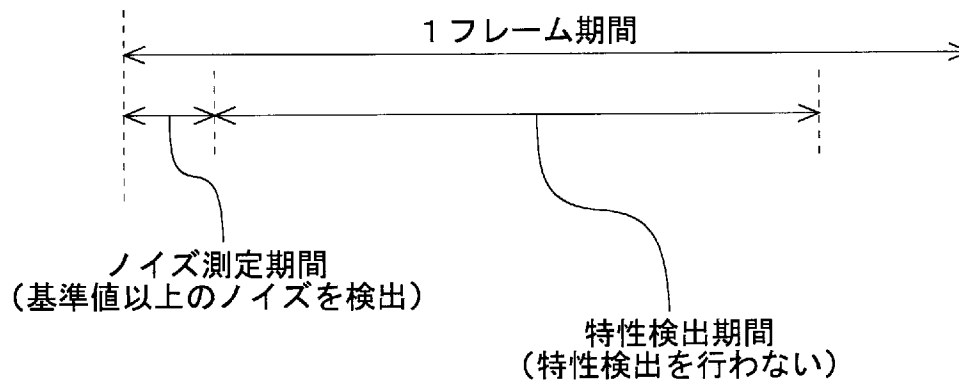
[図11]



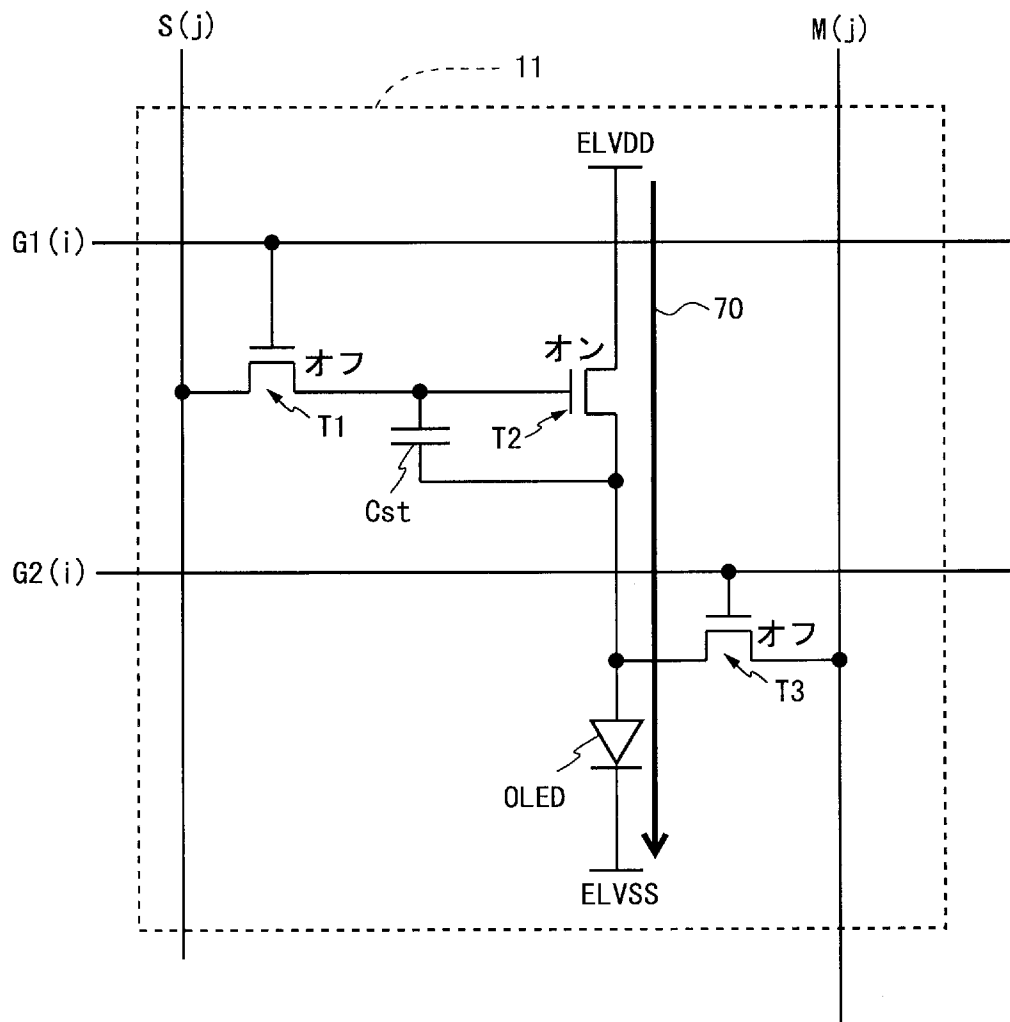
[図12]



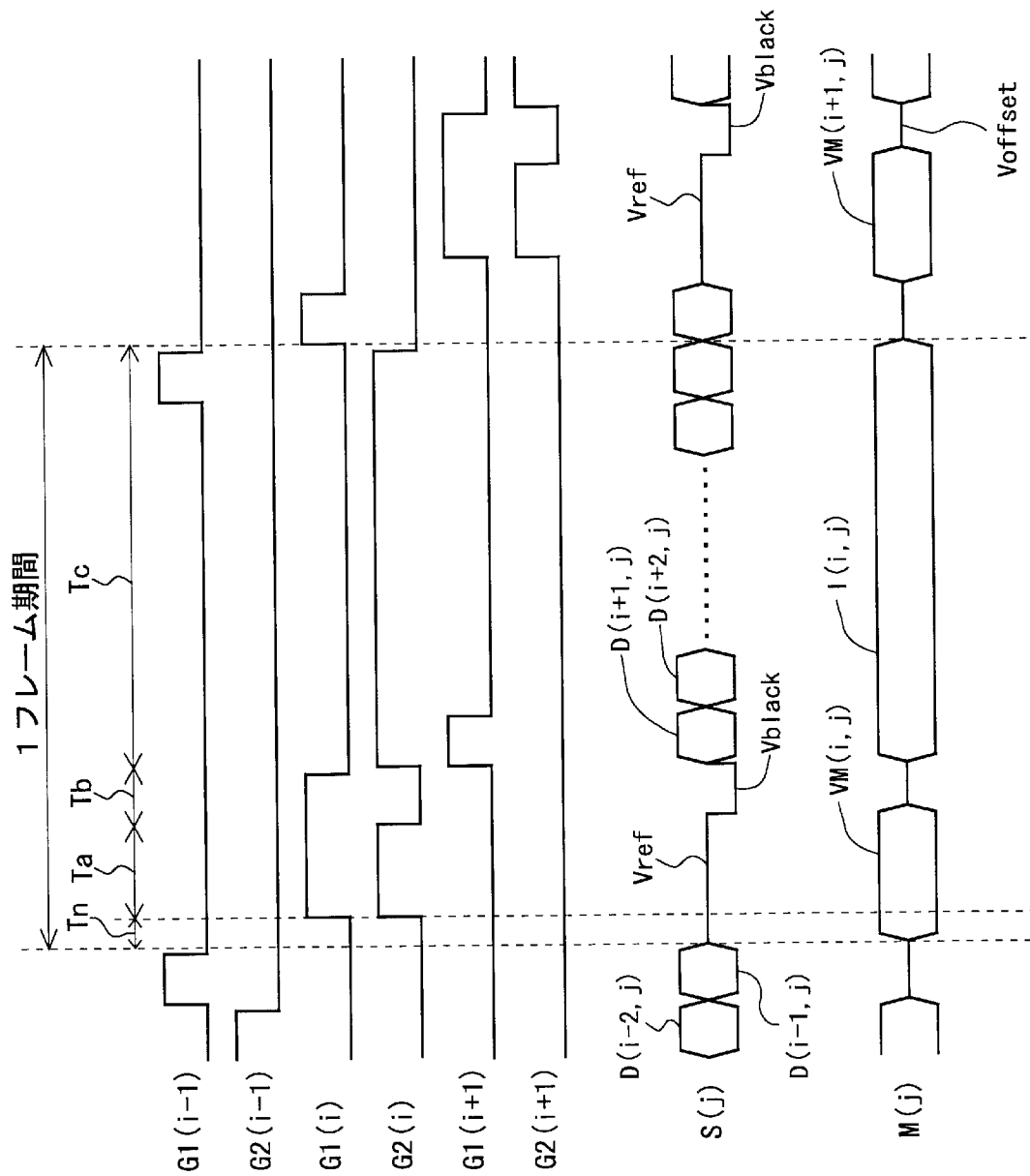
[図13]



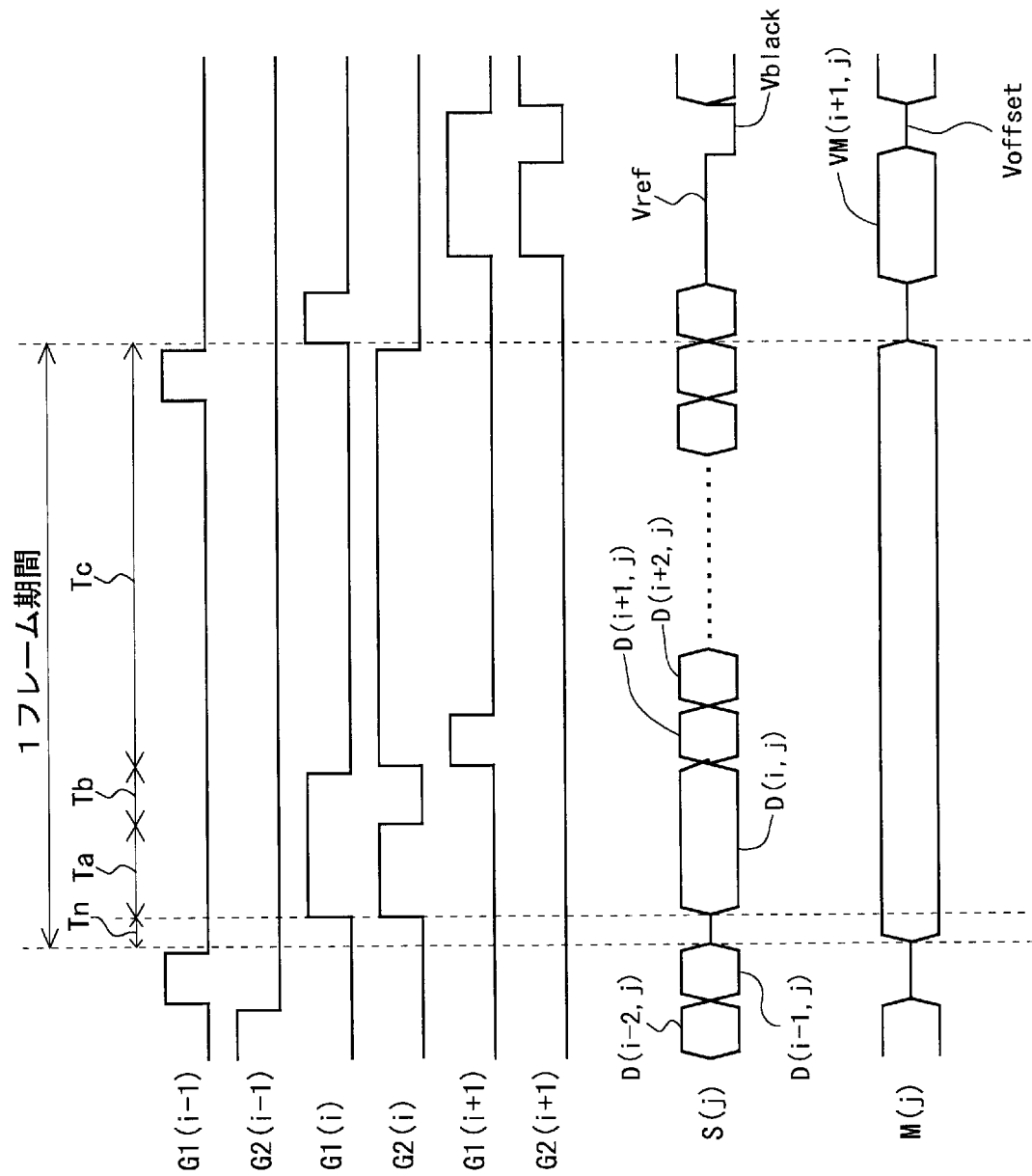
[図14]



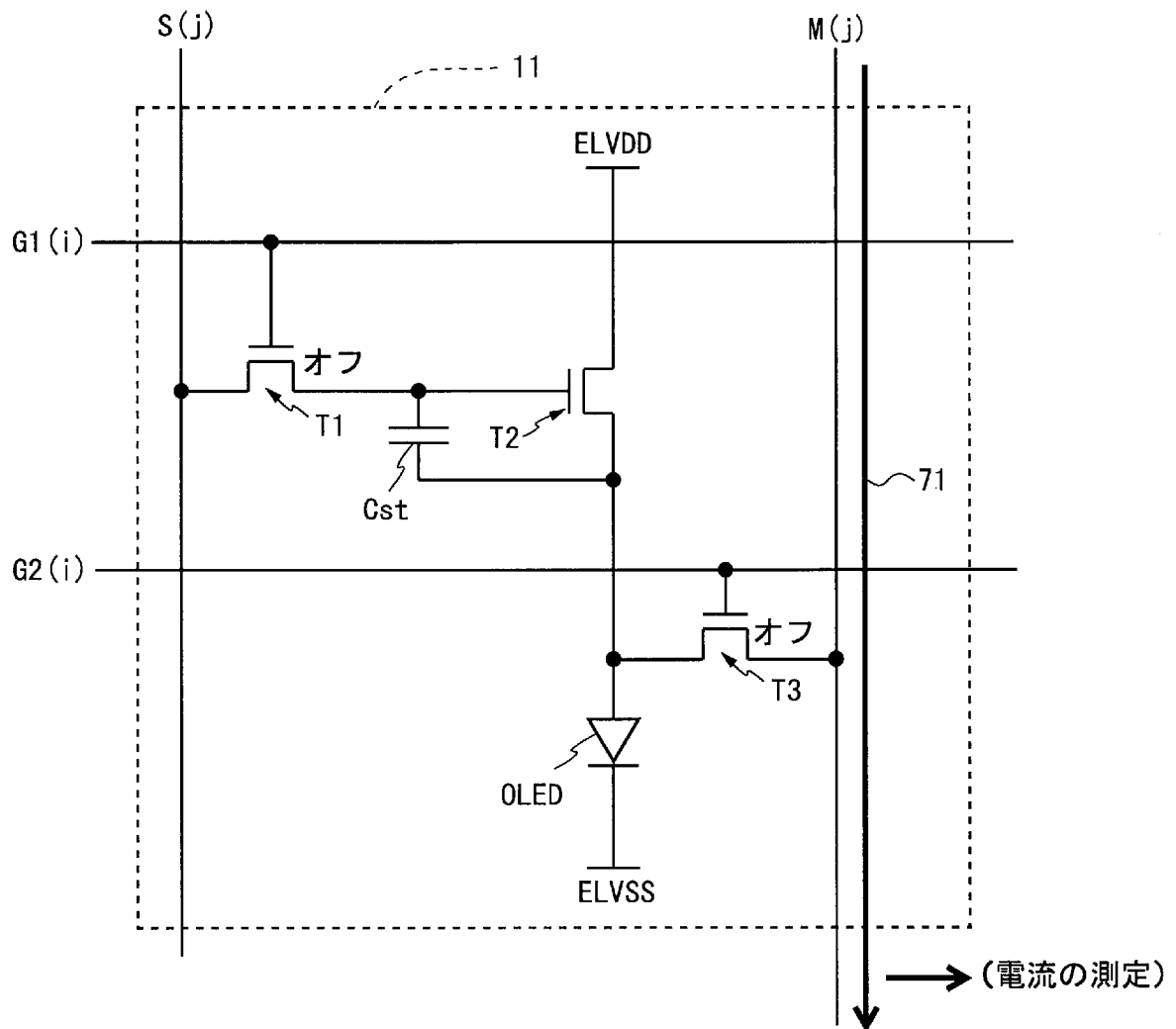
[図15]



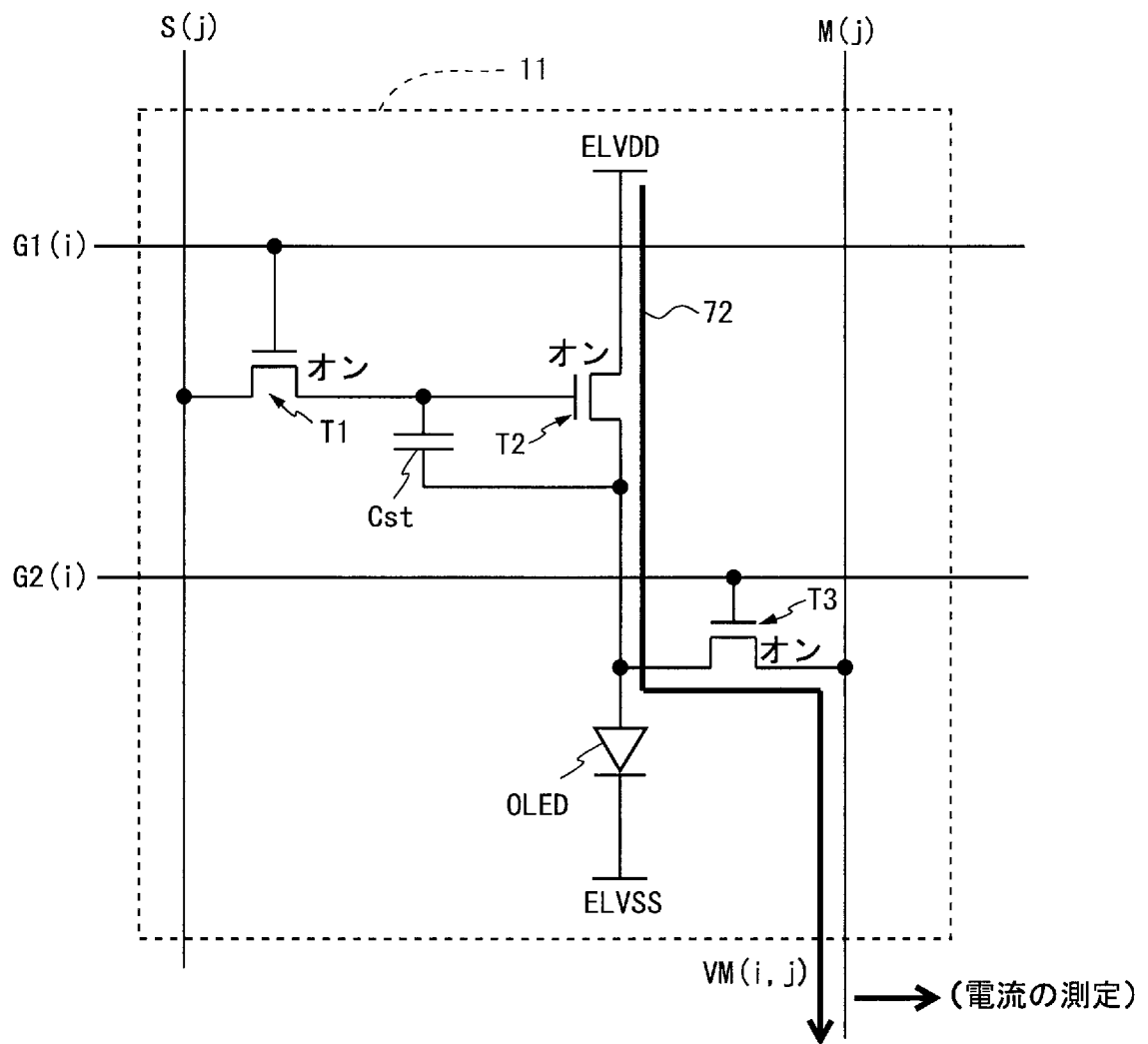
[図16]



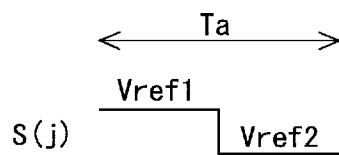
[図17]



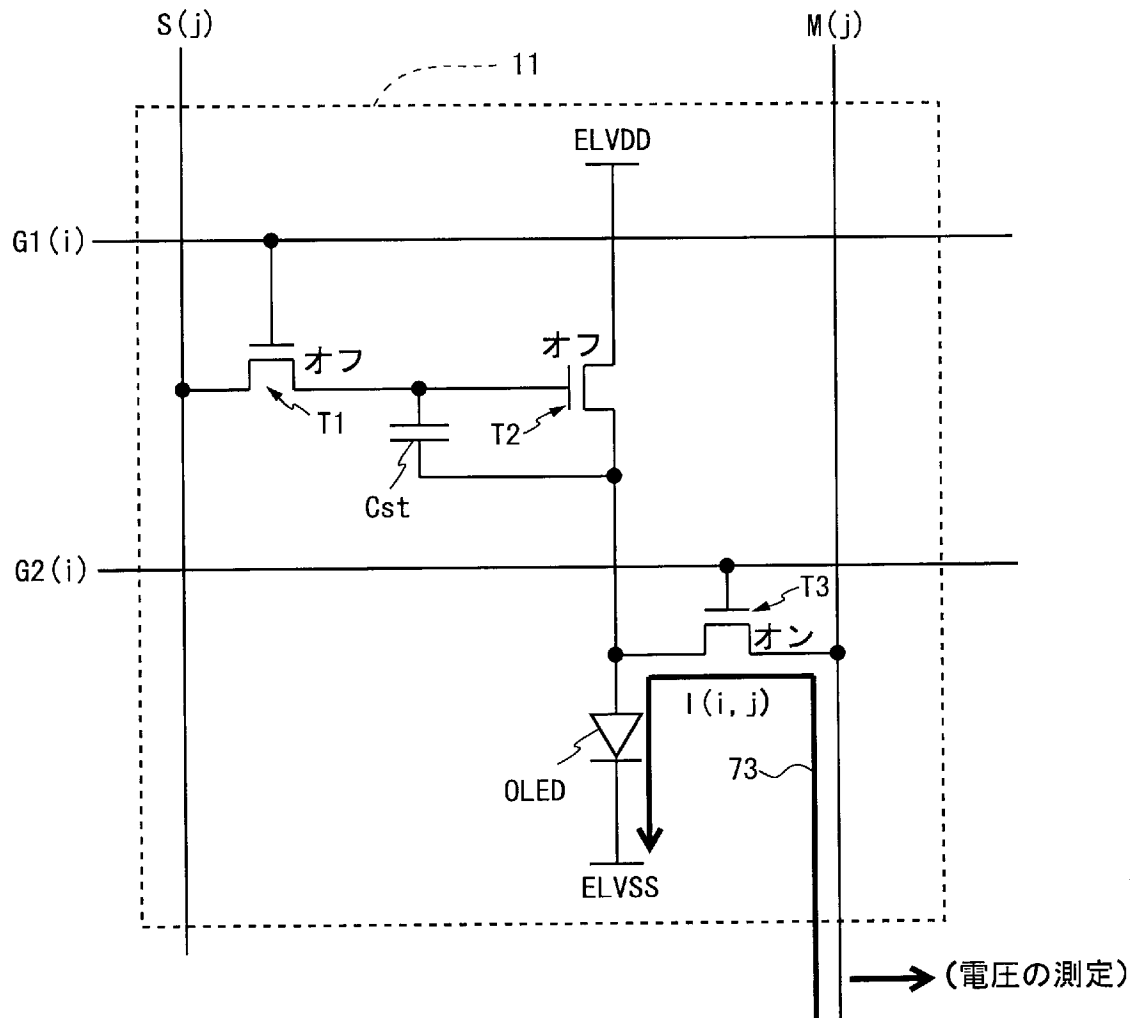
[図18]



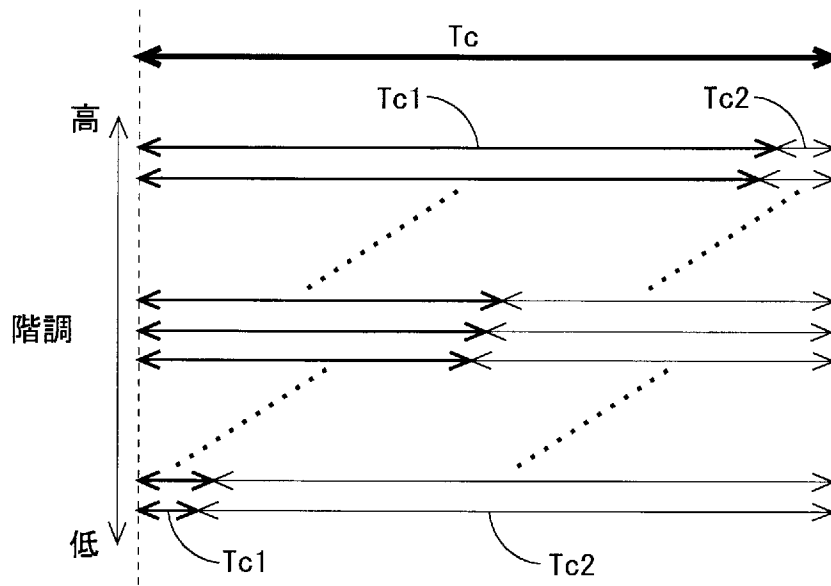
[図19]



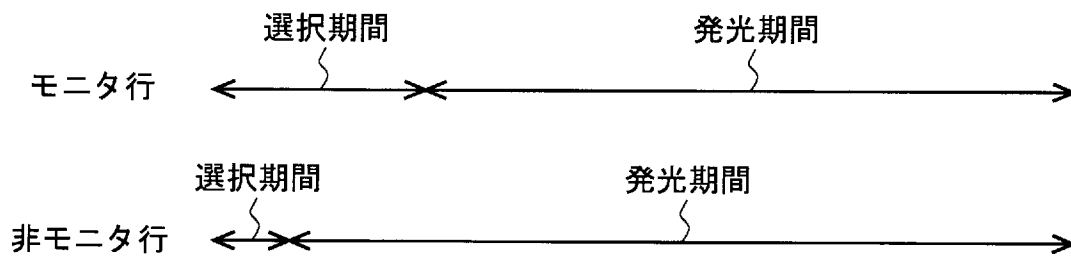
[図20]



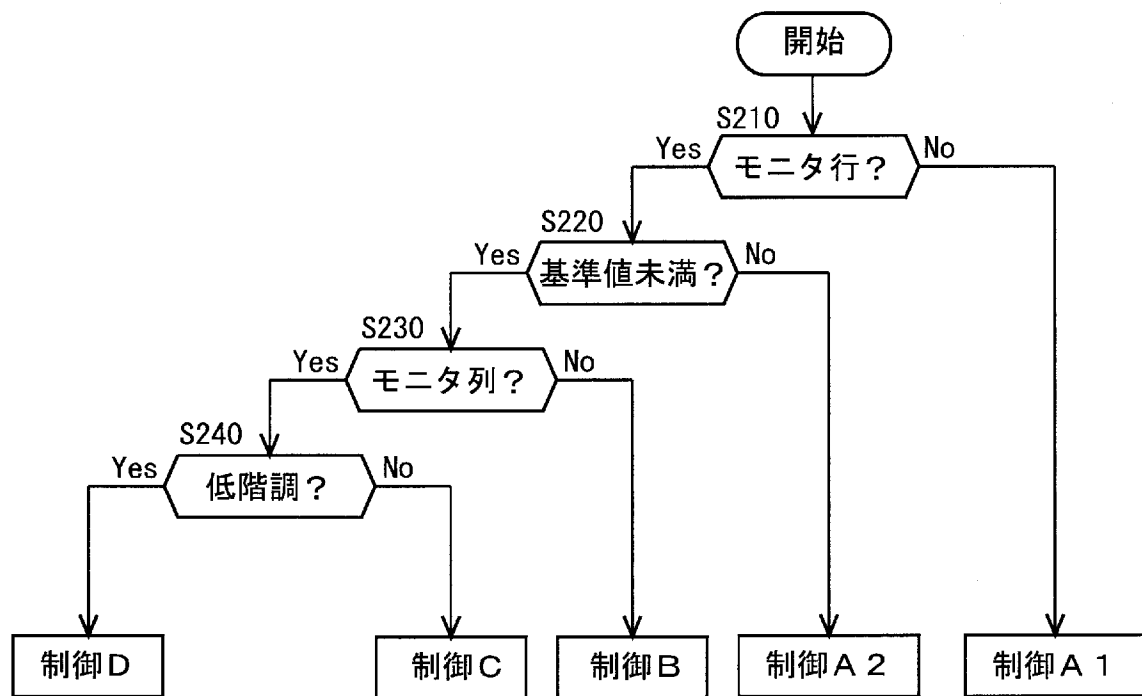
[図21]



[図22]



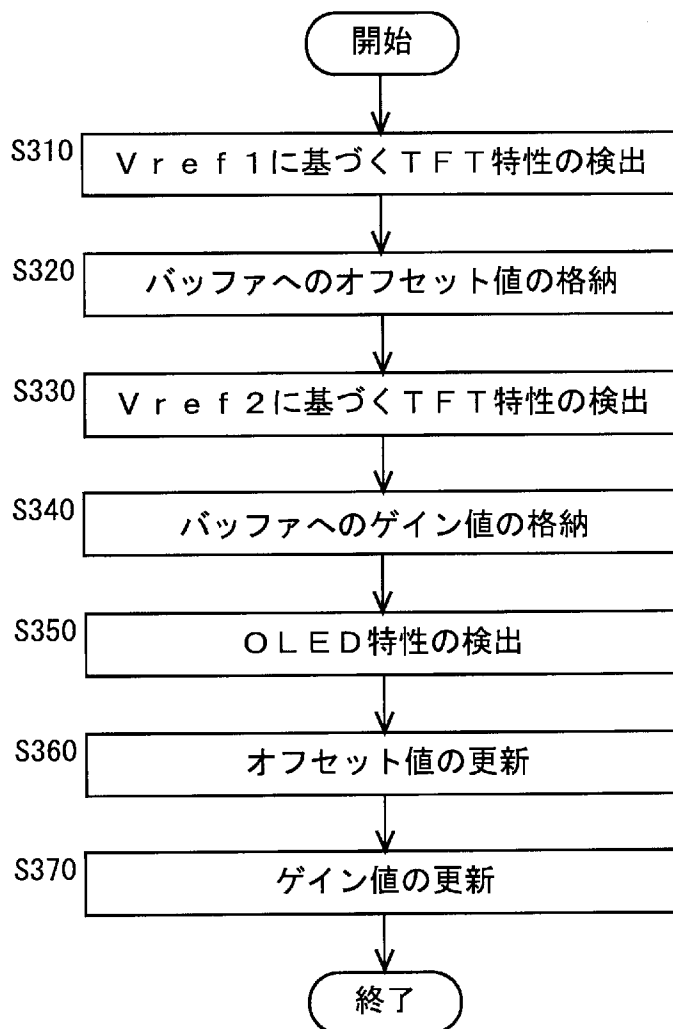
[図23]



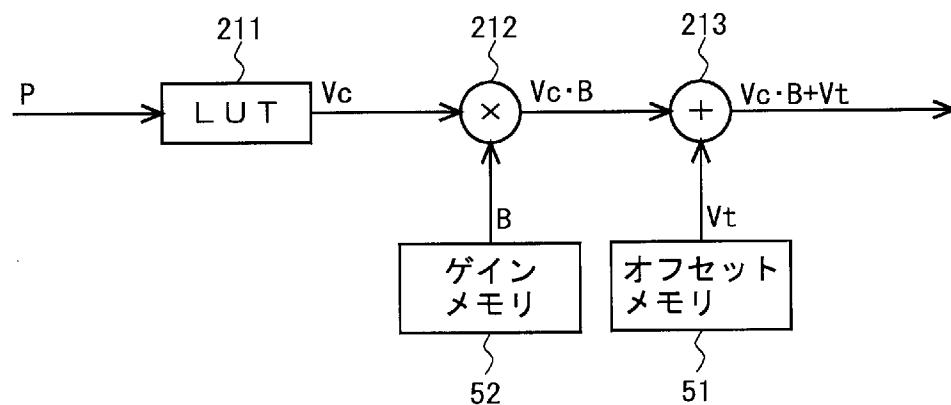
[図24]

	制御 A 1	制御 A 2	制御 B	制御 C	制御 D
G1(i)をハイレベルにする期間	通常 1 H 期間	通常 1 H 期間 + T F T 特性 検出期間	通常 1 H 期間 + T F T 特性 検出期間	通常 1 H 期間 + T F T 特性 検出期間	通常 1 H 期間 + T F T 特性 検出期間
G2(j)の状態	前状態を維持	前状態を維持	モニタ行のみ ハイレベル	モニタ行のみ ハイレベル	モニタ行のみ ハイレベル
S(j)の内容	階調データ	階調データ	階調データ×k	黒データ	黒データ
モニタライン スイッチの状態	前状態を維持	前状態を維持	オフ (Hi-Z)	モニタ列のみ オン	モニタ列のみ オン
M(j)の状態				ELVSSの供給、 電流測定 ⇒ 階調信号供給、 電圧測定	ELVSSの供給、 電流測定
補正データの 更新	無し	無し	無し	有り (TFT、OLED)	有り (TFTのみ)

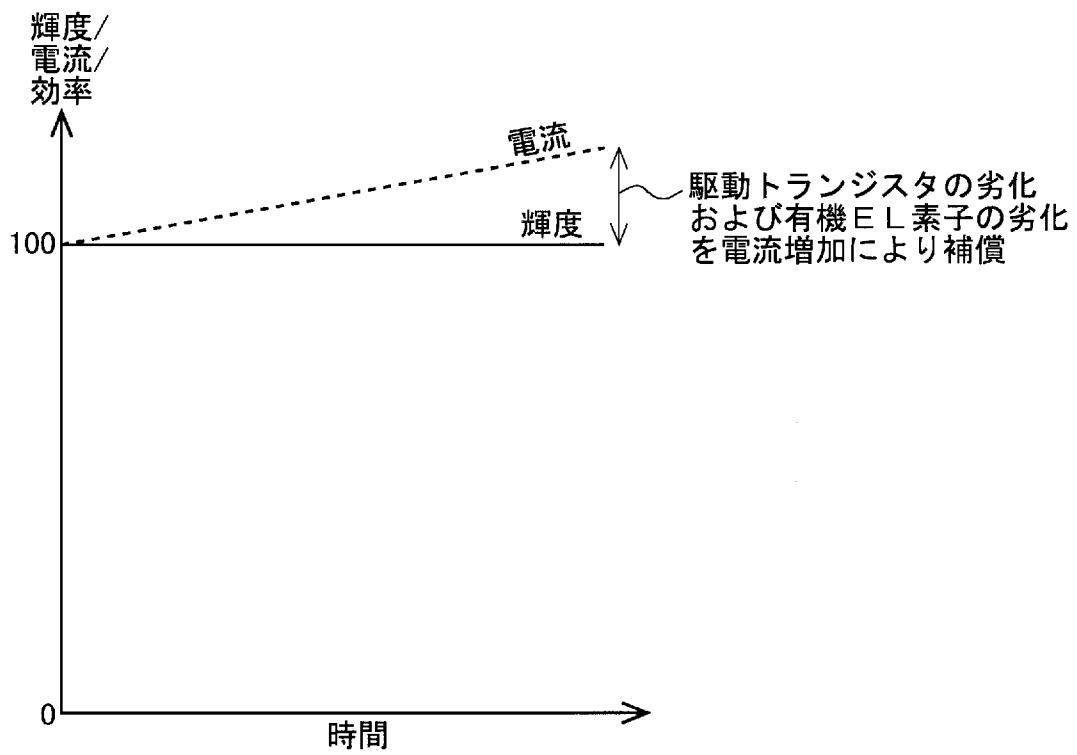
[図25]



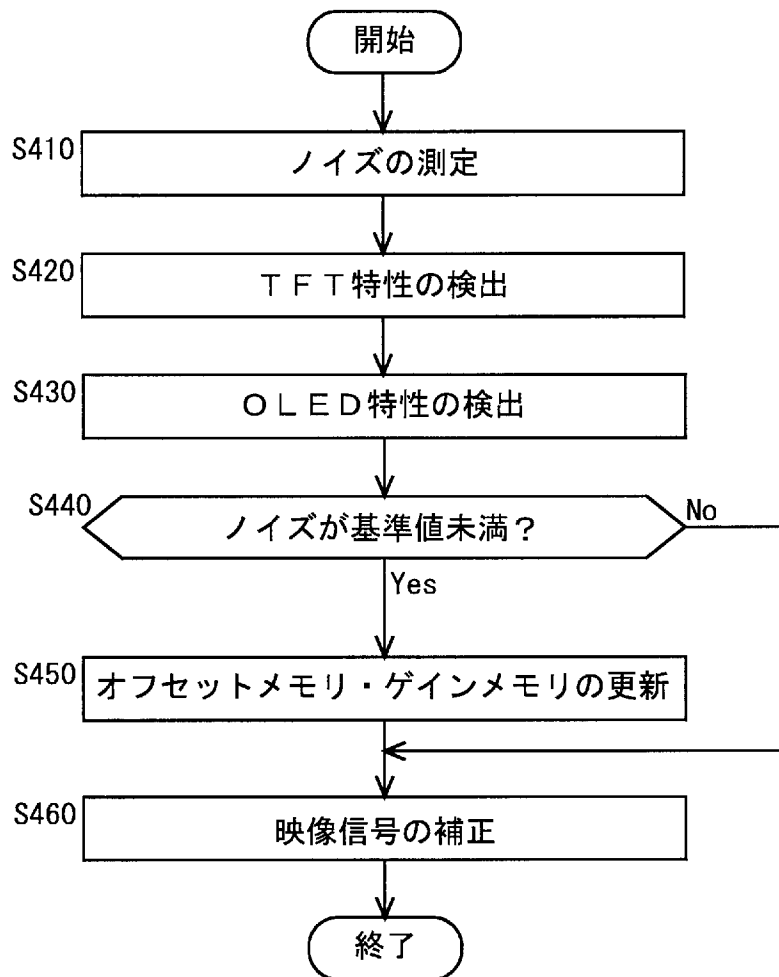
[図26]



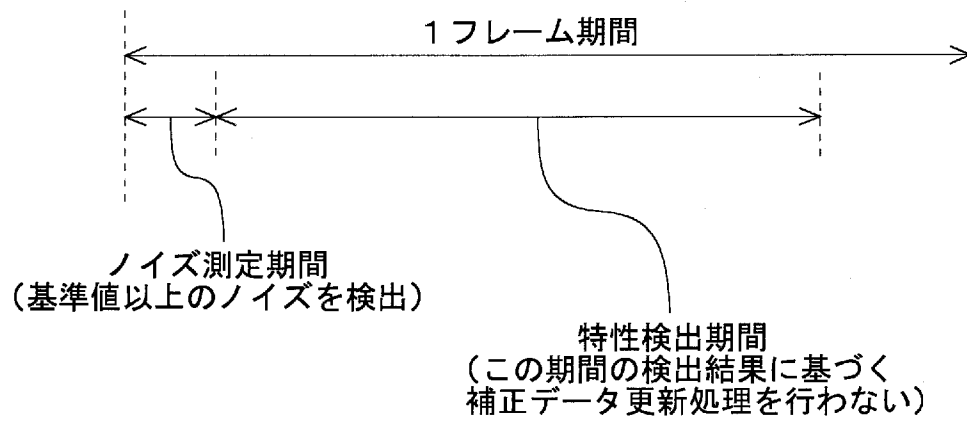
[図27]



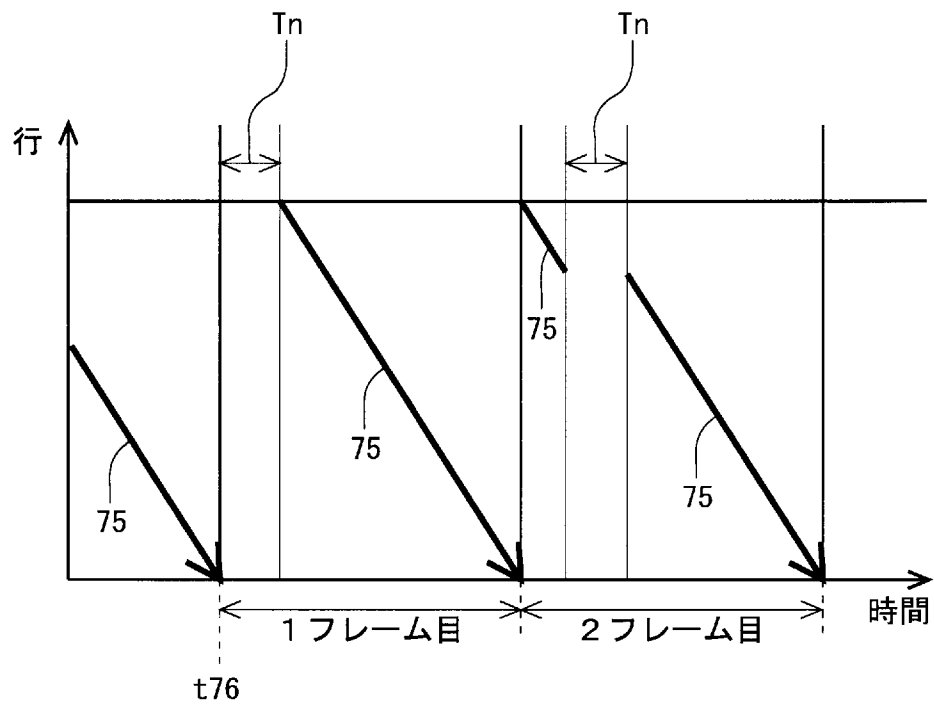
[図28]



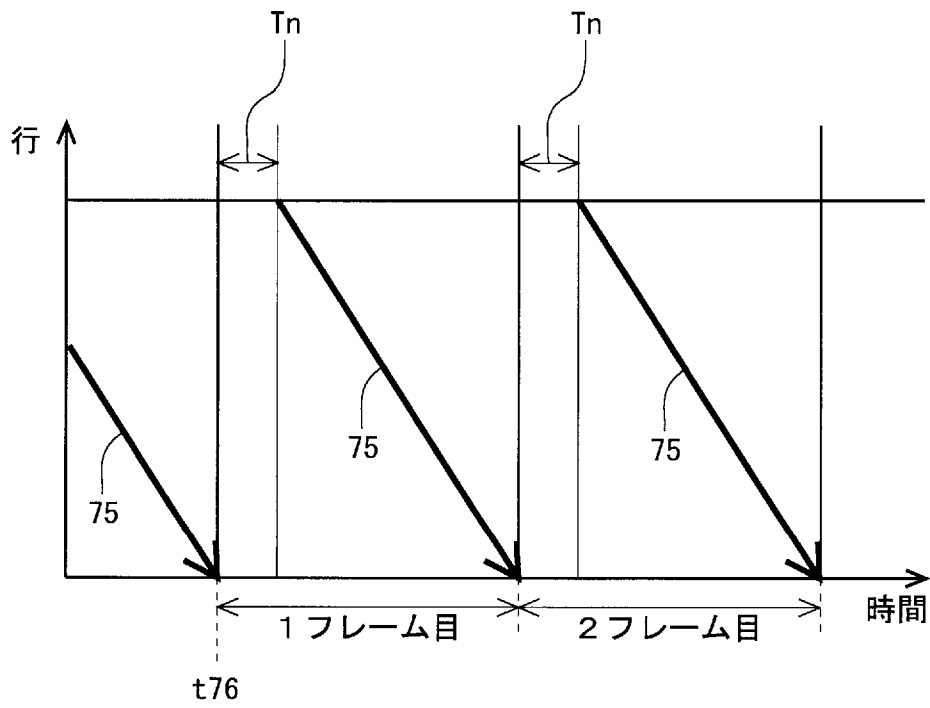
[図29]



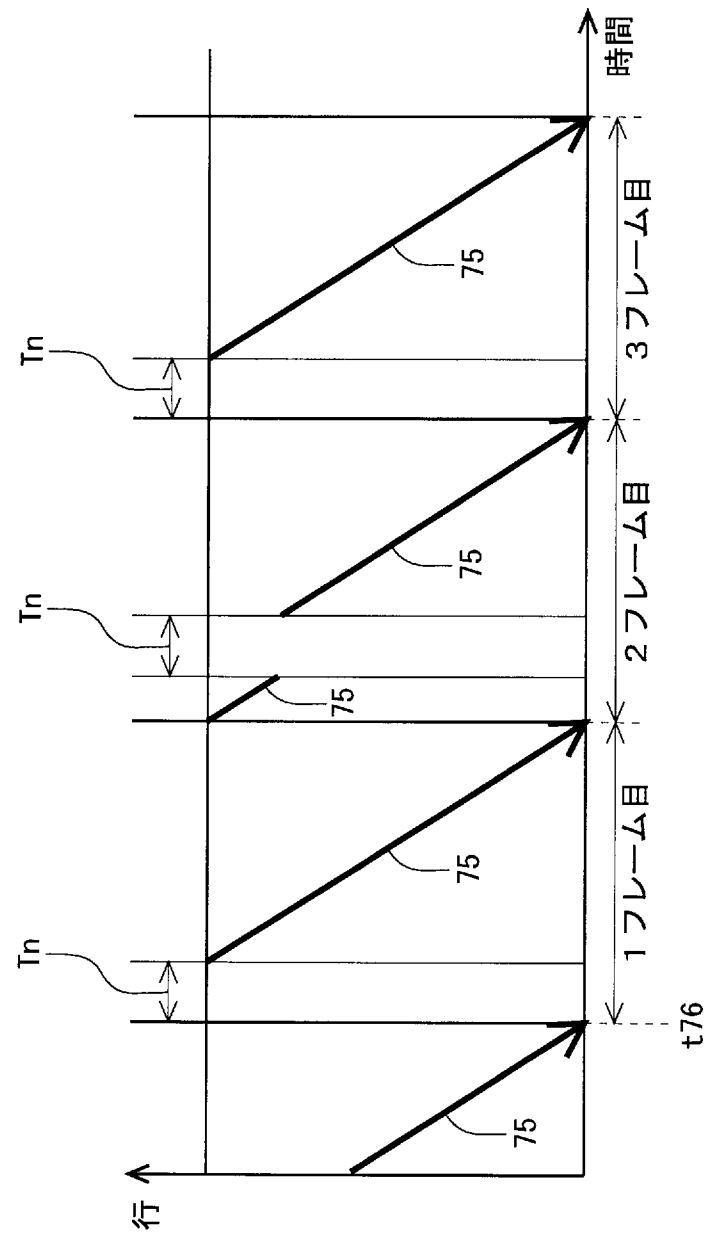
[図30]



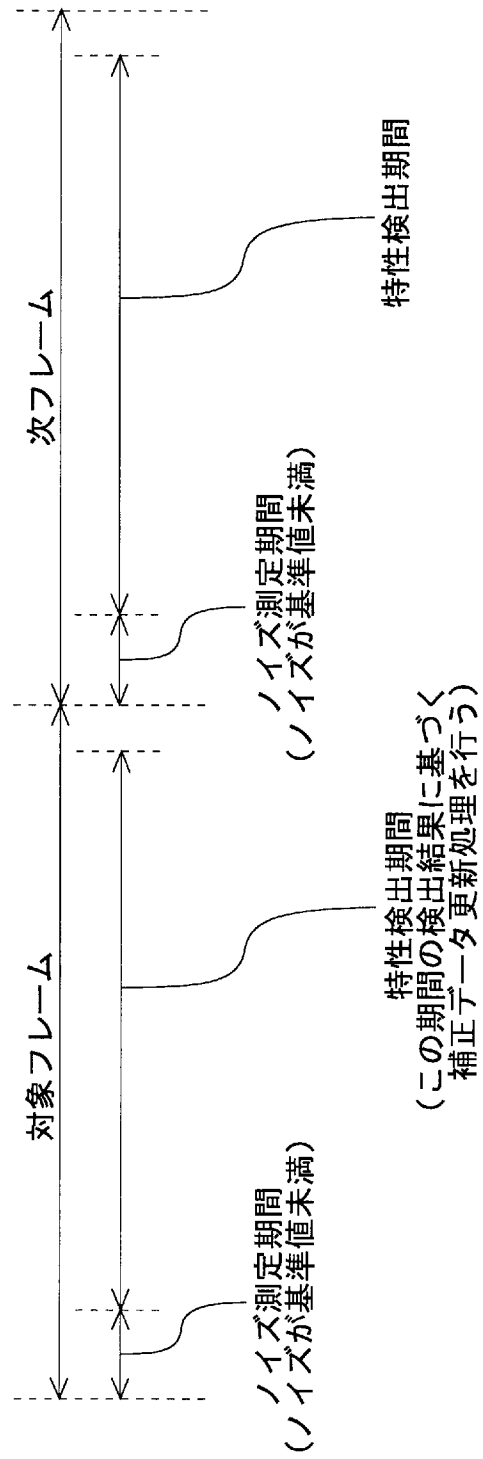
[図31]



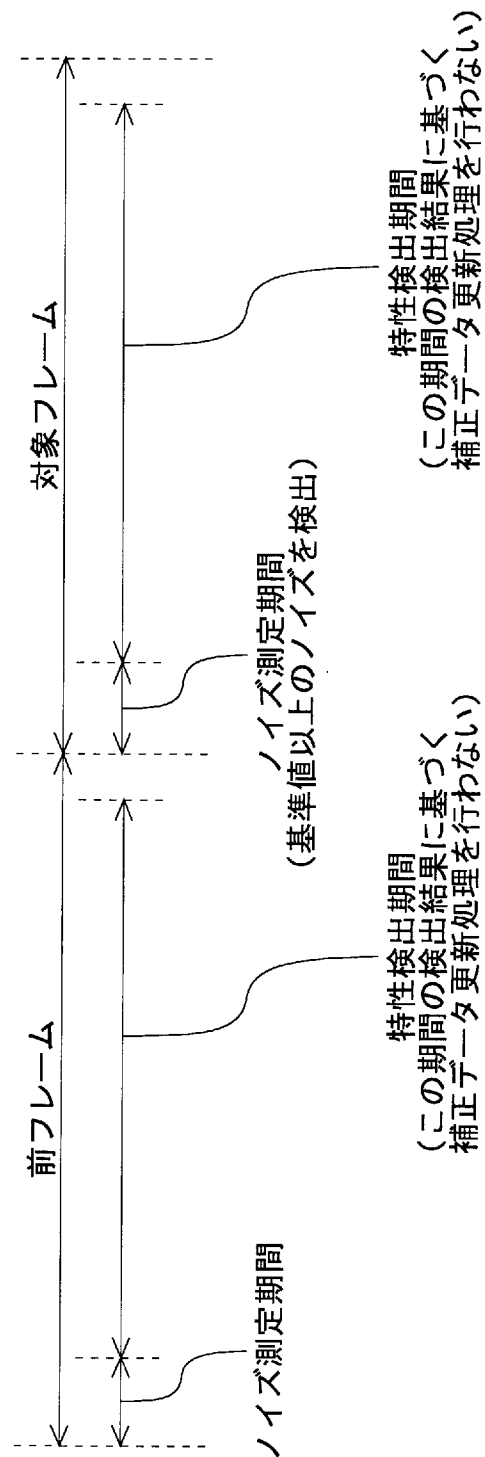
[図32]



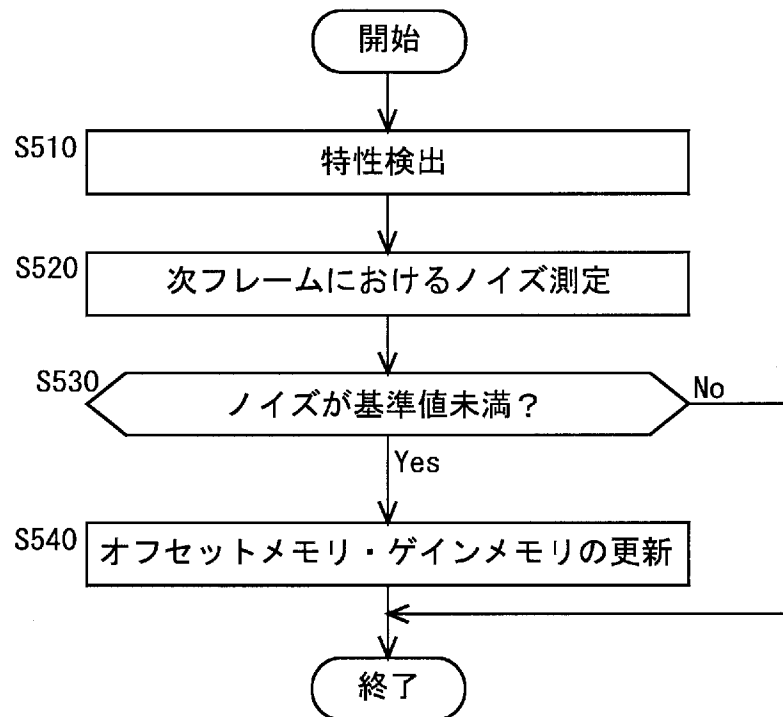
[図33]



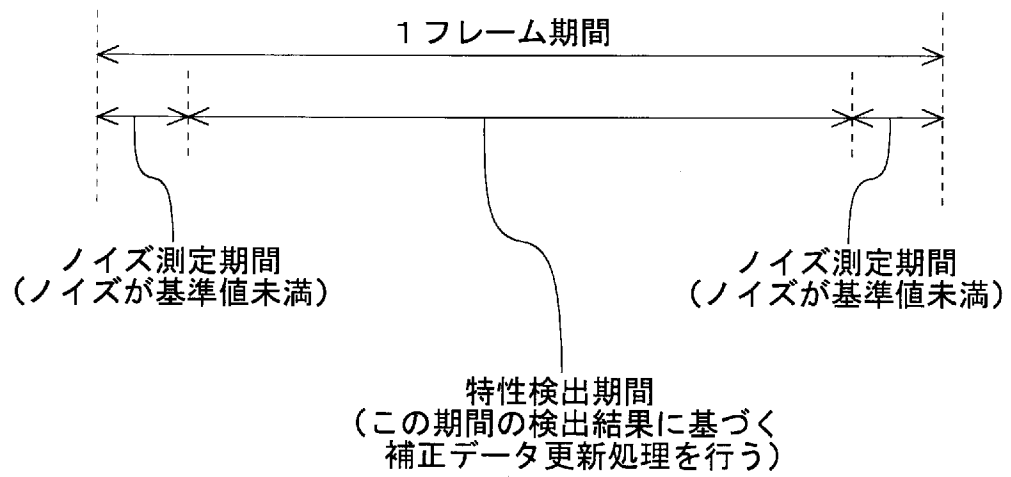
[図34]



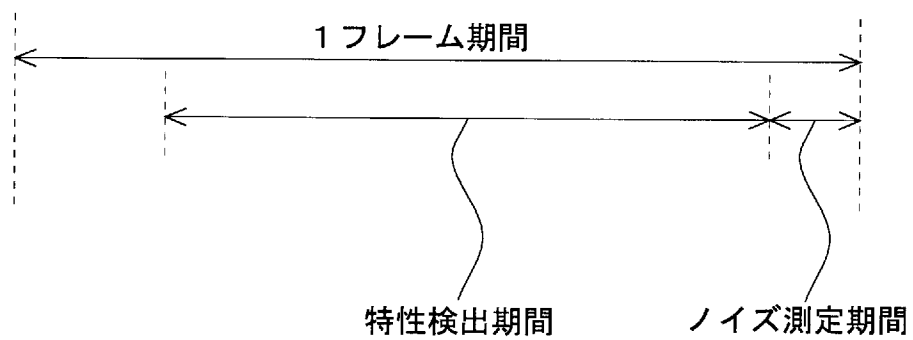
[図35]



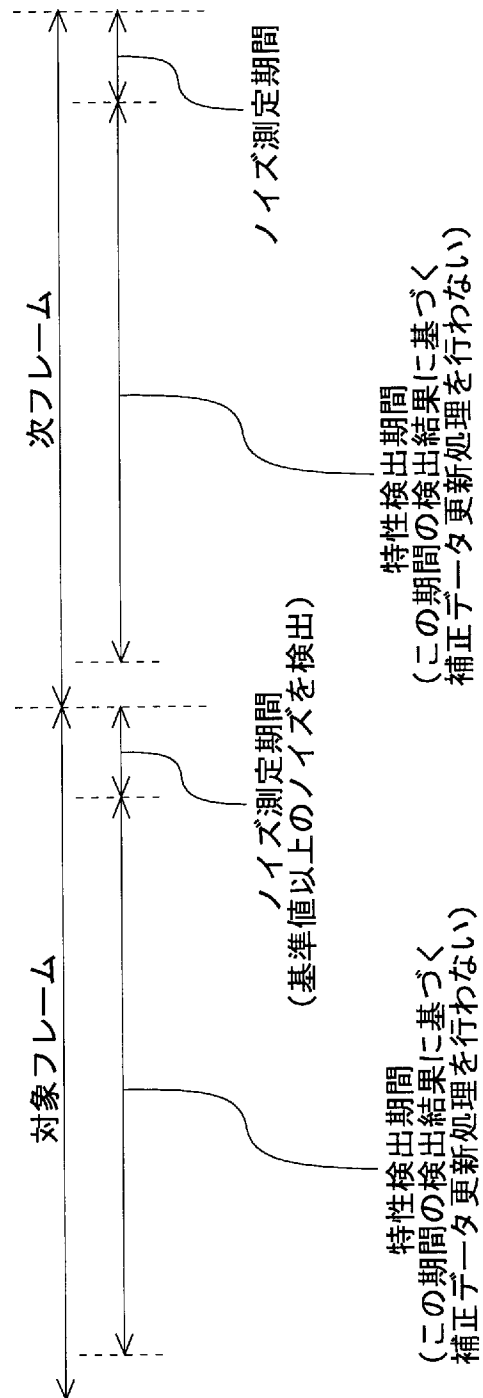
[図36]



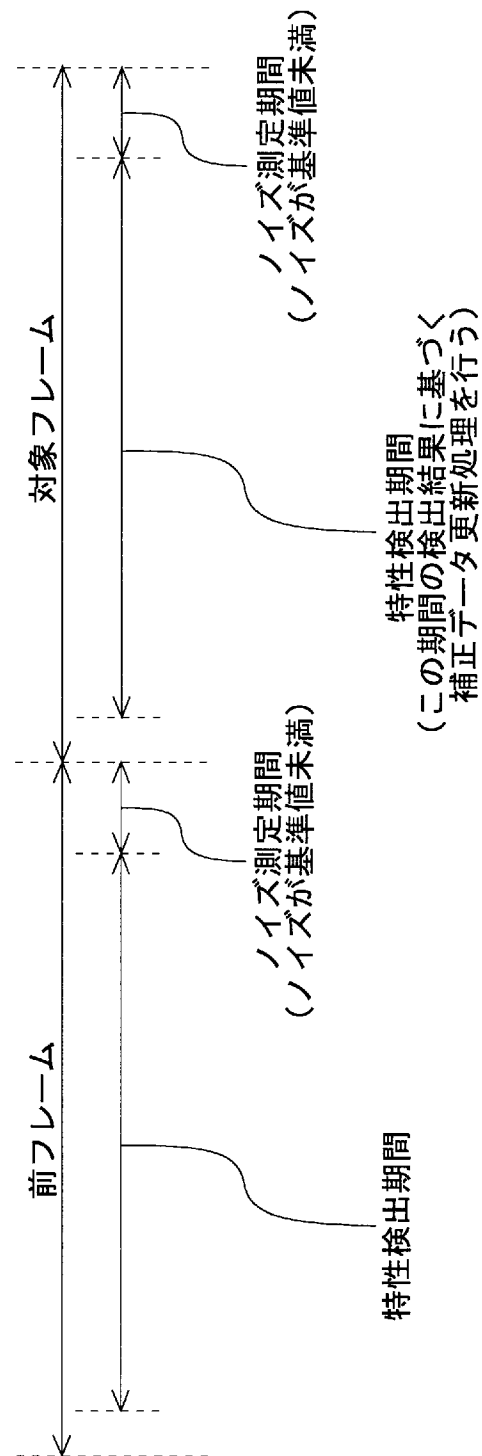
[図37]



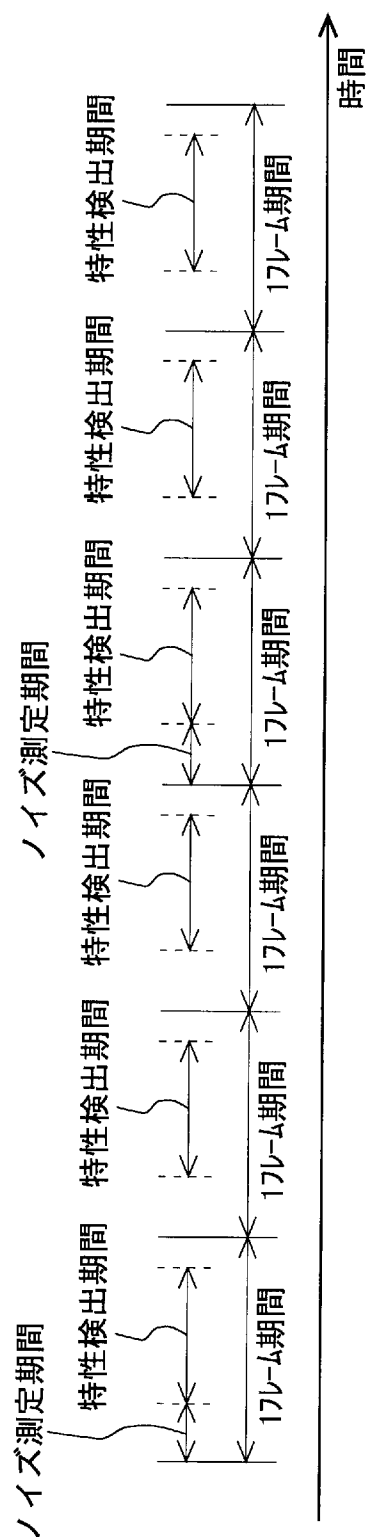
[図38]



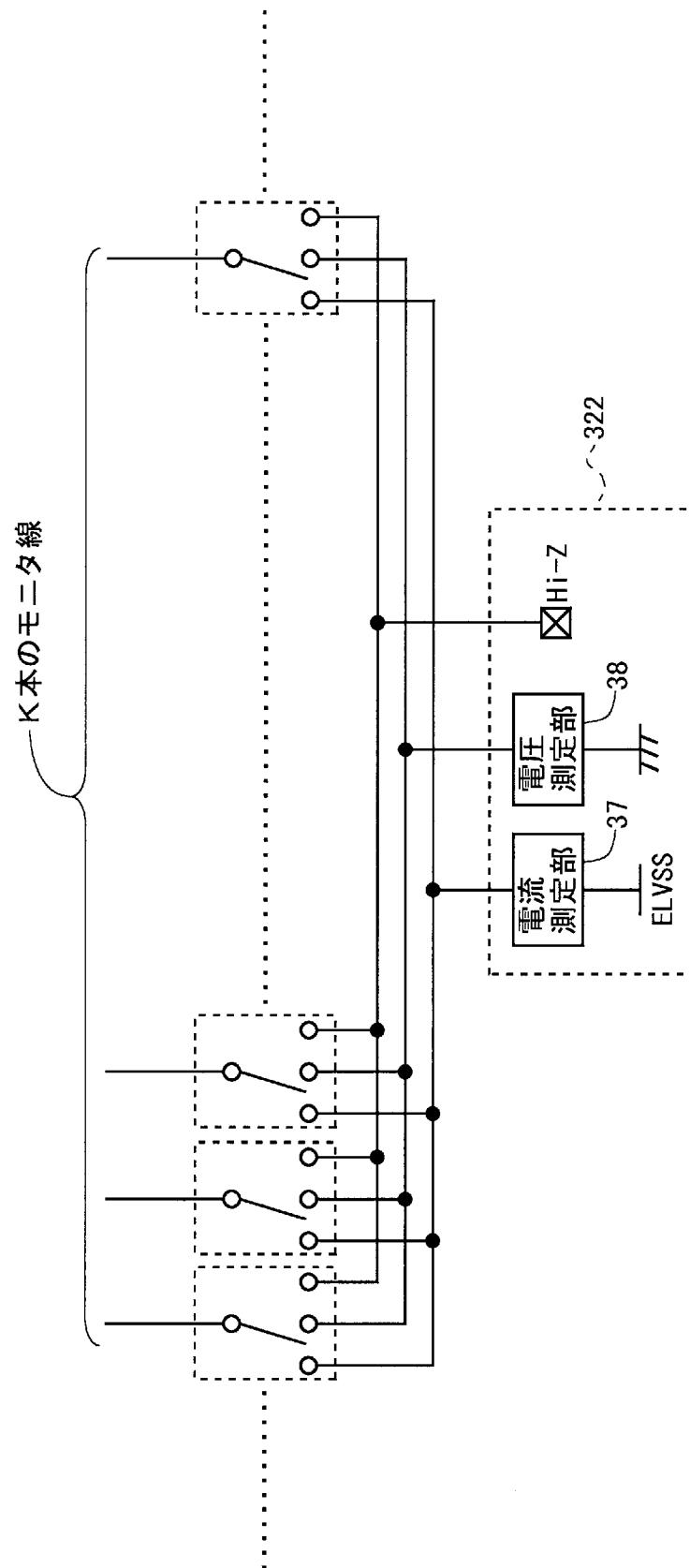
[図39]



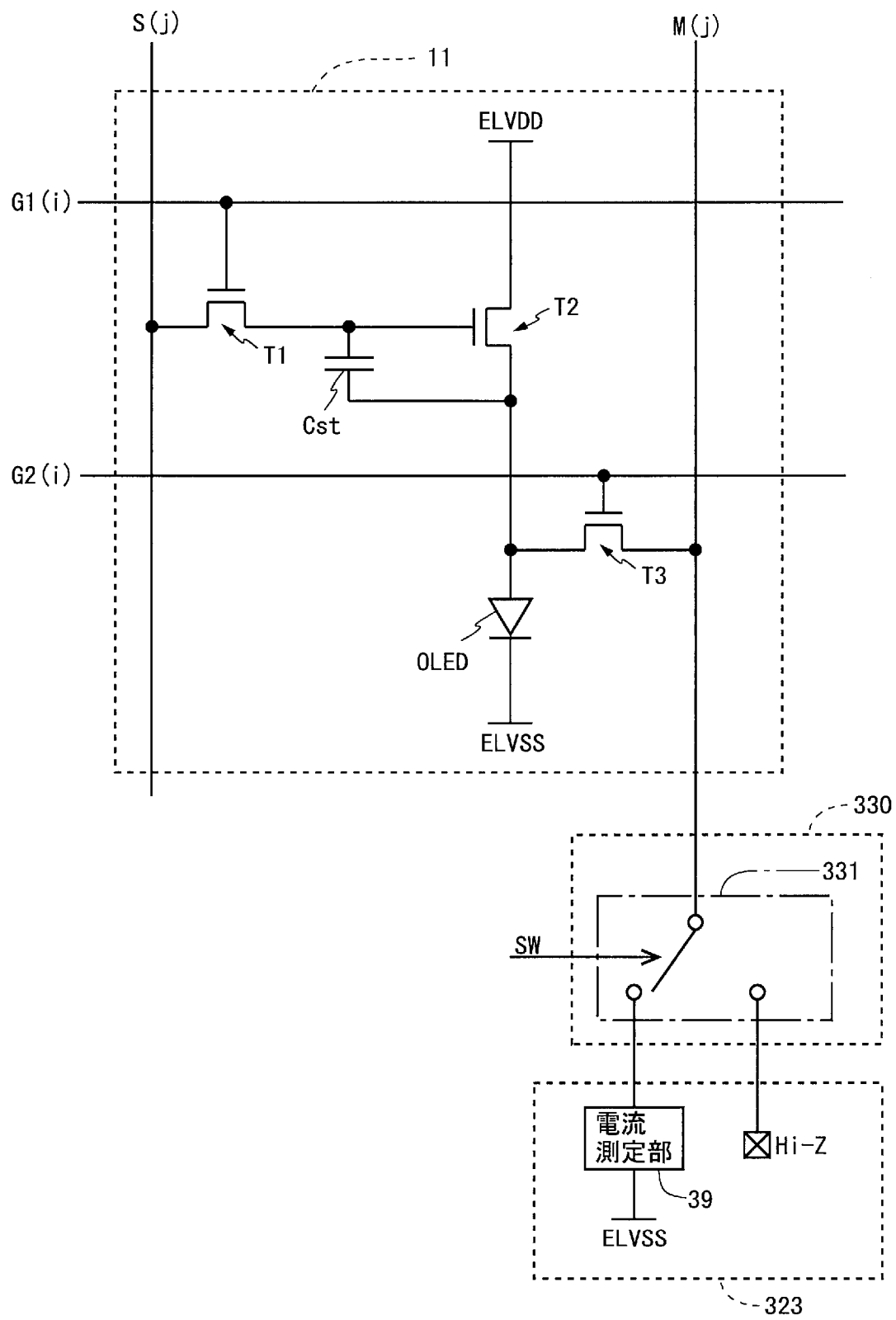
[図40]



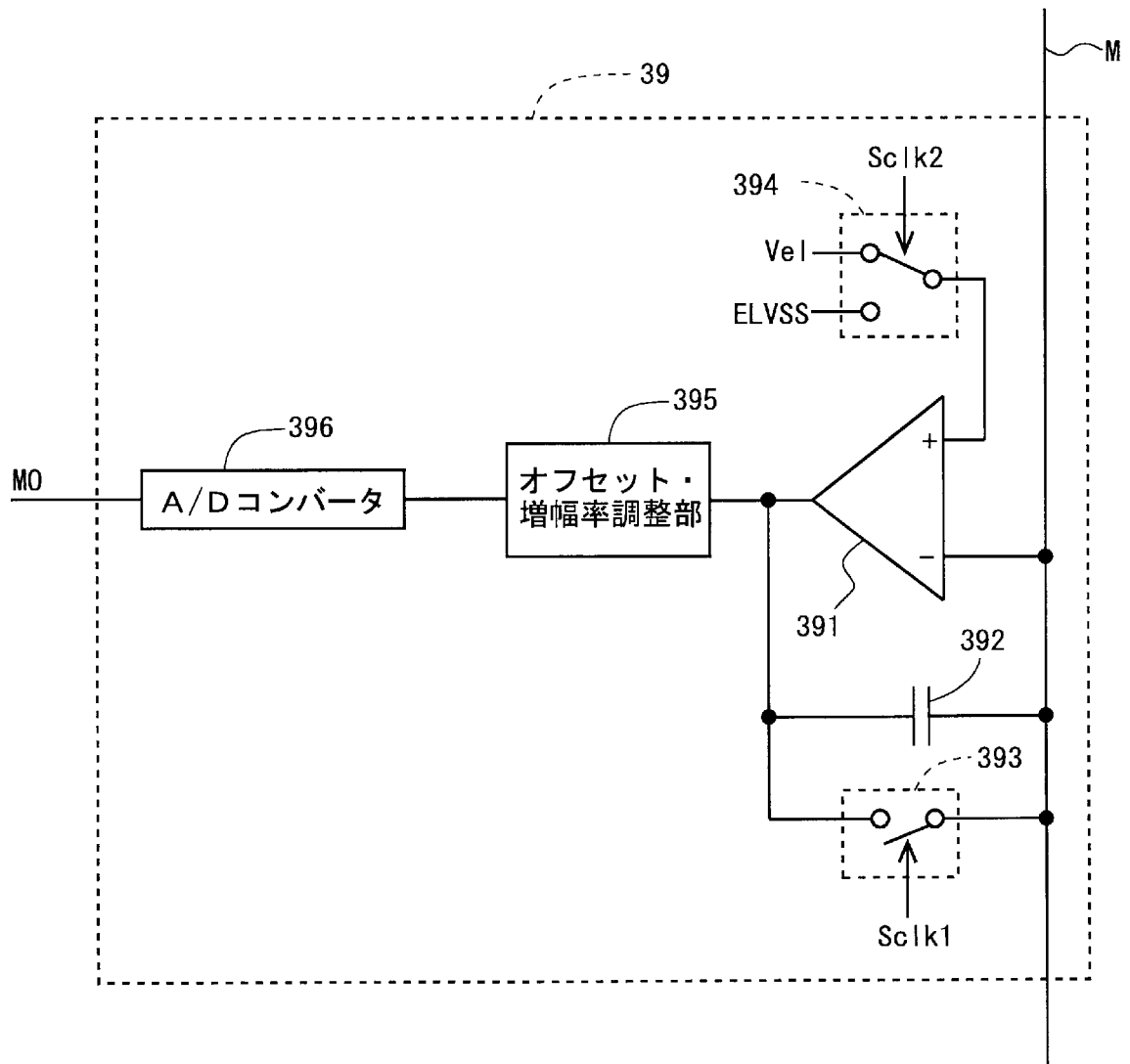
[図41]



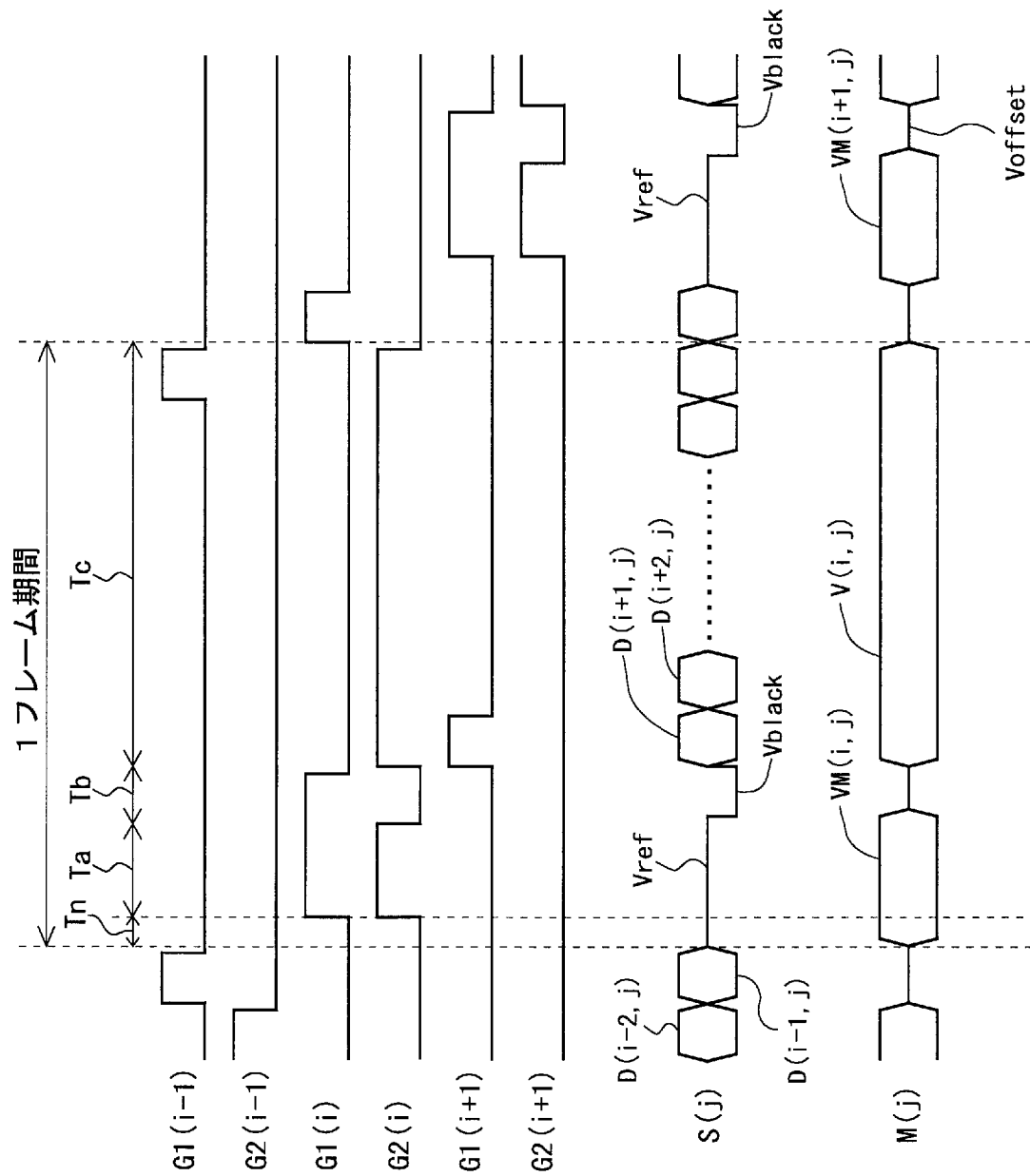
[図42]



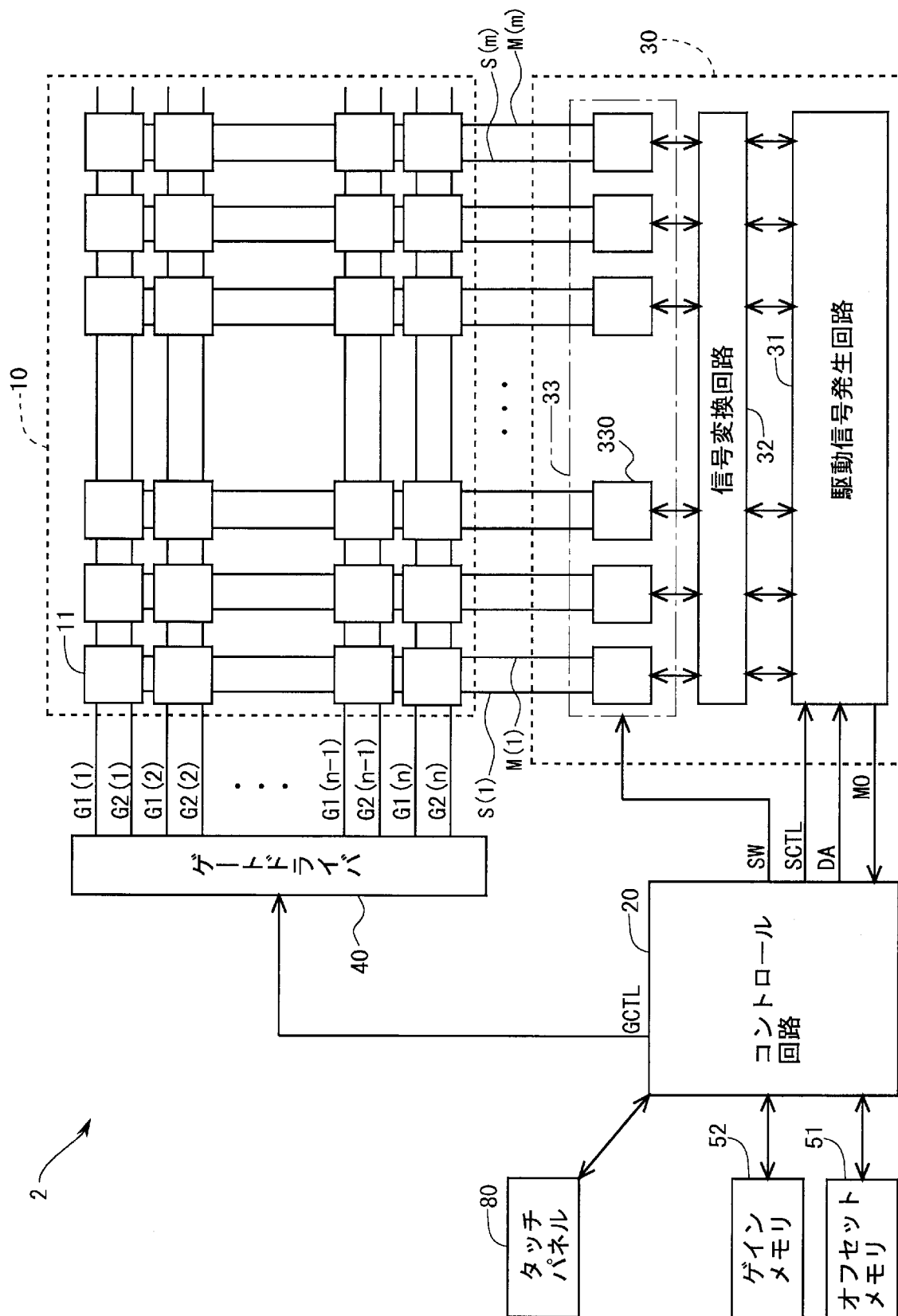
[図43]



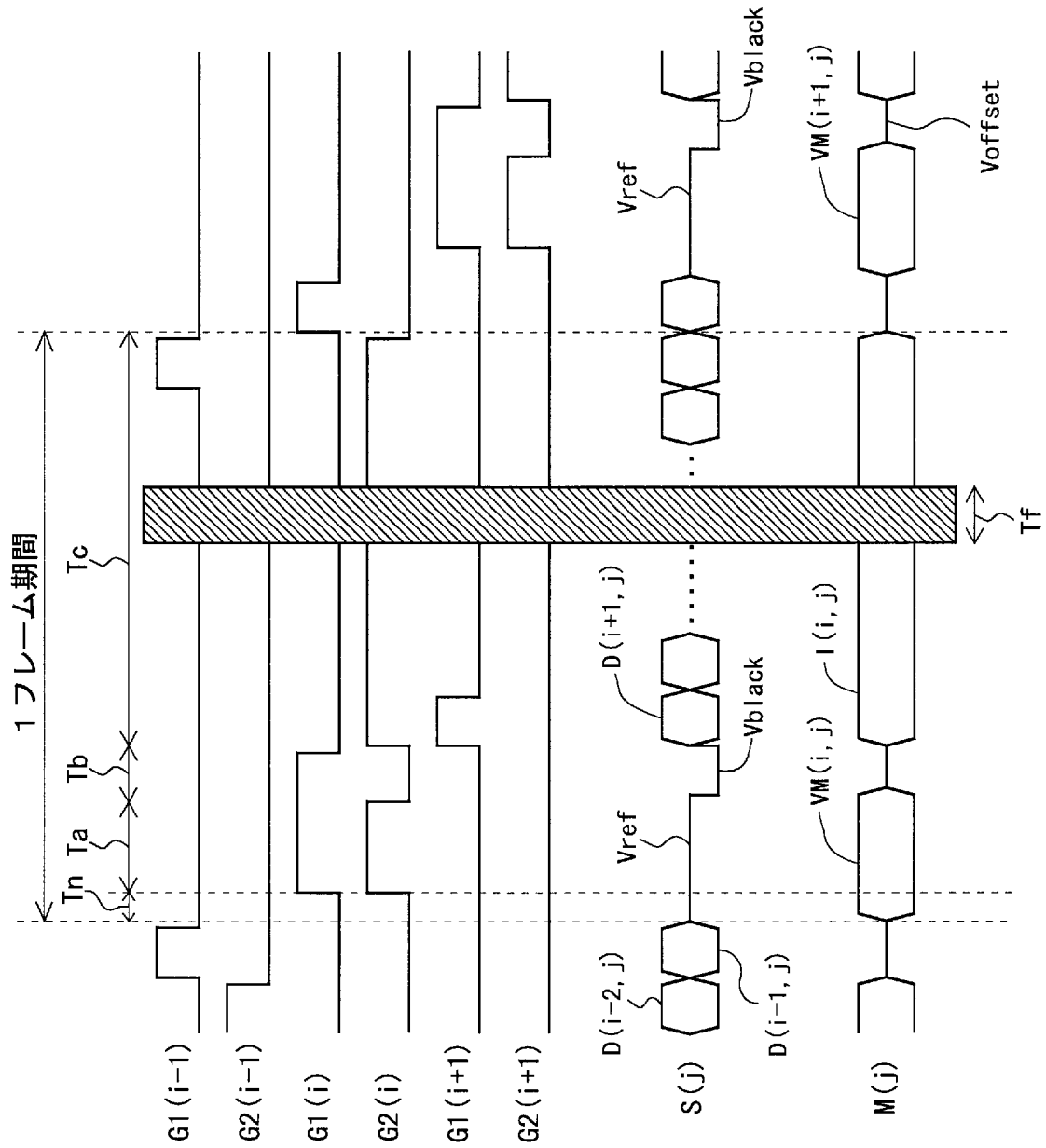
[図44]



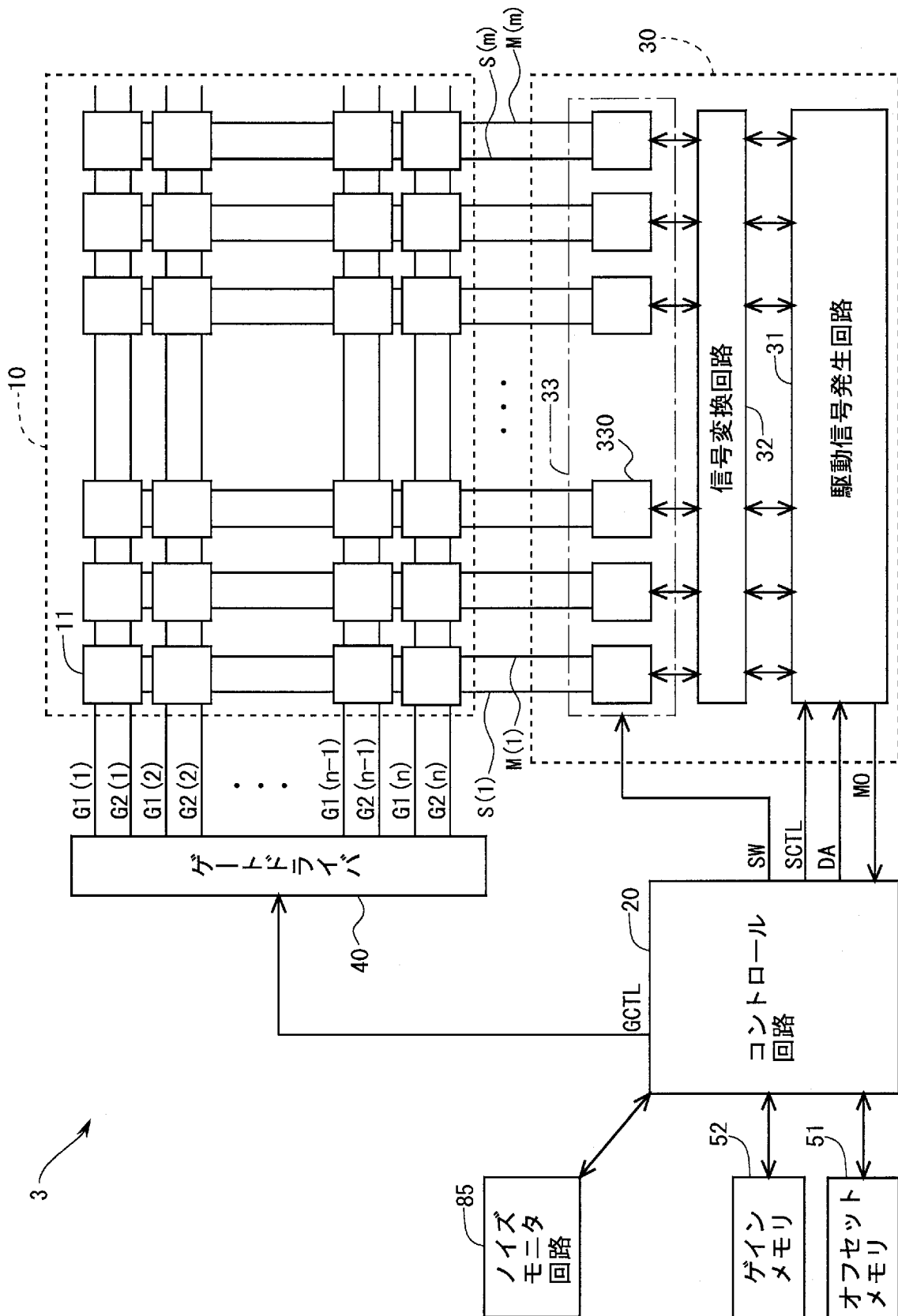
[図45]



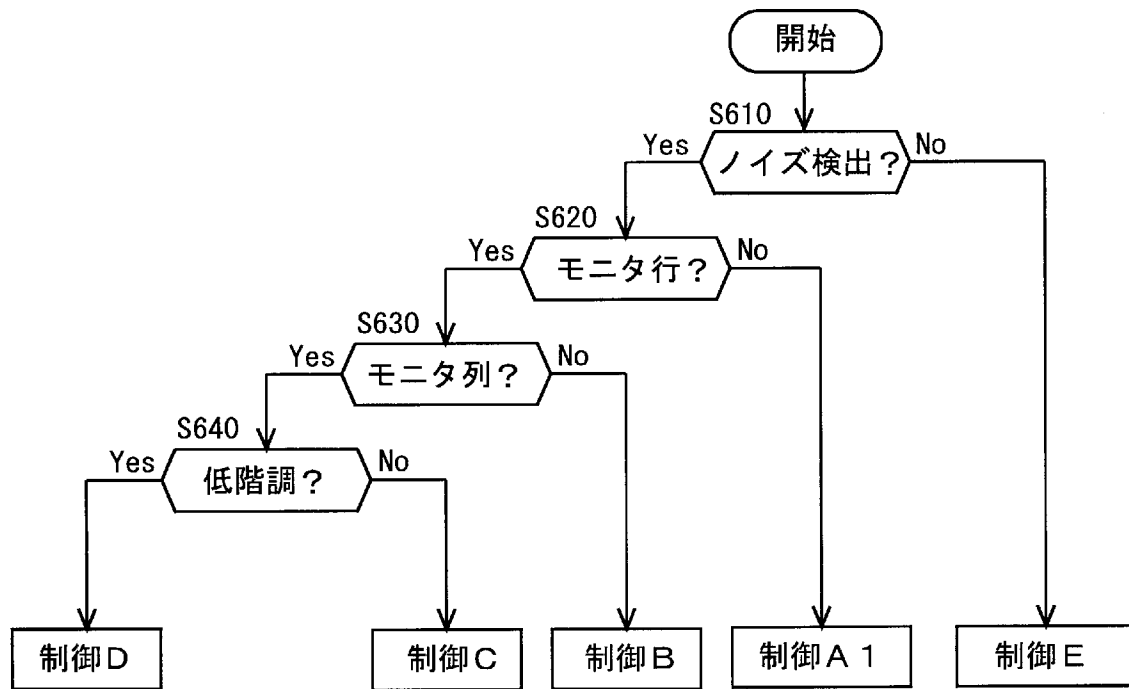
[図46]



[図47]



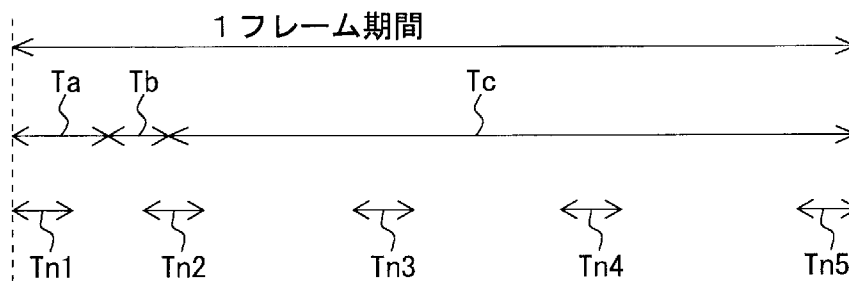
[図48]



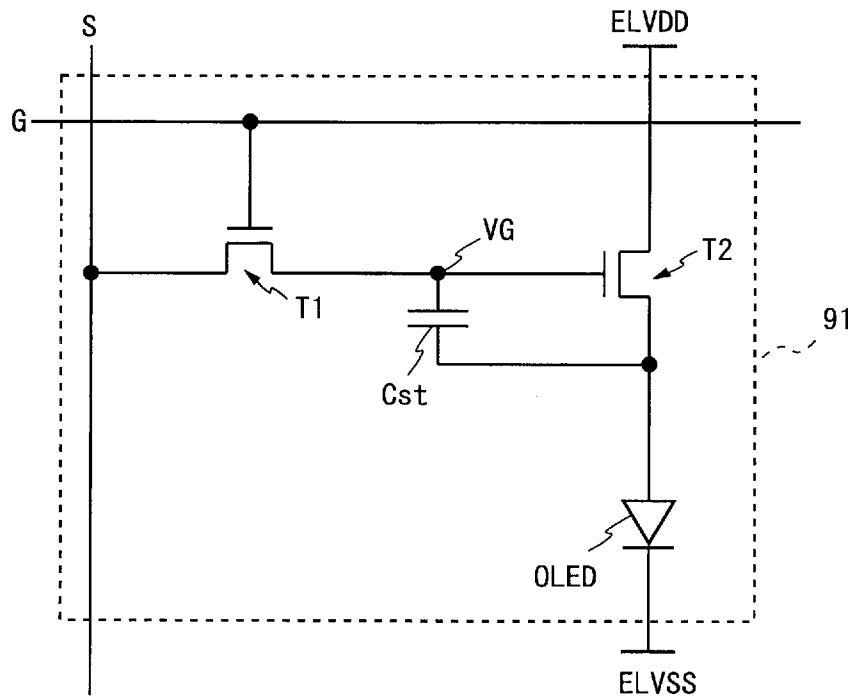
[図49]

	制御 A 1	制御 B	制御 C	制御 D	制御 E
G1(i)をハイレベルにする期間	通常 1 H 期間	通常 1 H 期間 + TFT 特性 検出期間	通常 1 H 期間 + TFT 特性 検出期間	通常 1 H 期間 + TFT 特性 検出期間	通常 1 H 期間
G2(i)の状態	前状態を維持	モニタ行のみ ハイレベル	モニタ行のみ ハイレベル	モニタ行のみ ハイレベル	全行ローレベル (直前にハイレベル の行を記憶)
S(i)の内容	階調データ	階調データ×k	黒データ	黒データ	階調データ
モニタライン スイッチの状態	前状態を維持	オフ (Hi-Z)	モニタ列のみ オン	モニタ列のみ オン	オフ
M(i)の状態			ELVSSの供給、 電流測定 ⇒ 階調信号供給、 電圧測定	ELVSSの供給、 電流測定	
補正データの 更新	無し	無し	有り (TFT、OLED)	有り (TFTのみ)	無し

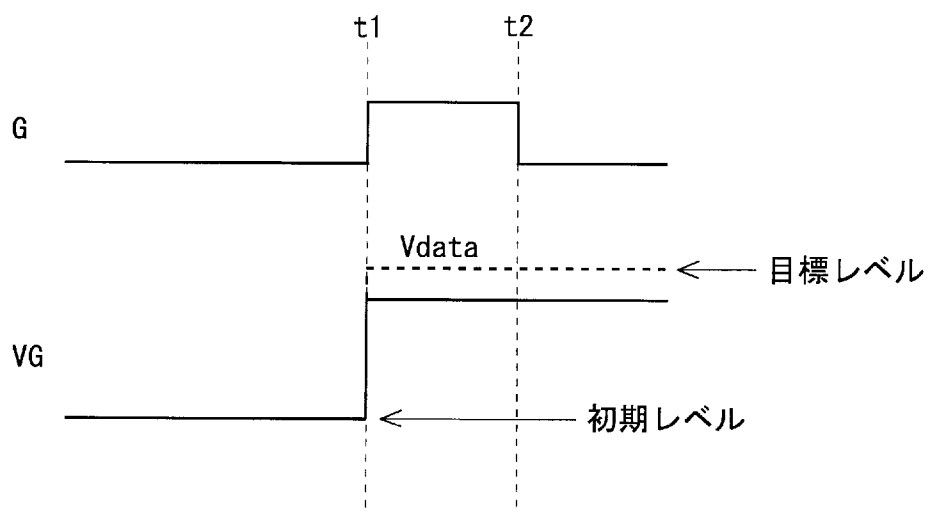
[図50]



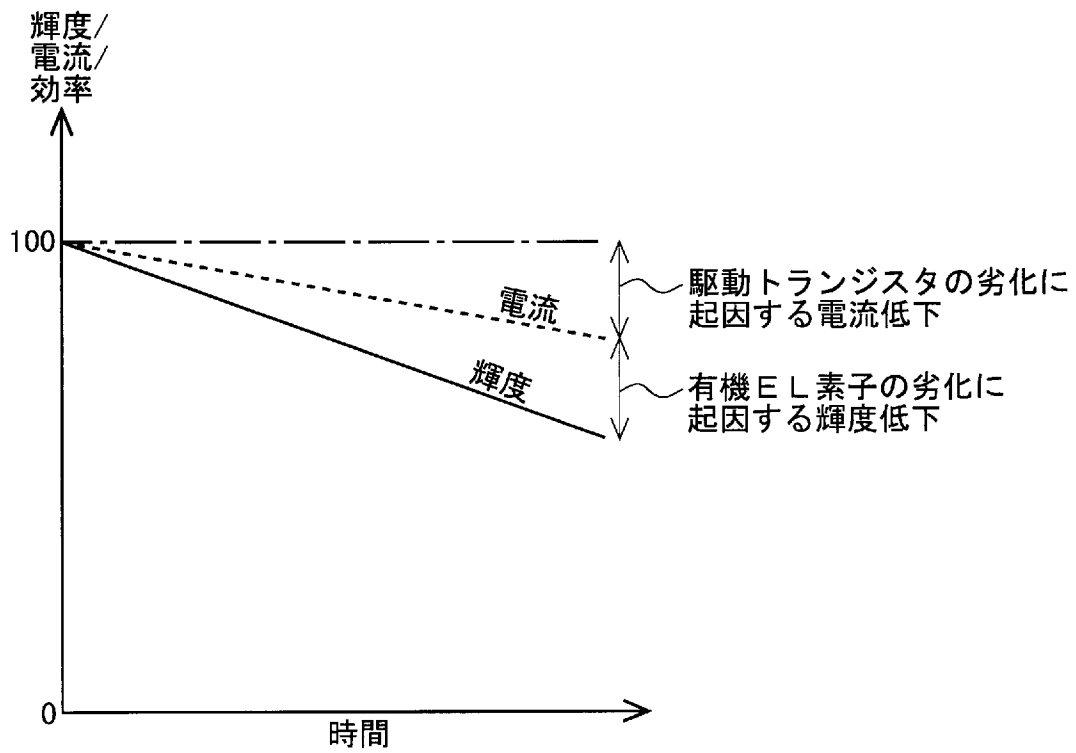
[図51]



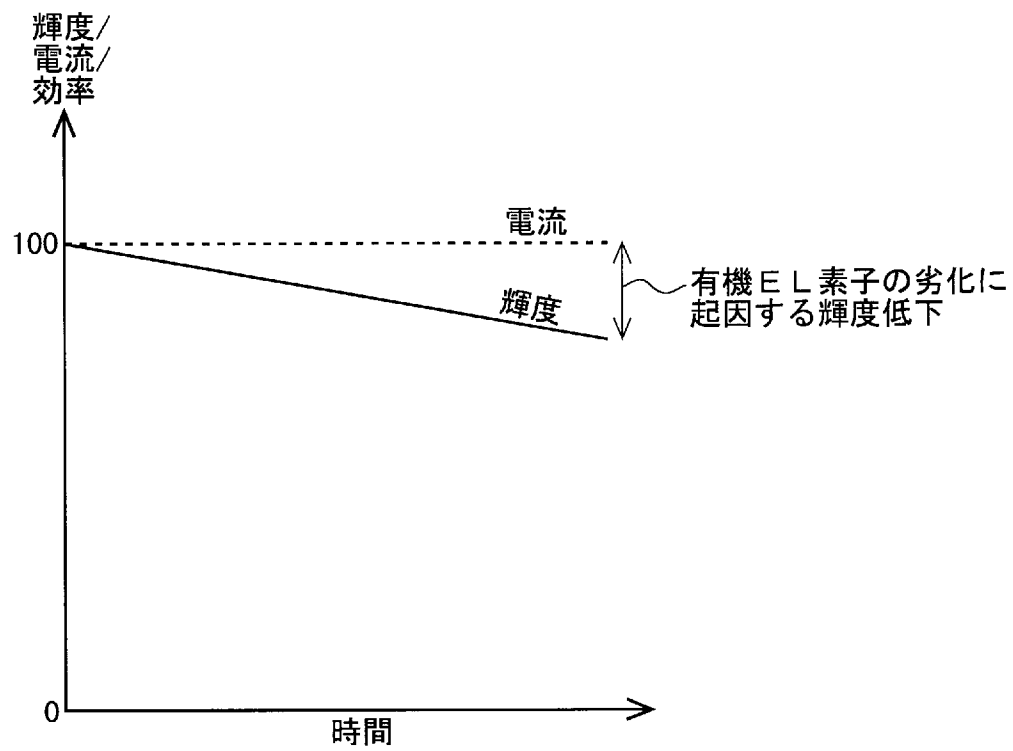
[図52]



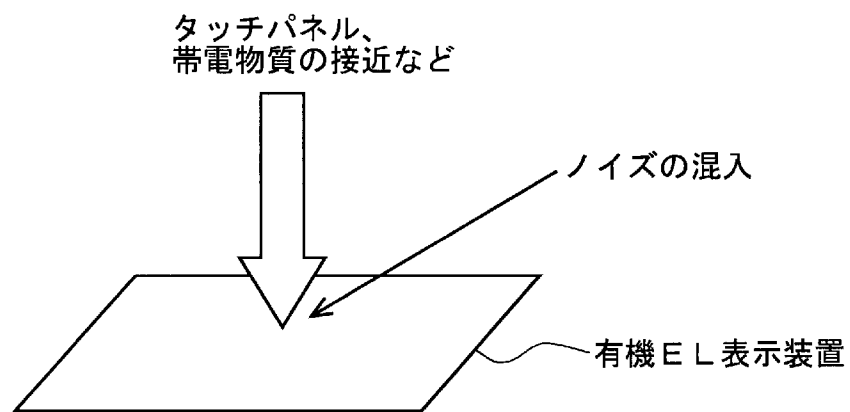
[図53]



[図54]



[図55]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/069876

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/00-5/42

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-53382 A (Panasonic Corp.), 12 March 2009 (12.03.2009), entire text; fig. 1 to 12 (Family: none)	1-20
A	JP 2008-234511 A (Renesas Technology Corp.), 02 October 2008 (02.10.2008), entire text; fig. 1 to 6 (Family: none)	1-20
A	JP 2007-174508 A (Funai Electric Co., Ltd.), 05 July 2007 (05.07.2007), entire text; fig. 1 to 4 & US 2007/0146949 A1	1-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 October, 2014 (23.10.14)

Date of mailing of the international search report
04 November, 2014 (04.11.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/069876

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4-290388 A (Hitachi, Ltd.), 14 October 1992 (14.10.1992), entire text; fig. 1 to 19 (Family: none)	1-20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/00-5/42

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-53382 A（パナソニック株式会社）2009.03.12, 全文, 図 1-12 (ファミリーなし)	1-20
A	JP 2008-234511 A（株式会社ルネサステクノロジ）2008.10.02, 全文, 図 1-6 (ファミリーなし)	1-20

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 3 . 1 0 . 2 0 1 4

国際調査報告の発送日

0 4 . 1 1 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

中 村 直 行

2 G

9 2 1 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-174508 A (船井電機株式会社) 2007. 07. 05, 全文, 図 1-4 & US 2007/0146949 A1	1-20
A	JP 4-290388 A (株式会社日立製作所) 1992. 10. 14, 全文, 図 1-19 (ファミリーなし)	1-20