



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년01월04일
(11) 등록번호 10-1935642
(24) 등록일자 2018년12월28일

(51) 국제특허분류(Int. Cl.)
H01L 33/22 (2010.01) H01L 33/10 (2010.01)
(52) CPC특허분류
H01L 33/22 (2013.01)
H01L 33/10 (2013.01)
(21) 출원번호 10-2016-7014288(분할)
(22) 출원일자(국제) 2009년02월11일
심사청구일자 2016년06월24일
(85) 번역문제출일자 2016년05월27일
(65) 공개번호 10-2016-0075765
(43) 공개일자 2016년06월29일
(62) 원출원 특허 10-2010-7019171
원출원일자(국제) 2009년02월11일
심사청구일자 2013년12월24일
(86) 국제출원번호 PCT/DE2009/000192
(87) 국제공개번호 WO 2009/106038
국제공개일자 2009년09월03일
(30) 우선권주장
10 2008 011 847.8 2008년02월29일 독일(DE)
10 2008 027 045.8 2008년06월06일 독일(DE)
(56) 선행기술조사문헌
DE102006023685 A1*
JP2007273975 A*
JP2006313888 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
오스람 옵토 세미컨덕터스 게엠베하
독일 레겐스부르크 라이브니츠슈트라쎄 4 (우:93055)
(72) 발명자
알스테트, 마그누스
독일, 93049 레겐스부르크, 테오도르-코에르너-스트라쎄 12
바우어, 조한네스
독일, 93051 레겐스부르크, 부르크프라이덴웨그 32
(뒷면에 계속)
(74) 대리인
김태홍, 김진희

전체 청구항 수 : 총 14 항

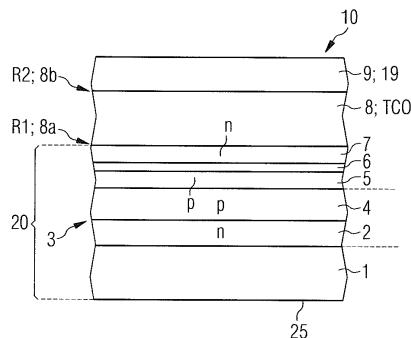
심사관 : 김동우

(54) 발명의 명칭 반도체 발광 다이오드 및 반도체 발광 다이오드의 제조 방법

(57) 요약

본 제안되는 반도체 발광 다이오드(10)는, 적어도 p형 도핑된 발광 다이오드층(4), n형 도핑된 발광 다이오드층(5) 및 상기 p형 도핑된 발광 다이오드층(4)과 n형 도핑된 발광 다이오드층(2) 사이에 위치한 광학적 활성 영역(3); 투명 전도 산화물을 함유한 산화물층(8); 그리고 적어도 하나의 거울층(9)을 포함하고, 이때 상기 산화물층(뒷면에 계속)

대표도 - 도2



(8)은 발광 다이오드층들(2, 4)과 적어도 하나의 거울층(9) 사이에 배치되고, 상기 발광 다이오드층들(2, 4)을 향한 제1경계면(8a) 및 상기 적어도 하나의 거울층(9)을 향한 제2경계면(8b)을 포함하고, 이때 상기 산화물층(8)의 제2경계면(8b)은 상기 산화물층(8)의 제1경계면(8a)보다 작은 거칠기(R2)를 가지는 것을 특징으로 한다.

(72) 발명자

젠더, 올리츠

독일, 93191 레텐바흐, 아움바흐 311

스트라스부르그, 마틴

독일, 93105 테겐하임, 루터스트라쎄 1

사바텔, 마티아스

독일, 93059 레겐스부르그, 암 프로첸버이어 21 비

한, 베르틀

독일, 93155 헤마우, 암 프팬넨스티엘 2

명세서

청구범위

청구항 1

적어도 하나의 p형 도핑된 발광 다이오드층(4), n형 도핑된 발광 다이오드층(2) 및 상기 p형 도핑된 발광 다이오드층(4)과 상기 n형 도핑된 발광 다이오드층(2)의 사이에 위치한 광학적 활성 영역(3);

투명 전도성 산화물로 구성된 산화물층(8); 및

적어도 하나의 거울층(9)

을 포함하고,

상기 산화물층(8)은 상기 발광 다이오드층들(2, 4)과 상기 적어도 하나의 거울층(9)의 사이에 배치되되, 상기 발광 다이오드층들(2, 4)을 향한 제1경계면(8a) 및 상기 적어도 하나의 거울층(9)을 향한 제2경계면(8b)을 포함하고, 상기 산화물층(8)의 상기 제2경계면(8b)은 상기 산화물층(8)의 상기 제1경계면(8a)보다 작은 거칠기(R2)를 가지며,

상기 p형 도핑된 발광 다이오드층(4)과 상기 산화물층(8)의 사이에 p형 도핑된 반도체층(5)이 배치되고, 상기 p형 도핑된 반도체층의 도펀트 농도는 상기 p형 도핑된 발광 다이오드층(4)의 도펀트 농도와 적어도 같은 것을 특징으로 하는 반도체 발광 다이오드(10).

청구항 2

적어도 하나의 p형 도핑된 발광 다이오드층(4), n형 도핑된 발광 다이오드층(2) 및 상기 p형 도핑된 발광 다이오드층(4)과 상기 n형 도핑된 발광 다이오드층(2)의 사이에 위치한 광학적 활성 영역(3);

투명 전도성 산화물로 구성된 산화물층(8); 및

적어도 하나의 거울층(9)

을 포함하고,

상기 산화물층(8)은 상기 발광 다이오드층들(2, 4)과 상기 적어도 하나의 거울층(9)의 사이에 배치되되, 상기 발광 다이오드층들(2, 4)을 향한 제1경계면(8a) 및 상기 적어도 하나의 거울층(9)을 향한 제2경계면(8b)을 포함하며, 상기 산화물층(8)의 상기 제2경계면(8b)은 1.0 nm보다 작은 거칠기(R2)를 가지며,

상기 p형 도핑된 발광 다이오드층(4)과 상기 산화물층(8)의 사이에 p형 도핑된 반도체층(5)이 배치되고, 상기 p형 도핑된 반도체층의 도펀트 농도는 상기 p형 도핑된 발광 다이오드층(4)의 도펀트 농도와 적어도 같은 것을 특징으로 하는 반도체 발광 다이오드(10).

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 p형 도핑된 발광 다이오드층(4)은 상기 n형 도핑된 발광 다이오드층(2)에 비해 상기 산화물층(8)에 더 근접하여 배치되는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 산화물층(8)은 상기 산화물층의 상기 제1경계면(8a)에서 상기 p형 도핑된 반도체층(5)에 인접하는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 p형 도핑된 반도체층(5)과 상기 산화물층(8)의 사이에 n형 도핑된 반도체층(7)이 배치되고, 상기 산화물층(8)의 상기 제1경계면(8a)은 상기 n형 도핑된 반도체층(7)에 인접하는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 6

청구항 5에 있어서,

상기 n형 도핑된 반도체층(7)의 도펀트 농도는 상기 n형 도핑된 발광 다이오드층의 도펀트 농도보다 크고, $2 \times 10^{20}/\text{cm}^3$ 보다 큰 것을 특징으로 하는 반도체 발광 다이오드.

청구항 7

청구항 5에 있어서,

상기 n형 도핑된 반도체층(7)의 도펀트 농도는 상기 n형 도핑된 발광 다이오드층(2)의 도펀트 농도보다 작은 것을 특징으로 하는 반도체 발광 다이오드.

청구항 8

청구항 5에 있어서,

상기 p형 도핑된 반도체층(5)과 상기 n형 도핑된 반도체층(7) 사이에는 도핑되지 않은 반도체층(6)이 배치되는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 9

청구항 8에 있어서,

상기 도핑되지 않은 반도체층(6)은 상기 p형 도핑된 반도체층(5) 및 상기 n형 도핑된 반도체층(7)과 함께 터널 접촉을 형성하는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 10

청구항 1 또는 청구항 2에 있어서,

상기 n형 도핑된 발광 다이오드층(2)의 도펀트 농도는 $1 \times 10^{20}/\text{cm}^3$ 보다 작고, 상기 p형 도핑된 발광 다이오드층(4)의 도펀트 농도는 $2 \times 10^{20}/\text{cm}^3$ 보다 작고, 상기 p형 도핑된 반도체층(5)의 도펀트 농도는 $2 \times 10^{20}/\text{cm}^3$ 보다 큰 것을 특징으로 하는 반도체 발광 다이오드.

청구항 11

청구항 1 또는 청구항 2에 있어서,

상기 거울층(9)은 적어도 하나의 금속 거울층(19)을 포함하는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 12

청구항 1 또는 청구항 2에 있어서,

상기 거울층(9)은 적어도 하나의 유전체 거울층(18)을 포함하는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 13

청구항 12에 있어서,

상기 거울층(9)은 적어도 하나의 금속 거울층(19)을 포함하고, 상기 유전체 거울층(18)은 상기 산화물층(8)과 상기 금속 거울층(19) 사이에 배치되고, 국부적 리세스(11)를 포함하며, 상기 리세스에서 상기 금속 거울층(19)은 상기 산화물층(8)의 상기 제2경계면(8b)까지 이르는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 14

청구항 1 또는 청구항 2에 있어서,

상기 산화물층(8)의 상기 제2경계면(8b)의 작은 거칠기의 결과로, 상기 제2경계면(8b)의 면 법선에 대한 입사각이 클 때에도, 전체적으로, 입사된 전자기 복사의 더 많은 비율이 반사되는 것을 특징으로 하는 반도체 발광 다이오드.

청구항 15

삭제

발명의 설명

기술 분야

[0001] 본 발명은 반도체 발광 다이오드 및 반도체 발광 다이오드의 제조 방법에 관한 것이다.

[0002] 본 특허 출원은 독일 특허 출원 10 2008 011847.8 및 독일 특허 출원 10 2008 027045.8의 우선권을 청구하며, 그 공개 내용은 참조로 포함된다.

배경 기술

[0003] 반도체 발광 다이오드는 반도체층들로 구성된 층 스택을 포함하고, 상기 반도체층의 물질은 (기초 물질 및 도펀트와 관련하여) 광전 특성, 및 개별층들 내에서 그리고 층 경계에서 전자 밴드 구조를 소정의 크기로 조절하기 위해 목적에 맞게 선택되고 서로 맞춰진다. 2개의 인접하며 상호 보완적으로 도핑되는 발광 다이오드층들(p형 및 n형 도핑됨) 사이의 접합부에서 광학적 활성 영역이 발생하고, 상기 활성 영역은 전류가 반도체층 스택을 통과하여 흐를 때 전자기 복사를 방출한다. 생성된 복사는 우선 모든 방향으로 방출되며, 즉 일부분만 반도체 발광 다이오드의 방출 방향으로 방출된다. 이와 반대 방향인 반도체층 스택의 측을 향해 방출되는 복사 비율을 다시 방출 방향으로 재귀반사하기 위해, 반도체층 스택의 뒤에는 투명 전도 산화물로 구성된 산화물층 및 하나 이상의 거울층이 제공된다. 거울층에 도달하는 전자기 복사는 층들의 광학적 굴절률의 차, 거울층의 전도도, 산화물층의 투명도, 산화물층의 두께, 및 상기 광학적 활성 영역으로 가는 방향에서 상기 산화물층앞에 배치된 층들의 두께에 의존하는 비율로 반사된다. 반사되는 비율을 늘리기 위해, 종래에는 층 두께외에 특히 각 층들의 물질 특성 및 물질 조성이 변경되고 최적화된다.

발명의 내용

해결하려는 과제

[0004] 거울층에 도달하는 전자기 복사 중 거울층을 통해 다시 재귀반사되는 비율이 증가하면, 반도체 발광 다이오드의 광 수율이 증가할 수 있다.

과제의 해결 수단

[0005] 이는 특허 청구 범위 제1항 및 제2항에 따른 반도체 발광 다이오드, 그리고 특허 청구 범위 제14항에 따른 방법에 의하여 가능할 수 있다.

[0006] 적어도 p형 도핑된 발광 다이오드층, n형 도핑된 발광 다이오드층 및 상기 p형 도핑된 발광 다이오드층과 n형 도핑된 발광 다이오드층 사이에 위치한 광학 활성 영역, 투명 전도 산화물로 구성된 산화물층 및 적어도 하나의 거울층을 포함하는 반도체 발광 다이오드가 제공되고, 이때 산화물층은 발광 다이오드층들과 적어도 하나의 거울층 사이에 배치되고, 발광 다이오드층을 향한 제1경계면 및 상기 적어도 하나의 거울층을 향한 제2경계면을 포함하며, 상기 산화물층의 제2경계면은 상기 산화물층의 제1경계면보다 작은 거칠기를 가진다.

[0007] 또한, 산화물층의 제2경계면이 1.0 nm보다 작은 거칠기를 가지는 반도체 발광 다이오드가 제공된다.

[0008] 거칠기가 더 작은 제2경계면상에 거울층이 형성됨으로써, 산화물층과 거울층 사이의 경계면에서 반사도가 증가하고, 이때 특히 큰 입사각으로 입사되는 복사 비율은 더 큰 세기로 반사된다.

[0009] 층 두께가 5 nm보다 큰 산화물층이 제공되면, 그 아래 위치한 최상부 반도체층의 거칠기에 의해 야기되는 산화물층의 제1경계면의 비평면이 평평해지고(leveling), 산화물층의 제2경계면의 거칠기에 부정적으로 작용하지 않

는다.

- [0010] p형 도핑된 발광다이오드층이 n형 도핑된 발광 다이오드층에 비해 산화물층에 더 근접하게 배치되면, 산화물층 및 거울층은 반도체 발광 다이오드의 p측에 위치한다. 이 곳에서, 산화물층의 연결이 우선 반도체 발광 다이오드의 구동 전압을 증가시키긴 하나, 상기 구동 전압은 이하에 기술되는 바와 같이 보상될 수 있다.
- [0011] 일 발전에 따르면, p형 도핑된 발광 다이오드층과 산화물층 사이에 p형 도핑된 반도체층이 배치되고, 상기 반도체층의 도펀트 농도는, 적어도, p형 도핑된 발광 다이오드층의 도펀트 농도와 같다. p형 도핑된 반도체층은 산화물층의 증착 시 결정 격자 손상으로부터 p형 도핑된 발광 다이오드층을 보호한다.
- [0012] 제1실시에 따르면, 산화물층의 제1경계면은 p형 도핑된 반도체층에 인접한다.
- [0013] 대안적인 제2실시에 따르면, p형 도핑된 반도체층과 산화물층 사이에 n형 도핑된 반도체층이 배치되고, 산화물층은 n형 도핑된 반도체층에 인접한다. 이를 통해, 산화물층이 반도체층 스택에 낮은 옴(low-ohmic)으로 연결된다.
- [0014] 일 발전에 따르면, p형 도핑된 반도체층과 n형 도핑된 반도체층 사이에 도핑되지 않은 반도체층이 제공된다. 상기 도핑되지 않은 반도체층은 도핑된 두 개의 반도체층과 함께 터널 접촉을 형성하고, 이때 터널 접촉의 접촉 저항은 n형 도핑된 반도체층에 의한 산화물층의 낮은 옴 연결을 통해, 보상되고도 남으며, 전체적으로 필요한 구동 전압도 감소한다.
- [0015] 바람직하게는, 산화물층은 전기 전도성이다.
- [0016] 산화물층을 위해 적합한 물질은 예를 들면 아연산화물, 인듐주석산화물 또는 인듐아연산화물이다.
- [0017] 거울층이 산화물층의 제2경계면에 직접 접하면, 산화물층의 제2경계면은 동시에 거칠기가 매우 작은 거울면을 형성한다.
- [0018] 일 실시예에 따르면, 거울층은 적어도 하나의 금속 거울층을 포함한다.
- [0019] 금속 거울층을 위한 적합한 물질은 특히 금, 은 또는 알루미늄이고, 이때 금은 적외 영역에서의 반사를 위해, 은은 가시 파장 영역에서의 반사를 위해, 알루미늄은 UV 영역에서의 반사를 위해 적합하다.
- [0020] 다른 실시예에 따르면, - 금속 거울층에 대해 대안적 또는 부가적으로 - 적어도 하나의 유전체 거울층이 제공된다. 특히, 금속 거울층과 조합되면, 유전체 거울층은 반도체 발광 다이오드의 후방측에서 거울의 반사도를 증가시킨다.
- [0021] 유전체 거울층을 위한 적합한 물질은 예를 들면 유리, 규소산화물, 규소질화물 또는 규소질산화물이다.
- [0022] 일 발전에 따르면, 유전체 거울층은 산화물층과 금속 거울층 사이에 배치되고, 국부적 리세스(recess)를 포함하며, 상기 리세스에서 금속 거울층은 산화물층의 제2경계면까지 도달한다. 이를 통해 금속 거울층은 투명 전도 산화물층을 위한 접촉을 형성하며, 상기 접촉으로부터 시작하여 산화물층에서는 반도체층 스택의 전체 기본면에 걸쳐 래터럴 전류 확산(lateral current expansion)이 수행된다.
- [0023] 발광 다이오드층을 위한 기초 물질로서 가령 2성분, 3성분 또는 4성분 III-V 반도체 물질이 적합하며, 특히 알루미늄, 갈륨, 인듐 중 적어도 하나의 원소 및 질소, 인, 비소 중 적어도 하나의 원소를 포함한 반도체 물질이 적합하다. 이를 위해 예를 들면, 알루미늄질화물, 알루미늄인듐질화물, 갈륨질화물, 알루미늄갈륨질화물, 인듐갈륨질화물 및 인듐갈륨비소인화물이다.
- [0024] 반도체 발광 다이오드의 제조 방법은
- [0025] 적어도 p형 도핑된 발광다이오드층 및 n형 도핑된 발광 다이오드층의 형성 단계,
- [0026] 투명 전도 산화물을 증착하여 산화물층을 형성시키고, 상기 산화물층은 발광 다이오드층을 향한 제1경계면을 포함하고, 상기 산화물층은 HF 보조 DC 스퍼터링에 의해 증착되고, 이때 제1경계면과 반대 방향인 산화물층의 제2경계면이 생성되고, 상기 제2경계면은 산화물층의 제1경계면보다 작은 거칠기를 가지도록 하는 단계, 및
- [0027] 상기 산화물층의 제2경계면의 상부에 적어도 하나의 거울층을 형성하는 단계를 포함한다.
- [0028] 투명 전도 산화물로 구성된 산화물층이 HF 보조 DC 스퍼터링에 의해 증착됨으로써, 제2경계면의 거칠기는 제1경계면의 거칠기보다 작고, 특히 1.0 nm보다 작다. 이는 완성된 반도체 발광 다이오드에서 산화물층과 거울층 사이의 경계면에서 반사 또는 거울 효과를 더 강화시킨다.

- [0029] 적어도 5 nm의 층 두께를 가진 산화물층이 증착되면, 그 아래 위치한 최상부 반도체층의 거칠기에 의해 야기되는 산화물층의 제1경계면의 비평면이 평평해지고, 산화물층의 제2경계면의 거칠기에 영향을 미치지 않을 수 있다.
- [0030] 일 발전예에 따르면, p형 도핑된 발광 다이오드층상에 p형 도핑된 반도체층이 증착되고, 상기 반도체층의 도펀트 농도는 적어도 p형 도핑된 발광 반도체층의 도펀트 농도와 같다. p형 도핑된 반도체층은 산화물층의 스퍼터링 시 결정 격자 손상으로부터 p형 도핑된 발광 다이오드층을 보호한다.
- [0031] 또한 p형 도핑된 반도체층상에 걸쳐 도핑되지 않은 반도체층 및 n형 도핑된 반도체층이 증착되고, 산화물층이 n형 도핑된 반도체층상에 스퍼터링되면, n형 도핑된 반도체층에 의한 산화물층의 낮은 옴믹 연결이 발생한다; p형 도핑된 반도체층, 도핑되지 않은 반도체층 및 n형 도핑된 반도체층은 터널 접촉을 형성하고, 상기 터널 접촉의 접촉 저항은 n형 도핑된 반도체층에 산화물층이 낮은 옴믹으로 연결됨으로써, 보상되고도 남는다.
- [0032] 일 발전예에 따르면, 거울층의 형성 단계는 적어도 하나의 유전체 거울층의 증착 단계, 유전체 거울층안으로의 리세스 에칭 단계 및 상기 유전체 거울층상에 적어도 하나의 금속 거울층의 증착 단계를 포함하고; 이를 통해 금속 거울층이 유전체 거울층의 리세스에서 산화물층을 위한 접촉을 형성하고, 상기 접촉으로부터 시작하여 산화물층에는 반도체층 스택의 전체 기본면에 걸쳐 래터럴 전류 확산이 수행된다.
- [0033] 이하, 본 발명의 일부 실시예가 도면과 관련하여 기술된다.

도면의 간단한 설명

- [0034] 도 1은 반도체 발광 다이오드의 제1실시예이다.
- 도 2는 반도체 발광 다이오드의 제2실시예이다.
- 도 3은 복수 개의 거울층을 포함한 반도체 발광 다이오드의 제3실시예이다.
- 도 4는 복수 개의 거울층을 포함한 반도체 발광 다이오드의 제4실시예이다.
- 도 5는 도 1 내지 도 4 중 어느 하나에 따른 반도체 발광 다이오드의 제조 중에 임시적인 반도체 생성물의 확대된 개략적 상세도이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 도 1은 반도체층 스택(20)을 구비한 반도체 발광 다이오드(10)의 제1실시예를 횡단면도로 도시한다. 생성된 전자기 복사는 가시 영역, 적외 영역 또는 UV 영역에 위치하며, 상기 복사는 우선 모든 방향으로 방출되긴 하나, 가능한 한 복사 출사층(1)(도 1의 하부)의 복사 출사면(25)을 통해 완전히 방출되어야 하고, 상기 복사 출사층은 반도체층 스택에서 산화물층 및 거울층과 반대 방향인 측에 배치된다. 복사 출사층(1)은, 기판상에 전체층들이 성장되고 기판이 거의 완전히 에치백(etch back)된 후에 잔류하는 기판층(박막-LED) 또는 고유의 발광 다이오드층보다 먼저 기판상에 성장되었던 반도체층이며, 이때 기판은 차후에 완전히 제거되었다.
- [0036] 복사 출사층(1)상에는 이하와 같은 다른 층이 성장된다: 우선 n형 도핑된 발광 다이오드층(2) 및 p형 도핑된 발광 다이오드층(4)이 증착된다. 서로 상치된 도핑된 발광 다이오드층(2, 4)은 도 1에 파선으로 표시된 바와 같은 발광 다이오드층 시퀀스를 형성한다. 두 반도체층들(2, 4) 사이의 경계면에 광학적 활성 영역(3)이 생성되고, 상기 영역은 발광 다이오드층(2, 4)의 적합한 극에 충분한 순전압이 있을 때 전자기 복사의 방출을 야기한다. 여기서, n형 도핑되는 발광 다이오드층(2)은 규소로 도핑되고, p형 도핑되는 발광 다이오드층(4)은 마그네슘으로 도핑되고, 이때 발광 다이오드층(2, 4)의 기초 물질은 각각 III-V 반도체 물질이다. 복사 출사층(1)은 하부의 n형 도핑된 발광 반도체층(2)의 보호 및 전기적 절연을 위해 역할한다.
- [0037] p형 도핑된 발광 다이오드층(4)이 배치된 발광 다이오드층 시퀀스의 측(즉 도 1에서 상부)에 투명 전도 산화물로 구성된 산화물층(8)이 증착된다. 특히, 산화물층(8)은 투명 전기 전도 산화물을 포함한다.
- [0038] 산화물층은 층 경계에 평행한 래터럴 방향으로의 전류 확산 및 거울층과 반도체층 스택사이의 예기치 않은 이동 방지를 위해 역할한다. 도 1이 도시하는 실시예에서, 산화물층(8)은 p형 도핑된 발광 다이오드층(4)상에 직접 증착되지 않고, (p형 도핑된 발광 다이오드층(4)의 보호를 위해) 우선 p형 도핑된 반도체층(5)이 증착되고, 그 도펀트 농도는 적어도 p형 도핑된 발광 다이오드층(4)의 도펀트 농도와 같다.
- [0039] p형 도핑된 반도체층(5)상에 투명 전도 산화물(TCO; transparent conductive oxide)로 구성된 산화물층(8)이

증착된다. 이때, p형 도핑된 반도체층(5)의 상층의 거칠기는 산화물층(8)의 제1경계면(8a)의 거칠기(R1)를 결정한다. 산화물층의 제1경계면으로서 반도체층 스택을 향한(그리고 특히 층 스택에서 마지막에 증착되는 최상부 반도체층에 직접 접하는) 경계면을 의미한다.

- [0040] 투명 전도 산화물로서 가령 인듐주석산화물, 인듐아연산화물 또는 아연산화물이 적합하다. 아연산화물인 경우, 전도도는 알루미늄 또는 갈륨을 이용한 도핑에 의해 증가할 수 있다. 또한, 개별 산화물층 대신 복수 개의 산화물층들로 구성된 층 시퀀스가 제공될 수 있다.
- [0041] 산화물층의 증착은 HF 보조 DC 스퍼터링을 이용한다; 따라서, 상기 산화물층은 매우 작은 거칠기(R2)를 가지는 상부 제2경계면(8b)을 얻는다. 산화물층(8)의 스퍼터링 이후에, 상기 산화물층의 제2경계면(8b)은 우선 노출된다; 상기 경계면상에는 도 1에 따라 최종적으로 거울층(9)(특히 금속 거울층(19))이 증착된다.
- [0042] 반도체층 스택의 각 층들 사이의 경계면 및 반도체층 스택, 산화물층과 거울층 사이의 경계면은 항상 특정한 거칠기를 포함한다. 거칠기는 대부분 'Rms'란 부가어를 포함한 수치 표현(가령 nm)으로 기술된다('root means squared'; 이상적 경계면 평면에 대한 평균 제곱 오차근, 즉 경계면 또는 표면의 높이 편차의 표준 오차). 평균 산출은 각 표면 또는 경계면의 면 영역에 걸쳐 실행한다. 종래의 유리한 경우에, 반도체 발광 다이오드(10)를 위한 층 시퀀스 내부의 경계면의 거칠기는 1.5와 5 nm 사이이나, 실질적으로 더 크고, 20 nm을 초과할 수 있다. 특히, 이상적 결정 격자와의 오차, 예를 들면 국부적으로 달라지는 성장 조건 또는 격자 왜곡이 거칠기 형성에 기여하며, 또한 도펀트의 결과에 의해서도 그러하다.
- [0043] 반도체 발광 다이오드의 제조 시, 종래에는 (도펀트와 함께) 각 층의 물질 및 물질 조성이 최적화되고 서로 맞춰진다. 또한, 경계면에서 반사된 전자기 복사의 보강 간섭 및 그로 인한 발광 다이오드의 강한 밝기를 얻기 위해, 층들의 두께 및 굴절률이 최적화된다. 그에 반해, 거칠기에 의한 층 경계의 높이 편차 영향은 대부분 무시된다. 상기 높이 편차는 반사될 복사의 파장에 비해 2 내지 3 자릿수만큼(100 배 내지 1000배에 상응함) 더 작다.
- [0044] 종래에는, 반도체층 스택과 반대 방향인, 즉 거울층을 향한 산화물층의 제2경계면은 산화물층의 제1경계면보다 훨씬 더 큰 거칠기를 가지는데, 일반적으로 투명 전도 산화물은 단결정이 아니며, 다결정 또는 비정질로 성장하기 때문이다.
- [0045] 본 명세서에 제안되는 바와 같이 HF 보조 DC 스퍼터링 공정에 의한 산화물층(8)의 증착은 산화물층의 제2경계면(8b)의 거칠기(R2)가 매우 작도록 하고, 따라서 그 위에 증착될 거울층의 반사력이 증가한다. HF 보조 DC 스퍼터링 공정은 도 5와 관련하여 설명된다.
- [0046] 거울층(9)은 (스퍼터링 공정 실시 이후에 노출되는) 산화물층(8)의 제2경계면(8b)상에 증착된다. 거울층(9)의 증착은 PVD-(physical vapour deposition) 또는 CVD 방법(chemical vapour deposition), 특히 PECVD 방법(plasma enhanced chemical vapour deposition), MBE 방법(molecular beam epitaxy), IBE 방법(ion beam etching) 또는 열 기화에 의해 수행된다. 이러한 실시예에서, 거울층(9)은 금, 은 또는 알루미늄 또는 이러한 금속 중 적어도 하나를 포함한 합금으로 구성된 금속 거울층(19)이다. 금속 거울층(19)은 각각 금속 또는 금속 합금으로 구성되는 복수 개의 층들을 포함할 수 있다.
- [0047] 산화물층(8) 및 거울층(9)의 물질 및 층 두께는 서로 맞춰져서, 광학적 활성 영역(3)으로부터 방출되어 산화물층 및 거울층의 방향으로 방출되는 전자기 복사의 비율은 산화물층(8)의 제2경계면(8b)에서 가능한 한 완전히 반사된다. 반사될 복사의 입사각은 통계적 분포에 따르며, 기본적으로 거울층의 반사 경계면의 면 법선에 대해 상대적으로 0° 와 90° 사이에서 각각의 값을 가질 수 있다. 산화물층(8)의 제2경계면(8b)의 작은 거칠기의 결과로, 제2경계면(8b)의 면 법선에 대한 입사각이 클 때에도, 전체적으로, 입사된 전자기 복사의 더 많은 비율이 반사된다. 이를 통해, 반도체 발광 다이오드에 의해 방출된 전자기 복사의 세기가 증가한다.
- [0048] 도 2에 도시된 반도체 발광 다이오드의 제2실시예에서, 도 1에 도시된 층들에 대해 부가적으로, p형 도핑된 반도체층(5)과 산화물층(8) 사이에 배치되는 도핑되지 않은 반도체층(6) 및 n형 도핑된 반도체층(7)이 더 포함된다. n형 도핑된 반도체층(7)은 투명 전도 산화물로 구성된 산화물층(8)이 반도체층 스택(20)에 연결되는 것을 용이하게 한다. 도핑되지 않은 반도체층(6)은 p형 도핑된 반도체층(5)과 n형 도핑된 반도체층(7) 사이에 배치된다. 일련의 반도체층(5, 6, 7)은 발광 다이오드층(4, 2)으로 구성된 고유 발광 다이오드층 시퀀스를 향한 터널 접촉을 형성한다. 터널 접촉에 의한 구동 전압의 근소한 증가는 n형 도핑된 반도체층(7)의 산화물층(8)의 낮은 오믹 연결에 의해, 보상되고도 남는다.
- [0049] 발광 다이오드층(2, 4)을 위한 기초 물질과 동일한 물질이 층들(5, 6, 7)을 위해 적합하다. 상기 실시예에서,

도핑된 반도체층(5, 7)의 층 두께는 30 nm보다 작다; 상기 층 두께는 예를 들면 3과 20 nm 사이이다. 또한, 이러한 실시예에서, 도핑되지 않은 반도체층(6)의 층 두께는 20 nm보다 작다; 상기 층 두께는 예를 들면 1과 10 nm 사이이다. 그 외에는 도 1의 경우와 동일한 실시예가 도 2에 적용된다.

[0050] 도 1 및 2에 도시된 반도체층 스택(20)의 층은, 반도체층 스택(20)상에 산화물층(8)이, 그리고 그 위에 거울층(9)이 증착되기 전에, 화학 기상 증착 방법(CVD; chemical vapour deposition)에 의해 증착된다. 차후에, 반도체층 스택(20)의 하측에서 기판이 얇아지거나 완전히 제거되어, 복사 출사층(1)이 노출된다.

[0051] 도 1 및 2가 금속 거울층(19)의 하측에 산화물층(8)이 직접 접하는 실시예를 도시하는 반면, 도 3 및 4는 부가적인 유전체 거울층(18)이 산화물층(8)과 금속 거울층(19) 사이에 배치되는 실시예를 도시한다. 도 3에서, 반도체층 스택(20)은 도 1과 동일한 구성을 가진다; 도 4에서 상기 반도체층 스택은 도 2와 동일한 구성을 가진다. 도 1 또는 2에 대한 설명은 마찬가지로 도 3 또는 4를 위해서도 적용된다.

[0052] 도 3 또는 4에 따르면, 각각의 최상부 반도체층(5 또는 7)상에 HF 보조 DC 스퍼터링에 의해 산화물층(8)이 증착된다. 제2경계면(8b)상에는 우선 유전체 거울층(18)(예를 들면 규소산화물로 구성됨)이 증착된다. 유전체 거울층(18)안으로 리세스(11)가 에칭되고, 금속 거울층(19)이 유전체 거울층(18)상에 증착된다. 유전체 거울층(18)의 리세스에서 금속 거울층(19)의 물질은 산화물층(8)의 제2경계면(8b)까지 도달하고, 그 곳에서 산화물층(8)에 대한 망치형 접촉(mallet contact)을 형성한다. 망치형 접촉으로부터 시작하여 투명 전도 산화물층(8)에 서는 반도체층 스택(20)의 전체 기본면에 걸쳐 래터럴 전류 확산이 수행된다.

[0053] 이러한 실시예에서, 거울층(9)은 유전체 거울층(18)뿐만 아니라 금속 거울층(19)도 포함한다. 거울층(9; 18, 19)은 산화물층(8) 이후에 증착되므로, 산화물층(8)의 제2경계면(8b)의 작은 거칠기(R2)에 의해 거울층들(18, 19) 사이의 경계면의 거칠기도 감소한다. 이를 통해, 거울층 스택의 반사도가 더욱 증가하는데, 산화물층의 제2경계면의 작은 거칠기에 의해 그 이후에 수반되는 거울층의 경계면의 거칠기도 특정한 값으로 감소하기 때문이다. 그 외에는 도 1 및 2를 위한 실시예가 도 3 및 4를 위해서도 동일하게 적용된다.

[0054] 상기에 열거된 실시예에서 제공되는 도펀트 농도는 이하와 같다: n형 도핑된 발광 다이오드층(2)의 도펀트 농도는 $1 \times 10^{20} / \text{cm}^3$ 보다 작고, 특히 $1 \times 10^{19} / \text{cm}^3$ 미만이다. p형 도핑된 발광 다이오드층(4)의 도펀트 농도는 $2 \times 10^{20} / \text{cm}^3$ 보다 작다. p형 도핑된 반도체층(5)의 도펀트 농도는 적어도, p형 도핑된 발광 다이오드층(4)의 도펀트 농도와 같고, $2 \times 10^{20} / \text{cm}^3$ 보다 크다. n형 도핑된 반도체층(7)의 도펀트 농도는 n형 도핑된 발광 다이오드층(2)의 도펀트 농도보다 크고, $2 \times 10^{20} / \text{cm}^3$ 보다 크다. 따라서, 두 반도체층(5, 7) 각각은 도펀트형이 동일한 각 발광 다이오드층(4, 2)보다 강하게 도핑된다. p형 도핑된 층은 마그네슘으로, n형 도핑된 층은 규소로 도핑된다.

[0055] 또는, n형 도핑된 반도체층(7)의 도펀트 농도는 n형 도핑된 발광 다이오드층(2)의 도펀트 농도보다 작을 수 있다.

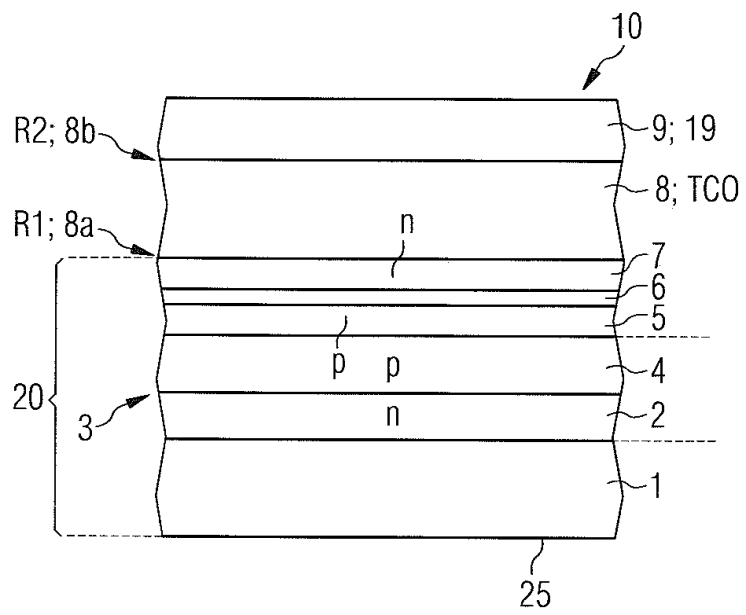
[0056] 도 5는 도 1 내지 4 중 어느 하나에 따른 반도체 발광 다이오드의 제조를 위한 임시적 반도체 생산물이 확대된 개략적 상세도이다. 이때는 산화물층(8)이 스퍼터링된 이후이다. 반도체층 스택(20)의 최상부층의 상부 부분 영역 및 그 위에 스퍼터링된 투명 전도 산화물 소재의 산화물층이 도시되어 있다. 최상부 반도체층은 도 1 또는 3의 p형 도핑된 반도체층(5)이거나, 도 2 또는 4의 n형 도핑된 반도체층(7)이다.

[0057] 최상부 반도체층(5 또는 7)의 상측에 산화물층(8)이 증착되면, 최상부 반도체층의 거칠기는 하부의 산화물층(8)의 제1경계면(8a)의 거칠기(R1)를 결정한다; 이는 통상적으로 1.5 nm Rms보다 크나, 실질적으로 현저히 더 큰 값을 가질 수 있다 - 각각 최상부 반도체층을 위한 증착 방법, 상기 최상부 반도체층의 기초 물질 및 도펀트 농도에 따름. 갈륨질화물 소재의 p형 도핑된 반도체층(5)의 경우(도 1 또는 3), 그 상측의 거칠기는 1.2 내지 1.8 nm사이이다.

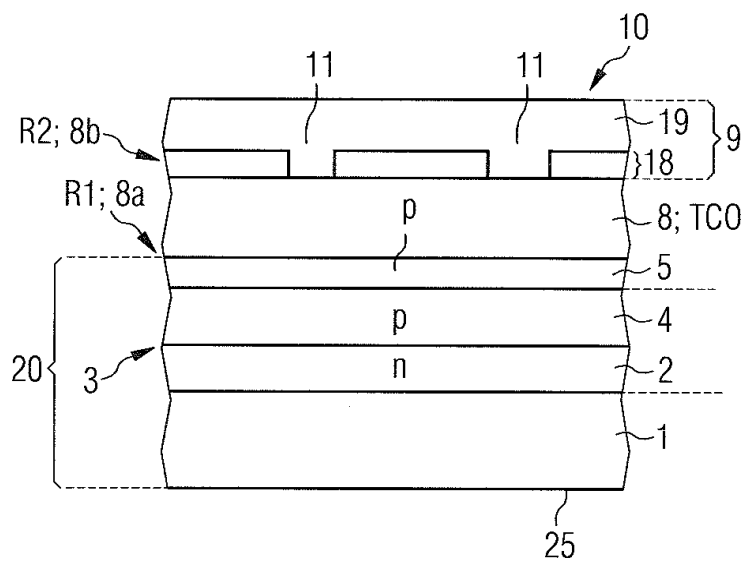
[0058] 투명 전도 산화물 소재의 산화물층(8)의 증착을 위한 HF 보조 DC 스퍼터링 방법에 의해, 제2경계면(8b)의 거칠기(R2)는 도 5에 도시된 바와 같이 제1경계면(8a)의 거칠기(R1)보다 작고, 특히 1.0보다 작거나 더욱이 0.5 nm보다 작다.

[0059] 본 명세서에 기술된 실시예에서, 산화물층(8)은 1과 50 nm사이의 층 두께로 스퍼터링되며, 이때 층 두께가 더 크게 선택될 수 있다. 예를 들면 5 nm이라는 최소 층 두께를 가진 산화물층이 증착되면, 그 아래 위치한 반도체층(5 또는 7)에 의해 발생하는 비평면이 산화물층의 스퍼터링동안에 평평해진다. 이를 통해, 산화물층(8)의 제2경계면(8b)의 거칠기(R2)는 HF 보조 DC 스퍼터링 방법에 의해서만 영향을 받고, 더 깊이 위치한 반도체층의

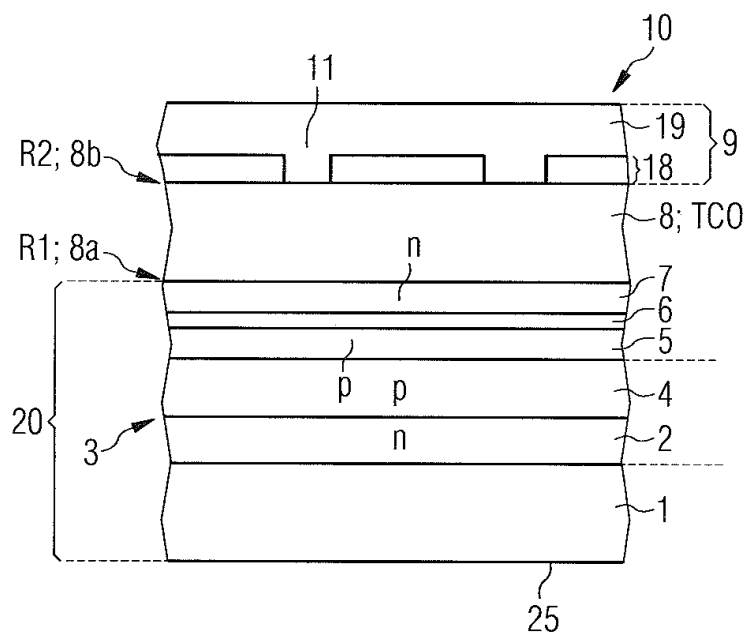
도면2



도면3



도면4



도면5

