

本 告 公

申請日期	88 年 3 月 15 日
案 號	88103959
類 別	H05B ³ / _{co.} 3/18

A4
C4

444514

(以上各欄由本局填註)

發 明 專 利 說 明 書

~~新 型~~

一、發明 名稱	中 文	電阻元件
	英 文	
二、發明 創作人	姓 名	(1) 澤村建太郎
	國 籍	(1) 日本 (1) 日本國東京都中央區日本橋一三三 TDK股份有限公司內
	住、居所	
三、申請人	姓 名 (名稱)	(1) TDK股份有限公司 ティーディーケイ株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都中央區日本橋一丁目一三番一號
	代 表 人 姓 名	(1) 澤部肇

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權

日本 1998年3月31日 10-87451 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

本發明係有關新穎的電阻元件，更詳細言之，在不設置已應用電腦等之控制電路下，在約3秒以內可進行1100℃以上的急速升溫，且能耐反覆升降溫之，或在空氣中約1500~1550℃之高溫的氧化等之耐久性優越，可使用於氣體燃料或液體燃料之著火等等所使用的通電式之電阻元件及熱敏電阻等電阻元件者。

向來，於天然氣、丙烷氣、燈油等氣體燃料或液體燃料之著火，以採用陶瓷的通電式之電阻元件係較常被人使用的。

此種著火用電阻元件，為使能耐在約2~3秒間即達1000℃以上的溫度之急速升溫及在空氣中約1500~1550℃之高溫，乃被要求需具有優越的耐熱衝擊性及耐氧化物。

為因應此種要求，習用的陶瓷電阻元件，通常係於氮化矽(Si₃N₄)內埋設有鎢及碳化鎢等的發熱體，藉由煅燒予以製作。

然而，此情形，氮化矽因較難燒結，乃使用稀土類元素作為燒結助劑以謀緻密化，惟若添加稀土類元素，則會生成在1400℃以上之耐氧化性降低的問題。因此，在供實用時需將使用溫度之上限值抑制在1400℃以下，惟於急速加熱的情形，應用電腦等的控制電路即成為需要，導致成本提高。為避免此種成本之增大，乃有提高電阻元件之最高到達溫度並予設定的必要，然而在習用的電阻

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(2)

元件欲再提高最高到達溫度一事係有困難的，若考慮成本或耐氧化性作為實際問題時，不得不犧牲升溫速度即為實際情況。

再者，習用的電阻元件所用的導電體層，例如係由上述的鎢及碳化鎢等而成的發熱體，惟若鎢之一部分經予矽化時，則導電體層之電阻值會增大而有導致特性降低的問題。

發明之摘述

本發明之目的，係基於上述問題，可以較廉價的成本提供可在 1400°C 以上，甚且在 1500°C 以上使用，在不設控制電路下，於約3秒以內可急速升溫至 1100°C 以上，且由能耐反復升降溫或在高溫的氧化等之耐久性優越的陶瓷而成之著火性能良好的通電式之電阻元件。

本發明人等，為開發具有優秀性能的電阻元件，經精心研究之結果，發現於由絕緣體材料基片層，及於其上所設或經予埋設於其中的導電體層之層合構造燒結體而成的電阻元件，前述導電體層係由鎢及碳而成，且藉由採用有碳較原子比1:1少的特定組成之導電體層，利用15秒鐘之通電使元件溫度到達 1500°C 以上為止，其後由停止通電即使進行重複冷卻元件之操作之循環試驗50000次，可得電阻值之變化在10%以下的電阻元件，可達成上述目的，基於此見解，以至完成本發明。

亦即，本發明係於由絕緣體材料基片層，及於其上所

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(β)

設或經予埋設於其中的導電體層之層合構造燒結體而成的電阻元件，其中前述導電體層係由鎢及碳而成，且鎢及碳之原子比為1：0.4至1：0.98的構成。

於此種本發明之電阻元件，於導電體層藉由採用由特定的比率之鎢及碳而成者，使該導電體層之熱膨脹率及強度穩定，結果，利用通電15秒鐘使元件溫度到達1500℃為止，其後，利用停止通電15秒鐘使元件冷卻之操作重複的循環試驗，可使用50000次以上。

又，藉由於導電體層內使以指定的體積占有率之範圍含有矽線石(sillimanite)，富鋁紅柱石(mullite)、氮化鋁、氧氮化矽及賽隆(一種上糊用平滑劑)之至少一種，加上該導電體層之熱膨脹係數及強度需穩定，使導電體層及絕緣體層基片層間之接合變成牢固的結果，利用通電15秒鐘使元件溫度到達1550℃為止，其後，利用停止通電15秒鐘使元件冷卻之操作重複的循環試驗，可使用50000次以上。

本發明之電阻元件，例如可適合使用作天然氣體，丙烷氣體，燈油等氣體燃料或液體燃料之著火用。

圖式之簡單說明

第1圖為於本發明之電阻元件的積層構造燒結體之一例的部分分解側視圖。

第2圖為實施例製作的電阻元件之側視圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

圖號之簡單說明

- 1, 1' 絕緣體材料基片
 2 導電體層
 3 電阻元件
 4, 4' 電極

較佳實施例之說明

以下，說明本發明之較佳實施例。

本發明之電阻元件係由絕緣體材料基片層及於其上所設或經予埋設於其中的導電體層之層合構造燒結體而成者。

上述的絕緣體材料基片層，係由向來急速升溫發熱元件所用的公知材料之中，可適當選擇而採用，惟尤以含有氮化矽、氧化矽、氧化鋁之賽隆所構成者較合適。

氮化矽 (Si_3N_4)，係若予氧化則於表面上形成有純粹的氧化矽 (SiO_2) 保護膜，而賦與耐氧化性為人所知的。然而，氮化矽因係難燒結性，單獨時係未能達成由燒結引起的緻密化。

因此，於本發明，為促進氮化矽燒結體之緻密化、對氮化矽 100 莫耳較宜採用由含有氧化矽 5 ~ 30 莫耳、宜為 9 ~ 21 莫耳、氧化鋁 3 ~ 10 莫耳，宜為 4 ~ 8 莫耳之範圍之賽隆而成的絕緣體材料。

氧化矽之含有量若未滿 5 莫耳時，所得的絕緣體材料

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

未能充分緻密化、若超過30莫耳時，則絕緣體材料之機械性強度降低，利用通電15秒鐘使元件溫度到達1500℃以上，其後利用停止通電以冷卻元件之操作重複的循環試驗，絕緣體材料基材層變成較易破損。

氧化鋁之含有量若未滿3莫耳時，所得的絕緣體材料未能充分緻密化，若超過10莫耳時，則絕緣體材料能緻密化，惟耐氧化性降低，在1500℃以上的使用不僅變成困難，機械強度亦降低。

又，至於本發明之電阻元件之絕緣材料基板層，亦可採用由含有稀土類元素之賽隆而成的絕緣體材料。稀土類元素氧化物，可舉出有：釷、鈰、鏷、鈾、錒等氧化物，此等之中，以釷氧化物、鏷氧化物及鈾氧化物為較合適。此等之稀土類元素氧化物係可單獨使用，亦可組合二種以上使用。

另一方面，至於本發明之電阻元件之導電體層，可採用具有高熔點，低熱膨脹係數及低比電阻之材料，尤其以熔點2000℃以上，熱膨脹係數 $6.0 \times 10^{-6} / ^\circ\text{C}$ 以下，及比電阻 $10^{-5} \Omega \text{cm}$ 以下者為較合適。

於本發明，至於此種材料，係採用由鎢及碳而成，且鎢及碳之原子比為1:0.4至1:0.98之範圍之材料。

導電體層之鎢，係於絕緣體材料基片層上使用以賽隆為主成分者之情形，煅燒時或通電發熱時，部分經予矽化，此鎢之矽化物在熱膨脹係數會超過 $6.0 \times 10^{-6} / ^\circ\text{C}$

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(6)

，強度變成脆弱係為人所知的。因此，藉由進行通電之通、斷重複的循環試驗，容易引起電阻值會增大等特性降低。然而，如本發明般，若鎢及碳在特定的原子比之範圍共存時，則變成較難引起鎢呈安定，電阻值會增大等的特性降低。

鎢及碳之原子比未滿 0.4 之情形，藉由進行通電之通、斷重複的循環試驗，容易引起電阻值會增大等的特性降低。另一方面，鎢及碳之原子比為 1 之情形，在經予管理的狀態下，可防止鎢之矽化，被視作並不成問題，惟實際上，則有以下的問題。亦即，導電體層，通常係印刷漿料狀材料而予設置，故供漿料化用的有機黏合劑在煅燒時以部分殘留碳存在於導電體層。例如在熱壓煅燒方面。通常因殘留約 1 原子% 之碳，故亦較鎢及碳之原子比 1 : 1 之組成成為碳過量。因此，由鎢及碳之原子比 1 : 1 之組成設定成碳降低至約 2 原子% 之組成時，煅燒後無碳過量存在的情形，可實現出良好的特性。因此，鎢及碳之原子比之上限如上述般係予設定成 0.98。

本發明係於導電體層內再較合適使用含有以氮化矽、矽線石、富鋁紅柱石、氮化鋁、氧氮化矽及賽隆之至少一種由體積由占有率 6% 至 65% 之範圍的材料。在此，於本發明之體積占有率，係物質於室溫 (25℃) 呈混合狀態時，以百分率表示各個物質之占有體積者。具體而言，例如在混合 90 cc 之 W_2C 及 10 cc 之氮化鋁之系統，成為 W_2 之體積占有率為 90%、氮化鋁之體積占有率為

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

10%。

如上述般，若使於導電體層內含有氮化矽、矽線石、富鋁紅柱石、氮化鋁、氧氮化矽及賽隆之至少一種占體積占有率由6至65%之範圍時，則以上述的循環試驗，連續通電試驗等的可靠性試驗可更提高特性。上述的添加物質之含有量未滿6%，未能獲得由添加而得的效果，若超過65%時，則導電體層之電阻溫度特性變成不安定，並不適宜。

上述的添加物質，不論何者均為絕緣性物質，對導電體層之電阻溫度特性並無影響，不致損及導電體層之電阻溫度特性。又，上述的氮化矽、矽線石、富鋁紅柱石、氮化鋁及氧氮化矽，不論何者均為賽隆之構成化合物，較難影響導體之電阻溫度特性，且因導電體層及絕緣體材料基片層間之接合變成良好，可期待有良好的可靠性。

且，同為賽隆之構成化合物的氧化矽、熔點係低至 1713°C ，故即使添加而在 $1700\sim 1800^{\circ}\text{C}$ 進行煅燒時亦會流動化，由於會由導體領域移行至絕緣體材料基片層，故未能期待添加效果。又，氧化鋁若添加量較高會有使導體之電阻溫度特性降低，故作為添加物質並不適當。

其次，本發明之電阻元件之製造方法並未予特別限制，可使用向來陶瓷系發熱元件之製造上慣用的方法。

例如，首先，對所需量之平均粒徑約 $0.1\sim 1.5\mu\text{m}$ 之 α 型氮化矽粉末及氧化鋁粉末、氧化矽粉末採用適

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(8)

當的溶劑視必要時，再添加公知的黏結劑或分散劑等，利用球磨機等進行濕式混合，製備淤漿。其次用刮刀法，模壓成形法，擠壓成形法等成形成所期待形狀。

其次，採用以指定的比率含有錫及碳，視必要時含有由上述的氮化矽、矽線石、富鋁紅柱石、氮化鋁、氧氮化矽及賽隆之至少一種以體積占有率由6%至65%之範圍的導體漿料，印刷指定的圖形於如此而得的成形體之表面上。其後，於經予印刷圖形的成形體上層合未印刷之成形體，或將經予印刷圖形的成形體捲繞並成形成所期待形狀後，煨燒此成形物。至於煨燒方法並未予特別限制，可用公知的方法，諸如熱壓煨燒法，常壓煨燒法，氮氣壓力煨燒法，熱間靜水壓(HIP)煨燒法等。又，煨燒溫度通常係予設定成1900℃以下，宜為1700~1800℃之範圍。於此煨燒，在氮氣氣圍下等的非氧化性氣圍下實施較有利。

其次，於如此而得的燒結體，施以表面研削加工或切斷加工，藉由將為連接外部電源而用的電極安裝於導電體層，而得所期待的電阻元件。

其次，利用實施例再詳細說明本發明，惟本發明並非受此等例子所限制者。

實施例 1

各自適量添加 α -Si₃N₄ 粉末 100 莫耳，
Al₂O₃ 粉末 6.86 莫耳、SiO₂ 粉末 10 莫耳，及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

丙烯酸酯系黏合劑與乙醇、甲苯，藉由用球磨機混合、製備淤漿。其次，利用刮塗法將此淤漿成形板片狀後，經予乾燥處理，製作厚度 $500\mu\text{m}$ 之板片，裁切成一邊為 60mm 之正方形。

其次，將使鎢及碳之原子比如表1所示般變化的導體漿料，印刷於上述板片上，於此印刷板片之上下未予印刷的板片予以層合4層，使成合計9層，製作層合體。

將此層合體在1氣壓之氮氣氣圍中，在 $250\text{kg}/\text{cm}^2$ 之加壓下於 1750°C 予以熱壓煅燒1小時，而得層合構造燒結體。第1圖為此層合構造燒結體之部分分解側視圖，於由賽隆而成的絕緣體材料基片1"上所形成的鎢-碳而成之導體層2，係顯示著經予埋設於由賽隆而成的絕緣體材料基片層1，1"上的狀態。

其次，利用鑽石磨輪將此層合構造燒結體進行切斷加工，其次將鎢-鎳電極烘烤於在切斷面之導體層的露出部後，進行鍍鎳處理，再者將銅線予以軟焊並設置電極接頭，製作元件，第2圖為如此製得的電阻元件之側視圖。於第2圖，圖號3為電阻元件、4，4'為電極，A為加熱器部領域、B為導線部，又，電極部係收容於金屬性模具內，與外氣阻斷。

就此電阻元件，進行下示的評估。

亦即，在空氣中以使通電15秒鐘，使升溫至 1500°C （通電開始3秒鐘到達 1500°C ），在15秒鐘停止進行使重複冷卻至室溫附近之循環試驗，檢查在較

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

初期電阻值增大10%之點的次數(次升降溫之兩過程作為1次之計數)。初期電阻值為以第1次之通電的1500℃之電阻值。試樣數係各為20, 次數則採用平均值。結果示於表1, 且以50000次以上為合格。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(11)

表 1

碳及鎢 (原子比)	循環次數
0.1*	3 5 8 1 7
0.4	6 9 5 5 0
0.5	7 8 2 3 9
0.98	6 3 3 7 1
1.05*	4 2 7 5 4

(*比較例)

如表 1 所示般，碳／鎢（原子比）在 0.4 ~ 0.98 之範圍內的電阻元件，任一種環環次數為 50000 次以上。

實施例 2

於與實施例 1 相同的條件製作的電阻元件，連續通電使保持 1500℃ 之際，檢查電阻值之變化對初始值變化 1.0% 所需的時間。初期電阻值係開始通電恰成爲 1500℃ 後的電阻值。試樣數多爲 20，採用平均值，結果示於表 2。

五、發明說明(12)

表 2

碳及鎢 (原子比)	連續通電時間 (小時)
0.1*	2154
0.4	6731
0.5	8239
0.98	7372
1.05*	2754

(*：比較例)

如表 2 所示般，碳／鎢（原子比）在 0.4 ~ 0.98 之範圍內的電阻元件，任一種通電時間在 6000 小時以上，與上述的原子比之範圍外的電阻元件相比係良好的。

實施例 3

各自適量添加 α -Si₃N₄ 粉末 100 莫耳，Al₂O₃ 粉末 6.8 莫耳，SiO₂ 粉末 9.3 莫耳，及丙烯酸酯系黏合劑與乙醇、甲苯、藉由用球磨機混合，製備淤漿。其次，利用刮塗法將此淤漿成形成板片狀後，經予乾燥處理，製作厚度 500 μ m 之板片，裁切成一邊為 60 mm 之正方形。

其次，將鎢及碳之原子比定為 1 : 0.5，再者製備以表 3 所示的添加量添加氮化矽、矽線石、富鋁組柱石、

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (13)

氮化鋁、氧氮化矽及賽隆而成的 19 種之導體漿料，將此導體漿料印刷於上述板片上。其次於此印刷板片之上下未予印刷的板片予以層合 2 層，使成合計 5 層，製作層合體。且，導電體層之形成用漿料所使用的賽隆 (1)、(2) 之組成，係各如下示者。

賽隆 (1) 之組成

- 氮化矽 : 81 莫耳
- 氧化矽 : 16 莫耳
- 氧化鋁 : 3 莫耳

賽隆 (2) 之組成

- 氮化矽 : 83 莫耳
- 氧化矽 : 9 莫耳
- 氧化鋁 : 8 莫耳

將此層合體在 1 氣壓之氮氣氣圍中，在 250 kg / cm² 之加壓下於 1700 °C 予以熱壓燻燒 1 小時，而得第 1 圖所示的層合構造燒結體。

其次，利用鑽石磨輪將此層合構造燒結體進行切斷加工，其次將鎢-鎳電極烘烤於在切斷面之導電體層的露出部後，進行鍍鎳處理，再者將銅線予以軟焊並設置電極接頭，製作如第 2 圖所示的電阻元件。且電極部係收容於金屬性模具內，與外氣阻斷。

就此電阻元件，進行下示的評估。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

在較上述實施例 1 更嚴格的條件下，亦即，於空氣中使通電 15 秒鐘，升溫至 1550℃（開始通電 3 秒鐘到達 1550℃），進行以使停止 15 秒鐘冷卻至室溫附近之重複循環試驗。檢查在較初期電阻值增大 10% 之點的次數（以升降溫之兩過程作為 1 次之計數）。初期電阻值以第 1 次之通電的 1550℃ 之電阻值。試樣數係各為 20，次數則採用平均值。結果示於表 3。且以 50000 次以上為合格。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (15)

表 3

導電體層 (碳 / 鎢 = 0 . 5)		循環次數
添加物質	添加量 (體積 %)	
賽隆 (1)	5 *	3 7 5 7 0
賽隆 (1)	6	5 2 5 9 8
賽隆 (1)	1 0	2 8 6 6 8 1
賽隆 (1)	3 0	8 7 5 8 9 3
賽隆 (1)	6 0	8 4 9 5 4 8
賽隆 (1)	6 5	8 1 1 9 7 8
賽隆 (1)	7 0 *	電阻值不安定
賽隆 (2)	5 *	3 4 7 6 8
賽隆 (2)	6	5 0 0 6 6
賽隆 (2)	1 0	3 1 5 4 1 0
賽隆 (2)	3 0	8 8 9 3 6 6
賽隆 (2)	6 0	8 4 2 4 4 3
賽隆 (2)	6 5	8 0 7 6 7 5
賽隆 (2)	7 0 *	電阻值不安定
氮化矽	3 0	8 7 5 8 6 3
氧氮化矽	3 0	8 2 6 2 7 3
矽線石	3 0	8 8 1 5 2 9
富鋁紅柱石	3 0	8 3 5 5 7 2
氮化鋁	3 0	8 1 9 3 6 6

(* : 比較例)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

如表 3 所示般於導電體層內含有賽隆 (1)、賽隆 (2)、氮化矽、矽線石、富鋁紅柱石、氮化鋁、或氧氮化矽以體積含有率在 6 ~ 65 % 之範圍之電阻元件，即使在較實施例 1 更嚴的 1550 °C 之循環試驗，循環次數在 50,000 次以上。

實施例 4

於與實施例 3 相同的條件製作的電阻元件，連續通電使保持 1550 °C 之際，檢查電阻值之變化對初始值變化 10 % 所需的時間。初期電阻值係開始通電恰成爲 1550 °C 後的電阻值。試樣數各爲 20，採用平均值。結果示於表 4。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(17)

表 4

導電體層 (碳 / 鎢 = 0 . 5)		連續通電時間
添加物質	添加量 (體積 %)	(小時)
賽隆 (1)	5 *	2 7 1 5
賽隆 (1)	6	5 0 9 9
賽隆 (1)	1 0	6 3 6 9
賽隆 (1)	3 0	8 4 5 0
賽隆 (1)	6 0	7 8 7 6
賽隆 (1)	6 5	6 7 0 1
賽隆 (1)	7 0 *	電阻值不安定
賽隆 (2)	5	2 5 2 9
賽隆 (2)	6	5 0 0 2
賽隆 (2)	1 0	5 9 9 8
賽隆 (2)	3 0	8 0 2 4
賽隆 (2)	6 0	7 7 7 5
賽隆 (2)	6 5	7 2 7 7
賽隆 (2)	7 0 *	電阻值不安定
氮化矽	3 0	8 0 1 0
氧氮化矽	3 0	8 1 0 1
矽線石	3 0	8 9 0 1
富鉛紅柱石	3 0	7 9 6 5
氮化鋁	3 0	7 2 2 7

(* : 比較例)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(18)

如表 4 所示般，於導電體層內含有賽隆 (1)、賽隆 (2)、氮化矽、矽線石、富鋁紅柱石、氮化鋁、或氧氮化矽以體積含有率在 6 ~ 65 % 之範圍之電阻元件，即使在較實施例 1 更嚴的 1550 °C 之循環試驗，任一者通電時間均在 5000 小時以上。

實施例 5

各自適量添加 $\alpha - Si_3N_4$ 粉末 100 莫耳， Al_2O_3 粉末 7 莫耳， SiO_2 粉末 21 莫耳，及丙烯酸酯系黏合劑與乙醇甲苯，藉由用球磨機混合，製作淤漿。其次，利用刮塗法將此淤漿成形成板片狀後，經予乾燥處理，製作厚度 500 μm 之板片，裁切成一邊為 60 mm 之正方形。

其次，將鎢及碳之原子比定為 1 : 0.5，再者製備以表 3 所示的添加量添加有實施例 3 所用的賽隆 (1) 及同組成之賽隆成體積占有率 40 % 的導體漿料，將此導體漿料印刷於上述板片上。其次於此印刷板片之上下未予印刷的板片予以層合 2 層，使成合計 5 層，製作層合體。

將此層體在 1 氣壓之氮氣氣圍中，在 250 kg / cm^2 之加壓下於 1700 °C 予以熱壓煅燒 1 小時，而得第 1 圖所示的層合構造燒結體。

其次，利用鑽石磨輪將此層合構造燒結體進行切斷加工，其次將鎢 - 鎳電極烘烤於在切斷面之導電體層的露出部後，進行鍍鎳處理，再者將銅線予以軟焊並設置電極接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

頭，製作第 2 圖所示的電阻元件。且，電極部係收容於金屬性模具內，與外氣阻斷。

就此電阻元件，與實施例 3 相同的條件進行循環試驗，檢查在較初期電阻值增大 10% 之點的次數。結果此電阻元件在較實施例 1 亦更嚴的 1550℃ 之循環試驗為 978302 次，係極良好者。

實施例 6

於與實施例 3 相同的條件製作的電阻元件，連續通電使保持 1550℃ 之際，檢查電阻值之變化對初始值變化 10% 所需的時間。初期電阻值係開始通電恰成為 1550℃ 後的電阻值。試樣數各為 20，採用平均值。其結果，此電阻元件在較實施例 1 亦更嚴的 1550℃ 之連續通電試驗，顯示出 9718 小時之通電時間，係極良好者。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：電阻元件)

於由絕緣體材料基片層，及於其上所設或經予埋設於其中的導電體層之層合構造燒結體而成的電阻元件，使用由鎢及碳而成，且鎢及碳之原子比為1：0.4至1：0.98之材料作為前述導電體層。此種電阻元件係可在1400℃以上，甚且1500℃以上使用，在不設控制電路下，於約3秒以內可急速升溫至1100℃以上，同時由能耐反復升降溫或在高溫的氧化等之耐久性優越的陶瓷而成之著火性能良好的急速升溫電阻元件。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種電阻元件，係由絕緣體材料基片層，及於其上所設或經予埋設於其中的導體層之層合構造燒結體而成的電阻元件，其中前述導體層係由鎢及碳而成，且鎢及碳之原子比為 1 : 0.4 至 1 : 0.98。

2. 如申請專利範圍第 1 項之電阻元件，其中前述絕緣體材料基片層係對氮化矽 100 莫耳含有氧化矽 5 ~ 30 莫耳、氧化鋁 3 ~ 10 莫耳之範圍。

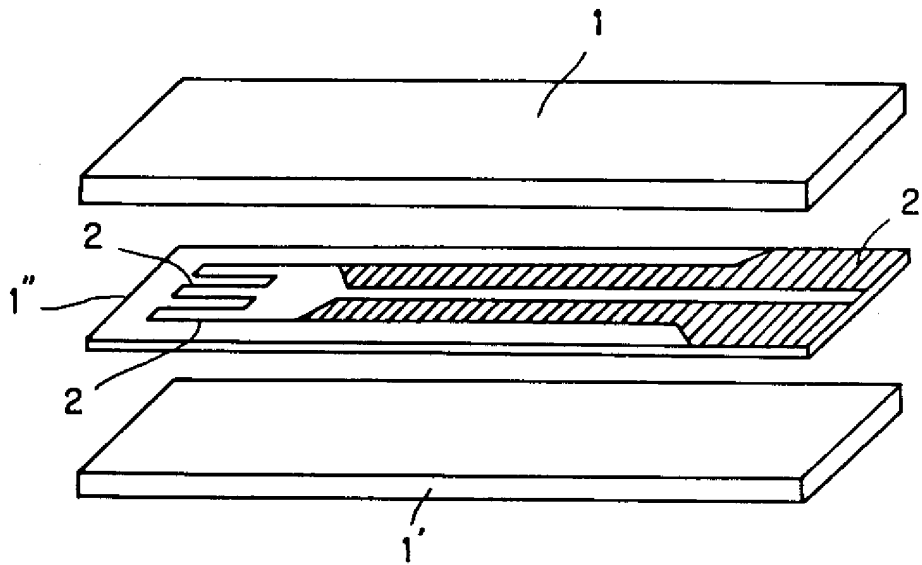
3. 如申請專利範圍第 1 項之電阻元件，其中前述導體層係含有氮化矽、矽線石、富鋁紅柱石、氮化鋁、氧氮化矽及賽隆之至少一種且以體積占有率計由 6% 至 65% 之範圍。

4. 如申請專利範圍第 3 項之電阻元件，其中前述絕緣體材料基片層係由對氮化矽 100 莫耳含有氧化矽 5 ~ 30 莫耳，氧化鋁 3 ~ 10 莫耳之範圍的賽隆而成。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

第 1 圖



第 2 圖

