

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 1 区分  
 【発行日】平成 19 年 3 月 15 日 (2007.3.15)

【公開番号】特開 2002-55145 (P2002-55145A)  
 【公開日】平成 14 年 2 月 20 日 (2002.2.20)  
 【出願番号】特願 2001-181517 (P2001-181517)  
 【国際特許分類】

**G 0 1 R 31/28 (2006.01)**

**G 0 6 F 11/22 (2006.01)**

【F I】

G 0 1 R 31/28 H

G 0 6 F 11/22 3 1 0 A

G 0 6 F 11/22 3 1 0 B

G 0 6 F 11/22 3 1 0 V

G 0 6 F 11/22 3 3 0 B

G 0 1 R 31/28 P

G 0 1 R 31/28 Y

【手続補正書】  
 【提出日】平成 19 年 1 月 29 日 (2007.1.29)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】

【請求項 1】 分散した複数の端子別試験ユニットを設けた端子別テストアーキテクチャを持つ自動試験装置であって、各端子別試験ユニットが、被験デバイスのそれぞれの被験デバイス端子へと刺激応答信号を発生し、および / 又は前記それぞれの被験デバイス端子から刺激応答信号を受信することにより、前記それぞれの被験デバイス端子を試験するように適合しており、前記被験デバイスが、テストシーケンスの間、前記被験デバイスの 1 つ以上の機能ユニットを表し、前記被験デバイスの 1 つ以上の被験デバイス端子を含む 1 つ以上の被験デバイスコアへと定義されることを特徴とし、

更に、テストシーケンスにおいて 1 つ以上の前記端子別試験ユニットを 1 つ以上の自動試験装置ポートへと指定する手段を備え、前記自動試験装置ポートの各々が、1 つ以上の前記端子別試験ユニットを備え、

前記自動試験装置ポートの各々が、前記テストシーケンスにおいて 1 つ以上の前記被験デバイスコアを試験する、独立した試験機能ユニットを構成し、

前記自動試験装置ポートの 1 つが、その 1 つの自動試験装置ポートに指定された被験デバイス端子群自体によりあたかも単一のデバイスが構成されているかのように独立的にタイミングおよび / 又は刺激・応答パターンを定義および / 又はプログラミングする手段を備え、

前記プログラミング手段が、

前記 1 つの自動試験装置ポートの各自動試験装置端子に対する端子別タイミングを、使用可能な波形群として指定する手段であって、前記波形の各々が、時間中の所定インスタンスに生じる様々な種類の事象シーケンスを表していることを特徴とする手段、および / 又は

前記 1 つの自動試験装置ポートの各端子に対して端子別ベクターデータを指定する手段、および

前記 1 つの自動試験装置ポートに対する刺激・応答ベクターのサイクルタイムを指定する手段、前記 1 つの自動試験装置ポートに対してパターンプログラムを指定する手段、又は前記 1 つの自動試験装置ポートのアナログ端子に対するアナログ設定条件を指定する手段、のうちの少なくとも 1 つ、  
を備えることを特徴とする自動試験装置。

【請求項 2】 前記指定する手段が、前記 1 つ以上の端子別試験ユニットと、前記 1 つ以上の被験デバイス端子との間の接続を切り換える為の手段を備えることを特徴とする請求項 1 に記載の自動試験装置。

【請求項 3】 前記プログラミング手段が、  
前記 1 つ以上の被験デバイスコアをアクセスするために利用される前記自動試験装置ポートの一部を構成する共用端子別試験ユニット群を通じて前記 1 つ以上の被験デバイスコアに対するアクセスプロトコルを実現する主要パターンプログラムと、  
前記 1 つ以上の被験デバイスコアの各被験デバイスコアに対する刺激・応答パターンを実現する為の個別パターンプログラムと、  
を更に備えることを特徴とする請求項 1 又は 2 に記載の自動試験装置。

【請求項 4】 前記主要パターンプログラムが、  
前記 1 つの独立した自動試験装置の前記端子別試験ユニットを有効化し、アクセスすべき前記 1 つ以上の被験デバイスコアをアクセスする為に前記 1 つの独立した自動試験装置の設定を行う手段、および / 又は  
前記アクセスすべき 1 つ以上の被験デバイスコアを試験する為に 1 テストシーケンス中にアクセスされる前記 1 つ以上の被験デバイスコアのパターンプログラムにより生成されたパターンデータを選択する手段、  
を備えることを特徴とする請求項 3 に記載の自動試験装置。

【請求項 5】 前記プログラミング手段が、  
複数の自動試験装置ポートの前記端子別試験ユニット間にエイリアスマッピングを指定する指定手段を備え、好ましくは、1 つの独立した自動試験装置ポートのタイミング情報、パターンプログラム又は他の試験条件群が、前記エイリアスマッピングが定義された他の複数の自動試験装置ポートに適用されるように指定することを特徴する請求項 1 ~ 4 のいずれかに記載の自動試験装置。

【請求項 6】 複数の自動試験装置ポートに同時に実施される試験の全体的な試験条件を指定する指定手段を更に備えることを特徴とする請求項 1 ~ 5 のいずれかに記載の自動試験装置。

【請求項 7】 前記指定手段が、  
定義されたテストシーケンス中に同時に有効化される自動試験装置ポート群を決定する手段、および / 又は  
1 つ以上の自動試験装置端子に対して自動試験装置ポート試験条件、好ましくは自動試験装置ポートタイミング設定を選択する為の手段、および / 又は  
前記被験デバイスおよび前記自動試験装置の端子間の依存関係を表すためのグローバル試験条件、好ましくはグローバル被験デバイス指定を指定する手段、および / 又は  
マルチポートパターンバーストを各自動試験装置ポート用の自動試験装置ポート別パターンプログラムのシーケンスとして決定する手段、  
を含むことを特徴とする請求項 6 に記載の自動試験装置。

【請求項 8】 複数の独立した分散型端子別試験ユニットを設けた端子別テストアーキテクチャを持つ自動試験装置を利用して被験デバイスを試験する為の方法であって、前記端子別試験ユニットの各々が、前記被験デバイスのそれぞれの被験デバイス端子に対して刺激応答信号を発し、および / 又は刺激応答信号を前記それぞれの被験デバイス端子から受信することにより、前記被験デバイス端子を試験するように適合しており、前記方法が；  
( a ) テストシーケンス用に前記被験デバイスを、前記被験デバイスの 1 つ以上の機能ブロックを表し、前記被験デバイスの 1 つ以上の被験デバイス端子を含む 1 つ以上の被験デ

バイスコアへと定義するステップと、

( b ) 前記テストシーケンス中に、前記 1 つ以上の端子別試験ユニットを 1 つ以上の自動試験装置ポートへと指定することで、前記自動試験装置ポートの各々を、前記 1 つ以上の端子別試験ユニットを含み、前記テストシーケンス中に前記 1 つ以上の被験デバイスコアを試験する為の独立した試験機能ユニットとして構成するステップと、  
を含むことを特徴とする方法。

【請求項 9】 ( c ) 前記 1 つ以上の自動試験装置ポートに対するタイミングおよび / 又は刺激・応答パターンを、あたかも前記自動試験装置ポートの 1 つに指定された被験デバイス端子群自体がデバイスを構成するものであるかのように、定義および / 又はプログラミングするステップを更に含むことを特徴とする請求項 8 に記載の方法。

【請求項 10】 前記ステップ ( c ) が、

( c 1 ) 前記 1 つの自動試験装置ポートに対して刺激・応答ベクターのサイクルタイムを指定するステップ、

( c 2 ) 前記 1 つの自動試験装置ポートの前記端子別試験ユニットの各々に対して端子別タイミングを使用可能な波形群として指定するステップであって、前記波形の各々が、時間における所定インスタンスで生じる様々な種類の事象シーケンスを表すことを特徴とするステップ、

( c 3 ) 前記 1 つの自動試験装置ポートに対するパターンプログラム、好ましくは前記 1 つの自動試験装置ポートの端子別試験ユニット全てに対する共通シーケンス命令を指定するステップ、

( c 4 ) 前記 1 つの自動試験装置ポートの前記端子別試験ユニットの各々に対する端子別ベクターデータを指定するステップ、および、

( c 5 ) 前記 1 つの自動試験装置ポートのアナログ端子に対するアナログ設定条件を指定するステップ、

の内の 1 つ以上のステップを含むことを特徴とする請求項 9 に記載の方法。

【請求項 11】 ( d ) 複数の自動試験装置ポートで同時に実施される試験の全体的な試験条件を指定するステップを更に含む請求項 8 ~ 10 のいずれかに記載の方法。

【請求項 12】 前記ステップ ( d ) が、

( d 1 ) 定義されたテストシーケンスの間、同時に有効化される自動試験装置ポート群を決定するステップ、

( d 2 ) 1 つ以上の自動試験装置端子に対し、自動試験装置ポート試験条件、好ましくは自動試験装置ポートタイミング設定を選択するステップ、

( d 3 ) 前記被験デバイスおよび前記自動試験装置の端子間の依存関係を表すグローバル試験条件、好ましくはグローバル被験デバイス設定を指定するステップ、および、

( d 4 ) マルチポートパターンバーストを、各自動試験装置ポート用の自動試験装置ポート別パターンプログラムのシーケンスとして決定するステップ、

の内の 1 つ以上のステップを含むことを特徴とする請求項 11 に記載の方法。

【請求項 13】 コンピュータ等のデータ処理システム上で起動した場合、請求項 8 ~ 12 のいずれかに記載の方法を実行する、好ましくはデータ記憶担体上に記憶されたソフトウェアプログラム又はソフトウェア製品。

【請求項 14】 複数の被験デバイス端子を有する被験デバイスの端子への信号の放出、又は前記複数の被験デバイス端子を有する被験デバイスの端子からの信号の受信のうちの少なくとも一方のための回路を有し、かつ、テストシーケンスにおいて、前記被験デバイスが、( a ) 前記被験デバイスの第 1 の機能ユニットを表す第 1 の被験デバイスコア、および ( b ) 前記被験デバイスの第 2 の機能ユニットを表す第 2 の被験デバイスコアとして定義される複数の端子別試験ユニットと、

前記テストシーケンスにおいて、( a ) 前記複数の被験デバイス端子の第 1 の部分群を介して前記第 1 の被験デバイスコアとやり取りするため、前記複数の端子別試験ユニットの第 1 の部分群を第 1 の自動試験装置ポートへと指定し、( b ) 前記複数の被験デバイス端子の第 2 の部分群を介して前記第 2 の被験デバイスコアとやり取りするため、前記複数

の端子別試験ユニットの第2の部分群を第2の自動試験装置ポートへと指定する、指定コンポーネントと、

(a) 前記第1の被験デバイスコアを試験するための第1の仕様を入手し、前記第1の仕様に基づいて第1のプログラムを用意し、前記第1のプログラムで前記第1の自動試験装置ポートをプログラムするとともに、(b) 前記第2の被験デバイスコアを試験するための第2の仕様を入手し、前記第2の仕様に基づいて第2のプログラムを用意し、前記第2のプログラムで前記第2の自動試験装置ポートをプログラムする、プログラミングコンポーネントと、を備え、

前記第1および第2の自動試験装置ポートが、前記第1および第2のプログラムの実行の際に互いに別個にシーケンスされることを特徴とする自動試験装置。

【請求項15】 複数の端子別試験ユニットを有し、前記複数の端子別試験ユニットの各々が被験デバイスの端子への信号の放出又は該被験デバイスの端子からの信号の受信の少なくとも一方のための回路を有する自動試験装置にて、被験デバイスを試験するための方法であって、

テストシーケンスのために、(a) 前記被験デバイスの第1の機能ユニットを表す第1の被験デバイスコア、および(b) 前記被験デバイスの第2の機能ユニットを表す第2の被験デバイスコアを定義するステップと、

前記テストシーケンスの際に、(a) 前記複数の被験デバイス端子の第1の部分群を介して前記第1の被験デバイスコアとやり取りするため、前記複数の端子別試験ユニットの第1の部分群を第1の自動試験装置ポートへと指定し、(b) 前記複数の被験デバイス端子の第2の部分群を介して前記第2の被験デバイスコアとやり取りするため、前記複数の端子別試験ユニットの第2の部分群を第2の自動試験装置ポートへと指定するステップと、

前記第1の被験デバイスコアを試験するための第1の仕様、および前記第2の被験デバイスコアを試験するための第2の仕様を入手するステップと、

前記第1の仕様に基づいて第1のプログラムを用意し、前記第2の仕様に基づいて第2のプログラムを用意するステップと、

前記第1のプログラムで前記第1の自動試験装置ポートをプログラムし、前記第2のプログラムで前記第2の自動試験装置ポートをプログラムするステップと、を含み、

前記第1および第2の自動試験装置ポートが、前記第1および第2のプログラムの実行の際に互いに別個にシーケンスされることを特徴とする方法。

【請求項16】 自動試験装置のためのコンピュータ命令を保存するためのデータ媒体であって、

複数の被験デバイス端子を備える被験デバイスを、複数の端子別試験ユニットを有し、前記複数の端子別試験ユニットの各々が前記被験デバイスの端子への信号の放出又は該被験デバイスの端子からの信号の受信の少なくとも一方のための回路を有する自動試験装置にて試験するための命令と、

テストシーケンスのために、(a) 前記被験デバイスの第1の機能ユニットを表す第1の被験デバイスコア、および(b) 前記被験デバイスの第2の機能ユニットを表す第2の被験デバイスコアを定義するための命令と、

前記テストシーケンスの際に、(a) 前記複数の被験デバイス端子の第1の部分群を介して前記第1の被験デバイスコアとやり取りするため、前記複数の端子別試験ユニットの第1の部分群を第1の自動試験装置ポートへと指定し、(b) 前記複数の被験デバイス端子の第2の部分群を介して前記第2の被験デバイスコアとやり取りするため、前記複数の端子別試験ユニットの第2の部分群を第2の自動試験装置ポートへと指定するための命令と、

前記第1の被験デバイスコアを試験するための第1の仕様、および前記第2の被験デバイスコアを試験するための第2の仕様を入手するための命令と、

前記第1の仕様に基づいて第1のプログラムを用意し、前記第2の仕様に基づいて第2のプログラムを用意するための命令と、

前記第 1 のプログラムで前記第 1 の自動試験装置ポートをプログラムし、前記第 2 のプログラムで前記第 2 の自動試験装置ポートをプログラムするための命令と、を含み、  
前記第 1 および第 2 の自動試験装置ポートが、前記第 1 および第 2 のプログラムの実行の際に互いに別個にシーケンスされることを特徴とするデータ媒体。