



(12) 发明专利申请

(10) 申请公布号 CN 101997004 A

(43) 申请公布日 2011.03.30

(21) 申请号 201010248821.9

(22) 申请日 2010.08.06

(30) 优先权数据

2009-184323 2009.08.07 JP

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 木村肇 大原宏树 鹿山昌代

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 秦晨

(51) Int. Cl.

H01L 27/12(2006.01)

H01L 29/40(2006.01)

H01L 29/43(2006.01)

H01L 23/52(2006.01)

H01L 21/77(2006.01)

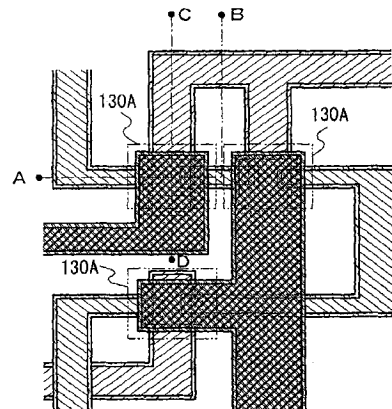
权利要求书 4 页 说明书 45 页 附图 39 页

(54) 发明名称

半导体器件及其制造方法

(57) 摘要

一种半导体器件及其制造方法。半导体器件包括具有第一薄膜晶体管的像素部分和具有第二薄膜晶体管的驱动器电路。第一薄膜晶体管和第二薄膜晶体管中的每个都包括栅电极层、栅极绝缘层、半导体层、源电极层，及漏电极层。第一薄膜晶体管的每个层都具有光透射性质。第一薄膜晶体管的栅电极层、源电极层及漏电极层的材料不同于第二晶体管的那些，并且第二薄膜晶体管的电阻每个都小于第一薄膜晶体管的电阻。



1. 一种半导体器件,包括:  
包括在基板之上的第一薄膜晶体管的像素部分;以及  
包括在所述基板之上的第二薄膜晶体管的驱动器电路部分,  
所述第一薄膜晶体管包括:  
第一栅电极层;  
在所述第一栅电极层之上的第一栅极绝缘层;  
在所述第一栅极绝缘层之上的第一半导体层;以及  
在所述第一半导体层之上的第一源电极层和第一漏电极层,  
所述第二薄膜晶体管包括:  
第二栅电极层;  
在所述第二栅电极层之上的第二栅极绝缘层;  
在所述第二栅极绝缘层之上的第二半导体层;以及  
在所述第二半导体层之上的第二源电极层和第二漏电极层,  
其中所述第一栅电极层、所述第一栅极绝缘层、所述第一半导体层、所述第一源电极层,以及所述第一漏电极层中的每个都具有光透射性质,  
其中所述第一栅电极层的材料不同于所述第二栅电极层的材料,  
其中所述第二栅电极层的电阻小于所述第一栅电极层的电阻,  
其中所述第一源电极层和所述第一漏电极层的材料不同于所述第二源电极层和所述第二漏电极层的材料,以及  
其中所述第二源电极层和所述第二漏电极层的电阻小于所述第一源电极层和所述第一漏电极层的电阻。
2. 根据权利要求1所述的半导体器件,其中所述第二源电极层和所述第二漏电极层包含金属材料。
3. 根据权利要求1所述的半导体器件,还包括在所述基板之上的电容器部分,  
其中所述电容器部分包括电容器布线和与所述电容器布线重叠的电容器电极,以及  
其中所述电容器布线和所述电容器电极中的每个都具有光透射性质。
4. 根据权利要求1所述的半导体器件,  
其中所述半导体器件还包括在所述第二半导体层之上的绝缘层,以及  
其中提供于所述绝缘层之上的并且与所述第二半导体层重叠的导电层。
5. 根据权利要求4所述的半导体器件,  
其中所述导电层的材料不同于所述第一栅电极层的材料,以及  
其中所述导电层的电阻小于所述第一栅电极层的电阻。
6. 根据权利要求1所述的半导体器件,其中所述第二半导体层中的与所述第二源电极层和所述第二漏电极层重叠的第一区域的电阻小于所述第二半导体层中的不同于所述第一区域的第二区域的电阻。
7. 一种半导体器件,包括:  
包括在基板之上的第一薄膜晶体管的像素部分;以及  
包括在所述基板之上的第二薄膜晶体管的驱动器电路部分,  
所述第一薄膜晶体管包括:

- 第一栅电极层；  
在所述第一栅电极层之上的第一栅极绝缘层；  
在所述第一栅极绝缘层之上的第一半导体层；以及  
在所述第一半导体层之上的第一源电极层和第一漏电极层，  
所述第二薄膜晶体管包括：  
第二栅电极层；  
在所述第二栅电极层之上的第二栅极绝缘层；  
在所述第二栅极绝缘层之上的第二半导体层；以及  
在所述第二半导体层之上的第二源电极层和第二漏电极层，  
其中所述第一栅电极层、所述第一栅极绝缘层、所述第一半导体层、所述第一源电极层，以及所述第一漏电极层中的每个都具有光透射性质，  
其中所述第一栅电极层的材料不同于所述第二栅电极层的材料，  
其中所述第二栅电极层的电阻小于所述第一栅电极层的电阻，  
其中所述第一源电极层和所述第一漏电极层的材料不同于所述第二源电极层和所述第二漏电极层的材料，  
其中所述第二源电极层和所述第二漏电极层的电阻小于所述第一源电极层和所述第一漏电极层的电阻，以及  
其中所述第一半导体层包括氧化物半导体。
8. 根据权利要求 7 所述的半导体器件，其中所述第二源电极层和所述第二漏电极层包含金属材料。
9. 根据权利要求 7 所述的半导体器件，还包括在所述基板之上的电容器部分，其中所述电容器部分包括电容器布线和与所述电容器布线重叠的电容器电极，以及其中所述电容器布线和所述电容器电极中的每个都具有光透射性质。
10. 根据权利要求 7 所述的半导体器件，其中所述半导体器件还包括在所述第二半导体层之上的绝缘层，以及其中提供于所述绝缘层之上的并且与所述第二半导体层重叠的导电层。
11. 根据权利要求 10 所述的半导体器件，其中所述导电层的材料不同于所述第一栅电极层的材料，以及其中所述导电层的电阻小于所述第一栅电极层的电阻。
12. 根据权利要求 7 所述的半导体器件，其中所述第二半导体层中的与所述第二源电极层和所述第二漏电极层重叠的第一区域的电阻小于所述第二半导体层中的不同于所述第一区域的第二区域的电阻。
13. 一种半导体器件，包括：  
包括在基板之上的第一薄膜晶体管的像素部分；以及  
包括在所述基板之上的第二薄膜晶体管的驱动器电路部分，  
所述第一薄膜晶体管包括：  
第一栅电极层；  
在所述第一栅电极层之上的第一栅极绝缘层；  
在所述第一栅极绝缘层之上的第一半导体层；以及

在所述第一半导体层之上的第一源电极层和第一漏电极层，  
所述第二薄膜晶体管包括：  
第二栅电极层；  
在所述第二栅电极层之上的第二栅极绝缘层；  
在所述第二栅极绝缘层之上的第二半导体层；以及  
在所述第二半导体层之上的第二源电极层和第二漏电极层，  
其中所述第一栅电极层、所述第一栅极绝缘层、所述第一半导体层、所述第一源电极层、以及所述第一漏电极层中的每个都具有光透射性质，  
其中所述第一栅电极层的材料不同于所述第二栅电极层的材料，  
其中所述第二栅电极层的电阻小于所述第一栅电极层的电阻，  
其中所述第一源电极层和所述第一漏电极层的材料不同于所述第二源电极层和所述第二漏电极层的材料，  
其中所述第二源电极层和所述第二漏电极层的电阻小于所述第一源电极层和所述第一漏电极层的电阻，以及  
其中所述第二半导体层包括氧化物半导体。

14. 根据权利要求 13 所述的半导体器件，其中所述第二源电极层和所述第二漏电极层包含金属材料。

15. 根据权利要求 13 所述的半导体器件，还包括在所述基板之上的电容器部分，其中所述电容器部分包括电容器布线和与所述电容器布线重叠的电容器电极，以及其中所述电容器布线和所述电容器电极中的每个都具有光透射性质。

16. 根据权利要求 13 所述的半导体器件，其中所述半导体器件还包括在所述第二半导体层之上的绝缘层，以及其中提供于所述绝缘层之上的并且与所述第二半导体层重叠的导电层。

17. 根据权利要求 16 所述的半导体器件，其中所述导电层的材料不同于所述第一栅电极层的材料，以及其中所述导电层的电阻小于所述第一栅电极层的电阻。

18. 根据权利要求 13 所述的半导体器件，其中所述第二半导体层中的与所述第二源电极层和所述第二漏电极层重叠的第一区域的电阻小于所述第二半导体层中的不同于所述第一区域的第二区域的电阻。

19. 一种用于制造半导体器件的方法，所述半导体器件包括含有第一薄膜晶体管的像素部分和含有第二薄膜晶体管的驱动器电路部分，所述方法包括以下步骤：

在基板之上形成第一光透射导电膜；

在所述第一光透射导电膜之上形成第二导电膜，其中所述第二导电膜的电阻小于所述第一光透射导电膜的电阻；

在所述第二导电膜之上形成包括第一区域和厚度小于所述第一区域的厚度的第二区域的第一抗蚀剂掩模；

通过使用所述第一抗蚀剂掩模来刻蚀使得在所述像素部分中的所述第一光透射导电膜的一部分和所述第二导电膜、以及在所述驱动器电路部分中的所述第一光透射导电膜的一部分和所述第二导电膜的一部分被去除，由此形成所述第一薄膜晶体管的第一栅电极层

和所述第二薄膜晶体管的第二栅电极层；

形成在所述第一栅电极层之上的第一栅极绝缘膜和在所述第二栅电极层之上的第二栅极绝缘膜；

形成在所述第一栅极绝缘膜之上的第一半导体层和在所述第二栅极绝缘膜之上的第二半导体层；

在所述第一半导体层和所述第二半导体层之上形成第三光透射导电膜；

在所述第三光透射导电膜之上形成第四导电膜，其中所述第四导电膜的电阻小于所述第三光透射导电膜的电阻；

在所述第四导电膜之上形成包括第三区域和厚度小于所述第三区域的厚度的第四区域的第二抗蚀剂掩模；以及

通过使用所述第二抗蚀剂掩模来刻蚀使得在所述像素部分中的所述第四导电膜和所述第三光透射导电膜的一部分、以及在所述驱动器电路部分中的所述第三光透射导电膜的一部分和所述第四导电膜的一部分被去除，由此形成在所述第一栅极绝缘膜之上的第一源电极层和第一漏电极层，以及在所述第二栅极绝缘膜之上的第二源电极层和第二漏电极层。

20. 根据权利要求 19 所述的用于制造半导体器件的方法，其中所述第一抗蚀剂掩模和所述第二抗蚀剂掩模使用多色调掩模形成。

21. 根据权利要求 19 所述的用于制造半导体器件的方法，还包括以下步骤：

形成在所述第一源电极层、所述第一漏电极层、所述第二源电极层和所述第二漏电极层之上的绝缘层；

在所述绝缘层之上形成第五光透射导电膜；

在所述第五光透射导电膜之上形成第六导电膜，其中所述第六导电膜的电阻小于所述第五光透射导电膜的电阻；

在所述第六导电膜之上形成包括第五区域和厚度小于所述第五区域的厚度的第六区域的第三抗蚀剂掩模；以及

通过使用所述第三抗蚀剂掩模来刻蚀使得在所述像素部分中的所述第五光透射导电膜的一部分和所述第六导电膜、以及在所述驱动器电路部分中的所述第六导电膜的一部分和所述第五光透射导电膜的一部分被去除，由此形成与所述第一薄膜晶体管的第二沟道形成区重叠的第一导电层和与所述第二薄膜晶体管的第二沟道形成区重叠的第二导电层。

22. 根据权利要求 21 所述的用于制造半导体器件的方法，其中所述第三抗蚀剂掩模使用多色调掩模形成。

## 半导体器件及其制造方法

### 技术领域

[0001] 本发明涉及半导体器件、显示器件、它们的制造方法,或者使用半导体器件或显示器件的方法。特别地,本发明涉及包括光透射的半导体层的液晶显示器件、它的制造方法,或者使用液晶显示器件的方法。

### 背景技术

[0002] 近年来,平板显示(例如液晶显示(LCD))已经得到了广泛使用。特别地,在每个像素中都含有薄膜晶体管的有源矩阵LCD已经被经常使用了。此外,其中源极驱动器(信号线驱动电路)和栅极驱动器(扫描线驱动器电路)中的一个或两者被形成于与像素部分相同的基板上的显示器件已经进行了开发。作为薄膜晶体管,包含作为半导体层的非晶硅或多晶硅(多晶态硅)的薄膜晶体管已经得到了广泛使用。

[0003] 取代此类硅材料,光透射的金属氧化物已经吸引了注意力。例如,人们已经预期了将In-Ga-Zn-O基氧化物等用作显示器件(例如液晶显示)中所需要的半导体材料。特别地,人们已经考虑将In-Ga-Zn-O基氧化物等应用于薄膜晶体管的沟道层。此外,通过将光透射的电极用作栅电极、源电极或漏电极来提高孔径率(apertureratio)的技术已经得到了研究(参见参考文献1和2)。[参考文献]

[0004] 参考文献1:日本公开专利申请No. 2007-123700

[0005] 参考文献2:日本公开专利申请No. 2007-081362

### 发明内容

[0006] 通常,在其中源极驱动器和栅极驱动器中的一个或两者作为用于控制像素部分内的薄膜晶体管的驱动器电路部分形成于与像素部分相同的基板之上的显示器件中,象从FPC端子等引出的电源线或信号线那样的引线布线,或者用于将元件连接到不同元件的布线(wiring)(例如,用于将薄膜晶体管连接到不同的薄膜晶体管的布线)直接从用于栅电极和源电极(漏电极)的导电层延伸出并且形成于相同的岛内。因此,用于将薄膜晶体管的栅极连接到不同的薄膜晶体管的栅极的布线(该布线称为栅极布线)使用与薄膜晶体管的栅电极相同的层结构和材料来形成;用于将薄膜晶体管的源极连接到不同的薄膜晶体管的源极的布线(该布线称为源极布线)使用与薄膜晶体管的源电极相同的层结构和材料来形成;以及在很多情况下,象电源线或信号线那样的引线布线使用与栅极布线或源极布线相同的层结构和材料来形成。因此,在栅电极和源电极(漏电极)使用光透射材料来形成的情形中,象电源线或信号线那样的引线布线、在驱动器电路部分中的栅极布线和源极布线,以及在像素部分中的栅极布线和源极布线往往使用光透射材料以与栅电极和源电极(漏电极)的形成方式相似的方式来形成。

[0007] 但是,通常,光透射的导电材料(例如氧化铟锡(ITO)、氧化铟锌(IZO)或氧化铟锡锌(ITZO))具有高于具有光阻挡性质和发射性的导电材料(例如铝(Al)、钼(Mo)、钛(Ti)、钨(W)、钕(Nd)、铜(Cu)或银(Ag))的电阻值。因此,当象从FPC端子等引出的电源线或信

号线那样的引线布线或者在驱动器电路部分中的布线使用光透射的导电材料来形成时,布线电阻则增大。特别地,由于驱动器电路部分需要高速运行,当布线电阻增大时,通过布线传输的信号的波形失真,这损害了驱动器电路部分的高速运行。因此,要供应精确的电压和电流是困难,使得像素部分难以执行正常的显示和运行。

[0008] 相反,在驱动器电路部分内的栅电极和源电极(漏电极)使用光阻挡材料来形成并且栅极布线和源极布线同样使用光阻挡导电材料形成的情形中,布线的电导率得到了提高。因此,要抑制象从 FPC 端子等引出的电源线或信号线那样的引线布线的布线电阻的增大以及在驱动器电路部分内的信号波形的失真是可能的。此外,通过使用光透射的材料来形成像素部分中的栅电极和源电极(漏电极),孔径率能够得以提高并且功率消耗能够得以降低。

[0009] 另外,就显示性能而言,高存储电容和较高的孔径率是像素所需要的。各自具有高孔径率的像素提高了光利用效率,以致能够实现电能节约及显示器件的小型化。近年来,已经使像素的尺寸变得更小了并且更高分辨率的图像已经成了需求。但是,像素尺寸的减小引起了在一个像素内的形成薄膜晶体管和大区域,以致降低了像素的孔径率。因此,为了在规定尺寸的每个像素中获得高的孔径率,有必要有效地布置为像素的电路结构所需的电路元件。

[0010] 此外,含有光透射的半导体层的薄膜晶体管倾向为常态导通的而薄膜晶体管的阈值电压是不稳定的;因而,要执行高速运行是困难的,特别是在驱动器电路部分中。

[0011] 本发明的一个实施例的目的是降低半导体器件的制造成本。

[0012] 本发明的一个实施例的目的是提高像素部分的孔径率。

[0013] 本发明的一个实施例的目的是使像素部分具有较高的分辨率。

[0014] 本发明的一个实施例的目的是提高驱动器电路部分的运行速度。

[0015] 本发明的一个实施例的目的是提高半导体器件的可靠性。

[0016] 本发明的一个实施例是包含具有第一薄膜晶体管的像素部分和具有第二薄膜晶体管的驱动器电路部分的半导体器件,或者是该半导体器件的制造方法。第一薄膜晶体管的栅电极(也称为栅电极层)、源电极(也称为源电极层)和漏电极(也称为漏电极层)具有光透射性质。第二薄膜晶体管的栅电极层的电阻值比第一薄膜晶体管的栅电极层的电阻值低。第二薄膜晶体管的源电极层的电阻值比第一薄膜晶体管的源电极层的电阻值低。第二薄膜晶体管的漏电极层的电阻值比第一薄膜晶体管的漏电极层的电阻值低。

[0017] 将由  $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) 所表示的材料的薄膜形成作为本说明书中所使用的氧化物半导体,并且形成包含作为氧化物半导体层的薄膜的薄膜晶体管。注意, M 表示选自 Ga、Fe、Ni、Mn 或 Co 中的一个或多个金属元素。举例来说, M 可以是 Ga 或者可以是 Ga 和不同于 Ga 的以上金属元素,例如, M 可以是 Ga 和 Ni 或者 Ga 和 Fe。此外,在氧化物半导体中,在某些情况下,过渡金属元素(例如 Fe 或 Ni)或者过渡金属的氧化物被包含作为除了作为 M 所包含的金属元素之外的杂质元素。在本说明书中,在其组成分子式由  $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) 表示的氧化物半导体层当中,包括作为 M 的 Ga 的氧化物半导体被称为 In-Ga-Zn-O 基氧化物半导体,而 In-Ga-Zn-O 基氧化物半导体的薄膜则被称为 In-Ga-Zn-O 基非单晶膜。

[0018] 作为用于氧化物半导体层的金属氧化物,下列金属氧化物中除了以上金属氧化物之外的任一种都能够被使用: In-Sn-Zn-O 基金属氧化物、In-Al-Zn-O 基金属氧化物、

Sn-Ga-Zn-O 基金属氧化物、Al-Ga-Zn-O 基金属氧化物、Sn-Al-Zn-O 基金属氧化物、In-Zn-O 基金属氧化物、Sn-Zn-O 基金属氧化物、Al-Zn-O 基金属氧化物、In-O 基金属氧化物、Sn-O 基金属氧化物,以及 Zn-O 基金属氧化物。氧化硅可以包含于使用以上金属氧化物所形成的氧化物半导体层内。

[0019] 氧化物半导体优选是含有 In 的氧化物半导体,更优选的是含有 In 和 Ga 的氧化物半导体。脱水或脱氢在获取 i 型(本征的)氧化物半导体层方面是有效的。

[0020] 注意,在本说明书中,半导体器件涉及能够通过利用半导体的性质来起作用的所有器件,并且显示器件、半导体电路及电子器件全部都是半导体器件。

[0021] 在本发明的一个实施例中,驱动器电路的运行速度以及像素部分的孔径率能够得以提高。另外,在本发明的一个实施例中,能够降低制造步骤数,从而能够降低制造成本。此外,在本发明的一个实施例中,像素部分能够具有较高的分辨率。而且,在本发明的一个实施例中,半导体器件的可靠性能够得以提高。

## 附图说明

[0022] 在附图中:

[0023] 图 1A 是根据本发明的一个实施例的半导体器件的顶视图,而图 1B 和 1C 是半导体器件的横截面图;

[0024] 图 2A 是根据本发明的一个实施例的半导体器件的顶视图,而图 2B 和 2C 是半导体器件的横截面图;

[0025] 图 3A 到 3D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0026] 图 4A 到 4D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0027] 图 5A 到 5D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0028] 图 6A 到 6D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0029] 图 7A 到 7C 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0030] 图 8A 到 8C 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0031] 图 9A 到 9D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0032] 图 10A 到 10D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0033] 图 11A 到 11D 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;

[0034] 图 12A 到 12E 是示出一种制造根据本发明的一个实施例的半导体器件的方法的横截面图;



[0035] 图 13A 是根据本发明的一个实施例的半导体器件的顶视图,而图 13B 是半导体器件的横截面图;

[0036] 图 14A 是根据本发明的一个实施例的半导体器件的顶视图,而图 14B 是半导体器件的横截面图;

[0037] 图 15A 是根据本发明的一个实施例的半导体器件的顶视图,而图 15B 是半导体器件的横截面图;

[0038] 图 16A-1 到 16B-2 示出了能够在本发明的一个实施例中使用的多色调掩模 (multi-tone mask);

[0039] 图 17A 是根据本发明的一个实施例的半导体器件的顶视图,而图 17B 是半导体器件的横截面图;

[0040] 图 18 是根据本发明的一个实施例的半导体器件的横截面图;

[0041] 图 19 是根据本发明的一个实施例的半导体器件的横截面图;

[0042] 图 20A 到 20C 是根据本发明的一个实施例的半导体器件的横截面图;

[0043] 图 21A 是根据本发明的一个实施例的半导体器件的顶视图,而图 21B 是半导体器件的横截面图;

[0044] 图 22A 和 22B 是根据本发明的一个实施例的半导体器件的电路图;

[0045] 图 23A 和 23B 示出了包含根据本发明的一个实施例的显示器件的电子器件;

[0046] 图 24 示出了包含根据本发明的一个实施例的显示器件的电子器件;

[0047] 图 25A、25B、25C、25E 及 25F 是根据本发明的一个实施例的半导体器件的电路图,而图 25D 和 25G 是半导体器件的时序图;

[0048] 图 26A、26B、26C、26D、26E 及 26G 是根据本发明的一个实施例的半导体器件的电路图,而图 26F 和 26H 是半导体器件的时序图;

[0049] 图 27A 到 27F 示出了根据本发明的一个实施例的半导体器件的显示元件的电位;

[0050] 图 28A 到 28C 示出了根据本发明的一个实施例的半导体器件的显示屏;

[0051] 图 29A 到 29B 示出了包含根据本发明的一个实施例的显示器件的电子器件;

[0052] 图 30A 到 30B 示出了包含根据本发明的一个实施例的显示器件的电子器件;

[0053] 图 31A 到 31B 示出了包含根据本发明的一个实施例的显示器件的电子器件;以及

[0054] 图 32A 是根据本发明的一个实施例的半导体器件的顶视图,而图 32B 是半导体器件的横截面图。

## 具体实施方式

[0055] 以下,本发明的实施例将参考附图来描述。注意,本发明能够以不同的方式来实现并且本领域技术人员应当容易意识到本发明的模式和细节在不脱离本发明的精神和范围的情况下能够以不同的方式来改变。因此,本发明不应该被看作是限制于下列实施例的描述。注意,在以下所描述的结构中,相同的部分或者具有相似功能的部分由不同附图中的共同的参考标记表示,并且其详细描述将会被省略。

[0056] (实施例 1)

[0057] 在本实施例中描述了根据本发明的一个实施例的半导体器件。

[0058] 根据本发明的一个实施例的半导体器件的结构参考图 1A 到 1C 和图 2A 到 2C 来描

述。图 1A 是示出本实施例的半导体器件的实例（特别地，示出驱动器电路部分）的顶视图。在图 1B 中的横截面 A-B 是沿着图 1A 中的线 A-B 截取的横截面图。在图 1C 中的横截面 C-D 是沿着图 1A 中的线 C-D 截取的横截面图。图 2A 是示出本实施例的半导体器件的实例（特别地，示出像素部分）的顶视图。在图 2B 中的横截面 E-F 是沿着图 2A 中的线 E-F 截取的横截面图。在图 2C 中的横截面 G-H 是沿着图 2A 中的线 G-H 截取的横截面图。

[0059] 如在图 1A 到 1C 和图 2A 到 2C 中所示出的，本实施例的半导体器件具有其中将包含第一薄膜晶体管的驱动器电路和包含第二薄膜晶体管的像素部分形成于相同的基板之上的结构。下面描述在图 1A 到 1C 和图 2A 到 2C 中所示出的半导体器件。

[0060] 图 1A 到 1C 示出了驱动器电路部分的一部分。在图 1A 到 1C 中所示出的驱动器电路部分包括在第一方向上所提供的栅极布线和存储电容器线路，在与第一方向不同的第二方向上所提供的以致于与栅极布线和存储电容器线路相交的源极布线，以及在栅极布线和源极布线彼此相交的部分的周围所提供的薄膜晶体管。图 2A 到 2C 示出了像素部分的一部分。在图 2A 到 2C 中所示出的像素部分包括在第一方向上所提供的栅极布线和存储电容器线路，在第二方向上所提供的以致于与栅极布线和存储电容器线路相交的源极布线，以及在栅极布线和源极布线彼此相交的部分的周围所提供的薄膜晶体管。

[0061] 在图 1A 到 1C 中的驱动器电路内所提供的薄膜晶体管 130A 是沟道刻蚀的薄膜晶体管。在具有绝缘表面的基板 101 之上，薄膜晶体管 130A 包括具有栅电极层或栅极布线的作用的导电层 107a 和 110a 的叠层；具有栅极绝缘层的作用的绝缘膜 111，包含沟道形成区的半导体层 113a，以及具有源电极层或源极布线的作用的导电层 119a 和 120a 的叠层；以及具有漏电极层的作用的导电层 119b 和 120b 的叠层。

[0062] 导电层 110a 被提供于导电层 107a 的一部分之上。导电层 110a 的面积是小于导电层 107a 的面积。另外，导电层 110b 被提供于导电层 107b 的一部分之上。导电层 110b 的面积小于导电层 107b 的面积。换句话说，导电层 107a 的末端部分从导电层 110a 的末端部分突出，并且导电层 107b 的末端部分从导电层 110b 的末端部分突出。此外，导电层 107a 的面积和导电层 107b 的面积分别大于导电层 110a 的面积和导电层 110b 的面积。

[0063] 导电层 120a 被提供于导电膜 119a 的一部分之上。导电层 120a 的面积小于导电层 119a 的面积。另外，导电层 120b 被提供于导电层 119b 的一部分之上。导电层 120b 的面积小于导电层 119b 的面积。换句话说，导电层 119a 的末端部分从导电层 120a 的末端部分突出，并且导电层 119b 的末端部分从导电层 120b 的末端部分突出。此外，导电层 119a 的面积和导电层 119b 的面积分别大于导电层 120a 的面积和导电层 120b 的面积。

[0064] 例如，对于导电层 110a、120a 及 120b，优选使用金属材料以便降低布线的布线电阻。

[0065] 在驱动器电路部分中的栅极布线使用导电层 107a 和导电层 110a 的叠层来形成。与薄膜晶体管的源电极层或漏电极层电连接的源极布线使用导电层 119a 和导电层 120a 的叠层或者导电层 119b 和导电层 120b 的叠层来形成。换句话说，薄膜晶体管的栅电极层使用导电层 107a 和导电层 110a 的叠层包含于栅极布线内的部分来形成，并且源电极层或漏电极层使用导电层 119a 和导电层 120a 的叠层包含于源极布线内的部分或者导电层 119b 和导电层 120b 的叠层的一部分来形成。

[0066] 注意，在本说明书中，当明确描述为“X 与 Y 连接”时，其中就包括 X 与 Y 电连接的

情形, X 与 Y 在功能上连接的情形, 以及 X 与 Y 直接连接的情形。在此, X 和 Y 中的每一个都是对象 (例如, 器件、元件、电路、布线、电极、端子、导电膜, 或层)。因此, 可以将另一元件插入具有附图及正文中所示出的连接关系的元件之间, 但并不限于预定的连接关系, 例如, 在附图及正文中所示出的连接关系。

[0067] 注意, 例如“第一”、“第二”及“第三”那样的词语用于区分各种元件、构件、区域、层、面积等。因此, 词语例如“第一”、“第二”及“第三”并不限制元件、构件、区域、层、面积等的顺序和数量。此外, 例如, 词语“第一”能够用词语“第二”、“第三”等来替代。

[0068] 另外, 如在图 1A 到 1C 中所示出的, 在驱动器电路中所提供的薄膜晶体管 130A 能够包括含有在沟道形成区之上的导电层 400a 和导电层 401a 的第二栅电极层 (也称为背栅电极层)。当背栅电极层与下栅电极层电连接并且具有与下栅电极层相同的电位时, 能够将栅极电压施加于在下栅电极层与背栅电极层之间所提供的半导体层的上侧和下侧。此外, 当下栅电极层和背栅电极层具有不同的电位时, 例如, 当背栅电极层的电位为固定电位 (例如接地电位 (也称为 GND) 或 0V) 时, 能够控制 TFT 的电特性, 例如, 阈值电压等。换句话说, 当导电层 107a 和导电层 110a 的叠层起着第一栅电极层的作用并且导电层 400a 和导电层 401a 的叠层起着第二栅电极层的作用时, 薄膜晶体管 130A 能够用作具有四个端子的薄膜晶体管。

[0069] 此外, 在图 1A 到 1C 中所示出的驱动器电路部分包括在导电层 400a 与半导体层 113a、导电层 119a、导电层 119b、导电层 120a 及导电层 120b 之间的绝缘层 123。

[0070] 例如, 绝缘层 123 能够使用单层绝缘膜或绝缘膜叠层来形成。

[0071] 此外, 能够在绝缘层 123 与半导体层 113a 之间提供氧化物绝缘层。随着氧化物绝缘膜的提供, 半导体层的载流子浓度能够被降低。

[0072] 在具有绝缘表面的基板 101 之上, 在图 2A 到 2C 所示出的像素内的薄膜晶体管 130B 包括具有栅电极层或栅极布线的作用的导电层 107e、栅极绝缘层、含有沟道形成区的半导体层 113e、具有源电极层或源极布线的作用的导电层 119h, 以及具有漏电极层的作用的导电层 119e。

[0073] 导电层 107e、半导体层 113e、导电层 119e, 以及导电层 119h 能够使用光透射材料来形成。因此, 整个薄膜晶体管 130B 都能够使用光透射材料来形成。

[0074] 注意, 在本说明书中, 光透射层 (膜) 涉及可见光的透射率为 75 ~ 100% 的层 (膜)。在该层 (膜) 具有导电性的情形中, 该层 (膜) 也称为光透射导电层 (膜)。另外, 相对可见光具有半透明性的导电膜可以使用于用于栅电极层、源电极层、漏电极层、像素电极、不同的电极或不同的布线的金属氧化物。相对可见光的半透明性涉及 50 ~ 75% 的透射率。

[0075] 例如, 氧化物半导体能够使用于半导体层 113a 或半导体层 113e。至于氧化物半导体, 在其中热处理在例如氮气或稀有气体 (例如, 氩气或氦气) 的惰性气体的气氛中或者在降低的压力之下执行的情形中, 通过热处理将氧化物半导体层改变成缺氧型氧化物半导体层以致于成为低电阻的氧化物半导体层, 即, n 型 (例如  $n^-$  型) 氧化物半导体层。之后, 通过形成与氧化物半导体层接触的氧化物绝缘膜从而使氧化物半导体层处于过氧状态下, 能够将氧化物半导体层改变成高电阻的氧化物半导体层, 即, i 型氧化物半导体层。因而, 制造包含具有有利的电特性的高度可靠的薄膜晶体管的半导体器件是可能的。

[0076] 在脱水或脱氢中,热处理在高于或等于 350°C (优选高于或等于 400°C) 的并且低于基板的应变点的温度下于例如氮气或稀有气体(例如,氩气或氦气)的惰性气体的气氛中或者在降低的压力下执行,从而减少例如包含于氧化物半导体层中的湿气的杂质。

[0077] 用于脱水或脱氢的热处理执行于以下热处理条件下:即使在高达 450°C 下对脱水的或脱氢的氧化物半导体层执行 TDS,也没有检测到在大约 300°C 的两个水峰值或至少一个水峰值。因此,即使 TDS 在高达 450°C 下执行于含有该脱水的或脱氢的氧化物半导体层的薄膜晶体管上,也至少没有检测到在大约 300°C 的水峰值。

[0078] 另外,重要的是当温度从在氧化物半导体层上执行脱水或脱氢的加热温度 T 降下来时,在没有将氧化物半导体层暴露于空气的情况下,不要通过使用用来脱水或脱氢的炉子将水或氢混合入氧化物半导体层内。当薄膜晶体管使用通过脱水或脱氢将氧化物半导体层改变成低电阻的氧化物半导体层(即,n 型(例如, $n^-$ 型)氧化物半导体层)并且然后将低电阻的氧化物半导体层改变成高电阻的氧化物半导体层以致成为 i 型半导体层所获得的氧化物半导体层来形成时,薄膜晶体管的阈值电压能够是正电压,从而能够实现所谓的常态断开的开关元件。优选的是在薄膜晶体管中形成具有正的阈值电压的并且尽可能地接近 0V 的沟道的显示器件。注意,如果薄膜晶体管的阈值电压是负的,则薄膜晶体管倾向于常态导通的;换句话说,即使在栅极电压为 0V 时,电流也在源电极层和漏电极层之间流过。在有源矩阵显示器件中,包含于电路内的薄膜晶体管的电特性是重要的并且会影响显示器件的性能。在薄膜晶体管的电特性当中,阈值电压( $V_{th}$ )是尤其重要的。当阈值电压即使在场效应迁移率为高时也是高的或者是负的时,要控制电路是困难的。在薄膜晶体管具有高阈值电压以及其阈值电压的大绝对值的情形中,薄膜晶体管不能执行作为 TFT 的开关功能并且当 TFT 在低电压下驱动时可能为负载。在 n 沟道薄膜晶体管的情形中,最好是形成沟道并且在将正电压施加为栅极电压之后漏电流流过。其中如果不提高驱动电压则没有形成沟道的薄膜晶体管以及其中形成了沟道的并且即使在施加负电压时也有漏电流流过的薄膜晶体管不适合于在电路中使用的薄膜晶体管。

[0079] 另外,其中温度降低到加热温度 T 之下的气体气氛可以变换为与其中温度升高到加热温度 T 的气体气氛不同的气体气氛。例如,在氧化物半导体层没有暴露于空气的情况下,冷却在以高纯度的氧气或高纯度的  $N_2O$  气体填充用于脱水或脱氢的炉子的同时执行。

[0046] 通过脱水或脱氢的热处理减少了例如包含于膜中的湿气的杂质之后随着在不含有湿气(具有 -40°C 或更低的露点,优选为 -60°C 或更低)的气氛中缓慢冷却(或冷却)的氧化物半导体膜的使用,薄膜晶体管的电特性得到了提高并且能够大量生产的高性能的薄膜晶体管得以实现。

[0080] 在本说明书中,在例如氮气或稀有气体(例如,氩气或氦气)的惰性气体的气氛中的或者在降低的压力之下的热处理被称为用于脱水或脱氢的热处理。在本说明书中,为了方便起见,脱水或脱氢不仅涉及  $H_2$  的消除而且涉及 H、OH 等的消除。

[0081] 在热处理在例如氮气或稀有气体(例如,氩气或氦气)的惰性气体的气氛中或者在降低的压力之下执行的情形中,通过热处理将氧化物半导体层改变成缺氧型氧化物半导体层以致成为低电阻的氧化物半导体层,即,n 型(例如, $n^-$ 型)氧化物半导体层。之后,与源电极层重叠的区域被形成为缺氧区域的高电阻源区(也称为 HRS 区),并且与漏电极层重叠的区域被形成为缺氧区域的高电阻漏区(也称为 HRD 区)。例如,在图 1A 到 1C 所示出

的薄膜晶体管中,高电阻源区能够形成于与导电层 119a 重叠的半导体层 113a 的区域内,以及高电阻漏区能够形成于与导电层 119b 重叠的半导体层 113a 的区域内。此外,在图 2A 到 2C 所示出的薄膜晶体管中,高电阻源区能够形成于与导电层 119e 重叠的半导体层 113e 的区域内,以及高电阻漏区能够形成于与导电层 119h 重叠的半导体层 113e 的区域内。

[0082] 高电阻源区或高电阻漏区的载流子浓度高于或等于  $1 \times 10^{17}/\text{cm}^3$  并且至少高于沟道形成区的载流子浓度 (低于  $1 \times 10^{17}/\text{cm}^3$ )。注意,在本说明书中的载流子浓度是由室温下的霍尔效应 (Hall effect) 测量所获得的载流子浓度。

[0083] 此外,低电阻源区 (也称为 LRS 区) 和低电阻漏区 (也称为 LRD 区) 可以形成于氧化物半导体层与使用金属材料形成的漏电极层之间。低电阻漏区的载流子浓度高于高电阻漏区 (HRD 区) 的载流子浓度,例如,高于或等于  $1 \times 10^{20}/\text{cm}^3$  并且低于或等于  $1 \times 10^{21}/\text{cm}^3$ 。在本实施例的半导体器件中,图 1B 所示出的导电层 119a 对应于低电阻源区,而图 1B 所示出的导电层 119b 对应于低电阻漏区。

[0084] 然后,沟道形成区通过使脱水的或脱氢的氧化物半导体层的至少一部分处于过氧状态以致成为电阻较高的氧化物半导体层 (即, i 型氧化物半导体层) 的方式来形成。注意,对于使得脱水的或脱氢的氧化物半导体层的一部分处于过氧状态的处理,使用了下列方法中的任一种:通过溅射来沉积与脱水的或脱氢的氧化物半导体层接触的氧化物绝缘膜;氧化物绝缘膜沉积之后的热处理;在氧化物绝缘膜沉积之后于含有氧气的气氛中的热处理;在氧化物绝缘膜沉积之后于惰性气体气氛中的热处理之后的在氧气气氛中的冷却处理;以及在氧化物绝缘膜沉积之后于惰性气体气氛内的热处理之后于超干燥的气体 (具有  $-40^\circ\text{C}$  或更低的露点,优选为  $-60^\circ\text{C}$  或更低) 中的冷却处理。

[0085] 此外,能够选择性地使脱水的或脱氢的氧化物半导体层的至少一部分 (与栅电极重叠的部分 (也称为栅电极层)) 处于过氧状态以致成为高电阻的氧化物半导体层,即, i 型氧化物半导体层。因而,能够形成沟道形成区。例如,沟道形成区能够以这样的方式来形成:将使用 Ti 等的金属电极形成的源电极层和漏电极层形成于脱水的或脱氢的氧化物半导体层上并与之接触并且选择性地使没有与源电极层和漏电极层中的至少一个重叠的暴露区域处于过氧状态。在选择性地使暴露区域处于过氧状态的情形中,形成了与源电极层重叠的高电阻源区以及与漏电极层重叠的高电阻漏区,并且沟道形成区形成于高电阻源区与高电阻漏区之间。也就是,沟道形成区以自对准的方式形成于源电极层与漏电极层之间。

[0086] 因而,要制造包含具有有利的电特性的高度可靠的薄膜晶体管的半导体器件是可能的。

[0087] 注意,通过在与漏电极层 (和源电极层) 重叠的氧化物半导体层中形成高电阻漏区,能够提高驱动器电路形成时的可靠性。特别地,通过形成高电阻漏区,能够使用其中电导率能够经由高电阻漏区从漏电极层到沟道形成区逐步变化的结构。因此,在操作在漏电极层与布线连接以供应高电源电位 VDD 的情况下执行的情形中,高电阻漏区用作缓冲区并且即使高电场施加于栅电极层与漏电极层之间高电场也不施加于局部上,使得薄膜晶体管的耐受电压能够得以提高。

[0088] 另外,通过在与漏电极层 (及源电极层) 重叠的氧化物半导体层内形成高电阻漏区 (或高电阻源区),能够减小沟道形成区内在形成驱动器电路时的漏电流的大小。特别地,通过形成高电阻漏区 (或者高电阻源区),薄膜晶体管的在漏电极层和源电极层之间流

过的漏电流依次流过漏电极层、在漏电极层一侧之上的高电阻漏区、沟道形成区、在源电极层一侧之上的高电阻源区,及源电极层。在这种情况下,在沟道形成区中,从在漏电极层一侧之上的低电阻漏区流到沟道形成区的漏电流在薄膜晶体管为截止时能够被局限于沟道形成区与具有高电阻的栅极绝缘层之间的界面附近。因而,在背沟道部分(沟道形成区的表面与栅电极层分离开的部分)内的漏电流的大小能够得以减小。

[0089] 此外,与源电极层重叠的高电阻源区以及与漏电极层重叠的高电阻漏区被形成以致于与部分栅电极层重叠,使得在漏电极层的末端部分的附近的电场强度能够得以更有效地降低。

[0090] 与像素部分中的薄膜晶体管 130B 的栅电极层电连接的栅极布线使用导电层 107e 来形成。与像素部分中的薄膜晶体管 130B 的源电极层或漏电极层电连接的源极布线使用导电层 119e 或导电层 119h 来形成。换句话说,薄膜晶体管 130B 的栅电极层使用导电层 107e 用于栅极布线的部分来形成,而薄膜晶体管 130B 的源电极层或漏电极层则使用导电层 119e 或导电层 119h 各自用于源极布线的部分来形成。

[0091] 注意,能够考虑将具有栅电极层的作用的布线连接至具有栅极布线的作用的布线(或者起着栅极布线的作用的布线的层中的至少一个)。作为选择,能够形成栅极布线的层中的至少一个以具有比栅极布线的其它层更大的面积,并且能够考虑使具有较大面积的区域的一部分起着栅电极层的作用。

[0092] 作为选择,能够考虑使栅极布线的至少一部分起着栅电极层或部分栅电极层的作用。作为选择,在起着像素部分中的栅电极层或部分栅电极层的作用并且主要起着薄膜晶体管的栅电极层或部分栅电极层的作用的导电层之上,能够考虑设置主要起着驱动器电路部分中的栅极布线或部分栅极布线的作用的导电层。

[0093] 能够考虑将具有源极布线的作用并且包括像素部分中的薄膜晶体管的源电极层的布线连接至具有源极布线的作用并且包括驱动器电路部分中的薄膜晶体管的源电极层的布线(或者具有栅极布线的作用并且包括驱动器电路部分中的薄膜晶体管的源电极层的布线的层中的至少一个)。也就是,能够考虑使源极布线在驱动器电路部分中的部分起着驱动器电路部分中的源电极层或者像素部分中的部分源电极层的作用。作为选择,在主要起着像素部分中的源电极层或部分源电极层的作用的导电层之上,能够考虑设置主要起着驱动器电路部分中的源极布线或部分源极布线的作用的导电层。

[0094] 另外,在像素部分中所提供的薄膜晶体管 130B 能够包括含有在沟道形成区之上的导电层 400e 的第二栅电极层(也称为背栅电极层)。当背栅电极层电连接至下栅电极层并且具有与下栅电极层相同的电位时,能够将栅极电压施加于在下栅电极层和背栅电极层之间所提供的半导体层的上侧和下侧。此外,当下栅电极层和背栅电极层具有不同的电位时,例如,当背栅电极层的电位为固定电位(例如 GND 或 0V)时,TFT 的电特性(例如,阈值电压等)能够得以控制。

[0095] 另外,在图 2A 到 2C 中所示出的像素部分包括使用起着下电极的作用的导电层 107g 形成的存储电容器,具有作为栅极绝缘层的作用并用作电介质的绝缘膜 111,以及起着上电极的作用的导电层 119g。存储电容器线路使用导电层 107g 和导电层 119g 来形成。此外,绝缘层 123 被提供于导电层 400e 与导电层 113e 及导电层 119h 和 119e 之间。由于绝缘层 122 相似于图 1B 中的绝缘层 123,因而其描述被省略。

[0096] 由于导电层 107g 和 119g 使用光透射材料来形成,因而导电层 107g 和 119g 之一的至少一部分区域能够具有电容器布线或部分电容器布线的作用,并且导电层 107g 和 119g 中的另一个的部分区域能够起着电容器电极或部分电容器电极的作用。注意,虽然图 2A 到 2C 示出了将电容器提供于像素部分内的情形,但是本实施例并不限制于此。能够将电容器提供于驱动器电路部分中。例如,在导电层 107g 和 119g 之一的至少一部分区域是其中光透射导电层与电阻值比光透射层的电阻值低的导电层重叠的区域并且电阻值比光透射层的电阻值低的导电层是光阻挡的导电层的情形中,导电层 107g 和 119g 之一的至少一部分区域优选起着驱动器电路部分中的电容器布线或部分电容器布线的作用。此外,在其中没有提供光阻挡的导电层而是提供了光透射的导电层的区域中,导电层 107g 和 119g 中的另一个的部分区域优选起着像素部分中的电容器电极或部分电容器电极的作用。

[0097] 另外,在本实施例的半导体器件中,能够考虑将具有电容器电极的作用的布线连接至起着电容器布线的作用的布线(或者起着电容器布线的作用的布线的层中的至少一个)。作为选择,能够使电容器布线的层中的至少一个形成以具有比电容器布线的其它层大的面积,以及能够考虑使具有较大面积的区域的一部分起着电容器电极的作用。此外,能够考虑形成光透射的导电层以具有比光阻挡的导电层大的面积并且能够考虑使导电层具有较大面积的区域的一部分起着电容器电极的作用。此外,能够考虑使像素部分中的电容器布线的至少一部分起着电容器电极或电容器电极的一部分的作用。作为选择,能够考虑使电容器布线的层中的至少一个起着电容器电极的作用。作为选择,能够考虑使光透射的导电层的一部分起着电容器电极的作用。作为选择,在主要起着像素部分中的电容器电极或电容器电极的一部分的作用的导电层之上,能够考虑提供主要起着驱动器电路部分中的电容器布线或电容器布线的一部分的作用的导电层。

[0098] 另外,在光阻挡的导电层或光透射的导电层中的部分区域(主要是在光阻挡的导电层中的区域)能够起着驱动器电路部分中的从 FPC 引出的电容器布线或电容器布线的一部分的作用,而另一部分区域(仅包括光透射导电层的区域)能够起着像素部分中的电容器电极或电容器电极的一部分的作用。最好是光阻挡的导电层与光透射的导电层彼此重叠的区域起着从 FPC 引出的电容器布线或电容器布线的一部分的作用,因为该区域具有高电导率(具有低电阻值)并且在某些情况下包括光阻挡的导电层。作为选择,最好是在没有提供光阻挡的导电层的区域中的光透射的导电层起着像素部分中的电容器电极或电容器电极的一部分的作用。

[0099] 注意,在将薄膜晶体管形成于栅极布线之上的情形中,薄膜晶体管的尺寸取决于薄膜晶体管的栅极布线的宽度。但是,在本实施例中,由于薄膜晶体管形成于像素中,因而能够使薄膜晶体管的尺寸变得更大。注意,本实施例并不限制于此。例如,如同在图 32A 和 32B 中所示出的,能够形成宽度比栅极布线的宽度大的薄膜晶体管。通过使薄膜晶体管变得更大,能够充分地增大其电流供应能力,并且能够缩短信号到像素的写入时间。因此,能够提供高清晰度的显示器件。

[0100] 存储电容器部分包括起着下电极的作用的光透射的导电层,同时绝缘膜用作作为电介质使用的电极绝缘膜。因此,通过使用如上所述的光透射的导电层来形成存储电容器部分,能够提高孔径率。另外,通过使用光透射的导电层来形成存储电容器部分,能够使存储电容器部分变大,使得像素电极的电位即使薄膜晶体管截止了也能够容易地保持。此外,

能够降低馈通电位。

[0101] 如上所述,在图 1A 到 1C 和图 2A 到 2C 所示出的半导体器件中,将各自包括薄膜晶体管的驱动器电路部分和像素部分形成于相同的基板之上。像素部分中的薄膜晶体管的栅电极层和源电极层使用光透射的导电层来形成。像素部分中的薄膜晶体管的半导体层使用光透射的半导体材料来形成。驱动器电路部分中的薄膜晶体管的栅电极层和源电极层使用电阻值比光透射的导电层的电阻值小的导电层来形成。通过这种结构,像素部分中的孔径率能够得以提高;能够实现较高的分辨率;信号波形的失真由驱动器电路部分中的布线电阻的减小而得以抑制;功率消耗能够得以降低;以及操作速度能够得以提高。此外,半导体器件变得越大,则布线电阻对半导体器件的影响就越大。因此,本实施例中的半导体器件的结构在半导体器件变大时同样是优选的。

[0102] 作为选择,在图 1A 到 1C 和图 2A 到 2C 所示出的半导体器件中,像素部分内的存储电容器的电极和布线能够使用光透射的导电层来形成。通过这种结构,孔径率能够得以提高,并且即使在存储电容器的面积变大的情形中也能够抑制孔径率的降低。

[0103] 作为选择,在图 1A 到 1C 和图 2A 到 2C 所示出的半导体器件中,像素部分内的引线布线(例如电源线或信号线)、栅极布线,以及源极布线能够使用光透射的导电层来形成,并且驱动器电路部分内的引线布线(例如电源线或信号线)、栅极布线,以及源极布线能够使用电阻值比光透射导电层的电阻值小的导电层来形成。通过这种结构,信号波形的失真得以抑制,功率消耗能够得以降低,并且操作速度能够得以提高。

[0104] 作为选择,在图 1A 到 1C 和图 2A 到 2C 中所示出的半导体器件能够包括与像素部分中的薄膜晶体管的沟道形成区重叠的光透射的导电层,以及使用电阻值比光透射的导电材料的电阻值小的导电材料形成的并且与驱动器电路部分中的薄膜晶体管的沟道形成区重叠的导电层。在像素部分和驱动器电路部分中提供的导电层(与沟道形成区重叠的导电层)能够起着在像素部分和驱动器电路部分中提供的薄膜晶体管的第二电极(背栅电极层)的作用。不一定要提供导电层;但是,当提供了背栅电极层时,薄膜晶体管的阈值电压能够得以控制并且薄膜晶体管的可靠性能得以提高。

[0105] 然后,用于制造本实施例的半导体器件的方法的实例参考图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 来描述。图 3A 到 3D、图 5A 到 5D、图 7A 到 7C、图 9A 到 9D 及图 10A 到 10D 每一个都示出了沿着图 1A 中的线 A-B 所截取的横截面。图 4A 到 4D、图 6A 到 6D、图 8A 到 8C、图 11A 到 11D 及图 12A 到 12E 每一个都示出了沿着图 2A 中的线 E-F 所截取的横截面。图 3A 到 3D、图 5A 到 5D、图 7A 到 7C、图 9A 到 9D 及图 10A 到 10D 示出了源极布线部分 301、薄膜晶体管部分 302 及栅极布线部分 303。图 4A 到 4D、图 6A 到 6D、图 8A 到 8C、图 11A 到 11D 及图 12A 到 12E 示出了源极布线部分 331、薄膜晶体管部分 332、栅极布线部分 333 及存储电容器部分 334。注意,在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 所示出的制造方法中,例如,使用多色调掩模;但是,本实施例并不限制于此。

[0106] 首先,如图 3A 和图 4A 所示的,导电膜 102 和导电膜 103 通过溅射堆叠于基板 101 之上。这些步骤能够依次执行并且顺序的溅射能够使用多腔室来执行。通过依次形成导电膜 102 和导电膜 103,产量得到了提高并且能够抑制杂质或灰尘的污染。



[0107] 基板 101 优选使用具有高透射率的材料来形成。例如,能够使用玻璃基板、塑料基板、丙烯酸基板、陶瓷基板等。

[0108] 最好是导电膜 102 的透射率足够高。此外,导电膜 102 的透射率优选高于导电膜 103 的透射率。

[0109] 导电膜 102 能够使用具有相对可见光的光透射性质的导电材料来形成,例如,能够使用 In-Sn-Zn-O 基金属氧化物、In-Al-Zn-O 基金属氧化物、Sn-Ga-Zn-O 基金属氧化物、Al-Ga-Zn-O 基金属氧化物、Sn-Al-Zn-O 基金属氧化物、In-Zn-O 基金属氧化物、Sn-Zn-O 基金属氧化物、Al-Zn-O 基金属氧化物、In-O 基金属氧化物、Sn-O 基金属氧化物、Zn-O 基金属氧化物。金属氧化物能够通过例如溅射、真空蒸发(例如,电子束沉积)、电弧放电离子电镀或喷射法来形成。另外,在使用溅射的情形中,沉积可以使用含有 2~10wt% 的 SiO<sub>2</sub> 的靶来执行,并且抑制结晶的 SiO<sub>x</sub> (x > 0) 可以包含于光透射的导电膜中。因而,当用于脱水或脱氢的热处理在后面的步骤中执行时,金属氧化物的结晶得到了抑制。作为选择,导电膜 102 可以通过堆叠包含任意以上材料的多层膜来形成。在分层结构的情形中,最好是多层膜中的每一层的透射率都足够高。

[0110] 最好是导电膜 103 的电阻值足够低并且导电膜 103 的电导率是足够高的。另外,导电膜 102 的电阻值优选小于导电膜 103 的电阻值。由于导电膜 102 起着导电层的作用,导电膜 102 的电阻值优选小于绝缘层的电阻值。

[0111] 导电膜 103 能够使用以下材料通过溅射或真空蒸发来形成以具有单层结构或分层结构:金属材料,例如钼、钛、铬、钽、钨、铝、铜、钕或钐,或者包含以上金属作为主要成分的合金材料。另外,在形成导电膜 103 使之具有分层结构的情形中,可以包括光透射的导电膜作为多层膜中的任一层。

[0112] 注意,在将导电膜 103 形成于导电膜 102 之上的情形中,这两层膜在某些情况下相互起反应。例如,在导电膜 102 的顶表面(与导电膜 103 接触的表面)使用 ITO 形成以及导电膜 103 的底表面(与导电膜 102 接触的表面)使用铝形成的情形中,在某些情况下会在它们之间发生化学反应。因此,为了避免该化学反应,优选将高熔点的材料用于导电膜 103 的底表面(与导电膜 102 接触的表面)。例如,作为高熔点的材料,能够使用钼(Mo)、钛(Ti)、钨(W)、钕(Nd)等。最好是通过使用在使用高熔点材料形成的膜之上的具有低电阻值的材料将导电膜 103 形成为多层膜。作为具有低电阻值的材料,能够使用铝(Al)、铜(Cu)、银(Ag)等。例如,在形成导电膜 103 使之具有分层结构的情形中,能够使用作为第一层的钼(Mo)、作为第二层的铝(Al)以及作为第三层的钼(Mo)的叠层,或者作为第一层的钼(Mo)、作为第二层的含有少量钕(Nd)的铝(Al)以及作为第三层的钼(Mo)的叠层。

[0113] 虽然没有示出,但是能够将氧化硅、氮化硅、氧氮化硅等形成于结构 101 与作为基膜的导电膜 102 之间。通过形成在基板 101 与光透射的导电膜之间的基膜,能够抑制来自基板 101 的可移动离子的扩散、杂质等进入元件,从而能够防止元件特性的退化。

[0114] 然后,如图 3B 和图 4B 所示,在导电膜 103 之上,在驱动器电路部分内形成了厚度大的抗蚀剂掩模 106a 和 106b 并且在像素部分内形成了厚度比抗蚀剂掩模 106a 和 106b 小的抗蚀剂掩模 106e、106f 及 106g。例如,抗蚀剂掩模 106a、106b、106e、106f 及 106g 能够使用多色调掩模来形成。通过使用多色调掩模,能够形成具有厚度不同的区域的抗蚀剂掩模。通过使用多色调掩模,所用光掩模的数量和制造步骤数得到了减少。在本实施例中,多色调

掩模能够用于形成导电膜 102 和导电膜 103 的图形的步骤中以及用于形成起着栅电极层的作用的光透射的导电膜的步骤中。

[0115] 多色调掩模是能够多级光强度（典型为三级光强度）暴光的掩模，从而形成暴露区、半暴露区及未暴露区。通过使用多色调掩模，具有多种厚度（典型为两种厚度）的抗蚀剂掩模能够通过一次曝光及显影（development）过程来形成。因此，通过使用多色调掩模，能够减少光掩模的数量。

[0116] 图 16A-1 和 16B-1 示出了典型的多色调掩模的横截面。图 16A-1 示出了灰色调掩模 180，而图 16B-1 示出了半色调掩模 185。

[0117] 在图 16A-1 中所示出的灰色调掩模 180 包括使用光阻挡层形成于光透射基板 181 之上的光阻挡部分 182，以及提供有阻挡层的图形的衍射光栅部分 183。

[0118] 衍射光栅部分 183 具有按小于或等于曝光所使用的光的分辨极限的间隔提供的狭缝、斑点、网格等，从而控制透射的光量。注意，在衍射光栅部分 183 提供的狭缝、斑点或网格可以周期性地或非周期性地提供。

[0119] 作为光透射的基板 181，能够使用石英等。在光阻挡部分 182 和衍射光栅部分 183 中所包含的光阻挡层可以使用金属膜来形成，并且优选使用铬、氧化铬等来形成。

[0120] 在灰色调掩模 180 由用于曝光的光所照射的情形中，如图 16A-2 所示，与光阻挡部分 182 重叠的区域的透射率是 0%，而既不提供光阻挡部分 182 也不提供衍射光栅部分 183 的区域的透射率是 100%。此外，衍射光栅部分 183 的透射率为大约 10 ~ 70%，其中该透射率能够通过衍射光栅的狭缝、斑点或网格的间距等来调整。

[0121] 图 16B-1 中所示出的半色调掩模 185 包括使用半透光层形成于光透射基板 186 上的半透光部分 187，以及使用光阻挡层形成的光阻挡部分 188。

[0122] 半透光部分 187 能够使用 MoSiN 层、MoSi 层、MoSiO 层、MoSiON 层、CrSi 层等来形成。光阻挡的部分 188 可以使用与灰色调掩模的光阻挡层的金属膜相似的金属膜来形成，并且优选使用铬、氧化铬等来形成。

[0123] 在半色调掩模 185 由用于曝光的光所照射的情形中，如图 16B-2 所示，与光阻挡部分 188 重叠的区域的透射率是 0%，而既不提供光阻挡部分 188 也不提供半透光部分 187 的区域的透射率是 100%。此外，半透光部分 187 的透射率为大约 10 ~ 70%，其中该透射率能够通过所要使用的材料的种类、厚度等来调整。

[0124] 通过执行使用多色调掩模的曝光和显影，能够形成具有厚度不同的区域的抗蚀剂掩模。另外，能够形成具有不同厚度的抗蚀剂掩模。

[0125] 然后，如图 3C 和图 4C 所示，使用抗蚀剂掩模 106a、106b、106e、106f 及 106g 来执行刻蚀。通过刻蚀，选择性地去除导电膜 102 和导电膜 103，从而能够形成导电层 107a、108a、107b、108b、107e、108e、107f、108f、107g 及 108g。

[0126] 然后，如图 3D 和图 4D 所示，灰化执行于抗蚀剂掩模 106a、106b、106e、106f 及 106g 上。例如，可以执行其中使用氧等离子体的灰化等。当通过灰化使抗蚀剂掩模 106a 和 106b 减少（小型化）时，形成了抗蚀剂掩模 109a 和 109b 并且使导电层 108a 和 108b 的某些暴露。此外，通过这种灰化处理，像素部分中厚度小的抗蚀剂掩模 106e、106f 及 106g 被去除，并且使导电层 108e、108f 及 108g 暴露。以这种方式，通过使用多色调掩模形成的抗蚀剂掩模的使用，没有再另外使用抗蚀剂掩模，从而能够简化步骤。

[0127] 然后,如图 5A 和图 6A 所示,刻蚀使用抗蚀剂掩模 109a 和 109b 来执行。从而,去除了部分导电层 108a;形成了导电膜 110a;形成了通过去除部分导电层 108b 所获得的导电层 110b;并且去除了导电层 108e、108f 及 108g。之后,去除抗蚀剂掩模 109a 和 109b。通过去除部分导电层 108a,使部分导电层 107a 暴露。通过去除部分导电层 108b,使部分导电层 107b 暴露。通过去除导电层 108e,使导电层 107e 暴露。通过去除导电层 108f,使导电层 107f 暴露。通过去除导电层 108g,使导电层 107g 暴露。

[0128] 注意,如图 5A 所示,通过使用由抗蚀剂掩模 106a 和 106b 的减少(小型化)所获得的抗蚀剂掩模 109a 和 109b 的刻蚀,导电层 108a 和 108b 的外围部分(导电层 108a 和 108b 内从抗蚀剂掩模 109a 和 109b 中所暴露的区域)被同时刻蚀。换句话说,导电层 107a 的末端部分从导电层 108a(110a)的末端部分突出,并且导电层 107b 的末端部分从导电层 108b(110b)的末端部分突出。此外,导电层 107a 的面积和导电层 107b 的面积分别大于导电层 110a 的面积和导电层 110b 的面积。而且,导电层 110a 和 110b 以及导电层 107a 和 107b 包括导电层 110a 和导电层 107a 彼此重叠的区域,导电层 110b 和导电层 107b 彼此重叠的区域,导电层 110a 和导电层 107a 彼此没有重叠的区域,以及导电层 110b 和导电层 107b 彼此没有重叠的区域被提供。

[0129] 当光阻挡导电层被去除时,在某些情况下同样去除了光透射导电层的一部分(例如,与光阻挡导电层接触的表面部分)。光阻挡导电层对光透射导电层的选择性在刻蚀中决定着去除多少光透射导电层。因此,例如,在以光阻挡导电层覆盖的区域中的光透射导电层的厚度通常大于在不以光阻挡导电层覆盖的区域中的光透射导电层的厚度。

[0130] 在只有光阻挡导电层由湿法刻蚀所去除而光透射导电层被留下的情形中,使用了具有光阻挡导电层对光透射导电层的高选择性的刻蚀溶液。在作为第一层的钼(Mo)、作为第二层的铝(Al)及作为第三层的钼(Mo)的叠层,或者作为第一层的钼(Mo)、作为第二层的含有少量钕(Nd)的铝(Al)及作为第三层的钼(Mo)的叠层被用作光阻挡导电层的情形中,能够使用例如磷酸、硝酸、乙酸及水的混合酸。通过这种混合酸使用,能够获得均匀且有利的向前锥形化的形状。以这种方式,除了覆盖率由于锥形化形状的改进之外,在湿法刻蚀为其中执行刻蚀剂刻蚀、纯水漂洗以及干燥的简单过程时还能够获得高产量。因而,湿法刻蚀适合用于刻蚀光阻挡导电层。

[0131] 然后,如图 5B 和图 6B 所示,形成了覆盖导电层 107a、107b、107e、107f 和及 107g 以及导电层 110a 和 110b 的并且起着栅极绝缘层的作用的绝缘膜 111。

[0132] 可以形成绝缘膜 111 使之具有单层结构或包含多层膜的分层结构。在包含多层膜的分层结构的情形中,最好是所有膜都具有足够高的透射率。特别地,在像素部分中,最好是所有膜都具有足够高的透射率。

[0133] 将覆盖光透射导电层和光阻挡导电层的绝缘膜 111 形成到大约 50 ~ 500nm 的厚度。绝缘膜 111 通过溅射或者多种 CVD(例如等离子体增强型 CVD)来形成以具有含有硅的氧化物或硅的氮化物的膜的单层结构,或其分层结构。特别地,绝缘膜 111 通过使用含有氧化硅的膜、含有氧氮化硅的膜,或含有氮氧化硅的膜的单层,或者通过适当地堆叠这些膜来形成。

[0134] 绝缘膜 111 优选使用光透射材料或者具有高透射率的材料来形成。特别地,绝缘膜 111 优选使用具有比导电层 107a、107b、107e、107f 和 107g 高的透射率的材料来形成。

因此,绝缘膜 111 的透射率优选高于或等于导电层 107a、107b、107e、107f 和 107g 的透射率。这是因为,为了增加光利用效率,在某些情况下形成绝缘膜 111 使之具有大的面积并且较高的透射率是优选的。特别地,在像素部分中,最好是绝缘膜 111 和导电层 107e、107f 及 107g 使用光透射材料来形成。

[0135] 然后,将半导体膜 112 形成于绝缘膜 111 之上。

[0136] 可以形成半导体膜 112 使之具有单层结构或包含多层膜的分层结构。在包含多层膜的分层结构的情形中,最好是所有膜都具有足够高的透射率。同样地,尤其是在像素部分中,最好是所有膜都具有足够高的透射率。半导体膜 112 优选使用光透射材料或具有高透射率的材料来形成。例如,半导体膜 112 能够使用氧化物半导体来形成。作为氧化物半导体,使用下列氧化物半导体膜中的任一种:In-Ga-Zn-O 基非单晶膜、In-Sn-Zn-O 基氧化物半导体膜、In-Al-Zn-O 基氧化物半导体膜、Sn-Ga-Zn-O 基氧化物半导体膜、Al-Ga-Zn-O 基氧化物半导体膜、Sn-Al-Zn-O 基氧化物半导体膜、In-Zn-O 基氧化物半导体膜、Sn-Zn-O 基氧化物半导体膜、Al-Zn-O 基氧化物半导体膜、In-O 基氧化物半导体膜、Sn-O 基氧化物半导体膜以及 Zn-O 基氧化物半导体膜。在本实施例中,半导体膜 112 通过使用 In-Ga-Zn-O 基氧化物半导体靶的溅射来形成。作为选择,氧化物半导体膜能够通过通过在稀有气体(典型为氩气)气氛、氧气气氛或者包括稀有气体(典型为氩气)和氧气的气氛中的溅射来形成。另外,在使用溅射的情形中,沉积使用含有 2~10wt% 的 SiO<sub>2</sub> 的靶来执行,并且抑制结晶的 SiO<sub>x</sub> (x > 0) 包含于氧化物半导体膜中。因而,结晶能够得以抑制。

[0137] 注意,在半导体膜 112 通过溅射形成之前,在绝缘膜 111 的表面上的灰尘优选通过其中引入氩气并生成等离子体的反向溅射来去除。反向溅射涉及如下方法,在该方法中,在不对靶一侧施加电压的情况下,RF 功率源被用来在氩气气氛中对基板一侧施加电压并且等离子体产生于基板附近从而修改了基板表面。注意,氮气、氦气、氧气等可以被用来代替氩气气氛。

[0138] 用于减少杂质(例如水分)的热处理(用于脱水或脱氢的热处理)能够执行于氧化物半导体膜上。热处理引起了薄膜晶体管的电特性的改进以及可靠性的改进。例如,用于脱水或脱氢的热处理优选在高于或等于 350°C 且低于基板的应变点下执行,优选高于或等于 400°C 且低于基板的应变点。在此,在将基板放置于作为一种热处理装置的电炉内并且对氧化物半导体膜的热处理在氮气气氛中执行之后,最好是通过防止将基板暴露于空气来防止将水或氢混合到氧化物半导体膜内。此外,从氧化物半导体膜经受脱水或脱氢的加热温度 T 到低至足以防止水再次进入的温度都使用相同的炉子;特别地,缓慢冷却被执行于氮气气氛中直到温度从加热温度 T 下降了 100°C 或更多。而且,并不限于氮气气氛,脱水或脱氢也能够执行于稀有气体气氛(例如,氦气、氖气或氩气)中或者执行于降低的压力之下。

[0139] 注意,在热处理中,最好是在氮气或稀有气体(例如氦气、氖气或氩气)中不包含水、氢气等。例如,在热处理装置内所引入的氮气或稀有气体(例如氦气、氖气或氩气)的纯度优选为 6N(99.9999%) 或更高,更优选为 7N(99.99999%) 或更高(即,杂质浓度优选为 1ppm 或更低,更优选为 0.1ppm 或更低)。

[0140] 另外,导电层 107a、107b、107e、107f 及 107g 的透射率优选高于或等于半导体膜 112 的透射率。这是因为导电层 107a、107b、107e、107f 及 107g 在某些情况下被大面积地使

用并且具有较大面积的膜优选具有较高的透射率以便提高光利用效率并以较高的孔径率来降低功率消耗。这也是因为导电层 107a、107b、107e、107f 及 107g 被使用于栅极布线部分、源极布线部分、薄膜晶体管部分,以及存储电容器部分。

[0141] 此外,绝缘膜 111 的透射率优选高于半导体膜 112 的透射率。这是因为绝缘膜 111 在某些情况下被使用于与半导体膜 112 相比更大的面积中并且具有较大面积的薄膜优选具有更高的透射率以便提高光利用效率。

[0142] 然后,将抗蚀剂掩模(没有示出)形成于半导体膜 112 之上。然后,使用抗蚀剂掩模来执行刻蚀使得被处理成期望形状的半导体层 113a 和 113e(也称为岛状半导体层)得以形成,如图 5C 和图 6C 所示。作为刻蚀,能够使用稀释至 0.05% 的氢氟酸、盐酸等。

[0143] 半导体层 113a 和 113e 能够起着薄膜晶体管的半导体层(有源层)或者薄膜晶体管的某些半导体层(有源层)的作用。作为选择,半导体层 113a 和 113e 能够起着电容器或某些电容器的作用。作为选择,半导体层 113a 和 113e 能够起着用于在布线的相交部分减少寄生电容的膜的作用。

[0144] 然后,如图 5D 和 6D 所示,导电膜 114 和导电膜 115 通过溅射来堆叠以致覆盖半导体层 113a、半导体层 113e 及绝缘膜 111。这些步骤能够依次执行并且顺序的溅射能够使用多腔室来执行。通过依次形成导电膜 114 和导电膜 115,产量得到了提高并且由杂质或灰尘的污染能够得以抑制。

[0145] 最好是导电膜 114 的透射率足够高。此外,导电膜 114 的透射率优选高于导电膜 115 的透射率。

[0146] 能够形成导电膜 114 使之具有包含能够用于在图 3A 和 3B 以及图 4A 和 4B 中所示出的导电膜 102 的一种或多种材料的单层结构或分层结构。

[0147] 导电膜 114 优选使用与导电膜 102 的材料基本相同的材料来形成。基本相同的材料是主要成分的元素相同的材料。就杂质来说,所含元素的种类和浓度在某些情况下彼此是不同的。当导电膜 114 以这种方式使用与导电膜 102 的材料基本相同的材料通过溅射或蒸发来形成时,存在的优点是材料能够在导电膜 114 和 102 之间共用。当材料能够共用时,则能够使用相同的制造装置。

[0148] 导电膜 114 的电阻值优选高于导电膜 115 的电阻值。

[0149] 能够形成导电膜 115 使之具有包含能够用于在图 3A 和 3B 以及图 4A 和 4B 中所示出的导电膜 103 的一种或多种材料的单层结构或分层结构。

[0150] 此外,导电膜 115 优选使用与导电膜 103 所使用的材料不同的材料来形成。作为选择,优选形成导电膜 115 使之具有与光阻挡导电膜的结构不同的分层结构。

[0151] 注意,在将导电膜 115 形成于导电膜 114 之上的情形中,这两种膜在某些情况下彼此起反应。例如,在导电膜 114 的顶表面(与导电膜 115 接触的表面)使用 IT0 形成以及导电膜 115 的底表面(与导电膜 114 接触的表面)使用铝形成的情形中,在某些情况下它们之间会发生化学反应。因此,为了避免该化学反应,高熔点的材料优选使用于导电膜 115 的底表面(与导电膜 114 接触的表面)。例如,作为高熔点的材料,能够使用钼(Mo)、钛(Ti)、钨(W)、钕(Nd)等。最好是通过使用在使用高熔点材料形成的膜之上的具有低电阻值的材料将导电膜 115 形成为多层膜。作为具有低电阻值的材料,能够使用铝(Al)、铜(Cu)、银(Ag)等。该材料具有光阻挡性质和反射性。

[0152] 然后,如图 7A 和图 8A 所示,抗蚀剂掩模 118a、118b、118e、118g 及 118h 形成于导电膜 115 之上。抗蚀剂掩模 118a、118b、118e、118g 及 118h 是使用多色调掩模获得的具有厚度不同的区域的抗蚀剂掩模。在驱动器电路部分所提供的抗蚀剂掩模 118a 和 118b 的厚度大于在像素部分所提供的抗蚀剂掩模 118e、118g 及 118h 的厚度。

[0153] 然后,如图 7B 和图 8B 所示,导电膜 114 和导电膜 115 使用抗蚀剂掩模 118a、118b、118e、118g 及 118h 来刻蚀。通过刻蚀,能够形成导电层 119a、120a、119b、120b、119e、120e、119g、120g、119h 及 120h。此外,还能够刻蚀在半导体层 113a 和 113e 中的某些沟道形成区。

[0154] 然后,如图 7C 和图 8C 所示,在抗蚀剂掩模 118a、118b、118e、118g 及 118h 上执行灰化。例如,可以执行其中使用氧等离子体的灰化等。当通过灰化使抗蚀剂掩模 118a 和 118b 减少(小型化)时,抗蚀剂掩模 121a 和 121b 得到了形成并且使导电层 120a 和 120b 中的某些暴露。此外,通过这种灰化处理,像素部分中厚度小的抗蚀剂掩模 118e、118g 及 118h 被去除,并且使导电层 120e、120g 及 120h 暴露。以这种方式,通过使用多色调掩模形成的抗蚀剂掩模的使用,没有再另外使用抗蚀剂掩模,从而能够简化步骤。

[0155] 然后,如图 9A 和图 11A 所示,导电层 120a、120b、120e、120g 及 120h 使用抗蚀剂掩模 121a 和 121b 来刻蚀。因而,通过去除导电层 120a 和 120b 中的某些所获得的导电层 104a 和 104b 得到了形成,并且使导电层 119a 和 119b 中的某些暴露。注意,导电层 119a 的末端部分从导电层 104a 的末端部分突出,以及导电层 119b 的末端部分从导电层 104b 的末端部分突出。通过去除导电层 120e、120g 及 120h,使导电层 119e、119g 及 119h 暴露。在刻蚀之后,抗蚀剂掩模 121a 和 121b 得到了去除。

[0156] 通过以上步骤,能够形成在图 1A 到 1C 中示出的薄膜晶体管 130A 以及在图 2A 到 2C 中示出的薄膜晶体管 130B 和电容器 131,并且薄膜晶体管 130B 和电容器 131 能够具有光透射性质。此外,在像素部分中的源极布线部分和栅极布线部分能够具有光透射性质。

[0157] 注意,刻蚀的条件可以适当设置使得下半导体层 113a 和 113e 得以留下。作为半导体层 113a 和 113e 的材料以及导电层 119a、119b、119e、119g 及 119h 的材料中的每一种,优选使用具有高刻蚀选择性的材料。例如,可以将含有 Sn 的金属氧化物材料(例如, $\text{SnZnO}_x$  ( $x > 0$ ) 或  $\text{SnGaZnO}_x$  ( $x > 0$ )) 用作半导体层的材料中的每一种,并且可以将 ITO 等用作导电层 119a、119b、119e、119g 及 119h 的材料的每一种。在将光阻挡导电层去除时,光透射导电层的一部分(例如,与光阻挡导电层接触的表面部分)在某些情况下也被去除了。因此,例如,导电层 119a 和 119b 的厚度通常大于导电层 119e、119g 及 119h 的厚度。

[0158] 然后,如图 9B 和图 11B 所示,绝缘层 123 形成于薄膜晶体管 130A 和 130B 以及电容器 131 之上。能够形成绝缘层 123 使之具有单层结构或分层结构。在形成绝缘层 123 使之具有分层结构时,每个膜的透射率优选是足够高的。绝缘层 123 起着保护薄膜晶体管免于杂质等的膜的作用。此外,绝缘层 123 能够起着用于平滑因薄膜晶体管、电容器、布线等所致的不均匀性以及用于使其上形成了薄膜晶体管、电容器、布线等的表面变平的膜的作用。

[0159] 特别地,由于能够使像素部分中的薄膜晶体管 130B 和电容器 131 形成为光透射元件,因而要通过平滑因薄膜晶体管 130B、电容器 131、布线等所致的不均匀性来使其中形成了这些元件的上部分变平以便使用其中这些元件被形成为显示区的区域是有利的。

[0160] 绝缘层 123 优选使用含有氮化硅的膜来形成。氮化硅膜是优选的,因为它在阻挡杂质方面是高效的。作为选择,绝缘层 123 优选使用包含有机材料的膜来形成。作为有机

材料,丙烯酸树脂、聚酰亚胺、聚酰胺等是优选的。由于使不均匀性变平的高功能性,该有机材料是优选的。因此,在形成绝缘层 123 使之具有氮化硅膜和有机材料膜的分层结构的情形中,最好是在下侧面上提供氮化硅膜并且在上侧面上提供包含有机材料的膜。

[0161] 此外,例如,在绝缘层 123 形成之前,能够形成氧化物绝缘膜使之与半导体层 113a 和半导体层 113e 接触。通过提供氧化物绝缘膜,能够降低半导体层的载流子浓度。

[0162] 在这种情况下,氧化物绝缘膜具有至少 1nm 或更大的厚度并且适当时能够通过没有将杂质(例如水或氢)混合到氧化物绝缘膜内的方法(例如溅射)来形成。沉积时的基板温度为室温~300℃。氧化硅膜能够通过稀有气体(典型为氩气)气氛、氧气气氛或包含稀有气体(典型为氩气)和氧气的气氛中的溅射来沉积。此外,能够将氧化硅靶或硅靶用作靶。例如,氧化硅能够使用硅靶在包含氧气和氮气的气氛中通过溅射来沉积。被形成成为与电阻通过脱水或脱氢而降低的氧化物半导体层接触的氧化物绝缘膜使用不含有杂质(例如水、氢离子、或 OH)并且阻挡此类杂质由外部进入的无机绝缘膜(典型为氧化硅膜、氮氧化硅膜、氧化铝膜或氧氮化铝膜)来形成。

[0163] 然后,热处理(优选在 200~400℃,例如,250~350℃)可以在惰性气体气氛或氧气气氛中执行。通过加热处理,当在半导体层 113a 和半导体层 113e 中的凹槽与氧化物绝缘膜接触时应用加热。

[0164] 通过以上步骤,用于脱水或脱氢的热处理在沉积之后执行于氧化物半导体膜上以降低电阻,并且然后,将氧化物半导体膜改变成高电阻源区或高电阻漏区以及选择性地使得高电阻漏区的一部分处于过氧状态。由此,与栅电极层重叠的沟道形成区成为本征的,并且与源电极层重叠的高电阻源区以及与漏电极层重叠的高电阻漏区以自对准的方式形成。此外,整个氧化物半导体层成为本征的并用作包含沟道形成区的氧化物半导体层。

[0165] 然后,如图 9C 和图 11C 所示,导电膜 206 和导电膜 207 通过溅射堆叠于绝缘层 123 之上。这些步骤能够依次执行并且顺序的溅射能够使用多腔室来执行。通过依次形成导电膜 206 和导电膜 207,产量得到了提高并且能够抑制杂质或灰尘的污染。

[0166] 最好是导电膜 206 的透射率足够高。此外,导电膜 206 的透射率优选高于导电膜 207 的透射率。

[0167] 能够形成导电膜 206 使之具有包含能够用于在图 3A 和 3B 及图 4A 和 4B 中所示出的导电膜 102 的一种或多种材料的单层结构或分层结构。

[0168] 导电膜 206 优选使用与导电膜 102 和导电膜 114 的材料基本相同的材料来形成。基本相同的材料是主要成分的元素相同的材料。例如,就杂质而言,所含元素的种类和浓度在某些情况下基本不同。当导电膜 206 以这种方式使用与导电膜 102 和导电膜 114 的材料基本相同的材料通过溅射或蒸发形成时,存在的优点是材料能够在导电膜 206、102 及 114 当中共用。当材料能够共用时,则能够使用相同的制造装置,制造步骤能够顺利地进行,并且能够提高产量,这引起了成本的降低。

[0169] 最好是导电膜 207 的电阻值足够低并且导电膜 207 的电导率足够高。另外,导电膜 206 的电阻值优选高于导电膜 207 的电阻值。

[0170] 能够形成导电膜 207 使之具有包含能够用于在图 3A 和 3B 及图 4A 和 4B 中所示出的导电膜 103 的一种或多种材料的单层结构或分层结构。此外,导电膜 206 优选使用与导电膜 207 所使用的材料不同的材料来形成。作为选择,优选形成导电膜 207 使之具有与光

阻挡导电膜的结构不同的分层结构。这是因为,在制造步骤中,导电膜 206 和导电膜 207 的温度在许多情况下是彼此不同。通常,导电膜 207 倾向于具有较高的温度。优选形成导电膜 207 使之具有使用具有低布线电阻的材料形成的层的单层结构或分层结构。导电膜 206 优选使用光透射材料形成。

[0171] 注意,在将导电膜 207 形成于导电膜 206 之上的情形中,这两种膜在某些情况下彼此起反应。例如,在导电膜 206 的顶表面(与导电膜 207 接触的表面)使用 ITO 形成并且导电膜 207 的底表面(与导电膜 206 接触的表面)使用铝形成的情形中,在某些情况下它们之间会发生化学反应。因此,为了避免该化学反应,优选将高熔点材料使用于导电膜 207 的底表面(与导电膜 206 接触的表面)。例如,作为高熔点材料,能够使用钼(Mo)、钛(Ti)、钨(W)、钕(Nd)等。最好是通过使用在使用高熔点材料形成的膜之上的具有低电阻值的材料将导电膜 207 形成为多层膜。作为具有低电阻值的材料,能够使用铝(Al)、铜(Cu)、银(Ag)等。该材料具有光阻挡性质和反射性。

[0172] 然后,如图 9D 和图 11D 所示,将抗蚀剂掩模 300a 和 300e 形成于导电膜 207 之上。抗蚀剂掩模 300a 和 300e 是使用多色调掩模获得的具有厚度不同的区域的抗蚀剂掩模。在驱动器电路部分提供的抗蚀剂掩模 300a 的厚度大于在像素部分提供的抗蚀剂掩模 300e 的厚度。

[0173] 然后,如图 10A 和图 12A 所示,导电膜 206 和导电膜 207 使用抗蚀剂掩模 300a 和 300e 来刻蚀。通过刻蚀,能够形成导电层 400a 和 400e 及导电层 105a 和 105e。

[0174] 然后,如图 10B 和图 12B 所示,在抗蚀剂掩模 300a 和 300e 上执行灰化。例如,可以执行其中使用氧等离子体的灰化等。当通过灰化使抗蚀剂掩模 300a 减少(小型化)时,抗蚀剂掩模 116a 得到了形成并且使导电层 105a 的一部分暴露。此外,通过这种灰化处理,像素部分中厚度小的抗蚀剂掩模 300e 被去除,并且使导电层 105e 暴露。以这种方式,通过使用多色调掩模形成的抗蚀剂掩模的使用,没有再另外使用抗蚀剂掩模,从而能够简化步骤。

[0175] 然后,如图 10C 和图 12C 所示,导电层 105a 使用抗蚀剂掩模 116a 来刻蚀。因而,通过去除导电层 105a 的一部分所获得的导电层 401a 得到了形成,并且使导电层 400a 的一部分暴露。此外,还去除了导电层 105e 并且使导电层 400e 暴露。注意,导电层 400a 的末端部分从导电层 401a 的末端部分突出。而且,导电层 400a 和 401a 的面积彼此很大地不同。也就是,导电层 400a 的面积大于导电层 401a 的面积。在刻蚀之后,抗蚀剂掩模 116a 被去除。

[0176] 然后,如图 10D 和图 12D 所示,将绝缘层 208 形成于导电层 400a 和 400e 及导电层 401a 之上。能够形成导电层 208 使之具有单层结构或分层结构。在形成绝缘层 208 使之具有分层结构时,每个膜的透射率优选是足够高的。绝缘层 208 能够起着用于平滑因导电层 400a 和 400e 及导电层 401a 所致的不均匀性并用于使表面变平的膜的作用。也就是,绝缘层 208 能够起着平面化膜的作用。绝缘层 208 优选使用含有氮化硅的膜来形成。氮化硅膜是优选的,因为它在阻挡杂质方面是高效的。作为选择,绝缘层 208 优选使用包含有机材料的膜来形成。作为有机材料,丙烯酸树脂、聚酰亚胺、聚酰胺等是优选的。由于使不均匀性变平的高功能性,此类有机材料是优选的。因此,在形成绝缘层 208 使之具有氮化硅膜和有机材料膜的分层结构的情形中,最好是在下侧面上提供氮化硅膜并在上侧面上提供包含有机材料的膜。



[0177] 注意,绝缘层 123 和绝缘层 208 中的每一个都能够具有滤色器的作用。在将滤色器提供于基板 101 之上时,则在相对基板上不一定要提供滤色器。因此,用于调整两个基板的位置的余地是非必要的,这能够促进面板的制造。

[0178] 然后,将抗蚀剂掩模形成于绝缘层 208 之上。当刻蚀使用抗蚀剂掩模来执行时,绝缘层 123 和绝缘层 208 中的某些被去除从而形成接触孔 117。

[0179] 然后,如图 12E 所示,将导电膜形成于绝缘层 123 之上以及形成于接触孔 117 中,并且将抗蚀剂形成于导电膜之上。当刻蚀使用抗蚀剂掩模来执行时,导电膜的部分被去除从而形成导电层 124e、124g 及 124h。能够形成导电膜使之具有单层结构或分层结构。当形成导电膜使之具有分层结构时,每个膜的透射率优选是足够高的。

[0180] 导电层 124e、124g 及 124h 能够起着像素电极的作用。作为选择,导电层 124e、124g 及 124h 能够起着电容器电极的作用。因此,最好是导电层 124e、124g 及 124h 使用光透射材料或具有高透射率的材料来形成。

[0181] 导电层 124e、124g 及 124h 能够穿过接触孔 117 连接至源极布线、源电极层、栅极布线、栅电极层、像素电极、电容器布线、电容器电极等。因此,导电层 124e、124g 及 124h 能够起着使导体彼此相连的布线的的作用。

[0182] 导电层 124e、124g 及 124h 优选使用与导电膜 102 的材料基本相同的材料来形成。作为选择,导电层 124e、124g 及 124h 优选使用与导电膜 114 的材料基本相同的材料来形成。作为选择,导电层 124e、124g 及 124h 优选使用与导电膜 206 的材料基本相同的材料来形成。当导电层 124e、124g 及 124h 以这种方式使用与导电膜 102、114 或 206 的材料基本相同的材料通过溅射或蒸发来形成时,存在的优点是材料能够共用。当材料能够共用时,则能够使用相同的制造装置,制造步骤能够顺利地进行,并且能够提高产量,这引起了成本的降低。

[0183] 通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中所示出的步骤,在驱动器电路部分中的薄膜晶体管 130A 和在像素部分中的薄膜晶体管 130B 能够通过使用 6 个掩模分别地形成于相同的基板之上。此外,电容器 131 能够形成于相同的基板之上。按矩阵来排布薄膜晶体管 130B 和电容器 131 使它们对应于个体像素。因而,能够获得用于制造有源矩阵显示器件的基板之一。在本说明书中,为了方便起见,将此类基板称为有源矩阵基板。

[0184] 通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中示出的用于制造半导体器件的方法,使光透射导电膜形成;将电阻值比光透射导电膜的电阻值小的导电膜堆叠于光透射导电膜之上;并且使用多色调掩模来选择性地刻蚀叠层膜以致形成在使用光透射导电膜与电阻值比光透射导电膜的电阻值小的导电膜的叠层形成的驱动器电路部分中的薄膜晶体管的栅电极层、源电极层或漏电极层,以及在使用光透射导电膜形成的像素部分中的薄膜晶体管的栅电极层、源电极层或漏电极层。因而,在不增加掩模数量的情况下,结构不同的栅电极层、源电极层或漏电极层能够分别形成于驱动器电路部分和像素部分中。因此,能够减少制造步骤数,从而能够降低制造成本。

[0185] 通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中示出的用于制造半导体器件的方

法,使光透射导电膜形成;将电阻值比光透射导电膜的电阻值小的导电膜堆叠于光透射导电膜之上;并且使用多色调掩模来选择性地刻蚀叠层膜以致能够形成在使用光透射导电膜与电阻值比光透射导电膜的电阻值小的导电膜的叠层形成的驱动器电路部分中的薄膜晶体管的栅极布线、源极布线或不同引线布线,以及在使用光透射导电膜形成的像素部分中的薄膜晶体管的栅极布线、源极布线或不同引线布线。因而,在不增加掩模数量的情况下,结构不同的栅极布线、源极布线或其它引线布线能够分别形成于驱动器电路部分和像素部分中。因此,能够减少制造步骤数,从而能够降低制造成本。

[0186] 通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中示出的用于制造半导体器件的方法,使用光透射导电层和电介质层形成的存储电容器能够在与像素部分内的薄膜晶体管相同的步骤中形成。因而,在不增加掩模数量的情况下,薄膜晶体管和存储电容器能够分别形成于像素部分中。因此,能够减少制造步骤数,从而能够降低制造成本。

[0187] 通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中示出的用于制造半导体器件的方法,将电阻值比光透射导电膜的电阻值小的导电膜堆叠于光透射导电膜之上;并且例如,使用多色调掩模来选择性地刻蚀叠层膜以致能够形成与在使用光透射导电膜与电阻值比光透射导电膜的电阻值小的导电膜的叠层形成的驱动器电路部分中的薄膜晶体管的沟道形成区重叠的导电层,以及与在使用光透射导电膜形成的像素部分中的薄膜晶体管的沟道形成区重叠的导电层。与薄膜晶体管的沟道形成区重叠的导电层能够起着薄膜晶体管的背栅电极层的作用。通过在图 3A 到 3D、图 4A 到 4D、图 5A 到 5D、图 6A 到 6D、图 7A 到 7C、图 8A 到 8C、图 9A 到 9D、图 10A 到 10D、图 11A 到 11D 及图 12A 到 12E 中示出的用于制造半导体器件的方法,在不增加掩模数量的情况下,结构不同的导电层能够分别形成于驱动器电路部分和像素部分中。因此,能够减少制造步骤数,从而能够降低制造成本。

[0188] 然后,包括与图 2A 到 2C 中的像素部分不同的像素部分的半导体器件的结构实例参考图 13A 和 13B 来描述。图 13A 是本实施例的半导体器件的顶视图,而图 13B 是沿着图 13A 中的线 J-K 所截取的横截面图。图 13A 和 13B 不同于图 2A 到 2C,在图 13A 和 13B 中存储电容器部分的下电极的面积变得更大并且存储电容器部分的上电极是像素电极 124。存储电容器部分的尺寸优选比像素间距大 70%或更多或者 80%或更多。在以下描述中,由于除了存储电容器部分和存储电容器布线以外,图 13A 和 13B 中的结构与图 2A 到 2C 中的结构是相同的,因而省略了其详细描述。

[0189] 通过该结构,透射率能够得以增大,因为在形成源极布线、源电极层及漏电极层时不需要形成存储电容器部分的上电极。另外,能够形成具有高透射率的大存储电容器部分。通过形成大的存储电容器部分,即使薄膜晶体管截止了,像素电极的电位也容易保持。此外,能够降低馈通电位。而且,即使形成了大的存储电容器部分,也能够增大孔径率并且能够降低功率消耗。而且,由于绝缘膜具有两个层,因而能够防止绝缘膜中因针孔等所致的层间短路,能够减小电容器布线的不均匀性,并且能够抑制液晶的取向无序。

[0190] 然后,与图 2A 到 2C 中的结构不同的半导体器件的结构实例参考图 14A 和 14B 来描述。图 14A 是本实施例的半导体器件的顶视图,而图 14B 是沿着图 14A 中的线 K-L 截取的横截面图。图 14A 和 14B 不同于图 2A 到 2C,在图 14A 和 14B 中存储电容器部分的下电

极变得更大,电容器布线、栅极布线及源极布线使用光透射导电层来形成,并且存储电容器部分的上电极变得更大。存储电容器部分的尺寸优选比像素间距大 70%或更多或者 80%或更多。在下列描述中,由于除了存储电容器部分之外,在图 14A 和 14B 中的结构与在图 2A 到 2C 中的结构是相同的,因而省略了其详细描述。

[0191] 通过该结构,能够抑制因布线电阻所致的信号波形失真和电压下降,因为电容器布线能够使用具有低电阻值和高电导率的材料形成。另外,即使由因像素电极中的接触孔所致的不均匀性引起了液晶的取向无序,光泄漏也能够由电容器布线中的光阻挡导电层所防止。此外,通过形成大的存储电容器,即使薄膜晶体管截止了,像素电极的电位也容易保持。而且,还能够降低馈通电位。而且,即使形成了大的存储电容器,也能够增大孔径率并且能够降低功率消耗。

[0192] 然后,与图 2A 到 2C 中的结构不同的半导体器件的结构实例参考图 15A 和 15B 来描述。图 15A 是本实施例的半导体器件的顶视图,而图 15B 是沿着图 15A 中的线 M-N 截取的横截面图。图 15A 和 15B 不同于图 2A 到 2C,在图 15A 和 15B 中起着存储电容器部分的下电极的作用的光透射导电层变得更大并且起着存储电容器部分的上电极的作用的光透射导电层变得更大。存储电容器部分的尺寸优选比像素间距大 70%或更多或者 80%或更多。在下列描述中,由于除了存储电容器部分之外,在图 15A 和 15B 中的结构与在图 2A 到 2C 中的结构是相同的,因而省略了其详细描述。

[0193] 通过该结构,能够形成具有高透射率的大的存储电容器。通过形成大的存储电容器,即使薄膜晶体管截止了,像素电极的电位也容易保持。此外,还能够降低馈通电位。而且,即使形成了大的存储电容器,也能够增大孔径率并且能够降低功率消耗。

[0194] 本实施例能够与任何其它实施例自由结合。

[0195] (实施例 2)

[0196] 根据本发明的一个实施例,形成了薄膜晶体管,并且具有显示功能的半导体器件(也称为显示器件)能够使用像素部分中的薄膜晶体管和驱动器电路中的薄膜晶体管来制造。此外,当将包含薄膜晶体管的部分或整个驱动器电路形成于包含薄膜晶体管的像素部分的基板之上时,能够获得面板上系统(system-on-panel)。

[0197] 显示器件包括显示元件。作为显示元件,能够使用液晶元件(也称为液晶显示元件)或发光元件(也称为发光显示元件)。发光元件在其范畴中包括其亮度由电流或电压控制的元件,并且特别地包括无机电致发光(EL)元件、有机 EL 元件等。此外,能够使用对比度通过电作用来改变的显示媒介,例如电子墨水。

[0198] 另外,显示器件包括其中密封有显示元件的面板,以及其中将含有控制器的 IC 等安装于面板上的模块。此外,与在显示器件的制造过程中完成显示元件之前的一个实施例对应的元件基板设置有用给多个像素中的每一个像素的显示元件供应电流的装置(means)。特别地,元件基板可以处于其中仅形成了显示器件的像素电极的状态,在用作像素电极的导电膜形成之后并且在导电膜刻蚀以致形成像素电极之前的状态,或者任何其它状态。

[0199] 注意,在本说明书中的显示器件涉及图像显示器件或光源(包括发光器件)。此外,显示器件在其范畴中包括下列模块:包括例如柔性印制电路(FPC)、带式自动焊接(TAB)带或带式载体封装(TCP)那样的连接器的模块;具有在其末端提供有印制布线板的

TAB 带或 TCP 的模块 ;以及具有通过玻璃上芯片 (COG) 方法直接安装于显示元件上的集成电路 (IC) 的模块。

[0200] 作为半导体器件的一个实施例的液晶显示面板的外观和横截面参考图 17A 和 17B 来描述。图 17A 是其中薄膜晶体管 4010 和 4011 及液晶元件 4013 由密封剂 4005 密封于第一基板 4001 与第二基板 4006 之间的面板的平面图。图 17B 是沿着图 17A 中的线 Q-R 截取的横截面图。

[0201] 注意,在图 17A 和 17B 所示的薄膜晶体管 4010 和 4011 的每一个中,使栅电极层的末端部分、栅极绝缘层、半导体层、源电极层及漏电极层锥形化。以这种方式,通过使层的末端部分锥形化,能够提高其上形成层的以及与层接触的覆盖率,能够防止断连,并且能够提供半导体器件的产量。注意,本实施例并不限制于这种结构。栅电极层的末端部分、栅极绝缘层、半导体层、源电极层或漏电极层并不一定要锥形化。作为选择,可以使一个或多个层锥形化。

[0202] 提供密封剂 4005 以便使其包围设置于第一基板 4001 之上的像素部分 4002、信号线驱动器电路 4003 及扫描线驱动器电路 4004。将第二基板 4006 设置于像素部分 4002、信号线驱动器电路及扫描线驱动器电路 4004 之上。因而,像素部分 4002、信号线驱动器电路 4003 及扫描线驱动器电路 4004 与液晶 4008 由第一基板 4001、密封剂 4005 及第二基板 4006 密封在一起。注意,在本实施例中,描述了其中将像素部分 4002、信号线驱动器电路 4003 及扫描线驱动器电路 4004 形成于第一基板 4001 之上的实例;但是,信号线驱动器电路 4003 或扫描线驱动器电路 4004 可以通过使用包含单晶半导体或多晶半导体的薄膜晶体管形成于分开来准备的基板之上使得被附着到第一基板 4001 上。图 17A 和 17B 示出了使用氧化物半导体在像素部分 4002、信号线驱动器电路 4003 及扫描线驱动器电路 4004 中形成的薄膜晶体管的实例。

[0203] 在第一基板 4001 之上所提供的像素部分 4002、信号线驱动器电路 4003 及扫描线驱动器电路 4004 包括多个薄膜晶体管。图 17B 示出了包含于像素部分 4002 中的薄膜晶体管 4010 以及包含于信号线驱动器电路 4003 中的薄膜晶体管 4011。薄膜晶体管 4010 和 4011 对应于使用 n 型半导体层形成的薄膜晶体管。虽然存储电容器部分没有在像素部分 4002 中示出,但是能够形成在图 2A 到 2C、图 13A 和 13B、图 14A 和 14B 及图 15A 和 15B 中所示出的存储电容器部分。

[0204] 如以上所描述的,在驱动器电路部分中,与薄膜晶体管的栅电极层电连接的并且包括栅电极层的栅极布线通过按以下顺序堆叠光透射导电层和具有高电导率的光阻挡导电层来形成,以及与薄膜晶体管的源电极层或漏电极层电连接的并且包括源电极层的源极布线通过按以下顺序叠层光透射导电层和具有高电导率的光阻挡导电层来形成。在像素部分中,与薄膜晶体管的栅电极层电连接的并且包括栅电极层的栅极布线只是使用光透射导电层来形成,以及与薄膜晶体管的源电极层或漏电极层电连接的并且包括源电极层的源极布线只是使用光透射导电层来形成。换句话说,与薄膜晶体管的栅电极层电连接的并且包括像素部分中的栅电极层的栅极布线使用光透射导电层包含于与薄膜晶体管的栅电极层电连接的栅极布线中的部分来形成并且包括驱动器电路部分中的栅电极层;以及与薄膜晶体管的源电极层或漏电极层电连接的并且包括像素部分中的源电极层的源极布线使用光透射导电层包含于与薄膜晶体管的源电极层或漏电极层电连接的源极布线中的部分来形

成并且包括驱动器电路部分中的源电极层。

[0205] 在像素部分中,包括栅电极层的栅极布线、包括源电极层的源极布线以及背栅极每个都通过按以下顺序堆叠光透射导电层和具有高电导率的光阻挡导电层来形成,从而降低了布线电阻并且能够降低功率消耗。此外,由于在将背栅极提供于像素部分中时光阻挡导电膜被用作包含于背栅极中的导电膜之一,因而能够使像素间的空间遮蔽光。也就是,能够在没有使用黑底 (black matrix) 的情况下使像素之间的空间遮蔽光。

[0206] 通过使用以上所描述的光透射导电层来在像素部分中形成存储电容器部分,能够提高孔径率。另外,通过使用光透射导电层形成存储电容器部分,能够使存储电容器部分变大,从而即使薄膜晶体管截止了也能够容易地保持像素电极的电位。

[0207] 另外,参考标记 4013 表示液晶元件。包含于液晶元件 4012 中的像素电极 4030 通过布线 4040 电连接至薄膜晶体管 4010。液晶元件 4013 的反电极 4031 形成于第二基板 4006 上。像素电极 4030、反电极 4031 及液晶 4008 彼此重叠的部分对应于液晶元件 4013。

[0208] 注意,第一基板 4001 和第二基板 4006 每个都能够使用玻璃、金属(典型为不锈钢)、陶瓷或塑料来形成。作为塑料,能够使用玻璃纤维增强型塑料 (FRP) 板、聚(氟乙烯) (PVF) 膜、聚酯膜或丙烯酸树脂膜。作为选择,能够使用具有其中铝箔夹在 PVF 膜或聚酯膜之间的结构的薄片。

[0209] 提供球形间隔 4035 以便控制像素电极 4030 与反电极 4031 之间的距离(单元间隙)。注意,可以使用通过选择性刻蚀绝缘膜获得的间隔。

[0210] 给独立形成的信号线驱动器电路 4003、扫描线驱动器电路 4004 或像素部分 4002 供应的多种信号和电位通过引线布线 4014 和 4015 由 FPC 4018 所供应。

[0211] 在本实施例中,连接端子电极 4016 使用与包含于液晶元件 4013 中的像素电极 4030 相同的导电膜来形成。此外,引线布线 4015 使用与布线 4040 相同的导电膜来形成。

[0212] 连接端子电极 4016 通过各向异性的导电膜 4019 电连接至 FPC4018 的端子。

[0213] 注意,虽然没有示出,但是在本实施例中所示出的液晶显示器件可以包括取向膜。作为选择,可以使用显出蓝相的没有使用取向膜的液晶。蓝相是液晶相之一,它在胆甾液晶的温度升高时正好产生于胆甾相改变成各向同性的相态之前。由于蓝相产生于狭窄的温度范围之内,因而将含有 5wt% 或更多的手性剂的液晶组合物用于液晶 4008 以便提高温度范围。包含显出蓝相的液晶和手性剂的液晶组合物具有 1msec 或更小的短响应时间并且在光学上是各向异性的;因而,取向处理并不是必要的并且视角相关性是小的。

[0214] 注意,除了透射式液晶显示器件之外,本实施例还能够应用于透反式液晶显示器件。

[0215] 在液晶显示器件的实例中,偏振器被提供于基板的外表面上(在观察者一侧上),并且将用于显示元件的着色层(滤色器)和电极层顺序提供于基板的内表面上;但是,偏振器可以提供于基板的内表面上。偏振器和着色层的分层结构并不限于本实施例中的这种并且可以依赖偏振器和着色层的材料或者制造过程的条件适当地设置。此外,还可以提供用作黑底的光阻挡膜,除了在显示部分中以外。

[0216] 导电层 4050 被提供于绝缘层 4021 的一部分之上以致于与驱动器电路的薄膜晶体管 4011 中的氧化物半导体层的沟道形成区重叠。提供导电层 4050 以致使其与氧化物半导体层的沟道形成区重叠,由此能够减小薄膜晶体管 4011 的阈值电压在 BT 测试前后的变化

量。此外,导电层 4050 的电位可以是与薄膜晶体管 4011 的栅电极层的电位相同的或不同的。导电层 4050 还能够起着第二栅电极层的作用。作为选择,导电层 4050 的电位可以是 GND 或 0V,或者导电层 4050 可以处于浮置状态。注意,导电层 4060 可以使用光透射的导电材料来形成以致于与像素部分中的薄膜晶体管 4010 的氧化物半导体层的沟道形成区重叠。

[0217] 绝缘层 4021 被形成为平面化绝缘膜。绝缘层 4021 可以使用与在实施例 1 中所描述的平面化绝缘层 454 的材料和方法相同的材料和方法来形成,并且能够使用具有耐热性的有机材料,例如聚酰亚胺、丙烯酸树脂、苯并环丁烯、聚酰胺或环氧树脂。不同于此类有机材料,有可能使用低介电常数的材料(低 k 值材料)、硅氧烷基树脂、PSG(磷硅玻璃)、BPSG(硼磷硅玻璃)等。注意,绝缘层 4021 可以通过堆叠使用这些材料形成的多个绝缘膜来形成。

[0218] 注意,硅氧烷基树脂对应于使用硅氧烷基材料作为起始材料形成的含有 Si-O-Si 键的树脂。硅氧烷基树脂可以包括作为取代基的有机基团(例如,烷基团或芳基团)或氟代基团。此外,有机基团可以包括氟代基团。

[0219] 对形成绝缘层 4021 的方法没有特别限制。绝缘层 4021 能够视材料而定通过方法(例如溅射、SOG 法、旋涂法、浸渍法、喷涂法、液滴释放法(例如,喷墨法、丝网印刷、或胶版印刷))或工具(例如刮刀、辊涂器、幕涂器或刀涂器)来形成。绝缘层 4021 的烘焙步骤还用作半导体层的退火,由此能够有效地制造半导体器件。

[0220] 像素电极 4030 和反电极 4031 每个都能够使用光透射的导电材料形成,例如含有氧化铟的氧化铟、含有氧化铟的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡(ITO)、氧化铟锌,或其中添加了氧化硅的氧化铟锡。

[0221] 作为选择,包含导电高分子的导电组合物(也称为导电聚合物)能够使用于像素电极 4030 和反电极 4031。使用导电组合物形成的像素电极优选具有低于或等于 10000 欧姆每方块的薄层电阻以及波长为 550nm 时高于或等于 70% 的透射率。薄层电阻优选较低。此外,包含于导电组合物中的导电高分子的电阻率优选低于或等于  $0.1 \Omega \cdot \text{cm}$ 。

[0222] 作为导电高分子,能够使用所谓的  $\pi$  电子共轭的导电高分子。实例是聚苯胺及其衍生物、聚吡咯及其衍生物、聚噻吩及其衍生物,这些材料中的至少两种的共聚物等。

[0223] 此外,将多种信号和电位从 FPC 4018 供应到单独形成的信号线驱动器电路 4003、扫描线驱动器电路 4004 或像素部分 4002。

[0224] 连接端子电极 4016 使用与包含于液晶元件 4013 中的像素电极 4030 相同的导电膜来形成。引线布线 4015 使用与薄膜晶体管 4010 和 4011 的源电极层和漏电极层相同的导电膜来形成。

[0225] 连接端子电极 4016 通过各向异性的导电膜 4019 电连接至 FPC4018 的端子。

[0226] 图 17A 和 17B 示出了其中信号线驱动器电路 4003 单独形成并安装于第一基板 4001 上的实例;但是,本实施例并不限制于这种结构。扫描线驱动器电路可以单独形成和安装,或者只是信号线驱动器电路的一部分或扫描线驱动器电路的一部分可以单独形成和安装。

[0227] 图 18 示出了通过使用由本说明书中所公开的制造方法制造的 TFT 基板 2600 而形成成为半导体器件的液晶显示模块的实例。

[0228] 图 18 示出了液晶显示模块的实例,在该实例中 TFT 基板 2600 和反基板 2601 用密封胶 2602 来固定,以及将包括 TFT 等的像素部分 2603、包括液晶层的显示器件 2604 及着色层 2605 提供于基板之间以形成显示区。着色层 2605 是进行颜色显示所必需的。在 RGB 系统中,将与颜色红、绿及蓝对应的着色层提供给像素。将偏振器 2606 和 2607 及扩散板 2613 提供于 TFT 基板 2600 和反基板 2601 之外。光源包括冷阴极荧光灯 2610 和反射器 2611。电路板 2612 由柔性布线板 2609 连接至 TFT 基板 2600 的布线电路部分 2608 并且包括外部电路,例如控制电路或电源电路。偏振器和液晶层可以按推迟板处于它们之间的方式堆叠。

[0229] 作为液晶显示模块,能够使用 TN(扭曲向列)模式、IPS(共面切换)模式、FFS(边缘场切换)模式、MVA(多畴垂直取向)模式、PVA(图形化垂直取向)模式、ASM(轴对称取向微单元)模式、OCB(光学补偿双折射)模式、FLC(铁电液晶)模式、AFLC(反铁电液晶)模式等。

[0230] 通过以上步骤,能够将高度可靠的液晶显示面板制造为半导体器件。

[0231] 本实施例适当时候能够与在其它实施例中所描述的任意结构结合。

[0232] (实施例 3)

[0233] 在本实施例中,电子纸的实例被描述为半导体器件的一个实施例。

[0234] 半导体器件可以使用于其中电子墨水由与开关元件电连接的元件所驱动的电子纸。电子纸也被称为电泳显示器件(电泳显示)并且具有以下优点:与普通纸水平相同的可读性,比其它显示器件低的功率消耗,以及厚度和重量的减小。

[0235] 电泳显示能够具有各种模式。电泳显示包含分散于溶剂或溶质中的多个微囊体,每个微囊体包含带正电的第一粒子和带负电的第二粒子。通过将电场施加于微囊体,微囊体内的粒子在相反的方向上移动并且只显示聚集于一侧的粒子的颜色。注意,第一粒子和第二粒子包含颜料并且没有电场时不移动。此外,第一粒子和第二粒子具有不同的颜色(可以是无色的)。

[0236] 以这种方式,电泳显示利用了所谓的介电泳效应,其中具有高介电常数的物质通过该介电泳效应移动到高电场区。注意电泳显示不需要在液晶显示器件中所需的偏振器。

[0237] 其中以上微囊体分散于溶剂内的溶液被称为电子墨水。该电子墨水能够打印于玻璃、塑料、布料、纸张等的表面上。此外,彩色显示能够以滤色器或含有颜料的粒子来实现。

[0238] 当使多个上述微囊体适当地排列于有源矩阵基板之上以致于被夹在两个电极之间时,有源矩阵显示器件得到了完成,并且能够通过给微囊体施加电场来执行显示。例如,能够使用包括实施例 1 中的薄膜晶体管的有源矩阵基板。

[0239] 注意,在微囊体中的第一粒子和第二粒子每一种都可以使用导电材料、绝缘材料、半导体材料、磁性材料、液晶材料、铁电材料、电致发光材料、电致变色材料及电泳材料之一、或任意这些材料的复合材料中的一种形成。

[0240] 图 19 示出了作为半导体器件的实例的有源矩阵电子纸。在半导体器件中所使用的薄膜晶体管 581 能够通过实施例 1 中所描述的薄膜晶体管的方式相似的方式来形成并且是包含氧化物半导体层的高度可靠的薄膜晶体管。

[0241] 图 19 中的电子纸是使用扭曲球体显示系统的显示器件的实例。扭曲球体显示系统涉及以下方法:将每个都具有黑色和白色的球形粒子提供于作为用于显示元件的电极层的第一电极层和第二电极层之间,并且使电位差产生于第一电极层和第二电极层之间以便

控制球形粒子的取向,从而执行显示。

[0242] 形成于基板 580 之上的薄膜晶体管 581 是底栅薄膜晶体管并且以与氧化物半导体层接触的绝缘膜 586 和与绝缘膜 586 接触的绝缘膜 585 来覆盖。密封于基板 580 和基板 596 之间的薄膜晶体管 581 的源电极层或漏电极层穿过形成于绝缘膜 585 中的开口与第一电极层 587 接触,由此使薄膜晶体管 581 电连接至第一电极层 587。球形粒子 589 被提供在第一电极层 587 与形成于基板 596 上的第二电极层 588 之间。球形粒子 589 每个都包括黑色区 590a、白色区 590b,以及以在黑色区 590a 和白色区 590b 周围的液体填充的空腔 594。在球形粒子 589 周围的空间以填充剂 595(例如树脂)填充(参见图 19)。注意,覆盖薄膜晶体管 581 的绝缘膜 585 可以具有单层结构或分层结构。第一电极层 587 对应于像素电极,而第二电极层 588 对应于公共电极。第二电极层 588 电连接至在与薄膜晶体管 581 相同的基板之上所提供的公共电位线。通过使用公共连接部分,第二电极层 588 和公共电位线能够通过于在基板 580 和 596 之间所提供的导电粒子相互电连接。

[0243] 注意,在图 19 所示的薄膜晶体管 581 中,栅电极层、栅极绝缘层、半导体层、源电极层及漏电极层的末端部分被锥形化。以这种方式,通过锥形化层的末端部分,能够提高其上形成层的以及与层接触的覆盖率,能够防止断连,并且能够提供半导体器件的产量。注意,本实施例并不限制于这种结构。栅电极层、栅极绝缘层、半导体层、源电极层或漏电极层的末端部分并不一定要锥形化。作为选择,可以使一个或多个层锥形化。

[0244] 有可能使用电泳元件替代使用扭曲球体的元件。使用了具有大约  $10 \sim 200 \mu\text{m}$  的直径的微囊体,在该微囊体中包裹有透明的液体、带正电的白色微粒,以及带负电的黑色微粒。在提供于第一电极层和第二电极层之间的微囊体中,当电场由第一电极层和第二电极层所施加时,白色微粒和黑色微粒在相反方向上移动,从而能够显示白色或黑色。利用这种原理的显示元件是电泳显示元件,并且包括电泳显示元件的器件通常称为电子纸。电泳显示元件具有比液晶显示元件高的反射率;因而,辅助光是不必要的,功率消耗是低的,并且显示部分即使在昏暗的环境中也能够辨别。另外,即使在不给显示部分供电时,已经显示了一次的图像也能够得以保持。因而,即使具有显示功能的半导体器件(可以简称为显示器件或包含显示器件的半导体器件)与电源断开也能够保持所显示的图像。

[0245] 通过以上步骤,能够将高度可靠的电子纸制造为半导体器件。

[0246] 本实施例能够与其它实施例中所描述的任意结构适当地组合。

[0247] (实施例 4)

[0248] 在本实施例中,发光显示器件的实例作为半导体器件来描述。在此,将利用电致发光的发光元件描述为包含于显示器件中的显示元件。利用电致发光的发光元件根据发光材料是有机化合物还是无机化合物来分类。一般地,前者称为有机 EL 元件,而后者则称为无机 EL 元件。

[0249] 在有机 EL 元件中,通过给发光元件施加电压,使电子和空穴从一对电极注入含有发光有机化合物的层中,并且电流流过。这些载流子(电子和空穴)再结合,使得发光有机化合物发光。由于这种机制,发光元件被称为电流激发式发光元件。

[0250] 无机 EL 元件根据其元件结构分类为分散型无机 EL 元件和薄膜无机 EL 元件。分散型无机 EL 元件具有其中发光材料的粒子分散于粘结剂内的发光层,并且其发光机制是利用施主能级和受主能级的施主-受主再结合型发光。薄膜无机 EL 元件具有其中将发光



层置入电介质层之间的结构,其中所述电介质层还被置入电极之间,并且其发光机制是利用金属粒子的内核层电子跃迁的局部型发光。注意,在此将有机 EL 元件用作发光元件。

[0251] 其次,发光元件的结构参考图 20A 到 20C 来描述。在此,像素的截面结构使用 n 沟道驱动 TFT 作为实例来描述。在图 20A 到 20C 的半导体器件中所使用的 TFT 7001、7011 及 7021 能够通过和在任意上述实施例中描述的薄膜晶体管的方式相似的方式来形成。

[0252] 为了从发光元件中引出光,阳极和阴极中的至少一个是透明的。在此,词语“透明的”指的是至少在发射光的波长下的透射率是足够高的。作为引出光的方法,有将光从与其中形成了薄膜晶体管和发光元件的基板相对的一侧引出的顶发射法(顶引出法),将光从基板一侧引出的底发射法(底引出法),将光从基板一侧和与基板相对的一侧两侧引出的双发射法(双引出法)等。

[0253] 顶发射型发光元件参考图 20A 来描述。

[0254] 图 20A 是光从发光元件 702 发射到阳极 705 一侧时像素的横截面图。在此,发光元件 702 形成于与驱动 TFT 701 电连接的光透射导电层 707 之上,以及发光层 704 和阳极 705 按此顺序堆叠于阴极 703 之上。作为阴极 703,能够使用具有低逸出功并反射光的导电膜。例如,阴极 703 优选使用 Ca、Al、Mg-Ag、Al-Li 等来形成。发光层 704 可以使用单个层或堆叠的多个层来形成。在发光层 704 使用多个层来形成的情形中,电子注入层、电子传输层、发光层、空穴传输层及空穴注入层按此顺序优选堆叠于阴极 703 之上;但是,不必说,并不一定要形成所有这些层。阳极 705 使用光透射的导电材料形成。例如,可以使用如下的光透射导电材料,例如含有氧化铟的氧化铟、含有氧化铟的氧化铟锌、含有氧化铟的氧化铟锡、含有氧化铟的氧化铟锡(ITO)、氧化铟锌,或者其中添加了氧化硅的氧化铟锡。

[0255] 其中发光层 704 夹在阴极 703 和阳极 705 之间的结构能够被称为发光元件 702。在图 20A 所示的像素的情形中,光如箭头所指示的那样从发光元件 702 发射到阳极 705 一侧。发光元件 702 的结构可以是微腔结构。因此,有可能选择待引出的波长,从而能够提高颜色纯度。注意,在那种情况下,包含于发光元件 702 中的层的厚度根据要引出的波长来设置。此外,电极优选使用具有预定反射率的材料来形成。

[0256] 含有氮化硅、氧化硅等的绝缘层可以形成于阳极 705 之上。因此,能够抑制发光元件的退化。

[0257] 然后,底发射型发光元件参考图 20B 来描述。

[0258] 图 20B 是光从发光元件 712 发射到阴极 713 一侧时像素的横截面图。在此,发光元件 712 的阴极 713 形成于与驱动 TFT 711 电连接的光透射导电膜 717 之上,以及发光层 714 和阳极 715 按此顺序堆叠于阴极 713 之上。注意,当阴极 715 具有光透射性质时,可以形成光阻挡膜 716 以致使之覆盖阳极 715。作为阴极 713,如同在图 20A 的情形中,能够使用具有低逸出功的导电材料。注意,阴极 7013 的厚度被设置以使光透射穿过其中(优选为大约 5 ~ 30nm)。例如,能够将厚度大约 20nm 的铝膜用于阴极 713。发光层 714 可以使用单个层或堆叠的多个层形成,如同在图 20A 中。阳极 715 不一定要透射光,但是可以使用光透射的导电材料来形成,如同在图 20A 的情形中。光阻挡的膜 716 能够使用反射光的金属等来形成;但是,本实施例并不限制于此。注意,当光阻挡膜 716 具有反射光的功能时,光引出效率能够得以提高。

[0259] 其中发光层 714 夹在阴极 713 和阳极 715 之间的结构能够被称为发光元件 712。

在图 20B 所示的像素的情形中,光如同箭头指示的那样从发光元件 712 发射到阴极 713 一侧。发光元件 712 的结构可以是微腔结构。此外,可以将绝缘层形成于阳极 715 之上。

[0260] 然后,双发射型发光元件使用图 20C 来描述。

[0261] 在图 20C 中,发光元件 722 的阴极 723 形成于与驱动 TFT 721 电连接的光透射导电膜 727,以及发光层 724 和阳极 725 按此顺序堆叠于阴极 723 之上。作为阴极 723,如同在图 20A 的情形中,能够使用具有低逸出功的导电材料。阴极 7023 的厚度被设置以使光透射穿过其中。例如,能够将 20nm 厚的铝膜用于阴极 723。如同在图 20A 的情形中,发光层 724 可以使用单个层或堆叠的多个层来形成。如同在图 20A 中,阳极 725 能够使用光透射导电材料来形成。

[0262] 其中光发射层 724 夹在阴极 723 和阳极 725 之间的结构能够被称为发光元件 722。在图 20C 所示的像素的情形中,光如同箭头指示的那样从发光元件 722 发射到阳极 725 一侧和阴极 723 一侧。发光元件 722 的结构可以是微腔结构。此外,可以将绝缘层形成于阳极 725 之上。

[0263] 注意,尽管有机 EL 元件在此被描述为发光元件,但是能够将无机 EL 元件提供为发光元件。在此描述了其中控制发光元件的驱动的薄膜晶体管(用于驱动发光元件的 TFT)电连接至发光元件的实例;但是,可以使用其中电流控制的 TFT 被连接于驱动 TFT 和发光元件之间的结构。

[0264] 注意,在本实施例中的半导体器件的结构并不限制于图 20A 到 20C 所示的结构,并且能够以各种方式来修改。

[0265] 然后,与半导体器件的一个实施例对应的发光显示面板(也称为发光面板)的外观和横截面参考图 21A 和 21B 来描述。图 21A 是其中将形成于第一基板 4501 之上的薄膜晶体管 4509 和 4510 及发光元件 4511 以密封剂 4505 密封于第一基板 4501 和第二基板 4506 之间的面板的顶视图。图 21B 是沿着图 21A 中的线 S-T 截取的横截面图。

[0266] 提供密封剂 4505 以致使其包围提供于第一基板 4501 之上的像素部分 4502、信号线驱动器电路 4503a 和 4503b,以及扫描线驱动器电路 4504a 和 4504b。另外,将第二基板 4506 提供于像素部分 4502、信号线驱动器电路 4503a 和 4503b,以及扫描线驱动器电路 4504a 和 4504b 之上。换句话说,像素部分 4502、信号线驱动器电路 4503a 和 4503b,以及扫描线驱动器电路 4504a 和 4504b 连同填充剂 4507 由第一基板 4501、密封剂 4505 及第二基板 4506 密封在一起。最好是面板由具有高气密性的且引起较少脱气的保护膜(例如,附着膜或紫外光固化树脂膜)或覆盖材料所封装(密封),从而以这种方式使面板不暴露于外部空气。

[0267] 此外,在第一基板 4501 之上所提供的像素部分 4502、信号线驱动器电路 4503a 和 4503b,以及扫描线驱动器电路 4504a 和 4504b 每个都包括多个薄膜晶体管,并且在图 21B 中示出了包含于像素部分 4502 内的薄膜晶体管 4510 和包含于信号线驱动器电路 4503a 内的薄膜晶体管 4509。

[0268] 作为每个薄膜晶体管 4509 和 4510,能够使用实施例 1 到 3 中的任意薄膜晶体管。注意,在本实施例中,薄膜晶体管 4509 和 4510 是 n 沟道薄膜晶体管。

[0269] 此外,参考标记 4511 表示发光元件。作为发光元件 4511 的像素电极的第一电极层 4517 电连接至薄膜晶体管 4510 的源电极层或漏电极层。注意,尽管发光元件 4511 具有

第一电极层 4517、第二电极层 4512、电致发光层 4513 及第三电极层 4514 的分层结构,但是发光元件 4511 的结构并不限制于本实施例中所描述的结构。以上结构能够根据其中将光从发光元件 4511 引出的方向等适当地改变。

[0270] 隔离物 4520 使用有机树脂膜、无机绝缘膜或有机聚硅氧烷来形成。特别优选的是隔离物 4520 使用光敏材料来形成以具有在第一电极层 4517 之上的开口以致使开口的侧壁形成为具有连续曲率的斜面。

[0271] 电致发光层 4513 可以使用单个层或堆叠的多个层来形成。

[0272] 保护膜可以形成于第三电极层 4514 和隔离物 4520 之上以便防止氧气、氢气、水、二氧化碳等进入发光元件 4511。作为保护膜,能够使用氮化硅膜、氮氧化硅膜、DLC 膜等。

[0273] 另外,将多种信号从 FPC 4518a 和 4518b 供应到信号线驱动器电路 4503a 和 4503b、扫描线驱动器电路 4504a 和 4504b、像素部分 4502 等。

[0274] 在本实施例中,连接端子电极 4515 使用与发光元件 4511 的第一电极层 4517 相同的导电膜来形成,以及端子电极 4516 使用与薄膜晶体管 4509 和 4510 的源电极层和漏电极层相同的导电膜来形成。

[0275] 连接端子电极 4515 通过各向异性的导电膜 4519 电连接至 FPC4518a 的端子。

[0276] 位于将光从发光元件 4511 引出的方向上的基板需要具有相对可见光的光透射性质。作为具有相对可见光的光透射性质的基板,能够使用玻璃板、塑料板、聚酯膜、丙烯酸树脂膜等。

[0277] 此外,象惰性气体(例如氮气或氩气)一样,紫外光固化树脂或热固性树脂也能够用作填充剂 4507。例如,能够使用 PVC(聚氯乙烯)、丙烯酸树脂、聚酰亚胺、环氧树脂、硅树脂、PVB(聚乙烯醇缩丁醛)、EVA(乙烯醋酸乙烯酯)等。在本实施例中,描述了其中将氮气用作填充剂的实例。

[0278] 若需要,可以在发光元件的发光表面上适当地提供光学膜,例如偏振器、圆形偏振器(包括椭圆形偏振器)、推迟板(1/4 波片或半波片)或滤色片。此外,抗反射处理可以执行在表面上。例如,能够执行其中反射光能够由表面上的凸起和凹陷所漫射从而能够降低眩光的防眩光处理。

[0279] 信号线驱动器电路 4503a 和 4503b 以及扫描线驱动器电路 4504a 和 4504b 可以使用分别准备于基板之上的单晶半导体或多晶半导体来形成。作为选择,只有信号线驱动器电路或某些信号线驱动器电路,或者只有扫描线驱动器电路或某些扫描线驱动器电路可以分别地形成及安装。本实施例并不限制于在图 21A 和 21B 中所示出的结构。

[0280] 通过以上步骤,能够制造高性能的发光显示器件(显示面板)。

[0281] 然后,描述其中能够应用数字时间比灰度驱动的像素的结构和操作。图 22A 和 22B 每个都示出了其中能够应用数字时间比灰度驱动的像素结构的实例。在此,一个像素包括两个 n 沟道薄膜晶体管,其中每个 n 沟道薄膜晶体管都具有用于沟道形成区的氧化物半导体层(In-Ga-Zn-O 基非单晶膜)。

[0282] 在图 22A 中,像素 6400 包括开关薄膜晶体管 6401、用于驱动发光元件的薄膜晶体管 6402(以下称为驱动薄膜晶体管 6402)、发光元件 6404 及电容器 6403。开关薄膜晶体管 6401 的栅极与扫描线 6406 连接。开关薄膜晶体管 6401 的第一电极(源电极层和漏电极层之一)与信号线 6405 连接。开关薄膜晶体管 6401 的第二电极(源电极层和漏电极层中

的另一个)与驱动薄膜晶体管 6402 的栅极连接。驱动薄膜晶体管 6402 的栅极通过电容器 6403 连接至电源线 6407。驱动薄膜晶体管 6402 的第一电极与电源线 6407 连接。驱动薄膜晶体管 6402 的第二电极与发光元件 6404 的第一电极(像素电极)连接。发光元件 6404 的第二电极与公共电极 6408 对应。

[0283] 注意,作为发光元件 6404 的第二电极(在公共电极 6408 一侧)与第一电极(在电源线 6407 一侧)的电位的关系,可以将电位之一设置高于另一个。在发光显示器件中,在高电位和低电位之间的电位差被施加于发光元件 6404 并且电流流到了发光元件 6404,从而使发光元件 6404 发光。因此,设置每个电位使得高电位和低电位之间的电位差高于或等于发光元件 6404 的阈值电压。

[0284] 注意,可以将驱动薄膜晶体管 6402 的栅极电容用作电容器 6403 的替代,从而能够去除电容器 6403。驱动薄膜晶体管 6402 的栅极电容可以用沟道区和栅电极层来形成。

[0285] 在此,在电压输入式电压驱动法的情形中,视频信号被输入到驱动薄膜晶体管 6402 的栅极使得驱动薄膜晶体管 6402 充分导通或截止。也就是,驱动薄膜晶体管 6402 在线性区内工作。

[0286] 另外,通过使输入信号变化,模拟灰度驱动能够使用图 22A 所示的像素结构来执行。例如,当使用模拟视频信号时,与视频信号对应的电流能够被供应给发光元件 6404 并且模拟灰度驱动能够得以执行。视频信号优选是驱动模拟晶体管 6402 用来工作于饱和区的信号。

[0287] 此外,电源线 6407 的电位可以用脉冲的方式来改变。在这种情况下,最好是使用图 22B 中所示出的结构。

[0288] 此外,在图 22A 内的结构中,给定像素中的发光元件 6404 的第二电极的电位通常与另一像素中的第二电极的电位(公共电极 6408 的电位)相同;作为选择,可以为每个像素图形化阴极并使之与驱动晶体管连接。

[0289] 注意,所公开的发明的一个实施例并没有被看作限制于图 22A 和 22B 中所示出的像素结构。例如,可以将开关、电阻器、电容器、薄膜晶体管、逻辑电路等添加到图 22A 和 22B 所示的像素中。

[0290] 注意,本实施例能够与任意其它实施例适当地结合。

[0291] (实施例 5)

[0292] 半导体器件能够应用于电子纸。电子纸能够使用于在数据显示的全部领域中的电子器件。例如,电子纸可以使用于电子图书阅读器(电子书阅读器)、招贴(poster)、交通工具(例如火车)内的广告、各种卡(例如信用卡)内的显示部分等。此类电子器件的实例示出于图 23A 和 23B 及图 24 中。

[0293] 图 23A 示出了使用电子纸形成的招贴 2631。在广告媒介为打印纸张的情形中,广告通过手工替换;但是,通过使用电子纸,广告显示能够在短时间内改变。此外,稳定的图像能够在没有显示缺陷的情况下获得。注意,招贴可以无线地传输和接收数据。

[0294] 图 23B 示出了交通工具(例如火车)内的广告 2632。在广告媒介为纸张的情形中,广告通过手工替换;但是,通过使用电子纸,广告显示能够在短时间内以较少的人力来改变。此外,稳定的图像能够在没有显示缺陷的情况下获得。注意,招贴可以无线地传输和接收数据。

[0295] 图 24 示出了电子图书阅读器 2700。例如,电子图书阅读器 2700 包括两个外壳 2701 和 2703。外壳 2701 和 2703 彼此以铰链 2711 作为轴来结合使得电子图书阅读器 2700 能够以铰链 2711 作为轴来打开及合上。通过这种结构,电子图书阅读器 2700 能够象纸质图书一样操作。

[0296] 显示部分 2705 合并于外壳 2701 内,并且显示部分 2707 合并于外壳 2703 内。显示部分 2705 和 2707 可以显示一个图像或不同的图像。在显示部分 2705 和 2707 显示不同图像的情形中,例如,右侧的显示部分(图 24 中的显示部分 2705)能够显示文字而左侧的显示部分(图 24 中的显示部分 2707)能够显示图像。

[0297] 图 24 示出了其中外壳 2701 包括操作部分等的实例。例如,外壳 2701 包括电源开关 2721、操作键 2723、扬声器 2725 等。通过操作键 2723,能够翻转页面。注意,可以将键盘、指向装置等提供于其上提供了显示部分的外壳表面上。此外,可以将外部连接端子(例如,耳机端子、USB 端子,或能够与多种线缆(例如 USB 线)连接的端子),记录媒介插入部分等提供于外壳的背表面或侧表面上。此外,电子图书阅读器 2700 可以起着电子词典的作用。

[0298] 此外,电子图书阅读器 2700 可以无线地传输和接收数据。通过无线通信,所希望的图书数据等能够从电子图书服务器上购买并下载。

[0299] 本实施例能够与任意其它实施例适当地结合。

[0300] (实施例 6)

[0301] 在本实施例中,描述了能够用于液晶显示器件的像素的结构和工作。注意,作为本实施例中的液晶元件的工作模式,能够使用 TN(扭曲向列)模式、IPS(共面切换)模式、FFS(边缘场切换)模式、MVA(多畴垂直取向)模式、PVA(图形化垂直取向)模式、ASM(轴对称取向微单元)模式、OCB(光学补偿双折射)模式、FLC(铁电液晶)模式、AFLC(反铁电液晶)模式等。

[0302] 图 25A 示出了能够用于液晶显示器件的像素结构的实例。像素 5080 包括晶体管 5081、液晶元件 5082 及电容器 5083。晶体管 5081 的栅极与布线 5085 电连接。晶体管 5081 的第一端子与布线 5084 电连接。晶体管 5081 的第二端子与液晶元件 5082 的第一端子电连接。液晶元件 5082 的第二端子与布线 5087 电连接。电容器 5083 的第一端子与液晶元件 5082 的第一端子电连接。电容器 5083 的第二端子与布线 5086 电连接。注意,薄膜晶体管的第一端子是源极和漏极之一,而薄膜晶体的第二端子则是源极和漏极中的另一个。也就是,当薄膜晶体管的第一端是源极时,薄膜晶体的第二端子则为漏极。类似地,当薄膜晶体管的第一端子是漏极时,薄膜晶体的第二端子则为源极。

[0303] 布线 5084 能够用作信号线。信号线是用于将从像素外部输入的信号电压传输到像素 5080 的布线。布线 5085 能够用作扫描线。扫描线是用于控制晶体管 5081 的导通/截止的布线。布线 5086 能够用作电容器线。电容器线是用于将预定电压施加到电容器 5083 的第二端子的布线。晶体管 5081 能够用作开关。电容器 5083 能够用作存储电容器。存储电容器是用来将信号电压连续施加于液晶元件 5082(即使在开关断开时)的电容器。布线 5087 能够用作反电极。反电极是用于将预定电压施加到液晶元件 5082 的第二端子的布线。注意,每个布线的功能并不限制于此,并且每个布线都能够具有多种功能。例如,通过改变施加于电容器线的电压,能够调整施加于液晶元件的电压。注意,只要晶体管 5081 被用作

开关而晶体管 5081 既可以是 p 沟道晶体管也可以是 n 沟道晶体管则是可接受的。

[0304] 图 25B 示出了能够用于液晶显示器件的像素结构的实例。图 25B 中所示出的像素结构实例与图 25A 中的像素结构实例是相同的,除了布线 5087 被去除了并且液晶元件 5082 的第二端子和电容器 5083 的第二端子相互电连接以外。图 25B 中所示出的像素结构实例能够特别使用于使用水平电场模式(包括 IPS 模式和 FFS 模式)的液晶元件的情形中。这是因为在水平电场模式的液晶元件中,液晶元件 5082 的第二端子和电容器 5083 的第二端子能够形成于相同的基板之上,从而容易使液晶元件 5082 的第二端子与电容器 5083 的第二端子彼此电连接。使用图 25B 所示的像素结构,布线 5087 能够被去除,从而能够简化制造过程并且能够降低制造成本。

[0305] 能够将多个在图 25A 或图 25B 中所示出的像素结构排列于矩阵内。因而,形成了液晶显示器件的显示部分,并且能够显示多个图像。图 25C 示出了在将多个图 25A 所示的像素结构排列于矩阵内的情形中的电路结构。图 25C 是示出在包含于显示部分内的多个像素当中的四个像素的电路图。排列于第  $i$  列和第  $j$  行( $i$  和  $j$  每个都是自然数)的像素被表示为像素 5080 $_{i,j}$ ,并且布线 5084 $_i$ 、布线 5085 $_j$  及布线 5086 $_j$  与像素 5080 $_{i,j}$  电连接。类似地,布线 5084 $_{i+1}$ 、布线 5085 $_j$  及布线  $_j$  与像素 5080 $_{i+1,j}$  电连接。类似地,布线 5084 $_i$ 、布线 5085 $_{j+1}$  及布线 5086 $_{j+1}$  与像素 5080 $_{i,j+1}$  电连接。类似地,布线 5084 $_{i+1}$ 、布线 5085 $_{j+1}$  及布线 5086 $_{j+1}$  与像素 5080 $_{i+1,j+1}$  电连接。注意,每个布线都能够与相同行或相同列的多个像素共同使用。在图 25C 所示的像素结构中,布线 5087 是由所有像素共同使用的反电极;因此,布线 5087 不由自然数  $i$  或  $j$  来指示。注意,由于同样能够使用图 25B 中的像素结构,因而布线 5087 即使在提供了布线 5087 的结构中也并不是必需的并且在例如另一布线用作布线 5087 时能够被去除。

[0306] 图 25C 中的像素结构能够由多种方法来驱动。特别地,当像素由称为 AC 驱动的方法所驱动时,液晶元件的退化(老化)能够得以抑制。图 25D 是施加于图 25C 中的像素结构内的每个布线的电压在执行点反转驱动(是一种 AC 驱动)的情况下的时序图。通过点反转驱动,在执行 AC 驱动时看到的闪烁能够得以抑制。

[0307] 在图 25C 中的像素结构内,在与布线 5085 $_j$  电连接的像素中的开关在一个帧周期内的第  $j$  个栅极选择期中被选择(于导通状态下)并且在其它周期中没有被选择(于断开状态)。然后,第  $(j+1)$  个栅极选择期在第  $j$  个栅极选择期之后提供。通过以这种方式执行顺序扫描,所有像素在一个帧周期内被依次选择。在图 25D 的时序图中,像素中的开关在电压电平为高(高电平)时被选择,而开关在电压电平为低(低电平)时没有被选择。注意,这是其中每个像素内的薄膜晶体管都是 n 沟道晶体管的情形。在使用 p 沟道薄膜晶体管的情形中,电压和选择状态之间的关系是与使用 n 沟道薄膜晶体管的情形中的电压和选择状态之间的关系相反的。

[0308] 在图 25D 所示的时序图中,在第  $k$  帧( $k$  是自然数)的第  $j$  个栅极选择期内,将正信号电压施加于用作信号线的布线 5084 $_i$ ,而将负信号电压施加于布线 5084 $_{i+1}$ 。然后,在第  $k$  帧的第  $(j+1)$  个栅极选择期内,将负信号电压施加于布线 5084 $_i$ ,而将正信号电压施加于布线 5084 $_{i+1}$ 。之后,将极性每个栅极选择期都反转的信号交替供应给信号线。因此,在第  $k$  帧中,将正信号电压施加于像素 5080 $_{i,j}$  和 5080 $_{i+1,j+1}$ ,而将负信号电压施加于像素 5080 $_{i+1,j}$  和 5080 $_{i,j+1}$ 。然后,在第  $(k+1)$  帧中,极性与第  $k$  帧写入的信号电压

的极性相反的信号电压被写到每个像素。因此,在第(k+1)帧中,将正信号电压施加于像素 5080<sub>i+1,j</sub> 和 5080<sub>i,j+1</sub>,而将负信号电压施加于像素 5080<sub>i,j</sub> 和 5080<sub>i+1,j+1</sub>。以这种方式,点反转驱动是其中极性在相邻像素之间不同的信号电压于同一帧内施加并且像素的信号电压的极性每一帧都反转的驱动方法。通过点反转驱动,在液晶显示元件的退化得到了抑制的同时,当要显示的图像的整体或部分均匀时所看到的闪烁也能够得以抑制。注意,给包括布线 5086<sub>j</sub> 和 5086<sub>j+1</sub> 的所有布线 5086 施加的电压能够是固定电压。注意,尽管在时序图中只示出了布线 5084 的信号电压的极性,但是信号电压在所示的极性中实际上能够具有多个电平。注意,在此描述了其中极性每一点(每一像素)都反转的情形;但是,本实施例并不限制于此,并且极性能够每多个像素进行反转。例如,要写入的信号电压的极性每两个栅极选择期就反转,从而能够降低在写入信号电压中所消耗的功率。作为选择,极性能够每列反转(源极线反转)或者每行反转(栅极线反转)。

[0309] 注意,固定电压可以在一个帧周期内被施加于像素 5080 中的电容器 5083 的第二端子。在此,由于施加于用作扫描线的布线 5085 的电压的电平在一个帧周期的大部分时间内都是低电平,这意味着给布线 5085 施加了基本上恒定的电压;因此,像素 5080 中的电容器 5083 的第二端子可以与布线 5085 连接。图 25E 示出了能够用于液晶显示器件的像素结构的实例。与图 25C 中的像素结构相比较,图 25 中的像素结构的特征在于布线 5086 被去除了并且像素 5080 中的电容器 5083 的第二端子与前一行中的布线 5085 相互电连接。特别地,在图 25E 所示的范围中,像素 5080<sub>i,j+1</sub> 和 5080<sub>i+1,j+1</sub> 中的电容器 5083 的第二端子与布线 5085<sub>j</sub> 电连接。通过以这种方式使像素 5080 中的电容器 5083 的第二端子与前一行中的布线 5085 相互电连接,能够去除布线 5086,从而能够增加像素的孔径率。注意,电容器 5083 的第二端子可以连接至另一行而非前一行中的布线 5085。注意,图 25E 中的像素结构能够通过图 25C 中的像素结构的驱动方法相似的驱动方法来驱动。

[0310] 注意,施加于用作信号线的布线 5084 的电压能够通过使用电容器 5083 以及与电容器 5083 的第二端子电连接的布线来降低。像素结构及其驱动方法参考图 25F 和 25G 来描述。与图 25A 中的像素结构相比较,图 25F 中的像素结构的特征在于每一像素都提供两个布线 5086,并且在相邻的像素中,一个布线电连接至电容器 5083 的每隔一个端子以及另一布线电连接至像素 5080 中的电容器 5083 的剩下的每隔一个端子。注意,两个布线 5086 被称为布线 5086-1 和布线 5086-2。特别地,在图 25F 所示的范围中,像素 5080<sub>i,j</sub> 中的电容器 5083 的第二端子与布线 5086-1<sub>j</sub> 电连接;像素 5080<sub>i+1,j</sub> 中的电容器 5083 的第二端子与布线 5086-2<sub>j</sub> 电连接;像素 5080<sub>i,j+1</sub> 中的电容器 5083 的第二端子与布线 5086-2<sub>j+1</sub> 电连接;以及素 5080<sub>i+1,j+1</sub> 中的电容器 5083 的第二端子与布线 5086-1<sub>j+1</sub> 电连接。

[0311] 例如,当如图 25G 所示的那样在第 k 帧内将正信号电压写到像素 5080<sub>i,j</sub> 时,导体 -1<sub>j</sub> 在第 j 个栅极选择期内变成了低电平,并且在第 j 个栅极选择期之后改变为高电平。然后,使布线 5086-1<sub>j</sub> 在一个帧周期内保持于高电平,以及在负信号电压于第(k+1)帧的第 j 个栅极选择期内写入之后,布线 5086-1<sub>j</sub> 改变到高电平。以这种方式,与电容器 5083 的第二端子电连接的布线的电压在正信号电压写到像素之后于正方向上改变,使得施加于液晶元件的电压能够在正方向上改变预定的电平。也就是,写到像素的信号电压能够降低预定的电平,从而能够降低在信号写入中所消耗的功率。注意,当负信号电压在第 j 个栅极选择期内写入时,与电容器 5083 的第二端子电连接的布线的电压在负信号电压写到

像素之后于负方向上改变。因而,施加于液晶元件的电压能够在负方向上改变预定的电平,并且写到像素的信号电压能够如同正极性的情形那样降低。换句话说,作为与电容器 5083 的第二端子电连接的布线,优选将不同的布线用于施加了正信号电压的像素以及在同一帧的同一行中的施加了负信号电压的像素。图 25F 示出了其中布线 5086-1 电连接至第 k 帧内施加了正信号电压的像素以及布线 5086-2 电连接至第 k 帧内施加了负信号电压的像素的实例。注意,这只是实例,以及例如,在使用其中写入正信号电压的像素和写入负信号电压的像素每隔一个像素出现的驱动方法的情形中,最好是执行每两个像素交替与布线 5086-1 和 5086-2 的电连接。此外,在将同一极性的信号电压写到一行中的所有像素(栅极线反转)的情形中,可以每行提供一个布线 5086。换句话说,在图 25C 中的像素结构内,能够使用用来如同参考图 25F 和 25G 所描述的那样降低写到像素的信号电压的驱动方法。

[0312] 然后,特别是在其中液晶元件的模式是垂直取向(VA)模式(典型为 MVA 模式和 PVA 模式)的情形中优选使用的像素结构和驱动方法。VA 模式具有以下优点,例如在制造中没有摩擦步骤,在黑色显示时几乎没有光泄漏,以及低驱动电压,但是存在当屏幕从斜角来观看时图像质量被降低(视角较窄)的问题。为了加宽 VA 模式中的视角,如图 26A 和 26B 所示的其中一个像素包括多个子像素的像素结构是有效的。在图 26A 和 26B 中示出的像素结构是其中像素 5080 包括两个子像素(子像素 5080-1 和子像素 5080-2)的情形的实例。注意,一个像素中的子像素数量并没有限制于两个并且能够是其它数量。视角能够随着子像素数变大而进一步加宽。多个子像素能够具有相同的电路结构。在此,所有子像素都具有在图 25A 中所示出的电路结构。注意,第一子像素 5080-1 包括薄膜晶体管 5081-1、液晶元件 5082-1,以及电容器 5083-1。每个元件的连接关系都是与图 25A 中的电路结构的连接关系相同的。类似地,第二子像素 5080-2 包括晶体管 5081-2、液晶元件 5082-2,以及电容器 5083-2。每个元件的连接关系都是与图 25A 中的电路结构的连接关系相同的。

[0313] 图 26A 中的像素结构包括,对于两个子像素包含于一个像素中的情形,用作扫描线的两个布线 5085(布线 5085-1 和布线 5085-2)、用作信号线的一个布线 5084,以及用作电容器线的一个布线 5086。当信号线和电容器线以这种方式在两个子像素之间共用时,孔径率能够得以提高。此外,由于能够简化信号线驱动器电路,因而能够降低制造成本。而且,由于能够减少液晶面板和驱动器电路 IC 之间的连接数,因而产量能够得以提高。图 26B 中的像素结构包括,对于两个子像素包含于一个像素中的情形,用作扫描线的一个布线 5085、用作信号线的两个布线 5084(布线 5084-1 和布线 5084-2),并且用作电容器线的一个布线 5086。当扫描线和电容器线以这种方式在两个子像素之间共用时,孔径率能够得以提高。此外,由于能够减少扫描线的总数,因而甚至在高清晰度的液晶面板中也能够充分增加每个栅极线选择期的长度,并且能够将适当的信号电压写到每个像素。

[0314] 图 26C 和 26D 示出了其中在图 26B 中的像素结构内的液晶元件用像素电极的形状来代替并且每个元件的电连接示意性地示出的实例。在图 26C 和 26D 中,电极 5088-1 表示第一像素电极,以及电极 5088-2 表示第二像素电极。在图 26C 中,第一像素电极 5088-1 对应于图 26B 中的液晶元件 5082-1 的第一端子,以及第二像素电极 5088-2 对应于图 26B 中的液晶元件 5082-2 的第一端子。也就是,第一像素电极 5088-1 与薄膜晶体管 5081-1 的源极和漏极之一电连接,以及第二像素电极 5088-2 与薄膜晶体管 5081-2 的源极和漏极之一电连接。同时,在图 26D 中,像素电极和薄膜晶体管之间的连接关系与图 26C 中的像素电极



和薄膜晶体管之间的连接关系相反。也就是,第一像素电极 5088-1 与薄膜晶体管 5081-2 的源极和漏极之一电连接,以及第二像素电极 5088-2 与薄膜晶体管 5081-1 的源极和漏极之一电连接。

[0315] 通过将在图 26C 和图 26D 中所示出的多个像素结构交替地排列于矩阵中,能够获得特别的有利影响。图 26E 和 26F 示出了像素结构及其驱动方法的实例。在图 26E 中的像素结构内,与像素 5080<sub>i, j</sub> 和 5080<sub>i+1, j+1</sub> 对应的部分具有图 26C 所示的结构,以及与像素 5080<sub>i+1, j</sub> 和 5080<sub>i, j+1</sub> 对应的部分具有图 26D 所示的结构。在这种结构中,通过执行象图 26F 所示的时序图一样的驱动,在第 k 帧的第 j 个栅极选择期内,正信号电压被写到像素 5080<sub>i, j</sub> 中的第一像素电极以及像素 5080<sub>i+1, j</sub> 中的第二像素电极,并且负信号电压被写到像素 5080<sub>i, j</sub> 中的第二像素电极以及像素 5080<sub>i+1, j</sub> 中的第一像素电极。在第 k 帧的第 (j+1) 个栅极选择期内,正信号电压被写到像素 5080<sub>i, j+1</sub> 中的第二像素电极以及像素 5080<sub>i+1, j+1</sub> 中的第一像素电极,并且负信号电压被写到像素 5080<sub>i, j+1</sub> 中的第一像素电极以及像素 5080<sub>i+1, j+1</sub> 中的第二像素电极。在第 (k+1) 帧中,信号电压的极性在每个像素中反转。因而,施加于信号线的电压的极性在一个帧周期内能够是相同的然而点反转驱动对应的驱动在包含子像素的像素结构中实现。因此,在将信号电压写到像素中所消耗的功率能够急剧降低。注意,施加于包括布线 5086<sub>j</sub> 和 5086<sub>j+1</sub> 的所有布线 5086 的电压能够是固定电压。

[0316] 此外,通过在图 26G 和 26H 中所示出的像素结构和驱动方法,能够降低写到像素的信号电压的电平。在该结构中,与在每个像素中所包含的多个子像素电连接的电容器线在子像素之间是不同的。也就是,通过使用图 26G 和 26H 所示的像素结构和驱动方法,具有相同极性的电压在同一帧内写到其中的子像素共用同一行的电容器线,以及具有不同极性的电压在同一帧内写到其中的子像素使用同一行的不同电容器线。然后,当在每个行中的写入被终结时,电容器线的电压在其中正信号电压所要写到的子像素中于正方向上改变,以及在其中负信号电压所要写到的子像素中于负方向上改变。因而,写到像素的信号电压的电平能够得以降低。特别地,在每个行中提供了用作电容器线的两个布线 5086 (布线 5086-1 和 5086-2)。像素 5080<sub>i, j</sub> 中的第一像素电极与布线 5086-1<sub>j</sub> 通过电容器相互电连接。像素 5080<sub>i, j</sub> 中的第二像素电极与布线 5086-2<sub>j</sub> 通过电容器相互电连接。像素 5080<sub>i+1, j</sub> 中的第一像素电极与布线 5086-2<sub>j</sub> 通过电容器相互电连接。像素 5080<sub>i+1, j</sub> 中的第二像素电极与布线 5086-1<sub>j</sub> 通过电容器相互电连接。像素 5080<sub>i, j+1</sub> 中的第一像素电极与布线 5086-2<sub>j+1</sub> 通过电容器相互电连接。像素 5080<sub>i, j+1</sub> 中的第二像素电极与布线 5086-1<sub>j+1</sub> 通过电容器相互电连接。像素 5080<sub>i+1, j+1</sub> 中的第一像素电极与布线 5086-1<sub>j+1</sub> 通过电容器相互电连接。像素 5080<sub>i+1, j+1</sub> 中的第二像素电极与布线 5086-2<sub>j+1</sub> 通过电容器相互电连接。注意,这只是实例,以及例如,在使用其中写入正信号电压的像素和写入负信号电压的像素每隔一个像素出现的驱动方法的情形中,最好是执行每两个像素交替与布线 5086-1 和 5086-2 的电连接。此外,在将同一极性的信号电压写到一行中的所有像素(栅极线反转)的情形中,可以每行提供一个布线 5086。换句话说,在图 26E 中的像素结构内,能够使用用来如同参考图 26G 和 26H 所描述的那样降低写到像素的信号电压的驱动方法。

[0317] (实施例 7)

[0318] 然后,描述显示器件的另一结构实例及驱动方法。在本实施例中,描述了使用包括其对于信号写入的亮度响应缓慢(响应时间长)的显示元件的显示器件的情形。在本实施例中,液晶元件被描述为响应时间长的显示元件的实例。在本实施例中,液晶元件被示出为响应时间长的显示元件的实例。但是,本实施例中的显示元件并不限制于此,并且能够使用其对信号写入的亮度响应缓慢的多种显示元件。

[0319] 在一般的液晶显示器件中,对信号写入的亮度响应是缓慢的,并且有时即使在将信号电压连续施加于液晶元件时也要占用多于一个帧周期来完成响应。活动图像不能够由此类显示元件来精确显示。此外,在有源矩阵驱动的情形中,用于将信号写到一个液晶元件的时间只是通过按照扫描线的数量来划分信号写入周期(一个帧周期或一个子帧周期)所获得的一个时段(一个扫描线选择期),以及液晶元件在很多情况下不能够在如此短的时间内响应。因此,液晶元件的大部分响应在不执行信号写入期间的时段内执行。在此,液晶元件的介电常数根据液晶元件的透射率来改变,以及在不执行信号写入期间的时段内的液晶元件的响应意味着液晶元件的介电常数在其中没有与液晶元件的外部交换电荷的状态(处于恒定电荷状态)下改变。换句话说,在公式:电荷=(电容)×(电压)中,电容在其中电荷恒定的状态下改变。因此,施加于液晶元件的电压从信号写入的电压根据液晶元件的响应来改变。因此,在其中对信号写入的亮度响应缓慢的液晶元件通过有源矩阵驱动来驱动的情形中,施加于液晶元件的电压在理论上不能达到信号写入中的电压。

[0320] 在本实施例的显示器件中,对信号写入中的信号电平(使用校正信号)预先校正使得显示元件能够在一个信号写入周期之内达到期望亮度。因而,以上问题能够得以解决。在此,由于液晶元件的响应时间随着信号电平变高而变得更短,因而液晶元件的响应时间通过写入校正信号还能够更短。用来添加该校正信号的驱动方法被称为过度驱动(overdrive)。通过本实施例中的过度驱动,即使在信号写入周期短于到显示器件的图像信号输入周期(输入图像信号周期 $T_{in}$ )时,也根据信号写入周期来校正信号电平,使得显示元件在信号写入周期之内能够达到期望亮度。其中信号写入周期短于输入图像信号周期 $T_{in}$ 的情形是,例如,其中将一个原始图像划分为多个子图像并且在一个帧周期内依次显示多个子图像的情形。

[0321] 然后,校正由有源矩阵驱动所驱动的显示器件内的信号写入中的信号电平的实例参考图 27A 和 27B 来描述。图 27A 是示意性示出在一个显示元件内的信号写入中的信号电平的时间变化(timechange)的图表,其中时间为水平轴以及信号写入中的信号电平为垂直轴。图 27B 是图表示意性示出了一个显示元件内的显示电平的时间变化,其中时间为水平轴以及显示电平为垂直轴。注意,当显示元件为液晶元件时,在信号写入中的信号电平能够是电压,并且显示电平能够是液晶元件的透射率。在以下描述中,图 27A 中的垂直轴被看作电压,而图 27B 中的垂直轴则被看作透射率。注意,在本实施例的过度驱动中,信号电平可以不同于电压(例如,可以是占空比或电流)。注意,在本实施例的过度驱动中,显示电平可以不同于透射率(例如,可以是亮度或电流)。液晶元件被划分为两种模式:其中在电压为 0 时显示黑色的常黑模式(例如,VA 模式和 IPS 模式),以及其中在电压为 0 时显示白色的常白模式(例如,TN 模式和 OCB 模式)。在图 27B 中所示出的图表对应于该两种模式。在常黑模式中透射率在图表的上部增加,而在常白模式中透射率在图表的下部增加。也就是,本实施例中的液晶模式可以是常黑模式也可以是常白模式。注意,信号写入的时序由点

线表示于时间轴上,并且信号写入执行之后直到下一信号写入执行之前的时段被称为保留期  $F_i$ 。在本实施例中, $i$  是整数并且用于表示每个保留期的指标。在图 27A 和 27B 中, $i$  是  $0 \sim 2$ ;但是  $i$  能够是不同于  $0 \sim 2$  的整数(仅示出了  $i$  为  $0 \sim 2$  的情形)。注意,在保留期  $F_i$  中,用于实现与图像信号对应的亮度的透射率由  $T_i$  表示以及用于在恒定状态下提供透射率  $T_i$  的电压由  $V_i$  表示。在图 27A 中,短划线 5101 表示在不执行过度驱动的情形中施加于液晶元件的电压的时间变化,以及实线 5102 表示在执行了本实施例的过度驱动的情形中施加于液晶元件的电压的时间变化。类似地,在图 27B 中,短划线 5103 表示在不执行过度驱动的情形中液晶元件的透射率的时间变化,以及实线 5104 表示在执行了本实施例的过度驱动的情形中液晶元件的透射率的时间变化。注意,保留期  $F_i$  结束时在期望透射率  $T_i$  和实际透射率之间的差别被称为误差  $\alpha_i$ 。

[0322] 假定,在图 27A 所示的图表中,短划线 5101 和实线 5102 两者都表示其中期望电压  $V_0$  在保留期  $F_0$  内施加的情形;以及在图 27B 所示的图表中,短划线 5103 和实线 5104 两者都表示其中获得了期望透射率  $T_0$  的情形。在不执行过度驱动的情形中,期望电压  $V_1$  如短划线 5101 所示的那样在保留期  $F_1$  开始时施加。如同上文已经描述的,信号写入时段比保留期短很多,并且液晶元件在保留期大部分时间内处于恒定电荷状态下。因此,在保留期  $F_1$  内施加于液晶元件的电压随同透射率的变化而变化并且在保留期  $F_1$  结束时大大不同于期望电压  $V_1$ 。在这种情况下,在图 27B 的图表中的短划线 5103 大大不同于期望的透射率  $T_1$ 。因此,无法执行图像信号的精确显示,从而降低了图像质量。另一方面,在其中执行了本实施例的过度驱动的情形中,在保留期  $F_1$  开始时将高于期望电压  $V_1$  的电压  $V_1'$  施加于液晶元件,如实线 5102 所示的。也就是,在保留期  $F_1$  开始时将从期望电压  $V_1$  校正来的电压  $V_1'$  施加于液晶元件使得在保留期  $F_1$  结束时施加于液晶元件的电压接近于预期到了在保留期  $F_1$  内施加于液晶元件的电压的逐渐变化的期望电压  $V_1$ 。因而,能够将期望电压  $V_1$  精确地施加于液晶元件。在这种情况下,如由图 27B 的图表中的实线 5104 所示的,能够在保留期  $F_1$  结束时获得期望透射率  $T_1$ 。换句话说,能够实现液晶元件在信号写入周期之内的响应,尽管液晶元件在保留期的大部分时间内处于恒定电荷状态。然后,在保留期  $F_2$  中,描述了其中期望电压  $V_2$  小于  $V_1$  的情形。同样在那种情况下,如同在保留期  $F_1$  中,从期望电压  $V_2$  校正来的电压  $V_2'$  可以在保留期  $F_2$  开始时施加于液晶元件使得在保留期  $F_2$  结束时施加于液晶元件的电压接近于预期到了在保留期  $F_2$  内施加于液晶元件的电压的逐渐变化的期望电压  $V_2$ 。因而,如由图 27B 的图表中的实线 5104 所示的,能够在保留期  $F_2$  结束时获得期望透射率  $T_2$ 。注意,在其中  $V_i$  高于  $V_{i-1}$ (如同在保留期  $F_1$  内那样)的情形中,所校正的电压  $V_i'$  优选被校正以致大于期望电压  $V_i$ 。此外,当  $V_i$  小于  $V_{i-1}$ (如同在保留期  $F_2$  内那样)时,校正电压  $V_i'$  优选被校正以致小于期望电压  $V_i$ 。注意,具体的校正值能够通过预先测量液晶元件的相应特性来获得。作为实现器件中的过度驱动的方法,能够使用其中制定校正公式并使之包含于逻辑电路的方法,其中校正值作为查找表存储于存储器中并在必要时被读取的方法等。

[0323] 注意,对在器件中的对本实施例中的过度驱动于器件中的实现有着几个限制。例如,电压校正必须执行于源极驱动器的额定电压的范围内。也就是,在其中期望电压原本是高的并且理想的校正电压超过了源极驱动器的额定电压的情形中,并非所有的校正都能够执行。该情形中的问题参考图 27C 和 27D 来描述。如同图 27A 中那样,图 27C 是其中将在一个液晶元件内的电压的时间变化示意性地示出为实线 5105 的图表,该图表以时间为水

平轴及电压为垂直轴。如同图 27B 中那样,图 27D 是其中将一个液晶元件的透射率的时间变化示意性地示出为实线 5106 的图表,该图表以时间为水平轴及透射率为垂直轴。注意,由于其它参考标记与图 27A 和 27B 中的那些相似,因而省略了其描述。图 27C 和 27D 示出了其中因为用于在保留期  $F_1$  内实现期望透射率  $T_1$  的校正电压  $V_1'$  超过了源极驱动器的额定电压而不能执行充分校正的状态;因而必须给出  $V_1' = V_1$ 。在这种情况下,透射率在保留期  $F_1$  结束时从期望透射率  $T_1$  偏离了误差  $\alpha_1$ 。注意,只有在期望电压原本为高时误差  $\alpha_1$  才增大;因此,因误差  $\alpha_1$  出现所致的图像质量降低在很多情况下处于容许的范围内。但是,随着误差  $\alpha_1$  增大,用于电压校正的算法的误差也会增大。换句话说,在电压校正的算法中,当假定期望透射率在保留期结束时获得的时候,即使误差  $\alpha_1$  增大,电压校正也以误差  $\alpha_1$  小为基础来执行。因此,误差在下列保留期  $F_2$  内包含于校正中;因而,误差  $\alpha_2$  也增大。此外,在误差  $\alpha_2$  增大的情形中,例如,下列误差  $\alpha_3$  进一步增大,并且误差增大,这导致了图像质量显著下降。在本实施例的过度驱动中,为了防止误差象这样增大,当校正电压  $V_1'$  在保留期  $F_1$  内超过源极驱动器的额定电压时,则估计在保留期  $F_1$  结束时的误差  $\alpha_1$ ,并且在保留期  $F_{i+1}$  内的校正电压能够考虑到误差  $\alpha_1$  的大小来调整。因而,即使在误差  $\alpha_1$  增大时,也能够使误差  $\alpha_1$  对误差  $\alpha_{i+1}$  的影响最小化,从而能够防止误差增大。其中在本实施例的过度驱动中使误差  $\alpha_2$  最小化的实例参考图 27E 和 27F 描述。在图 27E 的图表中,实线 5107 表示在其中在图 27C 的图表内的校正电压  $V_2'$  被进一步调整为校正电压  $V_2''$  的情况下电压的时间变化。图 27F 的图表示出了在其中电压根据图 27E 的图形来校正的情形下透射率的时间变化。在图 27D 的图形中的实线 5106 指出了过度校正(在误差大的情况下的校正)由校正电压  $V_2'$  所引起。另一方面,在图 27F 的图形中的实线 5108 指出了过度校正由考虑到误差  $\alpha_1$  而调整的校正电压  $V_2''$  所抑制并且误差  $\alpha_2$  进行了最小化。注意,具体的校正值能够从预先测量液晶元件的响应特性中得出。作为在器件中实现过度驱动的方法,能够使用其中制定校正公式并使之包含于逻辑电路的方法,其中校正值作为查找表存储于存储器中并在必要时被读取的方法等。此外,该方法能够独立于计算校正电压  $V_1'$  的部分来添加或者也能够被包含于计算校正电压  $V_1'$  的部分。注意,考虑到误差  $\alpha_{i-1}$  而调整的校正电压  $V_i''$  的校正量(与期望电压  $V_i$  之差)优选小于  $V_i'$  的校正量。也就是,  $|V_i'' - V_i| < |V_i' - V_i|$  是优选的。

[0324] 注意,由于理想的校正电压超过源极驱动器的额定电压而引起的误差  $\alpha_i$  随着信号写入周期变短而增大。这是因为液晶元件的响应时间随着信号写入周期变短而需要变短,从而更高的校正电压是必要的。此外,作为所需要的校正电压的增大的结果,校正电压更频繁地超过源极驱动器的额定电压,从而使大的误差  $\alpha_i$  更频繁地发生。因此,可以说本实施例中的过度驱动随着信号写入周期变短而变得更有效了。特别地,在本实施例中的过度驱动在执行下列驱动方法的情形中是显著有效的:例如,其中将一个原始图像划分成多个子图像并且使多个子图像在一个帧周期内依次显示的驱动方法,其中从多个图像中检测出图像的运行并且生成该多个图像的中间图像并将其插入该多个图像之间(所谓的运动补偿帧率加倍)的驱动方法,以及其中结合了这些驱动方法的驱动方法。

[0325] 注意,除了以上所描述的上限之外,源极驱动器的额定电压还具有下限。下限的实例是其中不能够施加小于电压 0 的电压的情形。在这种情况下,由于理想的校正电压不能够作为以上所描述的上限来应用,因而误差  $\alpha_i$  增大了。但是,同样在那种情况下,在保留期

$F_i$  结束时的误差  $\alpha_i$  被估计,并且在保留期  $F_{i+1}$  内的校正电压能够考虑到误差  $\alpha_i$  的大小通过与上述方法相似的方式来调整。注意,在小于电压 0 的电压(负电压)能够作为源极驱动器的额定电压来应用的情况下,负电压可以作为校正电压施加于液晶元件。因而,能够调整在保留期  $F_i$  结束时施加于液晶元件的电压以致使其接近预期到了因恒定电荷状态所致的电位变化的期望电压  $V_i$ 。

[0326] 注意,为了抑制液晶元件的退化,用来使施加于液晶元件的电压的极性周期性反转的所谓的反转驱动能够结合过度驱动来执行。也就是,在本实施例中的过度驱动包括其中过度驱动与反转驱动同时执行的情形。例如,在其中信号写入周期的长度是输入图像信号周期  $T_{in}$  的长度的一半的情况下,当用于反转极性的周期的长度与输入图像信号周期  $T_{in}$  的周期长度相同或基本相同时,则两组正信号写入和两组负信号写入交替执行。以这种方式使用于反转极性的周期的长度变得比信号写入周期的长度大,从而能够降低像素充电和放电的频率。因而,能够降低功率消耗。注意,当使用于反转极性的周期变得过长时,其中因极性差异所致的亮度差被认作闪烁的缺陷在某些情况下出现;因此,最好是用于反转极性的周期的长度与输入图像信号周期  $T_{in}$  的长度基本相同或者比它小。

[0327] (实施例 8)

[0328] 然后,描述显示器件的另一种结构实例和驱动方法。在本实施例中,描述了用来基于多个输入图像在显示器件之内生成用于内插入从显示器件外部输入的图像(输入图像)的运动中的图像并且依次显示所生成的图像(生成图像)和输入图像的方法。注意,当用于插入输入图像的运动中的图像是生成图像时,能够使活动图像的运动变得流畅,并且能够抑制活动图像的质量由于因保持驱动所致的残像等的降低。在此,活动图像的内插在下文描述。理想地,活动图像的显示通过实时地控制每个图像的亮度来实现;但是,图像的实时单独控制具有如下问题,例如数量巨大的控制电路,用于布线的空间,以及数量巨大的输入图像数据。因而,要实现图像的单独控制是困难的。因此,对于显示器件的活动图像显示,在某一周期内依次显示多个静止图像使得显示呈现为活动图像。使周期(在本实施例中,称为输入图像信号周期并由  $T_{in}$  表示)标准化,例如,在 NTSC 中为 1/60 秒以及在 PAL 中为 1/50 秒。该周期没有引起 CRT 内的活动图像显示的问题,其中 CRT 是瞬动显示(impulsive display)器件。但是,在保持型显示器件中,当符合这些标准的活动图像不作改变地显示时,则出现其中显示由于因保持驱动(保持模糊)所致的残像等而变模糊的缺陷。由于保持模糊由在因人眼跟踪所致的无意识运动内插与保持型显示之间差异所看出,保持模糊能够通过使输入图像信号周期短于在常规标准中的周期(通过进行较近于像素的实时单独控制的控制)来降低。但是,要减小输入图像信号周期的长度是困难的,因为需要改变标准并且增加数据的数量。但是,用于内插入输入图像的运动中的图像响应于标准化的输入图像信号在显示器件之内生成,并且显示在生成图像内插输入图像的同时执行,从而能够在不改变标准或不增加数据量的情况下降低了保持模糊。使图像信号响应于输入图像信号生成于显示器件之内以内插入输入图像的运动中的操作被称为活动图像内插。

[0329] 通过在本实施例中的用于内插活动图像的方法,能够降低运动模糊。用于内插活动图像方法在本实施例中能够包括图像生成方法和图像显示方法。此外,通过将不同的图像生成方法和/或不同的图像显示方法使用于具有特定图形的运动,能够有效地降低运动模糊。图 28A 和 28B 是示意图,每个都示出了在本实施例中用于内插活动图像的方法的实

例。图 28A 和 28B 每个都通过使用水平方向的位置来示出了处理每个图像的时序,以时间为水平轴。表示为“输入”的部分指示了输入图像信号输入的时序。在此,关注于作为时间上相邻的两个图像的图像 5121 和 5122。输入图像按周期  $T_{in}$  的间隔输入。注意,一个周期  $T_{in}$  的长度在某些情况下称为一帧或一个帧周期。表示为“生成”的部分指示了新图像从输入图像信号中生成的时序。在此,关注于作为基于图像 5121 和 5122 生成的生成图像的图像 5123。表示为“显示”的部分指示了图像在显示器件中显示的时序。注意,不同于所关注图像的图像仅由短划线来表示,并且通过以与所关注图像的方式相似的方式处理此类图像,能够实现在本实施例中用于内插活动图像的方法的实例。

[0330] 在本实施例内用于内插活动图像的方法的实例中,如图 28A 所示,基于时间上相邻的两个输入图像生成的生成图像在显示了一个图像之后直到显示另一图像之前显示一段时间,从而能够执行活动图像内插。在这种情况下,显示图像的显示周期优选为输入图像的输入周期的一半。注意,显示周期并不限制于此并且能够是各种显示周期。例如,在其中显示周期长度短于输入周期长度的一半的情况下,活动图像能够更流畅地显示。作为选择,在其中显示周期长度长于输入周期长度的一半的情况下,能够降低功率消耗。注意,在此,图像基于时间上相邻的两个输入图像来生成;但是,用作基础的输入图像的数量并不限制于两个而能够是其它数量。例如,当图像基于时间上相邻三个(可以多于三个)输入图像来生成时,与其中图像基于两个输入图像来生成的情形相比能够获得精度更高的生成图像。注意,图像 5121 的显示时序是与图像 5122 的输入时序相同的,也就是,显示时序比输入时序晚一帧。但是,在本实施例的内插活动图像的方法中的显示时序并不限制于此并且能够是各种显示时序。例如,能够使显示时序相对输入时序延迟大于一帧。因而,能够使作为生成图像的图像 5123 的显示时序延迟,这使得有足够的时间来生成图像 5123 并且引起了功率消耗及制造成本的降低。注意,当使显示时序相对输入时序长时间延后时,用于保持输入图像的时段则变得更长,并且为保持输入图像所需的存储器容量被增加。因此,显示时序相对输入时序优选延迟大约一到两帧。

[0331] 在此,描述了基于图 5121 和 5122 生成的图像 5123 的具体生成方法的实例。有必要检测输入图像的运动以便内插活动图像。在本实施例中,能够使用被称为块匹配法的方法以便检测输入图像的运动。注意,本实施例并不限制于此,并且能够使用多种方法(例如,用于获得图像数据差异的方法或者使用傅立叶变换的方法)。在块匹配法中,首先,将一个输入图像的图像数据(在此为图像 5121 的图像数据)存储于数据存储装置(例如,存储器电路,例如半导体存储器或 RAM)内。然后,将下一帧中的图像(在此为图像 5122)划分成多个区域。注意,所划分区域能够具有如图 28A 所示的相同的矩形形状;但是,所划分区域并不限制于它们并且能够具有多种形状(例如,形状或尺寸根据图像来变化)。之后,在每个划分区域中,使数据与存储于数据存储装置中的前一帧内的图像数据(在此为图像 5121 的图像数据)比较,从而搜索图像数据彼此相似的区域。图 28A 的实例示出了搜索图像 5121 以找出数据与图像 5122 中的区域 5124 的数据相似的区域,并且找到了区域 5126。注意,搜索范围在图像 5121 的搜索时优选受到限制。在图 28A 的实例中,比区域 5124 近似大四倍的区域 5125 被设置为搜索范围。通过使搜索范围变得比这更大,即使在高速运动的活动图像中也能够增加检测精度。注意,在过度宽的范围内的搜索需要大量的时间,这使得难以实现运动的检测。因而,区域 5125 优选比区域 5124 的面积大近似 2~6 倍。之后,获

得作为运动向量 5127 的在所搜区域 5126 和图像 5122 中的区域 5124 之间的位置差异。运行向量 5127 表示区域 5124 中的图像数据在一个帧周期内的运动。然后,为了生成示出运动的中间状态的图像,生成通过在不改变其方向的情况下改变运动向量的尺寸所获得的图像生成向量 5128,并且根据图像生成向量 5128 来移动在图像 5121 的区域 5126 中所包含的图像数据,从而生成在图像 5123 的区域 5129 中的图像数据。通过对图像 5122 的整个区域进行一系列的处理,能够生成图像 5123。然后,通过依次显示输入图像 5121、生成图像 5123 以及输入图像 5122,能够内插活动图像。注意,在图像 5121 和 5122 之间,对象 5130 在图像中的位置是不同的(即,对象活动了)。在生成图像 5123 中,对象位于图像 5121 和 5122 之间的中点。通过显示该图像,能够使活动图像的运动变得流畅,并且能够降低因残像等所致的活动图像的模糊。

[0332] 注意,图像生成向量 5128 的尺寸能够根据图像 5123 的显示时序来确定。在图 28A 的实例中,由于图像 5123 的显示时序是图像 5121 和 5122 的显示时序之间的中点(1/2),图像生成向量 5128 的尺寸是运动向量 5127 的尺寸的一半。作为选择,例如,当显示时序是图像 5121 和 5122 的显示时序之间的 1/3 时,图像生成向量 5128 的尺寸能够是 1/3,以及当显示时序是图像 5121 和 5122 的显示时序之间的 2/3 时,尺寸能够是 2/3。

[0333] 注意,在其中新图像通过移动具有不同运动向量的多个区域以这种方式生成的情况下,其中已经将一个区域移动到作为另一区域的目的地的区域的部分或者没有任何区域被移动到其上的部分在某些情况下生成(即,重叠或空白在某些情况下出现)。对于这样的部分,数据能够被补偿。作为用于补偿重叠部分的方法,能够使用,例如,用来均分重叠数据的方法;用来使数据按与运动向量的方向等相应的优先顺序排列的,并且将高优先的数据用作生成图像中的数据的方法;或者用来使颜色和亮度之一按优先顺序排列并且使颜色和亮度中的另一个均分的方法。作为用于补偿空白部分的方法,能够使用其中将图像 5121 或图像 5122 的部分的图像数据在不作修改的情况下用作生成图像的数据的方法,用来均分图像 5121 或图像 5122 的部分的图像数据的方法等。然后,生成图像 5123 根据图像生成向量 5128 的尺寸来显示,从而能够使活动图像的运动变得流畅,并且能够抑制活动图像的质量由于因保持驱动所致的残像等的下降。

[0334] 在本实施例中用于内插活动图像的方法的另一个实例内,如图 28B 所示,当基于时间上相邻的两个输入图像生成的生成图像在显示了一个图像之后直到显示另一图像之前显示一段时间时,每个显示图像都被划分成待显示的多个子图像。因而,能够内插活动图像。这种情形除了较短的图像显示周期这优点之外还能够具有按规则的间隔显示暗图像的优点(在使显示方法更接近于瞬动显示时的优点)。也就是,活动图像因残像等所致的模糊与其中使图像显示周期的长度正好为图像输入周期长度的一半的情形相比能够得到进一步降低。在图 28B 的实例中,“输入”和“生成”可以相似于在图 28A 的实例中的处理;因此,省略了其描述。对于在图 28B 的实例中的“显示”,一个输入图像和 / 或一个生成图像能够被划分成待显示的多个子图像。特别地,如图 28B 所示,图像 5121 被划分成子图像 5121a 和 5121b 并且子图像 5121a 和 5121b 被依次显示以致于使人眼觉察出图像 5121 被显示了;将图像 5123 被划分成子图像 5123a 和 5123b 并且依次显示子图像 5123a 和 5123b 以致于使人眼觉察到图像 5123 被显示了;以及将图像 5122 划分成子图像 5122a 和 5122b 并且依次显示子图像 5122a 和 5122b 以致于使人眼觉察到图像 5122 被显示了。也就是,能够使显示

方法更接近于瞬动显示然而由人眼所觉察到的图像与在图 28A 的实例中的图像相似,从而能够进一步降低活动图像因残像等所致的模糊。注意,在图 28B 中子图像的划分数量是 2;但是,子图像的划分数量并不限制于此并且能够是其它数量。注意,在图 28B 中子图像按规则的间隔 (1/2) 显示;但是,显示子图像的时序并不限制于此并且能够是各种时序。例如,当使显示暗的子图像 5121b、5122b 及 5123b 的时序变得更早(特别地,时序为 1/4 到 1/2)时,能够使显示方法更接近于瞬动显示,从而能够进一步降低活动图像因残像等所致的模糊。作为选择,当使显示暗的子图像的时序延迟(特别地,时序为 1/2 到 3/4)时,能够增大用于显示亮图像的时长,从而能够增大显示效率并且能够降低功率消耗。

[0335] 在本实施例中用于内插活动图像的方法的另一实例是其中检测在图像中移动的对象形状并且由移动对象的形状而定来执行不同的处理的实例。图 28C 示出了如同在图 28B 的实例中那样的显示时序以及其中显示移动字符(也称为卷动文本、字幕、说明等)的情形。注意,由于词语“输入”和“生成”可以与图 28B 中的那些相似,因而它们没有在图 28C 中示出。由保持驱动而起的活动图像的模糊量在某些情况下随着移动对象的性质而变化。特别地,当字符在很多情况下被移动时,模糊可显著地看出。这是因为眼睛跟踪移动字符以阅读字符,从而使保持模糊容易发生。此外,由于字符在很多情况下具有清晰的轮廓,因而因保持模糊所致的模糊在某些情况下被进一步加强了。也就是,确定图像中所移动的对象是否是字符并且在对象是字符时执行特别的处理,这在降低保持模糊方面是有效的。特别地,当对在图像中移动的对象执行边缘检测、图形检测等并且确定对象是字符时,即使在通过对一个图像的划分所生成的子图像上也执行运动补偿使得运动的中间状态得以显示。因而,能够使运动变得流畅。在对象被确定不是字符的情形中,当如图 28B 中所示出的那样通过划分一个图像来生成子图像时,子图像能够在不改变移动对象的位置的情况下显示。图 28C 的实例示出了其中使已确定为字符的区域 5131 向上移动的情形,并且区域 5131 的位置在子图像 5121a 和 5121b 之间是不同的。类似地,区域 5131 的位置在子图像 5123a 和 5123b 之间和在子图像 5122a 和 5122b 之间是不同的。因而,能够使其中特别容易看出保持模糊的字符运动变得比通过普通的运动补偿帧率加倍的字符运动更流畅,从而能够进一步降低活动图像因残像等所致的模糊。

[0336] (实施例 9)

[0337] 半导体器件能够使用于多种电子器件(包括游戏机)中。电子器件的实例是电视机(也称为电视或电视接收器)、计算机的监视器等、照相机(例如数码相机或数码摄像机)、数码相框、手持式移动电话(也称为移动电话或移动通话装置)、便携式游戏机、便携式信息终端、音频再现设备、大型游戏机(例如弹球机)等。

[0338] 图 29A 示出了电视机的实例。在电视机 9600 中,显示部分 9603 合并于外壳 9601 内。显示部分 9603 能够显示图像。在此,外壳 9601 由支座 9605 所支撑。

[0339] 电视机 9600 能够以外壳 9601 的操作开关或者单独的遥控器 9610 来操作。频道和音量能够以遥控器 9610 的操作键 9609 来控制,从而能够控制显示部分 9603 上的图像显示。此外,可以给遥控器 9610 提供用于显示自遥控器 9610 输出的数据的显示部分 9607。

[0340] 注意,电视机 9600 包括接收器、调制解调器等。通过接收器,能够接收通用的电视广播。此外,当电视机通过调制解调器连接到有线的或无线的通信网络时,能够执行单向(从发射器到接收器)或双向(在发射器和接收器之间或者在接收器之间)数据通信。



[0341] 图 29B 示出了数码相框的实例。例如,在数码相框 9700 中,显示部分 9703 合并于外壳 9701 内。显示部分 9703 能够显示多种图像。例如,显示部分 9703 能够显示用数码相机等拍摄的图像的数据并且在某种意义上能够起着与普通相框的功能相似的功能。

[0342] 注意,数码相框 9700 包括操作部分、外部连接端子(例如,USB 端子或者能够连接多种线缆(例如 USB 线)的端子)、记录媒介插入部分等。尽管这些元件可以提供于其上提供了显示部分的表面上,最好的是将它们提供于侧面或背面上因为数码相框的设计得到了改善。例如,存储用数码相机拍摄的图像的数据的存储器被插入数码相框的记录媒体插入部分中,使得图像数据能够被传输并显示于显示部分 9703 上。

[0343] 作为选择,数码相框 9700 可以无线地传输和接收数据。通过无线通信,能够传输并显示所期望的图像数据。

[0344] 图 30A 是便携式游戏机,该便携式游戏机包括通过连接部分 9893 相互连接的两个外壳 9881 和 9891 从而能够打开或合拢便携式游戏机。显示部分 9882 和显示部分 9883 分别被合并于外壳 9881 和 9891 内。另外,在图 30A 中所示出的便携式游戏机还包括扬声器部分 9884、记录媒介插入部分 9886、LED 灯 9890、输入装置(操作键 9885、连接端子 9887、传感器 9888(具有测量力量、位移、位置、速度、加速度、角速度、旋转数、距离、光、液体、磁性、温度化学物质、声音、时间、硬度、电场、电流、电压、电功率、放射线、流速、湿度、斜率、振动、气味,或红外线的功能),以及麦克风 9889)等。不必说,便携式游戏机的结构并不限制于此并且可以使用至少提供半导体器件的其它结构。便携式游戏机能够适当地包括其它附件。在图 30A 中示出的便携式游戏机具有读取记录媒介中所存储的程序或数据以将它显示于显示部分上的功能,以及通过无线通信与另一便携式游戏机共享信息的功能。注意,在图 30A 中所示出的便携式游戏机的功能并不限制于以上所描述的那些,并且便携式游戏机能够具有多种功能。

[0345] 图 30B 示出了自动贩卖机的实例,该自动贩卖机是大型的游戏机。在自动贩卖机 9900 中,显示部分 9903 被合并于外壳 9901 中。另外,自动贩卖机 9900 此外包括操作装置(例如启动杆或停止开关)、投币口、扬声器等。不必说,自动贩卖机 9900 的结构并不限制于此并且可以使用至少提供了半导体器件的其它结构。自动贩卖机 9900 能够适当地包括其它附件。

[0346] 图 31A 示出了移动电话的实例。移动电话 1000 包括合并于外壳 1001 内的显示部分 1002、操作按钮 1003、外部连接端口 1004、扬声器 1005、麦克风 1006 等。

[0347] 在图 31A 所示出的移动电话 1000 中,当人用他的/她的手指等触摸显示部分 1002 时能够输入数据。另外,当人用他/她的手指等触摸显示部分 1002 时能够执行操作,例如打电话以及写邮件。

[0348] 显示部分 1002 主要具有三种屏幕模式。第一种模式是主要用于显示图像的显示模式。第二种模式是主要用于输入数据(例如文本)的输入模式。第三种模式是其中结合了显示模式和输入模式这两种模式的显示-输入模式。

[0349] 例如,在打电话或写邮件的情况下,为显示部分 1002 选择主要用于输入文本的文本输入模式使得显示于屏幕上的文本能够被输入。在这种情况下,最好的是将键盘或数字按钮显示于显示器件 1002 的屏幕的基本上全部面积上。

[0350] 通过将包括用于检测倾角的传感器(例如陀螺仪或加速度传感器)的检测器件提

供于移动电话 1000 之内,在显示部分 1002 的屏幕上的显示能够通过确定移动电话 1000 的取向(移动电话 1000 是水平放置还是垂直放置)来自动地改变。

[0351] 此外,屏幕模式由于触摸显示部分 1002 或操作外壳 1001 的操作按钮 1003 而改变。作为选择,屏幕模式可以根据显示于显示部分 1002 上的图像的种类而改变。例如,当在显示部分上所显示的图像的信号是活动图像数据的信号时,屏幕模式则改变成显示模式。当信号是文本数据的信号时,屏幕模式则改变成输入模式。

[0352] 此外,在输入模式中,当通过触摸显示部分 1002 的输入在一定时间内没有被执行然而由显示部分 1002 中的光学传感器所检测的信号被检测到时,屏幕模式则可能被控制以致于由输入模式变成显示模式。

[0353] 显示部分 1002 能够同样起着图像传感器的作用。例如,掌纹、指纹等的图像在显示部分 1002 用手掌或手指来触摸时被获取,从而能够执行鉴定。此外,通过在显示部分中使用发射近红外光的背光或发射近红外光的感测光源,能够获取手指静脉、手掌静脉等图像。

[0354] 图 31B 示出了移动电话的实例。图 31B 中的移动电话包括在外壳 9411 中的具有显示部分 9412 和操作按钮 9413 的显示部分 9410,以及在外壳 9401 中的通信器件 9400,该通信器件 9400 具有操作按钮 9402、外部输入端子 9403、麦克风 9404、扬声器 9405,以及在接收到电话呼叫时会发光的发光部分 9406。具有显示功能的显示器件 9410 能够与具有电话功能的通信器件 9400 分离或连接,在由箭头表示的两个方向上。因而,显示器件 9410 和通信器件 9400 能够沿着它们的短边或长边相互连接。作为选择,在只需要显示功能的情况下,显示器件 9410 从通信器件 9400 上分离出并且单独使用。图像或输入数据能够通过无线或有线的通信在各自具有可充电电池的通信器件 9400 和显示器件 9410 之间发送和接收。

[0355] 注意,本实施例能够与任意其它实施例适当地结合。

[0356] 本申请基于在 2009 年 8 月 7 日提交日本专利局的日本专利申请编号 2009-184323,其全部内容通过引用的方式并入本文。

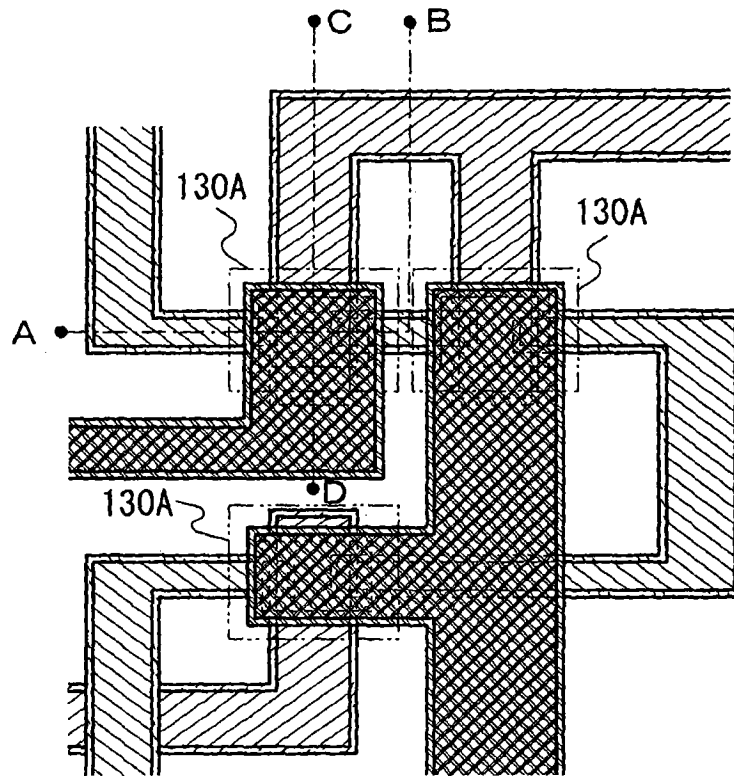


图 1A

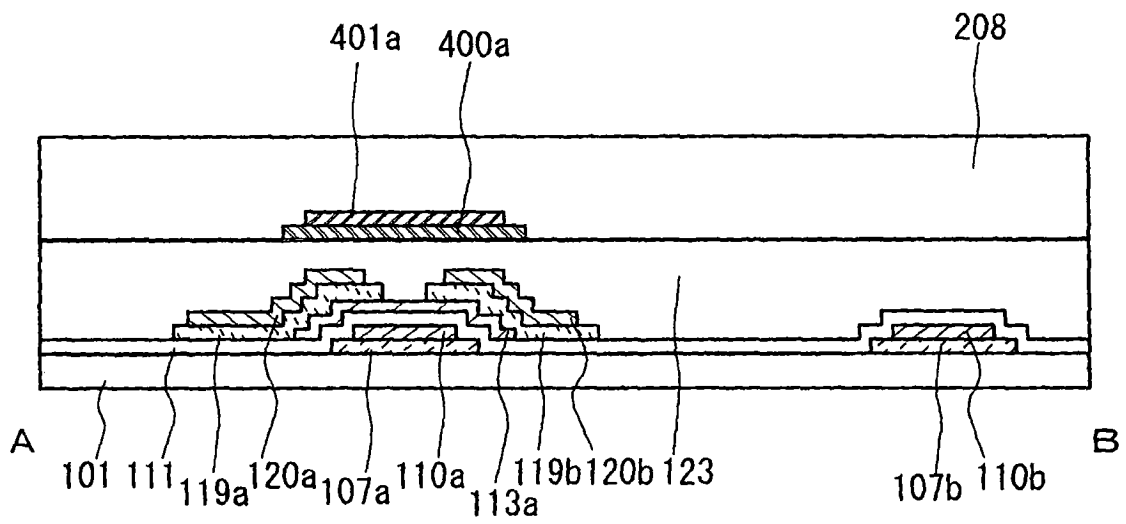


图 1B

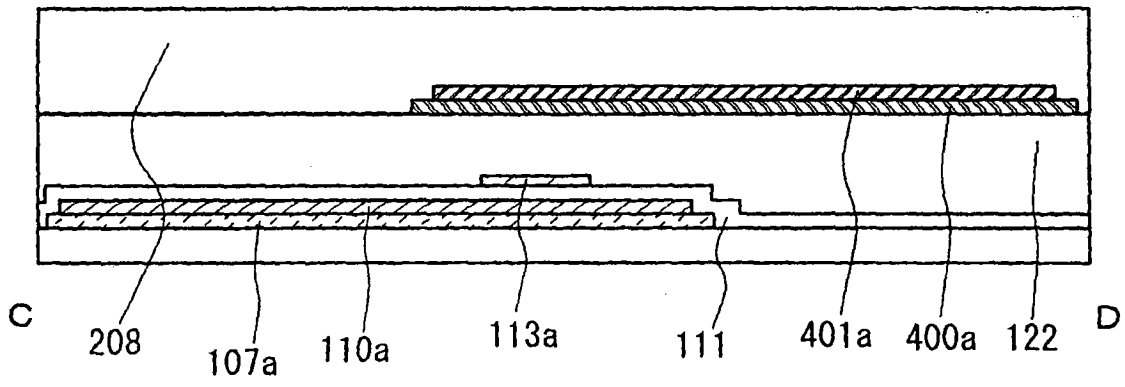


图 1C

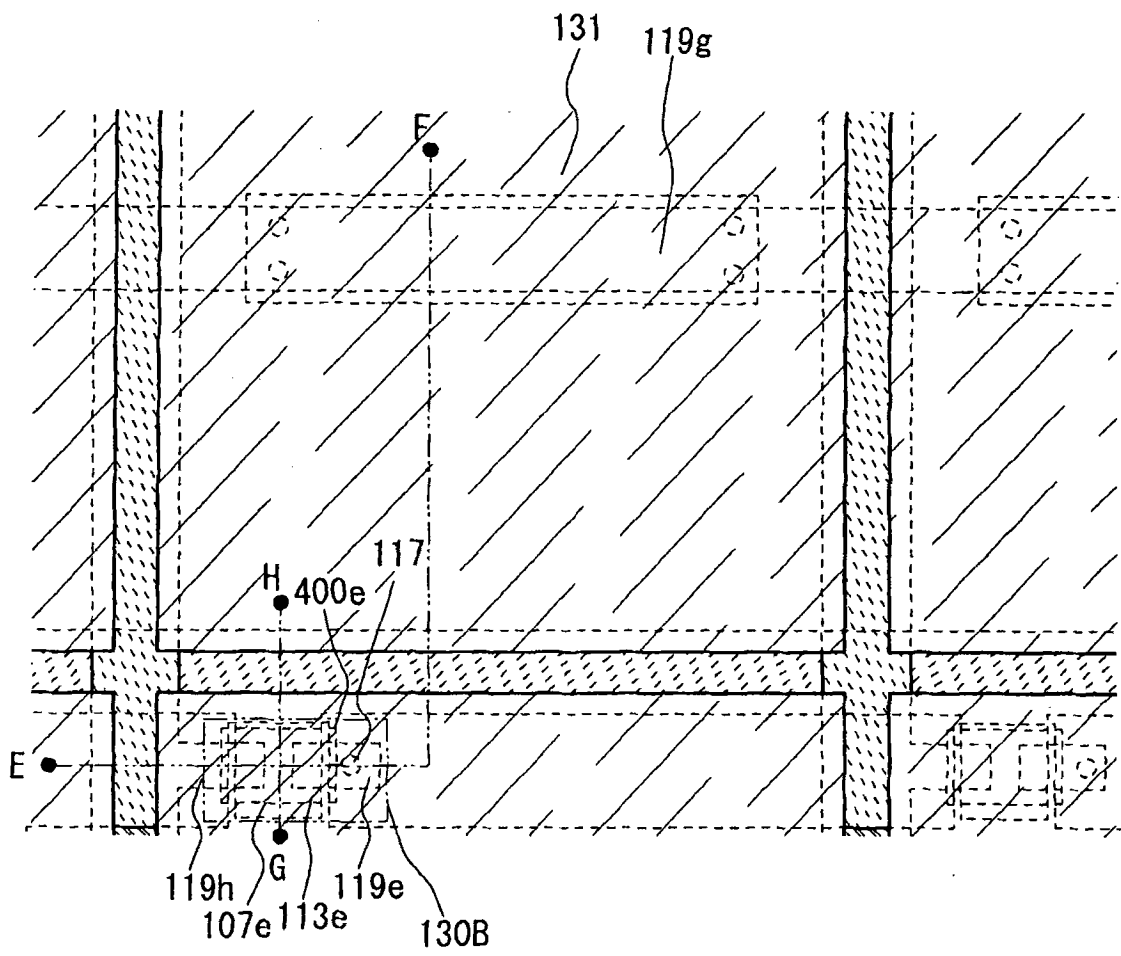


图 2A

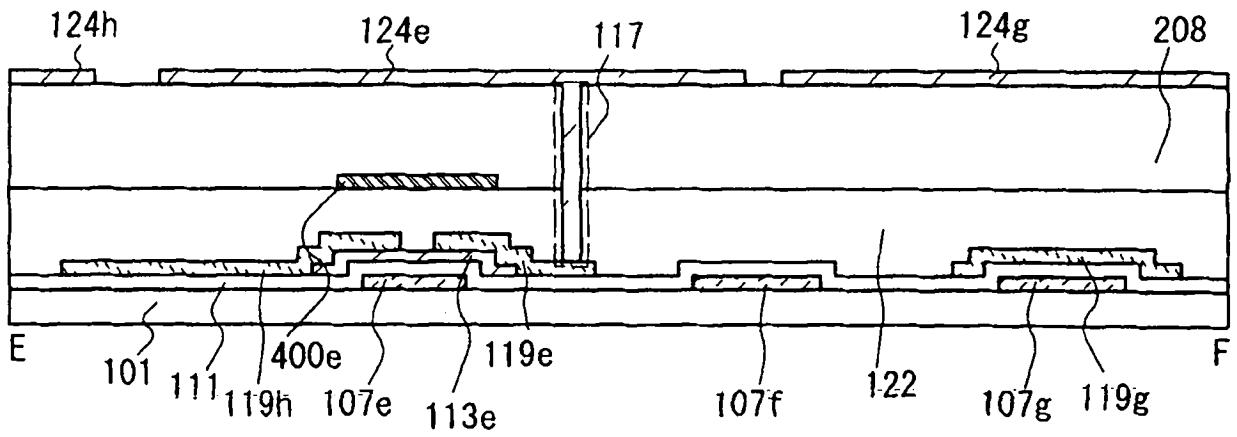


图 2B

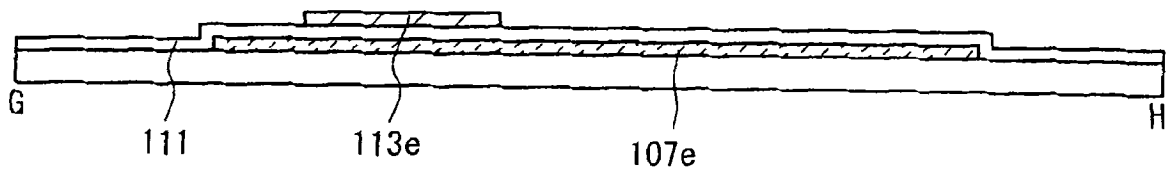
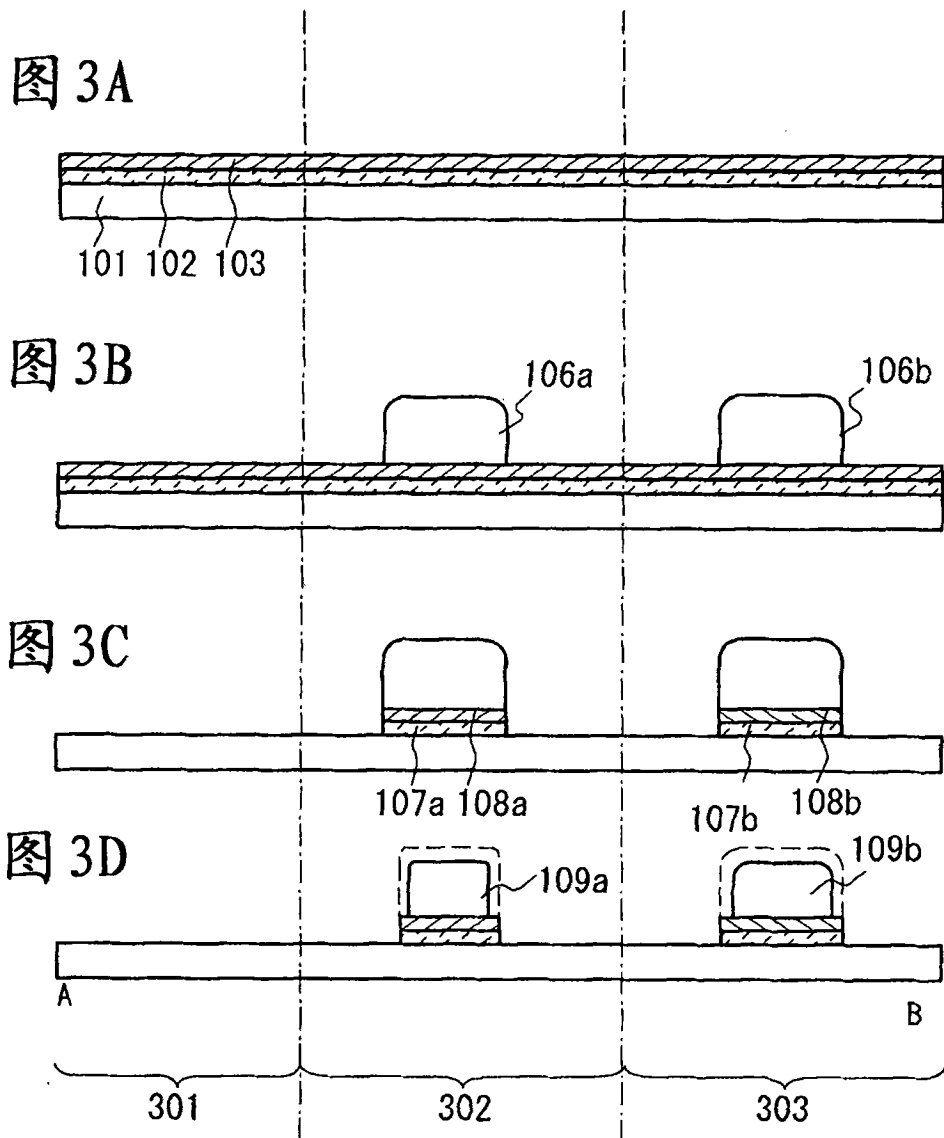
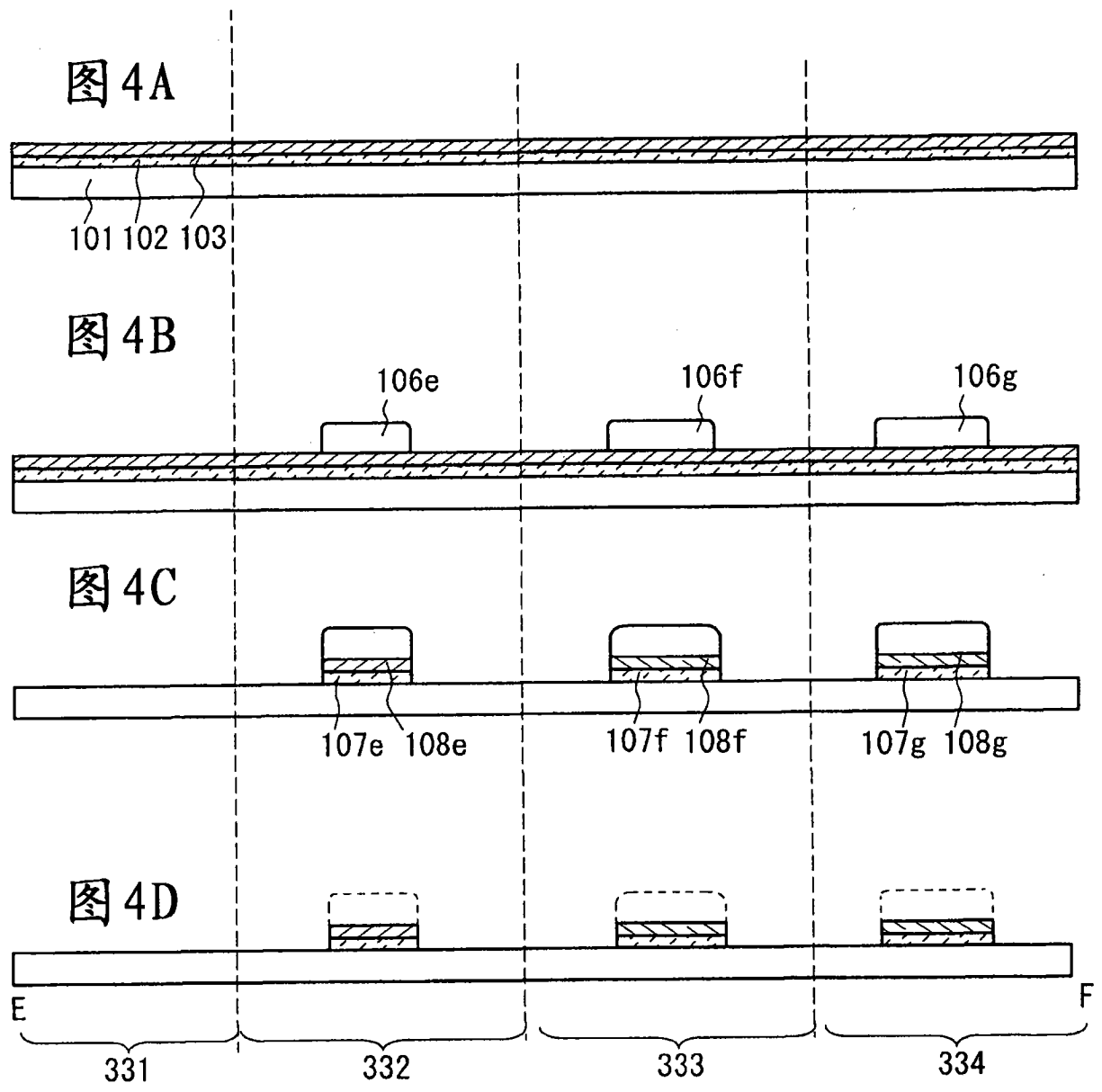


图 2C





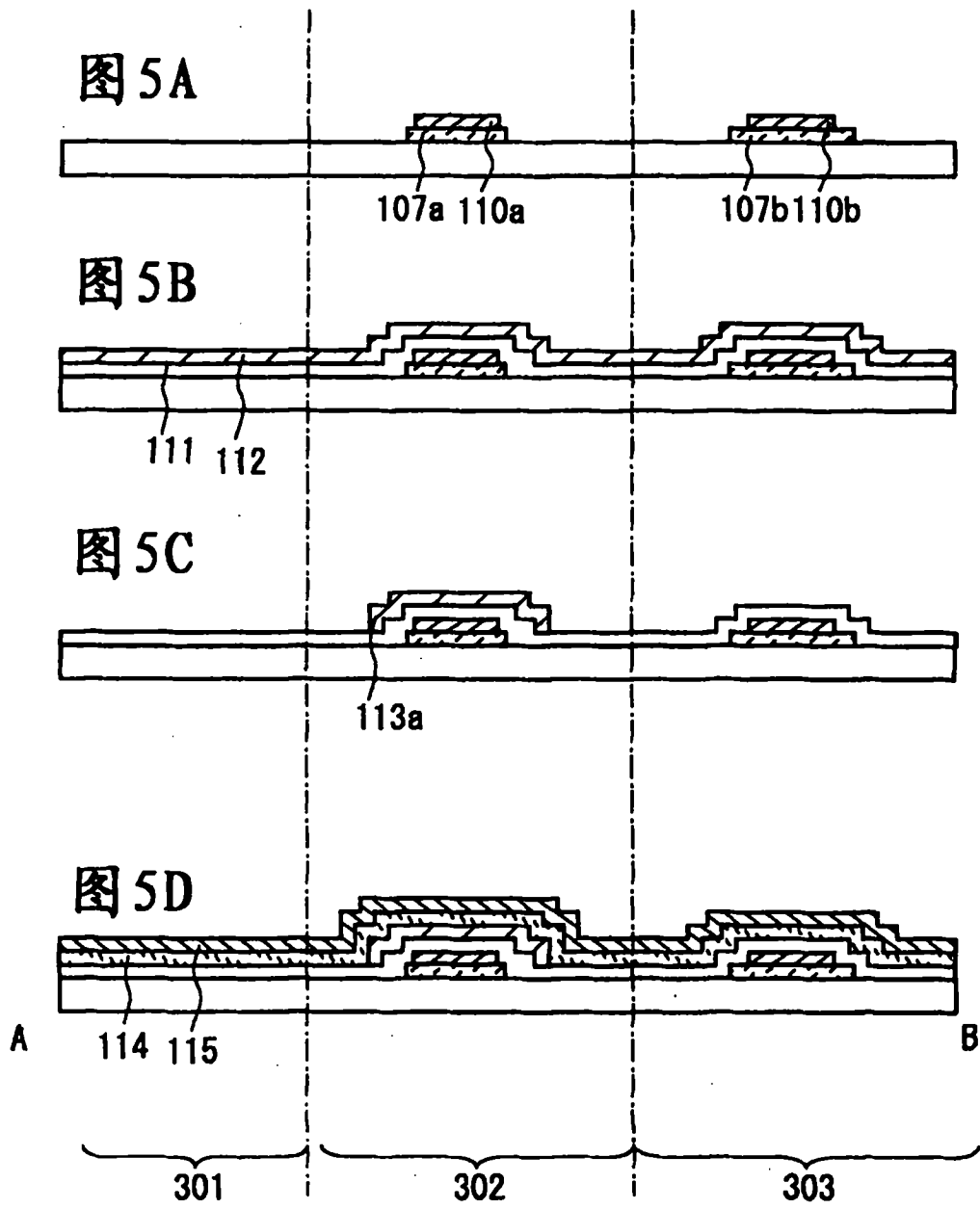




图 6A

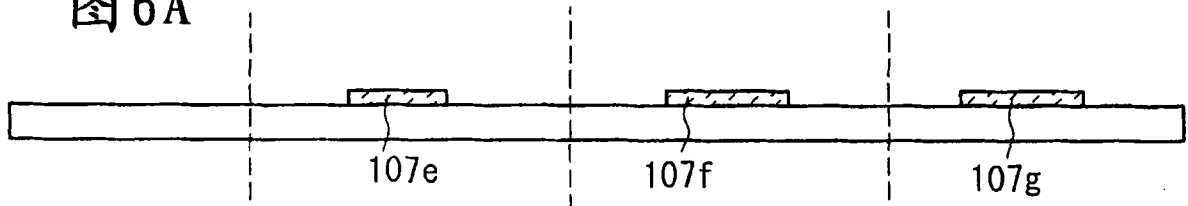


图 6B

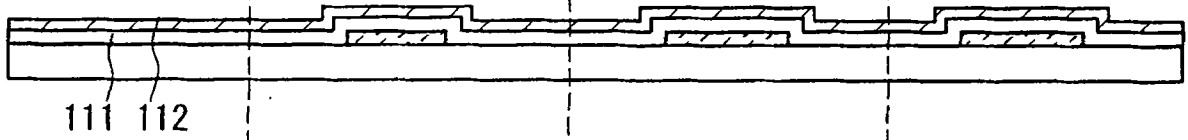


图 6C

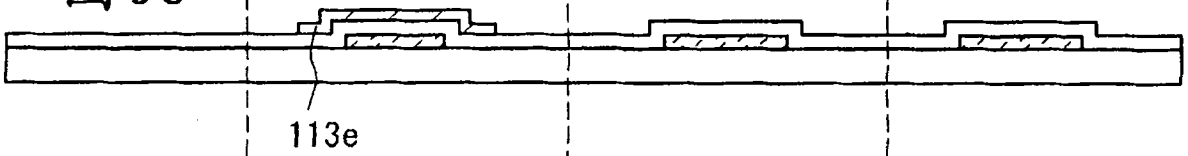
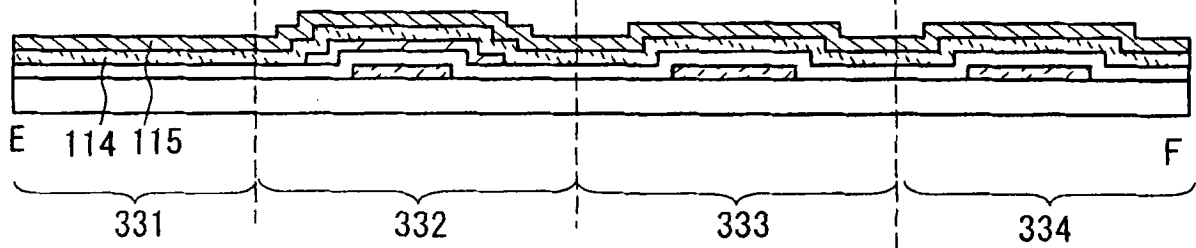
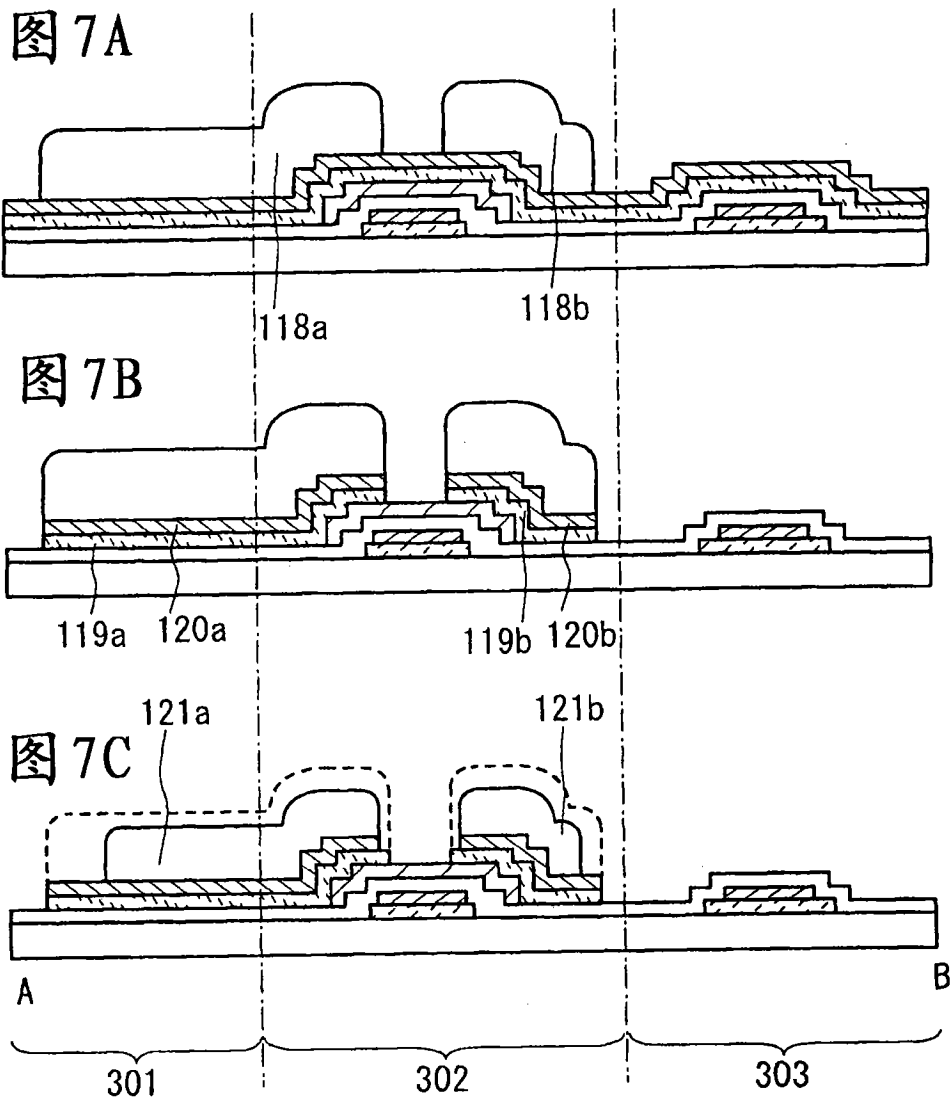
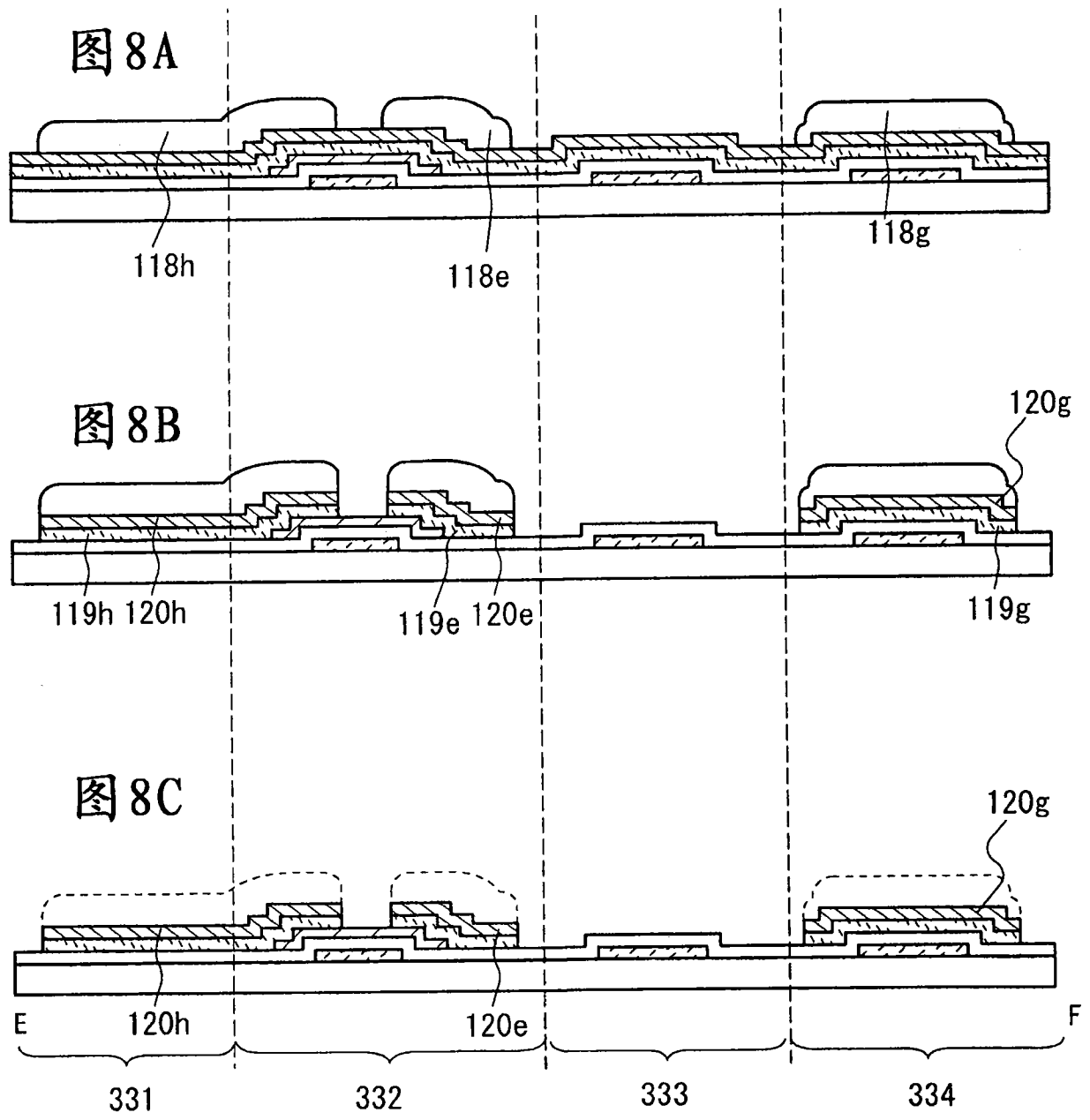
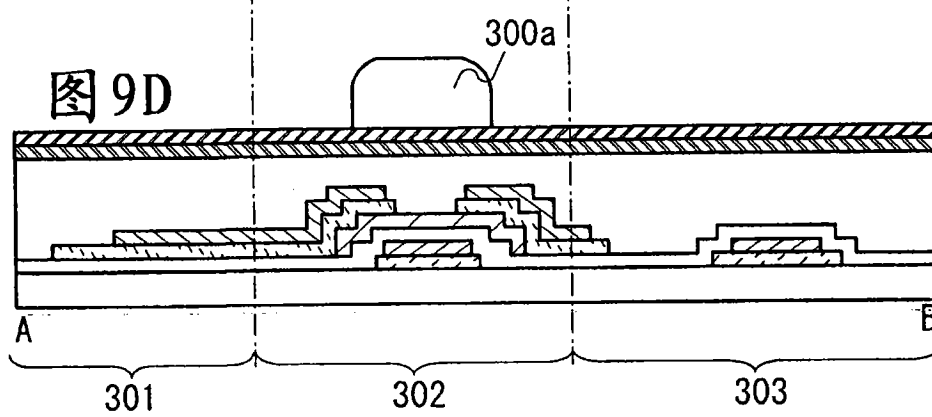
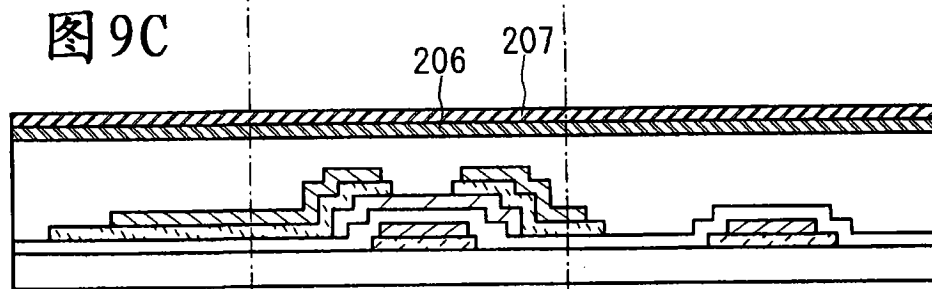
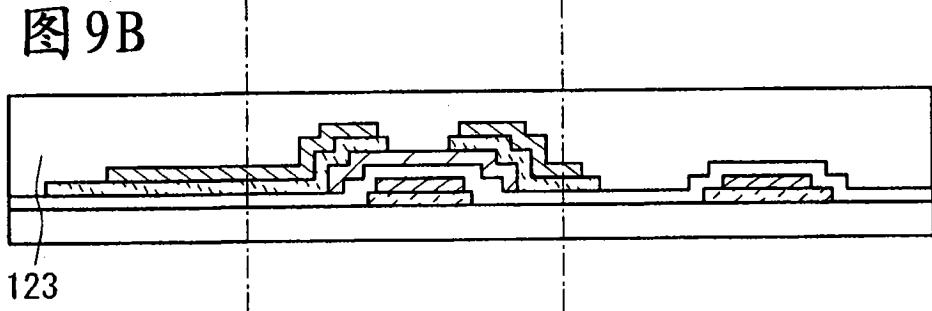
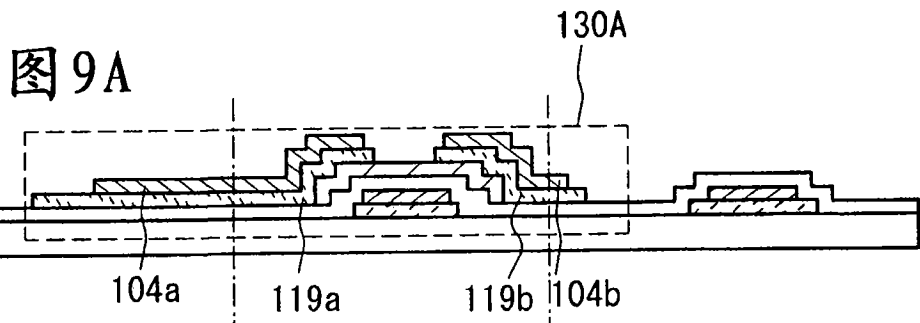


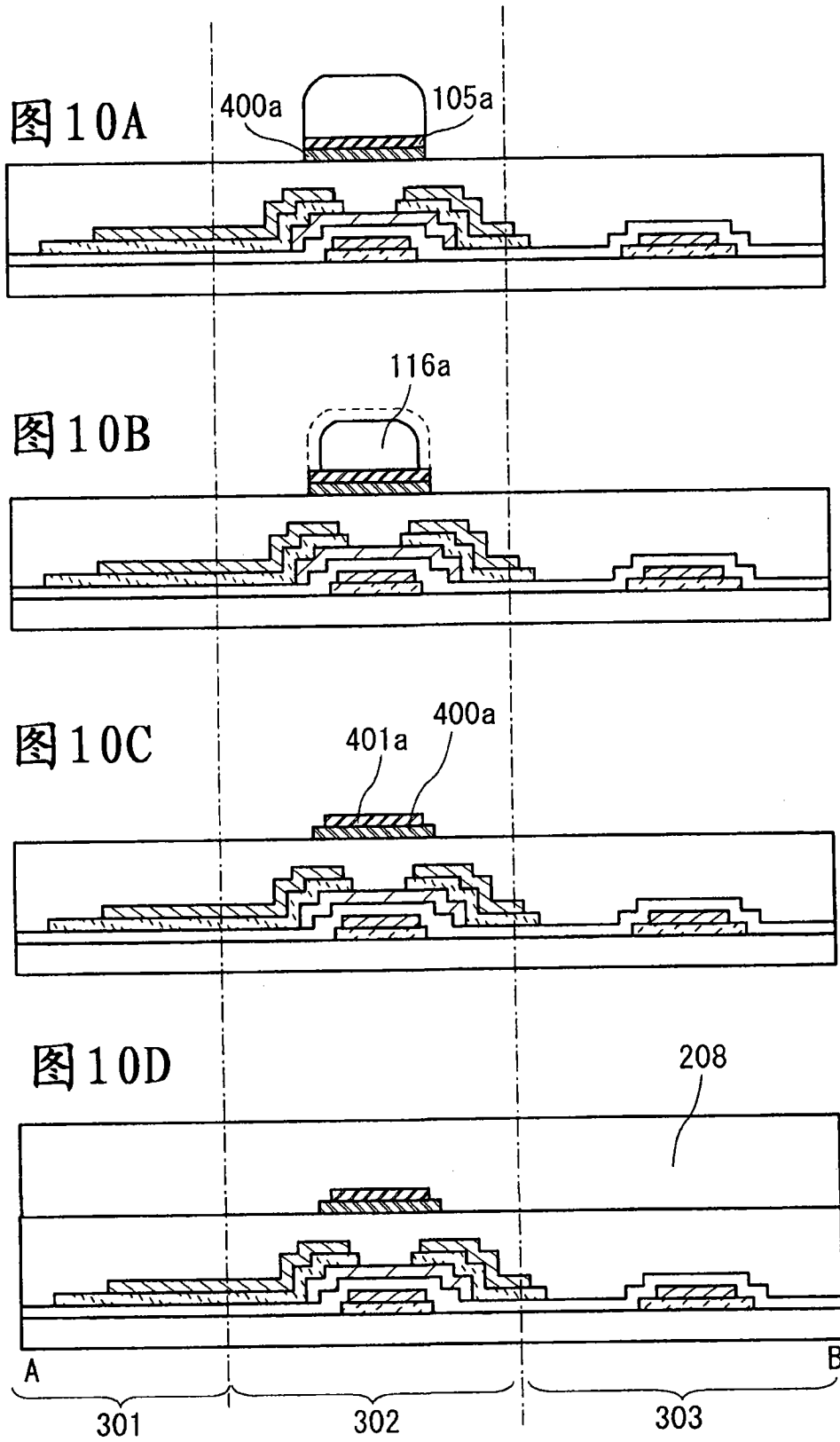
图 6D

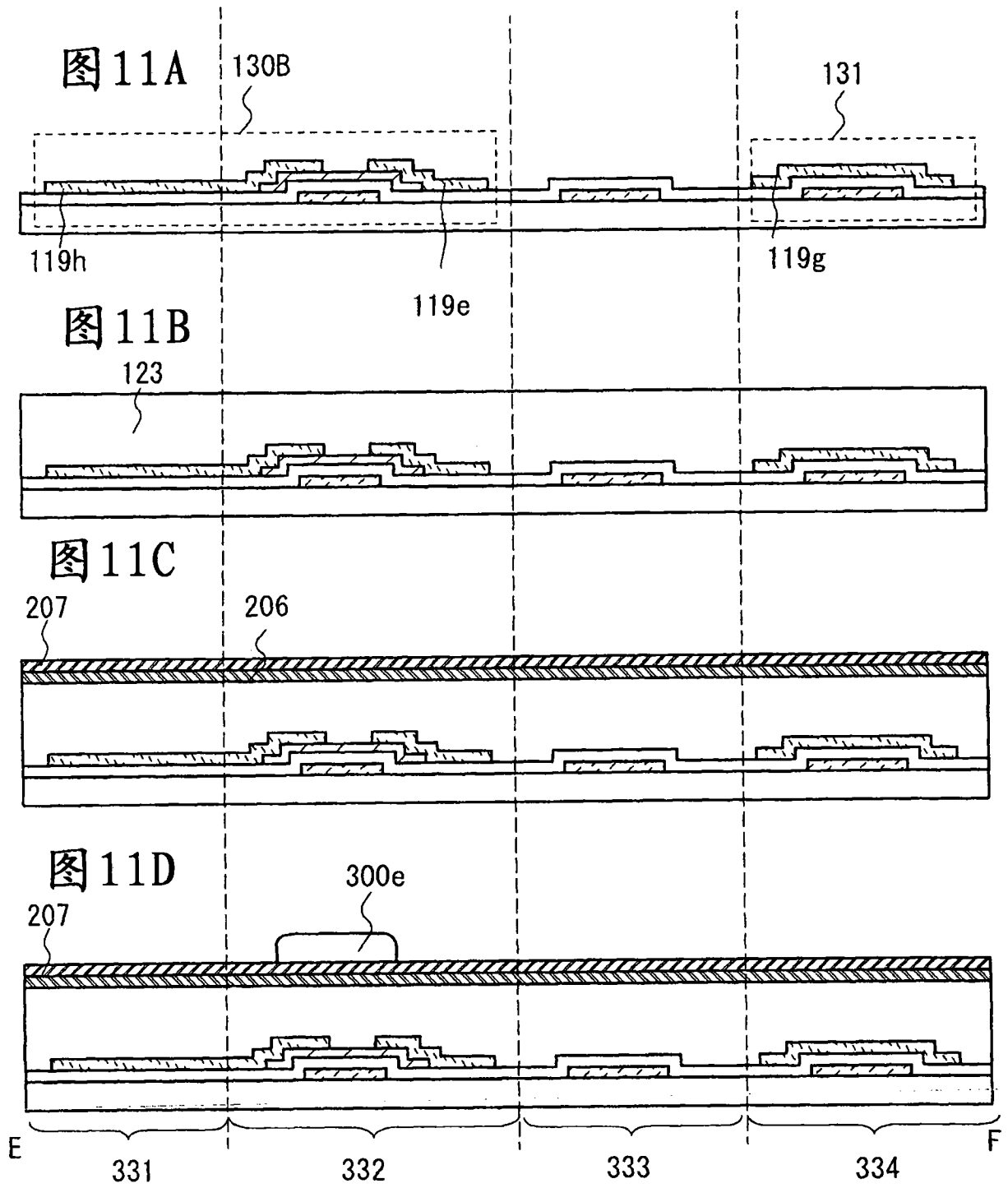


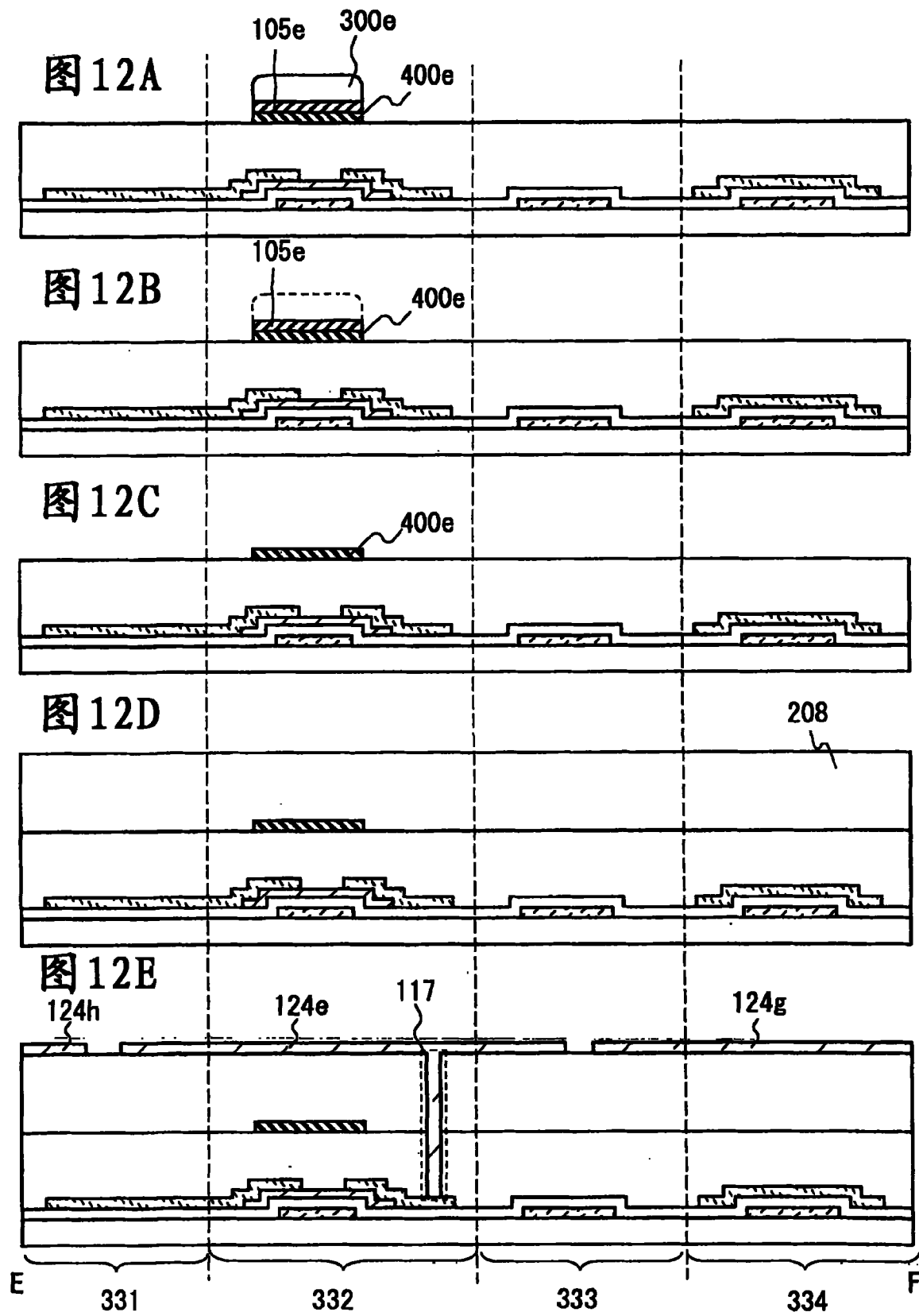












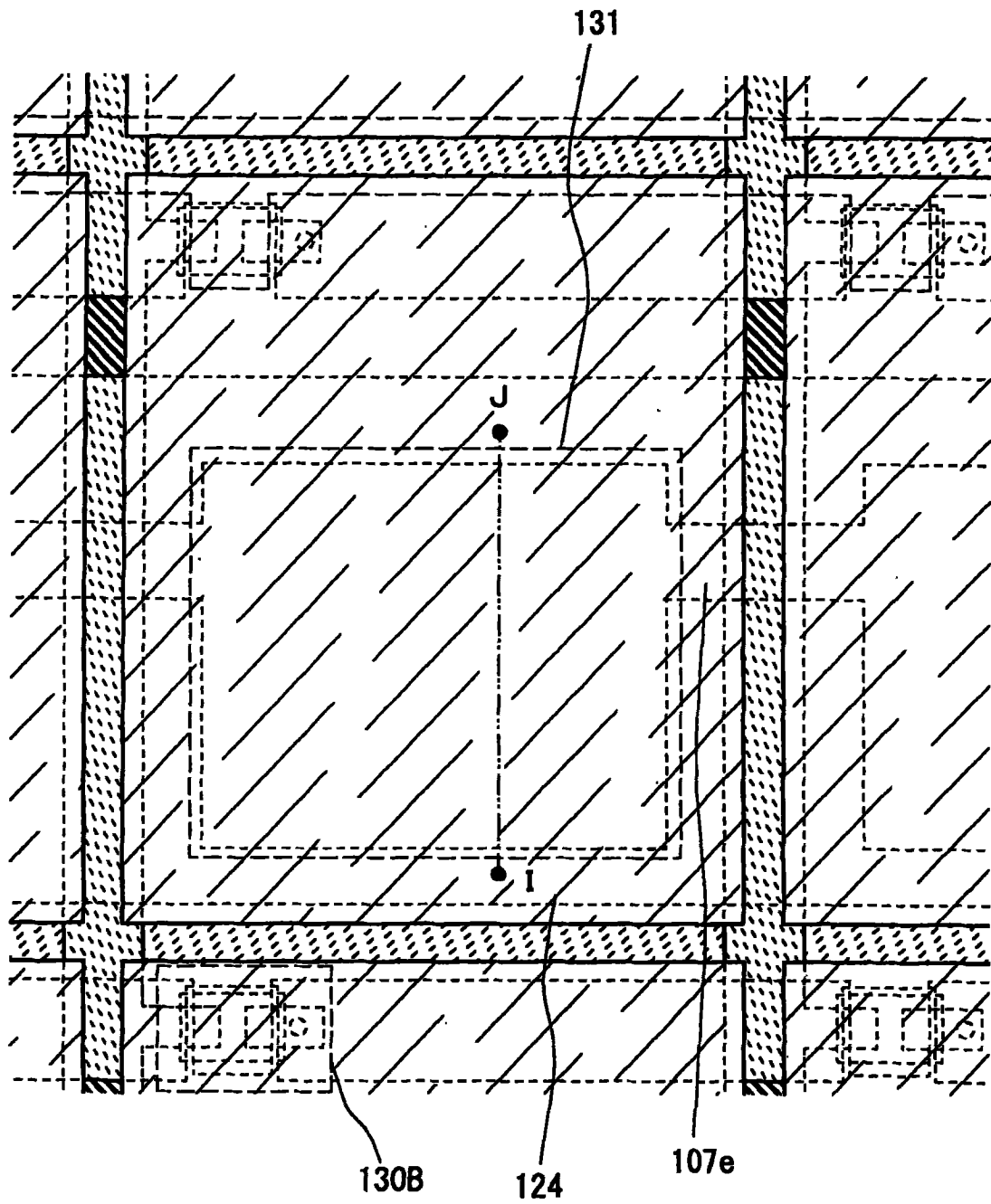


图 13A



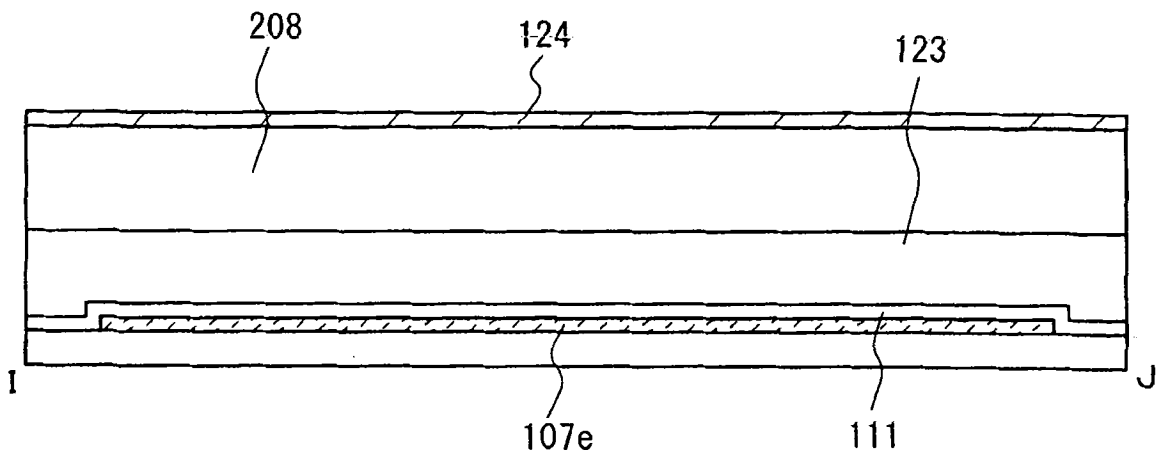


图 13B

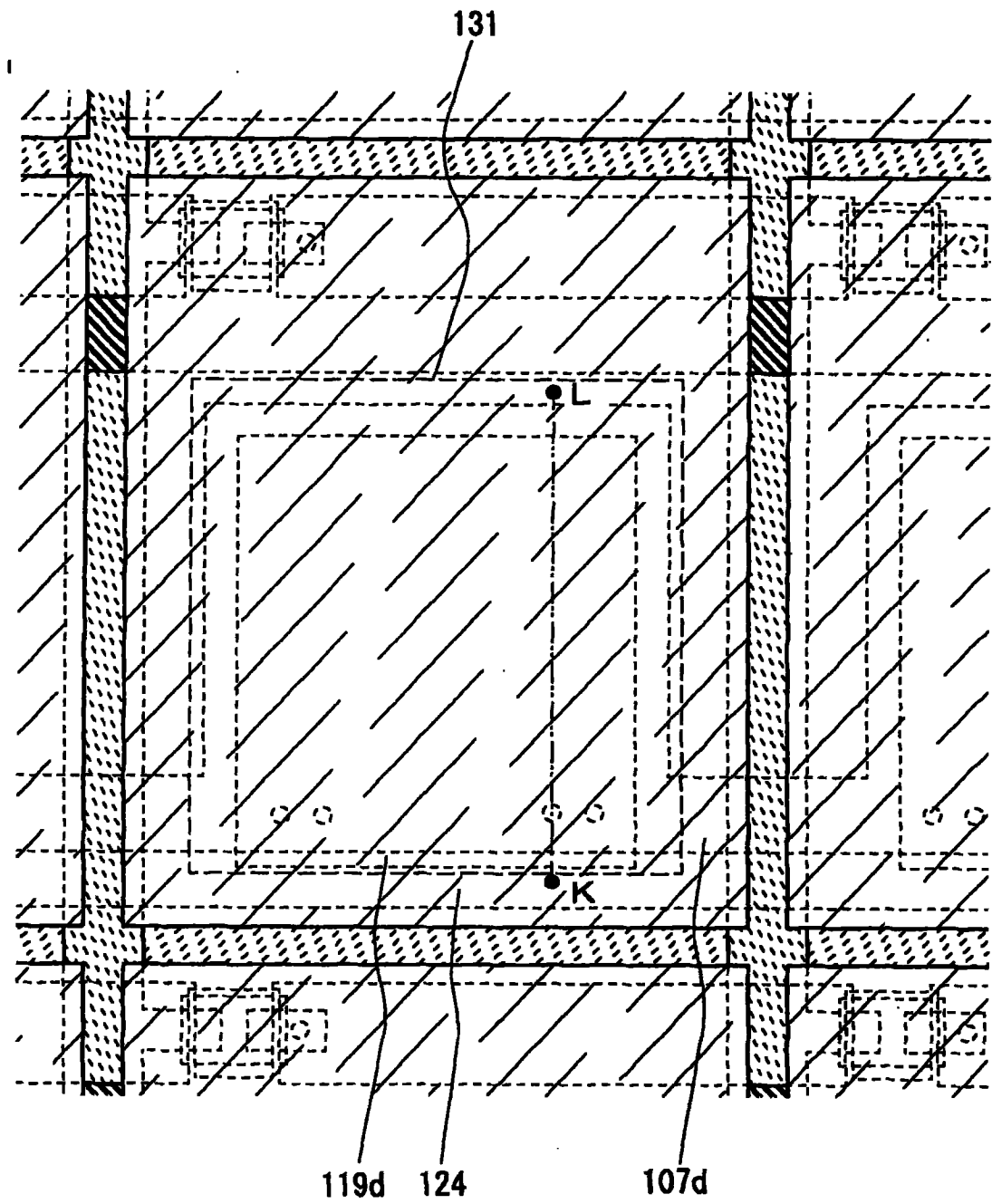


图 14A

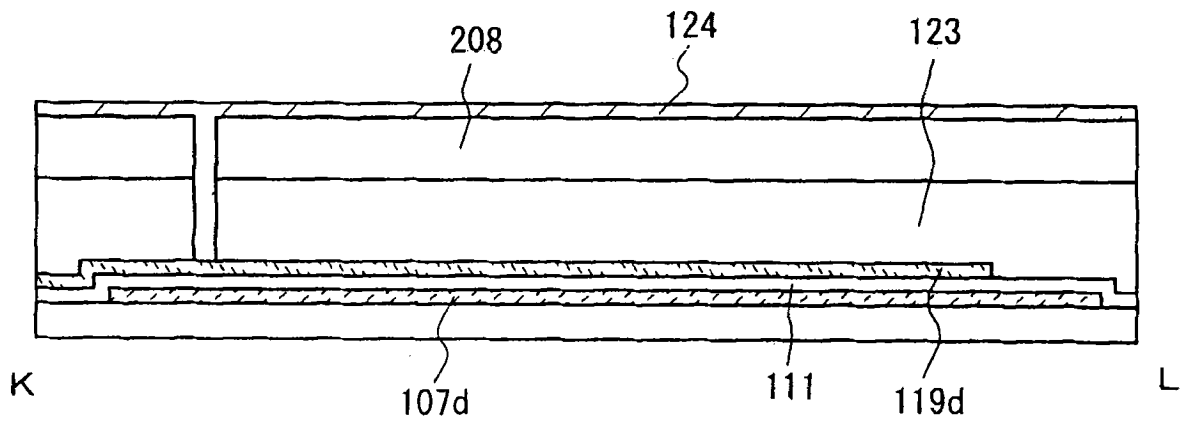


图 14B

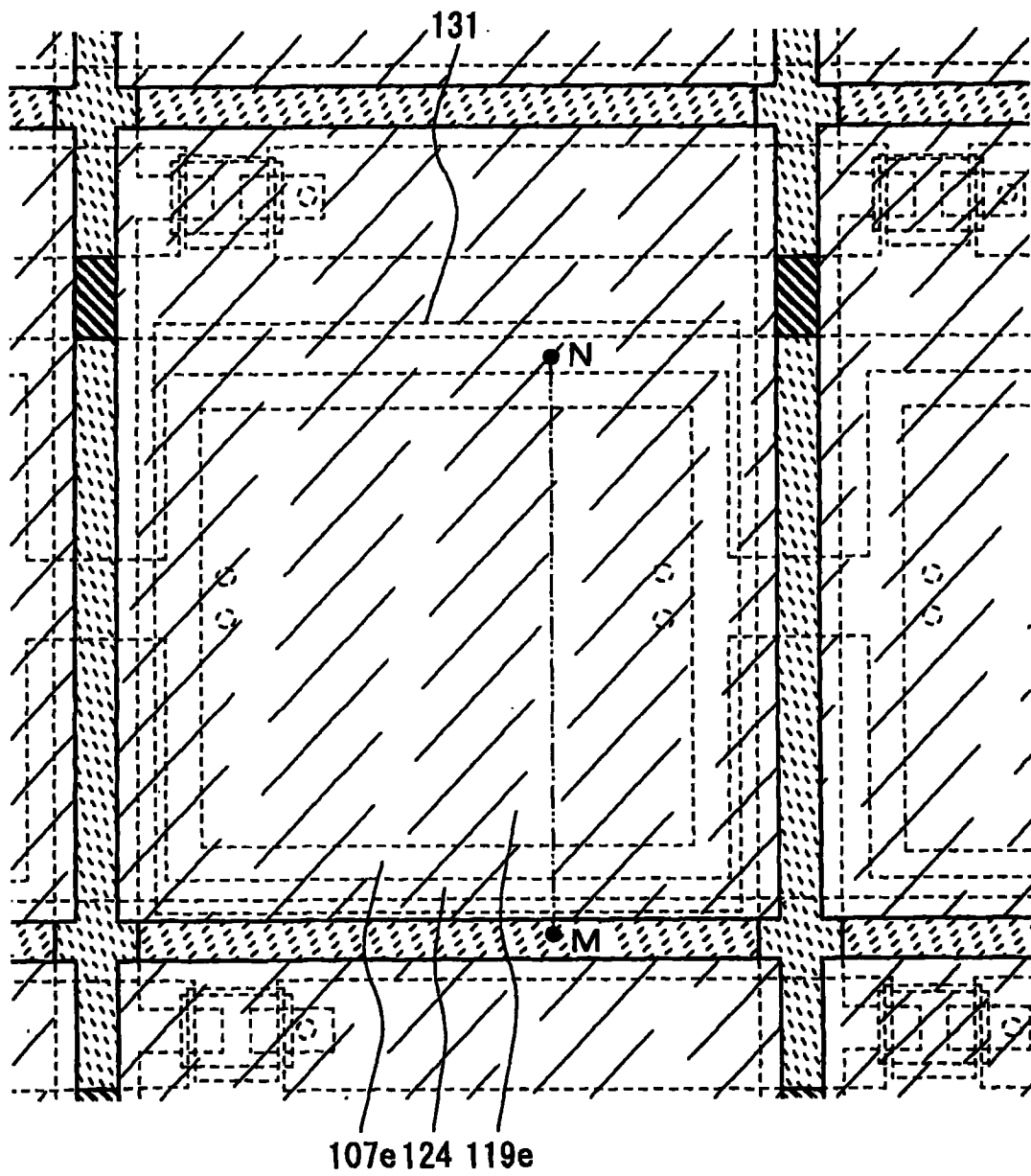


图 15A

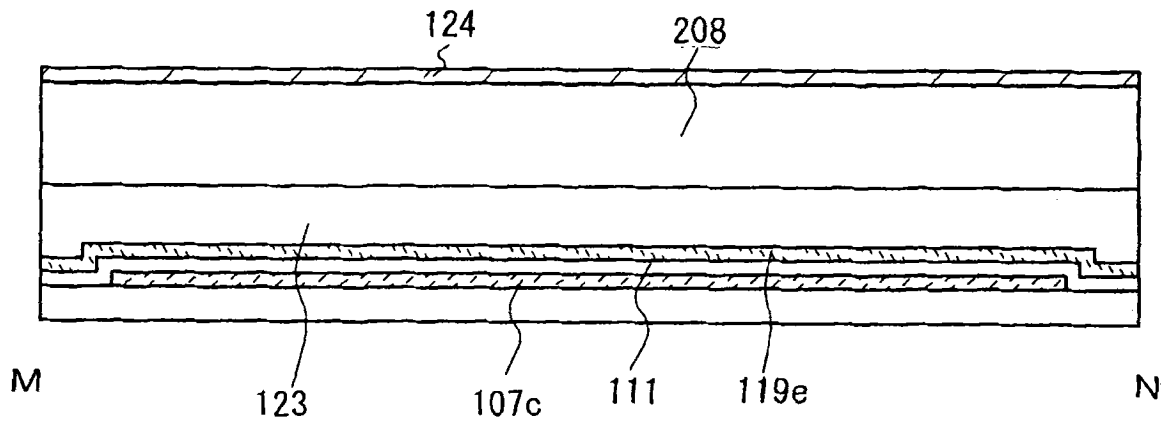


图 15B

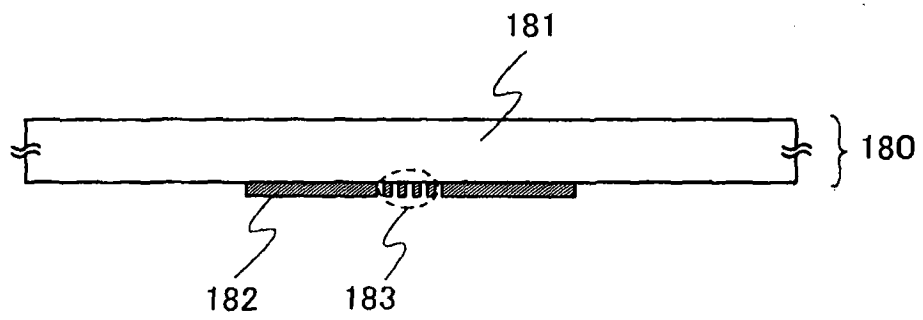


图 16A-1

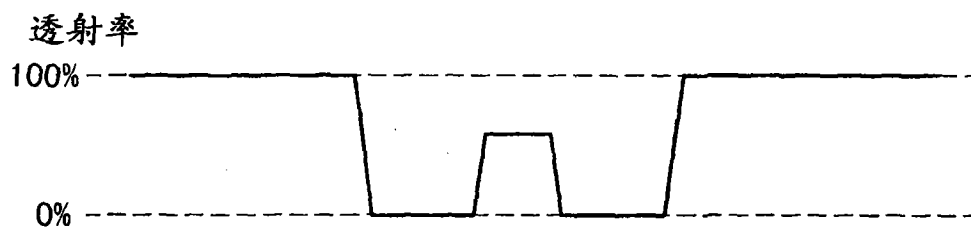


图 16A-2

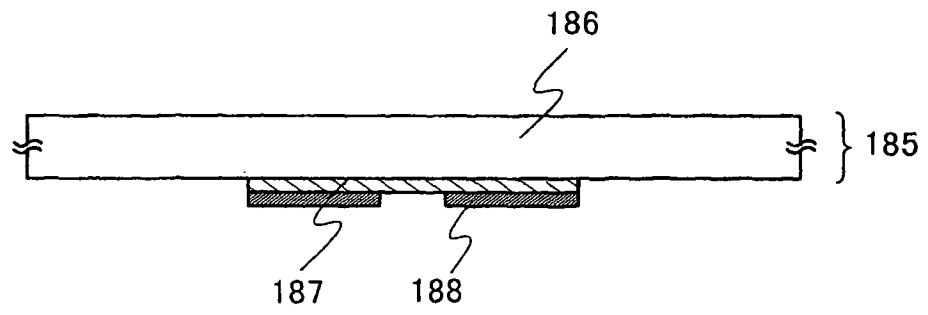


图 16B-1

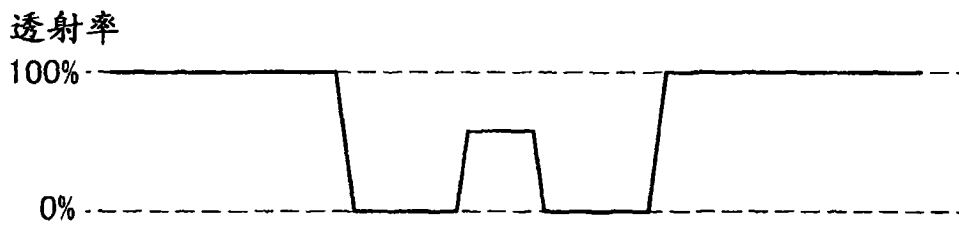


图 16B-2

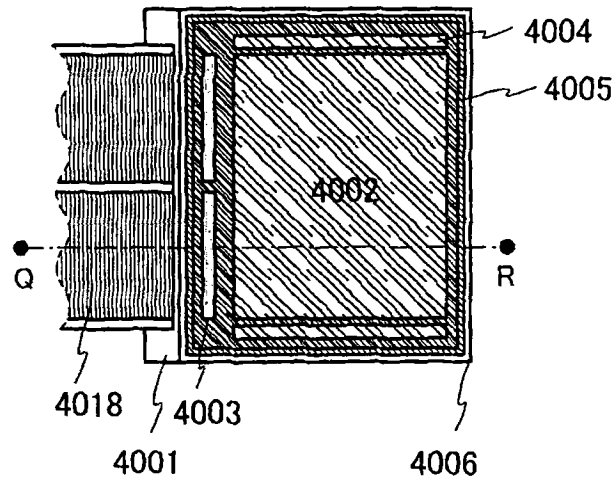


图 17A

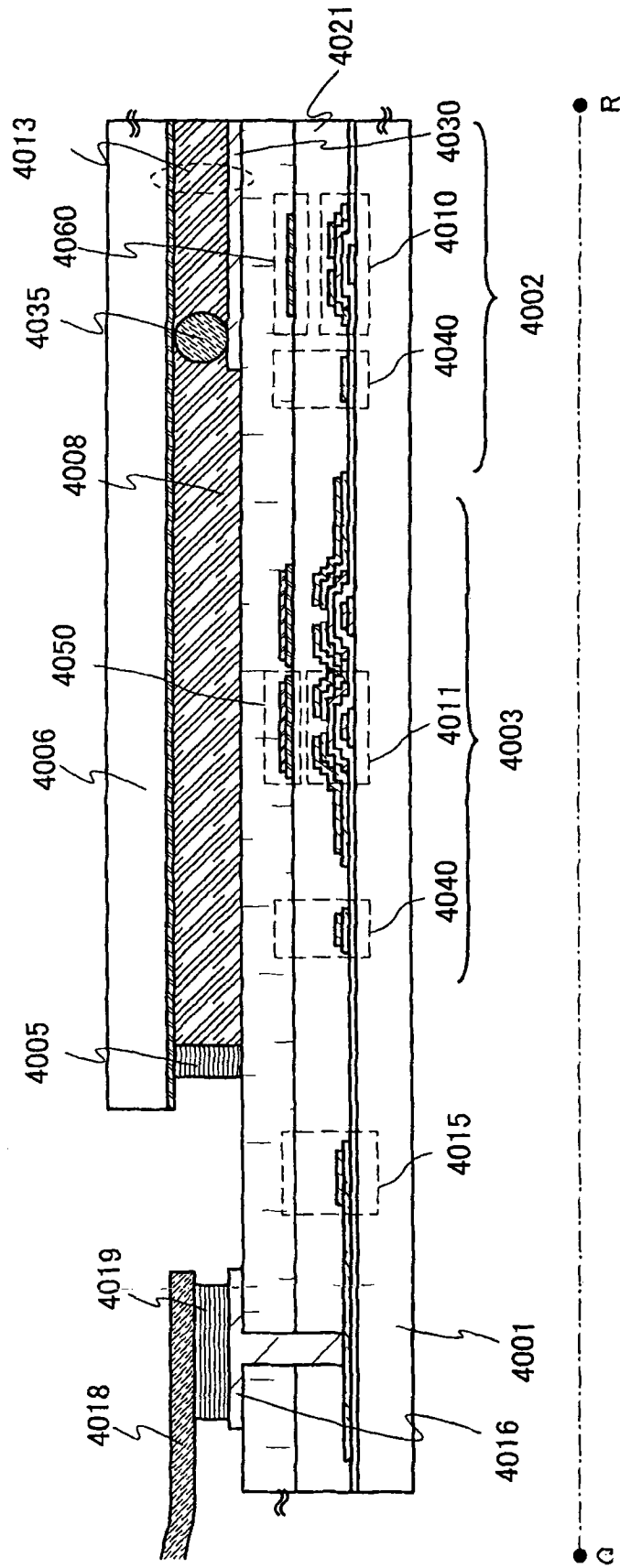


图 17B

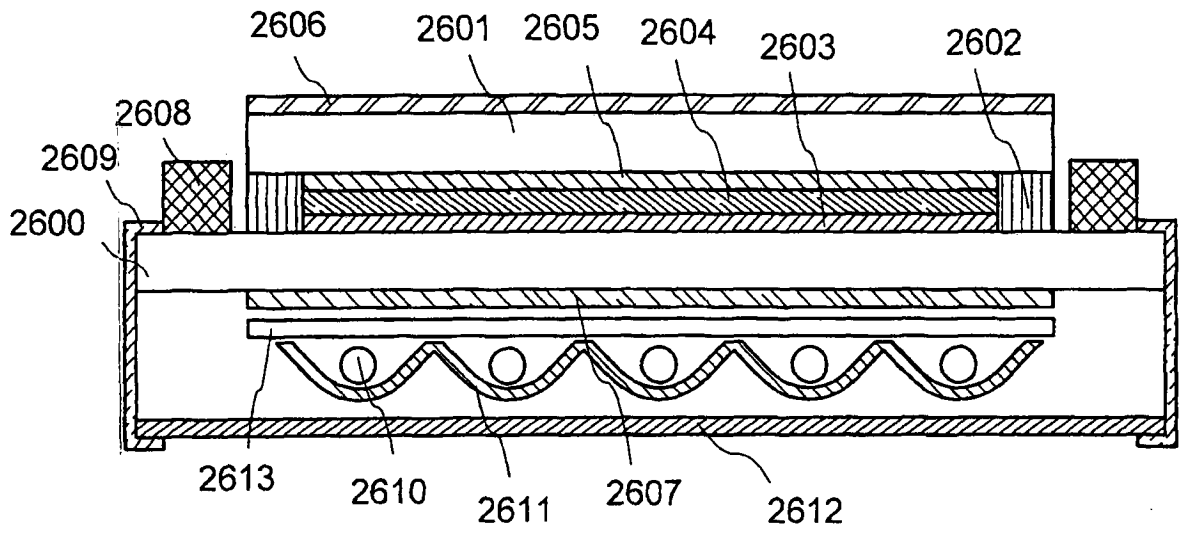


图 18

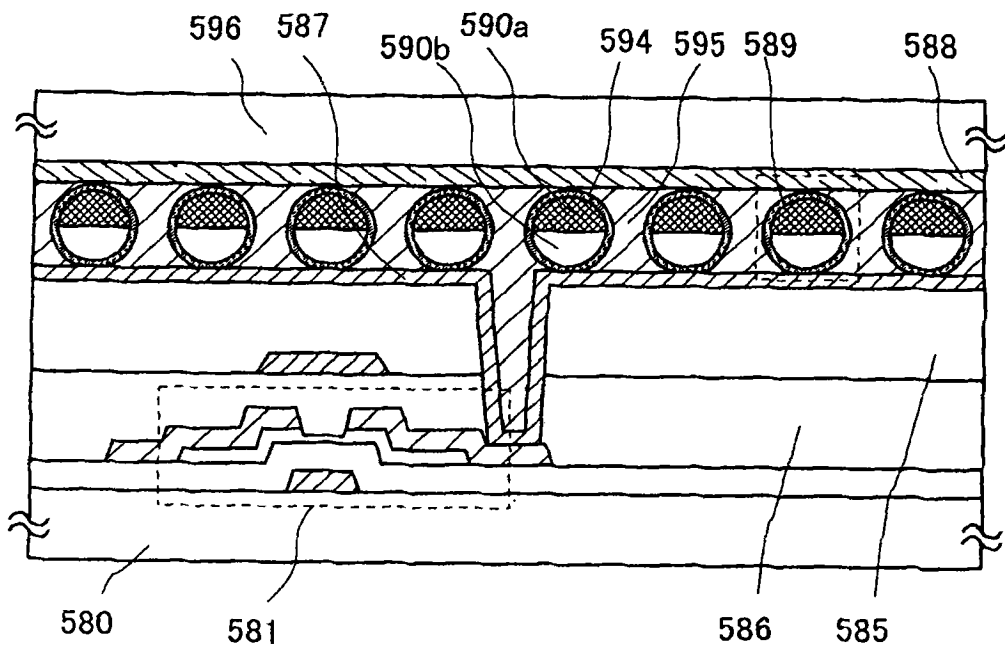


图 19



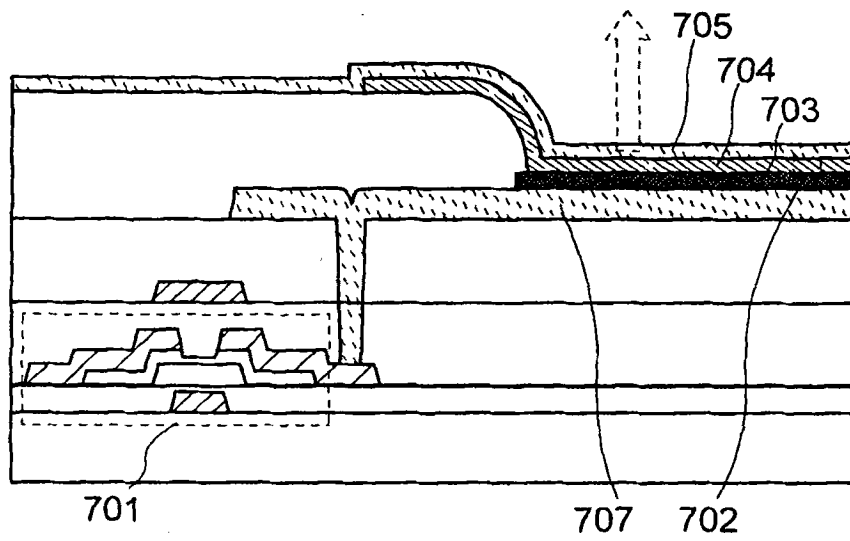


图 20A

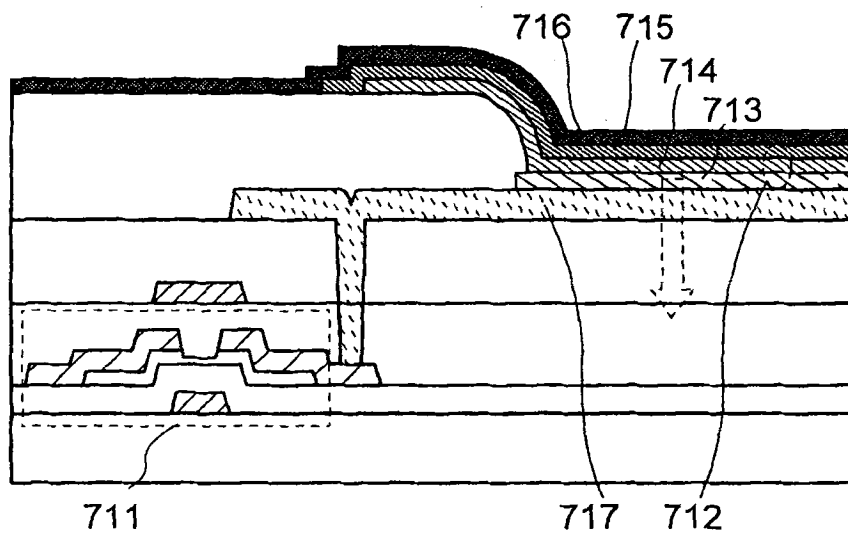


图 20B

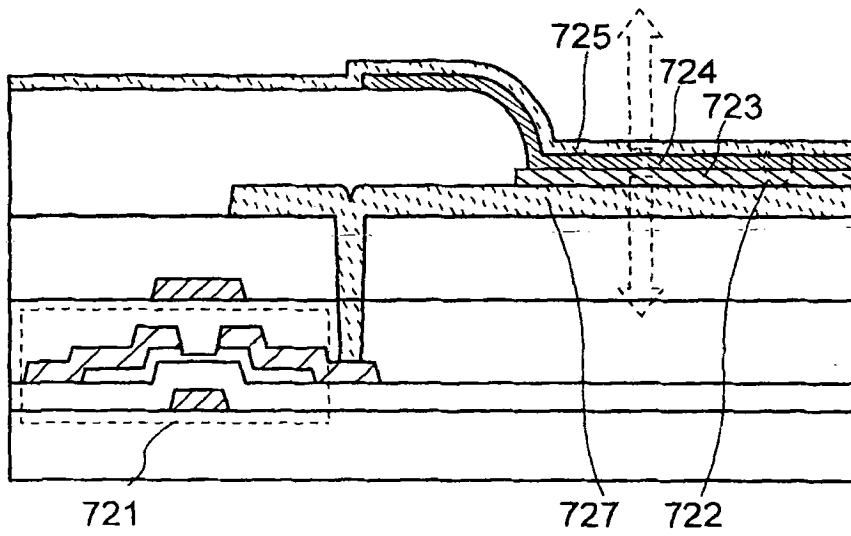


图 20C

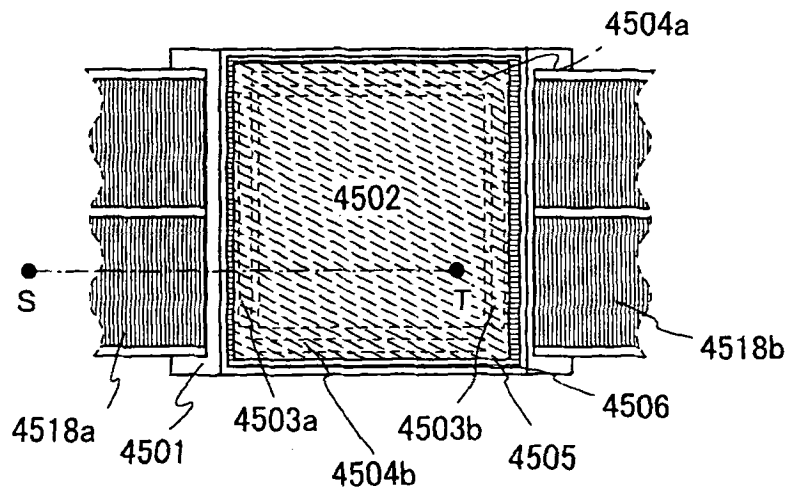


图 21A

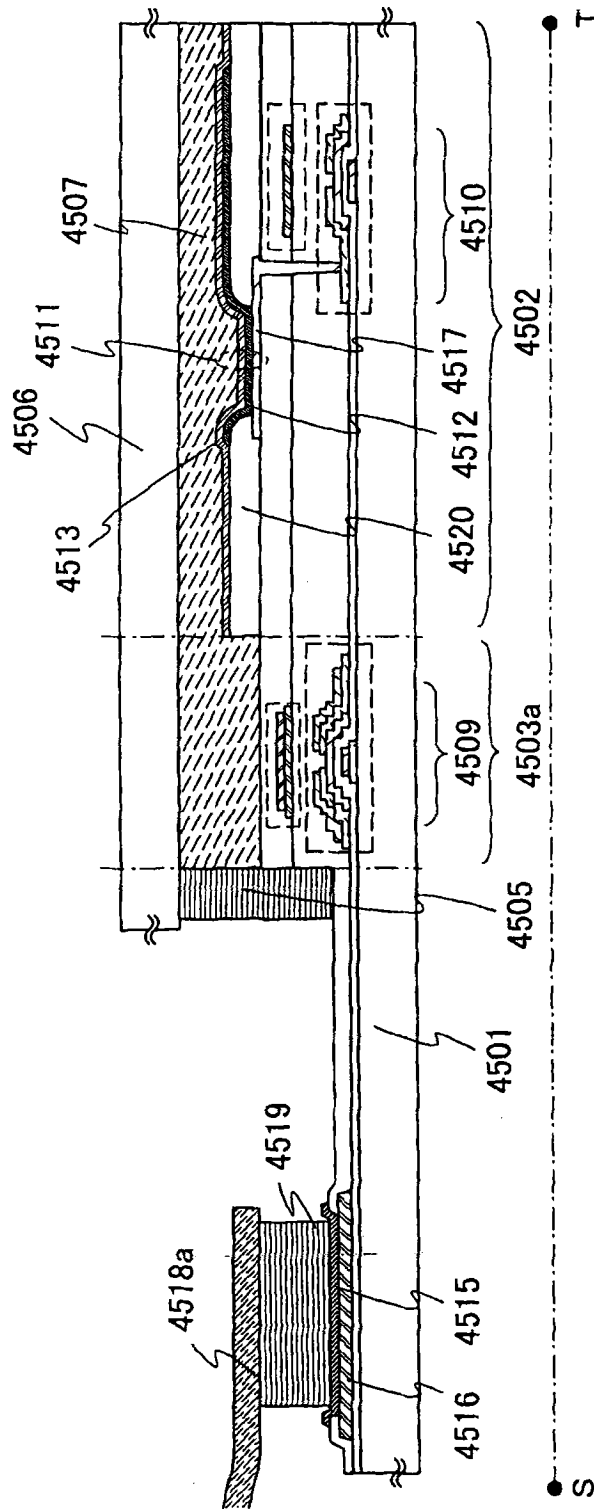


图 21B

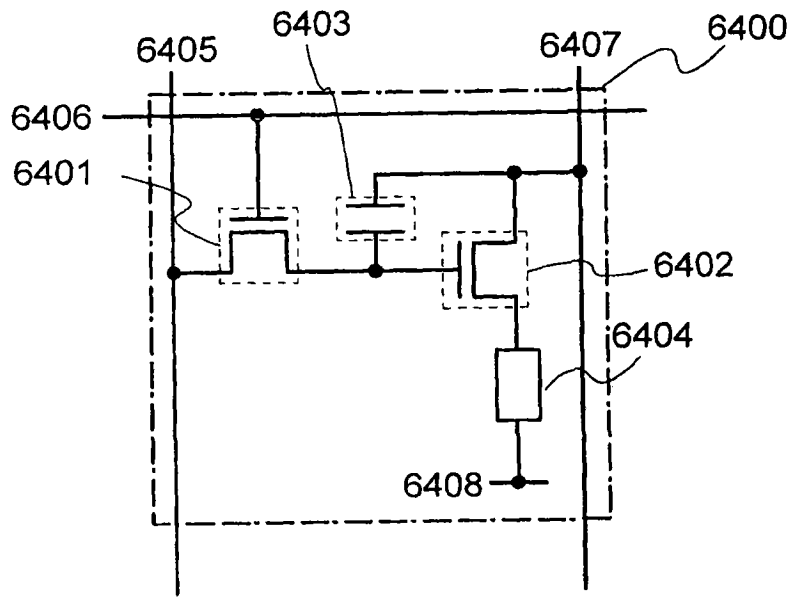


图 22A

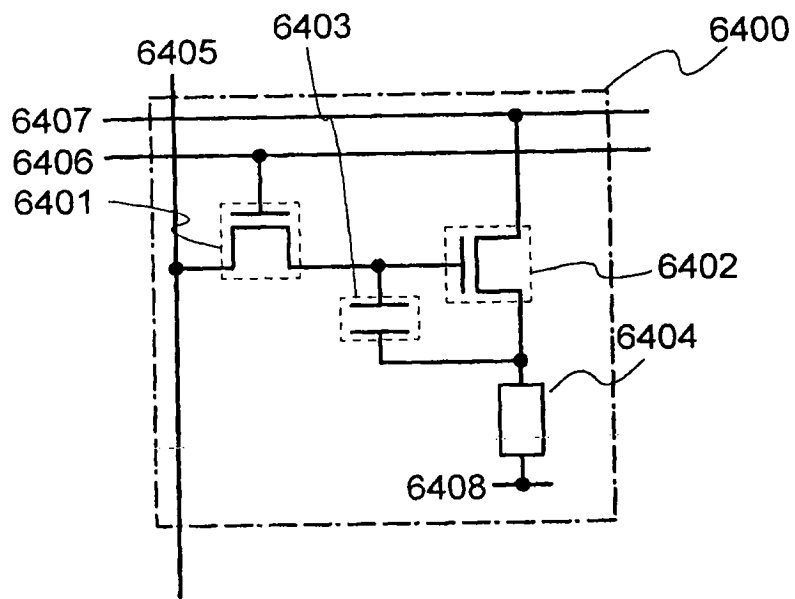


图 22B

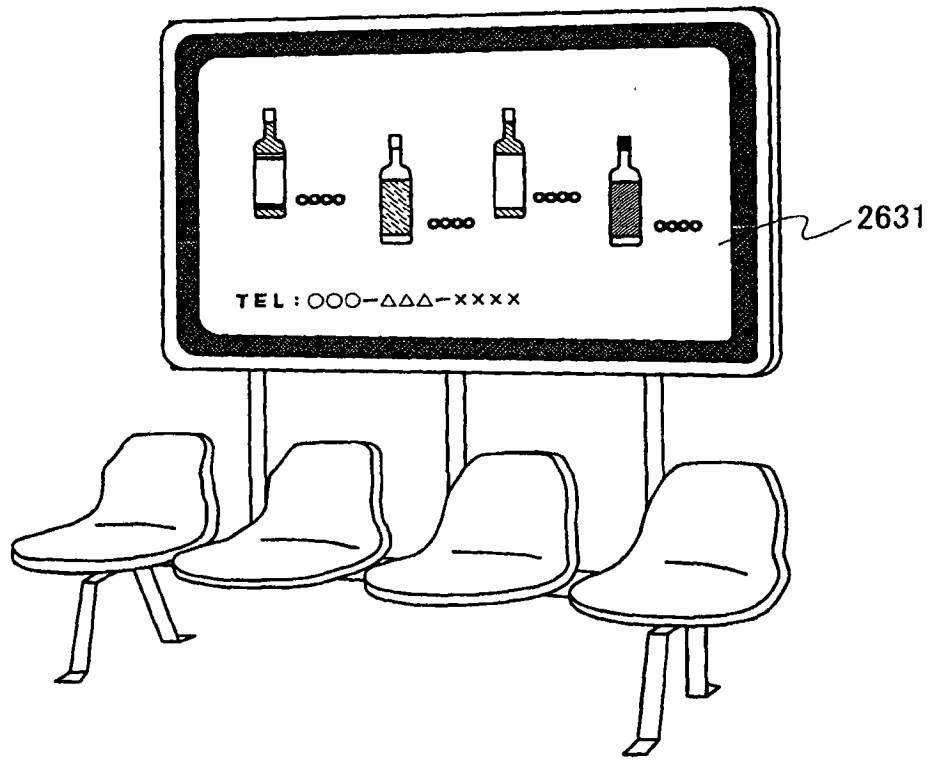


图 23A

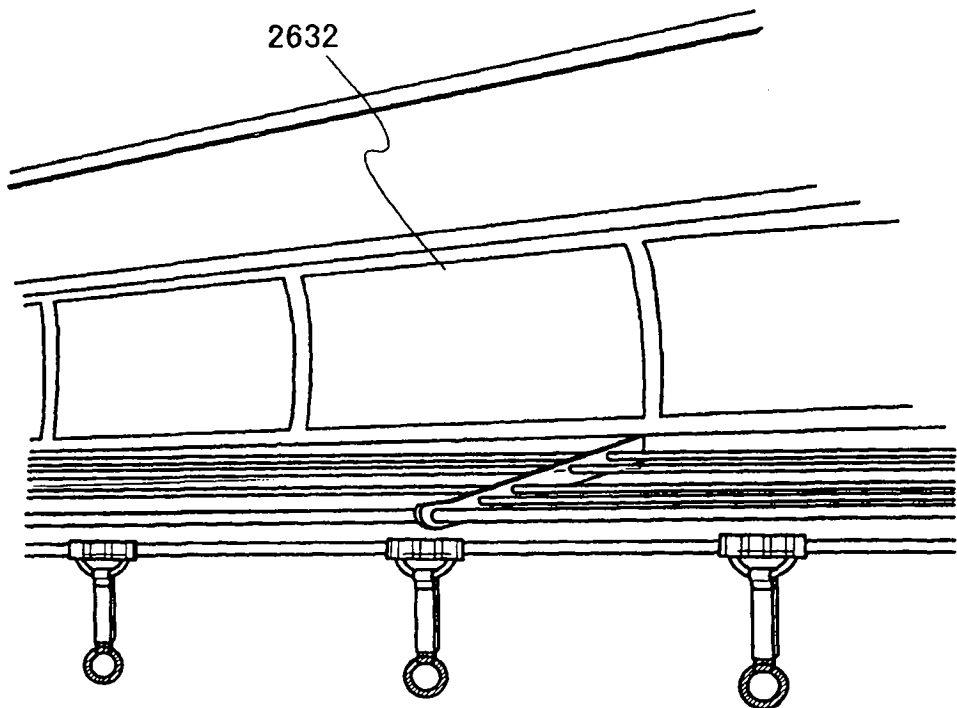


图 23B

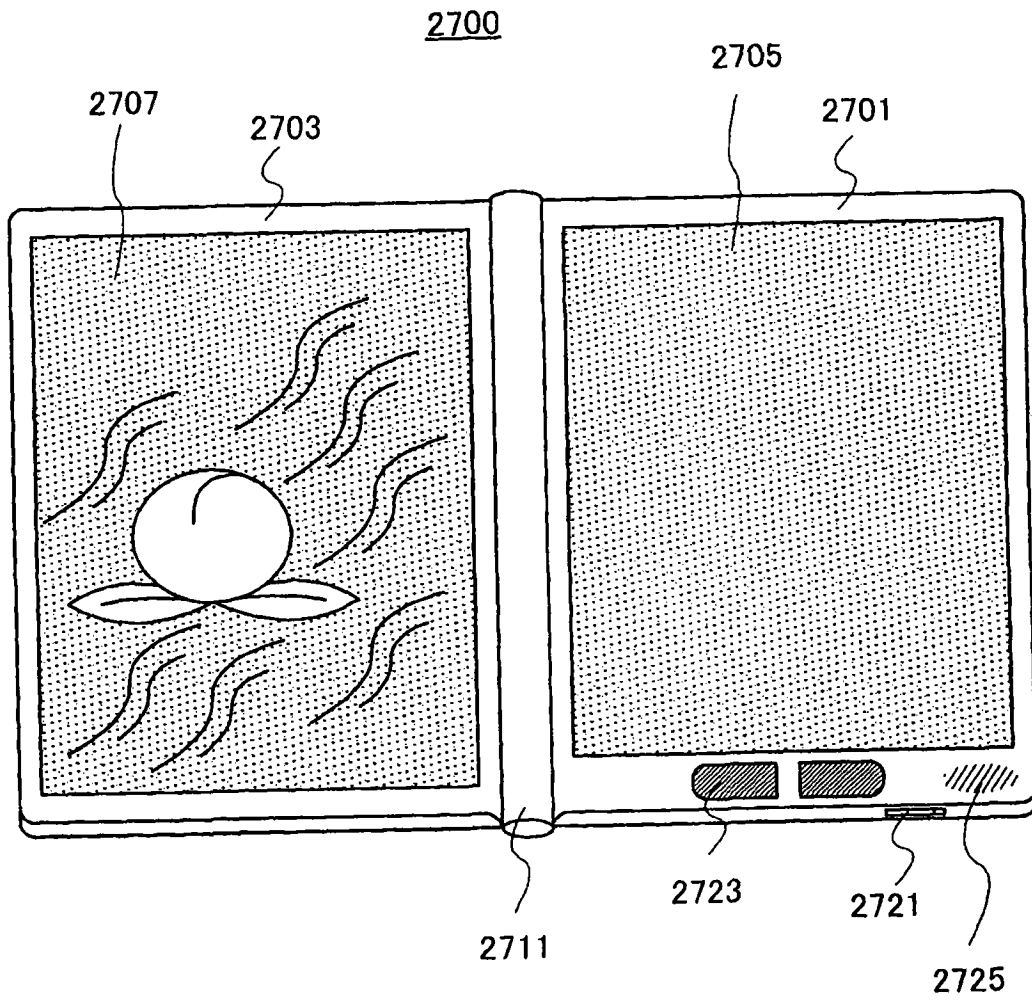


图 24

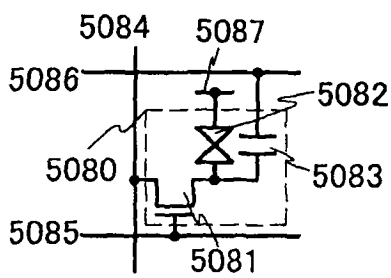


图 25A

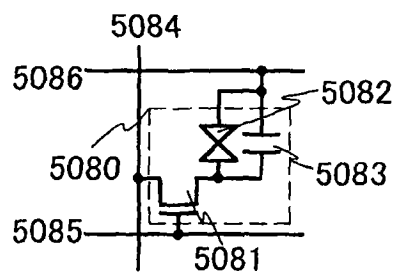


图 25B

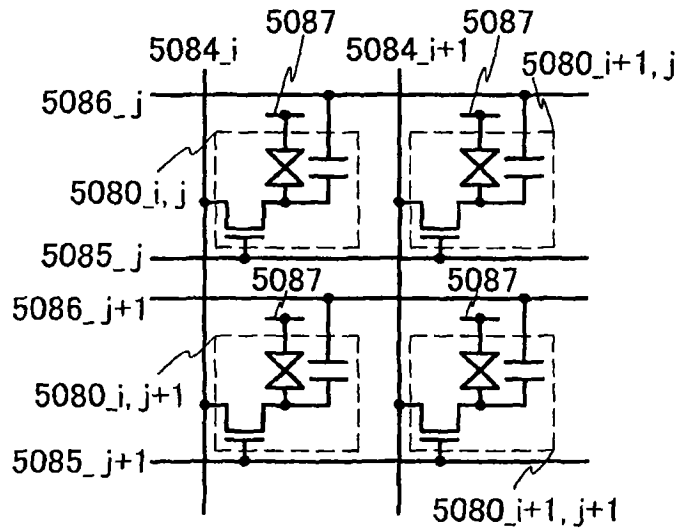


图 25C

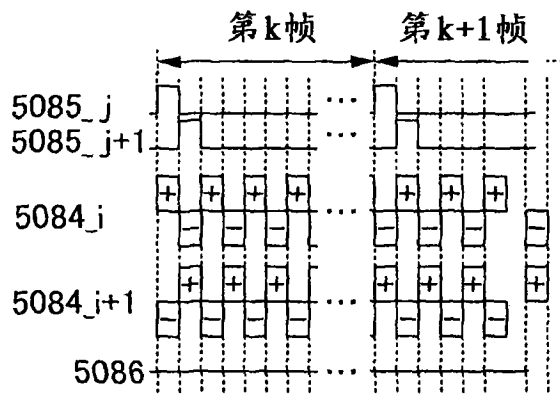


图 25D

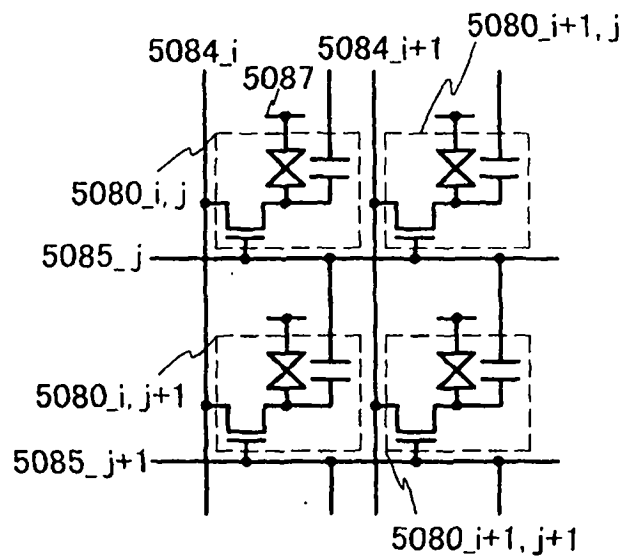


图 25E

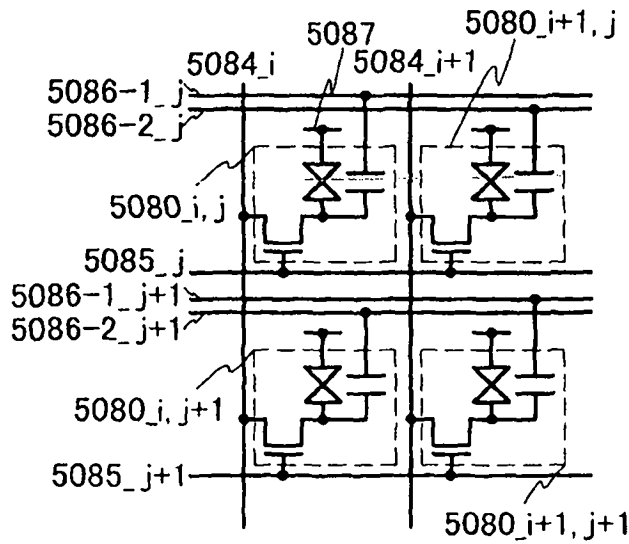


图 25F

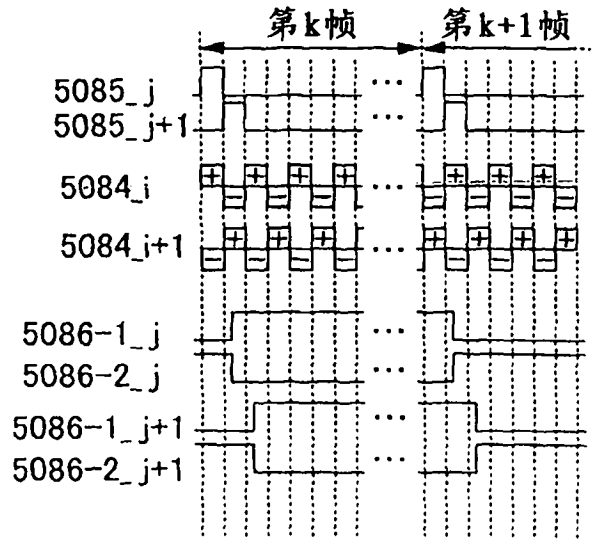


图 25G

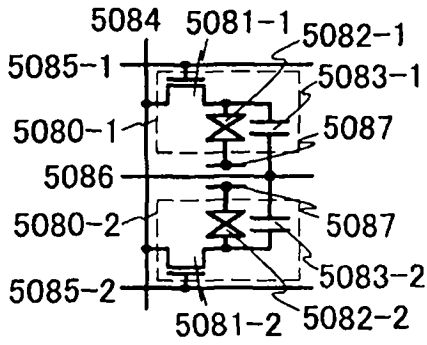


图 26A

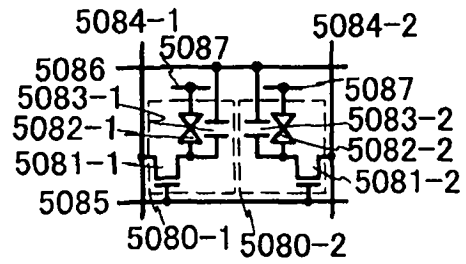


图 26B

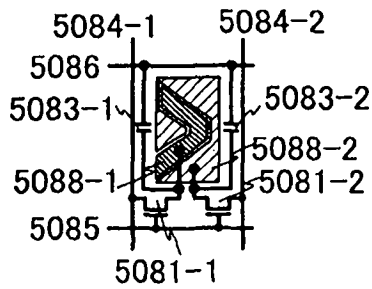


图 26C

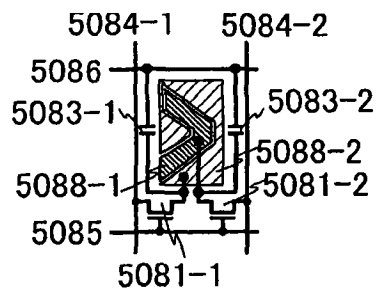


图 26D



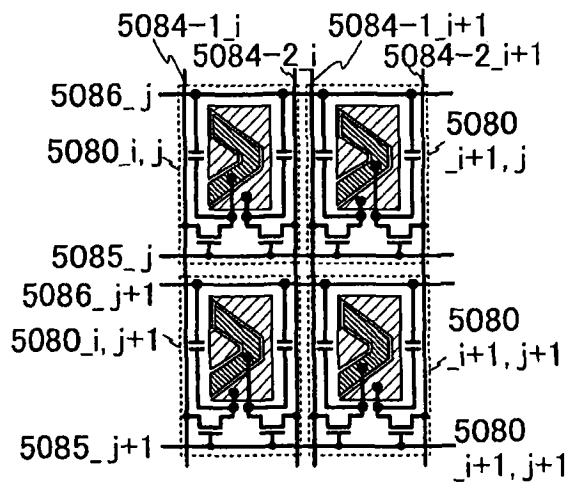


图 26E

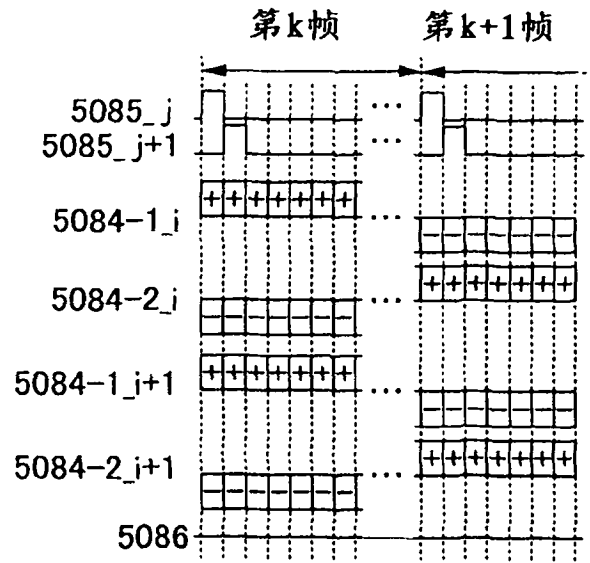


图 26F

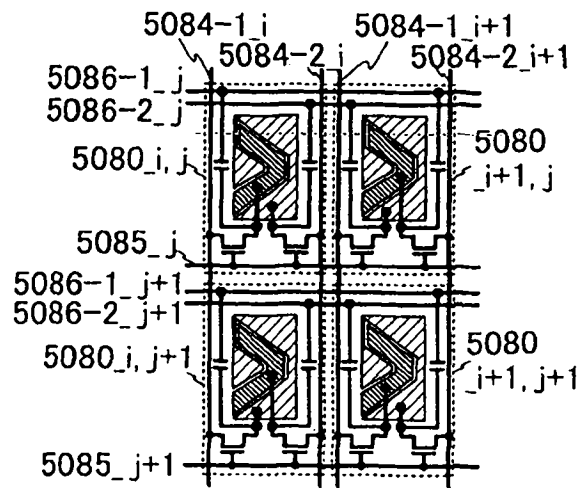


图 26G

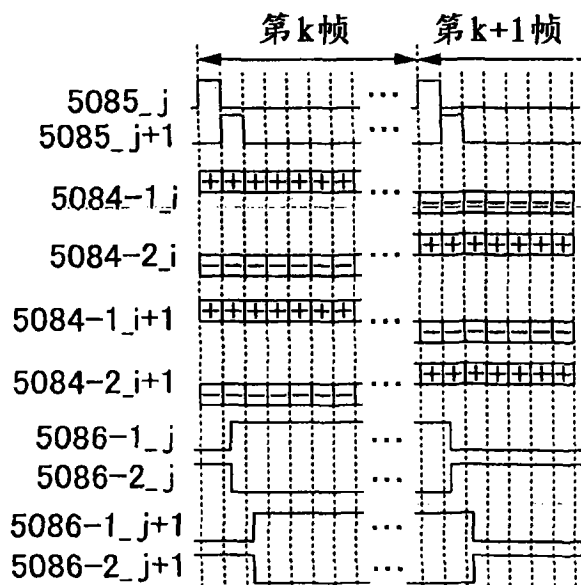


图 26H

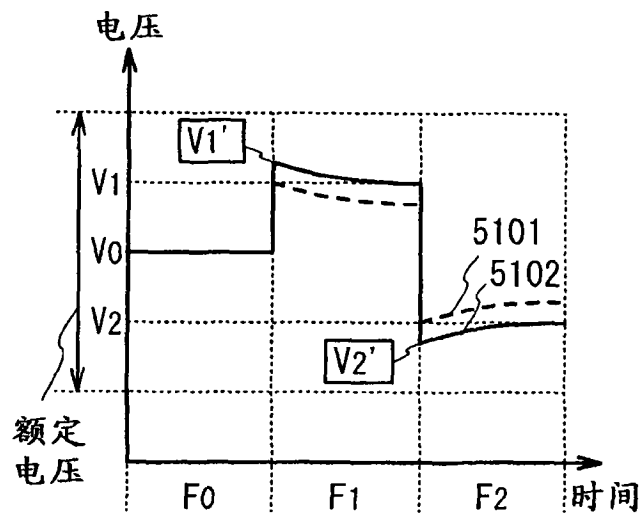


图 27A

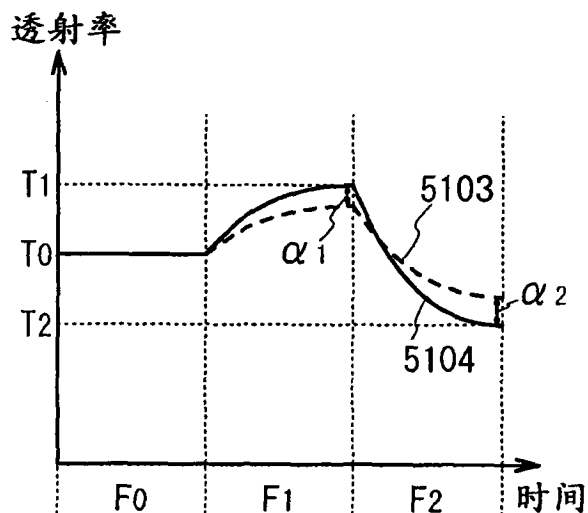


图 27B

图 27C

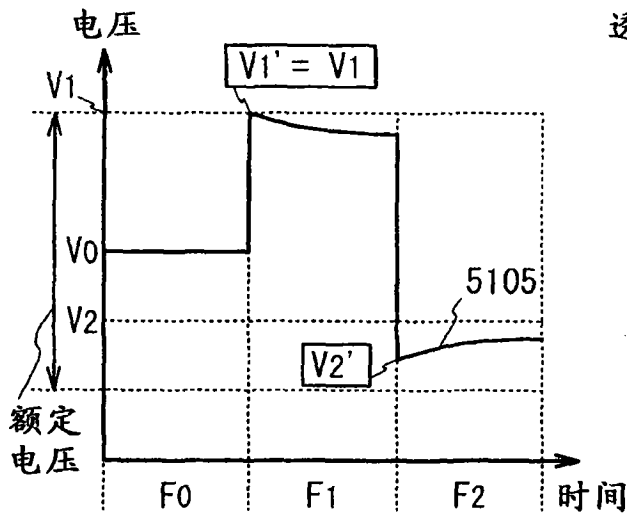


图 27D

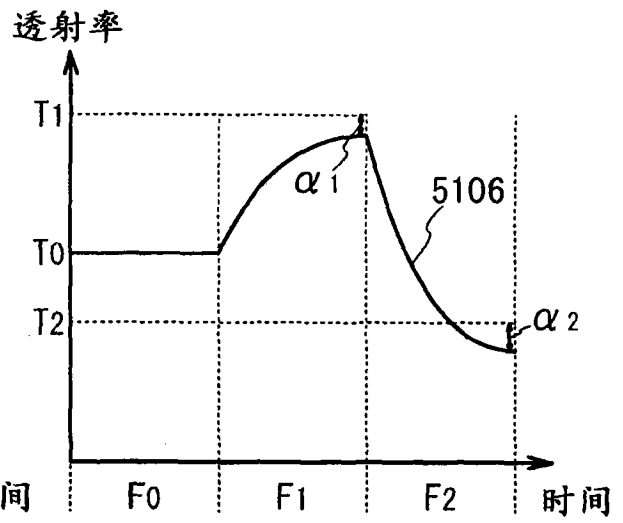


图 27E

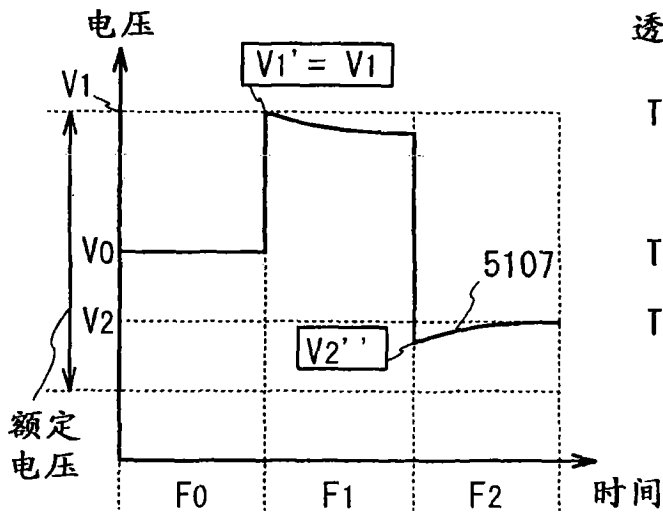
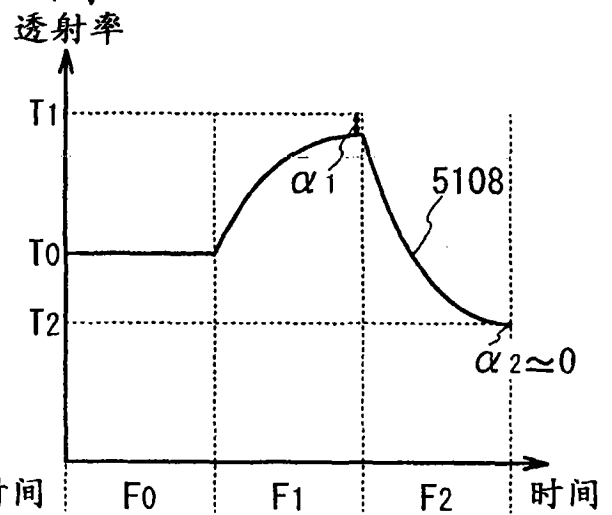


图 27F



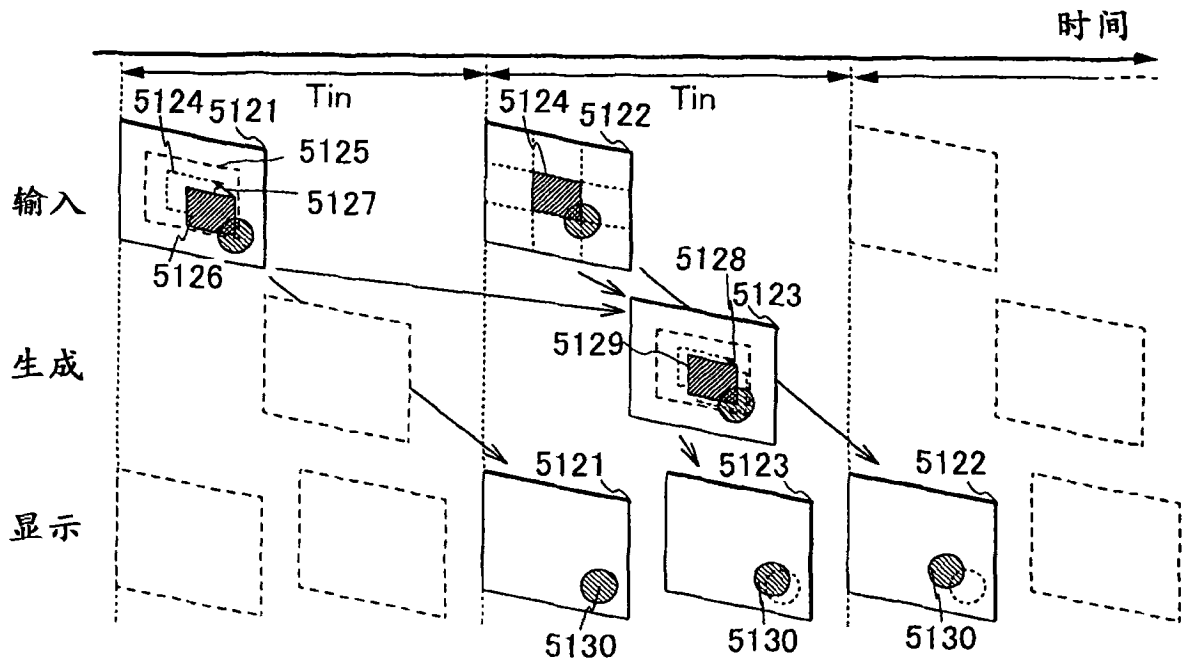


图 28A

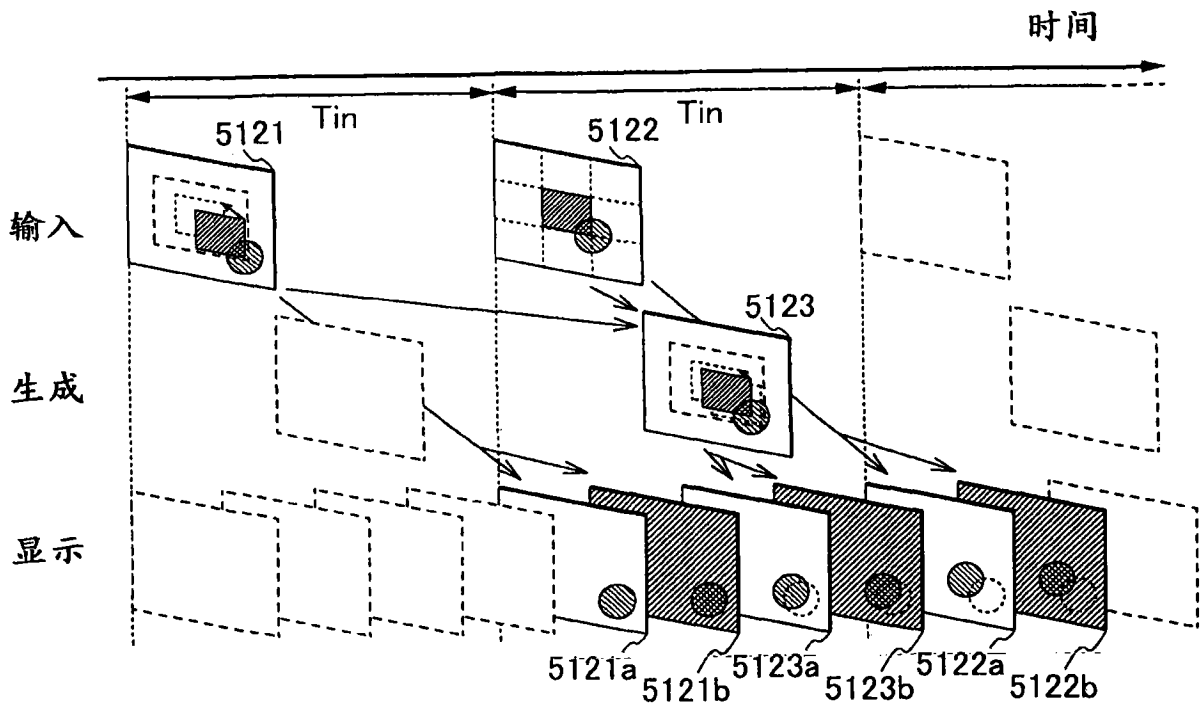


图 28B

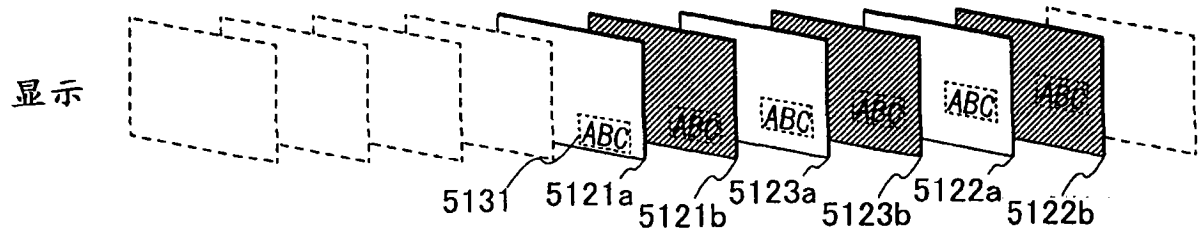


图 28C

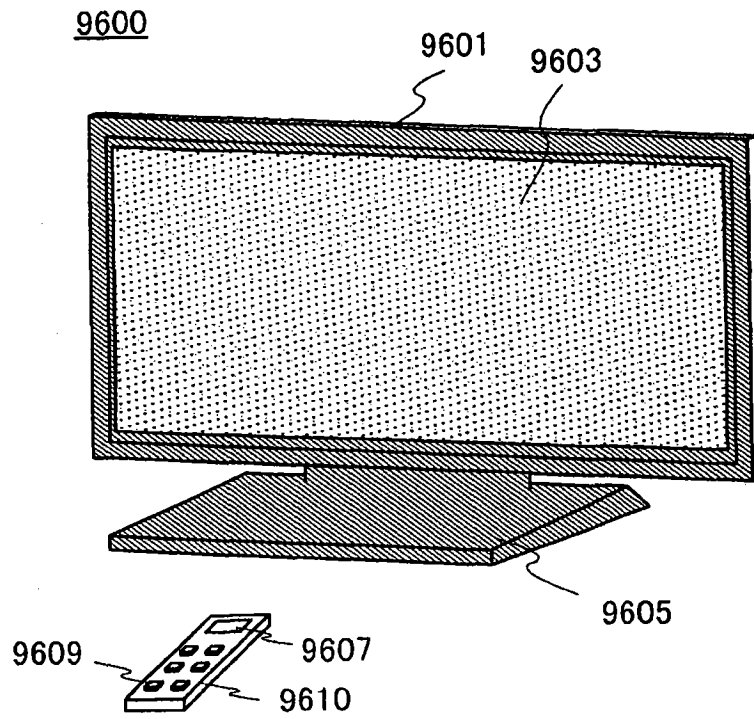


图 29A

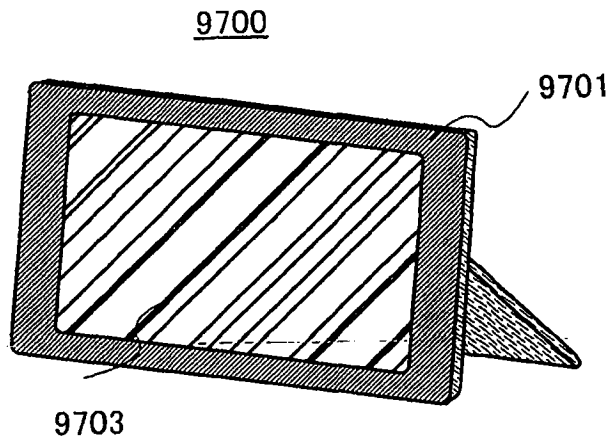


图 29B

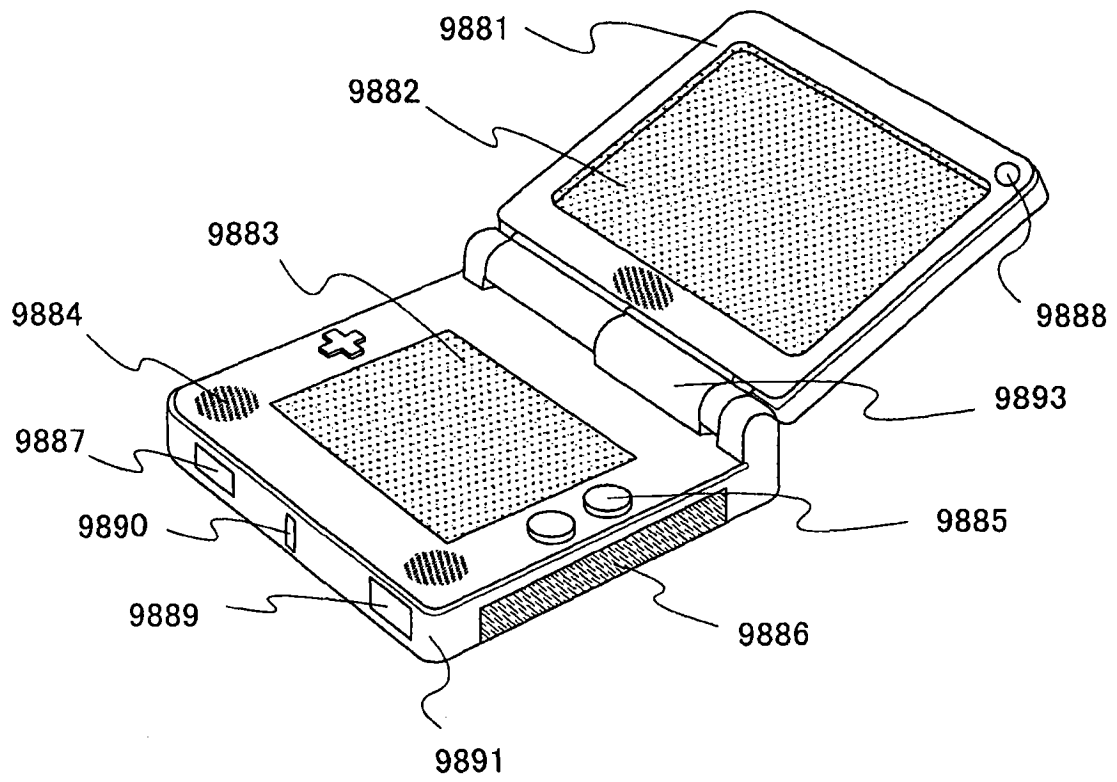


图 30A

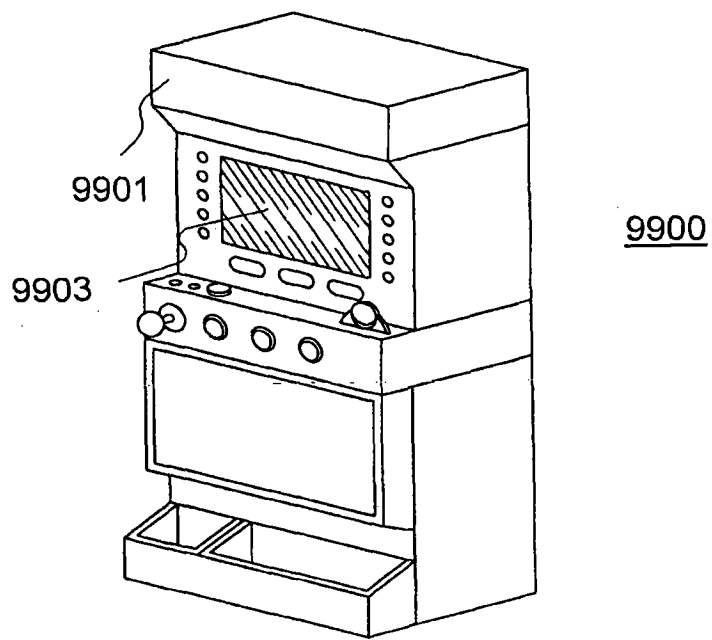


图 30B

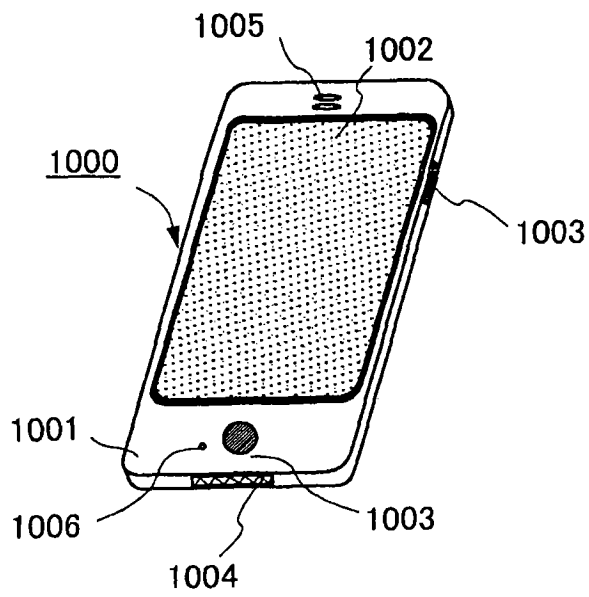


图 31A

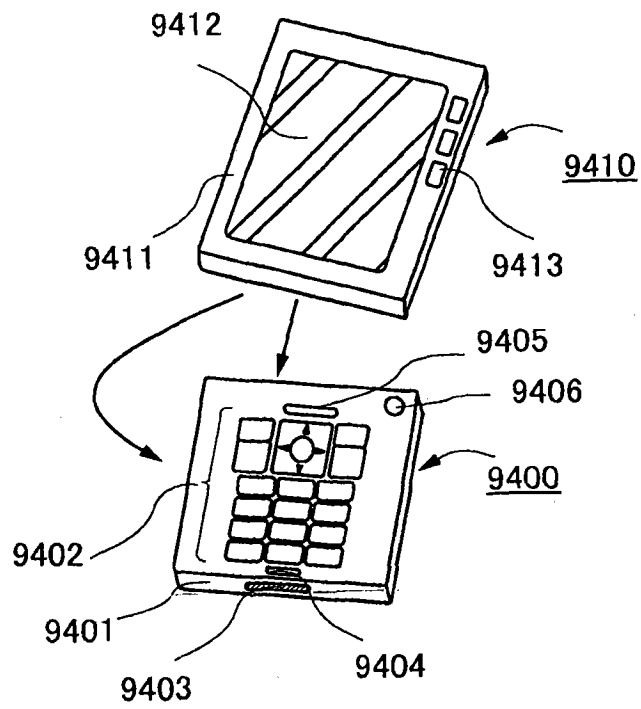


图 31B

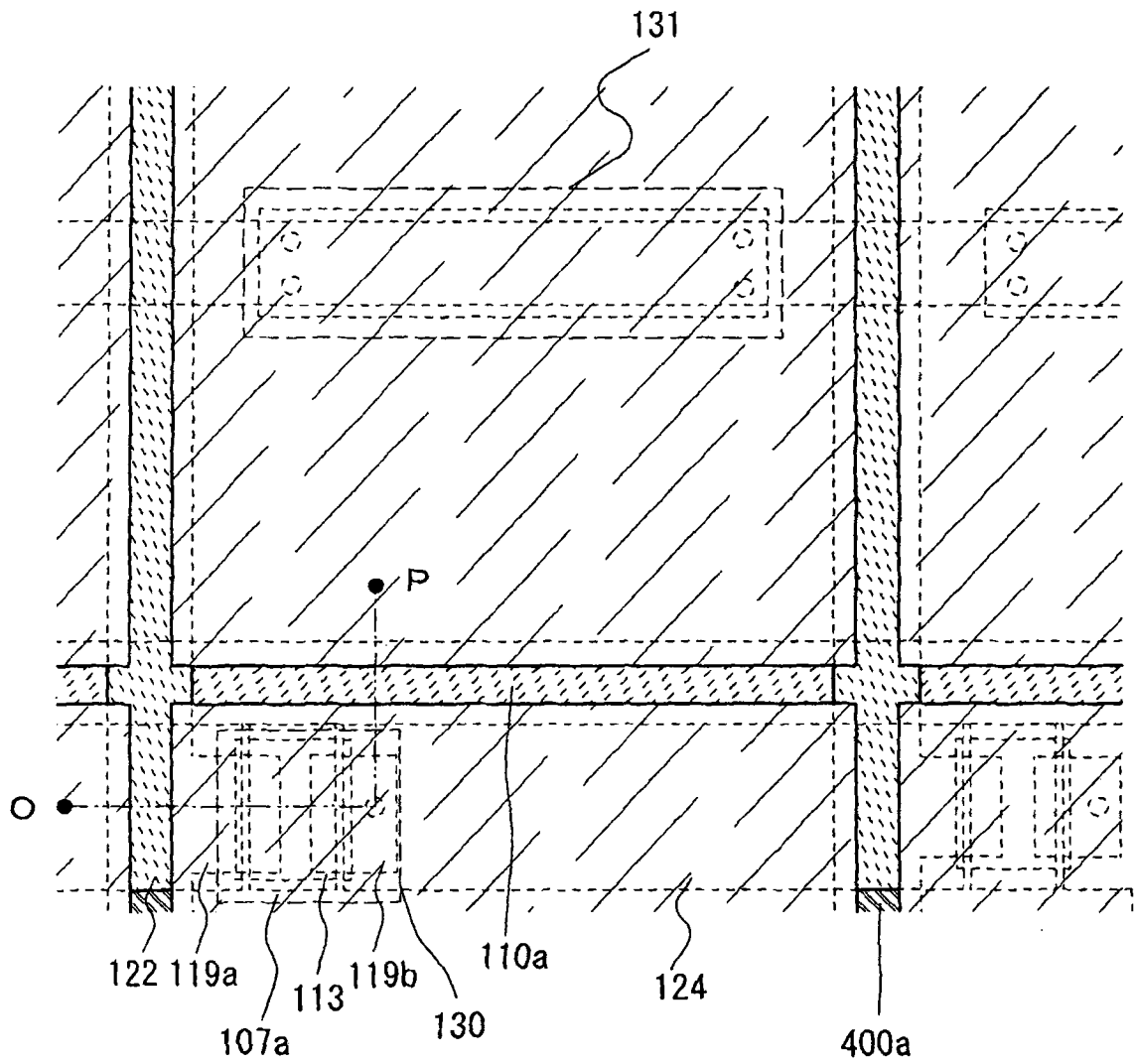


图 32A



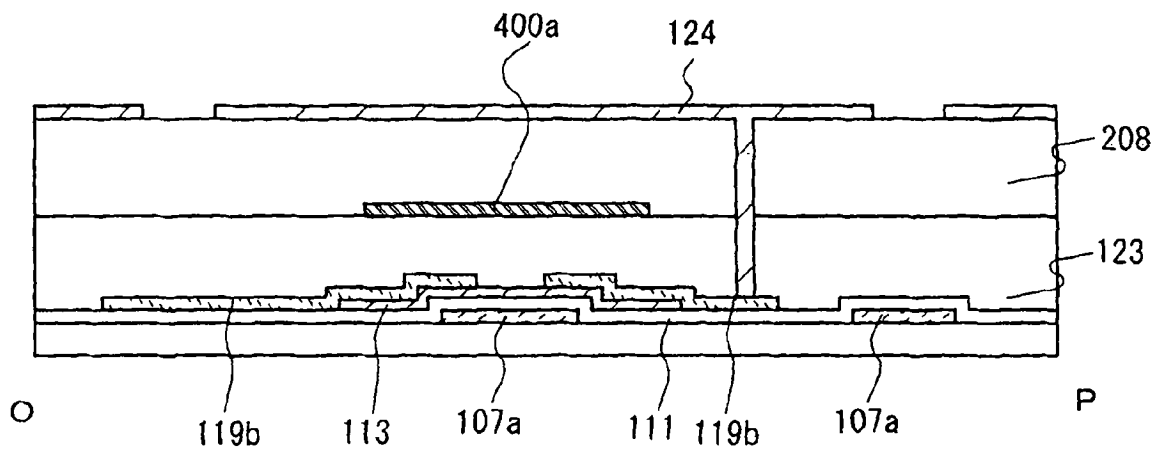


图 32B