

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
G11B 20/10

(11) 공개번호 특2000-0022240
(43) 공개일자 2000년04월25일

(21) 출원번호	10-1998-0710660	(87) 국제공개번호	WO 1998/49683
(22) 출원일자	1998년 12월 26일	(87) 국제공개일자	1998년 11월 05일
번역문제출일자	1998년 12월 26일		
(86) 국제출원번호	PCT/IB1998/00365		
(86) 국제출원출원일자	1998년 03월 16일		
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 핀란드 프랑스 영국 그리스 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 국내특허 : 아일랜드 중국 일본 대한민국 노르웨이		
(30) 우선권 주장	97201273.6 1997년 04월 28일 EPO(EP)		
(71) 출원인	코닌클리야케 필립스 일렉트로닉스 엔.브이. 엠. 제이. 엠. 반 캄 네덜란드왕국, 아인트호벤, 그로엔네뷔세베그1		
(72) 발명자	반 덴 엔덴 규스베르트 요세프 네덜란드 5656 아아 아인트호벤, 프로페써 홀스틀란 6		
(74) 대리인	이화익		

심사청구 : 없음

(54) 기록매체로부터 정보신호를 재생하는 장치

요약

본 발명은, 기록매체로부터 정보신호를 재생하는 장치에 관한 것이다. 이 장치는, 기록매체(4) 상의 트랙으로부터 정보신호를 판독하는 판독수단(6, 8)을 구비한다. 이 판독수단은, 상기 트랙으로부터 정보신호를 판독하는 적어도 1개의 판독헤드(6)를 구비한다. 더구나, 제 1 제어신호(cs1)에 응답하여, 특정한 클럭 주파수(f_s)를 사용하여 기록매체로부터 판독된 정보신호를 A/D 변환하는 A/D 변환기(12, 34)가 설치된다. 또한, A/D 변환수단에 접속된 입력을 갖는 비트 검출부(24)가 설치되는데, 이 비트 검출부는 특정한 비트 주파수(f_b)를 사용하여 그것의 입력에 인가된 신호로부터 비트 시퀀스를 검색하도록 구성된다. 또한, 상기 제 1 제어신호를 도출하는 발생부 뿐만 아니라, 상기 특정한 비트 주파수를 도출하는 발생기가 설치된다. 상기 제 1 제어신호를 도출하는 발생부는, 상기 트랙에 대한 상기 적어도 1개의 판독헤드의 상대속도에 무관하게, 상기 A/D 변환수단(12, 34)에 의해 대략적으로 비트당 N개의 샘플이 공급되도록 특정한 클럭 주파수(f_s)를 발생하기 위해 거친 제어신호를 도출하는 거친 제어신호 발생기(48, 60)와, 비트당 N개의 샘플의 값으로부터, 비트당 샘플 수로 표시되는 특정한 클럭 주파수의 편차를 교정하기 위한 미세 제어신호(cs3)를 도출하는 미세 제어신호 발생기(30, 72, 72)를 구비하고, 이때 N은 양의 정수값이다.

대표도

도 1

명세서

본 발명은, 기록매체로부터 정보신호를 재생하는 장치에 관한 것이다. 이와 같은 장치는 당업계에 널리 공지되어 있다. 이에 대해서는, 본 명세서의 후단에 기재된 관련문헌 목록의 문헌 D1인 미국특허 제 5,569,912호를 참조하기 바란다.

전술한 장치는 SDAT 형태 또는 DCC 형태를 갖거나, 헬리컬 주사방식을 가질 수 있다. 이러한 모든 장치에 있어서, 적어도 1개의 판독헤드가 기록매체 상의 트랙으로부터 정보신호를 판독하는 한편, 상기 헤드는 특정한 속도를 갖고 트랙에 대해 움직인다. 기록매체는, 거의 일정한 비트 전송속도를 갖는 정보신호가 기록매체로부터 재생될 수 있도록, 재생과정 동안 공칭 속도로 이송되도록 구성된다.

본 발명은, 더욱 더 다기능을 갖고 다양한 속도로 기록매체로부터 정보를 판독할 수 있는 재생장치를 제공하는 것을 목적으로 한다.

본 발명에 따르면, 재생장치는, 기록매체로부터 정보신호를 재생하며,

- 기록매체(4) 상의 트랙으로부터 정보신호를 판독하고, 상기 트랙으로부터 정보신호를 판독하는 적어도 1개의 판독헤드(6)를 구비한 판독수단(6, 8)과,

- 제 1 제어신호(cs1)에 응답하여, 특정한 클럭 주파수(f_s)를 사용하여 기록매체로부터 판독된 정보신호를 A/D 변환하는 A/D 변환수단(12, 34)과,

- 상기 A/D 변환수단에 접속된 입력을 갖고, 그것의 입력에 인가된 신호로부터 특정한 비트 주파수(f_b)를 사용하여 비트 시퀀스를 검색하도록 구성된 비트 검출수단(24)과,
- 상기 비트 시퀀스를 공급하는 출력수단(28)과,
- 상기 제 1 제어신호를 도출하는 수단과,
- 상기 특정한 비트 주파수를 도출하는 수단(30)을 구비한 재생장치에 있어서,

상기 제 1 제어신호를 도출하는 수단은, 상기 트랙에 대한 적어도 1개의 판독헤드의 상대속도의 측정값인 제 2 제어신호(cs2)를 도출하는 수단(48, 60)과, 상기 비트 주파수와 관계를 갖는 제 3 제어신호(cs3)를 도출하는 수단(30, 70, 72)과, 상기 제 2 및 제 3 제어신호로부터 제 1 제어신호를 도출하는 수단(84)을 구비한 것을 특징으로 한다.

본 발명은, A/D 변환기와, 등화기 및 비트 검출수단과 같은 추가적인 디지털 구성요소를 구비하고, 특정한 클럭 주파수와 비트 주파수 사이의 비율이 일정한 값 N 을 갖는 장치를 제공한다는 착상에 근거를 두고 있다. 이것은, 1개의 거친(coarse) 제어루프와 미세 제어루프의 2개의 제어루프에 의해 달성된다. 상기한 거친 제어루프는, 제 2 제어신호를 발생하며, A/D 변환기가 트랙에 대한 판독헤드의 상대속도에 무관하게 검출될 비트당 N 개의 샘플의 거의 일정한 개수를 공급하도록, 상기 특정한 클럭 주파수를 제어한다. 또한, 상기한 미세 제어루프는, 제 3 제어신호를 발생하며, 비트당 N 개의 샘플의 값으로부터 비트당 샘플 수로 표시되는 특정한 클럭 주파수의 편차를 교정하도록 상기 특정한 클럭 주파수를 제어한다.

그 결과, 상기한 특정한 비트 주파수를 도출하는 수단이 작은 포착범위(capture range)를 가지더라도, 본 발명의 장치는 비트당 N 개의 샘플의 상황에 맞추어 매우 신속하게 제어할 수 있다.

본 발명의 이러한 발명내용 및 또 다른 발명내용은, 다음의 첨부도면을 참조하여 설명되는 이하의 바람직한 실시예를 참조하여 더욱 명백해질 것이다:

- 도 1은 본 발명에 따른 장치의 일 실시예를 나타낸 것이고,
- 도 2는 도 1에 도시된 장치에 출력 버퍼를 추가한 것을 나타낸 도면이며,
- 도 3은 도 1에 도시된 장치에 있어서 A/D 변환기의 또 다른 실시예를 나타낸 것이고,
- 도 4는 도 1에 도시된 장치에 있어서 등화기의 일 실시예를 나타낸 것이며,
- 도 5는 재생과정 동안 기록매체의 2가지 다른 속도에 대해, 기록매체로부터 판독된 정보신호의 주파수의 함수로서의 크기 특성을 나타낸 것이고,
- 도 6은 마찬가지로 기록매체의 2가지 다른 속도에 대해, 주파수의 함수로서의 등화기의 필터 커브를 나타낸 것이며,
- 도 7은 도 1에 도시된 장치에 있어서 위상동기루프의 포착범위를 나타낸 것이다.

도 1은 본 발명에 따른 재생장치의 일 실시예를 나타낸 것이다. 이 장치는, 기록매체(4)로부터 정보를 판독하는 판독부(2)를 구비한다. 판독부는, 적어도 1개의 판독헤드(6)를 구비하며, 통상적으로 전치중폭기(8)를 더 구비한다. 상기한 판독부(2)의 출력은, 출력(14)을 갖는 A/D 변환기(12)의 입력(10)에 접속된다. A/D 변환기(12)는, 특정한 클럭 주파수(즉, 샘플링) f_s 를 사용하여 기록매체(4) 상의 트랙으로부터 판독된 정보를 샘플링하며, 상기한 특정 클럭 주파수를 갖는 정보신호의 샘플을 그것의 출력(14)에 공급한다.

상기한 장치에는 통상적으로 등화부(16)가 설치된다. 그러나, 등화부(16)는 본 발명을 설명하기 위해 반드시 필요한 것은 아니므로, 생략가능하다. 등화부(16)의 입력(18)은 A/D 변환기(12)의 출력(14)에 접속되며, 등화부(16)의 출력은 비트 검출부(24)의 입력(22)에 접속된다. 또한, 비트 검출부(24)의 출력(26)은 출력단자(28)에 접속된다.

상기한 비트 검출부(24)는, 특정한 비트 주파수 f_b 를 사용하여 그것의 입력(22)에 인가된 신호로부터 비트 시퀀스를 검색하도록 구성된다.

또한, 상기한 장치는, 비트 주파수 f_b 를 발생하는 발생회로(30)와, 클럭 주파수 f_s 를 발생하는 발생회로(32)를 더 구비한다. 발생회로 32는, 위상동기루프로서, 위상 비교기(70), 루프 필터(72) 및 전압제어 발진기(74)를 구비한다. 이때, 위상 비교기(70)의 제 1 입력은 등화부(16)의 출력에 접속되며, 위상 비교기(70)의 제 2 입력은 발진기(74)의 출력에 접속된다. 위상 비교기(70)의 출력은, 신호 합성부(76)를 통해 발진기(74)의 입력에 접속된 출력을 갖는 루프 필터(72)의 입력에 접속된다. 또한, 발진기(74)의 출력은 비트 검출기(24)의 클럭 입력에 더 접속된다.

상기한 발생회로(30, 32)는, 판독되는 기록매체 상의 트랙에 대한 헤드(6)의 상대속도에 무관하게, $f_s/f_b = N$ 이 되도록, 주파수 f_b 및 f_s 를 각각 발생하는 기능을 하며, 이때 N 은 상수이지만 정수값을 갖는 상수일 필요는 없다.

상기한 값 N 은, 비트 검출부(24)에 의해 검출되며 A/D 변환부(12)에 의해 발생될 비트당 샘플수를 나타낸다.

A/D 변환기(12)는, 제 1 제어신호 cs1에 응답하여, 상기한 특정한 클럭 주파수 f_s 를 사용하여 기록매체로부터 판독된 정보신호를 변환한다. 본 실시예에 있어서, 이러한 클럭 신호는, 루프(32)의 일부분이며 A/D 변환기(12)의 클럭 입력(36)에 클럭 주파수 f_s 를 공급하는 전압제어 발진기(34)에 의해 발생된다. 이와 같은 클럭 주파수 f_s 는 등화부(16)의 클럭 입력(80)과 변환기(82)로도 공급된다. 변환기(82)는, 주파수 분주

기의 형태를 갖고, 그것의 입력에 주어진 주파수 f_s 를 N 으로 분주하여 주파수 f_s/N 을 그것의 출력으로 공급한다. 이러한 출력은 신호 합성부(76)의 또 다른 입력에 접속된다.

기록매체(4)를 화살표 44에 의해 나타낸 방향으로 또는 그것의 역방향으로 이송하기 위해 구동 모터(40, 42)가 설치된다. 화살표 44로 나타낸 방향으로 구동될 때, 기록매체는 공급 릴(46)로부터 로울러(50)를 통해 판독헤드(6) 및 마찰 로울러(48)를 거치고, 다시 로울러(52)를 지나 권취 릴(56)로 이송된다. 상기한 마찰 로울러(48)에는, 라인(58)을 통해 변환기(60)를 향해 타코 펄스(tacho pulse)를 공급하는 타코 발생기가 설치된다. 구동모터(40, 41)를 구동하는 구동신호는 각각 그들의 단자 62a, 62b 및 64a, 64b를 통해 공급된다.

변환기(60)는, 마찰 로울러(48)에 접속된 타코 발생기에 의해 발생된 타코 펄스에 응답하여 제 2 제어신호 cs_2 를 발생한다. 이러한 제 2 제어신호 cs_2 는, 판독헤드가 정보신호를 판독하는 트랙에 대한 판독헤드(6)의 상대속도의 측정값에 해당한다. 이러한 제 2 제어신호 cs_2 는 신호 합성부(84)의 입력(82)으로 공급된다. 이 합성부(84)의 제 2 입력(86)을 통해, 제 3 제어신호 cs_3 가 공급된다. 이러한 제 3 제어신호 cs_3 는 PLL(30) 내부의 루프 필터(72)의 출력신호에 해당한다.

이하, 장치의 동작에 대해 더욱 더 상세히 설명한다. 이때, 기록매체가 특정한 속도 v_1 으로 구동된다고 가정한다. 이에 따라, 타코 펄스가 변환기(60)로 공급되고 변환기(60)는 이것에 응답하여 제 2 제어신호 cs_2 를 발생한다. 이러한 제 2 제어신호 cs_2 는 발진기(34)로 공급되어, A/D 변환기(12)에 공급되는 클럭 주파수 f_s 를 발생하게 된다. 이것에 응답하여, A/D 변환기(12)는, 대략적으로 검출될 비트당 N 개의 샘플이 발생되도록 기록매체로부터 판독된 정보신호를 샘플링한다. 기록매체의 속도가 변화하면, 즉 증가하거나 감소하면, 발생된 타코 펄스의 주파수가 증가하거나 감소한다. 그 결과, 클럭 주파수 f_s 가 증가하거나 감소한다. 그러나, 이와 같이 기록매체 속도가 증가(감소)하면, 정보신호가 증가된(감소된) 속도를 갖고 판독되며 이러한 정보신호가 증가된(감소된) 클럭 주파수 f_s 를 사용하여 샘플링됨으로써, 결국에는, 마찬가지로 기록매체의 속도에 무관하게, 대략적으로 검출된 비트당 N 개의 샘플이 A/D 변환기(12)에 의해 발생된다.

따라서, 구성요소 48, 60 및 34로 이루어진 제어 루프는, A/D 변환기(12)의 출력에 대략적으로 비트당 일정한 수(N)의 샘플이 발생되도록 하는 거친 제어루프를 구성한다. 이때, 예를 들면 N 은 3으로 선택될 수 있다.

상기한 등화부(16) 또한 클럭 주파수 f_s 를 수신한다. 도 4는 등화부(16)의 일 실시예에 나타낸 것이고, 도 5는 상기한 특정 속도 v_1 에서 기록매체로부터 판독된 정보신호의 주파수의 함수로서의 크기 특성 M_1 의 일례를 나타낸 것이며, 도 6은 상기 특정한 기록매체 속도 v_1 에서 등화부(16)의 주파수 특성을 커브 H_1 으로 나타낸 것이다. 이때, 크기 특성 M_1 은 비트 주파수 f_b 에서 일정한 크기 $M_1(f_b)$ 를 갖는다.

도 4에 도시된 등화부에서 T 로 표시한 지연소자는, 클럭 주파수 f_s 에 의해 제어되며, $1/f_s$ 와 동일한 지연 시간 T 를 형성한다. 이러한 지연에 의해, 도 4에 도시된 등화부(16)는 도 6에 도시된 주파수 특성 H_1 을 나타낸다.

기록매체의 속도를 2배 만큼 줄이는 것과 같이 기록매체의 속도를 변경하면, 기록매체로부터 판독된 신호의 크기 특성이 2배 만큼 축소되어, 도 5에 도시된 특성 M_2 로 변경된다. 이때, 새로운 비트 주파수 f_b' 에서의 크기 $M_2(f_b')$ 는, $M_1(f_b)$ 와 동일하다. 구성요소 48, 60 및 34로 이루어진 제어루프로 인해, 클럭 주파수 f_s 가 2의 동일한 비율로 변화(감소)한다. 그 결과, 도 4에 도시된 등화부 내부의 지연이, 그것의 지연 시간이 동일한 2배 만큼 증가한다는 점에서, 변경된다. 이것은 도 6에 도시된 주파수 특성 H_2 를 일으킨다. 따라서, 이러한 특성 H_2 는, 기록매체로부터 판독된 정보신호의 크기 특성 M_2 와 동일한 크기로 축소된다.

따라서, 상기한 등화부(16)의 기능은, 마찬가지로, 발진기(34)에 의해 발생된 클럭 주파수 f_s 의 제어하에서, 기록매체의 속도에 무관하게, 등화부(16)가 기록매체로부터 판독된 신호를 정확하게 등화시키도록 하는 것이다.

상기한 변환부(82)는, 그것의 출력에서 합성부(76)를 통해 발진기(74)로 공급되어 발진부(74)를 주파수 f_s/N 으로 설정하는 제어신호를 발생한다.

이때, PLL(30)은 발진기(74)의 주파수를 f_b 가 되도록 제어한다는 점에 주목해야 한다. 그러나, PLL(30)은 작은 포착범위, 예를 들면 f_b 에 비해 10% 작거나 큰 포착범위를 갖는데, 이에 대해서는 도 7을 참조하기 바란다. 라인(90) 및 신호합성부(76)를 통해 VCO(74)로 인가된 제어신호를 사용하여, 이 VCO(74)는 신속하게 도 7에 라인(92)으로 나타낸 것과 같이 f_b 의 부근으로 설정된다. 후술하는 것과 같이, 제어신호 cs_3 를 사용하여 미세제어를 하지 않는 경우에, VCO(74)는 주파수 값 f_b' 을 유지하며, 예를 들면, 기록매체의 속도의 변동에 의해 발생된 교란이, 도 7에 커브 92로 나타낸 것 같이, 주파수를 루프(30)의 포착범위를 벗어나게 하여, PLL이 동기를 잃은 상태가 되도록 한다.

그러나, 상기한 위상 비교기(70)와 루프 필터(72)가, 필요한 비트 주파수 f_b 로부터 VCO(74)의 주파수 편차의 측정값에 해당하는 제어신호 cs_3 인 제어신호를 발생한다. 이때, 필요한 비트 주파수 f_b 는 일정한 주파수 값이 아니라, 기록매체의 속도에 따라 변환하는 값이라는 점을 주목해야 한다.

이와 같은 제어신호 cs_3 는 신호 합성부(84)의 제 2 입력(86)으로 공급된다. 이러한 제어신호 cs_3 는 미세 제어신호로서, VCO(74)의 주파수를 필요한 비트 주파수가 되도록 제어한다. 이것을 도 7에 라인 94에 의해 나타내었다. 예를 들면, 기록매체 속도의 변화에 의해 발생한 교란은, VCO(74)의 주파수의 변동을 일으킨다. 그러나, 이와 같은 변화는, PLL(30)이 동기된 상태로 유지되도록, 도 7에 커브 94에 의해 도시된

것과 같이, 루프(30)의 포착범위 내로 유지된다.

도 2는 도 1에 도시된 장치의 출력단자(28)에 접속될 수 있는 버퍼 메모리(100)를 나타낸 것이다. 이러한 버퍼 메모리(100)는 FIFO 메모리로서의 기능을 수행한다. 상기한 비트 검출기(24)에 의해 검출된 비트 시퀀스는, 발진기(74)에 의해 발생된 주파수 f_b 와 동일한 특정한 주파수 f_{in} 을 사용하여 버퍼 메모리에 기억될 수 있다.

이와 같이 검출된 비트는 판독 클럭 주파수 f_{out} 를 사용하여 버퍼 메모리(100)로부터 검색될 수 있다. 이러한 주파수 f_{out} 는 f_{in} 보다 작거나 큰 값을 가질 수 있다. 전자의 경우에 있어서, 버퍼 메모리(100)는 정보로 점차적으로 채워져, 오버플로우를 일으킨다. 후자의 경우에 있어서는, f_{out} 의 필요한 전송속도로 공급하는데 사용될 수 있는 어떠한 비트도 더 이상 남아있지 않을 때까지, 버퍼가 점진적으로 비워지게 된다. 이러한 문제점을 해결하기 위해, 상기한 버퍼 메모리(100)는 출력(102)을 구비하는데, 이 출력(102)에서 버퍼 메모리(100)의 채워짐 정도를 나타내는 신호가 생성된다. 이 신호는 변환기(104)에서 제어신호로 변환되어, 모터 제어부(106)로 공급된다. 모터 제어부(106)는 구동신호를 모터(40, 42)의 입력(62a, 62b; 64a, 64b)으로 각각 공급한다.

f_{out} 이 f_{in} 보다 큰 경우에는, 채워짐 정도가 감소한다. 그 결과, 기록매체(4)의 이송속도가 증가되도록 제어신호가 발생된다. 한편, f_{out} 이 f_{in} 보다 작은 경우에는, 채워짐 정도가 증가한다. 그 결과, 기록매체(4)의 이송속도가 감소하도록 제어신호가 발생된다. 구성요소 60, 82 및 34를 통한 거친 제어루프 뿐만 아니라, 구성요소 70, 72, 82, 34를 통한 미세 제어루프(30)는, 전술한 것과 같이, 기록매체의 변동하는 이송속도에 맞추어 그 자신을 자동적으로 변형시킨다.

도 3은, 도 1에 도시된 A/D 변환부(12)의 또 다른 실시예를 나타낸 것이다. 도 3에 도시된 A/D 변환부는, 클럭 입력(114)을 통해 발진기(112)에 의해 발생된 샘플링 주파수를 수신하는 A/D 변환기(110)를 구비한다. 이때, 발진기(112)에 의해 발생된 샘플링 주파수는 f_s 보다 큰 값을 가질 수 있다. 상기 변환기(110)에 의해 발생된 샘플은 다운 샘플러(down sampler)로 공급되며, 이 다운 샘플러는 제어신호 입력(120)에 인가된 제 1 제어신호 $cs1$ 에 응답하여 그것의 입력(118)에 주어진 신호를 다운 샘플링한다. 그것의 출력(14)에서는, 주파수 f_s 로 샘플링된 정보신호가 생성된다.

이때, 상기한 다운 샘플러(116)는 그것의 입력(118)에 인가된 복수의 샘플로 구성된 어레이를 다운 샘플링할 뿐 아니라, 필요한 경우에는, 보간(interpolation)을 수행하여, 그것의 출력신호를 얻는다는 점에 주목해야 한다.

비록, 본 발명을 그것의 바람직한 실시예를 참조하여 설명하였지만, 이들 실시예는 본 발명을 제한하기 위해 주어진 것이 아니라는 것은 자명하다. 따라서, 첨부된 청구범위에 의해 규정된 것과 같은 본 발명의 범주를 벗어나지 않으면서, 본 발명이 속한 기술분야의 당업자에게 있어서 다양한 변형이 이루어질 수 있다. 일례로서, 상기한 제어신호 $cs2$ 는 마찰 로울러(48)에 접속된 타코 발생시에 의해 공급된 타코 임펄스로부터 도출될 필요는 없다. 이 제 2 제어신호는, 기록매체(4) 상이 (예를 들면, 길이방향을 따라) 주행하는 트랙 내부에 기록된 (예를 들면, 제어 펄스신호와 같은) 신호와 같이, 이와 다른 방식으로 도출될 수 있다. 더구나, 또 다른 실시예에 있어서는, 제 3 제어신호 $cs3$ 는 전술한 방식과는 다른 방식으로, 즉 버퍼 메모리(100)의 출력(102)으로부터 발생될 수 있다. 또 다른 실시예에 있어서는, f_{out} 는 예를 들면 도 1에 도시된 구성요소 82로부터 도출되며, f_s/N 과 동일한 값을 갖는다. 이에 따르면, 버퍼 메모리(100)의 출력(102)에 존재하는 제어신호는 $f_b - f_s/N$ 의 정수 측정값, 따라서 제어신호 $cs3$ 의 정수 측정값에 해당한다. 더구나, 상기 기록매체는 자기 또는 광학 형태의 길이방향의 기록매체 또는 디스크형 기록매체일 수 있다.

더구나, 본 발명은 이러한 각각의 신규한 특징부 또는 이들 특징부의 조합을 포함한다.

관련문헌

(D1) USP 5,569,912(PHN 14.875)

(57) 청구의 범위

청구항 1

기록매체로부터 정보신호를 재생하며,

- 기록매체(4) 상의 트랙으로부터 정보신호를 판독하고, 상기 트랙으로부터 정보신호를 판독하는 적어도 1개의 판독헤드(6)를 구비한 판독수단(6, 8)과,
- 제 1 제어신호($cs1$)에 응답하여, 특정한 클럭 주파수(f_s)를 사용하여 기록매체로부터 판독된 정보신호를 A/D 변환하는 A/D 변환수단(12, 34)과,
- 상기 A/D 변환수단에 접속된 입력을 갖고, 그것의 입력에 인가된 신호로부터 특정한 비트 주파수(f_b)를 사용하여 비트 시퀀스를 검색하도록 구성된 비트 검출수단(24)과,
- 상기 비트 시퀀스를 공급하는 출력수단(28)과,
- 상기 제 1 제어신호를 도출하는 수단과,
- 상기 특정한 비트 주파수를 도출하는 수단(30)을 구비한 재생장치에 있어서,

상기 제 1 제어신호를 도출하는 수단은, 상기 트랙에 대한 상기 적어도 1개의 판독헤드의 상대속도의 측정값인 제 2 제어신호($cs2$)를 도출하는 수단(48, 60)과, 상기 비트 주파수와 관계를 갖는 제 3 제어신호

(cs3)를 도출하는 수단(30, 70, 72)과, 상기 제 2 및 제 3 제어신호로부터 제 1 제어신호를 도출하는 수단(84)을 구비한 것을 특징으로 하는 재생장치.

청구항 2

제 1 항에 있어서,

상기 제 1 제어신호(cs1)에 응답하여 상기 특정한 클록 주파수를 발생하는 전압제어 발진수단(34)을 더 구비한 것을 특징으로 하는 재생장치.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 특정한 클록주파수를 사용하여, 등화된 정보신호를 얻기 위해 기록매체로부터 판독된 디지털화된 정보신호에 대해 등화 과정을 수행하는 디지털 등화기 필터수단(16)이 설치된 것을 특징으로 하는 재생장치.

청구항 4

제 3 항에 있어서,

상기 특정한 비트 주파수를 도출하는 수단(30)은, 디지털 형태를 갖고, 상기 등화된 정보신호로부터 상기 특정한 비트 주파수를 도출하도록 구성된 것을 특징으로 하는 재생장치.

청구항 5

기록매체로부터 정보신호를 재생하며,

- 기록매체(4) 상의 트랙으로부터 정보신호를 판독하고, 상기 트랙으로부터 정보신호를 판독하는 적어도 1개의 판독헤드(6)를 구비한 판독수단(6, 8)과,

- 제 1 제어신호(cs1)에 응답하여, 특정한 클록 주파수(f_s)를 사용하여 기록매체로부터 판독된 정보신호를 A/D 변환하는 A/D 변환수단(12, 34)과,

- 상기 A/D 변환수단에 접속된 입력을 갖고, 그것의 입력에 인가된 신호로부터 특정한 비트 주파수(f_b)를 사용하여 비트 시퀀스를 검색하도록 구성된 비트 검출수단(24)과,

- 상기 비트 시퀀스를 공급하는 출력수단(28)과,

- 상기 제 1 제어신호를 도출하는 수단과,

- 상기 특정한 비트 주파수를 도출하는 수단(30)을 구비한 재생장치에 있어서,

상기 제 1 제어신호를 도출하는 수단은, 상기 특정한 클록 주파수와 비트 주파수가, 상기 트랙에 대한 상기 적어도 1개의 판독헤드의 상대속도에 무관하게, 서로에 대해 일정한 비율 N을 갖도록 제 1 제어신호를 발생하도록 구성되고, 이때 N은 양의 정수값인 것을 특징으로 하는 재생장치.

청구항 6

기록매체로부터 정보신호를 재생하며,

- 기록매체(4) 상의 트랙으로부터 정보신호를 판독하고, 상기 트랙으로부터 정보신호를 판독하는 적어도 1개의 판독헤드(6)를 구비한 판독수단(6, 8)과,

- 제 1 제어신호(cs1)에 응답하여, 특정한 클록 주파수(f_s)를 사용하여 기록매체로부터 판독된 정보신호를 A/D 변환하는 A/D 변환수단(12, 34)과,

- 상기 A/D 변환수단에 접속된 입력을 갖고, 그것의 입력에 인가된 신호로부터 특정한 비트 주파수(f_b)를 사용하여 비트 시퀀스를 검색하도록 구성된 비트 검출수단(24)과,

- 상기 비트 시퀀스를 공급하는 출력수단과,

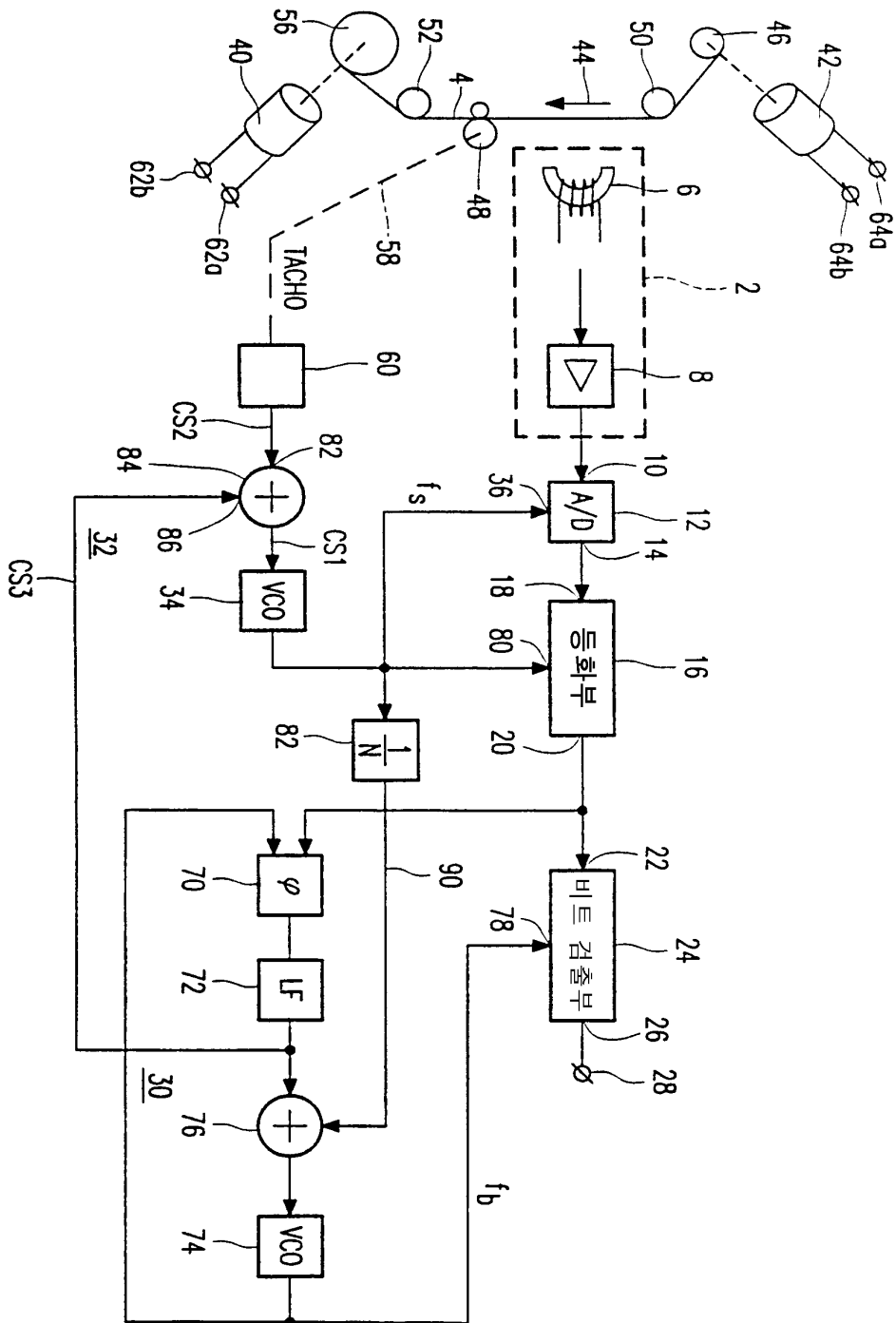
- 상기 제 1 제어신호를 도출하는 수단과,

- 상기 특정한 비트 주파수를 도출하는 수단(30)을 구비한 재생장치에 있어서,

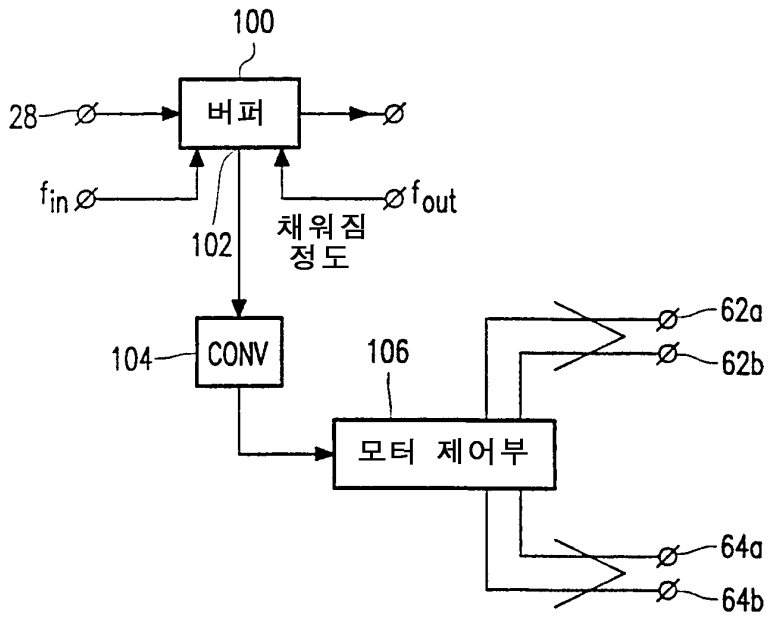
상기 제 1 제어신호를 도출하는 수단은, 상기 트랙에 대한 상기 적어도 1개의 판독헤드의 상대속도에 무관하게, 상기 A/D 변환수단(12, 34)에 의해 대략적으로 비트당 N개의 샘플이 공급되도록 특정한 클록 주파수(f_s)를 발생하기 위해 거친 제어신호를 도출하는 거친 제어신호 발생수단(48, 60)과, 비트당 N개의 샘플의 값으로부터, 비트당 샘플 수로 표시되는 특정한 클록 주파수의 편차를 교정하기 위한 미세 제어신호(cs3)를 도출하는 미세 제어신호 발생수단(30, 72, 72)을 구비하고, 이때 N은 양의 정수값인 것을 특징으로 하는 재생장치.

도면

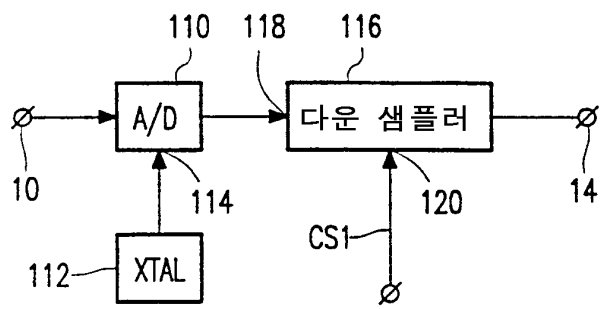
도면1



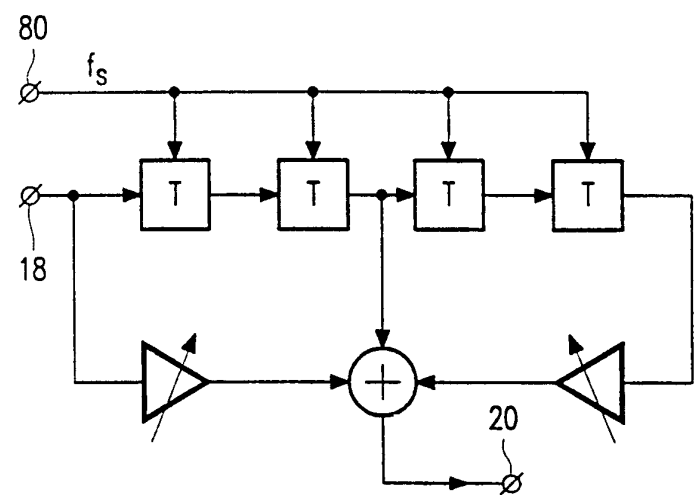
도면2



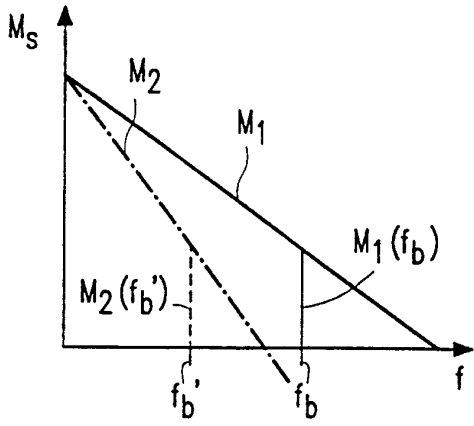
도면3



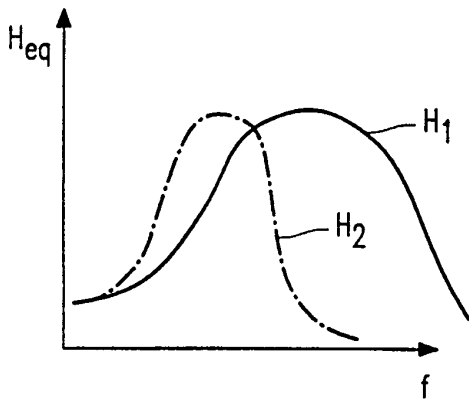
도면4



도면5



도면6



도면7

