(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 5 月 18 日 (18.05.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/080082 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2015/099675

(22) 国际申请日: 2015 年 12 月 30 日 (30.12.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201510757936.3 2015 年 11 月 9 日 (09.11.2015) CN

(71) 申请人: **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。

(72) 发明人: **杜鹏 (DU, Peng)**; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。

(74) 代理人: **深圳翼盛智成知识产权事务所（普通合伙） (ESSEN PATENT&TRADEMARK AGENCY)**; 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) **指定国** (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) **指定国** (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) **Title**: LIQUID CRYSTAL DISPLAY DEVICE AND GOA CIRCUIT

(54) **发明名称** : 液晶显示设备及 GOA 电路

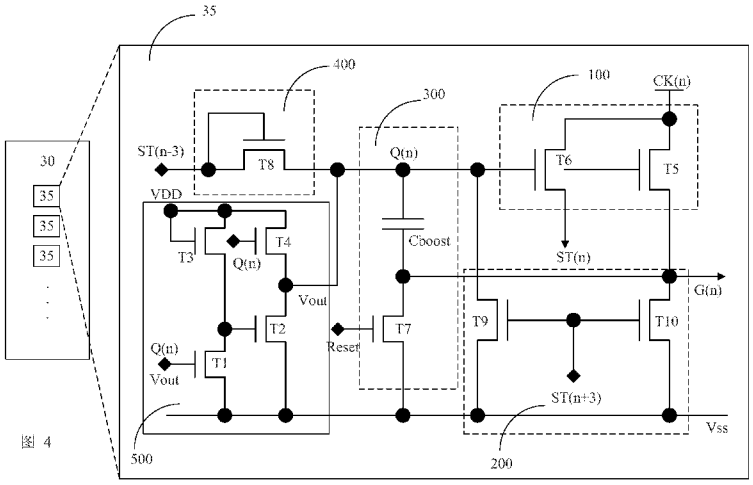


图 4

(57) **Abstract**: Disclosed is a gate driver on array (GOA) circuit for a liquid crystal display device. The liquid crystal display device comprises a plurality of scanning lines, and the GOA circuit contains a plurality of cascaded GOA units. An nth-level GOA unit controls the charging of an nth scanning line. The nth-level GOA unit comprises a pull-down maintaining circuit (500), a pull-up circuit (400), a bootstrap capacitor circuit (300), a pull-down circuit (200) and a clock circuit (100), wherein the pull-down maintaining circuit (500) comprises a first transistor (T1), a second transistor (T2), a third transistor (T3) and a fourth transistor (T4). The GOA circuit is used for improving the stability of a gate signal point and reducing the use of transistors.

(57) **摘要**: 一种用于液晶显示设备的数组基板行扫描驱动（GOA）电路。该液晶显示设备包括多条扫描线，该 GOA 电路包含级联的多个 GOA 单元。第 n 级 GOA 单元控制对第 n 条扫描线充电。该第 n 级 GOA 单元包括下拉维持电路（500）、上拉电路（400）、自举电容电路（300）、下拉电路（200）及时钟电路（100）。该下拉维持电路（500）包括第一晶体管（T1）、第二晶体管（T2）、第三晶体管（T3）以及第四晶体管（T4）。该 GOA 电路用以提高栅极信号点的稳定性以及减少晶体管的使用。

WO 2017/080082 A1

RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

发明名称: 液晶显示设备及GOA电路

技术领域

[1] 本发明涉及液晶显示技术领域，特别是涉及一种用于液晶显示设备的GOA（Gate Driver On Array，数组基板行扫描驱动）电路。

背景技术

[2] 随着窄边框设计的日益流行，面板设计的周边空间被逐渐压缩，在传统的GOA电路设计中，每一级GOA电路的布线空间高度h和对应的像素尺寸是一致的，现在4k或者更高PPI(pixel per inch)产品的逐渐普及，像素的尺寸越来越小，留给GOA电路进行布线的空间高度也随之减小，由于高度收到限制，在布线时只能用更大的宽度来进行弥补，对窄边框的设计非常不利。

[3] 栅极信号点Q(n)是GOA电路中非常重要的一个电位，当栅极信号点Q(n)为高电位时，GOA电路为打开和输出的状态，当栅极信号点Q(n)为低电位时，GOA电路处于关闭状态，此时的输出也为对应的栅极信号低电位。

[4] 参考图1，绘示现有技术的一种GOA电路10架构图。所述GOA电路10包含多个GOA单元15，相互级联为多级GOA单元15，其中第n级GOA单元对对应的一扫描线充电。所述第n级GOA单元15包括时钟电路100、下拉电路200、自举电容电路300、上拉电路400以及下拉维持电路500。基本的架构是由所述时钟电路100、所述下拉电路200、所述自举电容电路300以及所述上拉电路400所组成的一基本架构，所述基本架构包括的4个TFT和1个电容，由于非晶硅的可靠性问题，除了基本的架构之外，还会需要用于辅助的所述下拉维持电路500。所述下拉维持电路500主要是起到辅助下拉的作用，在栅极线关闭期间确保所述GOA电路输出和栅极信号点Q(n)处于低电位状态，提高GOA电路工作时的可靠性。

[5] 现在的设计中，往往会设计两组辅助下拉电路，它们的作用是当GOA电路处于关闭状态时对栅极信号点Q(n)进行下拉，使它处于低电位的状态，保证面板的正常工作和提升信赖性。一般情况下，辅助下拉电路由较多的TFT组件构成，它们

占用的空间也比较大，这是非常不利于窄边框设计的。关于两组辅助下拉电路的说明，请参考图2。

[6] 参考图2以及图3。图2，绘示现有技术的另一种GOA电路20架构图；图3，绘示图2的GOA电路的波形图。与图1的区别在于，所述下拉维持电路500包括第一辅助下拉维持电路510以及第二辅助下拉维持电路520，所述第一辅助下拉维持电路510以及所述第二辅助下拉维持电路520各别由两个低频信号LC1和LC2来控制，在不同的时间段内交替工作，确保栅极线G(n)关闭的时候GOA电路的输出端和栅极信号点Q(n)都能维持低电位。低频信号LC1和低频信号LC2两个信号反相，当低频信号LC1为高电位时，辅助下来工作由所述第一辅助下拉维持电路510进行，此时低频信号LC2为低电位，在若干个帧(Frame)的时间之后，低频信号LC1切换为低电位，低频信号LC2切换为高电位，辅助下拉的工作由所述第二辅助下拉维持电路520来进行。下拉电路500还可以采用其他的形式。图3是以6级CK信号搭配低频信号LC1以及低频信号LC2大约每100个帧切换一次，以产生相对应的栅极线G(n)信号。图2中的电路一个重要的特点是每一级GOA电路只对应一条栅极线G(n)的输出。当面板采用高PPI的设计之后，由于栅极线的数量大幅度增加，相应的每一级GOA电路所能占用的最大空间高度会减少，在设计时往往需要增加布线区域的宽度，这样会造成面板外围(Border)区变宽，通过牺牲Border区的宽度来换取布线空间，这样对现在流行的窄边框设计是非常不利的。

[7] 因此，需要提出一种液晶显示设备及GOA电路，以克服上述问题。

对发明的公开

技术问题

[8] 本发明的目的在于提供一种用于液晶显示设备GOA电路。。

问题的解决方案

技术解决方案

[9] 为实现上述目的，本发明提供一种用于液晶显示设备的GOA电路，所述液晶显示设备包括多条扫描线，所述GOA电路包含多个GOA单元，相互级联为多级GOA单元，各级的GOA单元对对应的一扫描线充电。所述第n级GOA单元包括下拉维持电路、上拉电路、自举电容电路、下拉电路及时钟电路。

[10] 所述下拉维持电路，连接一栅极信号点。所述上拉电路，通过所述栅极信号点与所述下拉维持电路连接。所述自举电容电路,通过所述栅极信号点与所述上拉电路连接。所述下拉电路,通过所述栅极信号点与所述自举电容电路连接。所述时钟电路,通过所述栅极信号点以及所述扫描线与所述下拉电路连接，并接收时钟信号。

[11] 所述下拉维持电路、所述自举电容电路以及所述下拉电路共同连接至一直流低压源。

[12] 所述下拉维持电路包括第一晶体管、第二晶体管、第三晶体管以及第四晶体管。

[13] 所述第一晶体管，其包括第一控制端连接至输入信号点以及第一输入端连接所述直流低压源。所述第二晶体管，其包括第二控制端连接至所述第一晶体管的第一输出端、第二输入端连接所述直流低压源以及第二输出端连接至输出信号点。所述第三晶体管，其包括第三控制端、第三输出端以及第三输入端，所述第三控制端以及所述第三输出端连接至直流高压源，所述第三输入端连接至所述第一输出端。所述第四晶体管，其包括第四控制端连接至所述栅极信号点、第四输出端连接至所述第三控制端以及第四输入端连接至所述输出信号点，所述输出信号点连接至所述栅极信号点。

[14] 在一优选实施例中，所述时钟电路包括第五晶体管以及第六晶体管。所述第五晶体管，其包括第五控制端连接所述栅极信号点，第五输入端接收n所述时钟信号以及第五输出端连接所述扫描线。所述第六晶体管，其包括第六控制端连接所述栅极信号点、第六输入端接收所述n时钟信号以及第六输出端输出第n级启动信号。

[15] 在一优选实施例中，所述自举电容电路包括第一电容以及第七晶体管。所述第一电容，其两端连接所述栅极信号点以及所述扫描线。所述第七晶体管，其包括第七控制端接收一重置信号、第七输入端连接所述直流低压源以及第七输出端连接所述扫描线。

[16] 在一优选实施例中，所述上拉电路包括第八晶体管。所述第八晶体管，其包括第八控制端接收第(n-3)级启动信号、第八输入端连接所述第八控制端以及第八

输出端连接所述栅极信号点。

[17] 在一优选实施例中，所述下拉电路包括第九晶体管以及第十晶体管。所述第九晶体管，其包括第九控制端接收第(n+3)级启动信号、第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点。所述第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线。

[18] 在一优选实施例中，所述下拉电路包括第九晶体管、第十晶体管、第十一晶体管以及第十二晶体管。所述第九晶体管，其包括第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点。所述第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线。所述第十一晶体管，其包括第十一控制端接收正向扫描信号、第十一输入端接收第(n+3)级启动信号以及第十一输出端连接所述第十控制端。所述第十二晶体管，其包括第十二控制端接收反向扫描信号、第十二输入端接收第(n-3)级启动信号以及第十一输出端连接所述第十一输出端。

[19] 在一优选实施例中，所述上拉电路包括第十三晶体管以及第十四晶体管。所述第十三晶体管，其包括第十三控制端接收正向扫描信号、第十三输入端接收第(n-3)级启动信号以及第十三输出端连接所述栅极信号点。所述第十四晶体管，其包括第十四控制端接收反向扫描信号、第十四输入端接收第(n+3)级启动信号以及第十四输出端连接所述第十三输出端。

[20] 在一优选实施例中，所述输出信号点连接所述输入信号点。

[21] 在一优选实施例中，包括如所述GOA电路的一种液晶显示设备

发明的有益效果

有益效果

[22] 本发明重新优化了GOA电路的设计，通过一组电位维持的电路和栅极信号点Q(n)连接，代替了传统设计中的下拉电路。当栅极信号点Q(n)为高电位或者低电位时，它可以通过这组电位维持电路保持在高/低电位，在不影响GOA电路工作可靠性的情况下减少了它所占用的空间，对现在流行的窄边框设计是非常有利的。

对附图的简要说明

附图说明

[23] 图1，绘示现有技术的一种GOA电路架构图；

[24] 图2，绘示现有技术的另一种GOA电路架构图；

[25] 图3，绘示图2的GOA电路的波形图；

[26] 图4，绘示本发明的第一优选实施例的GOA电路架构图；

[27] 图5，绘示图4的GOA电路的波形图；

[28] 图6，绘示本发明的第二优选实施例的GOA电路架构图；

[29] 图7，绘示图6的GOA电路的正向扫描的波形图；

[30] 图8，绘示图6的GOA电路的反向扫描的波形图；

[31] 图9，绘示本发明的液晶显示设备。

实施该发明的最佳实施例

本发明的最佳实施方式

[32] 以下各实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。

[33] 图4，绘示本发明的第一优选实施例的GOA电路30架构图。所述GOA电路30包含多个GOA单元35，相互级联为多级GOA单元35。第n级GOA单元35对应的一扫描线G(n)充电。所述第n级GOA单元35包括下拉维持电路500、上拉电路400、自举电容电路300、下拉电路200及时钟电路100。

[34] 所述下拉维持电路500，连接一栅极信号点Q(n)。所述上拉电路400，通过所述栅极信号点Q(n)与所述下拉维持电路500连接。所述自举电容电路300,通过所述栅极信号点Q(n)与所述上拉电路400连接。所述下拉电路200,通过所述栅极信号点Q(n)与所述自举电容电路300连接。所述时钟电路100,通过所述栅极信号点Q(n)以及所述扫描线G(n)与所述下拉电路200连接，并接收时钟信号CK。

[35] 所述下拉维持电路500、所述上拉电路400、所述自举电容电路300、所述下拉电路200以及所述时钟电路100共同连接至所述栅极信号点Q(n)。

[36] 所述下拉维持电路500、所述自举电容电路300以及所述下拉电路200共同连接至一直流低压源VSS。

[37] 所述下拉维持电路500包括第一晶体管T1、第二晶体管T2、第三晶体管T3以及第四晶体管T4。

[38] 所述第一晶体管T1，其包括第一控制端连接至输入信号点Vin以及第一输入端连接所述直流低压源VSS。所述第二晶体管T2，其包括第二控制端连接至所述第一晶体管T1的第一输出端、第二输入端连接所述直流低压源VSS以及第二输出端连接至输出信号点Vout。所述第三晶体管T3，其包括第三控制端、第三输出端以及第三输入端，所述第三控制端以及所述第三输出端连接至直流高压源VDD，所述第三输入端连接至所述第一输出端。所述第四晶体管T4，其包括第四控制端连接至所述栅极信号点Q(n)、第四输出端连接至所述第三控制端以及第四输入端连接至所述输出信号点Vout，所述输出信号点Vout连接至所述栅极信号点Q(n)。

[39] 所述输入信号点Vin以及所述输出信号点Vout作为这个GOA单元的输入端和输出端，从图中可以看到，这个GOA单元35的所述输入信号点Vin以及所述输出信号点Vout都是所述栅极信号点Q(n)，另外所述直流高压源VDD是一个直流的高电压信号，这部分电路的特点在于它的所述输出信号点Vout和所述输入信号点Vin是相同电位的信号，但所述输入信号点Vin为高电位时，所述输出信号点Vout也会是高电位，当所述输入信号点Vin为低电位，所述输出信号点Vout也会是低电位，以达到维持电位稳定的作用。在图4的设计中，将这个GOA单元35的所述输入信号点Vin和所述输出信号点Vout都和所述栅极信号点Q(n)连接，目的就在于维持所述栅极信号点Q(n)的电位的稳定。

[40] 所述时钟电路100包括第五晶体管T5以及第六晶体管T6。所述第五晶体管T5，其包括第五控制端连接所述栅极信号点Q(n)，第五输入端接收所述n时钟信号CK以及第五输出端连接所述扫描线G(n)。所述第六晶体管T6，其包括第六控制端连接所述栅极信号点Q(n)、第六输入端接收所述n时钟信号CK以及第六输出端输出第n级启动信号ST(n)。所述自举电容电路300包括第一电容Cboost以及第七晶体管T7。所述第一电容Cboost，其两端连接所述栅极信号点Q(n)以及所述扫描线

G(n)。所述第七晶体管T7，其包括第七控制端接收一重置信号Reset、第七输入端连接所述直流低压源VSS以及第七输出端连接所述扫描线G(n)。

[41] 所述上拉电路400包括第八晶体管T8。所述第八晶体管T8，其包括第八控制端接收第(n-3)级启动信号ST(n-3)、第八输入端连接所述第八控制端以及第八输出端连接所述栅极信号点Q(n)。所述第八晶体管接收第(n-3)级启动信号ST(n-3)，这个信号的作用是将所述栅极信号点Q(n)的电位拉高，让第n级GOA单元35打开，以输出相应的所述扫描线G(n)。

[42] 所述下拉电路200包括第九晶体管T9以及第十晶体管T10。所述第九晶体管T9，其包括第九控制端接收第(n+3)级启动信号ST(n+3)、第九输入端连接所述直流低压源VSS以及第九输出端连接所述栅极信号点Q(n)。所述第十晶体管T10，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源VSS以及第十输出端连接所述扫描线G(n)。

[43] 所述第九晶体管T9以及所述第十晶体管T10的控制端(即栅极)接收第(n+3)级启动信号ST(n+3)。所述第九晶体管T9以及所述第十晶体管T10的输出端(即漏极)分别连接所述扫描线G(n)和所述栅极信号点Q(n)，所述第九晶体管T9以及所述第十晶体管T10的输入端(即源极)连接所述直流低压源VSS，所述下拉电路200的作用是当第n级GOA单元35的栅极脉冲(Gate Pulse)输出完毕后将所述扫描线G(n)和所述栅极信号点Q(n)拉低至与所述直流低压源VSS同电位，以保证面板的正常工作。

[44] 在所述第n级GOA单元35工作时，所述栅极信号点Q(n)电位的变化只会受到两个晶体管的影响，首先就是接收第(n-3)级启动信号ST(n-3)的第八晶体管T8，其的作用是使所述栅极信号点Q(n)电位升高，进而使第n级GOA单元35输出栅极脉冲(Gate Pulse)信号；另一个是接收第(n+3)级启动信号ST(n+3)的第十晶体管T10，它的作用是在第n级GOA单元35输出完成之后将所述栅极信号点Q(n)电位拉低。其余时间所述栅极信号点Q(n)不会受到其他信号的影响，在下拉维持电路500的作用下，维持在一个低电位的状态，这样GOA电路30的可靠性不会受到任何影响。和图2的GOA电路相比，图2中一级GOA单元25共有17个晶体管，而图4中的GOA单元35每一级只有10个晶体管，其中还包括了一个用于重置(Reset)的第

七晶体管T7。采用本发明的设计后，每一级GOA单元的电路可以减少7个晶体管，能够节省非常可观的布线空间，这样对窄边框的设计是非常有利的。

[45] 图5，绘示图4的GOA电路的波形图。与现有技术的GOA电路的波型图相比，可以发现本发明的波形图与现有技术的波形图是相同的，因此可以确认本发明的GOA电路的确具在具有与现有技术相同的功效下，有效的减少了晶体管的使用数量。

[46] 参考图6至图8。图6，绘示本发明的第二优选实施例的GOA电路40架构图；图7，绘示图6的GOA电路的正向扫描的波形图；图8，绘示图6的GOA电路的反向扫描的波形图。

[47] 本优选实施例与第一优选实施例的区别在于：所述下拉电路200以及所述上拉电路400是不同的。同时增加了两个信号源以及将每一级GOA单元的晶体管数量由10个增加为13个，其目的在于扩充了反向扫描的功能，详细差异如下：

[48] 所述下拉电路200包括第九晶体管T9、第十晶体管T10、第十一晶体管T11以及第十二晶体管T12。所述第九晶体管T9，其包括第九输入端连接所述直流低压源VSS以及第九输出端连接所述栅极信号点Q(n)。所述第十晶体管T10，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源VSS以及第十输出端连接所述扫描线G(n)。所述第十一晶体管T11，其包括第十一控制端接收正向扫描信号Vsf、第十一输入端接收第(n+3)级启动信号ST(n+3)以及第十一输出端连接所述第十控制端。所述第十二晶体管T12，其包括第十二控制端接收反向扫描信号Vsr、第十二输入端接收第(n-3)级启动信号ST(n-3)以及第十一输出端连接所述第十一输出端。

[49] 所述上拉电路400包括第十三晶体管T13以及第十四晶体管T14。所述第十三晶体管T13，其包括第十三控制端接收正向扫描信号Vsf、第十三输入端接收第(n-3)级启动信号ST(n-3)以及第十三输出端连接所述栅极信号点。所述第十四晶体管T14，其包括第十四控制端接收反向扫描信号Vsr、第十四输入端接收第(n+3)级启动信号ST(n+3)以及第十四输出端连接所述第十三输出端。

[50] 由于不同TV整机厂商，即使采用了同一款液晶显示面板，也可能会有不同的整机架构设计，很多时候会出现对不同扫描方向的需求。有些厂商需要正向扫

描(normal Scan)的方式，即栅极线按照G1→G2→G3→……Gn→Gn+1的顺序来打开，也有部分厂商是需要采用反向扫描(Reverse Scan)的扫描方式，即栅极线按照Gn+1→Gn→……G3→G2→G1的顺序来打开。图6中的GOA电路就是为了同时满足这两种扫描方式的需求。图6中的GOA电路扫描方向由增加的正向扫描信号Vsf和反向扫描信号Vsr来控制，当所述正向扫描信号Vsf为高电压，所述反向扫描信号Vsr为低电压信号时，图6中的电路为正向扫描模式，由第(n-3)级启动信号ST(n-3)将本级的所述栅极信号点拉高，GOA电路45打开进行栅极脉冲(Gate Pulse)输出，输出完毕后由第(n+3)级启动信号ST(n+3)将本级的GOA电路45关闭，这种工作模式的相关波形图如图7所示。相反，当所述正向扫描信号Vsf为低电位，所述反向扫描信号Vsr为高电位时，图6中的电路为反向扫描模式，由第(n+3)级启动信号ST(n+3)将本级的所述栅极信号点拉高，GOA电路45打开进行栅极脉冲(Gate

Pulse)输出，输出完毕后由第(n-3)级启动信号ST(n-3)将本级的GOA电路45关闭，这种工作模式的相关波形图如图8所示。

[51] 参考图9，绘示本发明的液晶显示设备1，所述液晶显示设备1包括上述第一优选实施例的GOA电路。在其他优选实施例中，也可以包括上述第二优选实施例的GOA电路。

[52] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1] 一种用于液晶显示设备的GOA 电路，所述液晶显示设备包括多条扫描线，所述GOA电路包含：

多个GOA单元，相互级联为多级GOA单元，其中第n级GOA单元对应的一扫描线充电，n所述第n级GOA单元包括：

下拉维持电路，连接一栅极信号点;

上拉电路，通过所述栅极信号点与所述下拉维持电路连接;

自举电容电路,通过所述栅极信号点与所述上拉电路连接;

下拉电路, 通过所述栅极信号点与所述自举电容电路连接;以及

时钟电路, 通过所述栅极信号点以及所述扫描线与所述下拉电路连接，并接收时钟信号;

其中所述下拉维持电路、所述自举电容电路以及所述下拉电路共同连接至一直流低压源;

所述下拉维持电路包括：

第一晶体管，其包括第一控制端连接至输入信号点以及第一输入端连接所述直流低压源;

第二晶体管，其包括第二控制端连接至所述第一晶体管的第一输出端、第二输入端连接所述直流低压源以及第二输出端连接至输出信号点;

第三晶体管，其包括第三控制端、第三输出端以及第三输入端，所述第三控制端以及所述第三输出端连接至直流高压源，所述第三输入端连接至所述第一输出端;

第四晶体管，其包括第四控制端连接至所述栅极信号点、第四输出端连接至所述第三控制端以及第四输入端连接至所述输出信号点，所述输出信号点连接至所述栅极信号点;

其中所述自举电容电路包括第七晶体管，其包括第七控制端接收一重置信号、第七输入端连接所述直流低压源以及第七输出端连接所述扫描线，所述时钟电路包括第五晶体管，其包括第五控制

端连接所述栅极信号点，第五输入端接收n所述时钟信号以及第五输出端连接所述扫描线。

[权利要求 2] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述时钟电路包括：

第六晶体管，其包括第六控制端连接所述栅极信号点、第六输入端接收所述时钟信号以及第六输出端输出第n级启动信号。

[权利要求 3] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述自举电容电路包括：

第一电容，其两端连接所述栅极信号点以及所述扫描线。

[权利要求 4] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述上拉电路包括：

第八晶体管，其包括第八控制端接收第(n-3)级启动信号、第八输入端连接所述第八控制端以及第八输出端连接所述栅极信号点。

[权利要求 5] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述下拉电路包括：

第九晶体管，其包括第九控制端接收第(n+3)级启动信号、第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点；

第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线。

[权利要求 6] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述下拉电路包括：

第九晶体管，其包括第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点；

第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线；

第十一晶体管，其包括第十一控制端接收正向扫描信号、第十一输入端接收第(n+3)级启动信号以及第十一输出端连接所述第十控制端；

第十二晶体管，其包括第十二控制端接收反向扫描信号、第十二输入端接收第(n-3)级启动信号以及第十一输出端连接所述第十一输出端。

[权利要求 7] 如权利要求1所述的用于液晶显示设备的GOA 电路，其中所述上拉电路包括：

第十三晶体管，其包括第十三控制端接收正向扫描信号、第十三输入端接收第(n-3)级启动信号以及第十三输出端连接所述栅极信号点；

第十四晶体管，其包括第十四控制端接收反向扫描信号、第十四输入端接收第(n+3)级启动信号以及第十四输出端连接所述第十三输出端。

[权利要求 8] 如权利要求1 所述的用于液晶显示设备的GOA 电路，其中所述输出信号点连接所述输入信号点。

[权利要求 9] 一种用于液晶显示设备的GOA 电路，所述液晶显示设备包括多条扫描线，所述GOA电路包含：

多个GOA单元，相互级联为多级GOA单元，其中第n级GOA单元对应的一扫描线充电，n所述第n级GOA单元包括：

下拉维持电路，连接一栅极信号点；

上拉电路，通过所述栅极信号点与所述下拉维持电路连接；

自举电容电路,通过所述栅极信号点与所述上拉电路连接；

下拉电路, 通过所述栅极信号点与所述自举电容电路连接;以及

时钟电路, 通过所述栅极信号点以及所述扫描线与所述下拉电路连接，并接收时钟信号；

其中所述下拉维持电路、所述自举电容电路以及所述下拉电路共同连接至一直流低压源；

所述下拉维持电路包括：

第一晶体管，其包括第一控制端连接至输入信号点以及第一输入端连接所述直流低压源；

第二晶体管，其包括第二控制端连接至所述第一晶体管的第一输出端、第二输入端连接所述直流低压源以及第二输出端连接至输出信号点；

第三晶体管，其包括第三控制端、第三输出端以及第三输入端，所述第三控制端以及所述第三输出端连接至直流高压源，所述第三输入端连接至所述第一输出端；

第四晶体管，其包括第四控制端连接至所述栅极信号点、第四输出端连接至所述第三控制端以及第四输入端连接至所述输出信号点，所述输出信号点连接至所述栅极信号点。

[权利要求 10] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述时钟电路包括：

第五晶体管，其包括第五控制端连接所述栅极信号点，第五输入端接收n所述时钟信号以及第五输出端连接所述扫描线；

第六晶体管，其包括第六控制端连接所述栅极信号点、第六输入端接收所述时钟信号以及第六输出端输出第n级启动信号。

[权利要求 11] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述自举电容电路包括：

第一电容，其两端连接所述栅极信号点以及所述扫描线；以及

第七晶体管，其包括第七控制端接收一重置信号、第七输入端连接所述直流低压源以及第七输出端连接所述扫描线。

[权利要求 12] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述上拉电路包括：

第八晶体管，其包括第八控制端接收第(n-3)级启动信号、第八输入端连接所述第八控制端以及第八输出端连接所述栅极信号点。

[权利要求 13] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述下拉电路包括：

第九晶体管，其包括第九控制端接收第(n+3)级启动信号、第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点；

第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线。

[权利要求 14] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述下拉电路包括：

第九晶体管，其包括第九输入端连接所述直流低压源以及第九输出端连接所述栅极信号点；

第十晶体管，其包括第十控制端连接所述第九控制端、第十输入端连接所述直流低压源以及第十输出端连接所述扫描线；

第十一晶体管，其包括第十一控制端接收正向扫描信号、第十一输入端接收第(n+3)级启动信号以及第十一输出端连接所述第十控制端；

第十二晶体管，其包括第十二控制端接收反向扫描信号、第十二输入端接收第(n-3)级启动信号以及第十一输出端连接所述第十一输出端。

[权利要求 15] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述上拉电路包括：

第十三晶体管，其包括第十三控制端接收正向扫描信号、第十三输入端接收第(n-3)级启动信号以及第十三输出端连接所述栅极信号点；

第十四晶体管，其包括第十四控制端接收反向扫描信号、第十四输入端接收第(n+3)级启动信号以及第十四输出端连接所述第十三输出端。

[权利要求 16] 如权利要求9所述的用于液晶显示设备的GOA 电路，其中所述输出信号点连接所述输入信号点。

[权利要求 17] 一种液晶显示设备，其包括如权利要求9的所述GOA电路。

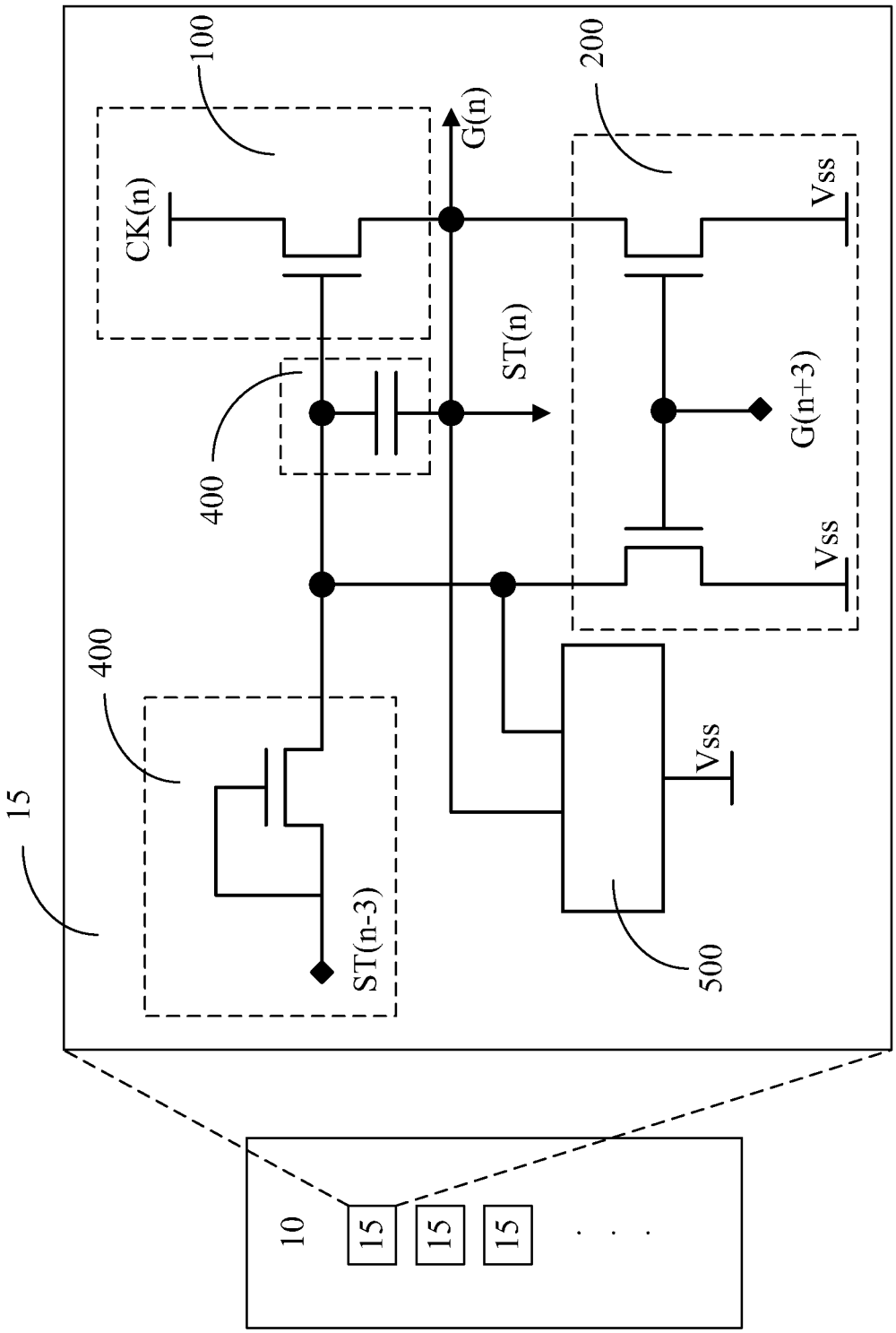


图 1

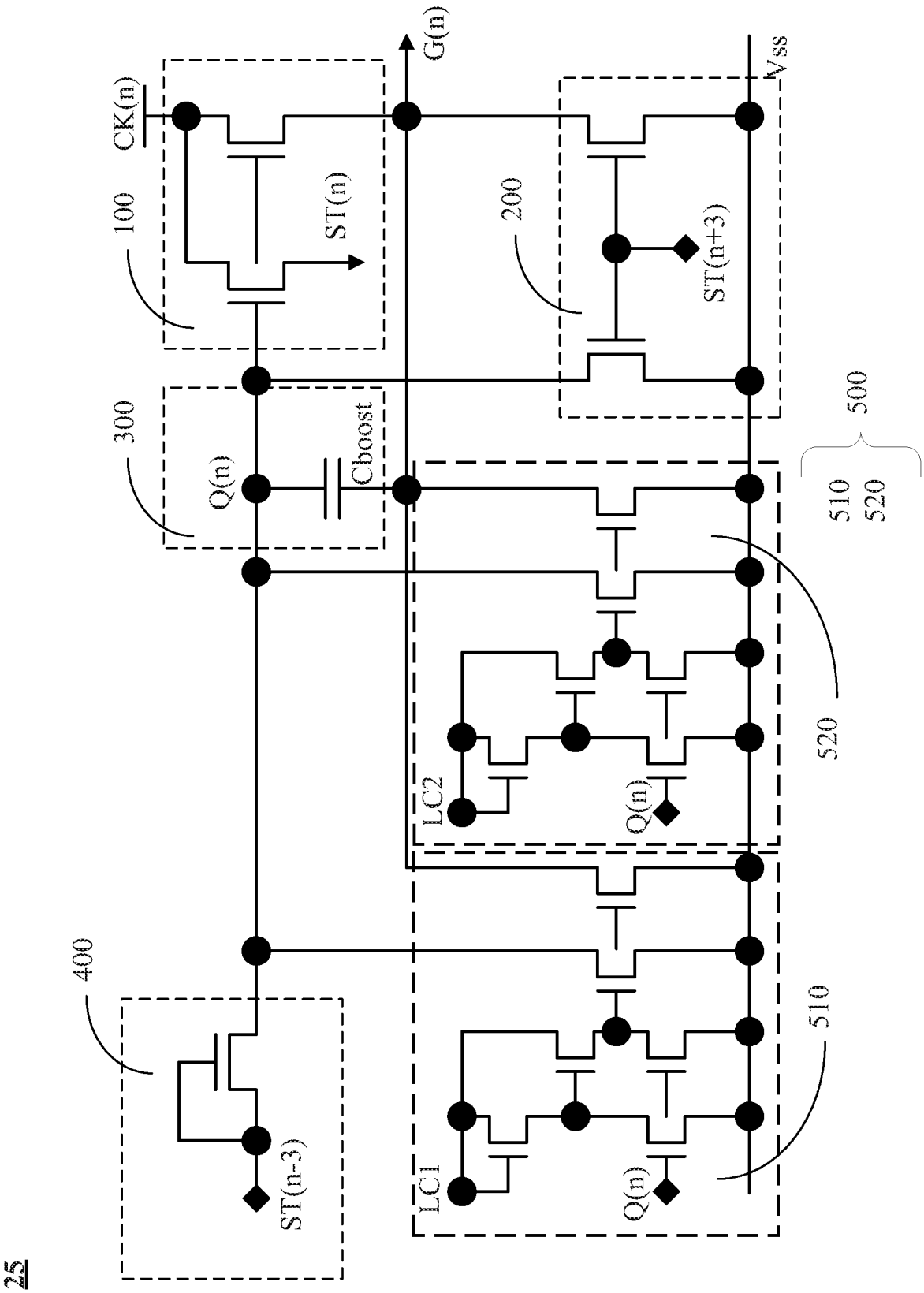

25
CK(n)
100
ST(n)
G(n)
200
ST(n+3)
Vss
300
Q(n)
Cboost
500
510
520
LC2
Q(n)
520
400
ST(n-3)
LC1
Q(n)
510

图 2

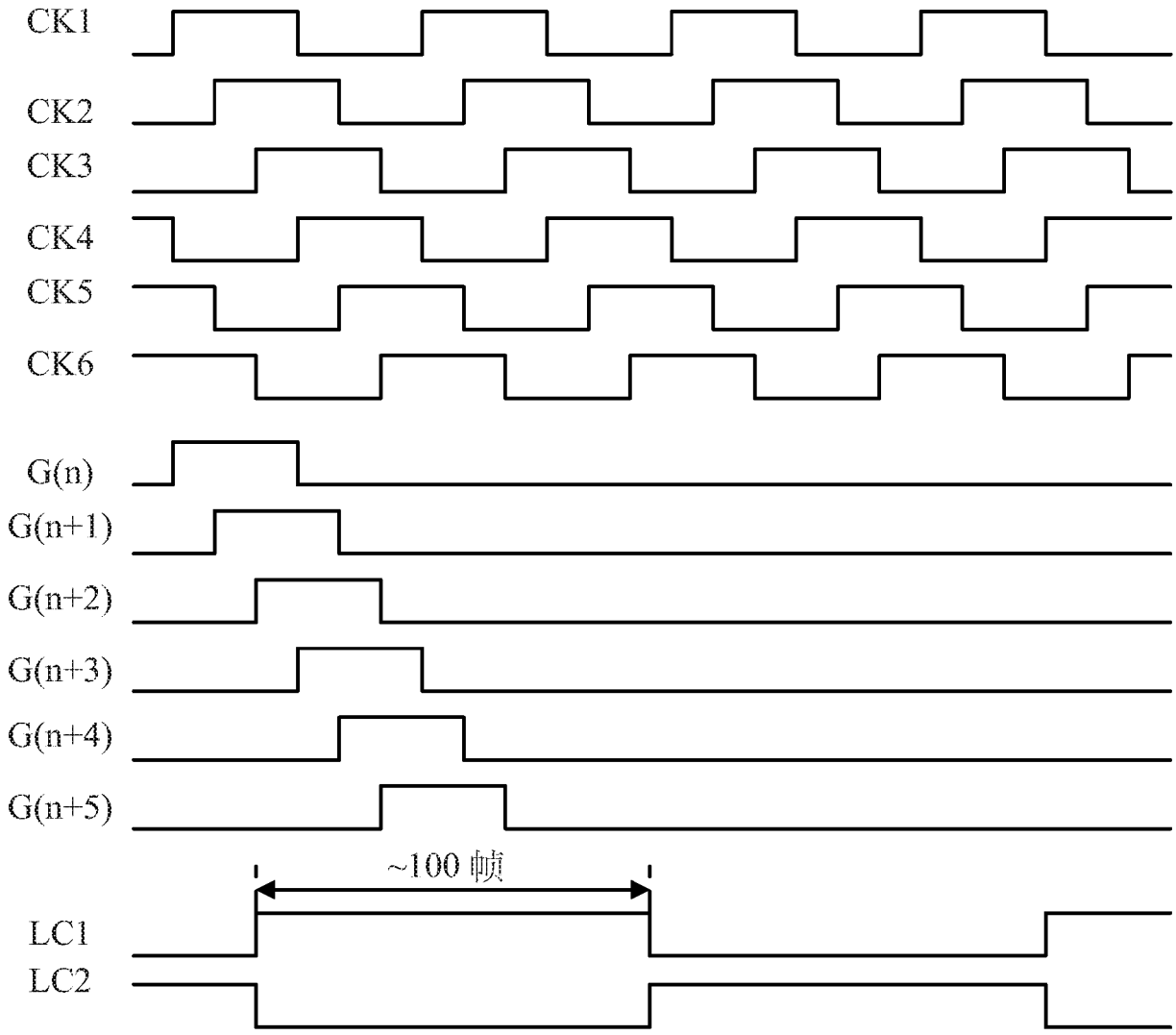


图 3

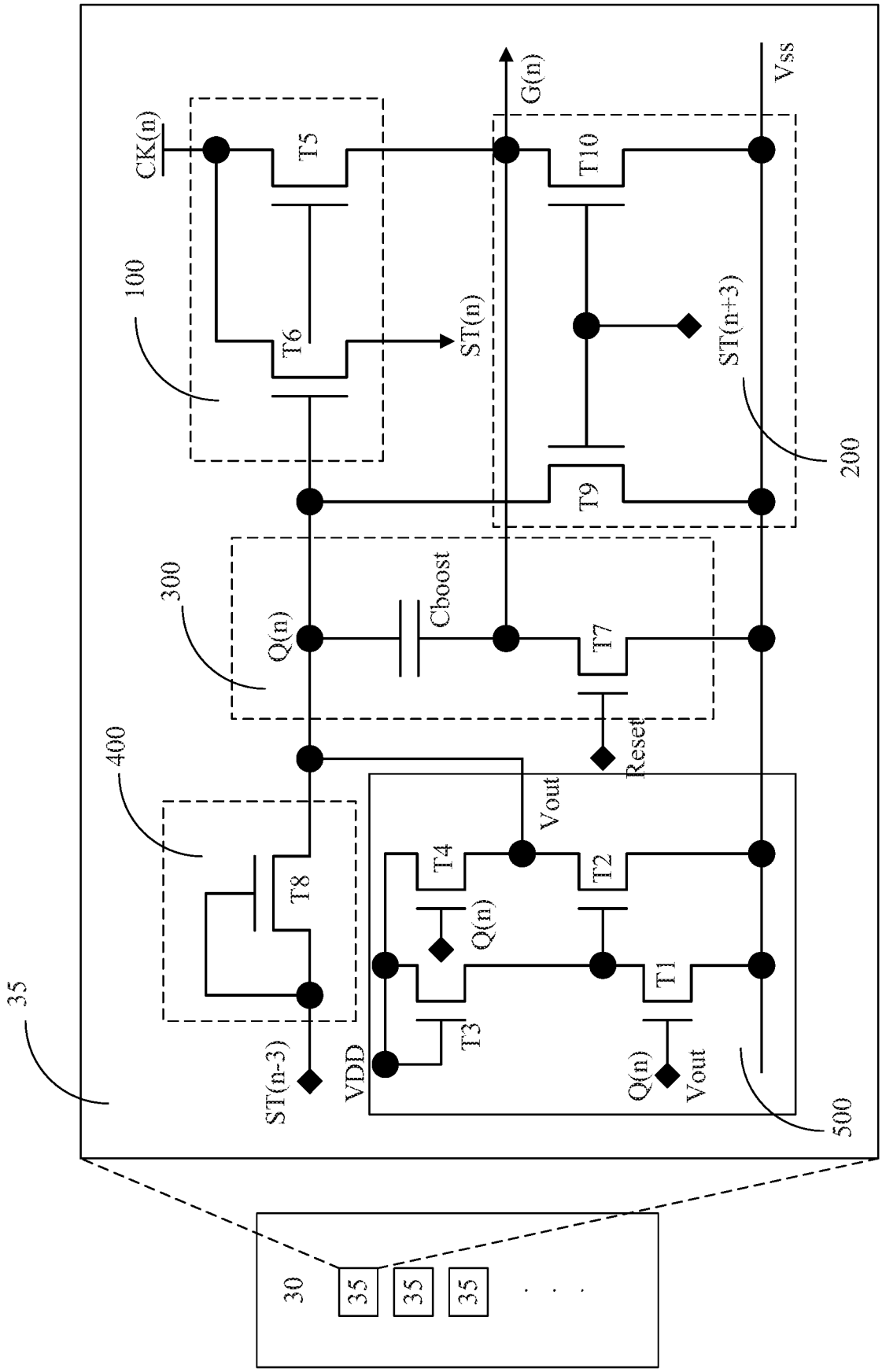

CK(n)
T5
T6
100
ST(n)
G(n)
T10
Vss
ST(n+3)
200
T9
300
Q(n)
Cboost
T7
Reset
400
T8
ST(n-3)
Vout
T4
T2
Q(n)
T1
T3
VDD
Q(n)
Vout
500
35
30
35
35
35

图 4

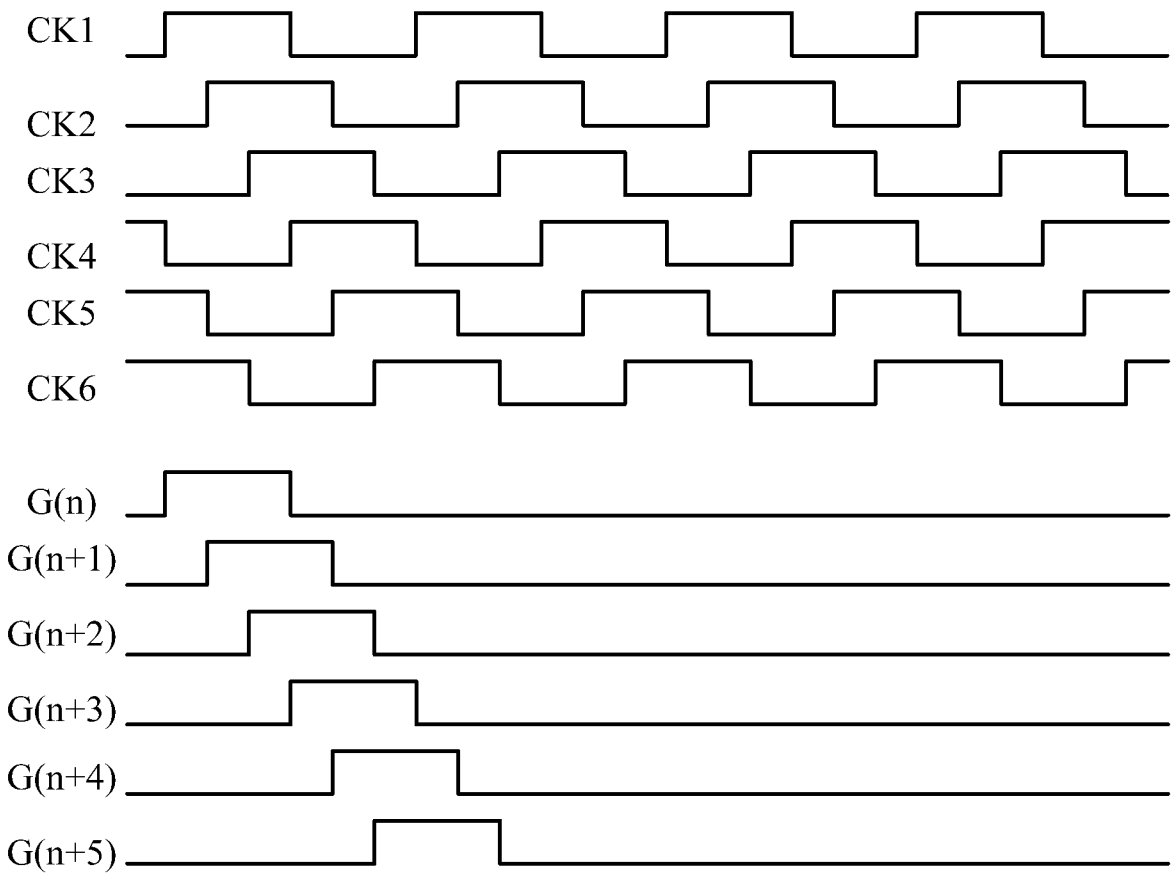


图 5

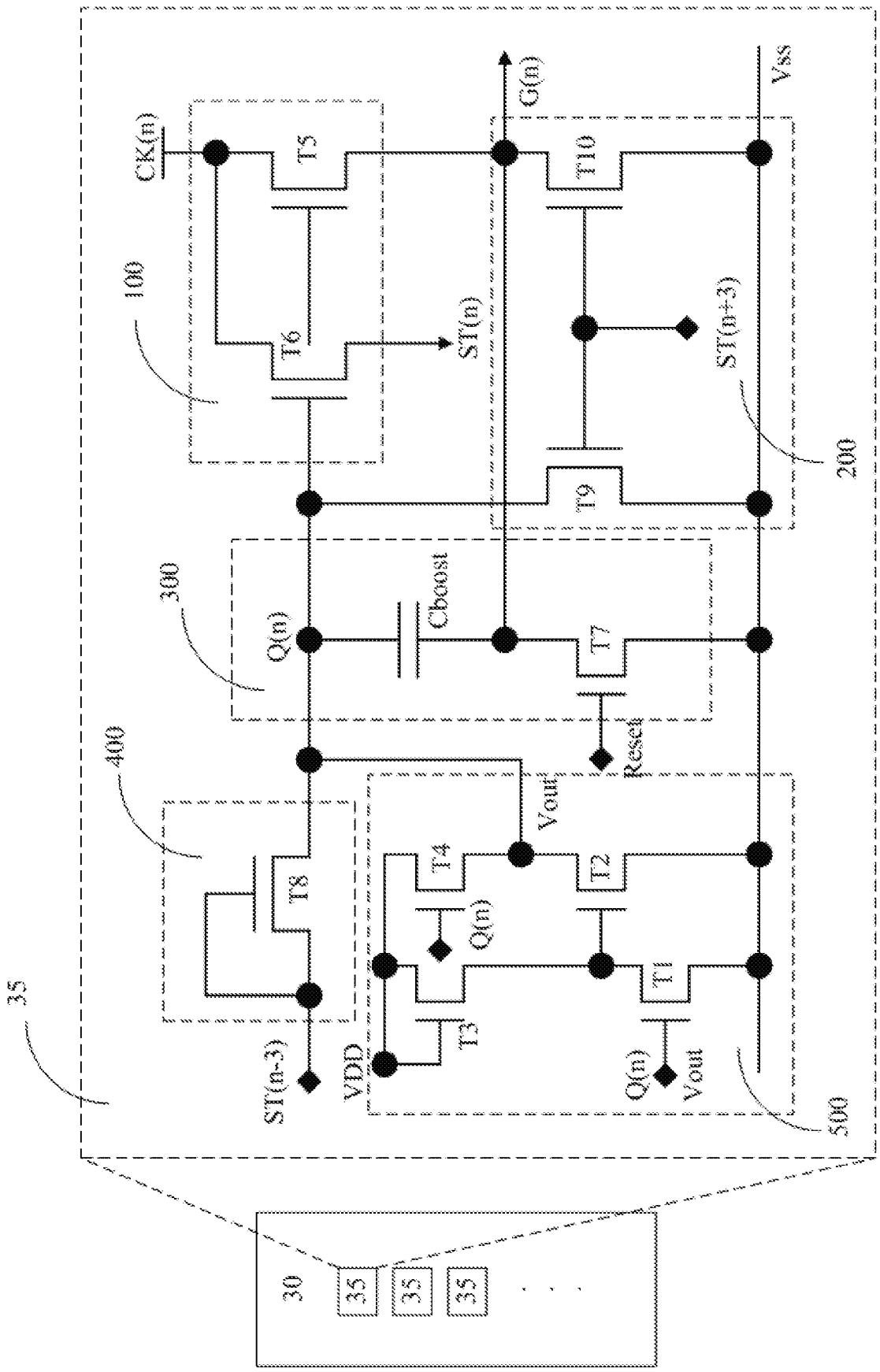

CK(n)
T5
T6
100
ST(n)
G(n)
T10
Vss
ST(n+3)
200
T9
300
Q(n)
Cboost
T7
Reset
400
T8
Vout
T4
T2
Q(n)
T1
T3
ST(n-3)
VDD
Q(n)
Vout
500
35
30
35
35
35
. . .

图 6

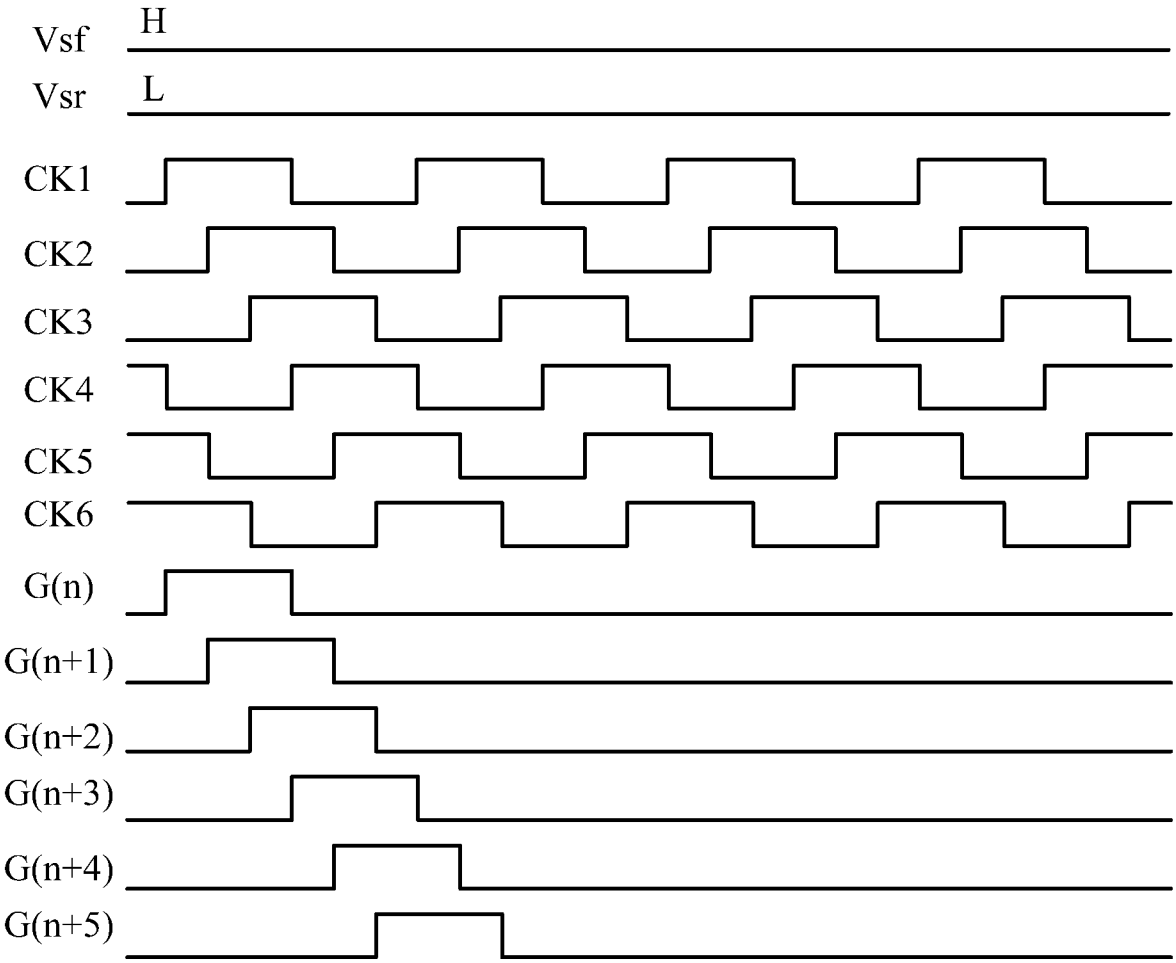


图 7

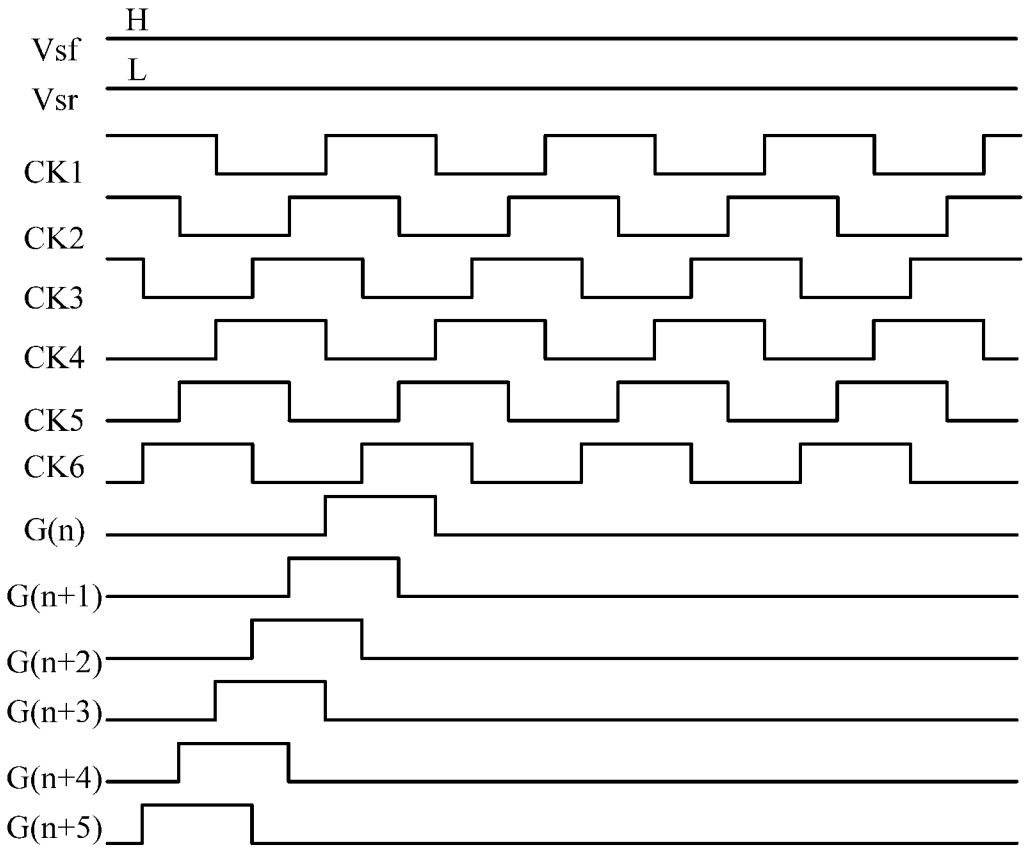

H
Vsf
L
Vsr
CK1
CK2
CK3
CK4
CK5
CK6
G(n)
G(n+1)
G(n+2)
G(n+3)
G(n+4)
G(n+5)

图 8

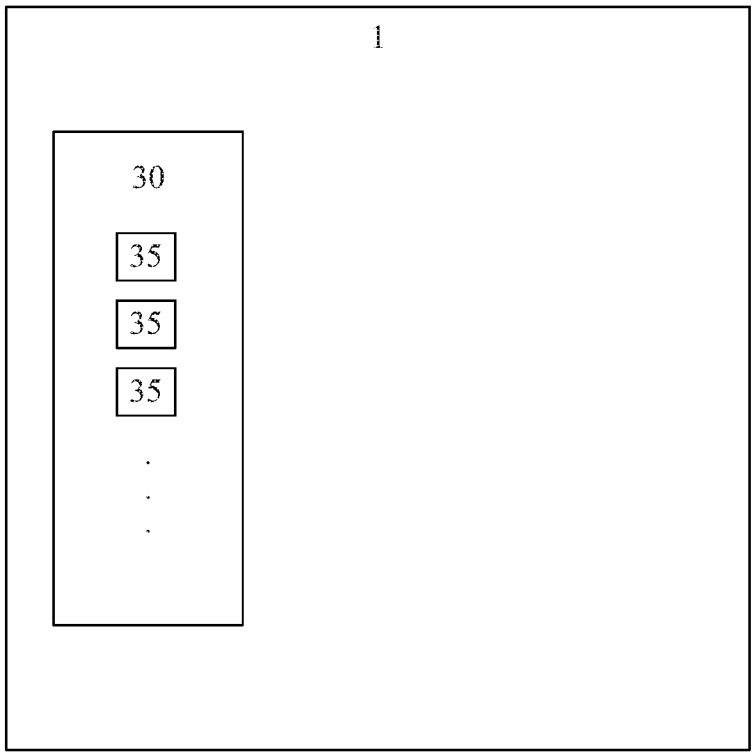

1
30
35
35
35

图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/099675

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G 3/36; G02F 1/13+

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: shift register, pull-down maintaining, pull-down, time sequence, clock, GOA, clk, down, shift, pull, ck, timing, reset, register?

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104167191 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 26 November 2014 (26.11.2014), description, paragraphs [0037]-[0047], and figures 3-5	1-17
A	CN 101667461 A (AU OPTRONICS CORP.), 10 March 2010 (10.03.2010), the whole document	1-17
A	US 2006221041 A1 (LG PHILIPS LCD CO., LTD.), 05 October 2006 (05.10.2006), the whole document	1-17

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05 August 2016 (05.08.2016)	**22 August 2016 (22.08.2016)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **LI, Jun** Telephone No.: (86-10) **62085773**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/099675

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104167191 A	26 November 2014	WO 2016000280 A1	07 January 2016
		US 2016005372 A1	07 January 2016
CN 101667461 A	10 March 2010	CN 101667461 B	04 July 2012
US 2006221041 A1	05 October 2006	KR 101039983 B1	09 June 2011
		KR 20060104814 A	09 October 2006
		US 7557793 B2	07 July 2009

国际检索报告

国际申请号
PCT/CN2015/099675

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3/36; G02F1/13+

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS;VEN:复位，重置，移位寄存器，下拉维持，下拉，定时，时序，时钟，GOA，clk，down，shift，pull，ck，timing，reset，register?，

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 104167191 A (深圳市华星光电技术有限公司) 2014年 11月 26日 (2014-11-26) 说明书[0037]-[0047]段和附图3-5	1-17
A	CN 101667461 A (友达光电股份有限公司) 2010年 3月 10日 (2010-03-10) 全文	1-17
A	US 2006221041 A1 (LG PHILIPS LCD CO LTD) 2006年 10月 5日 (2006-10-05) 全文	1-17

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2016年 8月 5日	2016年 8月 22日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	李军
传真号 (86-10)62019451	电话号码 (86-10)62085773

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/099675

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104167191	A	2014年 11月 26日	WO	2016000280	A1	2016年 1月 7日
				US	2016005372	A1	2016年 1月 7日
CN	101667461	A	2010年 3月 10日	CN	101667461	B	2012年 7月 4日
US	2006221041	A1	2006年 10月 5日	KR	101039983	B1	2011年 6月 9日
				KR	20060104814	A	2006年 10月 9日
				US	7557793	B2	2009年 7月 7日