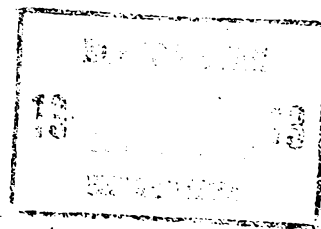




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

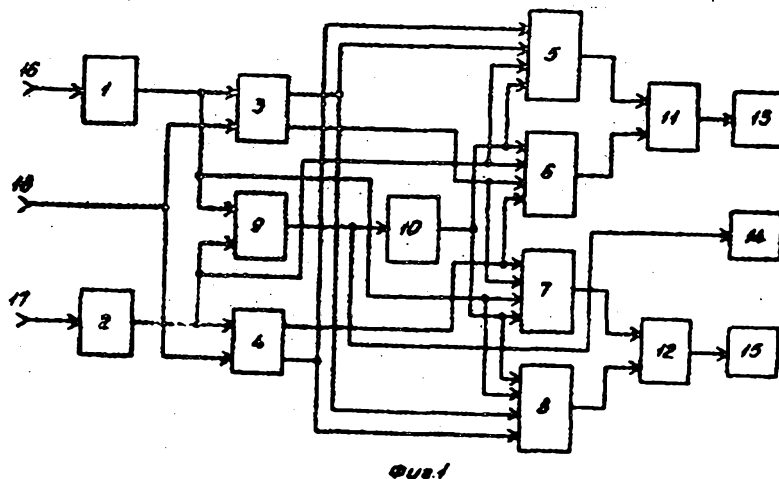


ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3684275/24-21
(22) 30.12.83
(46) 15.04.85. Бюл. № 14
(72) И.И.Ковтун, Р.В.Коровин,
В.И.Антюфеев, Б.А.Венцовский
и В.П.Беземчук
(53) 621.317.77(088.8)
(56) 1. Авторское свидетельство СССР
№ 894600, кл. G 01 R 25/04, 1980.
2. Авторское свидетельство СССР
№ 991320, кл. G 01 R 25/04, 1983.

(54)(57) УСТРОЙСТВО ДЛЯ СРАВНЕНИЯ
ФАЗ, содержащее первый и второй счет-
ные триггеры, установочные входы ко-
торых объединены с входом установки
нуля устройства, первый и второй
формирующие выходы которых соеди-
нены с входами двухходового элемен-
та И, выходом соединенного с первым
индикатором, а входы - с входами
устройства, второй и третий индикато-
ры и инвертор, отличающееся -
с я тем, что, с целью повышения
быстродействия, в него введены пер-

вый и второй элементы ИЛИ, выходами
соединенные соответственно с вторым
и третьим индикаторами, дополнитель-
ные первый, второй, третий и четвер-
тый четырехходовые элементы И, вы-
ходы каждой пары из которых подклю-
чены к элементам ИЛИ, первые входы
указанных четырехходовых элементов И
объединены и попарно соединены с вы-
ходами формирователей и со счетными
входами обоих триггеров, вторые вхо-
ды всех четырехходовых элементов И
попарно через инвертор подсоединены
к выходу двухходового элемента И,
третьи и четвертые входы первого и
четвертого введенных элементов И со-
единены соответственно с единичным вы-
ходом первого счетного триггера и с
нулевым выходом второго счетного
триггера, третьи и четвертые входы
второго и третьего четырехходовых
элементов И подключены соответствен-
но к единичному выходу второго счет-
ного триггера и нулевому выходу пер-



(19) **SU** (11) **1150578** **A**

Устройство относится к автоматике и измерительной технике и может быть использовано, например, в устройствах регулирования фазы и фазометрах.

Известно устройство для сравнения фаз, содержащее первый и второй формирователи, входами соединенные с входами устройства, а выходами подключенные соответственно к первым входам первого и второго триггеров, вторые входы которых соединены с входами устройства, первый и второй элементы И, выход последнего из которых соединен с первым индикатором, а входы - с выходами триггеров, третьи входы которых соединены с выходом первого элемента И, два инвертора, а также второй и третий индикаторы, соединенные с выходами триггеров через инверторы [1].

Недостатками такого устройства являются ограниченная область применения и быстродействие.

Наиболее близким к изобретению является устройство для сравнения фаз, содержащее первый и второй счетные триггеры, входы которых соединены с входами устройства, установочные входы которых объединены с входом установки нуля устройства, а выходы через два формирователя и непосредственно с входами соответствующих триггеров, третьи входы которых объединены и подключены к выходу первого элемента И, входами соединенного с выходами формирователя, двухвходовый элемент И, выходом соединенный с первым индикатором, а входами - с первыми выходами триггеров, вторые входы которых через инверторы соединены с вторым и третьим индикаторами [2].

Недостатком известного устройства является ограниченное быстродействие, которое обусловлено тем, что сравнение фаз опорного и измерительного сигнала происходит через два периода входных сигналов. Такое явление может привести к ошибкам в определении момента совпадения фаз или момента перехода фаз от отставания к опережению, что особенно важно при сравнении фаз сигналов с несколько отличающимися частотами. Кроме того, неоднозначно определяется фиксация совпадения фаз, заключающаяся в том, что до подачи сигналов устройство

уже индицирует нулевой фазовый сдвиг что создает неудобства в работе.

Цель изобретения - повышение быстродействия сравнения фаз между опорным и исследуемым сигналами.

Поставленная цель достигается тем, что в устройство для сравнения фаз, содержащее первый и второй счетные триггеры, установочные входы которых объединены с входом установки нуля устройства, первый и второй формирователи, выходы которых соединены с первыми входами двухвходового элемента И, выходом соединенного с первым индикатором, а входы - с входами устройства, второй и третий индикаторы и инвертор, введены первый и второй элементы ИЛИ, выходами соединенные соответственно с вторым и третьим индикаторами, дополнительные первый, второй, третий и четвертый четырехвходовые элементы И, выходы каждой пары из которых подключены к элементам ИЛИ, первые входы указанных четырехвходовых элементов И объединены и попарно соединены с выходами формирователей и со счетными входами обоих триггеров, вторые входы всех четырехвходовых элементов И попарно через инвертор подсоединены к выходу двухвходового элемента И, третьи и четвертые входы первого и четвертого введенных элементов И соединены соответственно с единичным выходом первого счетного триггера и с нулевым выходом второго счетного триггера, третьи и четвертые входы второго и третьего четырехвходовых элементов И подключены соответственно к единичному выходу второго счетного триггера и нулевому выходу первого.

За счет введения четырехвходовых элементов И и двух элементов ИЛИ обеспечивается постоянное сравнение фазового положения каждого пронормированного по длительности импульса опорной и счетной последовательности с индикацией соответствующего результата сравнения в каждый период сравнения. Таким алгоритмом контроля исключаются пропуски за счет дискретизации (по двум периодам, как было в прототипе) сравнений, а следовательно, повышается в два раза быстродействие. Кроме того, благодаря нормировке по длительности входных опорного и измерительного сигналов

формирователями, а также новых связей их выхода с элементом И обеспечивается индикация момента совпадения фаз только во время действия сигналов.

На фиг. 1 представлена электрическая функциональная схема устройства для сравнения фаз; на фиг. 2 - временные диаграммы работы устройства для случая опережения опорного сигнала (2. I) и отставания (2. II).

Устройство для сравнения фаз содержит первый и второй формирователи 1 и 2 сигнала калиброванной длительности, первый и второй триггеры 3 и 4, четыре четырехходовых элементов И 5-8, двухходовый элемент И 9, инвертор 10, два элемента ИЛИ 11 и 12 и три индикатора - индикатор 13 (опережения фазы), индикатор 14 (равенства фаз) и индикатор 15 (отставания фазы), вход 16 опорного сигнала вход 17 измерительного сигнала и вход 18 установки нуля, соединенный с установочными входами триггеров 3 и 4. В устройстве первые входы элементов И 5 и 6, 7 и 8 объединены соответственно с выходами формирователей 2 и 1, счетными входами триггеров 4 и 3, первым и вторым входами элемента И 9. Вторые входы элементов И 5 и 6, 7 и 8 подключены через инвертор 10 к выходу элемента И 9 и входу индикатора 14. Третьи и четвертые входы элементов И 5 и 8 подключены соответственно к единичному выходу триггера 3 и нулевому выходу триггера 4. Третьи и четвертые входы элементов И 6 и 7 подключены соответственно к единичному выходу триггера 4 и нулевому выходу триггера 3. Выходы элементов И 5 и 6, 7 и 8 объединены соответственно через элементы ИЛИ 11, 12 с индикаторами 13, 15.

Формирователи 1 и 2 нормируют входной сигнал произвольной формы и длительности в импульсные сигналы постоянной длительности, определяющей заданную погрешность сравнения фаз. Индикатор обеспечивает согласование выходных сигналов с выходов элементов И 11 и 12, необходимое их усиление для срабатывания сигнального индикатора, например, лампочки накаливания. Остальные элементы схемы могут быть реализованы логическими микросхемами 133 или 155 серий.

На фиг. 2 приняты следующие обозначения сигналов: а и б - опорный и измерительный сигналы с выходов формирователей 1 и 2; в и г - осциллограммы соответственно на единичном и нулевом выходах триггера 3; д и е - осциллограммы соответственно на единичном и нулевом выходах триггера 4; ж, з, к и л - осциллограммы на выходах элементов И 5, 6, 7 и 8 соответственно; м и н - осциллограммы напряжений на выходе элементов ИЛИ 11 и 12 соответственно.

Кроме того, серия осциллограмм фиг. 2. I поясняет работу устройства, когда опорный сигнал опережает измерительный, и фиг. 2. II - наоборот, для случая отставания опорного сигнала. Состояние индикаторов 13 и 15 опережения или отставания фазы изменяется на противоположное по величине интервала времени t_0 между опорным и измерительным импульсом. Если $t_0 = T_{\text{оп}}/2$, то опорная последовательность опережает измерительную и срабатывает индикатор 13 (фиг. 2. I а). Если же $t_0 > T_{\text{оп}}/2$, то опорная последовательность фактически отстает от измерительной и при этом срабатывает индикатор 15 (фиг. 2. II а).

Устройство работает следующим образом.

Рассмотрим случай, когда происходит опережение по фазе измерительного сигнала опорным (фиг. 2. I). В исходном состоянии счетные триггеры 3 и 4 установлены в состояние, при котором на их прямых выходах имеются низкие уровни напряжения, а на инверсных - высокие.

Входные сигналы "А" и "Б" поступают соответственно на входы формирователей 1 и 2, где преобразуются в нормированные по длительности импульсные последовательности (фиг. 2 а, б), поступающие на счетные входы триггеров 3 и 4. По переднему фронту первого импульса (фиг. 2 а) триггер 3 перебрасывается, в результате чего на его прямом выходе появляется высокий потенциал (фиг. 2 в), а на инверсном - низкий (фиг. 2 г). Срабатывание каждого из четырех элементов И возможно при одновременном наличии на своих входах высокого потенциала, что возможно при следующих комбинациях: выход элемента И 5 - [б, в, е]; выход элемента И 6 - [б, е, д]; вы-

ход элемента И 7 - [а, д, г]; выход элемента И 8 - [а, в, е].

Так как последний вход каждого элемента И всегда, кроме случая равенства фаз, находится под высоким потенциалом, то в комбинации а-г (фиг.2) он учитывается автоматически.

В течение длительности первого импульса (фиг.2 а) реализуется только одно из четырех условий совпадения и на выходе элемента И 8 появляется импульс (фиг.2 л), который через элемент ИЛИ 12 (фиг.2 м) поступает на индикатор 15, вызывая его срабатывание (фиг.2 н). По окончании первого импульса (фиг.2 а) условия совпадения элемента И 8 нарушаются и индикатор прекращает индикацию.

По поступлению первого импульса измерительной последовательности (фиг.2 б) на счетный вход триггера 4 последний перебрасывается и изменяет свое состояние на противоположное (фиг.2 д, 2 е). При этом ни на одном из четырех элементов И 5, 6, 7 и 8 условие совпадения не выполняется (фиг.2 ж, з) и состояние индикаторов 13, 14 и 15 остается прежним.

С приходом очередного (второго) импульса (фиг.2, а) триггер 3 перебрасывается в состояние, предшествующее приходу первого импульса, появляется разрешающая комбинация для элемента И 7, управляющий импульс с выхода которого через элемент ИЛИ 12 (фиг.2 м) опять воздействует на индикатор 15, подтверждая факт опережения фазы. С приходом второго импульса измерительной последовательности (фиг.2, б) триггер 4 перебрасывается в исходное состояние (фиг.2 д, е), соз-

давая при этом запрещенную комбинацию для элементов И 5, 6 (фиг.2 ж, з)

С приходом третьего опорного импульса (фиг.2 а) цикл работы повторяется.

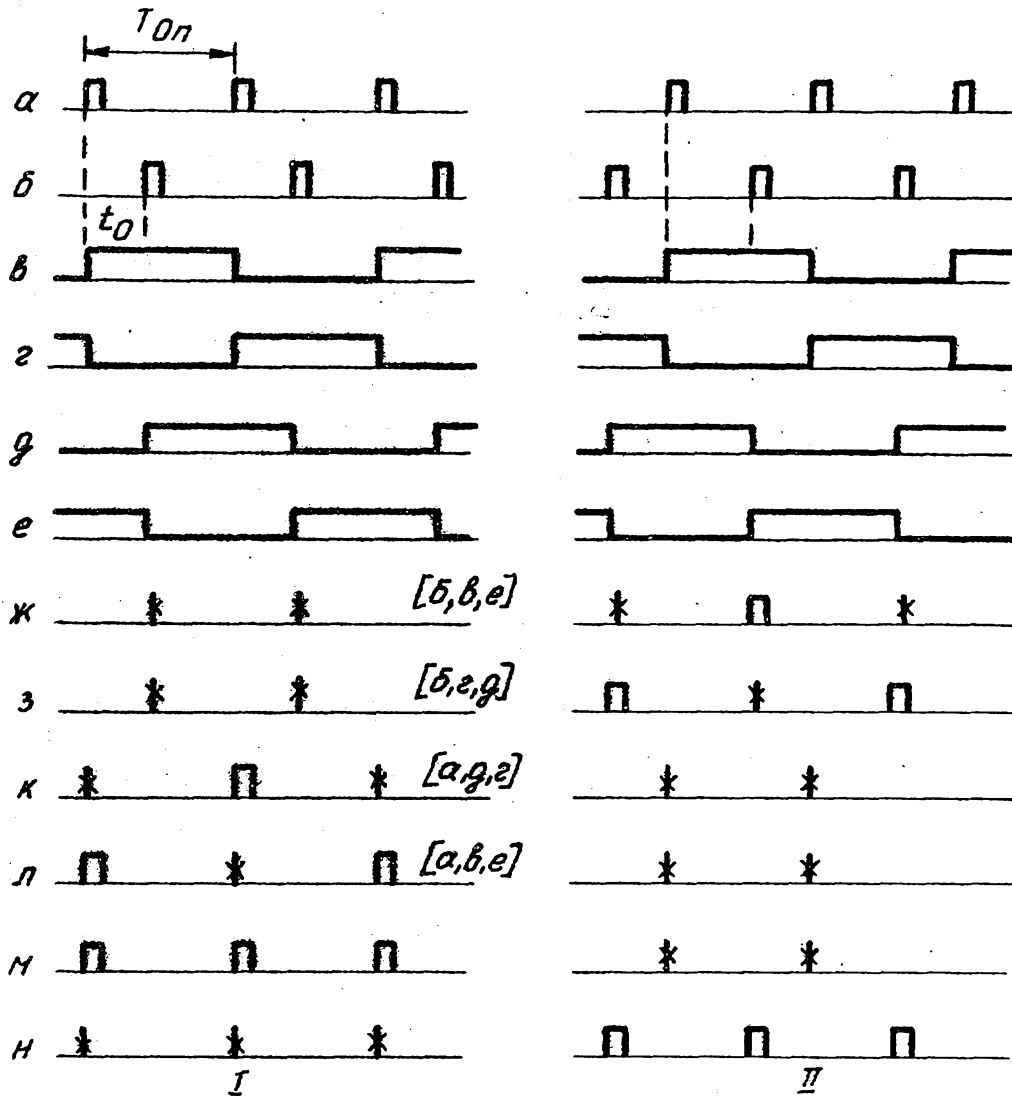
Таким образом, с каждым импульсом опорной последовательности происходит сравнение фазового соотношения и индикация его результата на индикаторе 15, который работает с частотой $1/T_{оп}$.

В другом случае, когда опорная последовательность отстает от измерительной, работа устройства происходит аналогичным образом. Начало работы и частота переключений другого индикатора 13 в этом случае будут определяться измерительной последовательностью (осциллограммы напряжений в различных точках схемы фиг.2. II).

При равенстве фаз опорной и измерительной последовательности срабатывает элемент И 9 и включается индикатор равенства фаз 14. Одновременно инвертор 10 изменяет свое состояние и запирает все элементы И 5, 6, 7 и 8.

Таким образом, при произвольном изменении фазы устройство позволяет производить сравнение ее в каждый период сигнала, обеспечивая при этом в два раза большее по сравнению с прототипом быстродействие.

Технические преимущества данного изобретения состоят в повышении скорости сравнения фаз, особенно при изменениях фазы измеряемого сигнала. Кроме того, повышается достоверность полученного результата и устраняется неоднозначность показаний нулевого фазового сдвига в начальный момент измерения.



Фиг. 2

Составитель А. Старостина

Редактор В. Ковтун Техред Т. Фанта

Корректор О. Билак

Заказ 2137/35

Тираж 748

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4