



**ÚŘAD PRO VYNÁLEZY
A OBJEVY**

(61)

(23) Výstavní priorita

(22) Přihlášeno **10 07 81**

(21) PV 5342 - 81

(11)

(B1)

(51) Int. Cl.³ G 06 F 7/58

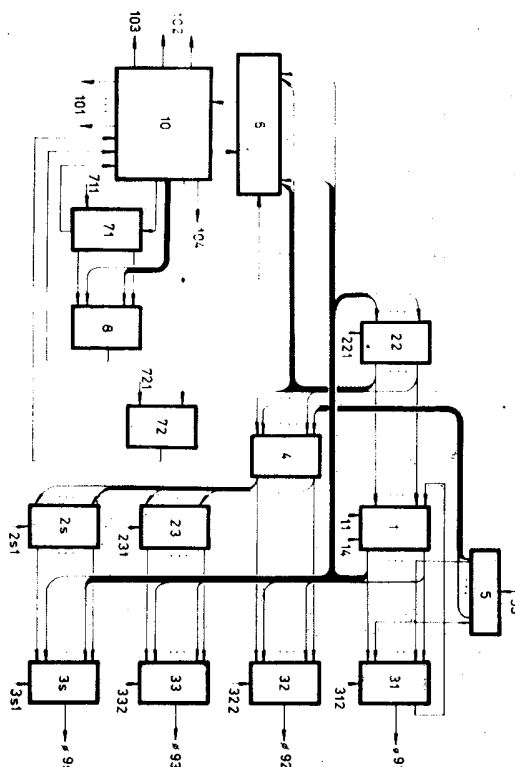
(40) Zveřejněno **24 06 83**

(45) Vydáno 01 12 84

(75)
Autor vynálezu

HAVEL JAN ing. DrSc., PRAHA,
MOROZEVIČ ANATOLIJ NIKOLAJEVIČ doc. CSc., MINSK,
PŘIBYL VÁCLAV ing., ŘÍČANY

(54) **Mnohokanálový pseudomáhodný generátor časově posunutých posloupností**



Vynález se týká mnohokanálového pseudonáhodného generátoru časově posunutých posloupností obsahujícího posuvný registr, klíčované sečítačky modulo dva, řídicí blok, čítač délky period a čítač počtu period.

Dosavadní generátory pseudonáhodných posloupností s posuvnými registry a sečítačkami modulo dva používají k získá-

ní zpožděných posloupností dvou metod; jednak je možno použít dvou generátorů stejného typu, které jsou spouštěny ze stejné výchozí kombinace v různých časech, nebo je použit jeden generátor a kombinační logika, která umožňuje generování posloupností zpožděné o zadaný počet kroků.

Nevýhodou prvního řešení je to, že při jakékoliv jednorázové poruše v libovolném z registrů, dojde k nedefinovatelnému porušení nastaveného zpoždění. Nevýhodou druhého řešení je nutnost přepínání kombinační logiky podle předem vypočítané tabulky k dosažení žádaného zpoždění a z toho důvodu například obtížnost automatického měření korelačních funkcí. V obou řešeních nelze jednoduše měnit typ generované posloupnosti.

Výhodou řešení podle vynálezu je, že používá jediného posuvného registru, takže jakákoliv porucha nemá vliv na nastavené hodnoty zpoždění, zavádí blok volby periody, který umožňuje jednoduchou změnu typu periody a při všech těchto typech periody umožňuje automatické nastavení struktury kombinační logiky k dosažení zadaných hodnot zpoždění a tudíž i jejich automatické změny. To vše rozšiřuje možnosti použití generátoru podle vynálezu a zvyšuje efektivnost jeho využití.

Mnohé z výše ^{uvedených} nevýhod odstraňuje mnohokanálový pseudonáhodný generátor časově posunutých posloupností podle vynálezu, jehož podstata spočívá v tom, že signálové výstupy posuvného registru jsou připojeny na jim příslušné signálové vstupy jednak klíčovaných sečítaček modulo dva, jednak prvního paměťového registru a rovněž kontrolního bloku, signá-

lové výstupy prvního paměťového registru jsou propojeny s jím příslušnými signálovými vstupy jednak posuvného registru jednak kontrolního bloku a rovněž kombinačního obvodu, blokový výstup první klíčované sečítačky je napojen na první výstupní svorku generátoru a neblokový výstup první klíčované sečítačky je napojen na první signální vstup posuvného registru, výstupy bloku volby periody jsou propojeny s jím příslušnými signálovými vstupy jednak první klíčované sečítačky modulo dva a jednak kombinačního obvodu, jehož výstupy jsou propojeny s jím příslušnými signálovými vstupy jednak druhé klíčované sečítačky modulo dva a jednak paměťových registrů, výstupy paměťových registrů jsou propojeny s jím příslušnými signálovými vstupy klíčovaných sečítaček modulo dva, výstupy druhé klíčované sečítačky modulo dva a dalších klíčovaných sečítaček modulo dva jsou propojeny na jím příslušné výstupní svorky mnohokanálového pseudonáhodného generátoru časově posunutých posloupností, jehož řídicí blok má první řídicí výstup propojen s prvním řídicím vstupem kontrolního bloku a druhý řídicí výstup propojen jednak s řídicím vstupem čítače počtu period a jednak s druhým řídicím vstupem kontrolního bloku, jehož výstup je připojen na vstup kontrolních signálů řídicího bloku, výstup čítače počtu period je připojen na vstup počtu period řídicího bloku, jehož třetí řídicí výstup je připojen k řídicímu vstupu čítače délky periody, jehož signálové výstupy jsou spojeny s jím příslušnými vstupy bloku volby posuvu, jehož výstup je spojen se vstupem volby posuvu řídicího bloku, řídicí výstup čítače délky periody je připojen na vstup délky periody řídicího bloku, jehož

informační výstupy jsou propojeny s jím příslušnými vstupy bloku volby posuvu; nastavovací výstupy řídicího bloku jsou propojeny s nastavovacími vstupy posuvného registru, prvního paměťového registru, paměťových registrů, čítače délky periody a čítače počtu period, blokovací výstup je připojen na blokovací vstupy první klíčované sečítačky modulo dva, druhé klíčované sečítačky modulo dva a dalších klíčovaných sečítaček modulo dva, zadávací výstup řídicího bloku je připojen na vstup bloku volby periody; výstup taktovacích pulsů řídicího bloku je připojen na vstup taktovacích pulsů posuvného registru.

Na obrázku jsou signálové výstupy posuvného registru 1 připojeny na jím příslušné signálové vstupy jednak klíčovaných sečítaček 31, 32, 33, 3s modulo dva, jednak prvního paměťového registru 22 a rovněž kontrolního bloku 6, signálové výstupy prvního paměťového registru 22 jsou propojeny s jím příslušnými signálovými vstupy jednak posuvného registru 1, jednak kontrolního bloku 6 a rovněž kombinačního obvodu 4, blokový výstup první klíčované sečítačky 31 modulo dva je napojen na první výstupní svorku 91 mnohokanálového pseudo-náhodného generátoru časově posunutých posloupností a neblokový výstup první klíčované sečítačky 31 modulo dva je napojen na první signální vstup posuvného registru 1, výstupy bloku volby periody 5 jsou propojeny s jím příslušnými signálovými vstupy jednak první klíčované sečítačky 31 modulo dva a jednak kombinačního obvodu 4, jehož výstupy jsou propojeny s jím příslušnými signálovými vstupy jednak druhé klíčované sečítačky 32 modulo dva a jednak paměťových registrů

23, 2s. Výstupy paměťových registrů 23, 2s jsou propojeny s jím příslušnými signálovými vstupy klíčovaných sečítaček 33, 3s modulo dva, výstupy druhé klíčované sečítačky 32 modulo dva a dalších klíčovaných sečítaček 33, 3s modulo dva jsou propojeny na jím příslušné výstupní svorky 92, 93, 9s mnohokanálového pseudonáhodného generátoru časově posunutých posloupností, jehož řídicí blok 10 má první řídicí výstup propojen s prvním řídicím vstupem kontrolního bloku 6 a druhý řídicí výstup propojen jednak s řídicím vstupem čítače 72 počtu period a jednak s druhým řídicím vstupem kontrolního bloku 6, jehož výstup je připojen na vstup kontrolních signálů řídicího bloku 10. Výstup čítače 72 počtu period je připojen na vstup počtu period řídicího bloku 10, jehož třetí řídicí výstup je připojen k řídicímu vstupu čítače 71 délky periody, jehož signálové výstupy jsou spojeny s jím příslušnými vstupy bloku 8 zadání zpoždění, jehož výstup je spojen se vstupem zadání zpoždění řídicího bloku 10; řídicí výstup čítače 71 délky periody je připojen na vstup délky periody řídicího bloku 10, jehož informační výstupy jsou propojeny s jím příslušnými vstupy bloku 8 zadání zpoždění. Nastavovací výstupy 101 řídicího bloku 10 jsou propojeny s nastavovacími vstupy 11, 221, 231, 2s1, 711, 721 posuvného registru 1, prvního paměťového registru 22, paměťových registrů 23, 2s, čítače 71 délky period a čítače 72 počtu period. Blokovací výstup 102 je připojen na blokovací vstupy 312, 322, 332, 3s2 první klíčované sečítačky 31 modulo dva, druhé klíčované sečítačky 32 modulo dva a dalších klíčovaných sečítaček 33, 3s modulo dva. Zadávací výstup 103 řídicího bloku 10 je připojen na vstup 53 bloku 5 volby periody.

Výstup taktovacích pulsů 104 řídicího bloku 10 je připojen na vstup taktovacích pulsů 14 posuvného registru 1.

Funkce zařízení je taková, že umožňuje generovat několik, obecně s počtu realizací pseudonáhodných posloupností se zvolenou hodnotou časového posuvu označenou dále jako ℓ_j mezi jednotlivými realizacemi, konstantní nebo proměnnou podle určeného programu, s volitelným typem vytvářejícího polynomu.

Požadovaný režim práce zařízení se volí před započítím činnosti v řídicím bloku 10, který v závislosti na této volbě vytváří odpovídající signály, které řídí postup činnosti dalších částí zařízení. V počátku, to je v době nastavování režimu, signály z blokovacího výstupu 102, který je připojen na blokovací vstupy 312, 322, 332, a 3s2 všech klíčovaných sečítaček modulo dva, blokují výstup signálů na výstupní svorky 91, 92, 93 a 9s. Po signálu, který přichází na vstup volby 53 bloku 5 volby periody ze zadávacího výstupu 103 řídicího bloku 10, se objeví na výstupech bloku 5 volby n-místná kombinace koeficientů α_1 určujících spojení n-místného posuvného registru 1 s první klíčovanou sečítačkou 31 modulo dva. Kombinace koeficientů α_1 určuje typ vytvářejícího polynomu pseudonáhodné posloupnosti. Současně signály, které přicházejí z nastavovacích výstupů 101 řídicího bloku 10 na nastavovací vstupy 221, 231, 2s1, 711 a 11 nulují první paměťový registr 22, paměťové registry 23, 2s, čítač 71 délky periody, čítač 72 počtu period a v posuvném registru 1 nastavují počáteční kombinaci $A_0 = 100...0$. Řád - místo v registru se počítá od jedničky a zvyšuje se zleva doprava. Z informačních

výstupů bloku 10 řízení se na odpovídající vstupy bloku 8 zadání zpoždění přenáší kombinace nejmenší z l_j , přičemž $j = 2, 3, \dots, s$. Pro jednoduchost uvažujeme, že

$$l_2 > l_3 > \dots > l_s.$$

Tento stav se nazývá počáteční. Potom řídicí blok 10 začíná generovat posloupnost taktovacích impulsů, které jsou přiváděny z výstupu 104 taktovacích impulsů na vstup 14 taktovacích impulsů posuvného registru 1. Příchodem každého taktovacího impulsu se obsah posuvného registru 1 posunuje o jedno místo vpravo, přičemž do prvního volného místa se zapisuje výsledek, to je nula nebo jednička sečítání modulo dva n -místné kombinace v posuvném registru 1 pomocí první klíčované sečítačky 31 modulo dva. Spojení posuvného registru 1 a první klíčované sečítačky 31 modulo dva funkčně vytváří seriový generátor pseudonáhodných čísel s posuvným registrem a sečítačkou modulo dva ve zpětné vazbě, jehož činnost je popsána následujícím systémem rovnic:

$$a_1(k+1) = \sum_{i=1}^n \alpha_i a_i(k); \quad (I)$$

$$a_i(k+1) = a_{i-1}(k), \quad i = 2, 3, \dots, n \\ k = 0, 1, 2, \dots$$

kde $a_i(k)$ je stav i -tého místa posuvného registru 1 v k -tém taktu, $\sum$ je označení sumy modulo dva, α_i jsou koeficienty určující typ vytvářejícího polynomu pseudonáhodné posloupnosti a n je označení počtu míst posuvného registru 1.

Současně jsou taktovací impulsy z třetího výstupu řídicího bloku 10 přiváděny na řídicí vstup čítače 71 délky periody. Tím se každým taktem stav čítače 71 délky periody zvětšuje o jedničku. Dosáhne-li stav čítače 71 délky periody hodnoty $l_s - 1$, na výstupu bloku 8 zadání zpoždění se objeví signál, který se přivádí na vstup zadání zpoždění řídicího bloku 10. Přitom se přerušuje generování taktovacích impulsů a na zadávací vstup 221 se přivádí signál, kterým se kombinace A_{l_s} stavu, do kterého přejde posuvný registr 1 ze stavu A_0 během $l_s - 1$ taktů, přepíše do prvního paměťového registru 22. Kombinační obvod 4 transformuje dvě n -místné kombinace $A(l_s) = \{a_i (k + l_s - 1), i=1,2,\dots,n\}$ a koeficienty α_i na n -místnou kombinaci koeficientů $\delta_i(l_s)$ spojení posuvného registru 1 z poslední klíčovanou sečítačkou 3s modulo dva. Přitom se v kombinačním obvodu 4 realizuje následující systém logických rovnic:

$$\delta_i(l_s) = \sum_{m=1}^n \alpha_m a_{m-i+1} (k + l_s - 1), i=1,2,\dots,n, \quad (II)$$

kde $\delta_i(k)$ jsou koeficienty spojení posuvného registru 1 s poslední klíčovanou sečítačkou 3s modulo dva. A ostatní symboly jsou stejné jako u rovnice I.

Po skončení přechodných jevů v kombinačním obvodu 4 se na odpovídajícím zadávacím výstupu 101 řídicího bloku 10 objeví signál, který je přiveden na zadávací vstup 3s1 klíčované sečítačky 3s modulo dva. Tímto signálem se kombinace koeficientů $\delta_i(l_s)$ přepisují z kombinačního obvodu 4 do paměťového registru 2s. V důsledku toho je klíčovaná seči-

tačka 3s modulo dva připojena k posuvnému registru 1 takovým způsobem, že na jejím výstupu budou signály odpovídat výrazu $a_1(k + l_s) = \sum_{i=1}^n \delta_i(l_s) a_i(k)$, (III)
kde značení odpovídá značení v rovnicích I a II.

Po zápisu kombinace koeficientů $\delta_i(l_s)$ do paměťového registru 2s se na příslušné vstupy bloku 8 volby posuvu přivádí následující kombinace l_3 hodnoty zpoždění posloupnosti, která se má vytvořit na výstupu klíčované sečítačky 33 modulo dva. Přitom se v řídicím bloku 10 opět začínají generovat taktovací impulsy, které jsou přiváděny, jak je výše popsáno, na odpovídající vstupy posuvného registru 1 a čítače 71 délky periody. Po $l_3 - l_s$ taktech se na posuvném registru 1 vytvoří kombinace A_{l_3} stavu, do kterého přejde posuvný registr 1 během $l_3 - 1$ taktů při počáteční kombinaci A_0 . Potom se kombinace A_{l_3} přepíše do prvního paměťového registru 22 a kombinace $\delta_i(l_3)$ do paměťového registru 23. Výstup klíčované sečítačky 33 modulo dva odpovídá vztahu $a_1(k + l_3) = \sum_{i=1}^n \delta_i(l_s) a_i(k)$, (IV)
kde označení je totožné s předcházejícími rovnicemi.

Dále se připojuje z informačních výstupů řídicího bloku 10 ke vstupům bloku 8 zadání zpoždění kombinace l_2 a opět se generují taktovací impulsy. Za $l_2 - l_3$ taktů se přepíše kombinace A_{l_2} do prvního paměťového registru 22 z čehož vyplývá, že na výstupech kombinačního obvodu 4 se objeví kombinace koeficientů $\delta_i(l_2)$. V tom případě je druhá klíčovaná sečítačka 32 modulo dva připojena k posuvnému

registru 1 tak, že na jejím výstupu budou signály podle vztahu

$$a_2(k+l_2) = \sum_{i=1}^n \delta_i(l_k) a_1(k), \quad (V)$$

kde označení odpovídá předcházejícím rovnicím. Zařízení je tedy po $l_2 - 1$, kde l_2 je maximální z l_j , taktech připraveno k činnosti.

Činnost zařízení začíná po zrušení blokovacích signálů na blokovacích vstupech 312, 322, 332, 3s2 všech klíčovaných sečítaček 31, 32, 33, 3s modulo dva a po přivedení taktovacích impulsů na vstup 14 taktovacích impulsů posuvného registru 1. Přitom se na výstupních svorkách 91, 92, 93, 9s budou vytvářet v souhlase s výrazy I, V, IV a III zpožděné realizace zadané posloupnosti pseudonáhodných čísel posunuté o zadaný počet taktů vzhledem k posloupnosti stavů prvního místa posuvného registru 1.

Jestliže zvolený pracovní režim předpokládá použití pouze dvou kanálů, přičemž ve druhém kanálu se má hodnota zpoždění pseudonáhodné posloupnosti zvyšovat o hodnotu Δl po proběhnutí zadaného počtu period, pak počáteční stav zařízení se od výše popsaného liší pouze tím, že z informačních výstupů bloku 10 řízení se na vstupy bloku 8 zadání zpoždění přivádí hodnota velikosti přírůstku zpoždění Δl . Příprava zařízení^k činnosti je analogická výše uvedenému případu. Po přivedení $\Delta l - 1$ taktovacích impulsů na odpovídající vstup posuvného registru 1 se v souhlase s rovnicí I v něm vytváří kombinace $A_{\Delta l}$. Současně se na výstupu bloku

8 zadání zpoždění vytváří signál, který se přivádí do řídicího bloku 10. Tímto signálem řídicí blok 10 vytváří odpovídající signál a kombinace $A_{\Delta l}$ se přepisuje z posuvného registru 1 do prvního paměťového registru 22. Přitom se na výstupu kombinačního obvodu 4 objevuje n-místná kombinace koeficientů $\delta_1 (\Delta l)$, což umožňuje vytvářet na výstupu druhé klíčované sečítačky 32 modulo dva posloupnost typu

$$a_1 (k + \Delta l) = \sum_{i=1}^n \delta_i (\Delta l) a_1 (k) \quad , \quad (VI)$$

kde Δl je označení zpoždění a ostatní označení jsou totožná s předchozími rovnicemi.

Současně se zápisem kombinace $A_{\Delta l}$ do druhého paměťového registru 22 se do čítače 71 délky periody zapisuje nulová kombinace.

Dále, na vstup 14 taktovacích impulsů posuvného registru 1 a na řídicí vstup čítače 71 délky periody se přivádějí taktovací impulsy a na blokovacích vstupech 312 a 322 se ruší blokovací signály. Přitom na výstupních svorkách 91 a 92 se objevují pseudonáhodné posloupnosti typu popsaného rovnicemi I a VI. Po přivedení m impulsů, kde $m=2^n - 1$, na vstup čítače 71 délky periody, je na jeho řídicím výstupu signál, který je přiveden na vstup délky periody řídicího bloku 10. Tento blok generuje na svém druhém výstupu řídicí signál. Současně musí být vzhledem k periodičnosti pseudonáhodných posloupností v posuvném registru 1 zapsána kombinace $A_{\Delta l}$. Signál z druhého vstupu řídicího bloku 10 přichází na řídicí vstup čítače 72 počtu period, kde se registruje počet period generované

pseudonáhodné posloupnosti a na druhý řídicí vstup kontrolního bloku 6, kde se provádí srovnání kombinace zapsané v posuvném registru 1 s kombinací zapsanou v prvním paměťovém registru 22. Při nerovnosti daných kombinací kontrolní blok 6 generuje signál, který je přiveden na vstup kontrolních signálů řídicího bloku 10. Tímto signálem řídicí blok 10 umožňuje generaci další periody posloupnosti tak, jak bylo již výše popsáno.

Jestliže čítač 72 počtu period dosáhl zvoleného stavu počtu period, po kterém je nutno provést změnu zpoždění, potom se objeví na jeho výstupu signál. Tento signál přichází na vstup počtu period řídicího bloku 10, na jehož informačních výstupech se nastaví kombinace $2\Delta f$, potom se generují takto-
vací impulsy a děj se opakuje.

Vynález je možno s výhodou použít zejména v oblasti měřicí techniky pro účely identifikace reálných objektů a dále při modelování pravděpodobnostních jevů.

P ř e d m ě t v ý n ě l e z u

225 217

Mnohokanálový pseudonáhodný generátor časově posunutých posloupností obsahující posuvný registr, klíčované sečítačky modulo dva, řídicí blok, čítač délky periody a čítač počtu period vyznačený tím, že signálové výstupy posuvného registru (1) jsou připojeny na jím příslušné signálové vstupy jednak klíčovaných sečítaček (31, 32, 33, 3s) modulo dva jednak prvního paměťového registru (22) a rovněž kontrolního bloku (6), signálové výstupy prvního paměťového registru (22) jsou propojeny s jím příslušnými signálovými vstupy jednak posuvného registru (1) jednak kontrolního bloku (6) a rovněž kombinačního obvodu (4), blokovaný výstup první klíčované sečítačky (31) modulo dva je napojen na první výstupní svorku (91) mnohokanálového pseudonáhodného generátoru časově posunutých posloupností a neblokovaný výstup první klíčované sečítačky (31) modulo dva je napojen na první signální vstup posuvného registru (1), výstupy bloku volby periody (5) jsou propojeny s jím příslušnými signálovými vstupy jednak první klíčované sečítačky (31) modulo dva a jednak kombinačního obvodu (4), jehož výstupy jsou propojeny s jím příslušnými signálovými vstupy jednak druhé klíčované sečítačky (32) modulo dva a jednak paměťových registrů (23 , 2s), výstupy paměťových registrů (23, 2s) jsou propojeny s jím příslušnými signálovými vstupy klíčovaných sečítaček (33, 3s) modulo dva, výstupy druhé klíčované sečítačky (32) modulo dva a dalších

klíčovaných sečítaček (33, 3s) modulo dva jsou propojeny na jim příslušné výstupní svorky (92, 93, 9s) mnohokanálového pseudonáhodného generátoru časově posunutých posloupností, jehož řídicí blok (10) má první řídicí výstup propojen s prvním řídicím vstupem kontrolního bloku (6) a druhý řídicí výstup má propojen jednak s řídicím vstupem čítače (72) počtu period a jednak s druhým řídicím vstupem kontrolního bloku (6), jehož výstup je připojen na vstup kontrolních signálů řídicího bloku (10), výstup čítače (72) počtu period je připojen na vstup počtu period řídicího bloku (10), jehož třetí řídicí výstup je připojen k řídicímu vstupu čítače (71) délky periody, jehož signálové výstupy jsou spojeny s jim příslušnými vstupy bloku (8) volby zpoždění, jehož výstup je spojen se vstupem volby zpoždění řídicího bloku (10), řídicí výstup čítače (71) délky periody je připojen na vstup délky periody řídicího bloku (10), jehož informační výstupy jsou propojeny s jim příslušnými vstupy bloku (8) volby zpoždění, nastavovací výstupy (101) řídicího bloku (10) jsou propojeny^s nastavovacími vstupy (11, 221, 231, 2s1, 711, 721) posuvného registru (1), prvního paměťového registru (22), paměťových registrů (23, 2s), čítače (71) délky periody a čítače (72) počtu period, blokovací výstup (102) je připojen na blokovací vstupy (312, 322, 332, 3s2) první klíčované sečítačky (31) modulo dva, druhé klíčované sečítačky (32) modulo dva a dalších klíčovaných sečítaček (33, 3s) modulo dva, zadávací výstup (103) řídicího

bloku (10) je připojen na vstup (53) bloku (5) volby periody, výstup taktovacích pulsů (104) řídicího bloku (10) je připojen na vstup taktovacích pulsů (14) posuvného registru (1).

1 výkres

