



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2023년11월22일  
(11) 등록번호 10-2605453  
(24) 등록일자 2023년11월20일

(51) 국제특허분류(Int. Cl.)  
H01L 27/12 (2006.01) H01L 21/84 (2006.01)  
H01L 27/088 (2006.01) H03F 3/193 (2006.01)  
H03F 3/195 (2006.01) H03F 3/21 (2006.01)  
H03F 3/24 (2006.01) H03F 3/68 (2006.01)  
(52) CPC특허분류  
H01L 27/1203 (2013.01)  
H01L 21/84 (2013.01)  
(21) 출원번호 10-2020-7008405  
(22) 출원일자(국제) 2018년08월27일  
심사청구일자 2021년08월03일  
(85) 번역문제출일자 2020년03월23일  
(65) 공개번호 10-2020-0060380  
(43) 공개일자 2020년05월29일  
(86) 국제출원번호 PCT/US2018/048128  
(87) 국제공개번호 WO 2019/067130  
국제공개일자 2019년04월04일  
(30) 우선권주장  
62/564,155 2017년09월27일 미국(US)  
15/976,710 2018년05월10일 미국(US)  
(56) 선행기술조사문헌  
JP08107186 A\*  
JP5917681 B2\*  
US20150357477 A1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
(72) 발명자  
곡태펠리, 시난  
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775  
(74) 대리인  
특허법인 남앤남

전체 청구항 수 : 총 19 항

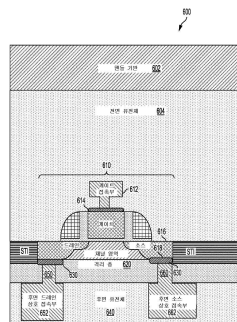
심사관 : 장영주

(54) 발명의 명칭 저 기생 용량 저잡음 증폭기

(57) 요약

저잡음 증폭기(LNA) 디바이스는 반도체 온 절연체(SOI) 층 상의 제1 트랜지스터를 포함한다. 제1 트랜지스터는 소스 영역, 드레인 영역 및 게이트를 포함한다. LNA 디바이스는 또한 게이트에 결합된 제1 먼 게이트 접촉부를 포함한다. LNA 디바이스는 소스 영역에 결합된 제2 먼 소스 접촉부를 더 포함한다. LNA 디바이스는 또한 드레인 영역에 결합된 제2 먼 드레인 접촉부를 포함한다.

대표도 - 도6a



(52) CPC특허분류

*H01L 27/088* (2013.01)

*H03F 3/193* (2013.01)

*H03F 3/195* (2013.01)

*H03F 3/21* (2013.01)

*H03F 3/245* (2013.01)

*H03F 3/68* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

반도체 온 절연체(SOI: semiconductor on insulator) 층 상의 제1 트랜지스터 — 상기 제1 트랜지스터는 소스 영역, 드레인 영역 및 게이트를 포함함 —;

상기 게이트에 결합된 제1 면 게이트 접촉부;

상기 소스 영역에 결합된 제2 면 소스 접촉부;

상기 드레인 영역에 결합된 제2 면 드레인 접촉부;

상기 제2 면 소스 접촉부를 통해 상기 소스 영역에 결합되는 제1 비아 — 상기 제1 비아는 상기 SOI 층의 격리 층을 관통하여 그리고 상기 격리 층을 지지하는 제2 면 유전체 층내로 연장됨 —; 및

상기 제2 면 드레인 접촉부를 통해 상기 드레인 영역에 결합되는 제2 비아 — 상기 제2 비아는 상기 SOI 층의 격리 층을 관통하여 그리고 상기 제2 면 유전체 층내로 연장됨 —;

를 포함하는,

저잡음 증폭기(LNA: low noise amplifier) 디바이스.

#### 청구항 2

제1 항에 있어서,

제1 면은 상기 제1 트랜지스터의 전면을 포함하고, 제2 면은 상기 제1 트랜지스터의 후면을 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 3

제1 항에 있어서,

제2 면은 상기 제1 트랜지스터의 전면을 포함하고, 제1 면은 상기 제1 트랜지스터의 후면을 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 4

제1 항에 있어서,

상기 제2 면 소스 접촉부 및 상기 제2 면 드레인 접촉부 중 적어도 하나는 실리사이드 접촉 층을 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 5

제1 항에 있어서,

상기 제1 면 게이트 접촉부에 결합되고 제1 면 유전체 층에 배열된 제1 면 BEOL(back-end-of-line) 상호 접속부를 더 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 6

제1 항에 있어서,

제1 면 유전체 층 또는 상기 제2 면 유전체 층 상의 헐들 기판을 더 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 7

제1 항에 있어서,

상기 제2 면 소스 접촉부 및 상기 제2 면 드레인 접촉부 중 적어도 하나에 결합된 적어도 하나의 무선 주파수(RF: radio frequency) 컴포넌트를 더 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 8

제7 항에 있어서,

상기 적어도 하나의 RF 컴포넌트는 저항기, 인덕터, 커패시터 또는 안테나 중 적어도 하나를 포함하는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 9

제1 항에 있어서,

RF 프론트 엔드 모듈에 집적되며,

상기 RF 프론트 엔드 모듈은 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 개인용 디지털 보조기기(PDA: personal digital assistant), 고정 위치 데이터 유닛, 모바일 전화 및 휴대용 컴퓨터 중 적어도 하나에 통합되는,

저잡음 증폭기(LNA) 디바이스.

#### 청구항 10

희생 기판에 의해 지지되는 격리 층의 제1 표면 상에 제1 트랜지스터를 제작하는 단계 — 상기 제1 트랜지스터는 제1 면 게이트 접촉부에 결합된 게이트를 포함함 —;

상기 제1 트랜지스터 상에 제1 면 유전체 층을 증착하는 단계;

상기 제1 면 유전체 층에 핸들 기판을 접합하는 단계;

상기 희생 기판을 제거하는 단계;

상기 격리 층의 제1 표면 반대편의 제2 표면을 통해 상기 제1 트랜지스터의 소스 영역의 제2 면 및 드레인 영역의 제2 면을 노출시키는 단계;

상기 소스 영역의 제2 면 상에 제2 면 소스 접촉부를 증착하는 단계;

상기 드레인 영역의 제2 면 상에 제2 면 드레인 접촉부를 증착하는 단계;

상기 제2 면 소스 접촉부를 통해 상기 소스 영역에 결합되는 제1 비아를 제작하는 단계 — 상기 제1 비아는 상기 격리 층을 관통하여 그리고 상기 격리 층을 지지하는 제2 면 유전체 층내로 연장됨 —; 및

상기 제2 면 드레인 접촉부를 통해 상기 드레인 영역에 결합되는 제2 비아를 제작하는 단계 — 상기 제2 비아는 상기 격리 층을 관통하여 그리고 상기 제2 면 유전체 층내로 연장됨 —;

를 포함하는,

저잡음 증폭기(LNA) 디바이스를 구성하는 방법.

#### 청구항 11

제10 항에 있어서,

상기 제2 면 소스 접촉부 및 상기 제2 면 드레인 접촉부 중 적어도 하나에 적어도 하나의 무선 주파수(RF) 컴포넌트를 결합하는 단계를 더 포함하는,

저잡음 증폭기(LNA) 디바이스를 구성하는 방법.

#### 청구항 12

제11 항에 있어서,

상기 적어도 하나의 RF 컴포넌트는 저항기, 인덕터, 커패시터 또는 안테나 중 적어도 하나를 포함하는,

저잡음 증폭기(LNA) 디바이스를 구성하는 방법.

#### 청구항 13

삭제

#### 청구항 14

제10 항에 있어서,

상기 제2 면 유전체 층에, 상기 제1 비아 및 상기 제2 비아 중 적어도 하나를 통해 상기 제1 트랜지스터의 제2 면 소스 접촉부 및 제2 면 드레인 접촉부 중 적어도 하나에 결합되는 층 전사 후 금속 배선(post-layer transfer metallization) 층을 제작하는 단계를 더 포함하는,

저잡음 증폭기(LNA) 디바이스를 구성하는 방법.

#### 청구항 15

제10 항에 있어서,

RF 프론트 엔드 모듈에 상기 LNA 디바이스를 집적하는 단계를 더 포함하며,

상기 RF 프론트 엔드 모듈은 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 개인용 디지털 보조기기(PDA), 고정 위치 데이터 유닛, 모바일 전화 및 휴대용 컴퓨터 중 적어도 하나에 통합되는,

저잡음 증폭기(LNA) 디바이스를 구성하는 방법.

#### 청구항 16

반도체 온 절연체(SOI) 층 상의 제1 트랜지스터 — 상기 제1 트랜지스터는 소스 영역, 드레인 영역 및 게이트를 포함함 —, 상기 게이트에 결합된 제1 면 게이트 접촉부, 상기 소스 영역에 결합된 제2 면 소스 접촉부, 상기 드레인 영역에 결합된 제2 면 드레인 접촉부, 상기 제2 면 소스 접촉부를 통해 상기 소스 영역에 결합되는 제1 비아 — 상기 제1 비아는 상기 SOI 층의 격리 층을 관통하여 그리고 상기 격리 층을 지지하는 제2 면 유전체 층 내로 연장됨 —, 및 상기 제2 면 드레인 접촉부를 통해 상기 드레인 영역에 결합되는 제2 비아 — 상기 제2 비아는 상기 SOI 층의 격리 층을 관통하여 그리고 상기 제2 면 유전체 층 내로 연장됨 — 를 포함하는 저잡음 증폭기; 및

상기 저잡음 증폭기의 출력에 결합된 안테나를 포함하는,

무선 주파수(RF) 프론트 엔드 모듈.

#### 청구항 17

제16 항에 있어서,

제1 면은 상기 제1 트랜지스터의 전면을 포함하고, 제2 면은 상기 제1 트랜지스터의 후면을 포함하며, 상기 제2 면은 상기 제1 면으로부터 먼,

무선 주파수(RF) 프론트 엔드 모듈.

#### 청구항 18

제16 항에 있어서,

제2 면은 상기 제1 트랜지스터의 전면을 포함하고, 제1 면은 상기 제1 트랜지스터의 후면을 포함하며, 상기 제1

면은 상기 제2 면으로부터 면,  
무선 주파수(RF) 프론트 엔드 모듈.

#### 청구항 19

제16 항에 있어서,  
상기 제1 트랜지스터는 제1 면 유전체 층 또는 상기 제2 면 유전체 층 상의 헐들 기판을 더 포함하는,  
무선 주파수(RF) 프론트 엔드 모듈.

#### 청구항 20

제16 항에 있어서,  
상기 제2 면 소스 접촉부 및 상기 제2 면 드레인 접촉부 중 적어도 하나에 결합된 적어도 하나의 무선 주파수(RF) 컴포넌트를 더 포함하는,  
무선 주파수(RF) 프론트 엔드 모듈.

### 발명의 설명

#### 기술 분야

[0001] [0001] 본 출원은, "LOW PARASITIC CAPACITANCE LOW NOISE AMPLIFIER"라는 명칭으로 2017년 9월 27일자 출원된 미국 가특허출원 제62/564,155호를 우선권으로 주장하는, "LOW PARASITIC CAPACITANCE LOW NOISE AMPLIFIER"라는 명칭으로 2018년 5월 10일자 출원된 미국 특허출원 제15/976,710호를 우선권으로 주장하고, 이 출원들의 개시내용들은 그 전체가 인용에 의해 본 명세서에 명백히 포함된다.

[0002] [0002] 본 개시내용은 일반적으로 집적 회로(IC: integrated circuit)들에 관한 것이다. 보다 구체적으로, 본 개시내용은 저 기생 용량 저잡음 증폭기에 관한 것이다.

#### 배경 기술

[0003] [0003] 무선 통신 시스템 내의 무선 디바이스(예컨대, 셀룰러폰 또는 스마트폰)는 양방향 통신을 위한 데이터를 송신 및 수신하기 위한 무선 주파수(RF: radio frequency) 트랜시버를 포함할 수 있다. 모바일 RF 트랜시버는 통신 신호의 데이터 송신을 위한 송신 섹션 및 데이터 수신을 위한 수신 섹션을 포함할 수 있다. 데이터 송신을 위해, 송신 섹션은 데이터로 RF 반송파 신호를 변조하여 변조된 RF 신호를 획득하고, 변조된 RF 신호를 증폭하여 적절한 출력 전력 레벨을 갖는 증폭된 RF 신호를 획득하고, 증폭된 RF 신호를 안테나를 통해 기지국으로 송신할 수 있다. 데이터 수신을 위해, 수신 섹션은 안테나를 통해 수신된 RF 신호를 획득할 수 있다. 수신 섹션은 통신 신호에서 기지국에 의해 전송된 데이터를 복구하기 위해 수신된 RF 신호를 증폭하여 처리할 수 있다.

[0004] [0004] 모바일 RF 트랜시버는 이러한 통신 신호들을 증폭하기 위한 하나 이상의 회로들을 포함할 수 있다. 증폭기 회로들은 하나 이상의 드라이버 스테이지들 및 하나 이상의 증폭기 출력 스테이지들을 가질 수 있는 하나 이상의 증폭기 스테이지들을 포함할 수 있다. 증폭기 스테이지들 각각은 통신 신호들을 증폭하도록 다양한 방식으로 구성된 하나 이상의 트랜지스터들을 포함한다. 모바일 RF 트랜시버들에 의해 송신 및 수신되는 통신 신호들을 증폭하도록 구성되는 트랜지스터들을 제작하기 위한 다양한 옵션들이 존재한다.

[0005] [0005] 이러한 모바일 RF 트랜시버들의 설계는 트랜지스터 제작을 위한 반도체 온 절연체(SOI: semiconductor on insulator) 기술의 사용을 포함할 수 있다. SOI 기술은 기생 용량을 줄이고 성능을 향상시키기 위해 종래의 반도체 기판들을 층상(layered) 반도체-절연체-반도체 기판으로 대체한다. SOI 기반 디바이스들은, 실리콘 접합이 전기 절연체, 통상적으로는 BOX(buried oxide) 층 위에 있기 때문에 종래의 실리콘 내장 디바이스들과는 다르다. 그러나 BOX 층의 얇아진 두께는 반도체 층 상의 능동 소자와 BOX 층을 지지하는 반도체 기판의 근접성으로 인해 야기되는 기생 용량을 충분히 감소시키지 않을 수 있다.

[0006] [0006] SOI 층 상의 능동 소자들은 상보형 금속 산화물 반도체(CMOS: complementary metal oxide semiconductor) 트랜지스터들을 포함할 수 있다. 공교롭게도, SOI 기술을 이용한 트랜지스터들의 성공적인 제작은 기생 용량에 의해 복잡해진다. 예를 들어, BEOL(back-end-of-line) 상호 접속부들 및/또는 MOL(middle-of-line) 접속부들과 트랜지스터 게이트들의 근접성에 의해 접속부/상호 접속부-게이트 정전 용량 형태의 기생

용량이 야기된다. 이러한 추가 정전 용량은 회로 지연들 및 손실들과 같은 부작용들을 야기한다. 이러한 추가 정전 용량은 특히 저잡음 증폭기(LNA: low noise amplifier)들에 문제가 되는데, 이는 5G 애플리케이션들에 대한 지원을 막을 수 있다.

## 발명의 내용

- [0007] 저잡음 증폭기(LNA) 디바이스는 반도체 온 절연체(SOI) 층 상의 제1 트랜지스터를 포함할 수 있다. 제1 트랜지스터는 소스 영역, 드레인 영역 및 게이트를 포함할 수 있다. LNA 디바이스는 또한 게이트에 결합된 제1 면 게이트 접촉부를 포함할 수 있다. LNA 디바이스는 소스 영역에 결합된 제2 면 소스 접촉부를 더 포함할 수 있다. LNA 디바이스는 또한 드레인 영역에 결합된 제2 면 드레인 접촉부를 포함할 수 있다.
- [0008] 저잡음 증폭기(LNA) 디바이스를 구성하는 방법은 희생 기판에 의해 지지되는 격리 층의 제1 표면 상에 제1 트랜지스터를 제작하는 단계를 포함할 수 있다. 제1 트랜지스터는 제1 면 게이트 접촉부에 결합된 게이트를 포함한다. 이 방법은 또한 제1 트랜지스터 상에 제1 면 유전체 층을 증착하는 단계를 포함할 수 있다. 이 방법은 제1 면 유전체 층에 핸들 기판을 접합하는 단계를 더 포함할 수 있다. 이 방법은 또한 희생 기판을 제거하는 단계를 포함할 수 있다. 이 방법은 격리 층의 제1 표면 반대편의 제2 표면을 통해 제1 트랜지스터의 소스 영역의 제2 면 및 드레인 영역의 제2 면을 노출시키는 단계를 더 포함할 수 있다. 이 방법은 또한 소스 영역의 제2 면 상에 제2 면 소스 접촉부를 증착하는 단계, 및 드레인 영역의 제2 면 상에 제2 면 드레인 접촉부를 증착하는 단계를 포함할 수 있다.
- [0009] 무선 주파수(RF) 프런트 엔드 모듈은 저잡음 증폭기를 포함할 수 있다. 저잡음 증폭기는 반도체 온 절연체(SOI) 층 상의 제1 트랜지스터를 포함할 수 있다. 제1 트랜지스터는 소스 영역, 드레인 영역 및 게이트를 포함할 수 있다. 저잡음 증폭기는 또한 게이트에 결합된 제1 면 게이트 접촉부, 소스 영역에 결합된 제2 면 소스 접촉부, 및 드레인 영역에 결합된 제2 면 드레인 접촉부를 포함할 수 있다. RF 프런트 엔드 모듈은 또한 저잡음 증폭기의 출력에 결합된 안테나를 포함할 수 있다.
- [0010] 이는 다음의 상세한 설명이 더 잘 이해될 수 있도록 본 개시내용의 특징들 및 기술적 이점들을 상당히 광범위하게 요약하였다. 아래에서는 본 개시내용의 추가 특징들 및 이점들이 설명될 것이다. 본 개시내용은 본 개시내용의 동일한 목적들을 수행하기 위해 다른 구조들을 변형 또는 설계하기 위한 기초로 용이하게 활용될 수 있다고 당해 기술분야에 통상의 지식을 가진 자들에 의해 인식되어야 한다. 이러한 대등한 구성들이 첨부된 청구항들에 제시된 본 개시내용의 교시들을 벗어나지 않는다고 당해 기술분야에서 통상의 지식을 가진 자들에 의해 또한 인식되어야 한다. 본 개시내용의 구조 및 동작 방법 둘 다에 관해, 본 개시내용의 특징들로 여겨지는 신규한 특징들은 추가 목적들 및 이점들과 함께, 첨부 도면들과 관련하여 고려될 때 다음의 설명으로부터 더 잘 이해될 것이다. 그러나 도면들 각각은 예시 및 설명의 목적으로만 제공되며, 본 개시내용의 한정들의 정의로서 의도되는 것은 아니라고 명백히 이해되어야 한다.

## 도면의 간단한 설명

- [0011] 본 개시내용의 보다 완벽한 이해를 위해, 이제 첨부 도면들과 함께 제시되는 다음의 설명에 대해 참조가 이루어진다.
- [0012] 도 1은 칩셋을 위한 무선 근거리 네트워크 모듈 및 무선 주파수(RF) 프런트 엔드 모듈을 갖는 무선 디바이스의 개략도이다.
- [0013] 도 2는 도 1에 도시된 무선 디바이스와 같은 무선 디바이스의 예시적인 설계의 블록도를 도시한다.
- [0014] 도 3은 본 개시내용의 양상들에 따라, 층 전사(layer transfer) 프로세스를 사용하여 제작된 무선 주파수(RF) 집적 회로의 단면도를 도시한다.
- [0015] 도 4는 층 전사 프로세스를 사용하여 제작된 무선 주파수(RF) 집적 회로의 단면도이다.
- [0016] 도 5는 도 4의 RF 집적 회로의 소스, 드레인 및 게이트 접촉부들에 대한 라우팅을 예시한다.
- [0017] 도 6a 및 도 6b는 본 개시내용의 양상들에 따른 저 기생 용량 저잡음 증폭기(LNA)의 트랜지스터를 포함하는 RF 집적 회로(RFIC: RF integrated circuit)의 단면도들이다.
- [0018] 도 7a 및 도 7b는 본 개시내용의 양상들에 따른, 저 기생 용량 LNA에 대한 전면 라우팅을 예시한다.

[0019] 도 8a 및 도 8b는 본 개시내용의 양상들에 따른 저 기생 용량 LNA에 대한 후면 라우팅을 예시한다.

[0020] 도 9는 본 개시내용의 한 양상에 따라, LNA를 포함하는 RF 집적 회로를 구성하기 위한 층 전사를 이용하는 후면 실리사이드화(silicidation) 프로세스의 방법을 예시하는 프로세스 흐름도이다.

[0021] 도 10은 본 개시내용의 한 양상이 유리하게 이용될 수 있는 예시적인 무선 통신 시스템을 보여주는 블록도이다.

[0022] 도 11은 위에 개시된 RF 디바이스들과 같은 반도체 컴포넌트의 회로, 레이아웃 및 로직 설계에 사용되는 설계 워크스테이션을 예시하는 블록도이다.

### 발명을 실시하기 위한 구체적인 내용

[0012] [0023] 첨부 도면들과 관련하여 아래에 제시되는 상세한 설명은 다양한 구성들의 설명으로 의도되며 본 명세서에서 설명되는 개념들이 실시될 수 있는 유일한 구성들만을 나타내는 것으로 의도되는 것은 아니다. 상세한 설명은 다양한 개념들의 완전한 이해를 제공할 목적으로 특정 세부사항들을 포함한다. 그러나 이러한 개념들은 이러한 특정 세부사항들 없이 실시될 수 있음이 당해 기술분야에서 통상의 지식을 가진 자들에게 명백할 것이다. 어떤 경우에는, 이러한 개념들을 불명료하게 하는 것을 피하기 위해, 잘 알려진 구조들 및 컴포넌트들은 블록도 형태로 도시된다.

[0013] [0024] 본 명세서에 설명되는 바와 같이, "및/또는"이라는 용어의 사용은 "포괄적 또는"을 나타내는 것으로 의도되고, "또는"이라는 용어의 사용은 "배타적 또는"을 나타내는 것으로 의도된다. 본 명세서에서 설명되는 바와 같이, 이 설명 전반에서 사용된 "예시적인"이라는 용어는 "예시, 실례 또는 예증으로서의 역할"을 의미하며, 반드시 다른 예시적인 구성들에 비해 유리하거나 선호되는 것으로 해석되어야 하는 것은 아니다. 본 명세서에서 설명되는 바와 같이, 이 설명 전반에 걸쳐 사용되는 "결합된"이라는 용어는 "중개 접속됨(예컨대, 스위치), 전기, 기계 또는 다른 방식을 통해 간접적으로든 아니면 직접적으로든 접속됨"을 의미하며, 반드시 물리적인 접속들로 제한되는 것은 아니다. 추가로, 접속들은 객체들이 영구적으로 접속되거나 해제 가능하게 접속되는 것일 수 있다. 접속들은 스위치를 통해 이루어질 수 있다. 본 명세서에서 설명되는 바와 같이, 이 설명 전반에 걸쳐 사용되는 "근접한"이라는 용어는 "인접한, 매우 근처인, 옆에 있는 또는 가까운"을 의미한다. 본 명세서에서 설명되는 바와 같이, 이 설명 전반에 걸쳐 사용되는 "~상에"라는 용어는 일부 구성들에서는 "~ 바로 위", 그리고 다른 구성들에서는 "간접적으로 ~ 위"를 의미한다.

[0014] [0025] 모바일 무선 주파수(RF) 칩들(예컨대, 모바일 RF 트랜시버들)의 제작은 비용 및 전력 소비 고려사항들 때문에 딥 서브미크론 프로세스 노드들에서 복잡하다. 무선 통신 시스템 내의 무선 디바이스(예컨대, 셀룰러폰 또는 스마트폰)는 양방향 통신을 위한 데이터를 송신 및 수신하기 위한 모바일 RF 트랜시버를 포함할 수 있다. 모바일 RF 트랜시버는 데이터를 송신하기 위한 송신 섹션 및 데이터를 수신하기 위한 수신 섹션을 포함할 수 있다. 데이터를 송신하기 위해, 송신 섹션은 데이터로 RF 반송파 신호를 변조하여 변조된 RF 신호를 획득할 수 있다. 송신 섹션은 적절한 출력 전력 레벨을 갖는 증폭된 RF 신호를 획득하기 위해 변조된 RF 신호를 증폭하고, 증폭된 RF 신호를 안테나를 통해 기지국으로 송신한다. 데이터를 수신하기 위해, 수신 섹션은 안테나를 통해 수신된 RF 신호를 획득할 수 있고, 통신 신호에서 기지국에 의해 전송된 데이터를 복구하기 위해 수신된 RF 신호를 증폭하여 처리할 수 있다.

[0015] [0026] 모바일 RF 트랜시버는 이러한 통신 신호들을 증폭하기 위한 하나 이상의 회로들을 포함할 수 있다. 증폭기 회로들은 하나 이상의 드라이버 스테이지들 및 하나 이상의 증폭기 출력 스테이지들을 가질 수 있는 하나 이상의 증폭기 스테이지들을 포함할 수 있다. 증폭기 스테이지들 각각은 통신 신호들을 증폭하도록 다양한 방식으로 구성된 하나 이상의 트랜지스터들을 포함한다. 모바일 RF 트랜시버들에 의해 송신 및 수신되는 통신 신호들을 증폭하도록 구성되는 트랜지스터들을 제작하기 위한 다양한 옵션들이 존재한다.

[0016] [0027] 이러한 모바일 RF 트랜시버들의 설계는 트랜지스터들을 제작하기 위한 반도체 온 절연체(SOI) 기술을 포함할 수 있다. SOI 기술은 기생 용량을 줄이고 성능을 향상시키기 위해 종래의 반도체 기판들을 층상 반도체-절연체-반도체 기판으로 대체한다. SOI 기반 디바이스들은, 실리콘 접합이 전기 절연체, 통상적으로는 BOX(buried oxide) 층 위에 있기 때문에 종래의 실리콘 내장 디바이스들과는 다르다. 그러나 서브미크론 프로세스 노드들에서 BOX 층의 얇아진 두께는 반도체 층 상의 능동 소자와 BOX 층을 지지하는 반도체 기판의 근접성으로 인해 야기되는 기생 용량을 충분히 감소시키지 않을 수 있다.

[0017] [0028] SOI 층 상의 능동 소자들은 상보형 금속 산화물 반도체(CMOS) 트랜지스터들을 포함할 수 있다. 공교롭게



게도, SOI 기술을 이용한 트랜지스터들의 성공적인 제작은 기생 용량에 의해 복잡해진다. 예를 들어, BEOL(back-end-of-line) 상호 접속부들/MOL(middle-of-line) 접속부들과 트랜지스터 게이트들 간의 근접성에 의해 접속부/상호 접속부-게이트 정전 용량 형태의 기생 용량이 야기될 수 있다. 이러한 추가 정전 용량은 회로 지연들 및 손실들과 같은 부작용들을 야기한다. 이러한 추가 정전 용량은 특히 저잡음 증폭기(LNA)들에 문제가 된다.

[0018] [0029] 본 개시내용의 다양한 양상들은 RF 집적 회로에서 저 기생 용량 LNA를 제작하기 위한 기술들을 제공한다. RF 집적 회로의 반도체 제작을 위한 프로세스 흐름은 FEOL(front-end-of-line) 프로세스들, MOL(middle-of-line) 프로세스들 및 BEOL(back-end-of-line) 프로세스들을 포함할 수 있다. "층"이라는 용어는 막을 포함하며, 달리 언급되지 않는 한 수직 또는 수평 두께를 나타내는 것으로 해석되어야 하는 것은 아니라고 이해될 것이다. 본 명세서에서 설명되는 바와 같이, "기판"이라는 용어는 다이싱된 웨이퍼의 기판을 의미할 수 있거나 다이싱되지 않은 웨이퍼의 기판을 의미할 수 있다. 유사하게, 칩과 다이라는 용어들은 상호 교환 가능하게 사용될 수 있다.

[0019] [0030] 중간 공정(middle-of-line) 또는 MOL은 MOL 접속부들을 사용하여 후공정(back-end-of-line) 또는 BEOL 상호 접속부들(예컨대, M1, M2 등)에 대한 트랜지스터들의 접속을 가능하게 하는 프로세스 단계들의 세트이다. 언급한 바와 같이, BEOL 상호 접속부들/MOL 접속부들과 트랜지스터 게이트 접속부들의 근접성에 의해 접속부/상호 접속부-게이트 정전 용량 형태의 기생 용량이 야기된다. 이러한 추가 정전 용량은 회로 지연들 및 손실들과 같은 부작용들을 야기하는데, 이는 특히 LNA들에 문제가 된다. 예를 들어, LNA들의 드레인-게이트 접속 기생 용량은 RF 모바일 트랜시버들에서 5G 성능을 달성하는 데 있어 실질적인 장벽이다. 층 전사 프로세스는 RF 집적 회로의 전면에서 후면까지의 라우팅 중 일부를 제거함으로써 추가 정전 용량을 감소시킬 수 있다. 그러나 라우팅의 일부를 제거하는 것은 기생 용량을 충분히 줄일 수 없다.

[0020] [0031] 본 개시내용의 양상들은 RF 집적 회로에서 저잡음 증폭기(LNA)의 기생 용량을 감소시키기 위한 후면 실리사이드화 설계를 기술한다. 본 개시내용의 일 양상은 LNA 트랜지스터의 소스 영역/드레인 영역에 대한 후면 접속 층을 형성하기 위한 층 전사를 이용하는 후면 실리사이드화 프로세스를 사용한다. 후면 실리사이드화 프로세스는 후면 접속 층을 통해 LNA 트랜지스터의 소스 영역 및 드레인 영역에 결합되는 접속 플러그(예컨대, 비아)를 형성할 수 있다. 이 배열에서, 후면 소스 접속 플러그 및 후면 드레인 접속 플러그는 격리 층을 관통하여 그리고 격리 층을 지지하는 후면 유전체 층(예컨대, 제2 면 유전체 층) 내로 연장된다.

[0021] [0032] 층 전사 후 금속 배선(post-layer transfer metallization) 프로세스는 접속 플러그에 결합된 후면 금속 배선(예컨대, 후면 BEOL 상호 접속부(M1))을 형성한다. 또한, 후면 금속 배선으로부터 먼 전면 금속 배선은 LNA 트랜지스터의 게이트의 전면 게이트 접속부에 결합될 수 있다. 이런 식으로, 소스 영역 및 드레인 영역에 대한 전면 상호 접속부들(예컨대, BEOL 상호 접속부들/MOL 접속부들)이 LNA 트랜지스터의 후면으로 이동된다. BEOL 상호 접속부들/MOL 접속부들의 재배열은 BEOL 상호 접속부들/MOL 접속부들 및 트랜지스터 게이트 접속부들의 근접성에 의해 야기되는 추가 정전 용량을 감소시킬 수 있다. 후면 소스/드레인 접속부들 및 전면 게이트 접속부들과 관련하여 설명되지만, 본 개시내용은 그렇게 제한되지 않는다. 예를 들어, 후면 게이트 접속부들 및 전면 소스/드레인 접속부들이 고려된다.

[0022] [0033] 도 1은 본 개시내용의 양상들에 따른 저 기생 용량 저잡음 증폭기를 갖는 무선 디바이스(100)(예컨대, 셀룰러폰 또는 스마트폰)의 개략도이다. 무선 디바이스는 칩셋(110)을 위한 무선 근거리 네트워크(WLAN: wireless local area network)(예컨대, WiFi) 모듈(150) 및 RF 프론트 엔드 모듈(170)을 포함할 수 있다. WiFi 모듈(150)은 안테나(162)를 무선 근거리 네트워크 모듈(예컨대, WLAN 모듈(152))에 통신 가능하게 결합하는 제1 다이플렉서(160)를 포함한다. RF 프론트 엔드 모듈(170)은 듀플렉서(180)(DUP: duplexer)를 통해 안테나(192)를 무선 트랜시버(120)(WTR: wireless transceiver)에 통신 가능하게 결합하는 제2 다이플렉서(190)를 포함한다. 무선 트랜시버(120) 및 WiFi 모듈(150)의 WLAN 모듈(152)은 전력 관리 집적 회로(PMIC: power management integrated circuit)(140)를 통해 전원(102)에 의해 전력을 공급받는 모뎀(MSM, 예컨대 기저대역 모뎀)(130)에 결합된다. 칩셋(110)은 또한 신호 무결성을 제공하기 위해 인덕터(들)(116)뿐만 아니라 커패시터들(112, 114)을 포함한다. PMIC(140), 모뎀(130), 무선 트랜시버(120) 및 WLAN 모듈(152)은 각각 커패시터들(예컨대, 142, 132, 122, 154)을 포함하고 클록(118)에 따라 동작한다. 칩셋(110) 내의 다양한 인덕터 및 커패시터 컴포넌트들의 기하학적 구조 및 배열은 컴포넌트들 간의 전자기 결합을 감소시킬 수 있다.

[0023] [0034] 도 2는 본 개시내용의 양상들에 따른 저 기생 용량 저잡음 증폭기를 포함하는, 도 1에 도시된 무선 디바이스(100)와 같은 무선 디바이스(200)의 예시적인 설계의 블록도를 도시한다. 도 2는 무선 트랜시버(WTR)일

수 있는 모바일 RF 트랜시버(220)의 일례를 도시한다. 일반적으로, 송신기(230) 및 수신기(250)에서의 신호들의 조정은 증폭기(들), 필터(들), 상향 변환기들, 하향 변환기들 등의 하나 이상의 스테이지들에 의해 수행될 수 있다. 이러한 회로 블록들은 도 2에 도시된 구성과 다르게 배열될 수 있다. 게다가, 도 2에 도시되지 않은 다른 회로 블록들이 또한 송신기(230) 및 수신기(250)의 신호들을 조정하는 데 사용될 수 있다. 달리 언급되지 않는 한, 도 2의 임의의 신호 또는 도면들 내의 임의의 다른 도해(figure)는 단일 접지형(single-ended) 또는 차동형일 수 있다. 도 2의 일부 회로 블록들은 또한 생략될 수 있다.

[0024] [0035] 도 2에 도시된 예에서, 무선 디바이스(200)는 일반적으로 모바일 RF 트랜시버(220) 및 데이터 프로세서(210)를 포함한다. 데이터 프로세서(210)는 데이터 및 프로그램 코드들을 저장하기 위한 (도시되지 않은) 메모리를 포함할 수 있고, 일반적으로 아날로그 및 디지털 처리 엘리먼트들을 포함할 수 있다. 모바일 RF 트랜시버(220)는 양방향 통신을 지원하는 송신기(230) 및 수신기(250)를 포함할 수 있다. 일반적으로, 무선 디바이스(200)는 임의의 수의 통신 시스템들 및 주파수 대역들에 대한 임의의 수의 송신기들 및/또는 수신기들을 포함할 수 있다. 모바일 RF 트랜시버(220)의 전부 또는 일부는 하나 이상의 아날로그 집적 회로(IC)들, 무선 주파수(RF) 집적 회로(RFIC)들, 혼합 신호 IC들 등에서 구현될 수 있다.

[0025] [0036] 송신기 또는 수신기는 수퍼 헤테로다인(super-heterodyne) 아키텍처 또는 직접 변환 아키텍처로 구현될 수 있다. 수퍼 헤테로다인 아키텍처에서, 신호는 여러 스테이지들에서 무선 주파수와 기저대역 간에, 예컨대 한 스테이지에서 무선 주파수에서 중간 주파수(IF: intermediate frequency)로, 그리고 다음에 다른 스테이지에서 수신기를 위해 중간 주파수에서 기저대역으로 주파수 변환된다. 직접 변환 아키텍처에서, 신호는 한 스테이지에서 무선 주파수와 기저대역 간에 주파수 변환된다. 수퍼 헤테로다인 아키텍처와 직접 변환 아키텍처는 서로 다른 회로 블록들을 사용하고 그리고/또는 서로 다른 조건들을 가질 수 있다. 도 2에 도시된 예에서, 송신기(230) 및 수신기(250)는 직접 변환 아키텍처로 구현된다.

[0026] [0037] 송신 경로에서, 데이터 프로세서(210)는 송신될 데이터를 처리한다. 데이터 프로세서(210)는 또한 송신 경로에서 동위상(I: in-phase) 및 직교 위상(Q: quadrature) 아날로그 출력 신호들을 송신기(230)에 제공한다. 예시적인 양상에서, 데이터 프로세서(210)는 데이터 프로세서(210)에 의해 생성된 디지털 신호들을 추가 처리를 위해 동위상(I) 및 직교 위상(Q) 아날로그 출력 신호들(예컨대, I 및 Q 출력 전류들)로 변환하기 위한 디지털-아날로그 변환기(DAC: digital-to-analog-converter)들(214a, 214b)을 포함한다.

[0027] [0038] 송신기(230) 내에서, 저역 통과 필터들(232a, 232b)은 각각 동위상(I) 및 직교 위상(Q) 아날로그 송신 신호들을 필터링하여, 이전의 디지털-아날로그 변환에 의해 야기된 원하지 않는 이미지들을 제거한다. 증폭기들(234a, 234b)(Amp)은 저역 통과 필터들(232a, 232b)로부터의 신호들을 각각 증폭하고, 동위상(I) 및 직교 위상(Q) 기저대역 신호들을 제공한다. 상향 변환기들(240)은, 동위상(I) 및 직교 위상(Q) 기저대역 신호들을 송신(TX: transmit) 국부 발진기(LO: local oscillator) 신호 발생기(290)로부터의 동위상(I) 및 직교 위상(Q) TX LO 신호들로 상향 변환하여 상향 변환된 신호들을 제공하는 동위상 상향 변환기(241a) 및 직교 위상 상향 변환기(241b)를 포함한다. 필터(242)는 상향 변환된 신호들을 필터링하여 수신 주파수 대역에서의 간섭뿐만 아니라 주파수 상향 변환에 의해 야기되는 원하지 않는 이미지들을 감소시킨다. 전력 증폭기(PA: power amplifier)(244)는 필터(242)로부터의 신호를 증폭하여 원하는 출력 전력 레벨을 획득하고 송신 무선 주파수 신호를 제공한다. 송신 무선 주파수 신호는 듀플렉서/스위치(246)를 통해 라우팅되고 안테나(248)를 통해 송신된다.

[0028] [0039] 수신 경로에서, 안테나(248)는 통신 신호들을 수신하고 수신된 무선 주파수(RF) 신호를 제공하는데, 이는 듀플렉서/스위치(246)를 통해 라우팅되고 저잡음 증폭기(LNA)(252)에 제공된다. 듀플렉서/스위치(246)는 특정 수신(RX)-송신(TX)(RX-to-TX) 듀플렉서 주파수 분리에 따라 동작하여, RX 신호들이 TX 신호들로부터 분리되게 하도록 설계된다. 수신된 RF 신호는 LNA(252)에 의해 증폭되고 필터(254)에 의해 필터링되어 원하는 RF 입력 신호가 획득된다. 하향 변환 믹서들(261a, 261b)은 필터(254)의 출력을 수신(RX) LO 신호 발생기(280)로부터의 동위상(I) 및 직교 위상(Q) RX LO 신호들(즉, LO\_I 및 LO\_Q)과 혼합하여 동위상(I) 및 직교 위상(Q) 기저대역 신호들을 생성한다. 동위상(I) 및 직교 위상(Q) 기저대역 신호들은 증폭기들(262a, 262b)에 의해 증폭되고 저역 통과 필터들(264a, 264b)에 의해 추가로 필터링되어 동위상(I) 및 직교 위상(Q) 아날로그 입력 신호들이 얻어지고, 이들은 데이터 프로세서(210)에 제공된다. 도시된 예시적인 구성에서, 데이터 프로세서(210)는 데이터 프로세서(210)에 의한 추가 처리를 위해 아날로그 입력 신호들을 디지털 신호들로 변환하기 위한 아날로그-디지털 변환기(ADC: analog-to-digital-converter)들(216a, 216b)을 포함한다.

[0029] [0040] 도 2에서, 송신 국부 발진기(TX LO) 신호 발생기(290)는 주파수 상향 변환에 사용되는 동위상(I) 및 직

교 위상(Q) TX LO 신호들을 생성하는 한편, 수신 국부 발진기(RX LO) 신호 발생기(280)는 주파수 하향 변환에 사용되는 동위상(I) 및 직교 위상(Q) RX LO 신호들을 생성한다. 각각의 LO 신호는 특정 기본 주파수를 갖는 주기적인 신호이다. 위상 고정 루프(PLL: phase locked loop)(292)는 데이터 프로세서(210)로부터 타이밍 정보를 수신하고, TX LO 신호 발생기(290)로부터의 TX LO 신호들의 주파수 및/또는 위상을 조정하는 데 사용되는 제어 신호를 발생시킨다. 마찬가지로, PLL(282)은 데이터 프로세서(210)로부터 타이밍 정보를 수신하고, RX LO 신호 발생기(280)로부터의 RX LO 신호들의 주파수 및/또는 위상을 조정하는 데 사용되는 제어 신호를 발생시킨다.

[0030] [0041] 무선 디바이스(200)는 반송파 집성을 지원할 수 있고, (i) 서로 다른 주파수들에서 다수의 다운링크 반송파들을 통해 하나 이상의 셀들에 의해 송신된 다수의 다운링크 신호들을 수신하고 그리고/또는 (ii) 다수의 업링크 반송파들을 통해 하나 이상의 셀들에 다수의 업링크 신호들을 송신할 수 있다. 대역 내 반송파 집성의 경우, 송신들은 동일한 대역에서 서로 다른 반송파들을 통해 전송된다. 대역 간 반송파 집성의 경우, 송신들은 서로 다른 대역들에서 다수의 반송파들을 통해 전송된다. 그러나 당해 기술분야에서 통상의 지식을 가진 자들은, 본 명세서에서 설명되는 양상들이 반송파 집성을 지원하지 않는 시스템들, 디바이스들 및/또는 아키텍처들에서 구현될 수 있다고 이해할 것이다.

[0031] [0042] 무선 디바이스(200)의 모바일 RF 트랜시버(220)는 일반적으로 양방향 통신을 위한 데이터를 송신 및 수신하기 위한 송신기(230) 및 수신기(250)를 포함한다. 수신기(250)는 통신 신호들을 증폭하기 위한 하나 이상의 회로들, 이를테면 LNA(252)를 포함할 수 있다. LNA(252)는 하나 이상의 드라이버 스테이지들과 하나 이상의 증폭기 출력 스테이지들을 가질 수 있는 하나 이상의 증폭기 스테이지들을 포함할 수 있다. 증폭기 스테이지들 각각은 통신 신호들을 증폭하도록 다양한 방식으로 구성된 하나 이상의 트랜지스터들을 포함한다. 모바일 RF 트랜시버(220)에 의해 송신 및 수신되는 통신 신호들을 증폭하도록 구성되는 트랜지스터들을 제작하기 위한 다양한 옵션들이 존재한다.

[0032] [0043] 모바일 RF 트랜시버(220) 및 RF 프론트 엔드 모듈(170)(도 1)은 모바일 RF 트랜시버(220) 및 RF 프론트 엔드 모듈(170)의 트랜지스터들을 제작하기 위한 반도체 온 절연체(SOI) 기술을 사용하여 구현될 수 있다. SOI 기술의 사용은 RF 프론트 엔드 모듈(170)에서 고차 고조파들의 감소를 돕는다. SOI 기술은 기생 용량을 줄이고 성능을 향상시키기 위해 종래의 반도체 기판들을 층상 반도체-절연체-반도체 기판으로 대체한다. SOI 기반 디바이스들은, 실리콘 접합이 전기 절연체, 통상적으로는 BOX(buried oxide) 층 위에 있기 때문에 종래의 실리콘 내장 디바이스들과는 다르다. 그러나 서브미크론 프로세스 노드들에서 BOX 층의 얇아진 두께는 반도체 층 상의 능동 소자와 BOX 층을 지지하는 반도체 기판의 근접성으로 인해 야기되는 기생 용량을 충분히 감소시키지 않을 수 있다. 그 결과, 도 3에 도시된 바와 같이, 층 전사 프로세스가 도입되어 능동 소자를 기판으로부터 추가로 분리한다.

[0033] [0044] 도 3은 본 개시내용의 양상들에 따라, 층 전사(layer transfer) 프로세스를 사용하여 제작된 무선 주파수(RF) 집적 회로(300)의 단면도를 도시한다. 도 3에 도시된 바와 같이, RF SOI 디바이스는 희생 기판(301)(예컨대, 벌크 웨이퍼)에 의해 초기에 지지되는 BOX(buried oxide) 층(320) 상에 능동 소자(310)를 포함한다. RF SOI 디바이스는 또한 제1 유전체 층(304) 내에서 능동 소자(310)에 결합되는 상호 접속부들(350)을 포함한다. 이 구성에서, 핸들 기판(302)이 RF SOI 디바이스의 제1 유전체 층(304)에 접합되고 희생 기판(301)은 제거된다(화살표들 참조). 또한, 핸들 기판(302)의 접합은 희생 기판(301)의 제거를 가능하게 한다. 층 전사 프로세스를 이용한 희생 기판(301)의 제거는 유전체 두께를 증가시킴으로써 고성능의 저 기생 RF 디바이스들을 가능하게 한다. 즉, RF SOI 디바이스의 기생 용량은 제1 유전체 층(304)의 두께에 비례하며, 이는 능동 소자(310)와 핸들 기판(302) 사이의 거리를 결정한다.

[0034] [0045] BOX 층(320) 상의 능동 소자(310)는 상보형 금속 산화물 반도체(CMOS) 트랜지스터일 수 있다. 공교롭게도, SOI 기술을 이용한 CMOS 트랜지스터들의 성공적인 제작은 기생 용량에 의해 복잡해진다. 예를 들어, 접촉부/상호 접속부-게이트 정전 용량 형태의 기생 용량이 예를 들어, 도 4에 도시된 바와 같이, BEOL(back-end-of-line) 상호 접속부들/MOL(middle-of-line) 접촉부들과 트랜지스터 게이트 접촉부들 간의 근접성에 의해 야기될 수 있다. 이러한 추가 정전 용량은 회로 지연들 및 손실들과 같은 부작용들을 야기한다. 이러한 추가 정전 용량은 도 2의 모바일 RF 트랜시버(220)의 LNA(252)와 같은 저잡음 증폭기(LNA)들에 특히 문제가 된다.

[0035] [0046] 도 4는 층 전사 프로세스를 사용하여 제작된 RF 집적 회로(400)의 단면도이다. RF 집적 회로(400)는 게이트, 소스 영역, 드레인 영역 및 채널 영역을 갖는 능동 소자(410)를 포함한다. 채널 영역은 격리 층(420) 상에 형성되는 반도체 층(예컨대, 반도체 온 절연체(SOI) 층)의 소스 영역과 드레인 영역 사이에 있다. SOI 구현들에서, 격리 층(420)은 BOX(buried oxide) 층이고, 채널, 소스 영역 및 드레인 영역은 격리 층(420)에 의해



지지되는 얇은 트렌치 격리(STI: shallow trench isolation) 영역들을 포함하는 SOI 층(예컨대, 실리콘)으로 형성된다.

- [0036] [0047] RF 집적 회로(400)는 또한 능동 소자(410)의 소스/드레인 영역들에 결합된 MOL(middle-of-line) 상호 접속부들(예컨대, 전면 드레인 접속부(430) 및 전면 소스 접속부(432)) 및 BEOL(back-end-of-line) 상호 접속부들(예컨대, M1, M2)을 포함한다. 설명되는 바와 같이, MOL/BEOL 층들은 전면 층들로 지칭된다. 대조적으로, 격리 층(420)을 지지하는 층들은 후면 층들로 지칭될 수 있다. 이 명명법에 따르면, 전면 금속 배선(M1)이 능동 소자(410)의 소스 영역 및 드레인 영역에 결합되고 핸들 기판(402)이 결합되는 전면 유전체 층(404)(예컨대, 제1 면 유전체 층)에 배열된다. 이 예에서, 후면 유전체(440)는 격리 층(420)에 인접하고 가능하게는 이를 지지한다. 후면 금속 배선(434)은 전면 금속 배선(M1)에 결합된다. 전면 금속 배선(M1)은 전면 BEOL(back-end-of-line) 상호 접속부(예컨대, 제1 면 BEOL(back-end-of-line) 상호 접속부)이고, 후면 금속 배선(434)은 후면 BEOL 상호 접속부(예컨대, 제2 면 BEOL 상호 접속부)이다.
- [0037] [0048] 능동 소자(410)의 동작은 드레인-게이트 기생 용량(406) 및 소스-게이트 기생 용량(408)에 의해 악영향을 받는다. 이 예에서, 능동 소자(410)의 게이트에 대한 게이트 접속부(412)까지 전면 드레인 접속부(430) 및 전면 소스 접속부(432)의 근접성에 의해 접속부/상호 접속부-게이트 기생 용량(예컨대, 406 및 408)이 야기된다. 드레인-게이트 기생 용량(406)은 회로 지연들 및 손실들과 같은 부작용들로 이어진다. 드레인-게이트 기생 용량(406)은 도 2에 도시된 LNA(252)와 같은 저잡음 증폭기들에 특히 문제가 된다.
- [0038] [0049] 도 5는 도 4의 RF 집적 회로(400)의 소스, 드레인 및 게이트 접속부들에 대한 라우팅(500)을 예시한다. 종래에, 전공정(front-end-of-line) 프로세스 동안 형성된 능동 소자들에 대한 액세스는 능동 소자의 전면으로 제한된다. 예를 들어, 중간 공정 처리는 능동 소자들의 게이트들 및 소스/드레인 영역들과 후공정 상호 접속 층들(예컨대, M1, M2 등) 간의 접속들을 제공한다. 도 5는 확산 영역(510) 상의 게이트 접속부(412), 전면 드레인 접속부(430) 및 전면 소스 접속부(432)의 각각 게이트 접속부(570), 드레인 접속부(550) 및 소스 접속부(560)로의 라우팅을 예시한다.
- [0039] [0050] 종래에, 트랜지스터 게이트들은 제2 BEOL 상호 접속 층(M2)에서의 접속들을 통해 라우팅되고, 소스/드레인 접속부들은 제1 BEOL 상호 접속 층(M1)을 사용하여 라우팅된다. 게이트 접속부들뿐만 아니라 이러한 소스/드레인 접속부들이 트랜지스터의 전면에 위치될 때, M1 BEOL 상호 접속부들 및 M2 BEOL 상호 접속부들은 여러 번 교차한다. 특히, 드레인 접속부(550) 및 게이트 접속부(570)로 라우팅할 때 게이트 접속부(412)와 전면 드레인 접속부(430)의 중첩은 특히 문제가 된다. 게이트 접속부(412) 및 전면 드레인 접속부(430)의 중첩 라우팅은 증가된 게이트 저항뿐만 아니라 상당한 드레인-게이트 정전 용량( $C_{dg}$ )을 생성함으로써, LNA 성능을 실질적으로 저하시킨다.
- [0040] [0051] 본 개시내용의 다양한 양상들은 RF 집적 회로(RFIC)의 능동 소자들의 후면에 대한 층 전사 후 처리를 위한 기술들을 제공한다. 대조적으로, 전공정 프로세스 동안 형성된 능동 소자들에 대한 액세스는 종래에는, 능동 소자들의 게이트들 및 소스/드레인 영역들과 후공정 상호 접속 층들(예컨대, M1, M2 등) 간의 접속들을 생성하는 중간 공정 처리 동안 전면으로부터 제공된다. 본 개시내용의 양상들은 LNA 트랜지스터들의 소스/드레인 영역들에 대한 후면 접속 층 및 후면 접속 플러그들을 형성하기 위한 층 전사 후 처리를 수반한다. 후면 접속 층 및 후면 접속 플러그들은 소스/드레인 접속부들을 LNA 트랜지스터들의 후면으로 이동시키는 것을 가능하게 하며, 이는 위에서 언급한 접속부-게이트 기생 결합을 제거한다. 이러한 트랜지스터 구조들은 도 2의 LNA(252)와 같은 LNA들에 사용될 수 있다.
- [0041] [0052] 도 3에 도시된 층 전사 프로세스는 RF 집적 회로(400)의 전면에서 후면까지의 라우팅 중 일부를 이동시킴으로써 기생 용량을 감소시킬 수 있다. 본 개시내용의 다양한 양상들은 도 6a - 도 8b에서 설명되는 바와 같이, RF 집적 회로에서 저 기생 용량 LNA를 위한 기술들을 제공한다.
- [0042] [0053] 도 6a는 본 개시내용의 양상들에 따른 저 기생 용량 저잡음 증폭기(LNA)의 트랜지스터를 포함하는 RF 집적 회로(RFIC)(600)의 단면도이다. 이 구성에서, 능동 소자(610)(예컨대, LNA 트랜지스터)의 소스/드레인(S/D: source/drain) 영역들의 후면에 대해 층 전사 후 프로세스가 수행된다. 대표적으로, RFIC(600)는 격리 층(620) 상에 형성되며 게이트, 소스/드레인(S/D) 영역들, 및 소스/드레인 영역들 사이의 채널 영역을 갖는 능동 소자(610)를 포함한다. 격리 층(620)은 채널 및 소스/드레인 영역들이 실리콘 온 절연체(SOI: silicon on insulator) 층으로부터 형성되는 SOI 구현을 위한 BOX(buried oxide) 층일 수 있다. 이 구성에서는, 얇은 트렌치 격리(STI) 영역들이 또한 격리 층(620) 상에 있다.

- [0043] [0054] RFIC(600)는 전면 유전체 층(604)에서 게이트 접촉부(612)(예컨대, 중간 공정 층의 제로 상호 접속부(M0)/제로 비아(V0))를 포함한다. 게이트 접촉부(612)(예컨대, 제1 면 게이트 접촉부)는 게이트 상의 전면 접촉 층(614)에 결합되는데, 전면 접촉 층(614)은 실리사이드 접촉 층(예컨대, 전면 실리사이드 층)으로 구성될 수 있다. 이 구성에서, 핸들 기판(602)은 전면 유전체 층(604)에 결합되어 능동 소자(610)의 후면에 대한 층 전사 후 처리를 가능하게 한다. 예를 들어, 층 전사 후 처리는 능동 소자(610)의 소스/드레인 영역들의 전면(616) 반대편의 후면(618)에 대한 액세스를 가능하게 한다. 그 결과, 소스/드레인 영역들의 전면(616)이 노출되어 전면 유전체 층(604)에 의한 직접 접촉을 가능하게 한다.
- [0044] [0055] 본 개시내용의 양상들에 따르면, 핸들 기판(602)은 실리콘과 같은 반도체 재료로 구성될 수 있다. 이 구성에서, 핸들 기판(602)은 적어도 하나의 다른 능동 소자를 포함할 수 있다. 대안으로, 핸들 기판(602)은 기생 용량을 감소시킴으로써 고조파들을 추가로 개선하기 위한 수동 기판일 수 있다. 이 구성에서, 핸들 기판(602)은 적어도 하나의 다른 수동 소자를 포함할 수 있다. 설명되는 바와 같이, "수동 기판"이라는 용어는 다 이성된 웨이퍼 또는 패널의 기판을 의미할 수 있거나 다이성되지 않은 웨이퍼/패널의 기판을 의미할 수 있다. 일 구성에서, 수동 기판은 유리, 석영, 사파이어, 고 저항물의 실리콘 또는 다른 유사한 수동 재료로 구성된다. 수동 기판은 또한 코어리스(coreless) 기판일 수 있다.
- [0045] [0056] 본 개시내용의 양상들에 따르면, 예를 들어, 도 3에 도시된 바와 같은 층 전사 프로세스는 능동 소자(610)의 소스/드레인 영역들의 후면(618) 상에 후면 접촉 층(630)의 형성을 가능하게 한다. 후면 접촉 층(630)은 후면 실리사이드 층으로 구성될 수 있다. 후면 접촉 층(630)은 일단 형성되면, 소스/드레인 영역들의 후면(618)으로의 전면 소스/드레인 접촉부들(예컨대, 도 4의 전면 드레인 접촉부(430) 및 전면 소스 접촉부(432))의 이동을 가능하게 한다. 소스/드레인 영역들의 후면(618)으로 전면 소스/드레인 접촉부들(예컨대, 도 4의 전면 드레인 접촉부(430) 및 전면 소스 접촉부(432))을 이동시키는 것은 도 4에 도시된 접촉부/상호 접속부-게이트 기생 용량(예컨대, 406 및 408)을 제거한다.
- [0046] [0057] 대안적인 구성에서, 게이트 접촉부(612)는 능동 소자(610)의 후면으로 이동되고 전면 소스/드레인 접촉부들은 변경되지 않는다. 또한, 후면 유전체 층(640)은 격리 층(620)에 인접하고 가능하게는 이를 지지한다. 이 구성에서, 층 전사 후 금속 배선 프로세스는 능동 소자(610)의 소스/드레인 영역들의 후면(618) 상에 후면 접촉 층(630)을 형성한다. 도 6a에 도시된 바와 같이, 후면 드레인 접촉부(650)(예컨대, 제2 면 드레인 접촉부)는 후면 접촉 층(630)을 통해 드레인 영역의 후면(618)에 결합된다. 또한, 후면 소스 접촉부(660)(예컨대, 제2 면 소스 접촉부)가 후면 접촉 층(630)을 통해 소스 영역의 후면(618)에 결합된다. 후면 드레인 접촉부(650)는 후면 BEOL(back-end-of-line) 드레인 상호 접속부(652)에 결합된 접촉 플러그(예컨대, MOL(middle-of-line) 제로 비아(V0))일 수 있다. 마찬가지로, 후면 소스 접촉부(660)는 후면 BEOL 소스 상호 접속부(662)에 결합된 접촉 플러그일 수 있다.
- [0047] [0058] 도 6b는 본 개시내용의 양상들에 따른 RFIC(680)의 단면도이며, 여기서는 능동 소자(610)(예컨대, LNA 트랜지스터)의 소스/드레인 영역들의 후면(618)에 대해 층 전사 후 프로세스가 또한 수행된다. 인식되는 바와 같이, RFIC(680)의 구성은 도 6a의 RFIC(600)의 구성과 유사하다. 그러나 도 6b에 도시된 구성에서, RFIC(680)는 전면 유전체 층(604)에 전면 금속 배선(예컨대, 제1 BEOL 상호 접속부(M1))을 포함한다. 전면 금속 배선(M1)은 비아(V0)를 통해 후면 금속 배선(642)에 결합된다. 후면 금속 배선(642)은 후면 유전체 층(640) 내에 있다.
- [0048] [0059] 도 6a 및 도 6b에 도시된 바와 같이, 후면 접촉 층(630)은 격리 층(620) 내에 있고 후면 드레인 접촉부(650) 및 후면 소스 접촉부(660)와의 접촉을 가능하게 한다. 능동 소자(610)의 소스/드레인 영역들의 후면(618)에 대한 접촉부들/상호 접속부들(예컨대, 도 4의 전면 드레인 접촉부(430) 및 전면 소스 접촉부(432))의 재배치는 능동 소자(610)의 게이트 접촉부(612)와 종래의 전면 소스/드레인 접촉부들/상호 접속부들 간의 기생 용량을 방지하는 데 도움이 된다. 이 구성에서, 게이트 접촉부(612)의 라우팅은 도 7a 및 도 7b에 도시된 바와 같이 단순화된다. 마찬가지로, 후면 드레인 접촉부(650) 및 후면 소스 접촉부(660)의 라우팅은 도 8a 및 도 8b에 도시된 바와 같이 단순화된다.
- [0049] [0060] 도 7a 및 도 7b는 본 개시내용의 양상들에 따른, 저 기생 용량 LNA에 대한 전면 라우팅을 예시한다. 도 7a에 도시된 구성에서는, 단일 확산 아일랜드 구성에 대해 LNA의 전면 라우팅(700)이 도시된다. 이 예에서, LNA는 예를 들어, 도 6a에 도시된 바와 같은 LNA 트랜지스터를 포함하도록 구성된다. 대표적으로, 확산 아일랜드(710) 상의 각각의 게이트 접촉부(612)는 게이트 접속부(770)로 라우팅된다. 이 구성은 도 5에 도시된 기생 용량을 제거하는 것을 돕는다.

- [0050] [0061] 도 7b는 이중 확산 아일랜드 구성을 위한 LNA의 전면 라우팅(750)을 도시한다. 이 예에서, LNA는 또한 도 6a에 도시된 LNA 트랜지스터를 포함하도록 구성된다. 대표적으로, 제1 확산 아일랜드(710-1) 및 제2 확산 아일랜드(710-2) 상의 각각의 게이트 접촉부(612)는 드레인-게이트 기생 용량을 제거하기 위해 게이트 접촉부(770)로 라우팅된다. 이 LNA 구성은 증가된 게이트 저항을 보상하기 위해 다수의 확산 아일랜드들(예컨대, 710-1 및 710-2)을 사용한다.
- [0051] [0062] 게이트 접촉부들로부터 반대로 소스/드레인 접촉부들을 라우팅하는 것은 능동 소자들의 라우팅을 단순화함으로써 다수의 확산 아일랜드들을 사용하여 제작된 LNA들을 지원한다. 특히, 중첩하는 소스/드레인 및 게이트 접촉부 라우팅으로 인해 접촉부-게이트 정전 용량 및 기생 저항이 발생된다. 게이트 저항뿐만 아니라 기생 용량을 실질적으로 감소시키는 것은 5G 통신 강화들을 지원하기 위해 이득 대역폭 곱(FT)뿐만 아니라 최대 발진 주파수( $F_{max}$ )의 실질적인 개선(예컨대, 20% 내지 40% 개선)을 제공한다.
- [0052] [0063] 도 8a 및 도 8b는 본 개시내용의 양상들에 따른 저 기생 용량 LNA에 대한 후면 라우팅을 예시한다. 도 8a에 도시된 구성에서는, 도 7a의 단일 확산 아일랜드 구성에서의 LNA의 후면 라우팅(800)이 도시된다. 이 예는 또한 도 6a에 도시된 것과 같은 LNA 트랜지스터를 통합한다. 대표적으로, 확산 아일랜드(710) 상의 각각의 후면 드레인 접촉부(650)는 드레인 상호 접촉부(652)로 라우팅된다. 또한, 확산 아일랜드(710) 상의 각각의 후면 소스 접촉부(660)는 후면 BEOL 소스 상호 접촉부(662)로 라우팅된다. 전면 소스 및 드레인 접촉부들을 후면 소스 및 드레인 접촉부들로 대체하는 것은 도 5에 도시된 기생 용량(예컨대, 드레인-게이트 정전 용량( $C_{dg}$ ))을 제거한다.
- [0053] [0064] 도 8b는 도 7b에 도시된 이중 확산 아일랜드 구성에 대한 LNA의 후면 라우팅(850)을 도시한다. 대표적으로, 제1 확산 아일랜드(710-1) 및 제2 확산 아일랜드(710-2) 상의 각각의 후면 드레인 접촉부(650)가 드레인 접촉부(880)로 라우팅된다. 마찬가지로, 제1 확산 아일랜드(710-1) 및 제2 확산 아일랜드(710-2) 상의 각각의 후면 소스 접촉부(660)는 기생 용량을 제거하기 위해 소스 접촉부(890)로 라우팅된다. 이 LNA 구성은 5G 통신 강화들에 대한 지원을 가능하게 하도록 게이트 저항을 줄이기 위해 다수의 확산 아일랜드들(예컨대, 710-1 및 710-2)을 사용한다.
- [0054] [0065] LNA의 이러한 구성은 드레인 접촉부(880)에 그리고 선택적으로 소스 접촉부(890)에 결합된 무선 주파수(RF) 컴포넌트들(860)을 추가로 예시한다. RF 컴포넌트들(860)은 저항기(R), 인덕터(L) 및 커패시터(C)(RLC) 컴포넌트들을 포함할 수 있다. RF 컴포넌트들(860)은 또한 예를 들어, 도 2에 도시된 바와 같이, 안테나들 및 다른 유사한 RF 컴포넌트들을 포함할 수 있다. LNA의 형성을 완료하기 위한 RF 컴포넌트들(860)에 관한 추가 세부사항들은 본 발명의 특징들을 모호하게 하지 않기 위해 생략된다. 본 개시내용의 양상들은 캐스코드(cascode) 구성들, 저항 구성 또는 다른 유사한 배열들로 구성된 LNA들을 포함할 수 있다고 인식되어야 한다. 앞선 설명은 평면 트랜지스터들에 관한 것이었지만, 본 개시내용은 FinFET들과 같은 다른 구성들에도 또한 적용된다.
- [0055] [0066] 본 개시내용의 일 양상은 예를 들어, 도 9에 도시된 바와 같이, LNA 트랜지스터의 소스/드레인 영역들에 대한 후면 소스/드레인 접촉부들을 형성하기 위해 층 전사를 이용하는 후면 실리사이드화 프로세스를 사용한다.
- [0056] [0067] 도 9는 본 개시내용의 한 양상에 따라, 층 전사를 이용하는 후면 실리사이드화 프로세스를 사용하여 저 잡음 증폭기(LNA) 디바이스를 구성하는 방법(900)을 예시하는 프로세스 흐름도이다. 이 방법(900)은 블록(902)에서 시작하는데, 여기서는 격리 층의 제1 표면 상에 제1 트랜지스터가 제작된다. 격리 층은 희생 기판에 의해 지지된다. 예를 들어, 도 3에 도시된 바와 같이, 능동 소자(310)는 BOX(buried oxide) 층(320) 상에 제작된다. 블록(904)에서, 전면 유전체 층이 제1 트랜지스터 상에 증착된다. 예를 들어, 도 6a에 도시된 바와 같이, 전면 유전체 층(604)은 능동 소자(610) 상에 증착된다.
- [0057] [0068] 다시 도 9를 참조하면, 블록(906)에서, 핸들 기판이 전면 유전체 층에 접합된다. 예를 들어, 도 6a에 도시된 바와 같이, 핸들 기판(602)은 전면 유전체 층(604)에 접합된다. 도 9의 블록(908)에서, 희생 기판이 제거된다. 도 3에 도시된 바와 같이, 층 전사 프로세스는 희생 기판(301)의 제거를 포함한다. 블록(910)에서, 제1 트랜지스터의 소스 영역의 후면 및 드레인 영역의 후면이 격리 층의 제1 표면 반대편의 제2 표면을 통해 노출된다. 예를 들어, 도 6a에 도시된 바와 같이, 드레인 영역 및 소스 영역의 후면(618)은 층 전사 후 프로세스에 의해 노출된다.
- [0058] [0069] 도 9의 블록(912)에서, 후면 소스 접촉부가 소스 영역의 후면 상에 증착된다. 블록(914)에서, 후면 드

레인 접촉부가 드레인 영역의 후면 상에 증착된다. 예를 들어, 도 6a에 도시된 바와 같이, 후면 접촉 층(630)이 소스 영역 및 드레인 영역의 후면(618) 상에 증착된다. 또한, 후면 드레인 접촉부(650)가 후면 접촉 층(630)을 통해 드레인 영역의 후면(618)에 결합된다. 마찬가지로, 후면 소스 접촉부(660)가 후면 접촉 층(630)을 통해 소스 영역의 후면(618)에 결합된다. 도 9의 블록(916)에서, 저항기, 인덕터, 커패시터, 안테나 및/또는 RF 컴포넌트들 중 적어도 하나가 예를 들어, 도 8b의 RF 컴포넌트들(860)에 도시된 바와 같은 제1 트랜지스터 및/또는 제2 트랜지스터와 선택적으로 결합된다.

[0059] [0070] 본 개시내용의 양상들은 RF 집적 회로에서 저잡음 증폭기의 기생 용량을 감소시키기 위한 후면 실리사이드화 설계를 기술한다. 본 개시내용의 일 양상은 트랜지스터의 소스/드레인 영역들에 대한 후면 소스/드레인 접촉부들(예컨대, 후면 실리사이드 접촉부)을 형성하기 위한 층 전사를 이용하는 후면 실리사이드화 프로세스를 사용한다. 후면 실리사이드화 프로세스는 후면 소스/드레인 접촉부를 통해 트랜지스터의 제1 소스/드레인 영역에 결합되는 비아를 형성할 수 있다. 비아는 격리 층을 관통하여 그리고 격리 층을 지지하는 후면 유전체 층 내로 연장될 수 있다. 또한, 층 전사 후 금속 배선 프로세스는 비아에 결합된 후면 금속 배선의 형성을 가능하게 한다. 후면 금속 배선으로부터 먼 전면 금속 배선은 트랜지스터의 게이트의 게이트 접촉부에 결합될 수 있다.

[0060] [0071] BEOL 상호 접속부들/MOL 접속부들의 재배열은 BEOL 상호 접속부들/MOL 접속부들 및 트랜지스터 게이트 접속부들의 근접성에 의해 야기되는 기생 용량을 감소시킬 수 있다. 전면 및 후면은 각각 제1 면 또는 제2 면으로 지칭될 수 있다. 일부 경우에는, 전면이 제1 면으로 지칭될 것이다. 다른 경우에는 후면이 제1 면으로 지칭될 것이다. 설명은 LNA에 관한 것이지만, 이러한 구조들은 또한 전력 증폭기(PA)를 개선할 것으로 여겨진다.

[0061] [0072] 본 개시내용의 추가 양상에 따르면, 트랜지스터들의 소스/드레인 영역들 상의 후면 실리사이드 접촉부들을 포함하는 RF 집적 회로가 설명된다. RF 집적 회로는 트랜지스터 상의 전면 유전체 층을 포함하는 격리 층의 제1 표면 상에 트랜지스터를 포함한다. RF 집적 회로 구조는 또한 전면 유전체 층 상의 RF 집적 회로를 취급하기 위한 수단을 포함한다. 취급 수단은 도 3에 도시된 핸들 기관일 수 있다. 다른 양상에서, 위에서 언급된 수단은 위에서 언급된 수단에 의해 언급된 기능들을 수행하도록 구성된 임의의 층, 모듈 또는 임의의 장치일 수 있다.

[0062] [0073] 도 10은 본 개시내용의 한 양상이 유리하게 이용될 수 있는 예시적인 무선 통신 시스템(1000)을 보여주는 블록도이다. 예시의 목적으로, 도 10은 3개의 원격 유닛들(1020, 1030, 1050)과 2개의 기지국들(1040)을 도시한다. 무선 통신 시스템들은 더욱 많은 원격 유닛들과 기지국들을 가질 수 있다고 인식될 것이다. 원격 유닛들(1020, 1030, 1050)은 개시된 저잡음 증폭기(LNA) 디바이스를 포함하는 IC 디바이스들(1025A, 1025C, 1025B)을 포함한다. 기지국들, 스위칭 디바이스들 및 네트워크 장비와 같은 다른 디바이스들이 또한 개시된 LNA를 포함할 수 있다고 인식될 것이다. 도 10은 기지국(1040)으로부터 원격 유닛들(1020, 1030, 1050)로의 순방향 링크 신호들(1080) 및 원격 유닛들(1020, 1030, 1050)로부터 기지국들(1040)로의 역방향 링크 신호들(1090)을 보여준다.

[0063] [0074] 도 10에서, 원격 유닛(1020)은 모바일 전화로서 도시되고, 원격 유닛(1030)은 휴대용 컴퓨터로서 도시되며, 원격 유닛(1050)은 무선 로컬 루프 시스템 내의 고정 위치 원격 유닛으로서 도시된다. 예를 들어, 원격 유닛들은 모바일 전화, 핸드헬드 개인 통신 시스템(PCS: personal communication systems) 유닛, 휴대용 데이터 유닛, 이를테면 개인용 디지털 보조기기(PDA: personal digital assistant), GPS 가능 디바이스, 내비게이션 디바이스, 셋톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 고정 위치 데이터 유닛, 이를테면 검침(meter reading) 장비, 또는 데이터나 컴퓨터 명령들을 저장 또는 리트리브하는 다른 통신 디바이스, 또는 이들의 임의의 결합들일 수 있다. 도 10은 본 개시내용의 양상들에 따른 원격 유닛들을 예시하지만, 본 개시내용은 이러한 전형적인 예시된 유닛들로 한정되는 것은 아니다. 본 개시내용의 양상들은 개시된 LNA를 포함하는 많은 디바이스들에 적절히 이용될 수 있다.

[0064] [0075] 도 11은 위에 개시된 RFIC와 같은 반도체 컴포넌트의 회로, 레이아웃 및 로직 설계에 사용되는 설계 워크스테이션을 예시하는 블록도이다. 설계 워크스테이션(1100)은 운영 시스템 소프트웨어, 지원 파일들, 및 Cadence 또는 OrCAD와 같은 설계 소프트웨어를 포함하는 하드 디스크(1101)를 포함한다. 설계 워크스테이션(1100)은 또한 RF 디바이스의 회로 설계(1110) 또는 LNA 설계(1112)를 가능하게 하기 위한 디스플레이(1102)를 포함한다. 회로 설계(1110) 또는 LNA 설계(1112)를 유형적으로 저장하기 위해 저장 매체(1104)가 제공된다. 회로 설계(1110) 또는 LNA 설계(1112)는 GDSII 또는 GERBER와 같은 파일 포맷으로 저장 매체(1104) 상에 저장



될 수 있다. 저장 매체(1104)는 CD-ROM, DVD, 하드 디스크, 플래시 메모리, 또는 다른 적절한 디바이스일 수 있다. 더욱이, 설계 워크스테이션(1100)은 저장 매체(1104)로부터의 입력을 받아들이거나 저장 매체(1104)로의 출력을 기록하기 위한 드라이브 장치(1103)를 포함한다.

[0065] [0076] 저장 매체(1104) 상에 기록되는 데이터는 로직 회로 구성들, 포토리소그래피 마스크들에 대한 패턴 데이터, 또는 전자 빔 리소그래피와 같은 일련의 기록 도구들에 대한 마스크 패턴 데이터를 특정할 수 있다. 데이터는 로직 시뮬레이션들과 연관된 넷(net) 회로들 또는 타이밍도들과 같은 로직 검증 데이터를 더 포함할 수 있다. 저장 매체(1104) 상에 데이터를 제공하는 것은 반도체 웨이퍼들을 설계하기 위한 프로세스들의 수를 감소시킴으로써 회로 설계(1110) 또는 LNA 설계(1112)를 가능하게 한다.

[0066] [0077] 펌웨어 및/또는 소프트웨어 구현의 경우, 방법들은 본 명세서에서 설명한 기능들을 수행하는 모듈들(예컨대, 프로시저들, 함수들 등)로 구현될 수 있다. 명령들을 유형적으로 구현하는 기계 판독 가능 매체가 본 명세서에서 설명한 방법들을 구현하는 데 사용될 수 있다. 예를 들어, 소프트웨어 코드들은 메모리에 저장되어 프로세서 유닛에 의해 실행될 수 있다. 메모리는 프로세서 유닛 내에 또는 프로세서 유닛 외부에 구현될 수 있다. 본 명세서에서 사용된 바와 같이, "메모리"라는 용어는 임의의 타입들의 장기, 단기, 휘발성, 비휘발성 또는 다른 메모리를 의미하며, 메모리의 특정 타입이나 메모리들의 개수, 또는 메모리가 저장되는 매체의 타입으로 한정되는 것은 아니다.

[0067] [0078] 펌웨어 및/또는 소프트웨어로 구현된다면, 이 기능들은 컴퓨터 판독 가능 매체 상에 하나 또는 그 초과 명령들 또는 코드로서 저장될 수 있다. 예들은 데이터 구조로 인코딩된 컴퓨터 판독 가능 매체 및 컴퓨터 프로그램으로 인코딩된 컴퓨터 판독 가능 매체를 포함한다. 컴퓨터 판독 가능 매체는 물리적 컴퓨터 저장 매체를 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 이용 가능한 매체일 수 있다. 한정이 아닌 예시로, 이러한 컴퓨터 판독 가능 매체는 RAM, ROM, EEPROM, CD-ROM이나 다른 광 디스크 저장소, 자기 디스크 저장소 또는 다른 자기 저장 디바이스들, 또는 명령들이나 데이터 구조들의 형태로 원하는 프로그램 코드를 저장하는데 사용될 수 있으며 컴퓨터에 의해 액세스 가능한 다른 매체를 포함할 수 있고, 본 명세서에서 사용된 것과 같은 디스크(disk 및 disc)는 콤팩트 디스크(CD: compact disc), 레이저 디스크(laser disc), 광 디스크(optical disc), 디지털 다기능 디스크(DVD: digital versatile disc), 블루레이 디스크 및 블루레이 디스크(Blu-ray disc)를 포함하며, 여기서 디스크(disk)들은 보통 데이터를 자기적으로 재생하는 한편, 디스크(disc)들은 데이터를 레이저들에 의해 광학적으로 재생한다. 상기의 것들의 결합들이 또한 컴퓨터 판독 가능 매체의 범위 내에 포함되어야 한다.

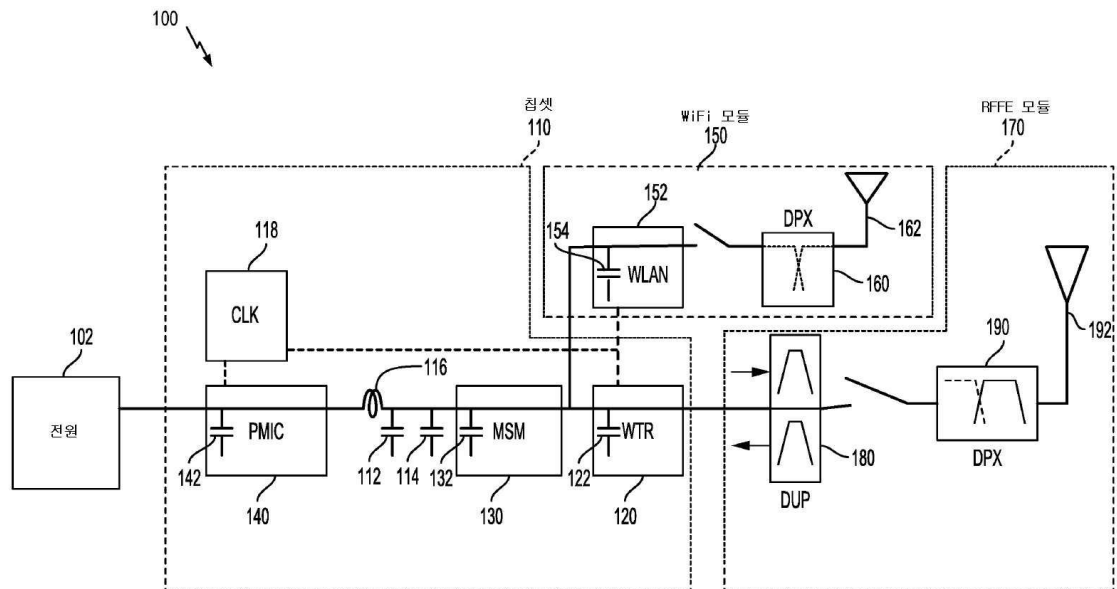
[0068] [0079] 컴퓨터 판독가능 매체 상에서의 저장 외에도, 통신 장치에 포함된 송신 매체 상의 신호들로서 명령들 및/또는 데이터가 제공될 수 있다. 예컨대, 통신 장치는 명령들 및 데이터를 표시하는 신호들을 갖는 트랜시버를 포함할 수 있다. 명령들 및 데이터는 하나 또는 그 초과 프로세서들로 하여금 청구항들에 개요가 서술된 기능들을 구현하게 하도록 구성된다.

[0069] [0080] 본 개시내용 및 그 이점들이 상세히 설명되었지만, 첨부된 청구항들에 의해 정의된 바와 같이 본 개시내용의 기술을 벗어나지 않으면서 본 명세서에 다양한 변경들, 치환들 및 개조들이 이루어질 수 있다고 이해되어야 한다. 예를 들어, 기관 또는 전자 디바이스에 관해 "위(above)" 및 "아래(below)"와 같은 상대적 용어들이 사용된다. 물론, 기관 또는 전자 디바이스가 도치된다면, 위가 아래가 되고, 그 역도 성립한다. 추가로, 옆으로 배향된다면, 위와 아래는 기관 또는 전자 디바이스의 측면들을 의미할 수 있다. 더욱이, 본 출원의 범위는 본 명세서에서 설명된 프로세스, 기계, 제조, 및 물질의 조성, 수단, 방법들 및 단계들의 특정 구성들로 한정되는 것으로 의도되는 것은 아니다. 당해 기술분야에서 통상의 기술을 가진 자가 본 개시내용으로부터 쉽게 인식하듯이, 본 명세서에서 설명된 대응하는 구성들과 실질적으로 동일한 기능을 수행하거나 실질적으로 동일한 결과를 달성하는, 현재 존재하는 또는 나중에 개발될 프로세스들, 기계들, 제조, 물질의 조성들, 수단, 방법들 또는 단계들이 본 개시내용에 따라 이용될 수 있다. 이에 따라, 첨부된 청구항들은 그 범위 내에 이러한 프로세스들, 기계들, 제조, 물질의 조성들, 수단, 방법들 또는 단계들을 포함하는 것으로 의도된다.

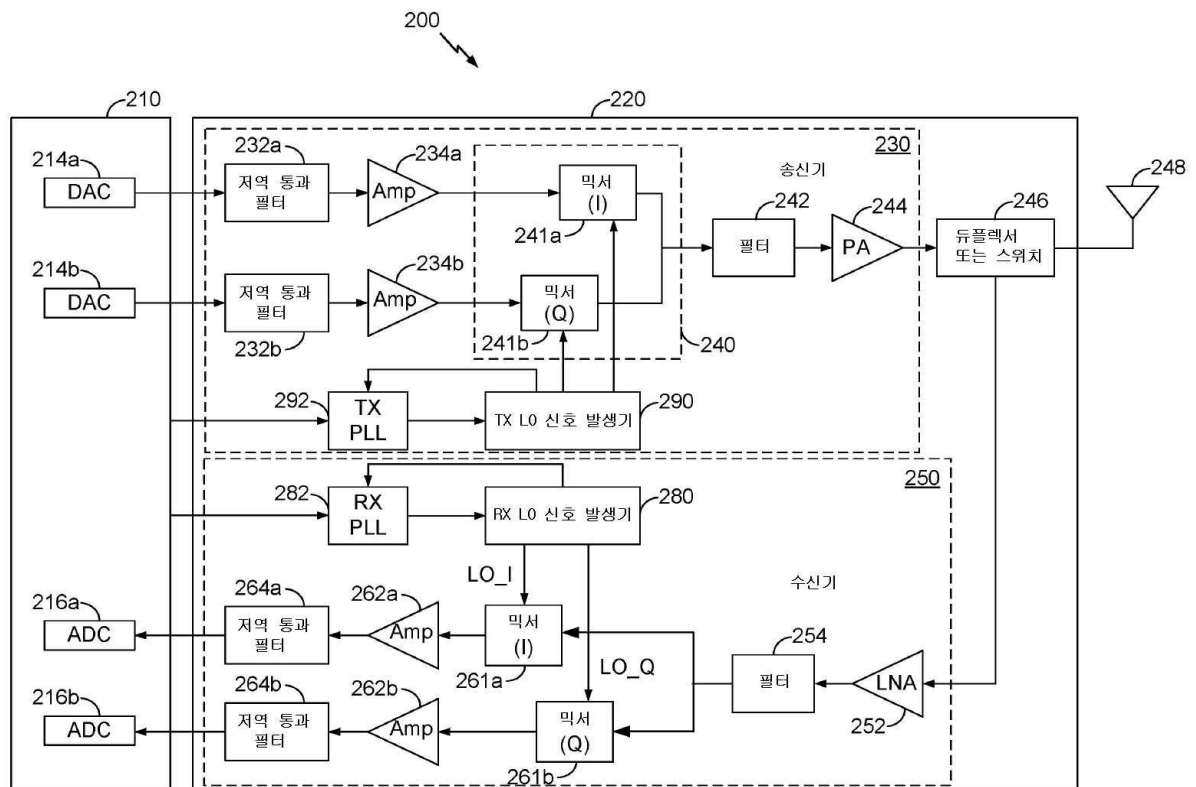


도면

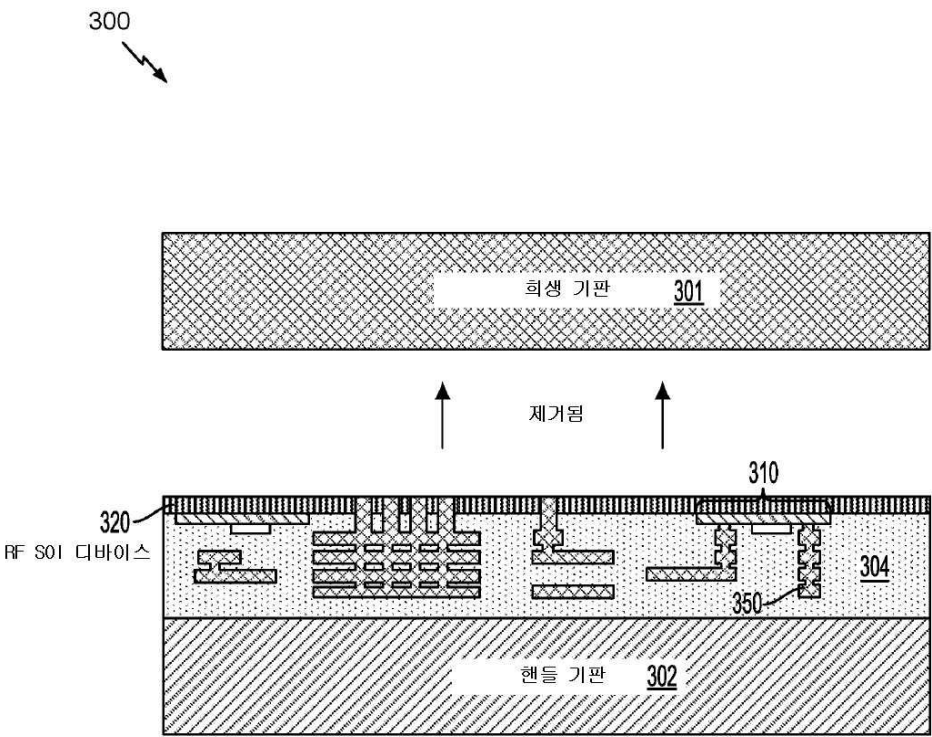
도면1



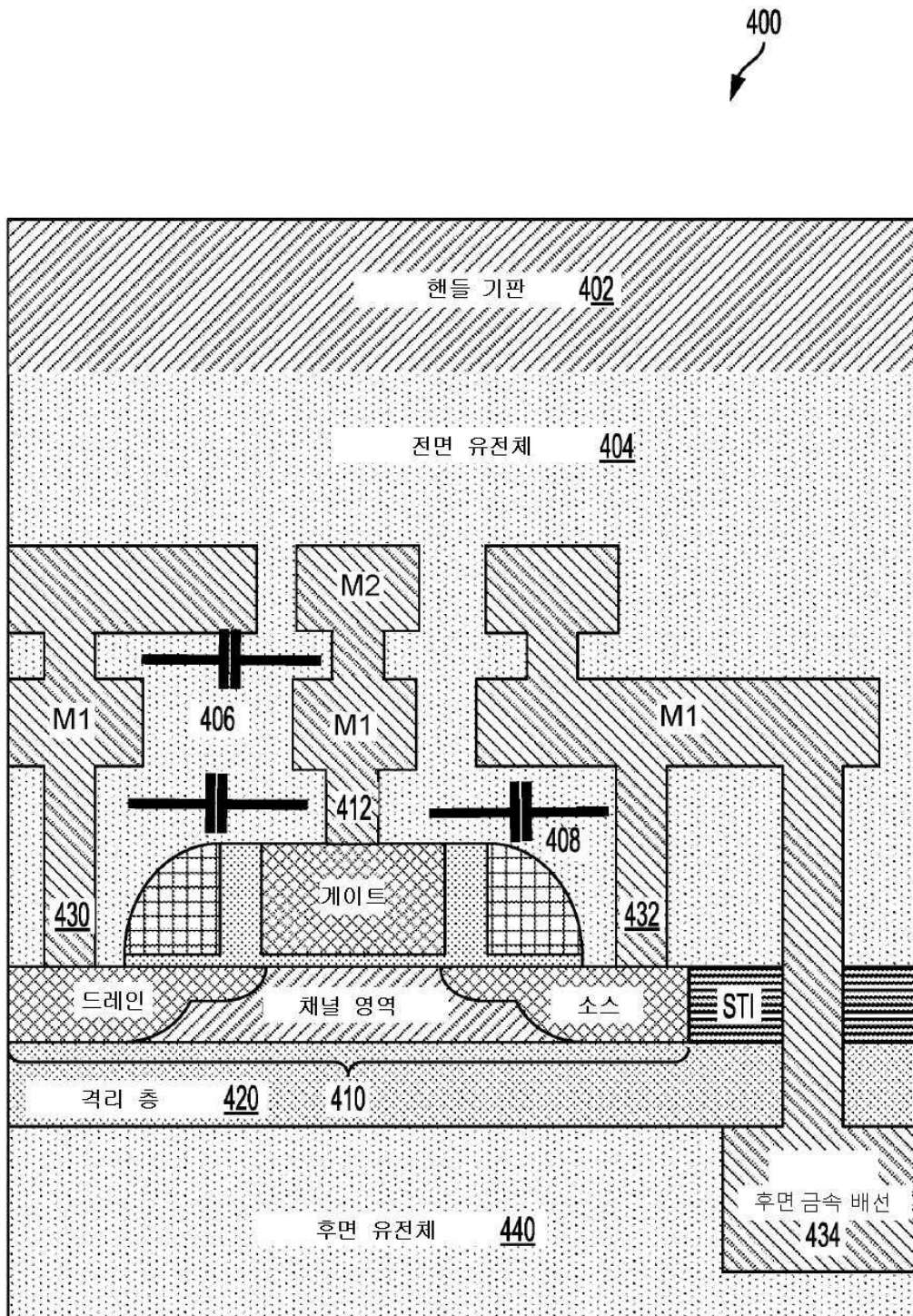
도면2



도면3

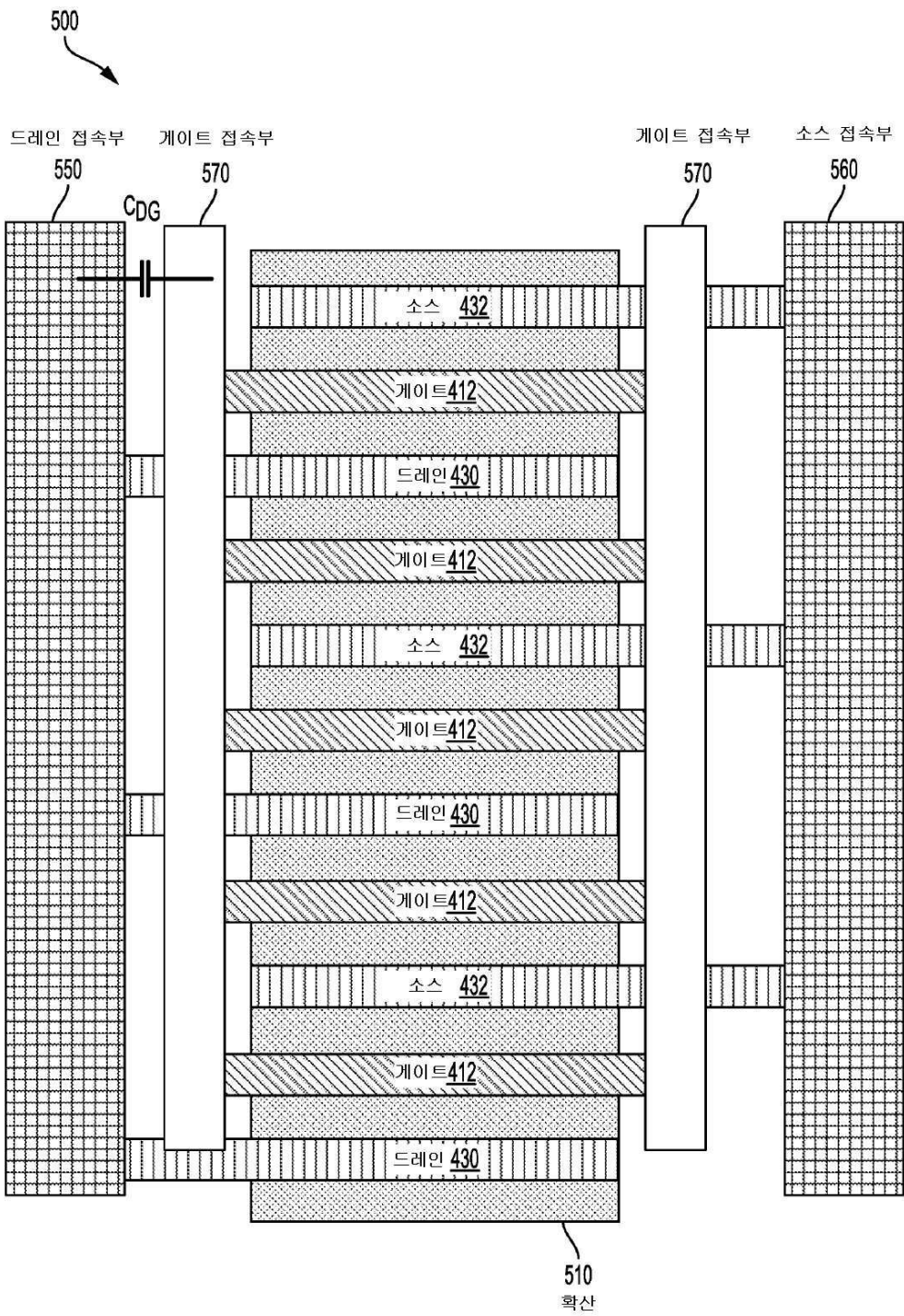


도면4

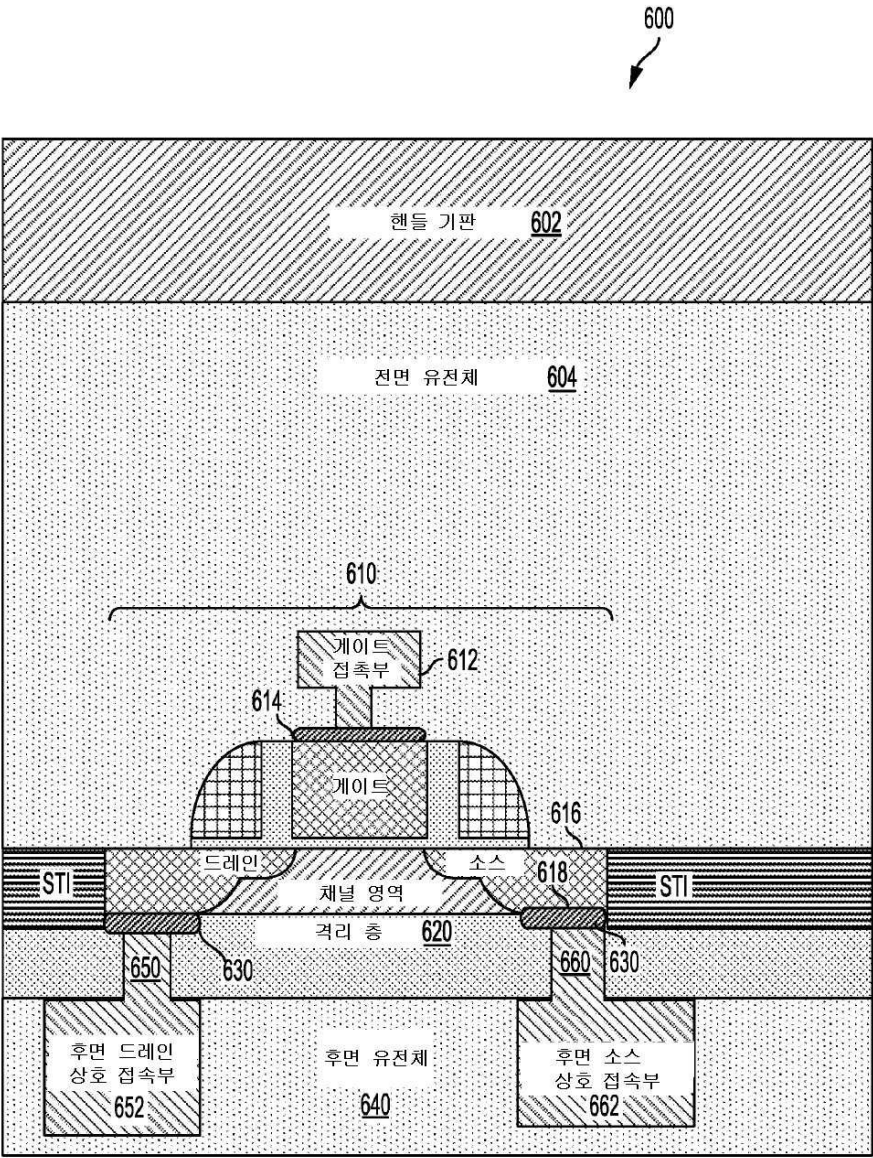




도면5

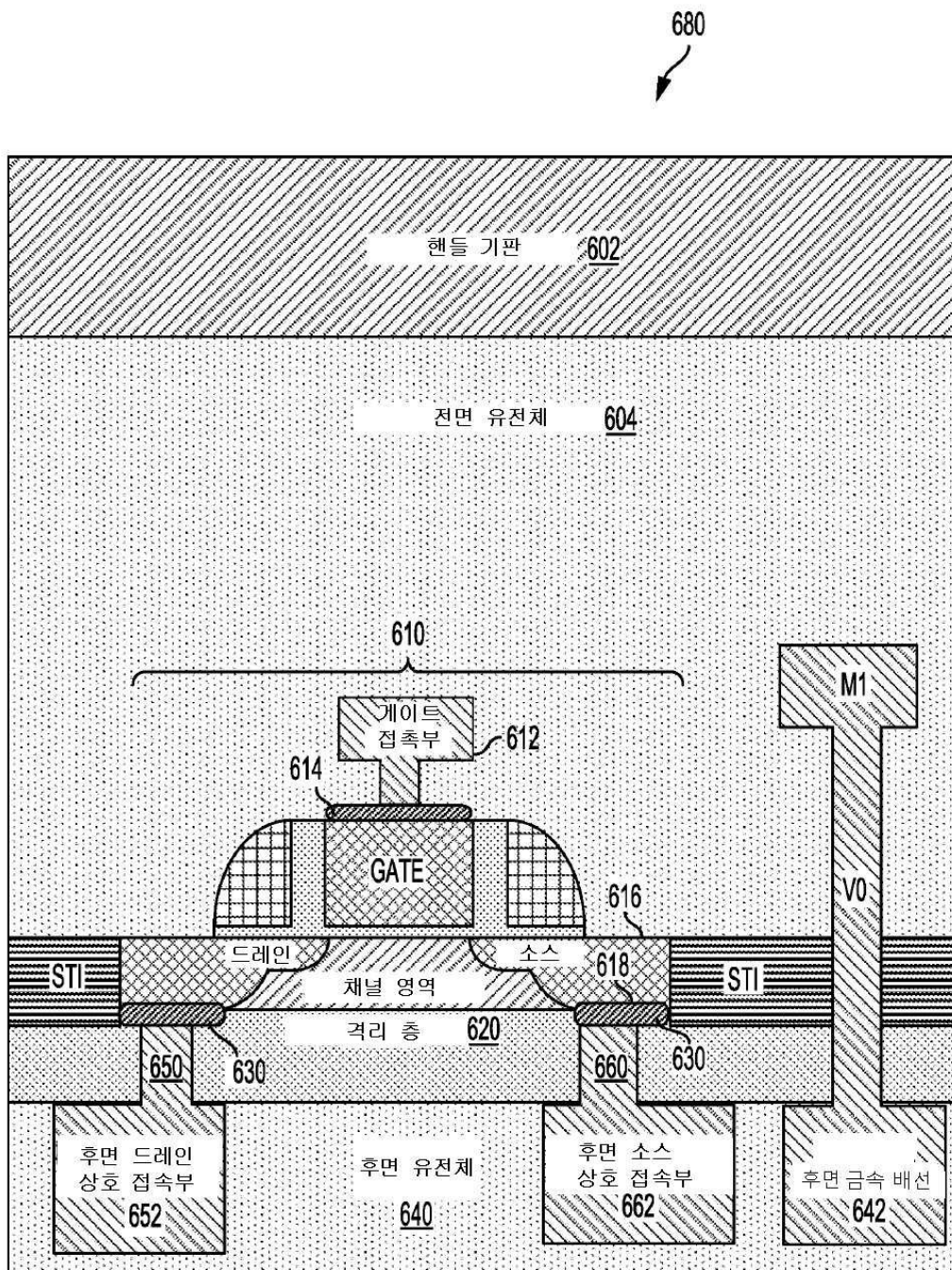


도면6a

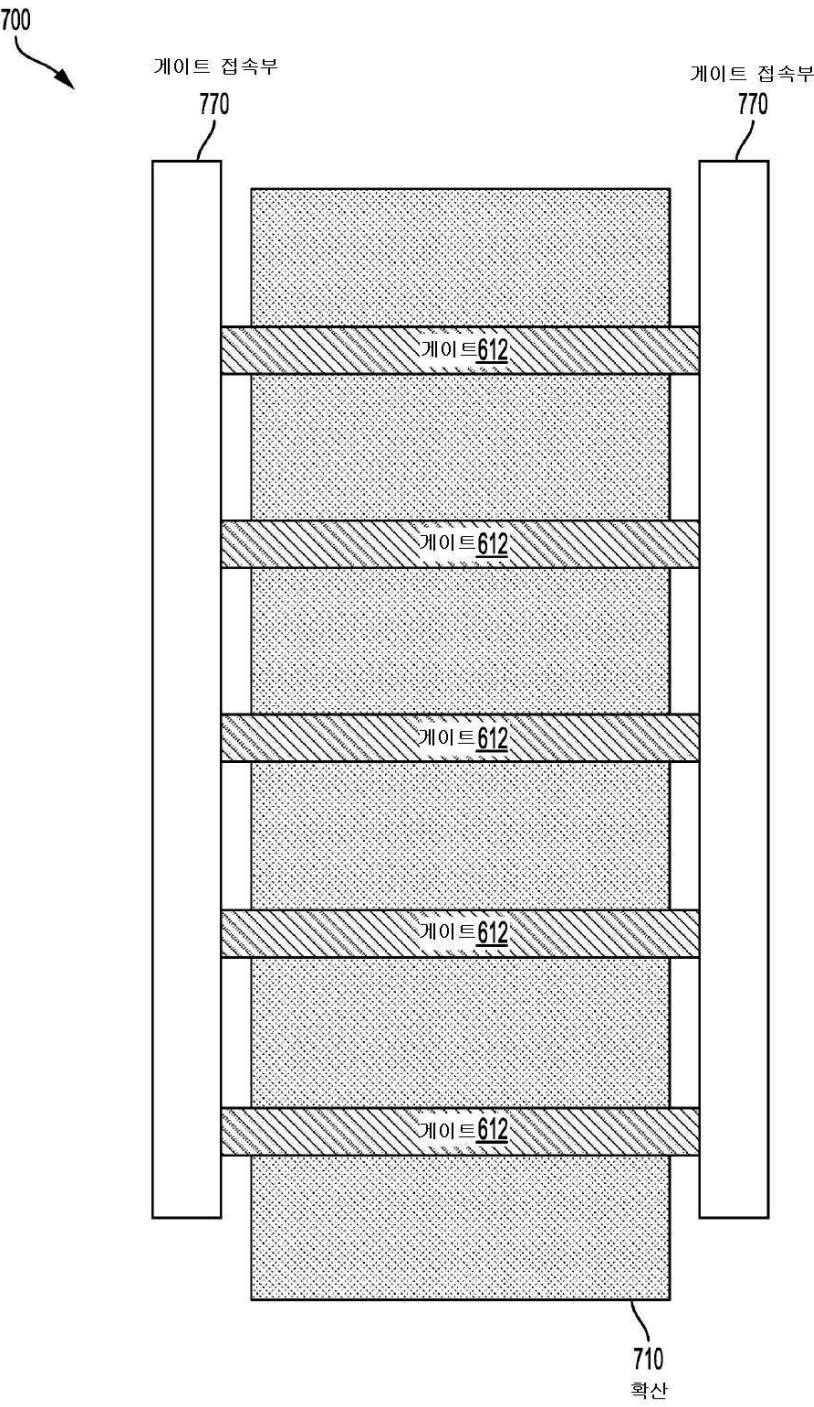




도면 6b

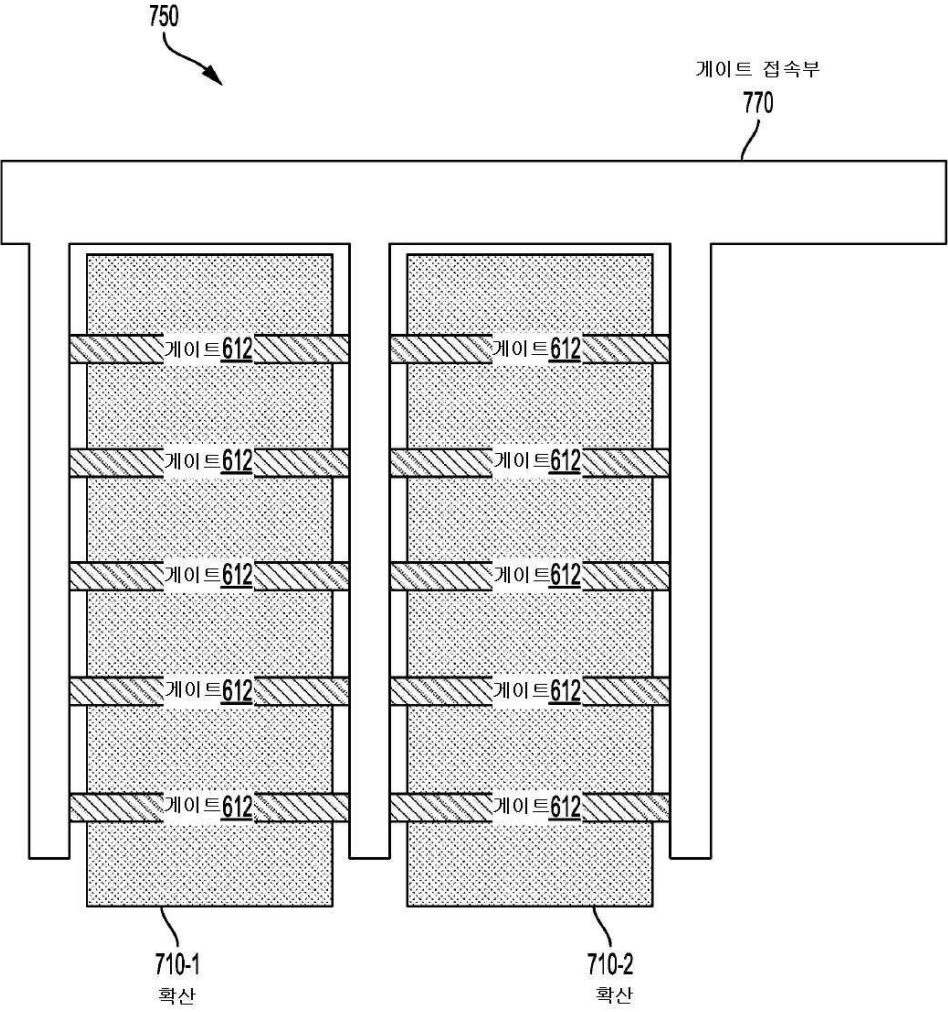


도면7a



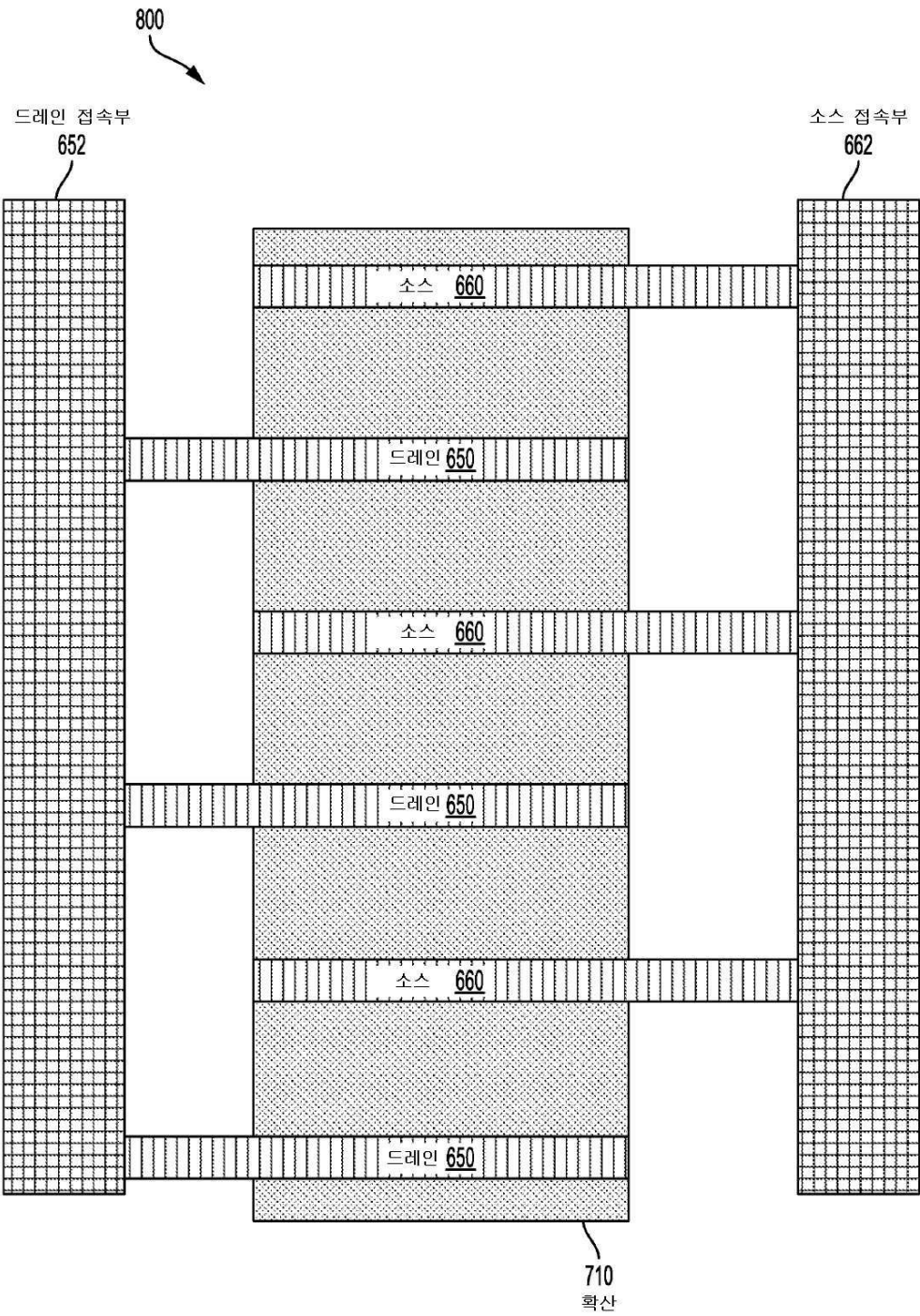


도면 7b

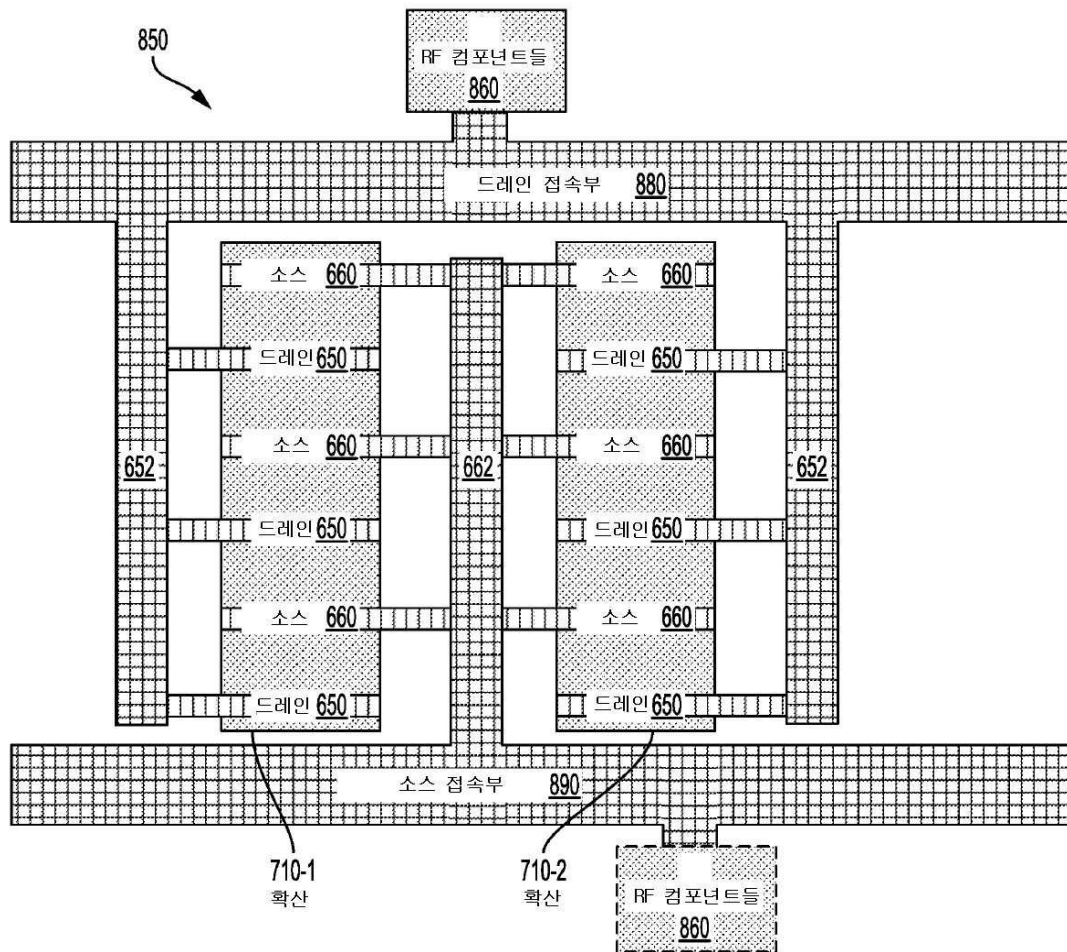




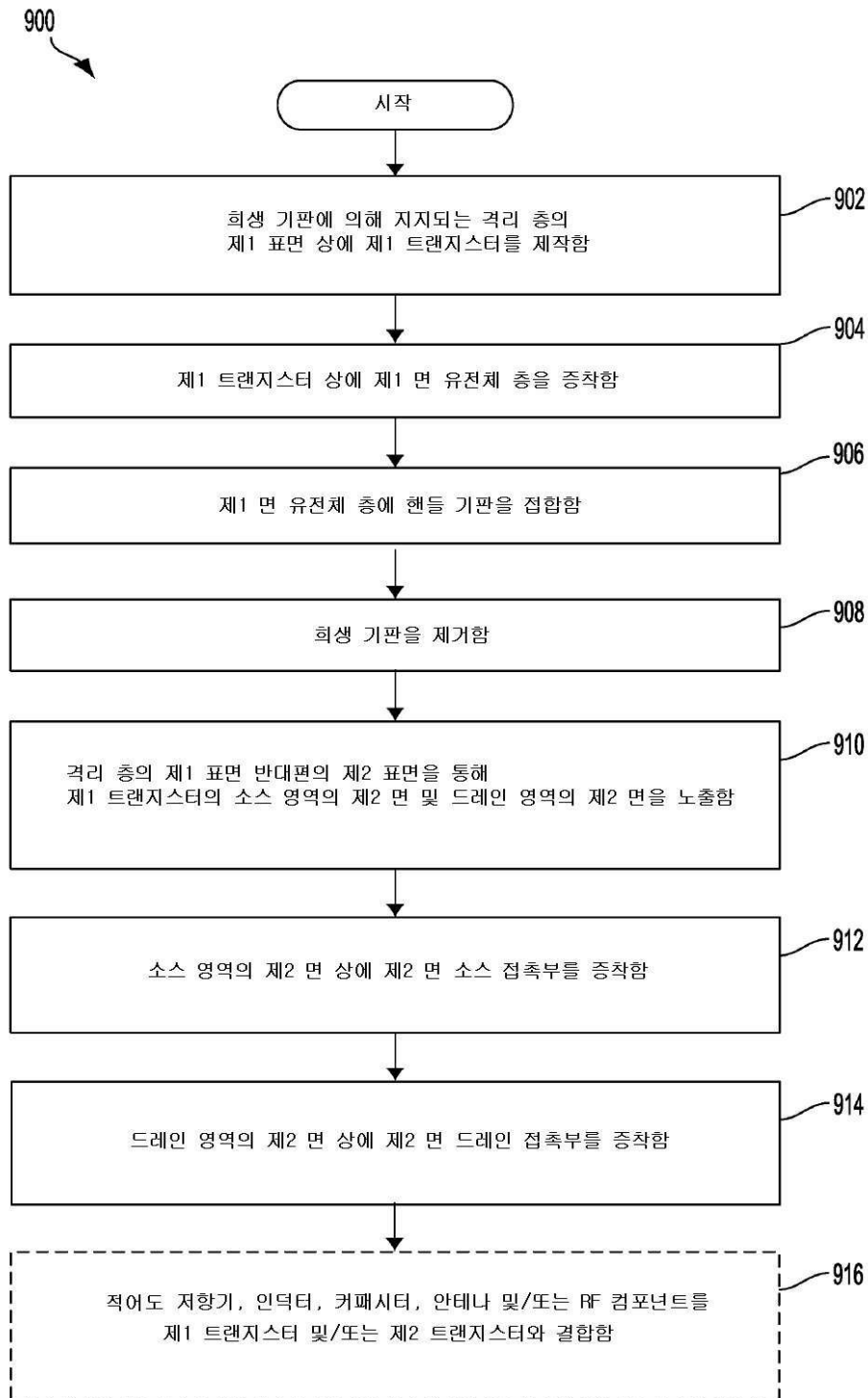
도면 8a



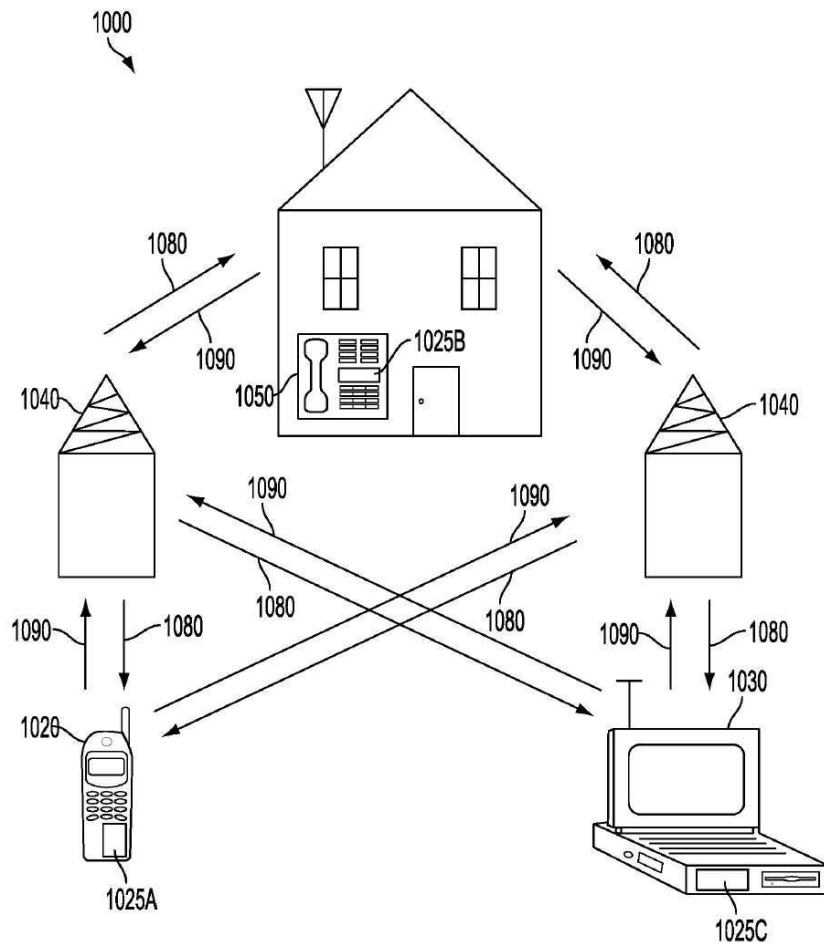
도면 8b



도면9



도면10



도면11

