

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 1 部門第 2 区分  
 【発行日】平成25年9月26日 (2013.9.26)

【公開番号】特開2013-27739(P2013-27739A)  
 【公開日】平成25年2月7日 (2013.2.7)  
 【年通号数】公開・登録公報2013-007  
 【出願番号】特願2012-222891(P2012-222891)  
 【国際特許分類】

A 6 3 F 7/02 (2006.01)

【F I】

A 6 3 F 7/02 3 2 6 Z

【手続補正書】

【提出日】平成25年8月1日 (2013.8.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

マイクロプロセッサを少なくとも備えた遊技台であって、  
前記遊技台は、ぱちんこ機またはスロットマシンであり、  
前記マイクロプロセッサは、CPUが少なくとも搭載されたものであり、  
前記マイクロプロセッサは、ROMが少なくとも搭載されたものであり、  
前記マイクロプロセッサは、乱数回路が少なくとも搭載されたものであり、  
前記ROMは、ユーザプログラムが少なくとも記憶されたものであり、  
前記ユーザプログラムは、第一の処理のプログラムを少なくとも含むプログラムであり

、  
前記ユーザプログラムは、第二の処理のプログラムを少なくとも含むプログラムであり

、  
前記乱数回路は、設定された値の範囲で、乱数値を発生可能なものであり、  
前記第一の処理は、前記CPUがリセットされた場合に、先頭から開始される処理であ  
り、

前記第二の処理は、割込みの発生に応じて、先頭から開始される処理であり、  
前記第二の処理のプログラムは、前記乱数値を前記乱数回路のレジスタからロードする  
命令を少なくとも含むプログラムであり、

前記CPUがリセットされた場合に、前記割込みの発生が禁止された状態にされるよう  
に構成されており、

前記値の範囲は、前記割込みの発生が禁止された状態において設定されるものであり、  
前記マイクロプロセッサは、RAMが少なくとも搭載されたものであり、  
前記割込みの発生が許可されるよりも前に、前記RAMのクリアを実行するかどうかの  
判定が少なくとも行われるように構成されている、

ことを特徴とする遊技台。

【請求項 2】

請求項 1 に記載の遊技台であって、  
前記第一の処理のプログラムは、前記値の範囲を設定するプログラムを少なくとも含む  
プログラムであり、

前記第一の処理のプログラムは、前記値の範囲を設定した後で、前記割込みの発生を許

可する命令が実行されるように構成されたプログラムである、  
ことを特徴とする遊技台。

【請求項 3】

請求項 1 または請求項 2 に記載の遊技台であって、  
前記乱数値は、前記第二の処理において、ロード条件の成立があった場合に、少なくとも前記 CPU のレジスタにロードされるように構成されたものであり、  
前記乱数値は、前記第二の処理において、前記ロード条件の成立がなかった場合に、少なくとも前記 CPU のレジスタにロードされないように構成されたものである、  
ことを特徴とする遊技台。

【請求項 4】

請求項 1 乃至 3 のいずれか一項に記載の遊技台であって、  
前記値の範囲の下限値は、0 であり、  
前記値の範囲の設定は、該値の範囲の下限値を変更するものではなく、該値の範囲の上  
限値を変更するものである、  
ことを特徴とする遊技台。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項に記載の遊技台であって、  
前記 CPU は、リセット条件の成立があった場合に、少なくともリセットされるもので  
あり、  
前記リセット条件は、複数の条件のうちの少なくとも一つの条件の成立があった場合に  
、成立するものである、  
ことを特徴とする遊技台。

【請求項 6】

請求項 5 に記載の遊技台であって、  
前記マイクロプロセッサは、ウォッチドッグタイマ（以下、「WDT」という。）が少  
なくとも搭載されたものであり、  
前記複数の条件のうちの少なくとも一つの条件は、第一の条件であり、  
前記第一の条件の成立要件は、前記 WDT がタイムアウトしたことを少なくとも含む要  
件である、  
ことを特徴とする遊技台。

【請求項 7】

請求項 5 または請求項 6 に記載の遊技台であって、  
前記マイクロプロセッサは、指定エリア外走行禁止回路（以下、「IAT 回路」という  
。）が少なくとも搭載されたものであり、  
前記 IAT 回路は、指定エリア外に記憶されているプログラムが実行された場合に、指  
定エリア外走行禁止信号（以下、「IAT 信号」という。）を少なくとも出力可能な回路  
であり、  
前記複数の条件のうちの少なくとも一つの条件は、第二の条件であり、  
前記第二の条件の成立要件は、前記 IAT 回路からの前記 IAT 信号の出力があったこ  
とを少なくとも含む要件である、  
ことを特徴とする遊技台。

【請求項 8】

請求項 5 乃至請求項 7 のいずれか一項に記載の遊技台であって、  
前記マイクロプロセッサは、リセット入力端子が少なくとも設けられたものであり、  
前記複数の条件のうちの少なくとも一つの条件は、第三の条件であり、  
前記第三の条件の成立要件は、前記リセット入力端子にリセット信号の入力があったこ  
とを少なくとも含む要件である、  
ことを特徴とする遊技台。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項に記載の遊技台であって、

前記マイクロプロセッサは、割込み制御手段が少なくとも搭載されたものであり、  
前記割込み制御手段は、第一の割込み要求の通知があった場合に、前記割込み（以下、  
「第一の割込み」という。）を発生可能なものであり、  
前記第一の割込み要求は、設定された周期ごとに前記割込み制御手段に通知されるもの  
である、

ことを特徴とする遊技台。

【請求項 10】

請求項 9 に記載の遊技台であって、  
前記割込み制御手段は、第二の割込み要求の通知があった場合に、第二の割込みを発生  
可能なものであり、  
前記第二の割込みは、前記第一の割込みとは異なる割込みであり、  
前記第二の割込み要求が通知される要因は、前記第一の割込み要求が通知される要因と  
は異なるものであり、  
前記ユーザプログラムは、第三の処理のプログラムを少なくとも含むプログラムであり  
、  
前記第三の処理は、前記第二の割込みの発生に応じて、先頭から開始される処理である  
、

ことを特徴とする遊技台。

【請求項 11】

請求項 1 乃至請求項 10 のいずれか一項に記載の遊技台であって、  
前記マイクロプロセッサは、セキュリティチェックを少なくとも実行可能なものであり  
、  
前記セキュリティチェックは、前記ユーザプログラムに異常がないかをチェックする機  
能を少なくとも有するものであり、  
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長を行うことが可  
能なものであり、  
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長によって、前記  
セキュリティチェックの時間をランダムに変化させることが可能なものであり、  
前記マイクロプロセッサは、前記セキュリティチェックにおいて異常なしであった場合  
に、前記第一の処理を先頭から少なくとも開始可能なものである、

ことを特徴とする遊技台。

【請求項 12】

請求項 11 に記載の遊技台であって、  
前記マイクロプロセッサは、システムリセットを発生させる機能を有するものであり、  
前記マイクロプロセッサは、ユーザリセットを発生させる機能を有するものであり、  
前記マイクロプロセッサは、前記システムリセットの後に、前記セキュリティチェック  
を少なくとも実行可能なものである、

ことを特徴とする遊技台。

【請求項 13】

請求項 1 乃至請求項 12 のいずれか一項に記載の遊技台であって、  
前記 R A M のクリアとは、該 R A M の一部の領域をクリアすることであり、  
前記一部の領域には、前記乱数値の格納領域が含まれる、

ことを特徴とする遊技台。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

本発明は、マイクロプロセッサを少なくとも備えた遊技台であって、前記遊技台は、ば

ちんこ機またはスロットマシンであり、前記マイクロプロセッサは、ＣＰＵが少なくとも搭載されたものであり、前記マイクロプロセッサは、ＲＯＭが少なくとも搭載されたものであり、前記マイクロプロセッサは、乱数回路が少なくとも搭載されたものであり、前記ＲＯＭは、ユーザプログラムが少なくとも記憶されたものであり、前記ユーザプログラムは、第一の処理のプログラムを少なくとも含むプログラムであり、前記ユーザプログラムは、第二の処理のプログラムを少なくとも含むプログラムであり、前記乱数回路は、設定された値の範囲で、乱数値を発生可能なものであり、前記第一の処理は、前記ＣＰＵがリセットされた場合に、先頭から開始される処理であり、前記第二の処理は、割込みの発生に応じて、先頭から開始される処理であり、前記第二の処理のプログラムは、前記乱数値を前記乱数回路のレジスタからロードする命令を少なくとも含むプログラムであり、前記ＣＰＵがリセットされた場合に、前記割込みの発生が禁止された状態にされるように構成されており、前記値の範囲は、前記割込みの発生が禁止された状態において設定されるものであり、前記マイクロプロセッサは、ＲＡＭが少なくとも搭載されたものであり、前記割込みの発生が許可されるよりも前に、前記ＲＡＭのクリアを実行するかどうかの判定が少なくとも行われるように構成されている、ことを特徴とする遊技台である。