(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H04N 3/16

(45) 공고일자 2004년06월18일
(11) 등록번호 10-0425806
(24) 등록일자 2004년03월23일

(21) 출원번호 10-1995-0011532
(22) 출원일자 1995년05월11일

(65) 공개번호 10-1995-0035295
(43) 공개일자 1995년12월30일

(30) 우선권주장 08/241,023 1994년05월11일 미국(US)

(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 인코포레이티드
미국 인디아나주 46290-1024 인디아나폴리스 노스 메리디안 스트리트 10330

(72) 발명자 존바레트죠지
미합중국,인디아나,카멜,래이크쇼드라이브이스트11408

(74) 대리인 나영환
이상섭
이광현
김두규

심사관 : 김견수

(54) 음극선관왜곡보정회로

요약

태형(Keystone), 미분 사인 및 미분 좌측에지컬 왜곡을 갖는 영상을 투사하는 음극선관용 수속 보정회로는 수평속도 사인파형, 톱니파형 및 펄스파형(C,D,e)발생기(10,20,30)를 포함한다. 가산기(45)는 수평속도 파형을 수평속도 복합 파형(H)에 결합시킨다. 승산기(60) 및 증폭기(71)는 수평 속도 복합 파형(H)과 수직 속도 톱니파형(F)의 곱을 출력신호(I)로서 발생시킨다. 수속 보정 코일(88)은 출력신호를 수신하고, 태형, 미분사인 및 미분 좌측 에지컬 왜곡을 보정하는 동적자계를 발생하기 위해 접속된다.

대표도

도 4

명세서

도면의 간단한 설명

제1도는 수평 라인에서 적색 및 청색의 차동적 사인파 왜곡을 설명하기 위한 도면.
제2도는 수평 라인의 좌측 단부의 차동적 컬(curl) 왜곡을 설명하기 위한 도면.
제3도는 키스톤(Keystone) 왜곡을 설명하기 위한 도면.
제4도는 키스톤 왜곡, 수평 라인에서 적색 및 청색의 차동적인 사인파 왜곡, 및 수평 라인의 좌측 단부의 차동적 컬 왜곡을 보정하기 위한 회로를 포함한 투사형 텔레비젼 수상기를 개략적으로 나타낸 블록도.
제5도는 제4도에 도시하는 파라볼라파 발생기를 나타낸 개략도.
제6도는 키스톤 왜곡 보정에 사용되는 파형을 설명하기 위한 도면.

제7도는 제4도에 도시하는 사인파 발생기를 나타낸 개략도.
제8도는 제4도에 각각 도시하는 수평 주파수 톱니파 발생기 및 클리퍼를 나타낸 개략도.
제9도는 제4도에 블록도로 도시하는 컨버전스 보정 파형 출력 회로를 나타낸 개략도.
제10도는 제4도에 블록도로 도시하는 AN614 집적 회로를 나타낸 개략도.
* 도면의 주요 부분에 대한 부호의 설명 *
1 : 투사형 텔레비젼 수상기
2 : 동기 신호 분리기
3 : 크로미넌스 처리기
4 : 수평 편향 회로
5 : 수직 편향 회로
6 : 컨버전스 보정 시스템
10 : 사인파 발생기
20 : 수평 주파수 톱니파 발생기
30 : 클리퍼
70 : 컨버전스 보정 파형 조합 회로
71, 72, 73 : 출력 증폭기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컨버전스 보정 분야에 관한 것이다.
투사형 텔레비젼 수상기는, 예컨대 제4도의 우측 하단부 코너에 도시하는 바와 같이, 3 개의 음극선관(CRT)의 모든 축이 서로 편위(off axis)되어 있고, 그 3개의 투사형 음극선관 중 2 개의 음극선관이 평평한 스크린에 대하여 그 축이 편위되어 있기 때문에, 화상에 많은 왜곡이 발생한다. 동적 컨버전스 보정을 위해서는, 많은 컨버전스 보정 신호를 생성하여, 각 음극선관의 수평 및 수직 편향 요크에 있는 일군(一群)의 보조 컨버전스 보정 코일에 인가할 필요가 있다. 오목하게 만곡된 페이스 플레이트를 갖는 음극선관을 사용하고 있는 투사형 텔레비전 수상기에 있어서, 적색 및 청색 화상의 키스톤(keystone) 왜곡과 관련하여 서로 차동적인(differential, 즉 서로 반대 방향의) 사인파 형상 왜곡이 나타나는 것을 알 수 있다. 이러한 왜곡을 편의상 제1형의 왜곡이라고 한다. 제1도를 참조하면, 컨버전스 화상에 있어서 청색 수평 라인(line)이 위 제1형의 왜곡으로 인하여 제1도에 점선으로 표시하는 바와 같이 왜곡된다. 즉, 화면을 4개의 면으로 분할했을 때, 좌측 상부면(UL)과 우측 하부면(LR)에서 청색 수평 라인이 녹색 및 적색의 수평 라인보다 위에 위치하고, 화면의 우측 상부면(UR)과 좌측 하부면(LL)에서 청색 수평 라인이 녹색 및 적색의 수평 라인보다 아래에 위치하게 된다. 마찬가지로, 컨버전스 화상에 있어서 적색의 수평 라인(line)이 제1도에 일점쇄선으로 표시하는 바와 같이 왜곡된다. 즉, 화면을 4분할했을 때, 우측 상부면(UR)과 좌측 하부면(LL)에서 적색의 수평 라인이 녹색 및 청색의 수평 라인보다 위에 위치하고, 화면의 좌측 상부면(UL)과 우측 하부면(LR)에서 적색의 수평 라인이 녹색 및 청색의 수평 라인보다 아래에 위치하게 된다. 이러한 사인파 형상의 왜곡은, 화면의 중앙에 있는 수평 라인(HCL)에서는 진폭이 0(제로)이고, 화면의 상부 및 하부로 갈수록 진폭이 커진다.
또한, 제2도에 도시하는 바와 같이, 화상의 좌측 단부에 적색 및 청색의 수평 라인이 위 아래로 차동적으로(서로 반대 방향으로) 컬(curl, 작은 원호상의 만 곡)이 발생한다. 이것이 제2형의 왜곡이다. 이러한 제2형의 왜곡은 컨버전스 전력 증폭기의 응답 시간이 지연되는 것 때문에 일어나는 것으로 알려져 있다.
또한, 제3형의 왜곡이 있는데, 그것은 제3도에 도시하는 바와 같이, 모든 투사형 텔레비젼 수상기에 공통적인 키스톤 왜곡이다. 녹색의 음극선관의 광학축은 스크린 중심에서 스크린면에 대하여 직교하고 있기 때문에, 녹색 화상에는 키스톤 왜곡이 거의 일어나지 않는다. 마찬가지로, 적색 및 청색의 음극선관의 광학축은 스크린의 중앙 수평 라인을 포함하는 평면에 있고, 그 평면이 스크린면에 대하여 직교하고 있기 때문에, 적색 및 청색의 수직 방향의 키스톤 왜곡은 거의 없다. 그러나, 적색 및 청색의 음극선관은 스크린면의 중앙점에 대하여 수평 방향으로 편위(offset)되어 있고, 안쪽 방향으로 경사지어 있다. 이러한 적색 및 청색 음극선관은, 각각 녹색 음극선관의 양쪽 측면에 설치되어 있다. 이러한 배치로 인하여, 형상이 녹색을 중심으로 서로 반대 방향으로 대칭적으로 동일하고 적색 수평 방향 키스톤 왜곡과 청색 수평 방향 키스톤 왜곡이 발생한다. 적색 및 청색 화상의 좌우측 단부는 서로 평행하고, 그것들의 상부 단부와 하부 단부 사이의 간격은 중앙의 수평 라인에 대하여 바깥쪽으로 갈수록 서로 반대 방향으로 벌어지게 된다. 키스톤 왜곡은 지금까지 수평 주파수 톱니파와 수직 주파수 톱니파의 곱(product)으로 표시하는 신호에 의하여 보정되었다. 이러한 신호는, 「수평 톱니파×수직 톱니파(horizontal saw×vertical saw)」라는 용어로 불리운다. 다른 컨버전스 보정 신호파형도, 마찬가지로 다른 신호와 신호의 곱 형식의 용어로 불리운다. 이러한 곱 신호는, 제6도에 도시하는 바와 같이, 수직 주파수의 '나비 넥타이(bow tie)' 형상의 출력 신호이고, 수평 주파수 톱니파는 화상의 상부 및 하부에서 최대의 진폭을 지니고, 중앙의 주평 라인에서 0(제로)의 진폭을 지닌다. 이러한 수평 주파수의 위상(phase)은 중앙의 수평 라인에서 반전된다. 따라서, 적색 및 청색의 키스톤 왜곡 보정 파형은, 서로 반대의 극성을 지니는 것이어야

하고, 주로 적색 및 청색의 수직 컨버전스 보정 코일에 인가된다.
수평 및 수직 편향 요크의 컨버전스 보정 코일에는, 많은 컨버전스 보정 신호가 인가되기 때문에, 특정한 컨버전스 오차 또는 왜곡에 대한 보정 작용이 다른 컨버전스 오차 보정 작용에 영향을 미치는(방해하는) 경우가 종종 있다. 따라서, 차동적인 사인파 왜곡 및 차동적인 좌측 단부의 컬 왜곡의 보정에 대하여 본 발명의 과제는, 첫째 위와 같은 왜곡을 보정하는 것이고, 둘째 위와 같은 왜곡의 보정 작용이 다른 컨버전스 보정 작용에 영향을 미치지 않게 하는 것이다.
수평 라인의 적색 및 청색의 차동적인 사인파 왜곡은 사인파 형상이다. 따라서, 수평 주파수 사인파 왜곡 보정×수직 주파수 톱니파를 그 보정에 사용할 수 있다. 키스톤 왜곡 보정 신호를 생성하기 위하여 수평 주파수 톱니파 신호와 수직 주파수 톱니파 신호를 곱하기 전에, 키스톤 왜곡 보정 신호를 생성하는데 사용하는 것과 동일한 수평 주파수 톱니파 신호에 수평 주파수 사인파 신호를 더함으로써, 적색 및 청색의 차동적인 사인파 왜곡이 보정될 수 있다는 것이 판명되었다. 사인파의 위상은, 수평 주파수 톱니파의 상부 피크(peak) 및 하부 피크를 제한(억제)하고, 제로 교차점의 경사가 증가하도록 선택된다.
증폭기의 응답성을 단축(고속화)시키기 위하여, 수평 리트레이스(귀선) 기간 중에 과구동(overdrive) 펄스를 생성하고, 수직 주파수 톱니파 신호를 곱하기 전에, 그 과구동 펄스를 수평 주파수 사인파 신호와 수평 주파수 톱니파 신호를 더함으로써, 좌측 단부의 차동적인 컬을 보정할 수 있다는 것이 판명되었다.
본 발명은, 왜곡을 수반하는 화상을 표시하는 음극선관의 왜곡 보정 회로에 관한 것으로서, 그 왜곡 보정 회로는 : 수평 주파수 복합 파형을 결정하기 위하여 3 가지 종류의 수평 주파수 파형을 합성하는 수단과; 수평 주파수 복합 파형과 수직 주파수 파형의 조합을 출력으로 생성하는 수단과; 출력 신호를 증폭하는 수단과; 증폭된 출력 신호를 수신할 수 있도록 결합되고, 증폭된 출력 신호에 응답하여 동적 자계를 발생함으로써, 왜곡을 보정하는 음극선관용 보정 코일을 구비하고 있다.
3 가지 종류의 수평 주파수 파형은, 사인파와 톱니파와 펄스파이다. 수직 주파수 파형은 톱니파이다. 따라서, 출력 신호는 적어도 3가지 성분을 지닌다. 3가지 성분은, 키스톤 왜곡을 보정하기 위한 제1 성분과, 적색/청색의 사인파 왜곡을 보정하기 위한 제2 성분과, 적색/청색의 좌측 단부의 컬 왜곡을 보정하기 위한 제3 성분이다. 키스톤 왜곡은 음극선관의 축의 방향이 편위되어 있기 때문에 발생하는 것이고, 적색/청색의 차동적인 사인파 왜곡은 음극선관의 페이스 플레이트의 형상 크기에 의한 것이고, 적색/청색의 좌측 단부의 차동적인 컬 왜곡은 증폭 수단의 동작 특성에 기인하는 것이다.
수평 주파수 복합 파형은 곱 신호 발생 수단에 직류 결합되어 있다.
합성 수단은 가산 수단을 포함할 수 있다. 이 가산 수단은 저항성의 가산 접 속점으로 구성될 수 있다.
수평 주파수 복합 파형과 수직 주파수 파형의 곱인 출력 신호를 발생시키는 수단은 파형 승산기를 포함할 수도 있다.
제4도는 투사형 텔레비전 수상기의 일부를 블록도로 도시하고 있고, 전체로서 도면 번호(1)로 표시하고 있다. 투사형 텔레비전 수상기는 표시 신호 입력에 각각 응답하는 동기 신호 분리기(2) 및 크로미넌스 처리기(3)를 포함한다. 수평 동기 성분(H) 및 수직 동기 성분(V)이 각각 수평 편향 회로(4) 및 수직 편향 회로(5)에 공급된다. 크로미넌스 처리기(3)에 의해 발생되는 적색(R), 녹색(G) 및 청색(B)의 각 신호에 대응하여, 3개의 투사형 음극선관(80, 81, 82)이 설치되어 있다. 각 음극선관은 렌즈(84)를 통하여 스크린(83) 상에 각각의 색에 대응하는 단색(monochrome) 화상을 표시한다. 녹색 음극선관(81)의 광학 축만이 스크린(83)과 직교한다. 적색 및 청색의 음극선관은 녹색의 음극선관을 가운데 두고 그 양쪽 측면에 설치되어, 스크린 중심점에 대하여 수평 방향으로 편위(offset)되고, 안쪽 방향으로 경사지워져 있다. 이러한 배치로 인하여, 적색의 수평 방향의 키스톤 왜곡의 형상과 청색의 수평 방향의 키스톤 왜곡의 형상은 상술한 바와 같이, 형상이 녹색을 중심으로 대칭적으로 반대 방향으로 같게 된다. 적색 및 청색의 화상의 좌우측 단부는 서로 평행하고, 그것들의 상부 단부와 하부 단부 사이의 간격은, 중앙 수평 라인에 대하여 바깥쪽으로 갈수록 서로 반대 방향으로 벌어지게 된다.
각 음극선관에는 편향 요크가 장착된다. 각 수평 편향 요크는, 주요 수직 편향 코일(86), 주요 수평 편향 코일(87), 수직 컨버전스 왜곡 보정을 위한 보조 수 직 편향 코일(88) 및 수평 컨버전스 왜곡 보정을 위한 보조 수평 편향 코일(89)을 포함한다. 각 음극선관의 여러 가지 코일은 필요에 따라 적색, 녹색 및 청색에 대응하여 R, G 및 B의 첨자를 붙여 구별한다. 컨버전스 왜곡 보정을 위한 복수의 파형을 발생시키기 위한 시스템을 전체로서 도면 번호(6)으로 표시하고 있다.
컨버전스 보정 시스템(6)은, 복수개의 상이한 파형을 수신 및/또는 발생하고, 그것들의 파형을 여러 가지로 조합하여, 크기를 조절(scale)하고, 가산 및/또는 승산하여, 적색의 수평(ΣRH), 적색의 수직(ΣRV), 녹색의 수평(ΣGH), 녹색의 수직(ΣGV), 청색의 수평(ΣBH) 및 청색의 수직(ΣBV)의 각각에 대한 보정량을 표시하는 6 개의 복합(composite) 컨버전스 보정 파형을 공급한다. 적색의 수평 방향 컨버전스 보정 출력 신호(ΣRV)는, 출력 증폭기(71)를 통하여 컨버전스 보정 코일(88R)에 결합된다. 또한, 출력 신호(ΣGV) 및 출력 신호(ΣBV)는, 각각 출력 증폭기(72, 73)를 통하여 각각의 컨버전스 보정 코일(88G, 88B)에 결합된다.
파형(I)로 표시하는 것과 같은 1개의 컨버전스 보정 파형을 생성하는 회로를 제4도에 상세하게 도시하고 있다. 파형(I)은 컨버전스 보정 파형 합성 회로(70)에 입력되는 제1 컨버전스 보정 파형(CCW1)이다. 파형[CCW1(I)]은, 파형의 승산에 의한 곱 신호이다. 승산기의 출력 신호는, 트랜지스터(Q70)에 의해 버퍼링되고, 커패시터(C70)를 통하여, 컨버전스 보정 파형 합성 회로(70)에 교류(AC) 결합된다. 마찬가지로, 다른 컨버전스 보정 파형은, 다른 입력 CCW2 CCWn이다. 40개 이상의 컨버전스 보정 파형이 요구될 수도 있다.
파형(I)는 2 개의 신호의 곱을 나타낸다. 그 중 한가지는 일반적으로 파형(F)로 표시하는 수직 주파수 톱니파이다. 수직 주파수 톱니파(F)는 그 피크-피크 전압이 4.25 V이고, 직류(DC) 레벨이 5.3 V이다. 작은 양의 사이즈(크기 형상) 보정은, 수직 방향에 대하여, 수직 주파수 톱니파(F)에 파형(G)으로 표시하는 작은 진폭의 수직 주파수 사인파를 가산함으로써 이루어진다. 수직 주파수 사인파(G)는, 피크-피크 전압이 0.2 V이고, 직류 레벨이 0.1 V이다. 수직 주파수

톱니파(F) 및 수직 주파수 사인파(G)는, 저항(R60, R61 및 R62)에 의해 형성된 저항성 가산 회로에 의해 가산된다. 이렇게 해서, 화상의 상부 및 하부의 수평 주파수 왜곡 보정의 이득이 보정된다. 다른 하나의 파형(H)은, 파형(C, D 및 E)의 총합이다.

파형(H)의 생성은, 사인파 발생기(10)에 파형(A)로 표시하는 수평 주파수 파라볼라파를 공급하는 것으로 시작된다. 이 사인파 발생기(10)는 파형(C)로 표시하는 사인파를 발생한다. 수평 주파수의 파라볼라파는 양(+)의 피크 전압이 +5.6 V이고, -0.1 V의 음(-)의 피크 전압을 지닌다. 더우기, 수평 주파수 파라볼라파는, 컨버전스 전력 증폭기의 약 5μs 지연만큼 주요 주사보다 선행한다. 또한, 화상에 직선적인 수평 라인을 형성하기 위하여 파라볼라파를 형성할 필요가 있다. 이와 같은 수평 주파수 파라볼라파는, 제5도에 도시하는 파라볼라파 발생기 회로(90)에 의해 발생될 수 있다. 제5도를 참조하면, 정전류(I_{DC})는 전류원(91)에 의해 발생한다. 가변 피드백 전류(I_{AC})는 접속점(95)에서 전류(I_{DC})에 가산되고, 그 합성(혼성) 전류가 커패시터(C91)를 충전한다. 커패시터(C91)는, 리셋 회로(94)에 의해, 즉 수평 편향 회로(4)로부터 공급되는 트랜지스터(Q93)을 수평 주파수에서 온 상태로 하는 수평 리트레이스 펄스에 의해 주기적으로 방전된다. 그 결과, 도시하는 바와 같이, 수평 주파수 톱니파 신호(f_H)가 생성되고, 그 신호가 적분기(92)에 교류 결합된다. 적분기(92)는 적분 커패시터(C90) 및 직류 바이어스 회로(R90)를 지니는 연산 증폭기(U1)를 포함하고 있다. 출력 파라볼라 파형(A)는, 가변 전류(I_{AC})로서 접속점(95)에 교류 결합된다. 적분기(92)의 출력에 결합되어 있는 클램프 회로(93)는, 트랜지스터(Q90) 및 트랜지스터(Q91)과 저항(R91)을 포함한다.

수평 리셋 펄스는, 그 상승 전단부만이 수평 주파수 파라볼라파를 리셋하도록 교류 결합된다. 이렇게 해서, 수평 리셋 펄스의 후단부의 약 5 μs 만큼 앞에서 적분 동작이 개시될 수 있다. 수평 주파수 파라볼라파의 피크가 수평 주사의 중심점보다 약 5 μs 만큼 앞에서 발생(위치)하도록 수평 주파수 파라볼라파를 경사지게 하기 위하여, 적분기(92)의 입력에 있어서, 저항(R90)을 통하여 연산 증폭기(U1)의 반전 입력에 직류 전류 바이어스를 공급한다. 통상적으로 파라볼라파는 그 피크를 경과한 후 리트레이스 펄스가 발생하고 그 출력을 0(제로)으로 리셋할 때까지 음(-)의 방향으로 계속 진행한다. 그러나, 직류 바이어스에 의해 수평 주파수 파라볼라파가 경사지고, 수평 주파수 파라볼라파의 유용(useful) 부분이 수평 리셋 펄스의 개시 시점보다 약 5 μs 만큼 앞에서 종료하는 경우에는, 음의 방향의 오버슈트(overshoot)가 발생한다. 이것에 의해, 화상의 우측 단부에 있는 수평 라인에 플레어(flare)가 발생한다. 클램프 회로(93)는 음의 방향으로 변화하는 파라볼라파를 약 -100 mV의 점에서 클립(clip)한다. 이러한 클립 레벨은, 화상의 우측 단부에서 수평 라인을 직선으로 만드는데 최적의 레벨로 결정된 레벨이다. 이러한 레벨은 임계적(critical)인 것이고, 온도 변화가 있어도 클램프 회로(93)에 의해 그 레벨로 유지된다. 트랜지스터(Q91)은 그 콜렉터에서 약 1 mA의 거의 일정한 전류를 공급받는다. 트랜지스터(Q91)의 직류 β(수송 효율)에 의해 결정된 전류의 작은 부분(양)이, 트랜지스터(Q91)의 베이스에 유입되고, 베이스-에미터 전압을 형성한다. 이러한 베이스-에미터 전압은 피드백에 의해, 강제적으로 콜렉터-에미터 전압과 같게 된다. 클램프 동작 중 트랜지스터(Q90)에 흐르는 전류는 약 10 mA이다. 트랜지스터(Q90) 및 트랜지스터(Q91)은, 같은 정도의 주위 온도에서 동작하는 같은 형태의 것이다. 트랜지스터(990)의 큰 콜렉터 전류는, 트랜지스터(Q90)의 베이스-에미터 간에 트랜지스터(Q91)의 베이스-에미터 전압보다 큰 베이스-에미터 전압을 발생시키고, 이러한 2 개의 베이스-에미터 전압 사이의 차이, 예컨대 약 100 mA를 온도 변화에 대하여 거의 일정하게 유지되도록 할 수 있다.

수평 주파수 파라볼라파의 적분 동작은, 수평 리셋 펄스의 최초 반부(전반부) 동안 트랜지스터(Q90)에 의해 적분 커패시터(C90)를 방전시키는 것에 의해 리셋되고, 수평 리셋 펄스의 다음 반부(후반부) 동안 개시될 수 있다. 이 기간 동안에 적분되는 요소는, 커패시터(C91)의 전압에 대하여 저항(R92) 및 트랜지스터(Q93)의 작용이 미치는 것 때문에 발생하는, 커패시터의 음의 방향으로의 방전 전류이다. 이것에 의해, 수평 주파수 파라볼라파는 적분 작용의 최초 5 μs 동안, 파라볼라파의 특징인 양의 기울기의 감소가 일어나지 않고, 그 대신 양의 기울기의 증가가 일어난다. 수평 수파수 파라볼라파의 이러한 플레어(flare) 작용에 의해, 화상의 좌측 단부의 위치에서 수평 라인이 직선화된다.

다시 제4도를 참조하면, 수평 주파수 파라볼라파(A)는 사인파 발생기(10)에서 저역 통과 필터링되고 위상 시프팅되어서, 도시하는 바와 같이, 수평 주사의 중심 시점의 약 5 μs 전에 발생하는 양의 기울기의 0(제로) 교차점과, 직류 평균값 약 1.35 V 및 1.6 V의 피크-피크값 진폭을 지니는 수평 주파수 사인파(C)를 발생한다. 사인파 발생기(10)의 개략적인 회로도를 제7도에 도시하고 있다. 수평 주파수 파라볼라파는 저항(R10, R11 및 R12)와 커패시터(C10 및 C11)를 포함하는 회로에 의해 저역 통과 필터링된다. 저역 통과 필터링된 신호는 저항(R13)을 통하여 에미터 바이어스되는 트랜지스터(Q10)에 의해 버퍼링(buffer)된다.

다시 제4도를 참조하면, 수평 톱니파 발생기(20)는, 파형(D)로 도시하는 수평 주파수 톱니파 신호를 생성한다. 수평 주파수 톱니파 발생기(20)는, 제8도에 보다 상세하게 도시하고 있다. 전류원이 커패시터(C20)를 충전시킨다. 커패시터(C20)는 트랜지스터(Q20)의 도통에 의해 10 μs의 수평 리트레이스 펄스의 개시점에서 신속하게 방전된다. 수평 리트레이스 펄스는, 파형(B)로 도시하는 바와 같이, 양의 피크값 +18 V와, 음의 피크값 -4 V를 지니고, 결국 22 V의 피크-피크값을 지니는 파형이다. 그 결과 생성된 파형(D)는 수평 리트레이스 기간 동안 10 μs에 대하여 0 V이고, 트레이스(trace) 기간에 진폭이 피크 3.6 V까지 증가하여, 그 직류 평균값은 약 1.5 V가 된다.

제4도에 있어서 저항(R43 및 R42)로 형성된 분압기는, +12 V와 접지점 사이에 직렬로 결합된다. 저항(R43 및 R42)의 접속점(45)은, 저항(R40 및 R41)을 통하 여 각각 그 접속점(45)에 결합되는 수평 주파수 사인파(C) 신호와 수평 주파수 톱니파(D) 신호를 가산하기 위한 저항성 가산 접속점(45)을 형성하고 있다.

가산 접속점(45)은 예컨대 Panasonic AN614 승산기와 같은, 신호 승산기(60)의 차동 입력핀(5)의 입력에 직류 결합된다. 반대측의 차동 입력핀(1)은 +12 V와 접지점 사이에 직렬로 결합된 저항(R50 및 R51)으로 형성되어 있는 분압기에 의해 바이어스된다. 그 결과, 바이어스 레벨은 약 3.4 V가 되고, 그 레벨은 수평 주사의 중심 시점의 약 5 μs 전에 수평 주파수 톱니파와 수평 주파수 사인파의 합의 직류값과 같은 레벨이다. 차동 입력의 양단에는 동일한 +12 V 전원 전압이 기준 전압으로 주어지기 때문에, 이 전원 전압이 변동하여도 그 변동량은 상쇄된다. 이러한 직류 결합은,

피승산 신호의 신호원에 교류 결합되는 AN614와 같은 통상의 승산기에 사용되는 바이어스 구성과는 다른 바이어스 구성으로 형성된다. 예컨대, 파형(F)와 파형(G)의 합성 신호를 표시하는 합 신호는, 커패시터(C61)를 통하여 승산기(60)의 핀(3)에 교류 결합된다.

이러한 직류 결합은 다른 문제, 즉 좌측 단부의 차동적 컬을 해결하는데 사용된다. 그 해결에는, 컨버전스 출력 증폭기의 응답 시간을 단축(동작을 고속화함)하고, 화상의 좌측 단부의 적색 및 청색의 차동적인 컬을 직선화하는 펄스 신호를 수평 리트레이스 펄스 기간에 더하는 것이 필요하다. 교류 결합을 사용하면, 이러한 리트레스 펄스의 가산에 의해 트레이스 기간의 응답 시간이 왜곡된다. 이러한 왜곡이 발생하는 이유는, 복합 파형이 새로운 다른 직류 평균값을 지니고, 그것 때문에 차동 증폭기의 평형점을 트레이스 기간 중의 소정의 시점으로부터 변이시키는 시프트가 발생하기 때문이다. 직류 결합을 행하게 되면, 트레이스 기간에 증폭기에 평형점의 혼란(disturbance)을 일으키지 않고, 리트레이스 기간의 펄스의 가산을 느리게(저속화)할 수 있다. 또한, 직류 결합에 의하면 대단히 큰 펄스를 리트레이스 기간에 사용할 수 있으나, 그 출력의 피크는 증폭기 내부의 설계에 의해 제어된다는 것이 알려져 있다. 이것은, 전력 증폭기의 응답이 진폭이 아니라 펄스의 지속 시간에 의해 조정될 수 있다는 것을 의미한다.

펄스의 지속 기간에 의한 전력 증폭기의 조정은, 트랜지스터(Q30)에 의해 이루어진다. 피크-피크값이 22 V인 파형(B)에서 도시하는 바와 같은 수평 리트레이스 펄스는 클리퍼 회로(30)의 입력이다. 제8도에 도시하는 바와 같이, 클리퍼 회로(30)는 저항(R30)과 제너 다이오드(CR30)를 포함한다. 제너 다이오드(CR30)는 6.8 V의 정격을 지닌다. 클리퍼 회로(30)의 출력은, 양의 피크 전압값 6.8 V와 음의 피크 전압값 -0.6 V를 지니는 클리핑된 수평 리트레이스 펄스이다. 피크-피크 전압값의 레벨이 7.4 V인 클리핑된 리트레이스 펄스는, 커패시터(C30)을 통하여, 그리고 저항(R31 및 R32)에 의해 형성된 분압기를 통하여, 트랜지스터(Q30)의 베이스에 교류 결합된다. 트랜지스터(Q30)는 이 클리핑된 수평 리트레이스 펄스의 상승 전단부에서 온 상태로 되고, 커패시터(C30)와 저항(R31)으로 결정되는 시점에서 오프 상태로 된다. 또한, 트랜지스터(Q30)의 콜렉터는 가산 접속점(45)에 결합되고, 그 콜렉터의 출력이 수평 주파수 사인파 및 수직 주파수 톱니파에 더해진다. 이 가산의 최종적인 결과는 파형(H)로 도시하고 있다.

트랜지스터(Q30)로부터 공급되는 펄스의 작용은, 제10도에 도시하는 AN614의 개략도를 참조하면 가장 잘 이해할 수 있다. AN614의 핀(1)은 NPN형 트랜지스터(Q64)의 베이스이고, 그 트랜지스터(Q64)와 트랜지스터(Q61)가 달링톤 회로를 구성한다. 핀(5)는 제2 NPN형 트랜지스터(Q63)의 베이스이고, 그 트랜지스터(Q63)와 트랜지스터(Q60)가 달링톤 회로를 구성한다. AN614 내부에서 트랜지스터(Q60)의 에미터와 트랜지스터(Q61)의 에미터는 직렬 저항(R65, R66)을 통하여 서로 접속되고, 트랜지스터(Q62) 및 저항(R68)을 통하여 공통의 전류원으로 되는 접지점에 결합된다. 트랜지스터(Q60)의 콜렉터는, 다른 차동쌍을 형성하는 트랜지스터(Q65)의 에미터와 트랜지스터(Q66)의 에미터에 접속된다. 트랜지스터(Q61)의 콜렉터도 다른 차동쌍을 형성하는 트랜지스터(Q67)와 트랜지스터(Q68)의 양쪽 에미터에 접속된다. AN614의 출력은 트랜지스터(Q65)의 콜렉터 전류와 트랜지스터(Q67)의 콜렉터 전류의 합에 의해 저항(R63)의 양단간에 발생하는 전압으로부터 유도된다. 트랜지스터(Q65)와 트랜지스터(Q68)의 양쪽 베이스와 트랜지스터(Q66)와 트랜지스터(Q67)의 양쪽 베이스는, 각각 차동 입력핀(2)와 핀(3)에 각각 접속된다. 핀(1)의 전압과 핀(5)의 전압이 동일하고, 핀(2)의 전압과 핀(3)의 전압이 동일한 경우, 그 승산기는 평형(균형) 상태가 된다. 이때 트랜지스터(Q62)의 전류의 반은 트랜지스터(Q60)을 흐르고, 나머지 반은 트랜지스터(Q61)을 흐른다. 트랜지스터(Q62)의 전류의 1/4이 트랜지스터(Q65, Q66, Q67 및 Q68)의 각각에 흐른다. 출력 저항(R63)은 상기 전류의 반, 즉 트랜지스터(Q65)로부터의 1/4과, 트랜지스터 (Q67)로부터의 1/4을 수신한다. 트랜지스터쌍(Q60/Q61)이 평형 상태에 있는 경우, 트랜지스터쌍(Q65/Q66) 및 (Q67/Q68)의 출력은 변경되지 않는다. 그 이유는, 트랜지스터(Q65)가 차단 상태로 되어 그 트랜지스터(Q65)를 흐를 수 없게 된 전류가 트랜지스터(Q67)를 흐르고, 마찬가지로, 트랜지스터(Q67)이 차단 상태가 되어, 그때까지 트랜지스터(Q67)를 흐르던 전류가 트랜지스터(Q65)을 흐르게 되기 때문이다. 저항(R63)의 전류의 총합은 일정하다. 트랜지스터쌍(Q60/Q61)이 평형 상태가 아닌 경우, 최대 출력은 핀(2)와 핀(3) 사이의 전압차에 의해 결정된다. 핀(2)와 핀(3)에서 선형 제어가 가능한 범위는, 약 ±100 mV이다. 트랜지스터(Q60) 또는 트랜지스터(Q61)의 어느 하나가, 그 베이스를 저레벨 상태로 하강시킴으로써 차단 상태로 되면, 트랜지스터(Q62)로부터의 모든 전류는 다른 트랜지스터를 흐른다. 이같은 상태에서, 전체 전류는 출력 저항(R63) 또는 더미(dummy) 출력 저항(R64) 중 어느 하나로 제어될 수 있기 때문에, 출력의 진폭은 완전히 핀(2) 및 핀(3)의 상태에 의해 전적으로 제어된다.

본 발명에 있어서, 핀(2) 및 핀(3)으로의 구동 신호는 트랜지스터(Q62)로부터의 최대 전류가 출력 저항(R63)을 흐르지 못하도록, 클리핑 레벨보다 낮은 선형 동작 범위 내에 설정된다. 저항(R65, R66)은 핀(1) 및 핀(5)의 각 입력에 있어서 선형 전압 제어가 가능한 범위를 확장시키는 피드백 신호를 공급한다. 집적 회로의 모든 저항의 값은 비율이 정합되어 있기 때문에, 이러한 범위는, 모든 집적 회로에 대해서 거의 일정하다. 저항의 절대값은 약 ±30 % 범위 내에서 변화하지만, 저항값의 비율의 정합성의 변화는 약 ±5 %이다. 저항(R68)의 값에 의해, 기준 전류가 설정된다. 저항(R56, R66)으로부터의 피드백 작용에 의해 설정되는 입력 범위 및 저항(R63)에 의해 설정되는 출력 범위는, 기준 전류의 함수이다. 본 발명에서, 핀(5)로의 선형 구동 신호는 3.4 V로부터 ±0.8 V의 범위 내에서 변화한다. 이러한 범위의 중심값 3.4 V는 핀(1)의 바이어스 3.4 V에 대응한다. 핀(5)가 2.2 V 이하인 경우, 트랜지스터(Q63) 및 트랜지스터(Q60)가 차단 상태로 되고, 그 출력 신호는 전술한 바와 같이, 핀(2) 및 핀(3)으로의 구동 신호에 의해 제한을 받는다. 선형 구동 신호의 진폭에 대하여 제한된 펄스의 진폭의 비는, 선형 구동 신호의 진폭을 변화시킴으로써 조정될 수 있다. 예컨대, 제한된 펄스의 진폭의 상대적인 진폭을 증가시킴으로써, 그 제한된 펄스의 진폭의 작용을 증가시키기 위해서, 가산 접속점(45)을 결정하는 분압기를 형성하는 저항(R43, R42)의 값을 작게 함으로써, 핀(5)에 대한 선형 구동 신호의 피크-피크 값을 감소시킬 수 있다. 여기에서, 3.4 V의 전압의 변경 없이 전압 3.4 V에 대한 태브냉(Thevenin)의 등가 저항을 감소시킬 수 있도록, 그 양쪽 저항값을 작게 한다.

제9도를 참조하면, 컨버전스 보정 파형 합성 회로(70)에서 저항(R72, R73)의 양쪽 저항값을 작게 함으로써 키스톤 왜곡 보정 이득을 증가시키고, 승산기 출력보다 후단에서 다른 이득을 얻을 수 있다. 이렇게 해서, 키스톤 왜곡 보정을 그 이전의 값으로 복구시킬 수 있지만, 그 펄스의 진폭이 증가한다. 저항(R72, R73)은, 각각 키스톤 왜곡 보정 제어 수단(R75, R76)에 대한 제어 범위 센터링 저항이다. 그것들의 값은 제어 수단이 중앙 위치에 설정되는 경우에 키스톤 왜곡을 개략적으로 보정하도록 선택된다. 저항(R71, R74)에 의해 제어 감도 및 제어 범위가 조정된다.
파형(I)는, 수평 주파수 및 수직 주파수의 키스톤 왜곡 보정 파형을 예시한 것이다. 어느 경우의 파형도, 피크-피크 전압은 2.4 V이고, 직류 레벨은 8.37 V이 다. 사인파 왜곡 보정 및 과구동 펄스의 작용은 도시하는 양쪽 파형으로부터 명백해진다. 파형(I)는 차동적인 사인파 왜곡 및 좌측 단부의 컬 왜곡에 기인하는 2 가지 문제를 해결한다. 첫째, 차동적인 사인파 왜곡 및 좌측 단부의 컬 왜곡이 보정되고, 둘째, 차동적인 사인파 왜곡 및 좌측 단부의 컬 왜곡의 보정이 다른 컨버전스 보정에 영향을 미치지 않는다. 더우기, 차동적인 사인파 왜곡 및 좌측 단부의 컬 왜곡이, 현재의 키스톤 왜곡 컨버전스 보정 파형을 수정함으로써, 매우 효율적으로 보정될 수 있다.

(57) 청구의 범위

청구항 1.
왜곡을 수반하는 화상을 표시하는 음극선관에서 키스톤 왜곡, 적색/청색 사인파 왜곡 및 적색/청색 좌측 단부 왜곡 중 적어도 하나를 보정하기 위한 왜곡 보정 회로에 있어서,
수평 주파수 복합 파형(H)을 결정하기 위하여 3개의 수평 주파수 파형(C, D, E)을 합성하는 합성 수단(45)과;
상기 수평 주파수 복합 파형(H)과 수직 주파수 파형(F)의 조합을 출력 신호(I)로써 발생시키는 조합 신호 생성 수단(60)과;
상기 출력 신호를 증폭하는 증폭 수단(71)과;
증폭된 상기 출력 신호를 수신하도록 결합되고, 증폭된 상기 출력 신호에 응답하여 동적 자계를 발생시킴으로써 왜곡을 보정하는 음극선관용 보정 코일(88)을 구비하는 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 2.
제1항에 있어서, 상기 출력 신호는 키스톤 왜곡을 보정하기 위한 제1 성분(D), 적색/청색 사인파 왜곡을 보정하기 위한 제2 성분(C) 및 적색/청색 좌측 단부 컬 왜곡을 보정하기 위한 제3 성분(E)을 갖는 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 3.
제1항에 있어서,
상기 합성 수단(45)에 결합되고 수평 주파수 톱니파를 발생시키는 수단(20)과;
상기 3개의 수평 주파수 파형을 합성하는 합성 수단(45)에 결합되고 수평 주파수 사인파를 발생시키는 수단(10)과;
상기 3개의 수평 주파수 파형을 합성하는 합성 수단(45)에 결합되고 수평 주파수 펄스 파형을 발생시키는 수단(30)을 추가로 구비하는 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 4.
제1항에 있어서,
상기 3개의 수평 주파수 파형은 사인파(C), 톱니파(D) 및 펄스파(E)이고, 상기 수직 주파수 파형(F)은 톱니파인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 5.
제1항에 있어서,
상기 수직 주파수 파형(F)은 톱니파인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 6.
제5항에 있어서,
상기 수직 주파수 톱니파(F)는 수직 주파수 사인파(G)가 부가되는 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 7.
제1항에 있어서,
상기 3개의 수평 주파수 파형을 합성하는 합성 수단(45)은 가산 수단인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

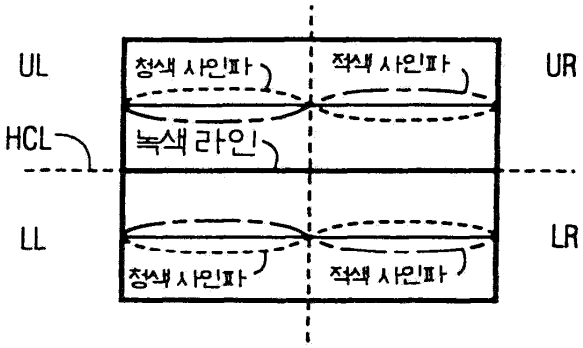
청구항 8.
제7항에 있어서,
상기 가산 수단(45)은 저항성 가산 접속점(45, R40, R41)인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

청구항 9.
제7항에 있어서,
상기 출력 신호(I)를 발생하는 조합 신호 생성 수단(60)은, 상기 수평 주파수 복합 파형(H)과 상기 수직 주파수 파형(F)의 곱을 출력 신호(I)로 발생시키는 파형 승산기인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

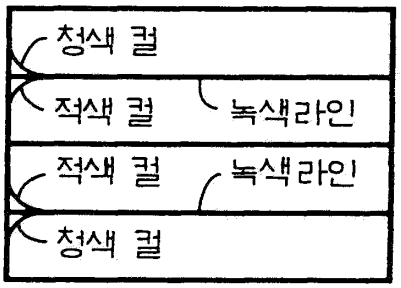
청구항 10.
제1항에 있어서,
상기 출력 신호(I)를 발생하는 조합 신호 생성 수단(60)은, 상기 수평 주파수 복합 파형(H)과 상기 수직 주파수 파형(F)의 곱을 출력 신호(I)로 발생시키는 파형 승산기인 것을 특징으로 하는 음극선관 왜곡 보정 회로.

도면

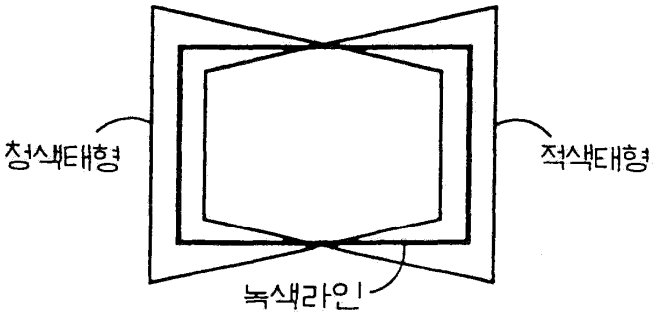
도면1



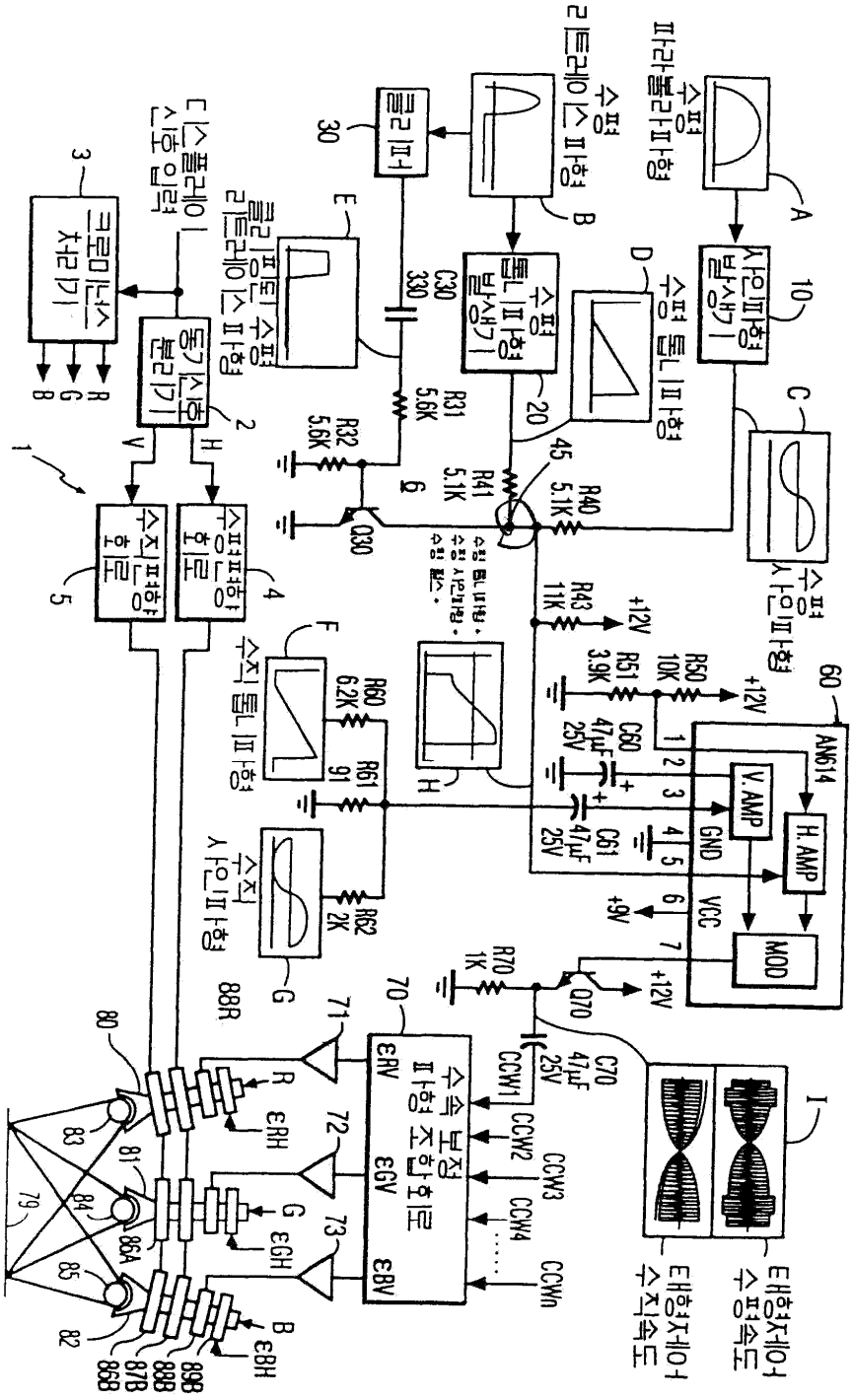
도면2



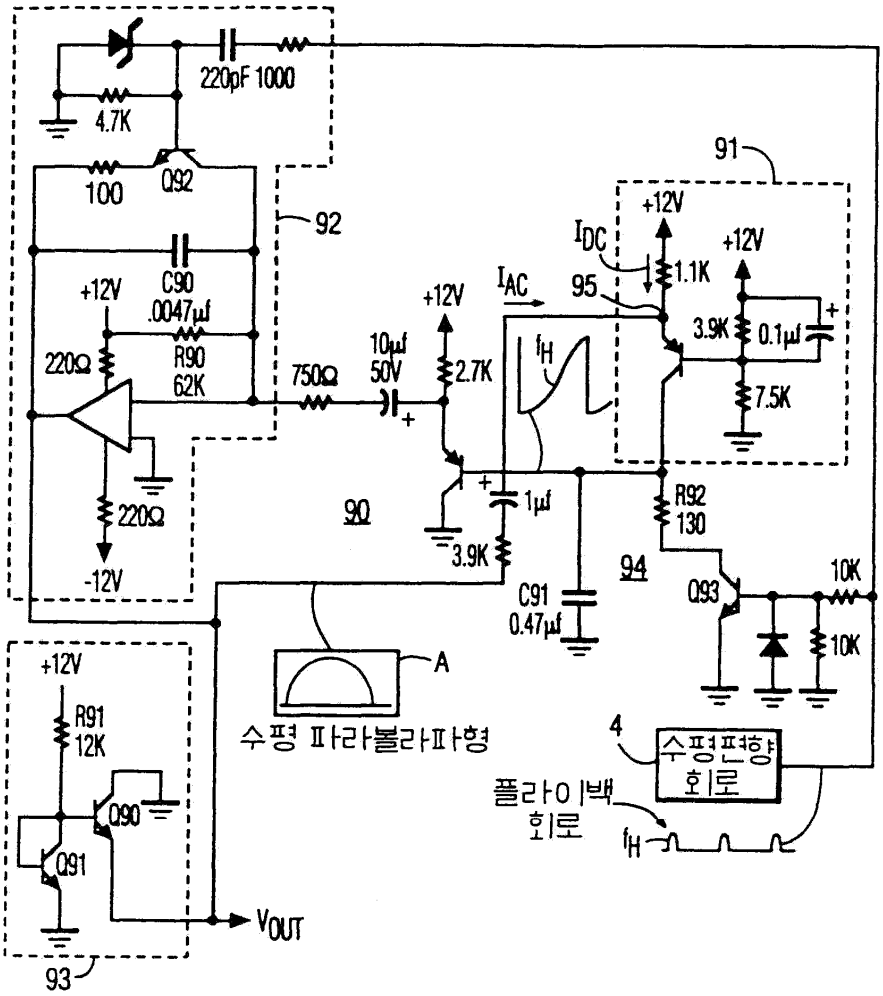
도면3



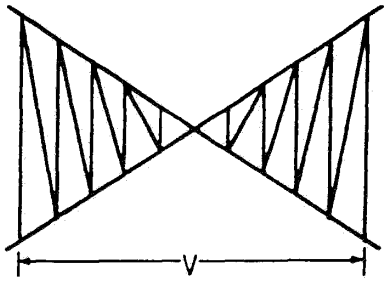
도면4


수평 파라볼라파형
수평 리트레이스 파형
클리퍼
수평 톱니파형 발생기
수평 톱니파형
사인파형 발생기
클리퍼 수평 리트레이스 파형
크로미넌스 처리기
동기신호 분리기
수직 파형 회로
수평 파형 회로
수직 톱니파형
수직 사인파형
수평 사인파형
수평 톱니파형
수직 톱니파형
수직 사인파형
AN614
V.AMP
H.AMP
GND
VCC
MOD
수속 보정 파형 조합회로
태형자이어 수평속도
태형자이어 수직속도
+12V
+9V
R31 5.6K
R32 5.6K
R40 5.1K
R41 5.1K
R43 11K
R50 10K
R51 3.9K
R60 6.2K
R61 91
R62 2K
R70 1K
C30 330
C60 47μF 25V
C61 47μF 25V
C70 47μF 25V
Q30
Q70
CCW1
CCW2
CCW3
CCW4
CCWn
εRV
εGV
εBV
εRH
εGH
εBH
R
G
B
V
H
1
2
3
4
5
6
10
20
30
45
60
70
71
72
73
79
80
81
82
83
84
85
86A
86B
87B
88B
89B
88R

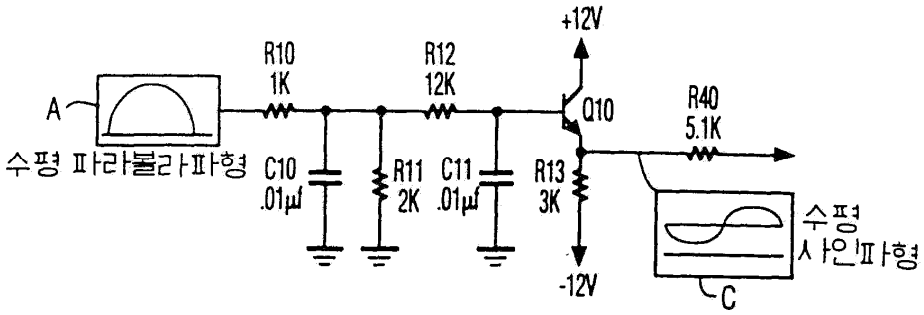
도면5


220pF 1000
4.7K
100
Q92
92
91
+12V
C90
.0047μf
R90
62K
220Ω
750Ω
10μf
50V
2.7K
IAC
IDC
95
1.1K
3.9K
0.1μf
7.5K
1μf
90
3.9K
C91
0.47μf
R92
130
94
Q93
10K
10K
A
수평 파라볼라파형
4
수평편향
회로
플라이백
회로
fH
R91
12K
Q90
Q91
VOUT
93

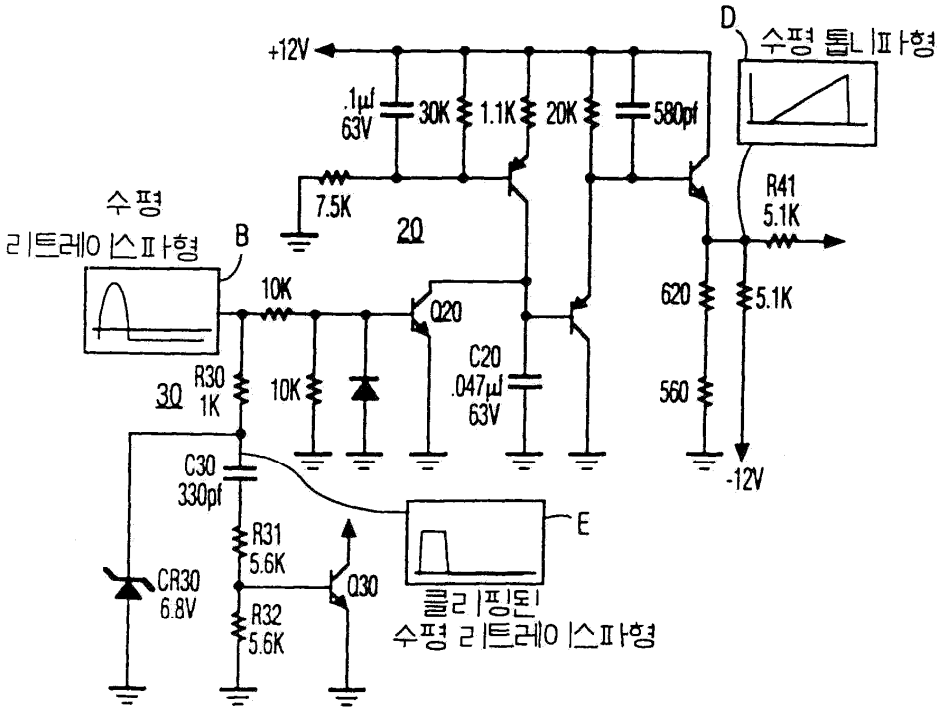
도면6


V

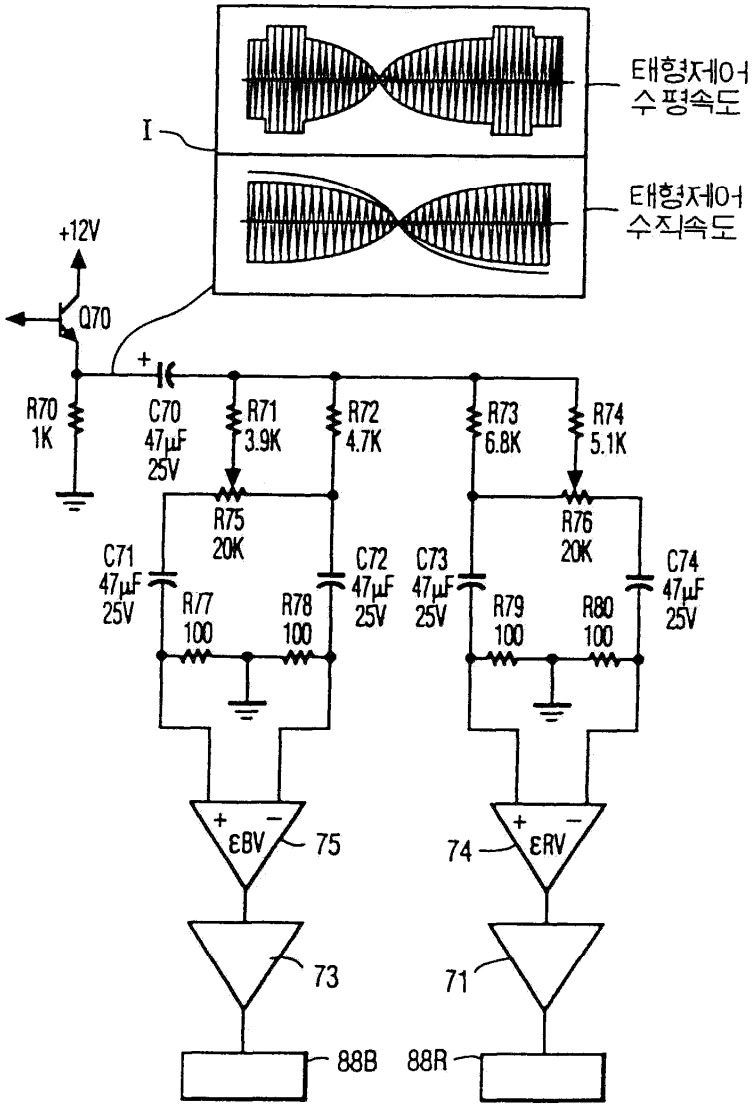
도면7


A
수평 파라볼라파형
R10
1K
C10
.01μf
R11
2K
R12
12K
C11
.01μf
+12V
Q10
R13
3K
-12V
R40
5.1K
수평
사인파형
C

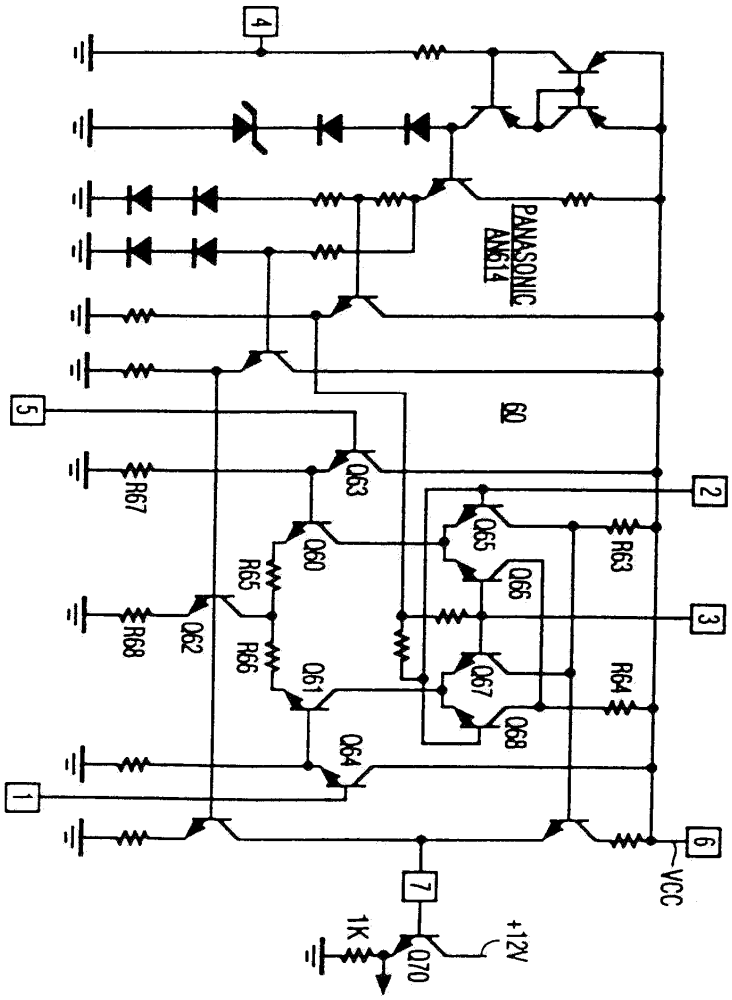
도면8


+12V
.1μf 63V
30K
1.1K
20K
580pf
D
수평 톱니파형
7.5K
20
R41 5.1K
수평 리트레이스파형
B
10K
Q20
620
5.1K
C20 .047μf 63V
R30 1K
3Q
10K
560
-12V
C30 330pf
E
R31 5.6K
CR30 6.8V
Q30
R32 5.6K
클리핑된 수평 리트레이스파형

도면9


I
태형제어 수평속도
태형제어 수직속도
+12V
Q70
R70 1K
C70 47μF 25V
R71 3.9K
R72 4.7K
R73 6.8K
R74 5.1K
R75 20K
R76 20K
C71 47μF 25V
C72 47μF 25V
C73 47μF 25V
C74 47μF 25V
R77 100
R78 100
R79 100
R80 100
εBV
εRV
75
74
73
71
88B
88R

도면10


4
PANASONIC
AN614
5
GND
R67
Q63
2
Q65
R63
Q60
R65
Q66
3
R68
Q62
R66
Q61
Q67
R64
Q68
Q64
1
6
VCC
7
1K
Q70
+12V