



(12) 发明专利

(10) 授权公告号 CN 103339726 B

(45) 授权公告日 2014. 12. 31

(21) 申请号 201180065944. 1

代理人 任宇

(22) 申请日 2011. 11. 24

(51) Int. Cl.

(30) 优先权数据

H01L 23/538 (2006. 01)

102010060855. 6 2010. 11. 29 DE

(56) 对比文件

(85) PCT国际申请进入国家阶段日

CN 1946271 A, 2007. 04. 11,

2013. 07. 25

US 2009236749 A1, 2009. 09. 24,

(86) PCT国际申请的申请数据

US 2009065180 A1, 2009. 03. 12, 全文.

PCT/EP2011/005912 2011. 11. 24

审查员 甄丽娟

(87) PCT国际申请的公布数据

W02012/072212 DE 2012. 06. 07

(73) 专利权人 施韦策电子公司

地址 德国施兰贝格

(72) 发明人 T·哥特瓦尔德 C·罗斯尔

(74) 专利代理机构 北京市柳沈律师事务所

11105

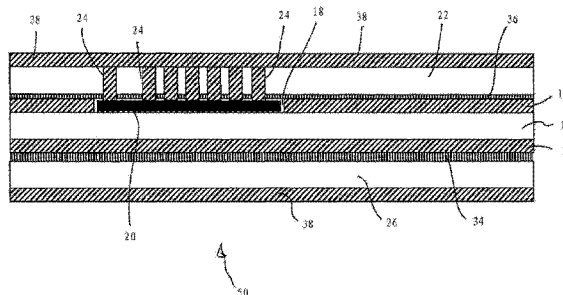
权利要求书2页 说明书9页 附图9页

(54) 发明名称

电子部件及其制造方法和带有电子部件的电路板

(57) 摘要

本发明涉及一种电子部件 (50), 该电子部件 (50) 具有带有两侧涂敷的第一涂层 (16) 的由导电材料制成的导电芯层 (10) 和至少一个布置在所述第一涂层 (16) 的容纳部 (18) 中的电子结构元件 (20), 其中, 第一涂层 (16) 分别以电绝缘的导热涂层 (34, 36) 覆盖, 并且在所述导热涂层 (34, 36) 上分别设有由导电材料制成的另外的涂层 (22, 26), 所述另外的涂层 (22, 26) 分别以由导电材料制成的覆盖层 (38) 覆盖, 所述电子部件 (50) 还具有由所述覆盖层 (38) 的材料制成的敷镀通孔 (24), 所述敷镀通孔 (24) 延伸通过覆盖所述电子结构元件 (20) 的电绝缘的导热涂层 (36) 和由导电和导热材料制成的所述另外的涂层 (22) 以便接触所述电子结构元件 (20)。



1. 一种电子部件 (50 ;50'), 该电子部件 (50) 具有带有两侧涂敷的第一涂层 (16) 的由导电材料制成的导电芯层 (10) 和至少一个布置在所述第一涂层 (16) 的容纳部 (18) 中的电子结构元件 (20), 其中, 所述第一涂层 (16) 在所述电子结构元件 (20) 的上方以电绝缘的导热涂层 (36) 覆盖, 并且在所述导热涂层 (36) 上设有由导电材料制成的另外的涂层 (22), 所述另外的涂层 (22) 又以由导电材料制成的覆盖层 (38) 覆盖, 所述电子部件 (50) 还具有由所述覆盖层 (38) 的材料制成的敷镀通孔 (24), 所述敷镀通孔 (24) 延伸通过覆盖所述电子结构元件 (20) 的电绝缘的所述导热涂层 (36) 和由导电和导热材料制成的所述另外的涂层 (22) 以便接触所述电子结构元件 (20)。

2. 按权利要求 1 所述的电子部件 (50 ;50'), 其中, 所述第一涂层 (16) 分别以电绝缘的导热涂层 (34, 36) 覆盖, 并且在所述导热涂层 (34, 36) 上分别设有由导电材料制成的另外的涂层 (22, 26), 所述另外的涂层 (22, 26) 又分别以由导电材料制成的覆盖层 (38) 覆盖。

3. 按权利要求 1 或 2 所述的电子部件 (50 ;50'), 其中, 若电子结构元件 (20) 多于一个, 为各结构元件 (20) 配设有用于散热的面, 使得安装好的各个结构元件 (20) 所用的散热面积相等。

4. 一种用于制造电子部件 (50 ;50') 的方法, 具有以下步骤:

通过如下方式制造第一半成品 (HZ1):

- 提供由导电材料制成的带有上侧 (12) 和下侧 (14) 的基底 (10),

- 将由导电材料制成的第一涂层 (16) 涂敷 / 离析到所述基底 (10) 的上侧 (12) 和 / 或下侧 (14), 其中, 在所述第一涂层 (16) 中设有至少一个用于容纳电子结构元件的容纳部 (18),

- 将电子结构元件 (20) 插入所述至少一个容纳部 (18) 中,

通过如下方式制造第二半成品 (HZ2):

- 提供由导电材料制成的第一板件 (22),

- 在所述第一板件 (22) 中生成用于后来的敷镀通孔的贯通孔 (24),

通过将所述第二半成品 (HZ2) 放置在所述第一半成品 (HZ1) 上且在所述第二半成品 (HZ2) 和所述第一半成品 (HZ1) 之间预设有半固化片层 (36) 而使所述第一半成品 (HZ1) 和所述第二半成品 (HZ2) 以层结构铺设,

层压所述结构,

显露在所述层压之后以树脂填充的所述第一板件 (22) 的孔 (24),

至少部分地用导电材料 (38) 填充所述孔 (24) 以便通孔敷镀。

5. 按权利要求 4 所述的用于制造电子部件 (50) 的方法, 其中, 在铺设步骤之前具有如下步骤:

- 通过提供由导电材料制成的第二板件 (26) 生成第三半成品 (HZ3), 并且, 所述铺设步骤包括下列步骤:

- 通过将所述第一半成品 (HZ1) 放置到所述第三半成品 (HZ3) 上以及将所述第二半成品 (HZ2) 放置到所述第一半成品 (HZ1) 上, 并且在所述第一半成品 (HZ1) 和所述第三半成品 (HZ3) 之间以及在所述第二半成品 (HZ2) 和所述第一半成品 (HZ1) 之间分别预设有半固化片层, 使所述第一半成品 (HZ1)、所述第二半成品 (HZ2) 和所述第三半成品 (HZ3) 以层结构铺设。

6. 按权利要求 4 或 5 所述的方法,其中,在装载至少一个所述电子结构元件 (20) 之后在所述层压之前填满在所述容纳部 (18) 中围绕所述电子结构元件 (20) 的自由空隙。

7. 按权利要求 4 至 6 之一所述的方法,其中,将通道 (K1, K2, K3) 引入所述第一涂层 (16) 和所述基底 (10) 中,其中,所述通道具有在所述层压步骤之后去除的固定接片 (S)。

8. 按权利要求 4 至 7 之一所述的方法,其中,在铺设步骤中在所述第一半成品 (HZ1) 和所述第二半成品 (HZ2) 之间引入两个半固化片层,其中,在所述两个半固化片层之间设有另一个结构元件 (60) 和 / 或中介片 (IP),所述另一个结构元件 (60) 和 / 或中介片 (IP) 在所述层压步骤之后借助镀出的孔 (62, 72) 接触。

9. 按权利要求 8 所述的方法,其中,在产生所述第二半成品 (HZ2) 的步骤期间,设置贯通孔用于接触所述另外的结构元件 (60) 和 / 或所述中介片 (IP)。

10. 一种带有按权利要求 1 至 3 之一所述的电子部件 (50 ; 50') 的电路板 (LP ; LP')。

11. 按权利要求 10 所述的电路板 (LP ; LP'),其中,所述电路板 (LP ; LP') 的表面与所述电子部件 (50 ; 50') 齐平地终止,并且,冷却体 (120) 连接在电路板 (LP ; LP') 和电子部件 (50 ; 50') 的齐平的终端上。

12. 按权利要求 10 或 11 所述的电路板 (LP ; LP'),其中,在所述电子部件 (50 ; 50') 和位于其上的所述电路板 (LP ; LP') 的印制导线 (113) 之间设有热导率很小的涂层 (114)。

13. 一种用于将电子部件 (50 ; 50') 集成到电路板中的方法,步骤如下:

提供按权利要求 1 至 3 之一所述的电子部件 (50 ; 50'),

提供带有设计用于容纳所述电子部件 (50 ; 50') 的凹处的电路板,

将热导率较小的涂层 (114) 引入所述凹处中,

将所述电子部件 (50 ; 50') 插入所述电路板的凹处中的热导率较小的涂层 (114) 上,压合这样形成的层结构,

涂敷形成一个共同的外层的导电涂层 (118),所述导电涂层也用于在所述电子部件 (50 ; 50') 和所述电路板 (LP ; LP') 之间的接触。

14. 按权利要求 13 所述的方法,其中,将冷却体 (120) 布设到在所述电子部件 (50 ; 50') 的区域内的、形成所述共同的外层的导电涂层 (118) 上。

15. 按权利要求 14 所述的方法,其中,在所述导电涂层 (118) 和所述冷却体 (120) 之间引入用于形成散热的无缝间隙的 TIM- 涂层 (119)。

16. 按权利要求 13 至 15 之一所述的方法,其中,在带有已插入电子部件的所述电路板和所述共同的外层 (118) 之间引入导热电介质 (116)。

电子部件及其制造方法和带有电子部件的电路板

技术领域

[0001] 本发明涉及一种电子部件及其制造方法。

背景技术

[0002] 从德国专利文献 DE102009013818A1 中已知一种制造电子设备的方法,其中,在提供带有第一导电涂层的载体之后在该第一导电涂层上涂敷第一绝缘涂层并且产生至少一个从第一绝缘涂层的第一侧到第一绝缘涂层的第二侧的直通连接。至少两个半导体芯片安设在载体上,并且第二绝缘涂层涂敷在载体上。然后,打开第二绝缘涂层,直到载体暴露为止,并且金属涂层在打开的第二绝缘涂层上离析,然后至少两个半导体芯片分离。

发明内容

[0003] 与之相对地,按本发明建议一种具有权利要求 1 和 2 的特征的电子部件,一种带有权利要求 6 和 7 的特征的用于制造该电子部件的方法以及一种带有按本发明的部件的具有权利要求 14 的特征的电路板和一种具有权利要求 18 的特征的用于将电子部件集成到电路板中的方法。

[0004] 按本发明的电子部件是与由陶瓷制成的实施方式的有利备选方案。此外,与由陶瓷制成的实施形式相比,电子部件的断裂风险还明显更小。因为否则通常较长的铝制连接线由短的铜制过孔代替,所以导致明显降低了接通电阻。此外,通过按本发明的结构方案还可以减小芯片大小,因为所使用的电镀接触需要比其它一般的连接线更小的面积。由于对称的层结构,电子部件具有提高了的平面度。芯片与触点装置的热膨胀系数之差减小,由此导致可靠性升高。另一个优点在于,例如与马达壳体的电绝缘装置已通过电介质集成在部件模块中。产生的部件直接地集成到电路板中,这是廉价的完整的解决方案。

[0005] 本发明的其它优点和结构方案从说明书和附图中获得。

[0006] 显然,前述的和下列还要阐述的特点不仅能以分别给出的组合方式应用,而且可以以其它的组合方式应用或各自独立地应用,只要不背离本发明的框架范围。

附图说明

[0007] 为了说明,根据附图中的实施例简略并且未按比例示出并且下列参照附图详述本发明。

[0008] 图 1 至图 3 是在制造电子部件时按本发明生成第一半成品的步骤,

[0009] 图 4 是第一半成品的实施形式布局的俯视图,

[0010] 图 5 是在制造电子部件时按本发明生成第二半成品的示意图,

[0011] 图 6 至图 8 是铺设、层压和另外加工用于制造电子部件的三个半成品的示意图,

[0012] 图 9 是按本发明的成品电子部件的实施形式,

[0013] 图 10 是带有按本发明的集成的部件的电路板的截面图,

[0014] 图 11 是带有按本发明的集成的部件的电路板的另一个实施形式的横截面,

[0015] 图 12 是带有集成的结构元件的按本发明的部件的侧向截面图，

[0016] 图 13 是带有集成的中介片和结构元件的按本发明的部件的侧向截面图。

具体实施方式

[0017] 按本发明的方法，基底 10 由带有上侧 12 和下侧 14 的导电材料制成（图 1）。基底例如可以是铜制的板，但原则上也可以是其它的本领域专业人员已知的导电材料。铜结合三个有利的特性，即，良好的导电性、良好的导热性和它（与其它具有相似传导特性的材料比较）能以合理的价格获得。本领域技术人员在个别情况下并且考虑特殊要求选择基底 10 的尺寸。基底的一般尺寸，长乘以宽例如可以为 600mm x600mm，厚度为 0.2 至 1mm。

[0018] 可选择廉价的金属，该金属具有不同于离析金属的腐蚀特性，其结果是，可以选择性地腐蚀载体。因此，例如铝可以用作之前镀铜的载体材料。因此可以节省成本和重量。

[0019] 在下一步骤中，将由导电材料制成的第一涂层 16 涂敷到基底 10 上。将第一涂层 16 涂敷到基底 10 的上侧 12 和 / 或下侧 14。涂敷例如通过离析（电镀，电镀 / 电化学离析）或其它本领域技术人员公知的合适的技术措施（例如喷涂、真空离析等）实现。

[0020] 按本发明这样地将第一涂层 16 涂敷在基底 10 上，使得产生至少一个容纳部 18。容纳部 18 的尺寸（平面图面积和深度）选择为，使得容纳部 18 可以容纳期望的电子结构元件 20（参照图 3），在下一步骤中，该电子结构元件 20 可以以平放地插入基底 10 上的容纳部 18 中。该电子结构元件 20 例如是功率半导体芯片或另外相似的结构元件。容纳部 18 的深度 d 例如选择为，使得待插入的结构元件 20 加上待设置在基底 10 与结构元件 20 的下侧之间的连接层 19 的高度比容纳部的深度 d 略微更小。或换句话说：镀层（层 22）比待插入的结构元件加上连接层略微更厚。该连接层 19 例如可以是钎焊层、有机涂层或适合的胶粘剂。根据选择，基底 10 的表面在容纳部 18 的区域内可以设有适合的贵金属（如银，金，锡等）以便形成结构元件的接触面。通过用于电子结构元件（或芯片）20 的涂层材料合适的组合和基底 10 的表面的涂层可以生成具有在钎焊之后比钎焊之前更高的熔点的连接装置。这例如通过在结构元件上组合金（Au）并且在基底上组合锡（Sn）实现。Sn 在 232℃ 时熔化，并且导致钎焊过程。在此形成中间金属相 AuSn，其熔点高于 232℃。这防止了今后在进一步加工时的再熔化。

[0021] 电子结构元件的表面设计成，使得若要钎焊，结构元件的下侧与规定的连接技术匹配地设计例如可钎焊的表面。结构元件的上侧在此设计成，使得例如通过给接触面镀铜而使该上侧适合用于后来的电镀接触。

[0022] 所述的按本发明形成容纳芯片和其它结构元件的容纳部的步骤的优点是，保护结构元件在压合 / 层压之后的方法步骤中不会受到机械压力的影响，方式是将镀层的高度（并因此将容纳部的深度 d）选择得比结构元件加上连接层的厚度略微更大。由此确保，结构元件的表面至少位于涂层 22 的表面下方这样多，使得在压合时不在结构元件上施加有害的压力。通过围绕容纳部涂敷导电涂层制造容纳部的优点是，容纳部具有直角和垂直面（这可以不通过腐蚀仅非常耗费地实现），因此容纳部设计成可以与待插入的结构元件尺寸精确地匹配。

[0023] 为了补偿装配公差必要时规定的围绕结构元件 20 的自由空隙，在其装配和钎焊之后以适合的材料浇铸，例如以商业上常用的浇铸材料浇铸。

[0024] 在已描述的、结构元件 20 插入为之设计的容纳部 18 之后,生成第一半成品 HZ1。

[0025] 在结构方案(参照图 4)中,第一半成品可以设有通过通道 K1, K2, K3 定义的区域 F1, F2, F3, F4。在此是在制造结束之后相互绝缘的区域 F1, F2, F3, F4。为此,例如通过腐蚀将在此刻(仍)具有接片 S 的通道 K1, K2, K3 引入第一涂层 16 和基底 10 中,这些接片 S 横向地延伸通过通道 K1, K2, K3 并且机械地桥接这些通道并且具有稳定功能(固定接片)。在(下列要描述的)层压过程之后,这些固定接片借助适合的过程,例如通过钻孔、铣削、冲孔等去除。由此,在电子部件中产生电位隔离的区域。在图 4 中第一半成品 HZ1 的下方区域内可见的半圆或扇形的自由空隙 28 用于在成品部件中的通孔的电位隔离。前面描述产生的区域 F1, F2, F3, F4 按本发明用于提供使电子结构元件 20 散热的表面。各区域 F1, F2, F3, F4 的大小选择为,为各装备的结构元件配设有基本上相同大小的散热面。

[0026] 所述的通道可以在原本的层压过程之前回填,以便减少在压合之前待引入涂层结构的树脂量(参照图 6)。若一方面期望三个半成品 HZ1, HZ2 和 HZ3 之间非常薄的绝缘间距,但若另一方面要回填长且宽的通道,则这例如会是必需的。这例如可以借助压力过程或辊涂机实现。该树脂不必一定是特别导热的。

[0027] 在本发明的方面框架内,前述的区域用于给布置在这些区域上的结构元件分别配有相等的用于“对称”散热的部件表面。与之相关,“对称”的意思是,在工作中由结构元件产生的热量由于对应的相等大小的表面均匀地散发,也如下列参照图 9 所阐述。

[0028] 在本发明的结构方案中,基底 10 可以在图 2 中所示的方法步骤之后单个地分离,如在图 2a 中所示。

[0029] 图 2a 左边是基底 10 的俯视图,其具有多个(在所示的实施例中:91)待装配的部件板卡。如图 2a 右边所示可见,为了装配(电子结构元件 20)可以分离成条 10' 或单独板卡 10''。在该实施例中,放大示出的单独板卡 10' 具有六个容纳部 18。在给容纳部装配待插入的结构元件之后,又组装条或单独板卡以便进一步加工,这例如通过将条或单独板卡插入适合的插槽(未示出)中实现。

[0030] 为了生成按本发明的第二半成品 HZ2,现在提供由导电材料制成的第一板件 22(参照图 5)。该第一板件是板状的元件,例如由适合的导电材料制成的板。此(前面已提及的)材料可以是铜。第一板件的尺寸针对后面还要描述的、对基底 10 的大小的进一步加工。也就是说在所述的实施例中,为约 600mm×600mm。厚度又可以为约 0.2mm;但专业技术人员还可以视个别情况的需求而定地选择为更厚或更薄。

[0031] 板件的一个或多个位置上设有用于后来敷镀通孔的贯通孔 24。敷镀通孔 24 可以通过钻孔、冲孔、腐蚀、激光加工或其它专业技术人员常用的方法制造。

[0032] 然后,制造按本发明的第二半成品 HZ2。

[0033] 然后,提供由导电材料制成的第二板件 26 作为第三半成品 HZ3(为单独地示出)。

[0034] 在第一半成品 HZ1 和第三半成品 HZ3 中,设置对专业技术人员本身已知的定向元件,该定向元件用于在形成层结构时给两个半成品相互定向。

[0035] 所有或每个三个半成品 HZ1, HZ2, HZ3 的表面可以在现在下面铺设用于实现今后所使用的层压树脂的附着性改善的涂层之前通过适合的措施打毛和/或以改善附着性的涂层(增附剂)覆盖。在第一半成品的情况下,适合的增附剂同时既可以涂敷在半成品的表面上也可以涂敷在电子结构元件的表面上。

[0036] 在图 6 中示出迄今已生成的三个半成品 HZ1, HZ2, HZ3 的定向。

[0037] 在第三半成品 HZ3 上放置第一半成品 HZ1, 其中, 第一半成品 HZ1 放置有结构元件 20 的那一侧指向上, 并因此远离第三半成品 HZ3 指向。在两个半成品之间, 在放置之前引入作为中间层的第一半固化片层 34。该第一半固化片层 34 可以设计成, 使得它不伸向可能存在的定向元件的彼此相对的接合位置中。

[0038] 在放上第二半固化片层 36 之后, 在第一半成品 HZ1 的上侧 12 上的第一涂层 16 上这样地放置第二半成品 HZ2, 使得第二半成品 HZ2 的贯通孔 24 以期望的定向置于电子结构元件 20 的上方, 以便今后可以为了结构元件 20 敷镀通孔。

[0039] 任选地, 半固化片可以在今后敷镀通孔 (贯通孔 24) 的区域内预先钻孔。由此, 玻璃布在预先钻孔的区域内被去除, 以此在半固化片定向地放置到敷镀通孔 24 上时使后面的激光钻孔容易, 因为激光在层压之后只需穿破树脂充填物。

[0040] 在选择半固化片层时应当注意材料良好的热导率。例如可以使用高导热的材料。可以使用带有含有高热导率填料 (例如 Al₂O₃ 或 TiN) 的树脂的半固化片。半固化片层的厚度与所需的热导率和其它参数, 例如击穿强度无关地选择。

[0041] 因此, 在技术人员已知的过程参数下压合或层压出图 6 这样形成的三明治结构 (层结构)。

[0042] 在随后的方法步骤中, 显露通过层压以半固化片树脂填充的敷镀通孔 24 (包括可能存在的玻璃纤维)。这可以通过技术人员已知的适合的措施, 例如通过激光, 如在图 7 中通过示出的激光短促发光实现。

[0043] 在从贯通孔 24 中去除电介质之后, 在孔 24 中的电介质壁上由于半固化片层 36 而直接地在电子结构元件 20 的表面上方以本身已知的方式和方法产生薄的导电层。该导电层可以通过例如铜的化学离析而产生。

[0044] 然后在所形成的层压中间结构的最上层 22 上涂敷由导电材料制成的覆盖层 38。导电材料例如又可以是铜, 该铜通过电镀这样地涂敷, 使得敷镀通孔 24 完全填充或至少充满, 以便确保位于下方的电子结构元件 20 良好的接触。覆盖层也可以——如图 8 的实施例中所示——涂敷在所形成的层压中间结构的下侧上 (最下层 26)。

[0045] 图 9 示出按本发明的电子部件 50 的横截面图, 电子部件 50 包括由原先的基底 10 构成的铜或金属芯和涂敷在其上的镀铜或金属层 16、布置在其上 (上方和下方) 的导热电介质层 34, 36 还和构造在其上的 (上方和下方) 另外的铜或金属层 22, 26, 38, 其具有嵌入的并且通过金属 / 铜过孔 24 接触的结构元件或芯片 20。

[0046] 电子部件按本发明的结构确保稳定并且高导热的装置, 其与相似传导性能的陶瓷基底比较制造起来成本明显更低并且尺寸设计得更小并且具有更高的断裂强度。通过电镀接触能够设计出尺寸更小的芯片, 因为不必考虑用于连接的粗金属线。

[0047] 在图 9 中, 所谓的部件 50 的散热路径根据虚线箭头与不同热阻 R_{th1} 至 R_{th4} 相关地表示。如从该图中清楚可见, 按本发明构造的部件 50 具有大量的保证在电子结构元件中的热量有针对性地散发的这种散热路径。这还通过使用两个铜平面来电和热连接而实现。由此, 能够实现在相同面积时更高功率 (更高功率密度) 的结构元件的使用和 / 或在构造 (设计) 印制电路结构时的单位面积收益, 而不会产生过热的风险。该效果用于散热, 亦即, 热阻在横截面积增大时成正比地下降。

[0048] 与本发明所用的材料有关地,有利地特征是有特别好的导热系数。一般的半固化片-树脂材料具有约 0.2 至 0.3W/mK 的热导率。但也可以使用热导率为 0.8 至 2.0W/mK 的材料。

[0049] 有利地,区域 F1, F2, F3 的面积是区域 F4 的面积的三分之一(也参照图 4),以便提供给各结构元件相同的散热面积。在此考虑,其上布置有多个结构元件/芯片的区域相对具有仅一个结构元件的面的面积倍数必须相应地是结构元件的数量,以便按本发明确保相同的散热。由此避免,芯片由于不同的几何形状和尺寸比其它芯片加热更强(所谓的热点效应),并且然后必须降低整个系统的效率以便冷却个别更热的芯片。

[0050] 按本发明制造的电子部件 50 可以集成到电路板中,如根据图 10 所示。

[0051] 为此,将电子部件 50 插入为之设计的电路板凹处中并且与之共同地这样压合,使得在压合之后电路板的表面与部件的表面齐平地终止。在图 10 的图示中,电路板 LP 的白的涂层是电介质层 110,111 而以阴影线表示的层是导电涂层 113。两个画出的盲孔 112 用于在部件 50 与电路板 LP 之间接触。具有小导热率的(以水平阴影线表示的)层 114 紧接在部件 50 的上方。在冷却体 120 与电路板 LP 下部的(铜)外层 118 之间可以设置用于形成导热的无缝间隙的 TIM 层 119(TIM:导热界面材料)。

[0052] 当装入电路板 LP 中时,作为备选也可以省去第三半成品 HZ3 的一组涂层 34,26,38。这种变型例如在图 11 中示出。在此,电子部件 50' 在没有第三半成品 HZ3 的情况下直接地集成到电路板 LP' 中。该电路板 LP' 具有与图 10 中基本上相同的结构,其中,附加地在电路板的下侧上延伸有导热半固化片 116,该半固化片延伸经过电路板和集成的部件 50' 的表面。然后,将铜层 118 作为电路板和部件 50' 共同的外层涂敷(该铜层 118 在覆盖层电镀涂敷时一起产生用于形成盲孔 112 在电路板上侧上的接触)。在部件 50' 与电路板 LP' 集成时进行与导热外层电介质共同的压合。在部件 50' 的下方,在外层 116 的下侧上又连接有铜层 118、TIM 层 119 和冷却体 120。

[0053] 作为备选,电路板也可以设计成,使得它在部件的下方延伸并且实现冷却面功能(未示出),该冷却面功能在图 11 和图 12 中的两种实施形式中由冷却体 120 承担。

[0054] 电路板在部件上方的区域可以——如已表明地——设计成,使得实现向上较差的热流。由此,避免或至少减少在电路板上的可能对温度敏感的结构元件加热。为此目的,作为已在图 11 和图 12 中所示的具有小的热导率的涂层 114 的备选或补充,在该涂层 114 的内部,至少一个空腔(未示出)设置在该部件的上方并且直接地与其邻接。因此,部件与电路板电连接和机械连接均通过表面的侧边缘和剩下的区域进行。

[0055] 在本发明的结构方案中,在第一半成品 HZ1 和第二半成品 HZ2 之间可以引入两个半固化片层 36,37,在这两个半固化片层之间又有一个结构元件。该结构元件例如可以是用于电流测量或电流分路(所谓的分流)的结构元件 60(在所示的实施形式中是薄膜结构元件;参照图 12)。该结构元件的接触例如通过镀出的激光孔 62 实现——如另外有关地已在前面所描述那样。

[0056] 在另外的结构方案中,可以——与图 12 相似地描述——在两个半固化片层 36,37 之间并且在第一半成品 HZ1 和第二半成品 HZ2 之间例如借助所谓的中介片 IP 引入至少一个被动的、不连续的结构元件 70,如这在图 13 中所示。与其结构高度有关地,必要时可以在第一半成品 HZ1 中设置空穴或凹腔 17 用于容纳中介片 IP。接触又通过镀出的激光孔 72

等实现。

[0057] 本发明的各方面概括在已编号的下列方面中：

[0058] 1. 一种带有导电芯层 (10) 的电子部件 (50)，该电子部件具有两侧涂敷的由导电材料制成的第一涂层 (16) 和至少一个布置在第一涂层 (16) 的容纳部 (18) 中的电子结构元件 (20)，其中，第一涂层 (16) 分别以电绝缘的导热涂层 (34, 36) 覆盖，并且在导热涂层 (34, 36) 上分别设有由导电材料制成的另外的涂层 (22, 26)，所述另外的涂层 (22, 26) 分别以由导电材料制成的覆盖层 (38) 覆盖，并且具有由覆盖层 (38) 的材料制成的、另外的敷镀通孔 (24)，该敷镀通孔 (24) 延伸通过覆盖电子结构元件 (20) 的电绝缘的导热涂层 (36) 和由导电和导热材料制成的另外的涂层 (22) 以便接触电子结构元件 (20)。

[0059] 2. 按方面 1 的电子部件 (50)，其中，芯层 (10) 由铜或镀铜的铝组成。

[0060] 3. 按方面 1 或 2 的电子部件 (50)，其中，第一涂层 (16) 是电镀离析的铜。

[0061] 4. 按方面 1 至 3 之一的电子部件 (50)，其中，容纳部 (18) 的深度 (d) 略微大于电子结构元件 (20) 加上连接层 (19) 的高度。

[0062] 5. 按方面 1 至 4 之一的电子部件 (50)，其中，在电子结构元件 (20) 多于一个时，为各结构元件 (20) 这样地配设有用于散热的表面，使得安装好的各个结构元件 (20) 所用的散热面积基本上相等。

[0063] 6. 一种具有导电芯层 (10) 的电子部件 (50')，其具有两侧涂敷的、由导电材料制成的第一涂层 (16) 和至少一个布置在第一涂层 (16) 的容纳部 (18) 中的电子结构元件 (20)，其中，第一涂层 (16) 在电子结构元件 (20) 的上方以电绝缘的导热涂层 (36) 覆盖，并且在导热涂层 (36) 上设有由导电材料制成的另外的涂层 (22)，该另外的涂层又以由导电材料制成的覆盖层 (38) 覆盖，并且具有由覆盖层 (38) 的材料制成的另外的敷镀通孔 (24)，该敷镀通孔延伸通过覆盖电子结构元件 (20) 的电绝缘的导热涂层 (36) 和由导电和导热材料制成的另外的涂层 (22) 以便接触电子结构元件 (20)。

[0064] 按方面 6 的电子部件设计成中间产品，例如用于集成到电路板中，如下面并且在说明书中参考图 11 的实施例描述。

[0065] 7. 按方面 6 的电子部件 (50')，其中，芯层 (10) 由铜或镀铜的铝组成。

[0066] 8. 按方面 6 或 7 的电子部件 (50')，其中，第一涂层 (16) 是电镀离析的铜。

[0067] 9. 按方面 6 至 8 之一的电子部件 (50')，其中，容纳部 (18) 的深度 (d) 略微大于电子结构元件 (20) 加上连接层 (19) 的高度。

[0068] 10. 按方面 6 至 9 之一的电子部件 (50')，其中，在电子结构元件 (20) 多于一个时，给各结构元件 (20) 这样地配有用于散热的表面，使得安装好的各个结构元件 (20) 所用的散热面积基本上相等。

[0069] 11. 一种用于制造电子部件 (50) 的方法，步骤如下：

[0070] 通过如下方式制造第一半成品 (HZ1)：

[0071] - 提供由导电材料制成的、具有上侧 (12) 和下侧 (14) 的基底 (10)，

[0072] - 将由导电材料制成的第一涂层 (16) 涂敷到基底 (10) 的上侧 (12) 和 / 或下侧 (14)，其中，在第一涂层 (16) 中设有至少一个用于容纳电子结构元件的容纳部 (18)，

[0073] - 将至少一个结构元件 (20) 插入至少一个容纳部 (18) 中，

[0074] 通过如下方式制造第二半成品 (HZ2)：

- [0075] - 提供由导电材料制成的第一板件 (22),
- [0076] - 在第一板件 (22) 中产生用于后来敷镀通孔的贯通孔 (24),
- [0077] 通过如下方式制造第三半成品 (HZ3):
- [0078] - 提供由导电材料制成的第二板件 (22),
- [0079] 通过将第一半成品 (HZ1) 放到第三半成品 (HZ3) 上并且将第二半成品 (HZ2) 放到第一半成品 (HZ1) 上, 以层结构铺设三个半成品 (HZ1, HZ2, HZ3), 在第一和第三第一半成品之间和在第一和第二第一半成品之间分别设置半固化片层 (34, 36),
- [0080] 层压该结构,
- [0081] 露出在层压之后以树脂填充的、第一板件 (22) 的孔 (24),
- [0082] 至少部分地以导电材料 (38) 填充孔 (24) 以便通孔敷镀。
- [0083] 12. 按方面 11 的方法, 其中, 基底 (10) 由铜或镀铜的铝组成。
- [0084] 13. 按方面 11 或 12 的方法, 其中, 第一涂层 (16) 的涂敷通过电镀离析实现。
- [0085] 14. 按方面 11 至 13 之一的方法, 其中, 容纳部 (18) 这样地通过第一涂层 (16) 的选择性涂敷而形成, 使得容纳部 (18) 的深度 (d) 略微大于待插入的电子结构元件 (20) 加上连接层 (19) 的高度。
- [0086] 15. 按方面 11 至 14 之一的方法, 其中, 在装配至少一个电子结构元件 (20) 之后, 在压合之前填满在容纳部 (18) 中的围绕结构元件 (20) 的自由空隙。
- [0087] 16. 按方面 11 至 15 之一的方法, 其中, 将通道 (K1, K2, K3) 引入第一涂层 (16) 和基底 (10) 中, 其中, 通道具有在压层步骤之后去除的固定接片 (S)。
- [0088] 17. 一种用于制造电子部件 (50) 的方法, 其步骤如下:
- [0089] 通过如下方式制造第一半成品 (HZ1):
- [0090] - 提供由导电材料制成的具有上侧 (12) 和下侧 (14) 的基底 (10),
- [0091] - 将由导电材料制成的第一涂层 (16) 涂敷 / 离析到基底 (10) 的上侧 (12) 和 / 或下侧 (14), 其中, 在第一涂层 (16) 中设有至少一个用于容纳电子结构元件的容纳部 (18),
- [0092] - 将结构元件 (20) 插入至少一个容纳部 (18) 中,
- [0093] 通过如下方式制造第二半成品 (HZ2):
- [0094] - 提供由导电材料制成的第一板件 (22),
- [0095] - 在第一板件 (22) 中生成用于后来的敷镀通孔的贯通孔 (24),
- [0096] 通过将第二半成品 (HZ2) 放到第一半成品 (HZ1) 上且在这两个半成品 (HZ1, HZ2) 之间设置半固化片层 (36) 而以层结构铺设两个半成品 (HZ1, HZ2),
- [0097] 层压该结构,
- [0098] 露出在层压之后以树脂填充的、第一板件 (22) 的孔 (24),
- [0099] 至少部分地以导电材料填充孔 (24) 以便通孔敷镀。
- [0100] 18. 按方面 17 的方法, 其中, 基底 (10) 由铜或镀铜的铝组成。
- [0101] 19. 按方面 17 或 18 的方法, 其中, 第一涂层 (16) 的涂敷通过电镀离析实现。
- [0102] 20. 按方面 17 至 19 之一的方法, 其中, 容纳部 (18) 这样地通过第一涂层 (16) 的选择性涂敷形成, 使得容纳部 (18) 的深度 (d) 略微大于待插入的电子结构元件 (20) 加上连接层 (19) 的高度。
- [0103] 21. 按方面 17 至 20 之一的方法, 其中, 在装配至少一个电子结构元件 (20) 之后,

在压合之前填满在容纳部 (18) 中的围绕结构元件 (20) 的自由空隙。

[0104] 22. 按方面 7 至 21 之一的方法,其中,将通道 (K1, K2, K3) 引入第一涂层 (16) 和基底 (10) 中,其中,通道具有在层压步骤之后去除的固定接片 (S)。

[0105] 23. 具有按方面 1 至 5 之一的电子部件 (50) 的电路板 (LP)。

[0106] 24. 按方面 23 的电路板 (LP),其中,电路板 (LP) 的表面与电子部件 (50) 齐平地终止。

[0107] 25. 按方面 24 的电路板 (LP),其中,冷却体 (120) 连接到电路板 (LP) 和电子部件 (50) 齐平的终端上。

[0108] 26. 按方面 23 至 25 之一的电路板 (LP),其中,在电子部件 (50) 和位于其上的、电路板 (LP) 的印制导线 (113) 之间设有一具有很小热导率的涂层 (114)。

[0109] 27. 具有按方面 6 至 10 之一的电子部件 (50) 的电路板 (LP')。

[0110] 28. 按方面 27 的电路板 (LP'),其中,电路板 (LP') 的绝缘部分与电子部件 (50') 齐平地终止。

[0111] 29. 按方面 28 的电路板 (LP'),其中,冷却体 (120) 连接到电路板 (LP1) 和电子部件 (50') 齐平的终端上。

[0112] 30. 按方面 27 至 29 之一的电路板,其中,在电子部件 (50') 和位于其上的、电路板 (LP') 的印制导线 (113) 之间设有一热导率很小的涂层 (114)。

[0113] 31. 按方面 11 至 22 之一的方法,其中,在铺设步骤中,在第一半成品 (HZ1) 和第二半成品 (HZ2) 之间引入两个半固化片层 (36,37),其中,在两个半固化片层 (36,37) 之间设有另外的结构元件 (60) 和 / 或中介片 (IP),该另外的结构元件 (60) 和 / 或中介片 (IP) 在压合步骤之后借助镀出的孔 (62,72) 接触。

[0114] 32. 按方面 31 的方法,其中,用于接触另外的结构元件 (60) 和 / 或中介片 (IP) 的孔 (62,72) 借助激光钻孔和随后的镀出而产生。

[0115] 33. 按方面 31 或 32 的方法,其中,在生成第二半成品 (HZ2) 的步骤中,设置用于接触另外的结构元件 (60) 和 / 或中介片 (IP) 的贯通孔。

[0116] 34. 按方面 31 至 33 之一的方法,其中,设置用于容纳另外的结构元件 (60) 和 / 或中介片 (IP) 的凹腔 (17)。

[0117] 35. 按方面 1 至 10 之一的电子部件 (50,50'),该电子部件在两个导电涂层 (36,37) 之间具有另外的结构元件 (60) 和 / 或中介片 (IP)。

[0118] 36. 一种用于将电子部件 (50,50') 集成到电路板中的方法,其步骤如下:

[0119] 提供按方面 1 至 10 之一或按方面 35 的电子部件 (50,50'),

[0120] 提供带有用于容纳电子部件 (50,50') 的凹处的电路板,

[0121] 将很小热导率的涂层 (114) 引入凹处,

[0122] 将电子部件 (50,50') 插入电路板的凹处并且插到热导率很小的涂层 (114) 上,

[0123] 压合这样形成的层结构,

[0124] 涂敷形成共同的外层的导电涂层 (118),该导电涂层 (118) 也用于在电子部件 (50,50') 和电路板 (LP, LP') 之间接触。

[0125] 37. 按方面 36 的方法,其中,在电子部件 (50,50') 的区域内的、形成共同的外层的涂层 (118) 上布设冷却体 (120)。

[0126] 38. 按方面 37 的方法, 其中, 在导电涂层 (118) 和冷却体 (120) 之间引入用于形成导热的无缝间隙的 TIM 层 (119)。

[0127] 39. 按方面 36 至 38 之一的方法, 其中, 在已插入电子部件的电路板与共同的外层 (118) 之间引入导热电介质。

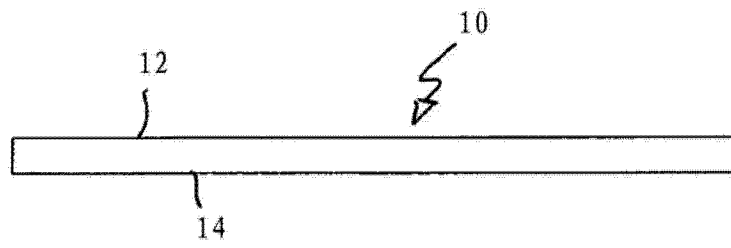


图 1

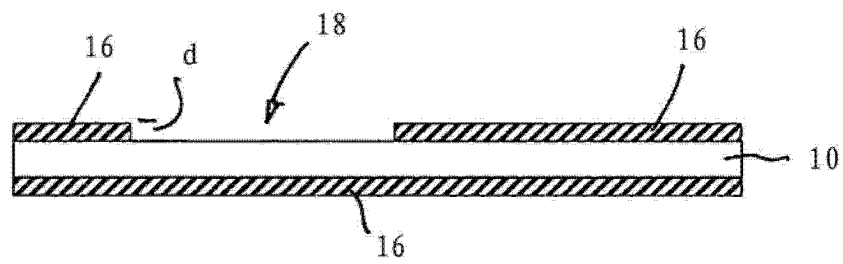


图 2

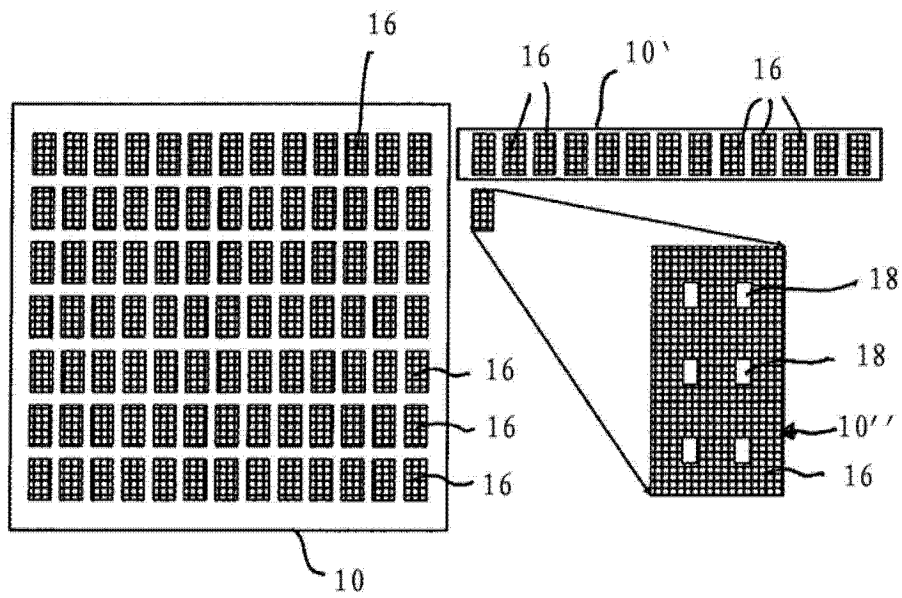


图 2A

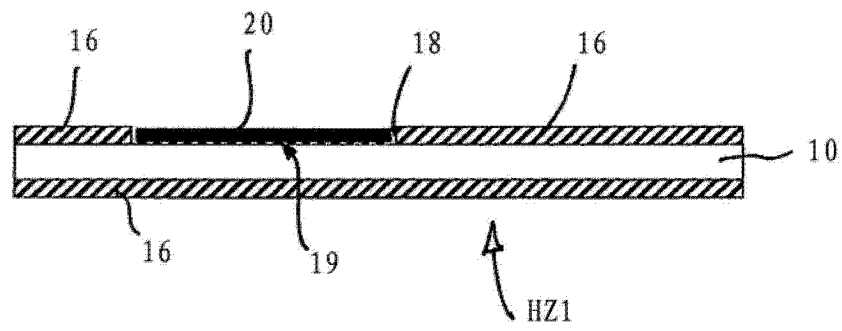


图 3

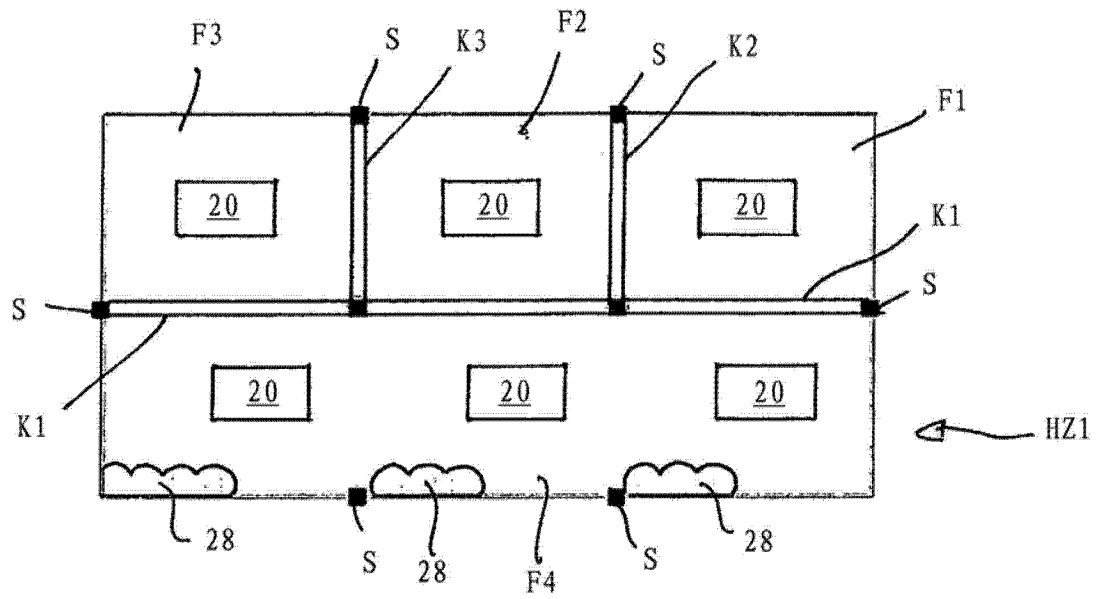


图 4

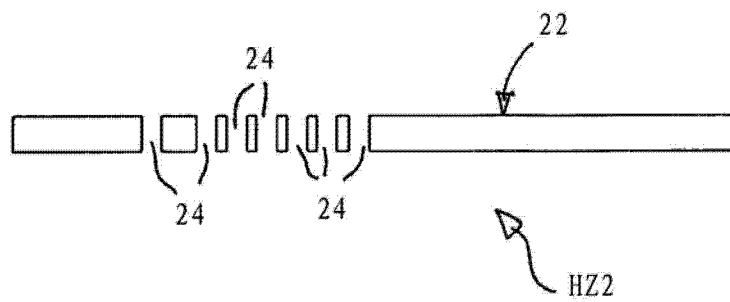


图 5

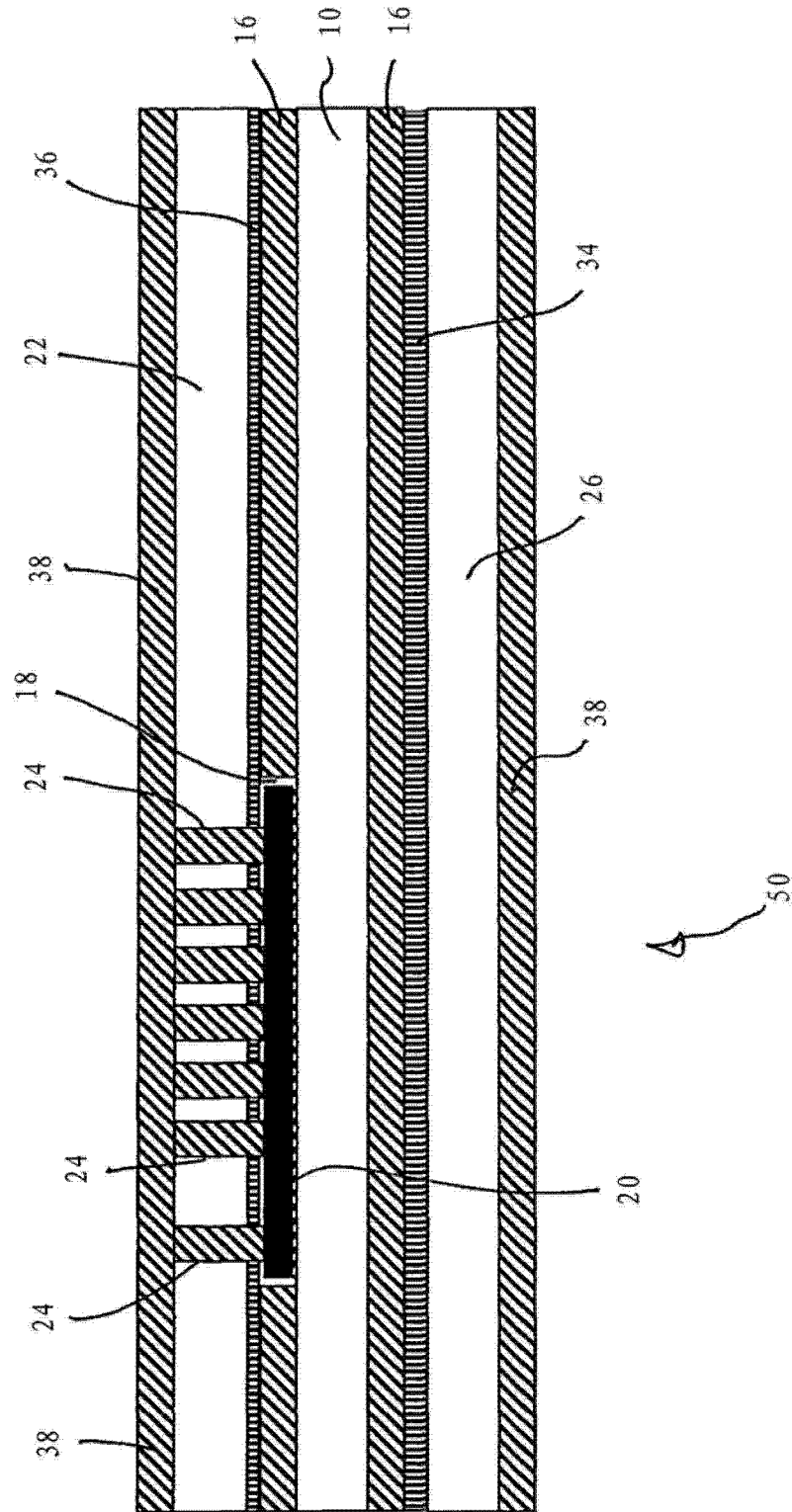


图 8

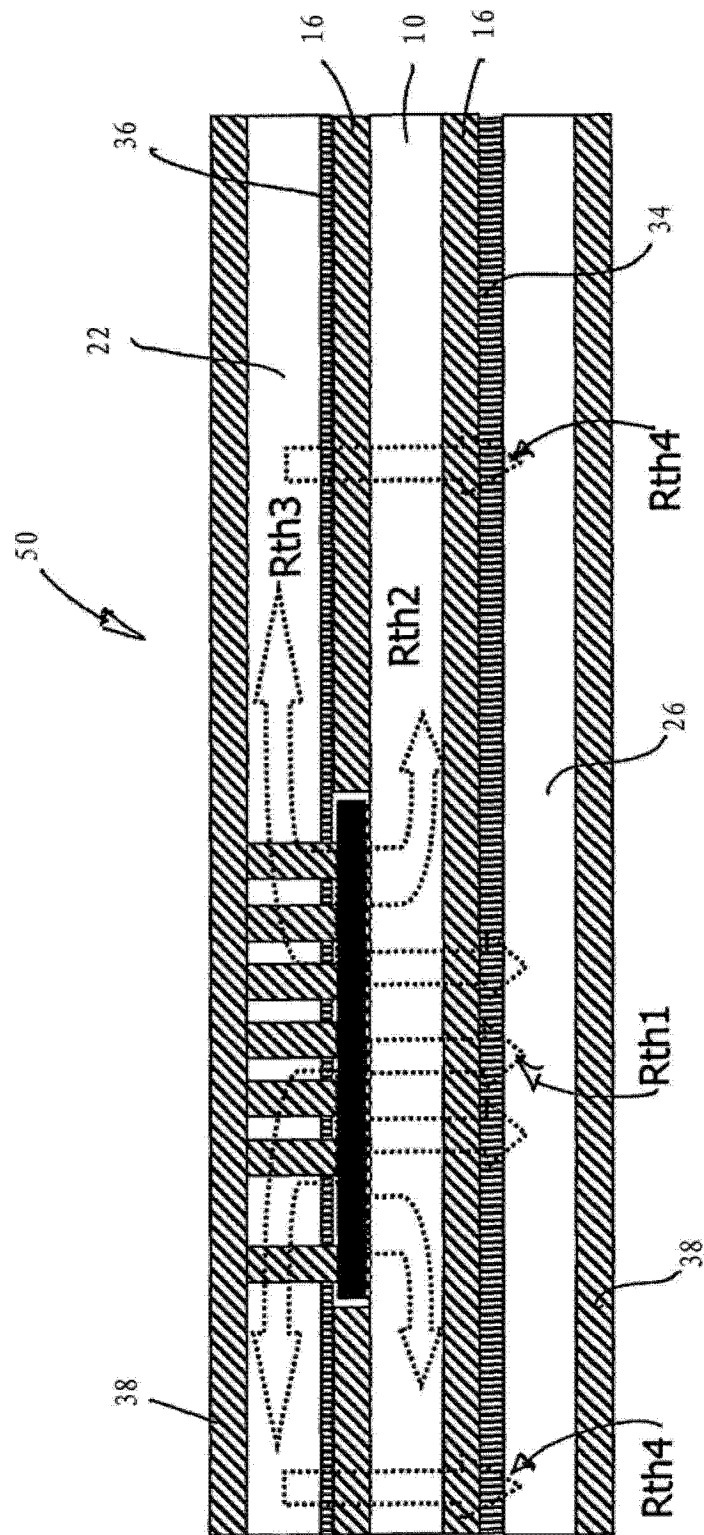


图 9

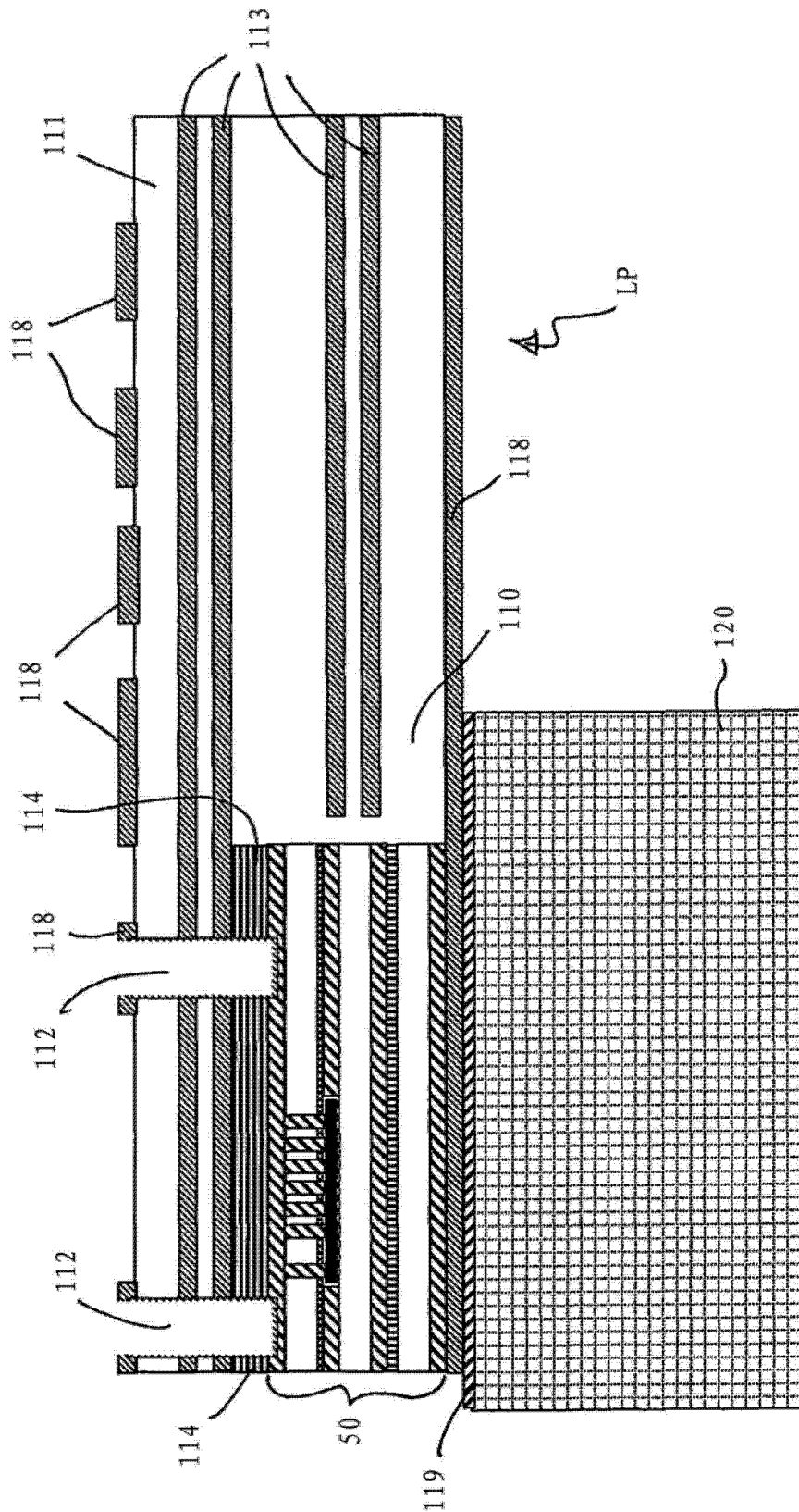


图 10

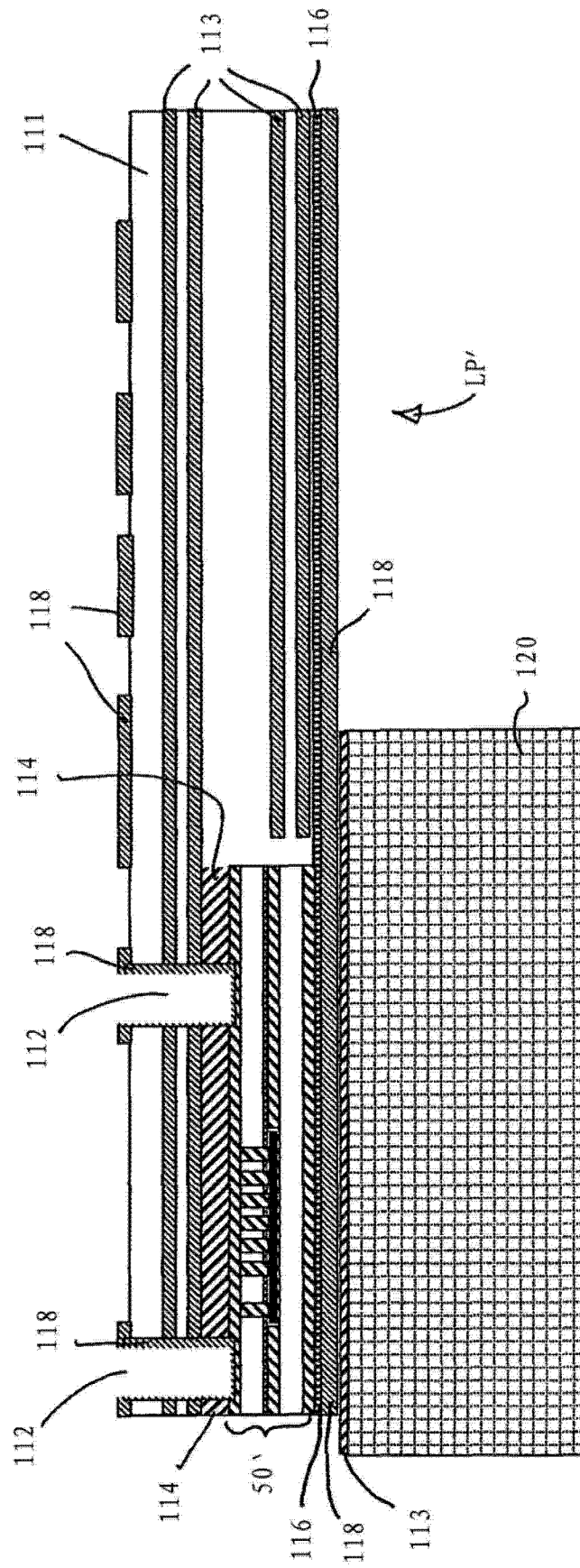


图 11

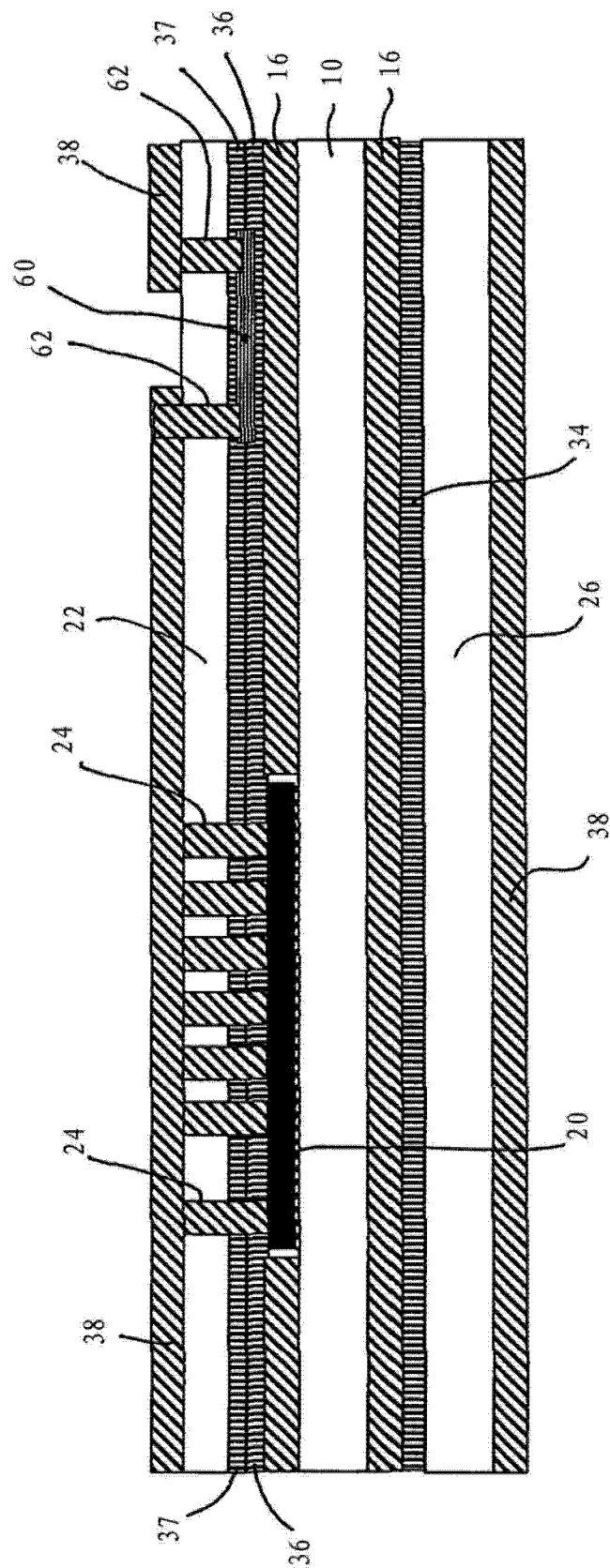


图 12

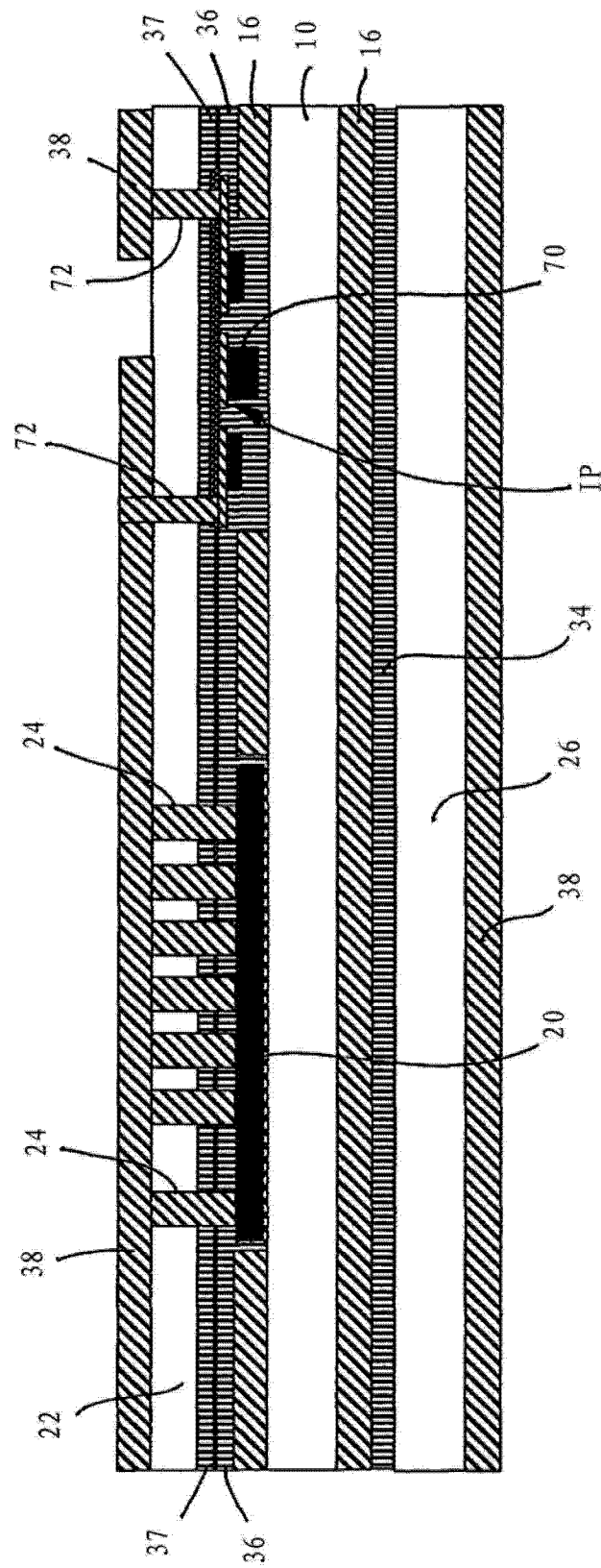


图 13