

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-190852

(P2012-190852A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/338 (2006.01)	HO 1 L 29/80 H	5 F O 4 5
HO 1 L 29/812 (2006.01)	HO 1 L 21/205	5 F 1 0 2
HO 1 L 29/778 (2006.01)		
HO 1 L 21/205 (2006.01)		

審査請求 未請求 請求項の数 24 O L (全 24 頁)

(21) 出願番号	特願2011-50801 (P2011-50801)	(71) 出願人	000002130 住友電気工業株式会社
(22) 出願日	平成23年3月8日(2011.3.8)		大阪府大阪市中央区北浜四丁目5番33号
(出願人による申告) 平成19年度独立行政法人新エネルギー・産業技術総合研究機構「ナノエレクトロニクス半導体新材料・新構造技術開発—窒化物系化合物半導体基板・エピタキシャル成長技術の開発」に関する委託研究、産業技術力強化法第19条の適用を受ける特許出願		(74) 代理人	100088155 弁理士 長谷川 芳樹
		(74) 代理人	100113435 弁理士 黒木 義樹
		(74) 代理人	100108257 弁理士 近藤 伊知良
		(72) 発明者	橋本 信 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
		(72) 発明者	秋田 勝史 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内

最終頁に続く

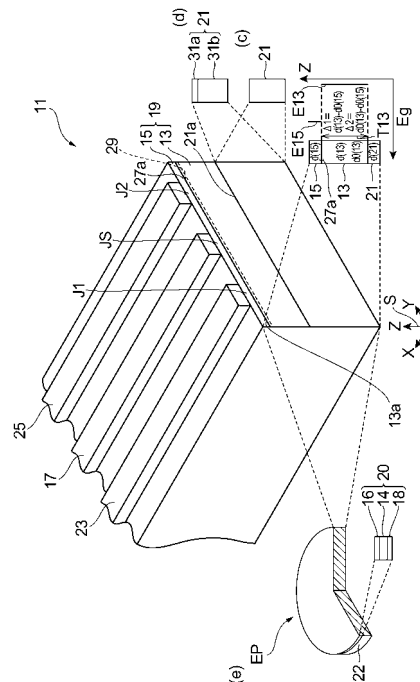
(54) 【発明の名称】 III族窒化物半導体電子デバイス、エピタキシャル基板、及びIII族窒化物半導体電子デバイスを作製する方法

(57) 【要約】

【課題】チャネル層及びバリア層のAl組成差を増大させてトランジスタ特性を改善可能な構造を有するIII族窒化物半導体電子デバイスを提供する。

【解決手段】第1の半導体層13は、歪みを含む。第1の半導体層13の歪んだ $Al_{1-y}Ga_{1-y}N$ の格子定数 $d(13)$ は、無歪みの $Al_{1-y}Ga_{1-y}N$ に固有の格子定数 $d_0(13)$ と $Al_xGa_{1-x}N$ の格子定数 $d(21)$ との間の中間値を有する。歪んだ $Al_{1-y}Ga_{1-y}N$ の格子定数 $d(13)$ と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数 $d_0(15)$ との差 Δ_1 は、格子定数 $d_0(15)$ と格子定数 $d_0(13)$ との差 Δ_2 より小さくなる。差分 $(\Delta_2 - \Delta_1)$ に応じて、歪んだ $Al_{1-y}Ga_{1-y}N$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ のAl組成を増加でき、 $Al_{1-y}Ga_{1-y}N$ と $Al_zGa_{1-z}N$ のAl組成差を0.5以上にできる。

【選択図】図1



【特許請求の範囲】

【請求項1】

III族窒化物半導体電子デバイスであって、
 $A_{1-x}Ga_{1-x}N$ ($0 < x < 1$) からなる半導体表面の上に設けられ、第1のIII族窒化物半導体材料からなる第1の半導体層と、
 前記第1の半導体層の上に設けられ、第2のIII族窒化物半導体材料からなる第2の半導体層と、
 前記第2の半導体層の上に設けられたゲート電極と、
 を備え、
 前記第1の半導体層は前記第2の半導体層にヘテロ接合を成し、
 前記第2の半導体層のバンドギャップは、前記第1の半導体層のバンドギャップより大きく、
 前記第1の半導体層は歪みを内包し、
 前記第1のIII族窒化物半導体材料はAlを含み、
 前記第2のIII族窒化物半導体材料はAlを含み、
 前記第1の半導体層のアルミニウム組成と前記第2の半導体層のアルミニウム組成との差は、0.5以上である、III族窒化物半導体電子デバイス。

10

【請求項2】

III族窒化物半導体電子デバイスであって、
 $A_{1-x}Ga_{1-x}N$ ($0 < x < 1$) からなる半導体表面の上に設けられ、第1のIII族窒化物半導体材料からなる第1の半導体層と、
 前記第1の半導体層の上に設けられ、第2のIII族窒化物半導体材料からなる第2の半導体層と、
 前記第2の半導体層の上に設けられたゲート電極と、
 を備え、
 前記第1の半導体層は前記第2の半導体層にヘテロ接合を成し、
 前記第2の半導体層のバンドギャップは、前記第1の半導体層のバンドギャップより大きく、
 前記第1の半導体層は歪みを内包すると共に、前記半導体表面の $A_{1-x}Ga_{1-x}N$ の上において格子緩和しており、
 前記第1のIII族窒化物半導体材料はAlを含み、
 前記第2のIII族窒化物半導体材料はAlを含み、
 前記第1の半導体層のアルミニウム組成と前記第2の半導体層のアルミニウム組成との差は、0.5以上である、III族窒化物半導体電子デバイス。

20

30

【請求項3】

前記第1のIII族窒化物半導体材料は $A_{1-y}Ga_{1-y}N$ ($0 < y < 0.5$ 、 $y < x$) からなる、請求項1又は請求項2に記載されたIII族窒化物半導体電子デバイス。

【請求項4】

前記第2のIII族窒化物半導体材料は $A_{1-z}Ga_{1-z}N$ ($0 < z < 1$ 、 $y < z < x$) からなる、請求項1～請求項3のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

40

【請求項5】

前記第2の半導体層は前記第1の半導体層の上にコヒーレントに設けられている、請求項1～請求項4のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項6】

前記第1の半導体層は格子緩和率Rで緩和しており、
 前記格子緩和率Rは $(d(A_{1-y}Ga_{1-y}N) - d(A_{1-x}Ga_{1-x}N)) / (d_0(A_{1-y}Ga_{1-y}N) - d_0(A_{1-x}Ga_{1-x}N))$ で規定され、ここで、前記 $d_0(A_{1-y}Ga_{1-y}N)$ は無歪みの $A_{1-y}Ga_{1-y}N$ の格子定数を示し、前記 $d_0(A_{1-x}Ga_{1-x}N)$ は無歪みの $A_{1-x}Ga_{1-x}N$ の格子定数を示し、前記 $d(A_{1-y}$

50

$G a_{1-y} N$) は、当該III族窒化物半導体電子デバイスにおける $A l_y G a_{1-y} N$ の格子定数を示し、前記 $d(A l_x G a_{1-x} N)$ は当該III族窒化物半導体電子デバイスにおける格子定数を示し、

前記格子緩和率 R はゼロより大きく、 0.9 以下である、請求項1～請求項5のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項7】

前記第1の半導体層は格子緩和率 R で緩和しており、

前記格子緩和率 R は $(d(A l_y G a_{1-y} N) - d(A l_x G a_{1-x} N)) / (d_0(A l_y G a_{1-y} N) - d_0(A l_x G a_{1-x} N))$ で規定され、ここで、前記 $d_0(A l_y G a_{1-y} N)$ は無歪みの $A l_y G a_{1-y} N$ の格子定数を示し、前記 $d_0(A l_x G a_{1-x} N)$ は無歪みの $A l_x G a_{1-x} N$ の格子定数を示し、前記 $d(A l_y G a_{1-y} N)$ は、当該III族窒化物半導体電子デバイスにおける $A l_y G a_{1-y} N$ の格子定数を示し、前記 $d(A l_x G a_{1-x} N)$ は当該III族窒化物半導体電子デバイスにおける格子定数を示し、

前記格子緩和率 R はゼロより大きく、 0.8 以下である、請求項1～請求項6のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項8】

前記第1及び第2の半導体層を搭載する支持基体を更に備え、

前記支持基体は前記半導体表面を有し、

前記支持基体は前記 $A l_x G a_{1-x} N$ から構成された基板からなる、請求項1～請求項7のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項9】

前記第1及び第2の半導体層を搭載する支持基体を更に備え、

前記支持基体は、前記半導体表面を提供するIII族窒化物層と、前記 $A l_x G a_{1-x} N$ と異なる材料からなる支持体とを含み、

前記III族窒化物層は前記支持体の上に搭載される、請求項1～請求項7のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項10】

前記 $A l_x G a_{1-x} N$ は $A l N$ である、請求項1～請求項9のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項11】

前記 $A l_x G a_{1-x} N$ の前記半導体表面は c 面を有する、請求項1～請求項10のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項12】

前記第1の半導体層のアルミニウム組成は 0.5 以下である、請求項1～請求項11のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項13】

前記第1の半導体層のアルミニウム組成と前記第2の半導体層のアルミニウム組成との差は、 0.6 以上である、請求項1～請求項12のいずれか一項に記載されたIII族窒化物半導体電子デバイス。

【請求項14】

III族窒化物半導体電子デバイスのためのエピタキシャル基板であって、

$A l_x G a_{1-x} N$ ($0 < x < 1$) からなる半導体表面の上に設けられ、第1のIII族窒化物半導体材料からなる第1の半導体層と、

前記第1の半導体層の上に設けられ、第2のIII族窒化物半導体材料からなる第2の半導体層と、

前記第1及び第2の半導体層を搭載する基板と、
を備え、

前記第2の半導体層は、前記第1の半導体層のバンドギャップより大きいバンドギャップを有し、

10

20

30

40

50

前記第 1 の半導体層は前記第 2 の半導体層にヘテロ接合を成し、
 前記第 1 の半導体層は歪みを内包し、
 前記第 1 の III 族窒化物半導体材料は Al を含み、
 前記第 2 の III 族窒化物半導体材料は Al を含み、
 前記第 1 の半導体層のアルミニウム組成と前記第 2 の半導体層のアルミニウム組成との
 差は、0.5 以上である、エピタキシャル基板。

【請求項 15】

III 族窒化物半導体電子デバイスのためのエピタキシャル基板であって、
 $Al_x Ga_{1-x} N$ ($0 < x < 1$) からなる半導体表面の上に設けられ、第 1 の III 族
 窒化物半導体材料からなる第 1 の半導体層と、
 前記第 1 の半導体層の上に設けられ、第 2 の III 族窒化物半導体材料からなる第 2 の半
 導体層と、
 前記第 1 及び第 2 の半導体層を搭載する基板と、
 を備え、
 前記第 2 の半導体層は、前記第 1 の半導体層のバンドギャップより大きいバンドギャッ
 プを有し、
 前記第 1 の半導体層は前記第 2 の半導体層にヘテロ接合を成し、
 前記第 1 の半導体層は歪みを内包すると共に、前記半導体表面の $Al_x Ga_{1-x} N$ の
 上において格子緩和しており、

10

前記第 1 の III 族窒化物半導体材料は Al を含み、
 前記第 2 の III 族窒化物半導体材料は Al を含み、
 前記第 1 の半導体層のアルミニウム組成と前記第 2 の半導体層のアルミニウム組成との
 差は、0.5 以上である、エピタキシャル基板。

20

【請求項 16】

前記第 1 の III 族窒化物半導体材料は $Al_y Ga_{1-y} N$ ($0 < y < 0.5$ 、 $y < x$)
 からなる、請求項 14 又は請求項 15 に記載された III 族窒化物半導体電子デバイス。

【請求項 17】

前記第 2 の III 族窒化物半導体材料は $Al_z Ga_{1-z} N$ ($0 < z < 1$ 、 $y < z < x$)
 からなる、請求項 14 ~ 請求項 16 のいずれか一項に記載された III 族窒化物半導体電子
 デバイス。

30

【請求項 18】

前記第 2 の半導体層は前記第 1 の半導体層の上にコヒーレントに設けられている、請求
 項 14 ~ 請求項 17 のいずれか一項に記載されたエピタキシャル基板。

【請求項 19】

前記第 1 の半導体層は格子緩和率 R で緩和しており、
 前記格子緩和率 R は $(d(Al_y Ga_{1-y} N) - d(Al_x Ga_{1-x} N)) / (d_0(Al_y Ga_{1-y} N) - d_0(Al_x Ga_{1-x} N))$ で規定され、
 前記格子緩和率 R はゼロより大きく、0.9 以下である、請求項 14 ~ 請求項 18 のい
 ずれか一項に記載されたエピタキシャル基板。

40

【請求項 20】

前記基板は前記半導体表面を有し、
 前記基板は前記 $Al_x Ga_{1-x} N$ から構成された基板からなる、請求項 14 ~ 請求項
 19 のいずれか一項に記載されたエピタキシャル基板。

【請求項 21】

前記基板は、前記半導体表面を提供する III 族窒化物層と、前記 $Al_x Ga_{1-x} N$ と
 異なる材料からなる支持体とを含み、
 前記 III 族窒化物層は前記支持体の上に搭載される、請求項 14 ~ 請求項 19 のい
 ずれか一項に記載されたエピタキシャル基板。

【請求項 22】

前記 $Al_x Ga_{1-x} N$ は AlN である、請求項 14 ~ 請求項 21 のいずれか一項に記

50

載されたエピタキシャル基板。

【請求項 2 3】

前記 $A_{1-x}Ga_{1-x}N$ の前記半導体表面は c 面を有する、請求項 1 4 ~ 請求項 2 2 のいずれか一項に記載されたエピタキシャル基板。

【請求項 2 4】

III 族窒化物半導体電子デバイスを作製する方法であって、

$A_{1-x}Ga_{1-x}N$ ($0 < x < 1$) からなる半導体表面の上に、 $A_{1-y}Ga_{1-y}N$ ($0 < y < 0.5$, $y < x$) からなる第 1 の半導体層を成長する工程と、

$A_{1-z}Ga_{1-z}N$ ($0 < z < 1$, $y < z < x$) からなる第 2 の半導体層を前記第 1 の半導体層の上に成長する工程と、

前記第 2 の半導体層を成長した後にゲート電極を形成する工程と、
を備え、

前記第 1 の半導体層は前記第 2 の半導体層にヘテロ接合を成し、

前記第 1 の半導体層は歪みを内包し、

前記 $A_{1-y}Ga_{1-y}N$ のアルミニウム組成と前記 $A_{1-z}Ga_{1-z}N$ のアルミニウム組成との差は、0.5 以上である、III 族窒化物半導体電子デバイスを作製する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、III 族窒化物半導体電子デバイス、エピタキシャル基板、及び III 族窒化物半導体電子デバイスを作製する方法に関する。

【背景技術】

【0002】

非特許文献 1 には、 $AlGaIn$ チャネル層を有する高電子移動度トランジスタが記載されている。この $AlGaIn$ チャネル層は GaN テンプレート上に成長される。 $AlGaIn$ チャネル層の厚さ及び Al 組成は、それぞれ、 $1.0 \mu m$ 及び 0.2 である。 $AlGaIn$ バリア層の厚さ及び Al 組成は、それぞれ、 $20 nm$ 及び 0.4 である。

【0003】

非特許文献 2 には、 $AlGaIn$ チャネル層を有する高電子移動度トランジスタが記載されている。この $AlGaIn$ チャネル層は AlN テンプレート上に成長される。 $AlGaIn$ チャネル層の Al 組成は、 0.16 及び 0.38 である。 $AlGaIn$ バリア層の Al 組成は、 0.39 及び 0.53 である。

【0004】

非特許文献 3 は、 $AlGaIn$ バッファ層を有する高電子移動度トランジスタが記載されている。このバッファ層は、サファイアを用いた AlN テンプレート上に成長される。 $AlGaIn$ バッファ層の厚さ及び Al 組成は、それぞれ、 $600 nm$ 及び 0.29 である。 $AlGaIn$ バリア層の厚さ及び Al 組成は、それぞれ、 $25 nm$ 及び 0.49 である。

【0005】

非特許文献 4 は、 AlN 基板上に成長された $AlGaIn$ を含む UV-LED を開示する。

【0006】

非特許文献 5 は、サファイア基板上的 GaN 上に $AlGaIn$ を成長することで作製した $AlGaIn/GaN$ HEMT のデバイス・エピに関する特性を記述している。例えば、TABLE. 1 に示すように、 $AlGaIn$ 層の Al 組成、つまりチャネル層とバリア層の Al 組成差が 0.34 のとき、トランジスタ特性の重要な特性である I_{D-max} が最大となり、それ以上の Al 組成差の場合、 I_{D-max} は低下する。また、シート抵抗 ($s h$) (2次元電子ガスの抵抗) に関しては、 Al 組成差が 0.42 で最小となっており、それよりも Al 組成差が大きくなると、逆に大きくなる。

【先行技術文献】

【非特許文献】

10

20

30

40

50

【 0 0 0 7 】

【非特許文献1】Takuma Nanjo, Misaichi Takeuchi¹, Muneyoshi Suita, Yuji Abe, Toshiyuki Oishi, Yasunori Tokuda, and Yoshinobu Aoyagi¹, "First Operation of AlGa_N Channel High Electron Mobility Transistors," Applied Physics Express 1 (2008) 011101

【非特許文献2】Takuma Nanjo, Misaichi Takeuchi, Muneyoshi Suita, Toshiyuki Oishi, Yuji Abe, Yasunori Tokuda, and Yoshinobu Aoyagi, "Remarkable breakdown voltage enhancement in AlGa_N channel high electron mobility transistors," APPLIED PHYSICS LETTERS 92, (2008), 263502

【非特許文献3】Shin Hashimoto, Katsushi Akita¹, Tatsuya Tanabe¹, Hideaki Nakahata¹, Kenichiro Takeda, and Hiroshi Amano, "Study of two-dimensional electron gas in AlGa_N channel HEMTs with high crystalline quality Shin," Phys. Status Solidi C 7, No. 7-8, 1938-1940 (2010) 10

【非特許文献4】J.R. Grandusky, J. A. Smart, M. C. Mendrick, L. J. Schowalter, K. X. Chen, E. F. Schubert, "Pseudomorphic growth of thick n-type Al_xGa_{1-x}N layers on low-defect-density bulk AlN substrates for UV LED applications," Journal of Crystal Growth 311 (2009) pp.2864-2866

【非特許文献5】S. Arulkumar, T. Egawa, H. Ishikawa and T. Jimbo, "Characterization of different-Al-content Al_xGa_{1-x}N/GaN heterostructures and high-electron-mobility transistors on sapphire", J. Vac. Sci. Technol. B 21(2), Mar/Apr 2003 888-894 20

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 8 】

非特許文献1における高電子移動度トランジスタでは、AlGa_Nチャンネル層及びAlGa_Nバリア層はGa_Nテンプレート上に成長されており、そのAl組成は、それぞれ、0.2及び0.4である。非特許文献2における高電子移動度トランジスタでは、AlGa_Nチャンネル層及びAlGa_Nバリア層はAlNテンプレート上に成長されており、そのAl組成は、0.16及び0.38、並びに、0.39及び0.53である。非特許文献3における高電子移動度トランジスタでは、AlGa_Nバッファ層及びAlGa_Nバリア層はAlNテンプレート上に成長されており、そのAl組成は、それぞれ、0.29及び0.49である。これらの高電子移動度トランジスタにおいて、AlGa_Nバッファ層及びAlGa_Nバリア層のAl組成差は、0.14から0.22である。 30

【 0 0 0 9 】

AlGa_N/Ga_Nの高電子移動度トランジスタでは、チャンネル層及びバリア層のアルミニウム組成差は0.2~0.4程度であり、AlGa_N/AlGa_Nの高電子移動度トランジスタでも、チャンネル層及びバリア層のアルミニウム組成差は0.2~0.3程度となっている。

AlGa_N/Ga_Nの高電子移動度トランジスタでは、チャンネル層及びバリア層のアルミニウム組成差は0.2~0.4程度のものが多い。この理由は、非特許文献5の、特に例えば、TABLE. 1に示すように、Al組成差が0.4程度よりも大きい場合、トランジスタ特性の重要な特性であるID-maxが、Al組成を更に上げることで低下したり、あるいは、シート抵抗(ρ_{sh}) (2次元電子ガスの抵抗)が、Al組成を更に上げることで、逆に大きくなったりするためである。このように、0.2~0.4程度よりも大きなアルミニウム組成差では、期待に反して、高電子移動度トランジスタの特性が、低下することが知られている。 40

【 0 0 1 0 】

本発明は、このような事情を鑑みて為されたものであり、チャンネル層及びバリア層のアルミニウム組成差を増大させてトランジスタ特性を改善可能な構造を有するIII族窒化物半導体電子デバイスを提供することを目的とし、また、このIII族窒化物半導体電子デバ 50

イスのためのエピタキシャル基板を提供することを目的とし、さらにこのIII族窒化物半導体電子デバイスを作製する方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明に係るIII族窒化物半導体電子デバイスは、(a) $Al_xGa_{1-x}N$ ($0 < X < 1$) からなる半導体表面の上に設けられ、第1のIII族窒化物半導体材料からなる第1の半導体層と、(b) 前記第1の半導体層の上に設けられ、第2のIII族窒化物半導体材料からなる第2の半導体層と、(c) 前記第2の半導体層の上に設けられたゲート電極とを備える。前記第1の半導体層は前記第2の半導体層にヘテロ接合を成し、前記第2の半導体層のバンドギャップは、前記第1の半導体層のバンドギャップより大きく、前記第1の半導体層は歪みを内包し、前記第1のIII族窒化物半導体材料はAlを含むIII族窒化物半導体材料、例えば $Al_yGa_{1-y}N$ ($0 < Y < 0.5$, $Y < X$) からなり、前記第2のIII族窒化物半導体材料はAlを含むIII族窒化物半導体材料、例えば $Al_zGa_{1-z}N$ ($0 < Z < 1$, $Y < Z < X$) からなり、前記第1の半導体層のアルミニウム組成と前記第2の半導体層のアルミニウム組成との差は、0.5以上である。

10

【0012】

このIII族窒化物半導体電子デバイスによれば、第1の半導体層の $Al_yGa_{1-y}N$ は歪みを内包する。このとき、第1の半導体層は、下地の $Al_xGa_{1-x}N$ に対して格子整合しておらず、III族窒化物半導体電子デバイスにおける第1の半導体層の実際の格子定数(例えばa軸方向の格子定数)は、下地 $Al_xGa_{1-x}N$ の格子定数(例えばa軸方向の格子定数)と異なる。一方、第1の半導体層は歪みを内包するので、III族窒化物半導体電子デバイスにおける第1の半導体層の実際の格子定数(例えばa軸方向の格子定数)は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数(例えばa軸方向の格子定数)と異なる。つまり、III族窒化物半導体電子デバイスにおいて、第1の半導体層の実際の格子定数は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数と $Al_xGa_{1-x}N$ の格子定数との間の中間値を有する。

20

【0013】

第1の半導体層の $Al_yGa_{1-y}N$ における実際の格子定数が上記の中間値を有するので、第1の半導体層における $Al_yGa_{1-y}N$ の実際の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差1は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差2より小さくなる。これ故に、差分(2-1)に応じて、歪んだ $Al_yGa_{1-y}N$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ のAl組成を増加可能になる。これによって、第1の半導体層の $Al_yGa_{1-y}N$ のアルミニウム組成と第2の半導体層の $Al_zGa_{1-z}N$ のアルミニウム組成との差を0.5以上にすることが可能になる。

30

【0014】

また、本発明に係るIII族窒化物半導体電子デバイスは、(a) $Al_xGa_{1-x}N$ ($0 < X < 1$) からなる半導体表面の上に設けられ、第1のIII族窒化物半導体材料からなる第1の半導体層と、(b) 前記第1の半導体層の上に設けられ、第2のIII族窒化物半導体材料からなる第2の半導体層と、(c) 前記第2の半導体層の上に設けられたゲート電極とを備える。前記第1の半導体層は前記第2の半導体層にヘテロ接合を成し、前記第2の半導体層のバンドギャップは、前記第1の半導体層のバンドギャップより大きく、前記第1の半導体層は歪みを内包すると共に、前記半導体表面の $Al_xGa_{1-x}N$ の上において格子緩和しており、前記第1のIII族窒化物半導体材料はAlを含むIII族窒化物半導体材料、例えば $Al_yGa_{1-y}N$ ($0 < Y < 0.5$, $Y < X$) からなり、前記第2のIII族窒化物半導体材料はAlを含むIII族窒化物半導体材料、例えば $Al_zGa_{1-z}N$ ($0 < Z < 1$, $Y < Z < X$) からなり、前記第1の半導体層のアルミニウム組成と前記第2の半導体層のアルミニウム組成との差は、0.5以上である。

40

【0015】

このIII族窒化物半導体電子デバイスによれば、第1の半導体層の $Al_yGa_{1-y}N$

50

は $Al_xGa_{1-x}N$ の上において格子緩和している。したがって、第 1 の半導体層は、下地の $Al_xGa_{1-x}N$ 半導体に対して格子整合しておらず、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の実際の格子定数（例えば a 軸方向の格子定数）は、下地 $Al_xGa_{1-x}N$ 半導体の格子定数（例えば a 軸方向の格子定数）と異なる。また、第 1 の半導体層の $Al_yGa_{1-y}N$ は歪みを内包するので、完全に格子緩和しておらず、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の実際の格子定数（例えば a 軸方向の格子定数）は、無歪みの第 1 の III 族窒化物半導体材料に固有の格子定数（例えば a 軸方向の格子定数）と異なる。つまり、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の実際の格子定数は、これらの格子定数の間の中間値を有する。

【0016】

第 1 の半導体層の $Al_yGa_{1-y}N$ における実際の格子定数が上記の中間値を有するので、第 1 の半導体層における $Al_yGa_{1-y}N$ の実際の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 1 は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 2 より小さくなる。これ故に、差分 (2 - 1) に応じて、歪んだ $Al_yGa_{1-y}N$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ の Al 組成を増加可能になる。これによって、第 1 の半導体層の $Al_yGa_{1-y}N$ のアルミニウム組成と第 2 の半導体層の $Al_zGa_{1-z}N$ のアルミニウム組成との差を 0.5 以上にすることが可能になる。

【0017】

高電子移動度トランジスタのヘテロ接合の二次元電子ガス濃度は、自発分極とピエゾ分極に関連する。この自発分極は、チャンネル層及びバリア層のアルミニウム組成の差に関連しており、組成差が大きいとき自発分極に起因する二次元電子ガス濃度を高くできる。したがって、上記の III 族窒化物半導体電子デバイスにおいて、第 1 の半導体層と第 2 の半導体層とのヘテロ接合における二次元電子ガス濃度を高めることができる。一方で、第 1 の半導体層と第 2 の半導体層とのヘテロ接合における歪みが従来のものよりも小さいため、従来よりも高い Al 組成差でも、良好なトランジスタ特性等が得られる。

【0018】

本発明に係る III 族窒化物半導体電子デバイスは、前記第 1 及び第 2 の半導体層を搭載する支持基体を更に備えることができる。前記支持基体は前記半導体表面を有し、前記支持基体は前記 $Al_xGa_{1-x}N$ から構成された基板とすることができる。この III 族窒化物半導体電子デバイスによれば、 $Al_xGa_{1-x}N$ 支持基体上に III 族窒化物半導体電子デバイスのための半導体積層を設けることができる。

【0019】

本発明に係る III 族窒化物半導体電子デバイスは、前記第 1 及び第 2 の半導体層を搭載する支持基体を更に備えることができる。前記支持基体は、前記半導体表面を提供する III 族窒化物層と、前記 $Al_xGa_{1-x}N$ と異なる材料からなる支持体とを含み、前記 III 族窒化物層は前記支持体の上に搭載されることができる。この III 族窒化物半導体電子デバイスによれば、 $Al_xGa_{1-x}N$ テンプレート上に III 族窒化物半導体電子デバイスのための半導体積層を設けることができる。

【0020】

本発明は、III 族窒化物半導体電子デバイスのためのエピタキシャル基板に係る。エピタキシャル基板は、(a) $Al_xGa_{1-x}N$ ($0 < X < 1$) からなる半導体表面の上に設けられ、第 1 の III 族窒化物半導体材料からなる第 1 の半導体層と、(b) 前記第 1 の半導体層の上に設けられ、第 2 の III 族窒化物半導体材料からなる第 2 の半導体層と、(c) 前記第 1 及び第 2 の半導体層を搭載する基板とを備える。前記第 2 の半導体層は、前記第 1 の半導体層のバンドギャップより大きいバンドギャップを有し、前記第 1 の半導体層は前記第 2 の半導体層にヘテロ接合を成し、前記第 1 の半導体層は歪みを内包し、前記第 1 の III 族窒化物半導体材料は Al を含む III 族窒化物半導体材料、例えば $Al_yGa_{1-y}N$ ($0 < Y < 0.5$ 、 $Y < X$) からなり、前記第 2 の III 族窒化物半導体材料は Al を含む III 族窒化物半導体材料、例えば $Al_zGa_{1-z}N$ ($0 < Z < 1$ 、 $Y < Z$)

10

20

30

40

50

X) からなり、前記第 1 の半導体層のアルミニウム組成と前記第 2 の半導体層のアルミニウム組成との差は、0.5 以上である。

【0021】

このエピタキシャル基板は、基板の上に設けられた半導体積層を備え、その半導体積層は、上記の第 1 及び第 2 の半導体層を含む。半導体積層は、ゲート電極を搭載可能なように設けられた主面を有する。この半導体積層において、第 1 の半導体層の $Al_yGa_{1-y}N$ は歪みを内包する。このとき、第 1 の半導体層は、下地の $Al_xGa_{1-x}N$ に対して格子整合しておらず、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の歪んだ $Al_yGa_{1-y}N$ の格子定数（例えば a 軸方向の格子定数）は、下地 $Al_xGa_{1-x}N$ の格子定数（例えば a 軸方向の格子定数）と異なる。一方、第 1 の半導体層は歪みを内包するので、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の歪んだ $Al_yGa_{1-y}N$ の格子定数（例えば a 軸方向の格子定数）は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数（例えば a 軸方向の格子定数）と異なる。つまり、III 族窒化物半導体電子デバイスにおいて、第 1 の半導体層の実際の格子定数は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数と $Al_xGa_{1-x}N$ の格子定数との間の中間値を有する。

10

【0022】

第 1 の半導体層の歪んだ $Al_yGa_{1-y}N$ の格子定数が上記の中間値を有するので、第 1 の半導体層における $Al_yGa_{1-y}N$ の歪んだ $Al_yGa_{1-y}N$ の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 1 は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 2 より小さくなる。これ故に、差分 (2 - 1) に応じて、歪んだ $Al_yGa_{1-y}N$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ の Al 組成を増加可能になる。これによって、第 1 の半導体層の $Al_yGa_{1-y}N$ のアルミニウム組成と第 2 の半導体層の $Al_zGa_{1-z}N$ のアルミニウム組成との差を 0.5 以上にすることが可能になる。

20

【0023】

本発明は、III 族窒化物半導体電子デバイスのためのエピタキシャル基板に係る。エピタキシャル基板は、(a) $Al_xGa_{1-x}N$ ($0 < X < 1$) からなる半導体表面の上に設けられ、第 1 の III 族窒化物半導体材料からなる第 1 の半導体層と、(b) 前記第 1 の半導体層の上に設けられ、第 2 の III 族窒化物半導体材料からなる第 2 の半導体層と、(c) 前記第 1 及び第 2 の半導体層を搭載する基板とを備える。前記第 2 の半導体層は、前記第 1 の半導体層のバンドギャップより大きいバンドギャップを有し、前記第 1 の半導体層は前記第 2 の半導体層にヘテロ接合を成し、前記第 1 の半導体層は歪みを内包すると共に、前記半導体表面の $Al_xGa_{1-x}N$ の上において格子緩和しており、前記第 1 の III 族窒化物半導体材料は Al を含む III 族窒化物半導体材料、例えば $Al_yGa_{1-y}N$ ($0 < Y < 0.5$ 、 $Y < X$) からなり、前記第 2 の III 族窒化物半導体材料は Al を含む III 族窒化物半導体材料、例えば $Al_zGa_{1-z}N$ ($0 < Z < 1$ 、 $Y < Z < X$) からなり、前記第 1 の半導体層のアルミニウム組成と前記第 2 の半導体層のアルミニウム組成との差は、0.5 以上である。

30

【0024】

このエピタキシャル基板は、基板の上に設けられた半導体積層を備え、その半導体積層は、上記の第 1 及び第 2 の半導体層を含む。半導体積層は、ゲート電極を搭載可能なように設けられた主面を有する。この半導体積層において、第 1 の半導体層の $Al_yGa_{1-y}N$ は $Al_xGa_{1-x}N$ 上において格子緩和している。したがって、第 1 の半導体層は、下地の $Al_xGa_{1-x}N$ 半導体に対して格子整合しておらず、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の歪んだ $Al_yGa_{1-y}N$ の格子定数（例えば a 軸方向の格子定数）は、下地 $Al_xGa_{1-x}N$ 半導体の格子定数（例えば a 軸方向の格子定数）と異なる。また、第 1 の半導体層の $Al_yGa_{1-y}N$ は歪みを内包するので、III 族窒化物半導体電子デバイスにおける第 1 の半導体層の歪んだ $Al_yGa_{1-y}N$ の格子定数（例えば a 軸方向の格子定数）は、完全に格子緩和しておらず、また無歪みの第 1 の III 族窒化物半導体材料に固有の格子定数（例えば a 軸方向の格子定数）とも異なる。つ

40

50

まり、III族窒化物半導体電子デバイスにおける第1の半導体層の歪んだ $Al_{1-y}Ga_yN$ の格子定数は、これらの格子定数の間の中間値を有する。

【0025】

第1の半導体層の歪んだ $Al_{1-y}Ga_yN$ の格子定数が上記の中間値を有するので、第1の半導体層の歪んだ $Al_{1-y}Ga_yN$ の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 Δ_1 は、無歪みの $Al_{1-y}Ga_yN$ に固有の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 Δ_2 より小さくなる。これ故に、差分 ($\Delta_2 - \Delta_1$) に応じて、歪んだ $Al_{1-y}Ga_yN$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ の Al 組成を増加可能になる。これによって、第1の半導体層の $Al_{1-y}Ga_yN$ のアルミニウム組成と第2の半導体層の $Al_zGa_{1-z}N$ のアルミニウム組成との差を0.5以上にすることが可能になる。

10

【0026】

本発明は、III族窒化物半導体電子デバイスを作製する方法に係る。この作製方法は、(a) $Al_xGa_{1-x}N$ ($0 < x < 1$) からなる半導体表面の上に、 $Al_yGa_{1-y}N$ ($0 < y < 0.5$ 、 $y < x$) からなる第1の半導体層を成長する工程と、(b) $Al_zGa_{1-z}N$ ($0 < z < 1$ 、 $y < z < x$) からなる第2の半導体層を前記第1の半導体層の上に成長する工程と、(c) 前記第2の半導体層を成長した後にゲート電極を形成する工程とを備える。前記第1の半導体層は前記第2の半導体層にヘテロ接合を成し、前記第1の半導体層は歪みを内包し、前記 $Al_{1-y}Ga_yN$ のアルミニウム組成と前記 $Al_zGa_{1-z}N$ のアルミニウム組成との差は、0.5以上である。

20

【0027】

上記の製造方法によれば、歪みを内包する第1の半導体層を成長する。したがって、第1の半導体層は、下地の $Al_xGa_{1-x}N$ 半導体に対して格子整合しておらず、III族窒化物半導体電子デバイスにおける第1の半導体層の実際の格子定数 (例えば a 軸方向の格子定数) は、下地 $Al_xGa_{1-x}N$ 半導体の格子定数 (例えば a 軸方向の格子定数) と異なる。また、第1の半導体層は歪みを内包するので、III族窒化物半導体電子デバイスにおける第1の半導体層の実際の格子定数 (例えば a 軸方向の格子定数) は、無歪みの第1のIII族窒化物半導体材料に固有の格子定数 (例えば a 軸方向の格子定数) と異なる。つまり、III族窒化物半導体電子デバイスにおける第1の半導体層の実際の格子定数は、これらの格子定数の間の値を有する。

30

【0028】

この第1の半導体層上に、第2の半導体層を成長する。第1の半導体層の歪んだ $Al_{1-y}Ga_yN$ の格子定数が上記の中間値を有するので、第1の半導体層の歪んだ $Al_{1-y}Ga_yN$ の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 Δ_1 は、無歪みの $Al_{1-y}Ga_yN$ に固有の格子定数と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数との差 Δ_2 より小さくなる。これ故に、差分 ($\Delta_2 - \Delta_1$) に応じて、歪んだ $Al_{1-y}Ga_yN$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ の Al 組成を増加可能になる。これによって、第1の半導体層の $Al_{1-y}Ga_yN$ のアルミニウム組成と第2の半導体層の $Al_zGa_{1-z}N$ のアルミニウム組成との差を0.5以上にすることが可能になる。

【0029】

本発明に係る上記の形態では、前記第2の半導体層は前記第1の半導体層の上にコヒーレントに設けられていることができる。この発明によれば、第2の半導体層は第1の半導体層の上にコヒーレントに設けられるので、第2の半導体層は緩和していない。第2の半導体層の格子定数 (例えば a 軸方向の格子定数) は第1の半導体層の格子定数 (例えば a 軸方向の格子定数) に実質的に等しい。上記のヘテロ接合に転位が導入されない。

40

【0030】

本発明に係る上記の形態では、前記第1の半導体層は格子緩和率 R で緩和しており、前記格子緩和率 R は $(d(Al_{1-y}Ga_yN) - d(Al_xGa_{1-x}N)) / (d_0(Al_{1-y}Ga_yN) - d_0(Al_xGa_{1-x}N))$ で規定される。前記格子緩和率 R は0.9より小さいことが好ましい。また、前記格子緩和率 R は0.8より小さいことが

50

好ましい。さらに、前記格子緩和率 R はゼロより大きいことが好ましい。

なお、ここで、 $d_0(A l_y G a_{1-y} N)$ は無歪みの場合の $A l_y G a_{1-y} N$ の a 軸の格子定数であり、 $d_0(A l_x G a_{1-x} N)$ は無歪みの場合の $A l_x G a_{1-x} N$ の a 軸の格子定数である。

$d(A l_y G a_{1-y} N)$ は、実際の歪み等を有している場合の $A l_y G a_{1-y} N$ の格子定数である。なお、 $d(A l_x G a_{1-x} N)$ は実際の $A l_x G a_{1-x} N$ の a 軸の格子定数であるが、通常、これは、下地の層に用いているため、 $d_0(A l_x G a_{1-x} N)$ とほぼ同じ値となる。

【0031】

本発明に係る上記の形態では、前記 $A l_x G a_{1-x} N$ は $A l N$ であることが好適である。この発明は、低転位の $A l N$ を支持基体として用いることができる。例えば $A l N$ の貫通転位密度は、 $1 \times 10^8 \text{ cm}^{-2}$ 以下であることができる。

10

【0032】

本発明に係る上記の形態では、前記 $A l_x G a_{1-x} N$ の前記半導体表面は c 面を有することが好ましい。この発明は、第1の半導体層において、内部歪みの解放に c 面方向のスベリを利用する。 c 面をスベリ面とする場合、格子不整合に基づく欠陥は、第1の半導体層の表面の方向には伝播しない。したがって、第1の半導体層と第2の半導体層とのヘテロ接合は、内部歪みの一部解放による欠陥の影響を直接に受けない。

【0033】

本発明に係る上記の形態では、第1の半導体層と第2の半導体層の $A l$ 組成差が 0.5 以上であるので、前記第1の半導体層の前記 $A l_y G a_{1-y} N$ のアルミニウム組成は 0.5 以下であることが好適である。

20

【0034】

本発明に係る上記の形態では、前記 $A l_y G a_{1-y} N$ のアルミニウム組成と前記 $A l_z G a_{1-z} N$ のアルミニウム組成との差は、 0.6 以上であることが好ましい。この発明は、チャンネル層とバリア層との $A l$ 組成を大きくするので、ヘテロ界面における二次元電子ガスの濃度と、それによる電子デバイスの特性を更に高めることができる。

【発明の効果】

【0035】

以上説明したように、本発明によれば、チャンネル層及びバリア層のアルミニウム組成差を増大させてトランジスタ特性を改善可能な構造を有するIII族窒化物半導体電子デバイスが提供される。また、本発明によれば、III族窒化物半導体電子デバイスのためのエピタキシャル基板が提供される。さらに、本発明によれば、III族窒化物半導体電子デバイスを作製する方法が提供される。

30

【図面の簡単な説明】

【0036】

【図1】図1は、本実施の形態に係るIII族窒化物半導体電子デバイス及びエピタキシャル基板を概略的に示す図面である。

【図2】図2は、第1の半導体層、第2の半導体層及び支持基体の格子定数の関係を示す図面である。

40

【図3】図3は、実験において作成したエピタキシャル基板の逆格子マッピング像の一例を示す。

【図4】図4は、実施例における実験の結果の一覧を示す図面である。

【図5】図5は、バリア層のアルミニウム組成とHEMT特性 $I_d - m a x$ との関係を示す図面である。

【図6】図6は、 $A l G a N$ チャンネル層の格子緩和率と $I_d - m a x$ 特性の極大値との関係を示す図面である。

【図7】図7は、本実施の形態によれば、III族窒化物半導体電子デバイスを作製する方法における主要な工程フローを示す図面である。

【発明を実施するための形態】

50

【0037】

引き続き、添付図面を参照しながら、III族窒化物半導体電子デバイス、エピタキシャル基板、並びにエピタキシャル基板及びIII族窒化物半導体電子デバイスを作製する方法に係る本発明の実施の形態を説明する。可能な場合には、同一の部分には同一の符号を付する。

【0038】

図1は、本実施の形態に係るIII族窒化物半導体電子デバイス及びエピタキシャル基板を概略的に示す図面である。III族窒化物半導体電子デバイス11は、第1の半導体層13と、第2の半導体層15と、ゲート電極17とを備える。半導体積層19は第1の半導体層13及び第2の半導体層15を含む。第2の半導体層15は第1の半導体層13上に設けられる。ゲート電極17は第2の半導体層15の上に設けられている。第2の半導体層15は歪みを内包し、第1の半導体層13は第2の半導体層15にヘテロ接合27aを成す。また、第1の半導体層13は歪みを内包する。第2の半導体層15は、第1の半導体層13のバンドギャップE13より大きいバンドギャップE15を有する。

10

【0039】

第1の半導体層13は、第1のIII族窒化物半導体材料からなる。第1のIII族窒化物半導体材料は、Alを含むIII族窒化物半導体層、例えば、 $Al_Y Ga_{1-Y} N$ ($0 < Y < 0.5$ 、 $Y < X$) からなり、例えば三元AlGaInであることができる。第1の半導体層13は、 $Al_X Ga_{1-X} N$ ($0 < X < 1$) からなる半導体表面21a上に設けられる。第2の半導体層15は第2のIII族窒化物半導体材料からなる。第2のIII族窒化物半導体材料はAlを含むIII族窒化物半導体層、例えば、 $Al_Z Ga_{1-Z} N$ ($0 < Z < 1$ 、 $Y < Z < X$) からなり、例えば三元AlGaIn、二元AlInであることができる。 $Al_Y Ga_{1-Y} N$ のアルミニウム組成と $Al_Z Ga_{1-Z} N$ のアルミニウム組成との差は、0.5以上である。

20

【0040】

このIII族窒化物半導体電子デバイス11によれば、第1の半導体層13は、下地の $Al_X Ga_{1-X} N$ に対して格子整合しておらず、III族窒化物半導体電子デバイス11における第1の半導体層13の $Al_Y Ga_{1-Y} N$ の格子定数 $d(13)$ (例えばa軸方向の格子定数)は、下地 $Al_X Ga_{1-X} N$ の格子定数 $d(21)$ (例えばa軸方向の格子定数)と異なる。一方、第1の半導体層13は歪みを内包するので、III族窒化物半導体電子デバイスにおける歪んだ $Al_Y Ga_{1-Y} N$ の格子定数 $d(13)$ は、無歪みの $Al_Y Ga_{1-Y} N$ に固有の格子定数 $d_0(13)$ (例えばa軸方向の格子定数)と異なる。つまり、III族窒化物半導体電子デバイス11において、第1の半導体層13の歪んだ $Al_Y Ga_{1-Y} N$ の格子定数 $d(13)$ は、無歪みの $Al_Y Ga_{1-Y} N$ に固有の格子定数 $d_0(13)$ と $Al_X Ga_{1-X} N$ の格子定数 $d(21)$ との間の中間値を有する。

30

【0041】

第1の半導体層13の歪んだ $Al_Y Ga_{1-Y} N$ の格子定数 $d(13)$ が上記の中間値を有するので、歪んだ $Al_Y Ga_{1-Y} N$ の格子定数 $d(13)$ と無歪みの $Al_Z Ga_{1-Z} N$ に固有の格子定数 $d_0(15)$ との差 Δ_1 は、無歪みの $Al_Y Ga_{1-Y} N$ に固有の格子定数 $d_0(13)$ と無歪みの $Al_Z Ga_{1-Z} N$ に固有の格子定数 $d_0(15)$ との差 Δ_2 より小さくなる。これ故に、差分($\Delta_2 - \Delta_1$)に応じて、歪んだ $Al_Y Ga_{1-Y} N$ 上に成長可能な歪んだ $Al_Z Ga_{1-Z} N$ のアルミニウム組成を増加可能になる。これによって、第1の半導体層13の $Al_Y Ga_{1-Y} N$ のアルミニウム組成と第2の半導体層15の $Al_Z Ga_{1-Z} N$ のアルミニウム組成との差を0.5以上にまで大きくすることが可能になる。

40

【0042】

また、III族窒化物半導体電子デバイス11では、第1の半導体層13は、歪みを内包すると共に、半導体表面21aの $Al_X Ga_{1-X} N$ の上において格子緩和している。第1の半導体層13の格子緩和率は、一般的には、後ほど説明から理解されるように、ゼロより大きく、1より小さい値をとることができる。(なお、格子緩和率がゼロの場合とは

50

緩和していない状態であり、1の場合とは完全緩和した状態であり、歪みを内包していない状態である。)

【0043】

III族窒化物半導体電子デバイス11は、以下のように場合に、ヘテロ接合を構成する2つの半導体層13、15におけるアルミニウム組成差を増大させてトランジスタ特性を改善可能である。半導体積層19内の電流経路からゲート電極17を隔てる半導体層15を厚くできる：第1の半導体層13は歪みを内包する；第1の半導体層13は、歪みを内包すると共に、半導体表面21aの $Al_xGa_{1-x}N$ 上において格子緩和している。

【0044】

第2の半導体層15は第1の半導体層13上にコヒーレントに設けられている。第2の半導体層15は第1の半導体層13上にコヒーレントに設けられるので、第2の半導体層15は実質的に緩和していない。第2の半導体層15の格子定数 $d(15)$ (例えばa軸方向の格子定数)は第1の半導体層13の格子定数 $d(13)$ (例えばa軸方向の格子定数)に実質的に等しい。第1の半導体層13は第2の半導体層15とヘテロ接合27aを成しており、ヘテロ接合27aに転位が導入されない。

10

【0045】

III族窒化物半導体電子デバイス11は、第1及び第2の半導体層13、15を搭載する支持基体21を更に備えることができる。支持基体21は半導体表面21aを有し、半導体表面21aは座標系SのX軸方向及びY軸方向に延在する。第1及び第2の半導体層13、15は、支持基体21の半導体表面21aの法線方向(Z軸方向)に配置されている。本実施例では、第1の半導体層13は、半導体表面21aの $Al_xGa_{1-x}N$ に接合27bを成す。支持基体21は、図1の(c)部に示されるように、 $Al_xGa_{1-x}N$ からなる基板からなることができる。 $Al_xGa_{1-x}N$ 支持基体上に、III族窒化物半導体電子デバイス11のための半導体積層19を設けることができる。或いは、図1の(d)部に示されるように、支持基体21は、半導体表面21aを提供するIII族窒化物層31aと、 $Al_xGa_{1-x}N$ と異なる材料からなる支持体31bとを含むことができる。III族窒化物層31aは支持体31bの上に搭載される。 $Al_xGa_{1-x}N$ テンプレート上に、III族窒化物半導体電子デバイス11のための半導体積層19を設けることができる。III族窒化物層31aは $Al_xGa_{1-x}N$ からなる。支持体31bとして、例えばサファイア基板、SiC基板、Si基板等を用いることができる。

20

30

【0046】

必要な場合には、支持基体21と第1及び第2の半導体層13、15との間に、III族窒化物半導体からなるバッファ層を設けることができ、このバッファ層は、 $Al_xGa_{1-x}N$ からなることが好ましい。このバッファ層は、半導体積層19内に設けることができる。

【0047】

III族窒化物半導体電子デバイス11のチャンネル層及びバリア層は、それぞれ、第1の半導体層13及び第2の半導体層15を含む。第1の半導体層13は第2の半導体層15とヘテロ接合27aを形成する。ヘテロ接合27aには二次元電子ガス29が生成される。この二次元電子ガス29は、ゲート電極17からの電界によって制御される。また、ソース電極23及びドレイン電極25に電圧が印加されるとき、二次元電子ガス29によるチャンネルに電流がドレイン電極25からソース電極23に流れる。ソース電極23及びドレイン電極25はチャンネル層に電氣的に接続され、ソース電極23及びドレイン電極25は半導体積層19にオーミック接触J1、J2を成す。また、ゲート電極17は半導体積層19にショットキ接合JSを成す。

40

【0048】

図1の(a)部に示されるように、ゲート電極17、ソース電極23及びドレイン電極25は、半導体積層19の主面19a上において所定方向(座標系SのX軸の方向)に延在しており、ソース電極23、ゲート電極17及びドレイン電極25は上記の所定方向に直交する方向(座標系SのY軸の方向)に半導体積層19の主面19aに配置されている

50

。

【0049】

図1の(e)部を参照すると、エピタキシャル基板EPが示されている。エピタキシャル基板EPは、エピタキシャル積層体20及び基板22を含む。エピタキシャル積層体20は基板22の主面22a上に設けられる。エピタキシャル積層体20は、半導体層13、15を含む半導体積層19と実質的に同じ構造を提供できる複数のIII族窒化物半導体層を含む。基板22は、支持基体21と実質的に同じ構造及び材料からなる。典型的な実施例では、エピタキシャル基板EPのエピタキシャル積層体20は、チャンネル層のための第1の半導体層14(第1の半導体層13に対応する)、及びバリア層のための第2の半導体層16(第1の半導体層15に対応する)を備える。なお、必要な場合には、エピタキシャル積層体20は半導体層14、16に加えてバッファ層18を含むことができる。

10

【0050】

以下のように場合に、III族窒化物半導体電子デバイス11のためのエピタキシャル基板EPに、ヘテロ接合を構成する2つの半導体層におけるアルミニウム組成差を増大させてトランジスタ特性を改善可能である高Al組成差の半導体層16を提供できる：第1の半導体層14は、歪みを内包する；第1の半導体層14は、歪みを内包すると共に、半導体表面22aの $Al_xGa_{1-x}N$ に対して格子緩和している。

【0051】

実用的に重要な実施例では、 $Al_xGa_{1-x}N$ がAlNであることが好適である。このとき、低転位のAlNを支持基体として用いることができる。例えばAlNの貫通転位密度は $1 \times 10^8 \text{ cm}^{-2}$ 以下であることができる。

20

【0052】

図2を参照しながら、第1の半導体層13、第2の半導体層15及び支持基体21の格子定数の関係を説明する。図2の(a)部は、III族窒化物半導体電子デバイス11のためのエピタキシャル構造ES1を示す。エピタキシャル構造ES1においては、第1の半導体層13は、歪みを内包すると共に、半導体表面21aの $Al_xGa_{1-x}N$ の上において格子緩和している。第2の半導体層15は第1の半導体層13上にコヒーレントに設けられている。

【0053】

図2の(b)部は、III族窒化物半導体電子デバイス11とは別のIII族窒化物半導体電子デバイスのためのエピタキシャル構造ESCを示す。エピタキシャル構造ESCは、チャンネル層のための第3の半導体層33(第1の半導体層13に関連づけられる)及びバリア層のための第4の半導体層35(第1の半導体層15に関連づけられる)を備える。第3の半導体層33は $Al_yGa_{1-y}N$ ($0 < y < 1$ 、 $y < z$ 、 $y < x$)からなり、歪みを内包することなく半導体表面21aの $Al_xGa_{1-x}N$ 上において完全に格子緩和している。第2の半導体層35は $Al_zGa_{1-z}N$ ($0 < z < 1$ 、 $z < x$)からなり、また第1の半導体層33上にコヒーレントに設けられている。

30

【0054】

図2の(a)部及び(b)部において、横軸はGaNからAlNに向かうAl組成の増加と伴って変化する六方晶系III族窒化物の格子定数を示す。縦軸は、図1の(a)部に示された座標系SのZ軸を示す。横軸には、 $Al_xGa_{1-x}N$ に固有の格子定数 $d_0(X)$ 、 $Al_yGa_{1-y}N$ に固有の格子定数 $d_0(Y)$ 、及び $Al_zGa_{1-z}N$ に固有の格子定数 $d_0(Z)$ が示されている。固有の格子定数は、それぞれの材料に歪みがないことを意味する。図2の(a)部及び(b)部を参照すると、固有の格子定数 $d_0(X)$ 、 $d_0(Y)$ 及び $d_0(Z)$ を表す一点鎖線が縦軸に沿って描かれている。

40

【0055】

図2の(a)部を参照すると、第1の半導体層13の格子定数 $d(13)$ は、固有の格子定数 $d_0(Y)$ と固有の格子定数 $d_0(X)$ 及び $d_0(Z)$ との間の値を有する。これは、第1の半導体層13が $Al_xGa_{1-x}N$ に格子整合せず、且つ完全に格子緩和もしていない、いわゆる中間緩和の状態を有することを示す。第2の半導体層15は、第1の

50

半導体層 13 上にコヒーレントに設けられ、矢印 ST 1 で示されるように歪みを内包し、また格子定数 $d(15)$ は、第 1 の半導体層 13 の格子定数 $d(13)$ に等しい。

【0056】

図 2 の (b) 部を参照すると、半導体積層 39 は第 3 の半導体層 33 及び第 4 の半導体層 35 を含む。第 3 の半導体層 33 の格子定数 $d(33)$ は、固有の格子定数 $d_0(Y)$ に等しい値を有する。これは、第 3 の半導体層 33 が $Al_xGa_{1-x}N$ に格子整合せず、且つ完全に格子緩和していることを示す。第 4 の半導体層 35 は、第 3 の半導体層 33 上にコヒーレントに設けられ、矢印 ST 2 で示されるように大きな歪みを内包し、また格子定数 $d(35)$ は、第 1 の半導体層 33 の格子定数 $d(33)$ に等しい。

【0057】

半導体積層 19 では、歪んだ $Al_yGa_{1-y}N$ の格子定数 $d(13)$ と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数 $d_0(Z)$ との差 Δ_1 は、無歪みの $Al_yGa_{1-y}N$ に固有の格子定数 $d_0(Y)$ と無歪みの $Al_zGa_{1-z}N$ に固有の格子定数 $d_0(Z)$ との差 Δ_2 より小さくなる。これ故に、差分 $(\Delta_2 - \Delta_1)$ に応じて、歪んだ $Al_yGa_{1-y}N$ 上に成長可能な歪んだ $Al_zGa_{1-z}N$ の Al 組成を増加可能になる。これによって、第 1 の半導体層 13 の $Al_yGa_{1-y}N$ のアルミニウム組成と第 2 の半導体層 15 の $Al_zGa_{1-z}N$ のアルミニウム組成との差を 0.5 以上又は 0.5 より大きくすることが可能になる。

【0058】

高電子移動度トランジスタ 11 のヘテロ接合 27a の二次元電子ガス 29 の濃度は、自発分極とピエゾ分極に関連する。この自発分極は、チャンネル層及びバリア層のアルミニウム組成の差に関連しており、組成差が大きいとき自発分極に起因する二次元電子ガス濃度を高くできる。したがって、III 族窒化物半導体電子デバイス 11 において、第 1 の半導体層 13 と第 2 の半導体層 15 とのヘテロ接合 27a における二次元電子ガス濃度を大きくできる。一方で、第 1 の半導体層と第 2 の半導体層とのヘテロ接合における歪みが従来のもものよりも小さいため、従来よりも高い Al 組成差でも、良好なトランジスタ特性等が得られる。

【0059】

一方、半導体積層 39 では、第 4 の半導体層 35 が第 3 の半導体層 33 にコヒーレントに成長されると共に、第 3 の半導体層 33 の $Al_yGa_{1-y}N$ が $Al_xGa_{1-x}N$ に対して完全に緩和している。これ故に、 $Al_yGa_{1-y}N$ の格子定数 $d(33)$ は $d_0(Y)$ に等しく、 $Al_zGa_{1-z}N$ の格子定数 $d(35)$ も $d_0(Y)$ に等しい。したがって、完全緩和した $Al_yGa_{1-y}N$ の格子定数 $d(33)$ と無歪みの $Al_zGa_{1-z}N$ の格子定数 $d_0(Z)$ との差 Δ_3 は、格子定数 $d_0(Y)$ と格子定数 $d_0(Z)$ との差 Δ_4 に等しくなる。

【0060】

第 4 の半導体層 35 は矢印 ST 2 で示されるように大きな歪みを内包する一方、第 2 の半導体層 15 は矢印 ST 1 で示されるように小さい歪みを内包する。したがって、第 2 の半導体層 15 及び第 4 の半導体層 35 は共に $Al_zGa_{1-z}N$ からなるけれども、第 1 の半導体層 13 上にコヒーレントに成長される第 2 の半導体層 15 における可能な Al 組成上限は、上記の歪みの違いに起因して、第 3 の半導体層 33 上にコヒーレントに成長される第 4 の半導体層 35 における可能な Al 組成上限より大きくなる。

【0061】

なお、図 2 の (a) 部に示された第 1 の半導体層 13 の緩和の程度は一例であり、本実施の形態は、図 2 の (a) 部に示された特定の例示に限定されない。

【0062】

$Al_xGa_{1-x}N$ の半導体表面は c 面を有することが好ましい。このとき、第 1 の半導体層 13 において、内部歪みの解放に c 面方向のスベリを利用する。c 面スベリ面は、第 1 の半導体層 13 の表面 13a には到達しない。したがって、第 1 の半導体層 13 と第 2 の半導体層 15 とのヘテロ接合は、内部歪みの解放による欠陥の影響を直接に受けない

10

20

30

40

50

。また、ヘテロ接合 27a は、c 面に平行な面に沿って延在し、また接合 27b は、c 面に平行な面に沿って延在する。

【0063】

第1の半導体層13が $Al_Y Ga_{1-Y} N$ からなるとき、第1の半導体層13の格子緩和率 R は例えば $(d(Al_Y Ga_{1-Y} N) - d(Al_X Ga_{1-X} N)) / (d_0(Al_Y Ga_{1-Y} N) - d_0(Al_X Ga_{1-X} N))$ で規定される。格子緩和率 R は 0.9 に等しい又はより小さいことが好ましい。この実施例では格子緩和率 R が 0.9 以下であれば、第1の半導体層と第2の半導体層の組成差を有意に大きくすることが可能である。また、格子緩和率 R はゼロより大きく 0.8 に等しい又はより小さいことが好ましい。この実施例では格子緩和率 R が 0.8 以下であれば、第1の半導体層と第2の半導体層の組成差を更に有意に大きくすることが可能である。さらに、格子緩和率 R は 0.6 に等しい又はより小さいことが好ましい。この実施例では格子緩和率 R が 0.8 以下であれば、第1の半導体層と第2の半導体層の組成差を更に有意に大きくすることが可能である。ここで、 $d_0(Al_Y Ga_{1-Y} N)$ は無歪みの $Al_Y Ga_{1-Y} N$ の格子定数を示し、前記 $d_0(Al_X Ga_{1-X} N)$ は無歪みの $Al_X Ga_{1-X} N$ の格子定数を示す、また、 $d(Al_Y Ga_{1-Y} N)$ は、当該III族窒化物半導体電子デバイス11における $Al_Y Ga_{1-Y} N$ の格子定数を示し、前記 $d(Al_X Ga_{1-X} N)$ は当該III族窒化物半導体電子デバイス11における格子定数を示す。

10

【0064】

第1の半導体層13の $Al_Y Ga_{1-Y} N$ のアルミニウム組成は 0.5 以下であることが好適である。第1の半導体層13（チャネル層）と第2の半導体層15（バリア層）の組成差が 0.5 以上であるので、第1の半導体層13（チャネル層）のアルミニウム組成は 0.5 以下となる。

20

【0065】

$Al_Y Ga_{1-Y} N$ のアルミニウム組成と $Al_Z Ga_{1-Z} N$ のアルミニウム組成との差は、0.6 以上又はより大きいことが好ましい。チャネル層とバリア層とからなるヘテロ接合 27a のアルミニウム組成を大きくするので、ヘテロ界面 27a における二次元電子ガスの濃度を高めることができる。アルミニウム組成の増大により、ヘテロ界面 27a における二次元電子ガスの濃度をより高くできる。

【0066】

チャネル層の格子緩和率の調整によって、バリア層とチャネル層の組成差を大きくできることを説明する。発明者らの実験では、例えば $Al Ga N$ からなるチャネル層の格子緩和率を変化させる。つまり、完全に緩和した状態（100%緩和）ではなく、例えば90%以下（例えば80%緩和以下、80%緩和以下や60%緩和以下）という中間緩和の状態をチャネル層に作り込むことによって、 $Al Ga N$ チャネル層上に成長される、 $Al Ga N$ バリア層にかかる歪みを従来の場合よりも小さくすることにより、 $Al Ga N$ チャネル層と $Al Ga N$ バリア層とのアルミニウム組成の差を従来のものよりも増大できる。

30

【0067】

引き続き、格子緩和率を調整可能であることを示す実験について説明する。それらの実験の結果として、より大きなバリア層とチャネル層の組成差を形成することが可能となり、その結果、より優れたトランジスタ特性（ $I_d - max$ 等）を得ることができている。

40

【0068】

引き続き説明される実験において、チャネル層のためのIII族窒化物半導体としてアルミニウム組成 0.20 の $Al Ga N$ を用いる。本実施の形態は、このような例示に限定されることはない。また、以下の実験においては、バリア層のために厚さ 15 nm のIII族窒化物半導体層を成長している。あまりにも薄すぎるバリア層の場合、電流コラプスが大きくなってしまったり、電極等の作製プロセスの際の酸化膜等の影響が大きくなる、あるいは、バリア層の膜厚にばらつきが生じた場合のトランジスタ特性のばらつきが大きくなる等の問題が生じるため、ある程度の厚みが実用上不可欠である。

【0069】

50

(実験1-1)

AlGa_{0.2}N / AlGa_{0.2}N (Al組成0.20)のHEMTにおいて、AlGa_{0.2}Nチャンネル層が100%の格子緩和率で緩和しているエピタキシャル基板。

(0001)面のサファイア基板を用意する。成長炉にサファイア基板をセットした後、摂氏1100度で水素(H₂)雰囲気においてサファイア基板の熱処理を行う。この後に、有機金属気相成長法で、サファイア基板上に、厚さ100nmのAlN膜を摂氏1100度の温度で成長する。AlN膜上に、厚さ3μmのAlGa_{0.2}Nチャンネル膜(Al組成=0.20)を摂氏1050度の温度で成長する。AlGa_{0.2}N膜上に、AlGa_{0.2}N又はAlNバリア膜を摂氏1050度の温度で成長する。AlGa_{0.2}Nチャンネル膜のX線逆格子マッピングを測定すると、その測定結果は、このAlGa_{0.2}Nチャンネル膜が下地のAlNに対して100%の格子緩和率で緩和していることを示す。Al組成0.50、0.60、0.70、0.80、1.0のAlGa_{0.2}N、AlNのバリア膜を成長して、チャンネル層とバリア層の組成差が0.30、0.40、0.50、0.60、0.80であるヘテロ接合におけるAlGa_{0.2}N膜、AlN膜の臨界膜厚を調べる。上記のような成膜及び測定から、バリア層のAl組成と、ヘテロ接合トランジスタの特性との関係を得ることができる。

10

【0070】

(実験1-2)

AlGa_{0.2}N / AlGa_{0.2}N (Al組成0.20)のHEMTにおいて、AlGa_{0.2}Nチャンネル層が90%の格子緩和率で緩和しているエピタキシャル基板。

実験1-1と同様にサファイア基板を用意する。成長炉にサファイア基板をセットした後、摂氏1200度で水素(H₂)雰囲気においてサファイア基板の熱処理を行う。この後に、有機金属気相成長法で、サファイア基板上に、厚さ1000nmのAlN膜を摂氏1200度の温度で成長する。AlN膜上に、厚さ1μmのAlGa_{0.2}Nチャンネル膜(Al組成=0.20)を摂氏1050度の温度で成長する。このAlGa_{0.2}N膜上に、AlGa_{0.2}N又はAlNバリア膜を摂氏1050度の温度で成長する。AlGa_{0.2}Nチャンネル膜のX線逆格子マッピングを測定すると、その測定結果は、このAlGa_{0.2}Nチャンネル膜が下地のAlNに対して90%の格子緩和率で緩和していることを示す。Al組成0.50、0.60、0.70、0.80、1.0のAlGa_{0.2}N、AlNバリア膜を成長して、チャンネル層とバリア層の組成差が0.30、0.40、0.50、0.60、0.80であるヘテロ接合におけるAlGa_{0.2}N膜、AlN膜の臨界膜厚を調べる。上記のような成膜及び測定から、バリア層のAl組成と、ヘテロ接合トランジスタの特性との関係を得ることができる。

20

30

【0071】

(実験1-3)

AlGa_{0.2}N / AlGa_{0.2}N (Al組成0.20)のHEMTにおいて、AlGa_{0.2}Nチャンネル層が80%の格子緩和率で緩和しているエピタキシャル基板。

実験1-1と同様にサファイア基板を用意する。成長炉にサファイア基板をセットした後、摂氏1250度で水素(H₂)雰囲気においてサファイア基板の熱処理を行う。この後に、有機金属気相成長法で、サファイア基板上に、厚さ1500nmのAlN膜を摂氏1250度の温度で成長する。AlN膜上に、厚さ1μmのAlGa_{0.2}Nチャンネル膜(Al組成=0.20)を摂氏1050度の温度で成長する。このAlGa_{0.2}N膜上に、AlGa_{0.2}N又はAlNバリア膜を摂氏1050度の温度で成長する。AlGa_{0.2}Nチャンネル膜のX線逆格子マッピングを測定すると、その測定結果は、このAlGa_{0.2}Nチャンネル膜が下地のAlNに対して80%の格子緩和率で緩和していることを示す。Al組成0.50、0.60、0.70、0.80、1.0のAlGa_{0.2}N、AlNのバリア膜を成長して、チャンネル層とバリア層の組成差が0.30、0.40、0.50、0.60、0.80であるヘテロ接合におけるAlGa_{0.2}N膜、AlN膜の臨界膜厚を調べる。上記のような成膜及び測定から、バリア層のAl組成と、ヘテロ接合トランジスタの特性との関係を得ることができる。

40

【0072】

(実験1-4)

50

AlGa_{0.2}N / AlGa_{0.2}N (Al組成0.20)のHEMTにおいて、AlGa_{0.2}Nチャンネル層が60%の格子緩和率で緩和しているエピタキシャル基板。

実験1-1と同様にサファイア基板を用意する。成長炉にサファイア基板をセットした後、摂氏1250度で水素(H₂)雰囲気においてサファイア基板の熱処理を行う。この後に、有機金属気相成長法で、サファイア基板上に、厚さ1500nmのAlN膜を摂氏1250度の温度で成長する。AlN膜上に、厚さ100nmのAlGa_{0.2}Nバッファ膜(Al組成=0.50)を摂氏1050度の温度で成長する。このバッファ層膜上に、厚さ0.3μmのAlGa_{0.2}Nチャンネル膜(Al組成=0.20)を摂氏1050度の温度で成長する。このAlGa_{0.2}N膜上に、AlGa_{0.2}N又はAlNバリア膜を摂氏1050度の温度で成長する。AlGa_{0.2}Nチャンネル膜のX線逆格子マッピングを測定すると、その測定結果は、このAlGa_{0.2}Nチャンネル膜が下地のAlNに対して60%の格子緩和率で緩和していることを示す。Al組成0.50、0.60、0.70、0.80、1.0のAlGa_{0.2}N、AlNのバリア膜を成長して、チャンネル層とバリア層の組成差が0.30、0.40、0.50、0.60、0.80であるヘテロ接合におけるAlGa_{0.2}N膜、AlN膜の臨界膜厚を調べる。上記のような成膜及び測定から、バリア層のAl組成と、ヘテロ接合トランジスタの特性との関係を得ることができる。

10

【0073】

これらの実験及びその結果は例示であり、ここに示されていない実験の結果と共に、チャンネル層の格子緩和率は、チャンネル層のGa_{0.2}Nの膜厚、成長温度等、チャンネル層のAlGa_{0.2}Nの膜厚、組成、成長温度等だけでなく、下地AlNの成長温度や膜厚等によっても制御できる。上記の実験では、AlNテンプレートを用いたけれども、バルクAlN基板を用いた実験は、サファイア基板上に厚さ1.0μm厚のAlN膜を厚積みしたエピタキシャル基板における結果とほぼ同様のAlGa_{0.2}Nエピタキシャル層(格子緩和率80%のAlGa_{0.2}N層)が得られる。なお、実験例では、サファイア基板を用いているが、SiC基板、Si基板等の異種基板の使用でも同様の結果である。

20

【0074】

発明者らの実験によれば、格子緩和は下地半導体層とチャンネル半導体層との関係において、下地半導体層としてAlN層を用い、チャンネル層としてAlGa_{0.2}Nを用いるとき、以下の事項が示される。

(1) 下地半導体層とチャンネル半導体層とのAl組成の差が大きい程、大きく緩和しやすい。

30

(2) チャンネル層の膜厚が厚いほど、大きく緩和しやすい。

(3) 下地半導体層の膜厚が薄い程、その上に成長されるチャンネル層は薄い膜厚で緩和する。

(4) 下地半導体層の結晶品質が良好でないとき、その上に成長されるチャンネル層は薄い膜厚で緩和する。高品質な下地半導体層上に成長されるチャンネル層は、100%未満の中途の格子緩和を得やすい。

なお、十分な厚みのAlN層は、その下地となるサファイア基板に対してほぼ完全に緩和している。また、AlN基板はAlNに固有の格子定数を有するという点で、完全に緩和している。

40

【0075】

図3は、実験において作成したエピタキシャル基板の逆格子マッピング像の一例を示す。AlNに対してその上のAlGa_{0.2}Nが完全にコヒーレントに(この場合には、つまりAlGa_{0.2}Nのa軸格子定数がAlNのa軸格子定数と同じ値)に成長したとき、成長されたAlGa_{0.2}Nの信号のピークは、縦軸と平行に引かれた破線上にある。

【0076】

AlNに対してその上のAlGa_{0.2}Nが完全に(ここでは、チャンネル層のa軸格子定数が無歪のAlGa_{0.2}Nのa軸格子定数と同じ値)緩和して成長したとき、成長されたAlGa_{0.2}Nの信号のピークは、縦軸に対して傾斜して引かれた実線上にある。成長されたAlGa_{0.2}Nの信号のピークが実線と破線の間位置するとき、中間緩和のAlGa_{0.2}Nが得られてい

50

る。格子緩和率がゼロであるとは、AlGaInが下地に対してコヒーレントに成長されていることを示す。格子緩和率が100%（又は1）であるとき、完全に緩和されて、格子定数差に起因する歪み無しであることを示す。中間の格子緩和率は、完全に緩和した場合のa軸の格子定数と、完全にコヒーレントな場合のa軸の格子定数の比を使って百分率で表す。なお、図3に示されたAlGaInは、ほぼ80%緩和に相当する。

【0077】

図4は上記の実験の結果の一覧を示す。図4から理解されるように、AlGaInチャンネル層の格子緩和率が100%より小さい90%、80%、60%に小さいとき、バリア層とチャンネル層とのアルミニウム組成差が大きくなる。このアルミニウム組成差が大きくなることは、AlGaInチャンネル層の格子定数がAlInの格子定数に近づき、歪みも大きくなることを意味する。アルミニウム組成差の増大に伴って2次元電子ガスの濃度(Ns)が大きくなり、またHEMTデバイスにおけるId-maxも向上される。また、Id-maxの測定はトランジスタ構造(HEMT構造)を作製した後、カーブトレーサーを用いて測定した。

10

【0078】

図5は、バリア層のアルミニウム組成とHEMT特性Id-maxとの関係を示す。格子緩和率が100%より小さい90%、80%、60%に小さくなっていくとき、Id-max特性の可能な極大値が大きくなっていく。100%緩和のHEMT構造ではId-max特性の極大値が304mA/mmである。この値を越える極大値は、90%以下の格子緩和率において可能になり、格子緩和率90%において324mA/mmである。さらに、緩和が小さくなればなるほど、Id-max特性の極大値がさらに大きくなっていくことが分かる。

20

【0079】

図6は、AlGaInチャンネル層の格子緩和率とId-max特性の極大値との関係を示す。格子緩和率が100%未満60%以上の範囲で、格子緩和率の低減に伴って、2次元電子ガス濃度(Ns)の極大値及びId-max特性の極大値が共に上昇しており、これはHEMT特性の改善を意味する。

【0080】

次いで、トランジスタ特性が格子緩和率の低減に伴って向上することを説明する。トランジスタ特性は、2次元電子ガスの移動度が高いほど、2次元電子ガス濃度が高いほど、良好な特性が得られる。2次元電子ガス濃度は、自発分極と、ピエゾ分極から構成される。自発分極はバリア層とチャンネル層のアルミニウム組成差に依存しており、ピエゾ分極はバリア層とチャンネル層の歪みに依存している。これらのうち、ピエゾ分極は歪み（つまり、格子定数差）が大きくなるに従って大きくなる。しかしながら、逆に歪みが大きくなりすぎてしまうと、バリア層が格子緩和を起こし、ピエゾ分極は逆に大幅に低下する。また、移動度に関しても、バリア層が格子緩和を起こすと欠陥等の導入により急激に低下する。ゆえに、いかにしてバリア層の格子緩和を抑制しつつ、チャンネル層に対する、バリア層のAl組成を高くできるか（両者のAl組成差を大きく出来るか）がトランジスタ特性の向上に重要である。従来、チャンネル層の格子緩和は、ほぼ100%のもの（歪みのほとんどかかっていない状態のチャンネル層）を利用していた。その場合、その格子定数は、そのチャンネル層のAl組成に応じた、固有の格子定数を有することとなる。一方、本願のようにチャンネル層の格子緩和を90%や、80%、それ以下にすれば、チャンネル層に歪みを与えることができ、その結果、チャンネル層の格子定数は、本来のAl組成に応じた固有の格子定数よりも小さい格子定数を得ることが可能となる。その結果、従来のもものと比較して、バリア層を成長した際に生じるバリア層への歪みが小さくなるため、バリア層の格子緩和が起こりにくくなり、より高いAl組成差のバリア層が作製可能となり、より優れたトランジスタ特性が実現可能となる。上記の説明により、トランジスタ特性が格子緩和率の低減に伴って向上することが理解できる。

30

40

【0081】

図7は、本実施の形態によれば、III族窒化物半導体電子デバイスを作製する方法にお

50

ける主要な工程フロー100を示す図面である。III族窒化物半導体電子デバイスの一例である高電子移動度トランジスタを以下のように工程フロー100に従って作製する。工程S101では、基板を準備する。この基板は、サファイア基板と、このサファイア基板上に作製されたAlNテンプレートとを含む。工程S102では、この基板上に、チャンネル層及びバリア層を成長して、HEMT構造のためのエピタキシャル基板を作製する。ここで、工程S103では、 $Al_xGa_{1-x}N$ ($0 < x < 1$) からなる半導体表面上に、 $Al_xGa_{1-x}N$ と異なるIII族窒化物半導体材料からなりチャンネル層のための第1の半導体層を成長する。次いで、工程S104では、バリア層のための第2の半導体層を第1の半導体層上に成長する。チャンネル層のための第1の半導体層は歪みを内包し、一例を説明するとき、このエピタキシャル基板はAlGaIn/AlGaIn系のHEMT構造を含み、このHEMT構造は、例えばAl組成0.2及び格子緩和80%のAlGaInチャンネル層とAl組成0.57のAlGaInバリア層からなる。

10

【0082】

工程S105では、このエピタキシャル基板上に電極を形成して、HEMTデバイスを作製する。具体的には、工程S106では、エピタキシャル基板上に、ソース/ドレイン電極（例えばZr/Al電極）を形成する。工程S107では、チャンネル層を成長した後、ゲート電極（例えばNi/Au）を形成する。

必要な場合には、エピタキシャル基板上に素子分離領域を形成することができ、エピタキシャル基板上のトランジスタは、素子分離のためのメサ構造を有し、このメサ構造は誘導結合プラズマ法を用いたエッチングにより加工される。なお、ソース/ドレイン電極の作製時に、エピタキシャル基板の表面にリセスを形成し、ソース/ドレイン電極を作製するエリアにおいて深さ方向に一部又は全部のバリア層を取り除いて、オーミック接触がとりやすくなるようにしている。HEMTデバイスのゲート長は1 μ mであり、ゲート-ドレイン間距離は5 μ mであり、ソース-ドレイン間の距離1 μ mである。

20

【0083】

本発明は、本実施の形態に開示された特定の構成に限定されるものではない。

【産業上の利用可能性】

【0084】

以上説明したように、本実施の形態によれば、チャンネル層に対するバリア層のアルミニウム組成差を増大させてトランジスタ特性を改善可能な構造を有するIII族窒化物半導体電子デバイスが提供される。また、本実施の形態によれば、III族窒化物半導体電子デバイスのためのエピタキシャル基板が提供される。さらに、本実施の形態によれば、III族窒化物半導体電子デバイスを作製する方法が提供される。

30

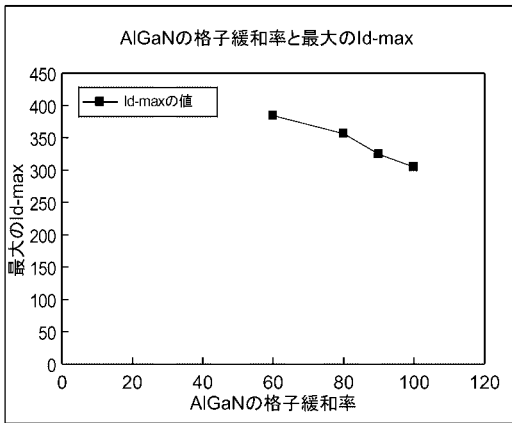
【符号の説明】

【0085】

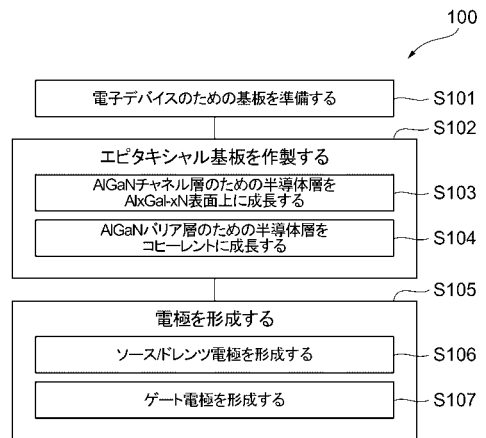
11...III族窒化物半導体電子デバイス、13...第1の半導体層、14...第1の半導体層、15...第2の半導体層、16...第2の半導体層、17...ゲート電極、19...半導体積層、20...エピタキシャル積層体、21a...半導体表面、21...支持基体、22...基板、22...半導体積層、22a...半導体表面、27a...ヘテロ接合、23...ソース電極、25...ドレイン電極、29...二次元電子ガス、31a...III族窒化物層、31b...支持体、J1、J2...オーミック接触、JS...ショットキ接合、EP...エピタキシャル基板。

40

【 図 6 】

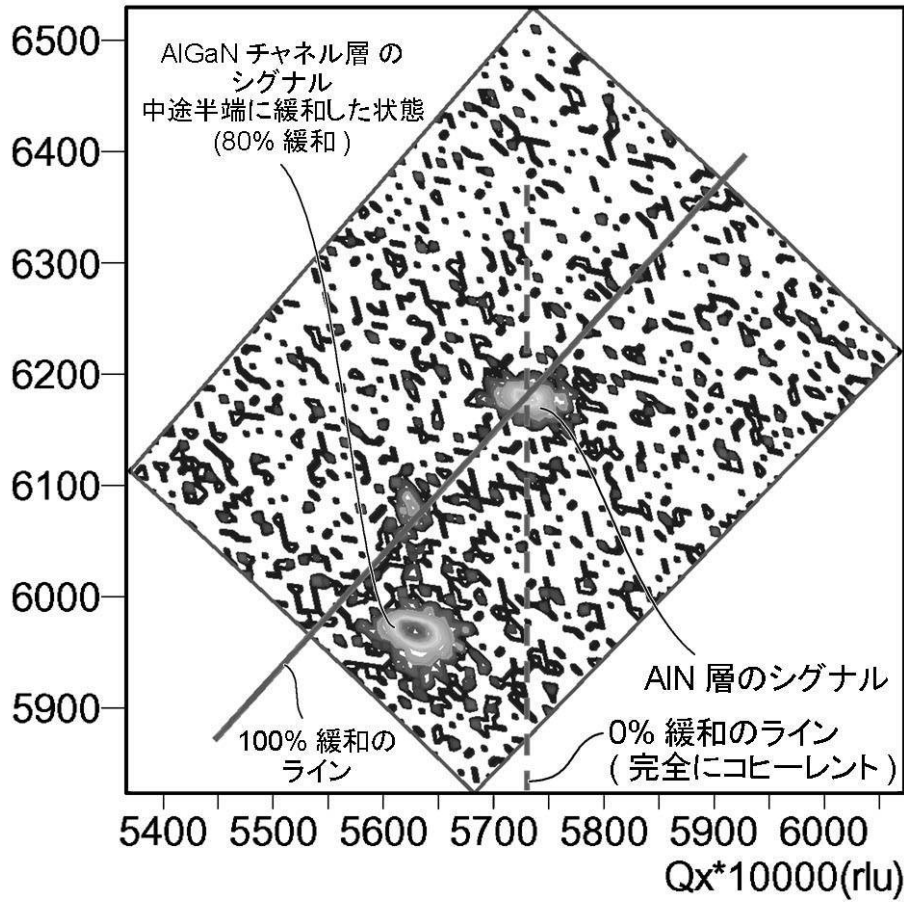


【 図 7 】



【 図 3 】

$Q_y \times 10000(\text{rlu})$



フロントページの続き

(72)発明者 天野 浩

愛知県名古屋市千種区不老町1番 国立大学法人名古屋大学内

(72)発明者 岩谷 素顕

愛知県名古屋市天白区塩釜口1丁目501番地 学校法人名城大学内

Fターム(参考) 5F045 AA04 AB17 DA52 DA57 DA63

5F102 FA02 GB01 GC01 GD01 GJ02 GJ03 GJ10 GK04 GL04 GL09

GL16 GM04 GM10 GQ01 GR01 HC01