

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016年12月29日 (29.12.2016)



(10) 国际公布号
WO 2016/206151 A1

- (51) 国际专利分类号:
H01L 21/77 (2006.01) H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2015/084868
- (22) 国际申请日: 2015年7月23日 (23.07.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510355056.3 2015年6月24日 (24.06.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 张良芬 (ZHANG, Liangfen); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广

东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: MANUFACTURING METHOD FOR LOW TEMPERATURE POLY-SILICON TFT SUBSTRATE STRUCTURE, AND LOW TEMPERATURE POLY-SILICON TFT SUBSTRATE STRUCTURE

(54) 发明名称: 低温多晶硅 TFT 基板结构的制作方法以及低温多晶硅 TFT 基板结构

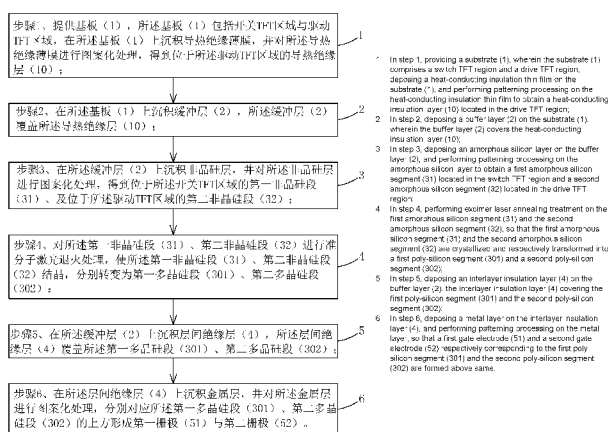


图1

(57) Abstract: A manufacturing method for a low temperature poly-silicon TFT substrate structure, and the low temperature poly-silicon TFT substrate structure. According to the manufacturing method for the low temperature poly-silicon TFT substrate structure, patterns, which are regular and consistent in size, of heat-conducting insulation layers are provided below a buffer layer (2) of a drive TFT region, so that the heat-conducting insulation layers absorb heat in the subsequent excimer laser annealing treatment process, thereby quickening the cooling speed of amorphous silicon to form a crystal nucleus, and the crystal nucleus gradually grows in the annealing process; and since the heat-conducting insulation layers (10) have the patterns which are regular and consistent in size, poly-silicon grains formed in the drive TFT region have relatively good consistency, and the grains are relatively large, so that the electrical consistency of a drive TFT is ensured. The low temperature poly-silicon TFT substrate structure comprises the patterns, which are regular and consistent in size, of the heat-conducting insulation layers which are provided below the buffer layer (2) of the drive TFT region; and the poly-silicon grains of the drive TFT region are relatively good in consistency, the grains are relatively large, and the electrical consistency of a drive TFT is relatively good.

(57) 摘要:

[见续页]



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种低温多晶硅 TFT 基板结构的制作方法 & 低温多晶硅 TFT 基板结构, 低温多晶硅 TFT 基板结构的制作方法通过在驱动 TFT 区域的缓冲层 (2) 下方设置有规律且大小一致的导热绝缘层图案, 使其在后续准分子激光退火处理过程中吸收热量, 从而使非晶硅的冷却速度加快, 形成晶核, 并在退火过程逐渐生长, 由于导热绝缘层 (10) 具有规律且大小一致的图案, 从而使驱动 TFT 区域形成的多晶硅的晶粒具有较好的一致性, 且晶粒相对较大, 保证了驱动 TFT 的电性一致性。低温多晶硅 TFT 基板结构包括在驱动 TFT 区域的缓冲层 (2) 下方设置有规律且大小一致的导热绝缘层图案, 驱动 TFT 区域的多晶硅的晶粒一致性较好, 且晶粒相对较大, 驱动 TFT 的电性一致性较好。

低温多晶硅 TFT 基板结构的制作方法及低温多晶硅 TFT 基板结构

技术领域

- 5 本发明涉及显示技术领域，尤其涉及一种低温多晶硅 TFT 基板结构的制作方法

背景技术

- 低温多晶硅 (Low Temperature Poly-silicon, LTPS) 薄膜晶体管 (Thin Film Transistor, TFT) 在高分辨率有源液晶显示 (Active Matrix Liquid Crystal Display, AMLCD) 以及有机发光二极管 (Active-Matrix Organic Light Emitting Diode, AMOLED) 显示器领域有很大的应用价值和潜力。

- 与非晶硅 (a-Si) 技术相比, LTPS TFT 的迁移率高, 器件稳定性好。LTPS TFT 的迁移率可达几十至几百 cm^2/Vs , 可以满足高分辨率 AMLCD 及 AMOLED 显示器的要求。因此, 低温多晶硅显示器的反应速度较快, 且具有高亮度、高解析度与低耗电量等优点。除了作为像素开关, LTPS TFT 还可以构建周边驱动电路, 实现片上集成系统。

- 准分子激光退火处理 (Excimer Laser Annealing, ELA) 是利用激光的瞬间脉冲照射到非晶硅表面, 使其溶化并重新结晶的技术。因为 AMOLED 驱动需要开关 TFT 和驱动 TFT, 其中, 驱动 TFT 应具有较一致的电性从而具有一致的驱动能力, 以防止在显示过程中导致颜色不均等问题。这就需要驱动 TFT 区域的多晶硅的晶粒具有较好的一致性, 并且晶粒的尺寸较大。

- 然而目前的 ELA 结晶技术对于晶粒的一致性和晶粒的大小不能做到有效控制, 所以结晶状况在整个基板的分布上很不均匀, 导致驱动 TFT 区域多晶硅晶粒的一致性较差, 且晶粒相对较小, 使得驱动 TFT 的电性一致性和电性稳定性较差, 容易导致画质不良等现象的产生。

发明内容

- 30 本发明的目的在于提供一种低温多晶硅 TFT 基板结构的制作方法, 可以使驱动 TFT 区域的多晶硅的晶粒具有较好的一致性, 且晶粒相对较大, 可保证驱动 TFT 的电性一致性。

本发明的目的还在于提供一种低温多晶硅 TFT 基板结构，驱动 TFT 区域的多晶硅的晶粒一致性较好，且晶粒相对较大，驱动 TFT 的电性一致性较好。

为实现上述目的，本发明提供一种低温多晶硅 TFT 基板结构的制作方法，包括如下步骤：

步骤 1、提供基板，所述基板包括开关 TFT 区域与驱动 TFT 区域，在所述基板上沉积导热绝缘薄膜，并对所述导热绝缘薄膜进行图案化处理，得到位于所述驱动 TFT 区域的导热绝缘层；

步骤 2、在所述基板上沉积缓冲层，所述缓冲层覆盖所述导热绝缘层；

步骤 3、在所述缓冲层上沉积非晶硅层，并对所述非晶硅层进行图案化处理，得到位于所述开关 TFT 区域的第一非晶硅段、及位于所述驱动 TFT 区域的第二非晶硅段；

步骤 4、对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理，使所述第一非晶硅段、第二非晶硅段结晶，分别转变为第一多晶硅段、第二多晶硅段；

步骤 5、在所述缓冲层上沉积层间绝缘层，所述层间绝缘层覆盖所述第一多晶硅段、第二多晶硅段；

步骤 6、在所述层间绝缘层上沉积金属层，并对所述金属层进行图案化处理，分别对应所述第一多晶硅段、第二多晶硅段的上方形成第一栅极与第二栅极。

所述基板为玻璃基板或硅基板。

所述导热绝缘层的材料为氧化镁或氧化铝。

所述导热绝缘层的图案为均匀分布且大小一致的圆形、或方形。

所述步骤 2 采用化学气相沉积法制得所述缓冲层。

所述缓冲层的材料为氧化硅、氮化硅、或二者的组合。

所述步骤 3 采用气相沉积法制得所述非晶硅层。

所述步骤 4 采用炉管、准分子激光退火处理设备、或化学气相沉积加热室对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理。

本发明还提供一种低温多晶硅 TFT 基板结构的制作方法，包括如下步骤：

步骤 1、提供基板，所述基板包括开关 TFT 区域与驱动 TFT 区域，在所述基板上沉积导热绝缘薄膜，并对所述导热绝缘薄膜进行图案化处理，得到位于所述驱动 TFT 区域的导热绝缘层；

步骤 2、在所述基板上沉积缓冲层，所述缓冲层覆盖所述导热绝缘层；

步骤 3、在所述缓冲层上沉积非晶硅层，并对所述非晶硅层进行图案化处理，得到位于所述开关 TFT 区域的第一非晶硅段、及位于所述驱动 TFT 区域的第二非晶硅段；

5 步骤 4、对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理，使所述第一非晶硅段、第二非晶硅段结晶，分别转变为第一多晶硅段、第二多晶硅段；

步骤 5、在所述缓冲层上沉积层间绝缘层，所述层间绝缘层覆盖所述第一多晶硅段、第二多晶硅段；

10 步骤 6、在所述层间绝缘层上沉积金属层，并对所述金属层进行图案化处理，分别对应所述第一多晶硅段、第二多晶硅段的上方形成第一栅极与第二栅极；

其中，所述基板为玻璃基板或硅基板；

其中，所述导热绝缘层的材料为氧化镁或氧化铝；

其中，所述导热绝缘层的图案为均匀分布且大小一致的圆形、或方形。

15 本发明还提供一种低温多晶硅 TFT 基板结构，包括开关 TFT 区域和驱动 TFT 区域；

所述开关 TFT 区域包括基板、设于所述基板上的缓冲层、设于所述缓冲层上的第一多晶硅段、设于所述缓冲层上覆盖所述第一多晶硅段的层间绝缘层、及对应所述第一多晶硅段上方设于所述层间绝缘层上的第一栅极；

20 所述驱动 TFT 区域包括基板、设于所述基板上的导热绝缘层、设于所述基板上覆盖所述导热绝缘层的缓冲层、设于所述缓冲层上的第二多晶硅段、设于所述缓冲层上覆盖所述第二多晶硅段的层间绝缘层、及对应所述第二多晶硅段上方设于所述层间绝缘层上的第二栅极。

25 所述基板为玻璃基板或硅基板；所述导热绝缘层的材料为氧化镁或氧化铝；所述导热绝缘层的图案为均匀分布的圆形、或方形；所述缓冲层的材料为氧化硅、氮化硅、或二者的组合。

30 本发明的有益效果：本发明的低温多晶硅 TFT 基板结构的制作方法，通过在驱动 TFT 区域的缓冲层下方设置有规律且大小一致的导热绝缘层图案，在进行后续准分子激光退火处理使非晶硅层结晶的过程中，导热绝缘层会吸收热量，从而使非晶硅的冷却速度加快，形成晶核，并在退火过程逐渐生长，由于导热绝缘层具有有规律且大小一致的图案，从而使驱动 TFT 区域形成的多晶硅层的晶粒具有较好的一致性，且晶粒相对较大，保证了驱动 TFT 的电性一致性，提升了驱动 TFT 的电性稳定性，避免了画质不良等现象的产生。本发明的低温多晶硅 TFT 基板结构，驱动 TFT 区域的缓冲

层下方设置有有规律且大小一致的导热绝缘层图案，驱动 TFT 区域的多晶硅层的晶粒一致性较好，且晶粒相对较大，驱动 TFT 的电性一致性较好，电性稳定性较好。

5 附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

10 图 1 为本发明的低温多晶硅 TFT 基板结构的制作方法的流程图；

图 2 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 1 的示意图；

图 3 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 2 的示意图；

15 图 4 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 3 的示意图；

图 5 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 4 的示意图；

20 图 6 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 5 的示意图；

图 7 为本发明的低温多晶硅 TFT 基板结构的制作方法的步骤 6 的示意图暨本发明的低温多晶硅 TFT 基板结构的剖面示意图。

具体实施方式

25 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 1，本发明首先提供一种低温多晶硅 TFT 基板结构的制作方法，包括如下步骤：

30 步骤 1、如图 2 所示，提供基板 1，所述基板 1 包括开关 TFT 区域与驱动 TFT 区域，在所述基板 1 上沉积导热绝缘薄膜，并对所述导热绝缘薄膜进行图案化处理，得到位于所述驱动 TFT 区域的导热绝缘层 10。

具体的，所述基板 1 可以是玻璃基板或硅基板。

具体的，所述导热绝缘层 10 的材料为氧化镁或氧化铝。

具体的，通过一道光罩对所述导热绝缘薄膜进行图案化处理，于所述

驱动 TFT 区域得到呈均匀分布且大小一致的圆形、方形等图案的导热绝缘层 10。

步骤 2、如图 3 所示，在所述基板 1 上沉积缓冲层 2，所述缓冲层 2 覆盖所述导热绝缘层 10。

5 具体的，采用化学气相沉积（CVD）法制得所述缓冲层 2。

具体的，所述缓冲层 2 的材料可以是氧化硅、氮化硅、或二者的组合。

步骤 3、如图 4 所示，在所述缓冲层 2 上沉积非晶硅层，并对所述非晶硅层进行图案化处理，得到位于所述开关 TFT 区域的第一非晶硅段 31、及位于所述驱动 TFT 区域的第二非晶硅段 32。

10 具体的，采用气相沉积法制得所述非晶硅层。

步骤 4、如图 5 所示，对所述第一非晶硅段 31、第二非晶硅段 32 进行准分子激光退火处理（Excimer Laser Annealer, ELA）使所述第一非晶硅段 31、第二非晶硅段 32 结晶，分别转变为第一多晶硅段 301、第二多晶硅段 302。

15 在准分子激光退火处理的过程中，所述导热绝缘层 10 会吸收热量，从而使非晶硅的冷却速度加快，形成晶核，并在退火过程逐渐生长，由于导热绝缘层 10 具有有规律且大小一致的图案，从而使驱动 TFT 区域形成的第二多晶硅段 302 的晶粒具有较好的一致性，且晶粒相对较大。

具体的，采用炉管、准分子激光退火处理设备、或化学气相沉积加热室（CVD Heating Chamber）对所述第一非晶硅段 31、第二非晶硅段 32 进行准分子激光退火处理。

步骤 5、如图 6 所示，在所述缓冲层 2 上沉积层间绝缘层 4，所述层间绝缘层 4 覆盖所述第一多晶硅段 301、第二多晶硅段 302。

步骤 6、如图 7 所示，在所述层间绝缘层 4 上沉积金属层，并对所述金属层进行图案化处理，分别对应所述第一多晶硅段 301、第二多晶硅段 302 的上方形形成第一栅极 51 与第二栅极 52，后续制作源/漏极等制程均可以采用现有技术实现。

上述低温多晶硅 TFT 基板结构的制作方法，通过在驱动 TFT 区域的缓冲层下方设置有规律且大小一致的导热绝缘层图案，在进行后续准分子激光退火处理使非晶硅层结晶的过程中，导热绝缘层会吸收热量，从而使非晶硅的冷却速度加快，形成晶核，并在退火过程逐渐生长，由于导热绝缘层具有有规律且大小一致的图案，从而使驱动 TFT 区域形成的多晶硅层的晶粒具有较好的一致性，且晶粒相对较大，保证了驱动 TFT 的电性一致性，提升了驱动 TFT 的电性稳定性，避免了画质不良等现象的产生。

请参阅图 7，本发明还提供一种低温多晶硅 TFT 基板结构，包括开关 TFT 区域和驱动 TFT 区域。

所述开关 TFT 区域包括基板 1、设于所述基板 1 上的缓冲层 2、设于所述缓冲层 2 上的第一多晶硅段 301、设于所述缓冲层 2 上覆盖所述第一多晶硅段 301 的层间绝缘层 4 及对应所述第一多晶硅段 301 上方设于所述层间绝缘层 4 上的第一栅极 51。

所述驱动 TFT 区域包括基板 1、设于所述基板 1 上的导热绝缘层 10、设于所述基板 1 上覆盖所述导热绝缘层 10 的缓冲层 2、设于所述缓冲层 2 上的第二多晶硅段 302、设于所述缓冲层 2 上覆盖所述第二多晶硅段 302 的层间绝缘层 4 及对应所述第二多晶硅段 302 上方设于所述层间绝缘层 4 上的第二栅极 52。

具体的，所述基板 1 为玻璃基板或硅基板。

具体的，所述导热绝缘层 10 的材料为氧化镁或氧化铝。

具体的，所述导热绝缘层 10 的图案为均匀分布且大小一致的圆形、方形、或者其他图形。

具体的，所述缓冲层 2 的材料为氧化硅、氮化硅、或二者的组合。

上述低温多晶硅 TFT 基板结构，驱动 TFT 区域的缓冲层下方设置有有规律且大小一致的导热绝缘层图案，驱动 TFT 区域的多晶硅层的晶粒一致性较好，且晶粒相对较大，驱动 TFT 的电性一致性较好，电性稳定性较好。

综上所述，本发明的低温多晶硅 TFT 基板结构的制作方法，通过在驱动 TFT 区域的缓冲层下方设置有规律且大小一致的导热绝缘层图案，在进行后续准分子激光退火处理使非晶硅层结晶的过程中，导热绝缘层会吸收热量，从而使非晶硅的冷却速度加快，形成晶核，并在退火过程逐渐生长，由于导热绝缘层具有有规律且大小一致的图案，从而使驱动 TFT 区域形成的多晶硅层的晶粒具有较好的一致性，且晶粒相对较大，保证了驱动 TFT 的电性一致性，提升了驱动 TFT 的电性稳定性，避免了画质不良等现象的产生。本发明的低温多晶硅 TFT 基板结构，驱动 TFT 区域的缓冲层下方设置有有规律且大小一致的导热绝缘层图案，驱动 TFT 区域的多晶硅层的晶粒一致性较好，且晶粒相对较大，驱动 TFT 的电性一致性较好，电性稳定性较好。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种低温多晶硅 TFT 基板结构的制作方法，包括如下步骤：

步骤 1、提供基板，所述基板包括开关 TFT 区域与驱动 TFT 区域，在
5 所述基板上沉积导热绝缘薄膜，并对所述导热绝缘薄膜进行图案化处理，
得到位于所述驱动 TFT 区域的导热绝缘层；

步骤 2、在所述基板上沉积缓冲层，所述缓冲层覆盖所述导热绝缘层；

步骤 3、在所述缓冲层上沉积非晶硅层，并对所述非晶硅层进行图案化
10 处理，得到位于所述开关 TFT 区域的第一非晶硅段、及位于所述驱动 TFT
区域的第二非晶硅段；

步骤 4、对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理，
使所述第一非晶硅段、第二非晶硅段结晶，分别转变为第一多晶硅段、第
二多晶硅段；

步骤 5、在所述缓冲层上沉积层间绝缘层，所述层间绝缘层覆盖所述第
15 一多晶硅段、第二多晶硅段；

步骤 6、在所述层间绝缘层上沉积金属层，并对所述金属层进行图案化
处理，分别对应所述第一多晶硅段、第二多晶硅段的上方形成第一栅极与
第二栅极。

2、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
20 所述基板为玻璃基板或硅基板。

3、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
所述导热绝缘层的材料为氧化镁或氧化铝。

4、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
所述导热绝缘层的图案为均匀分布且大小一致的圆形、或方形。

25 5、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
所述步骤 2 采用化学气相沉积法制得所述缓冲层。

6、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
所述缓冲层的材料为氧化硅、氮化硅、或二者的组合。

7、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
30 所述步骤 3 采用气相沉积法制得所述非晶硅层。

8、如权利要求 1 所述的低温多晶硅 TFT 基板结构的制作方法，其中，
所述步骤 4 采用炉管、准分子激光退火处理设备、或化学气相沉积加热室
对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理。

9、一种低温多晶硅 TFT 基板结构的制作方法，包括如下步骤：

步骤 1、提供基板，所述基板包括开关 TFT 区域与驱动 TFT 区域，在所述基板上沉积导热绝缘薄膜，并对所述导热绝缘薄膜进行图案化处理，得到位于所述驱动 TFT 区域的导热绝缘层；

5 步骤 2、在所述基板上沉积缓冲层，所述缓冲层覆盖所述导热绝缘层；

步骤 3、在所述缓冲层上沉积非晶硅层，并对所述非晶硅层进行图案化处理，得到位于所述开关 TFT 区域的第一非晶硅段、及位于所述驱动 TFT 区域的第二非晶硅段；

10 步骤 4、对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理，使所述第一非晶硅段、第二非晶硅段结晶，分别转变为第一多晶硅段、第二多晶硅段；

步骤 5、在所述缓冲层上沉积层间绝缘层，所述层间绝缘层覆盖所述第一多晶硅段、第二多晶硅段；

15 步骤 6、在所述层间绝缘层上沉积金属层，并对所述金属层进行图案化处理，分别对应所述第一多晶硅段、第二多晶硅段的上方形成第一栅极与第二栅极；

其中，所述基板为玻璃基板或硅基板；

其中，所述导热绝缘层的材料为氧化镁或氧化铝；

其中，所述导热绝缘层的图案为均匀分布且大小一致的圆形、或方形。

20 10、如权利要求 9 所述的低温多晶硅 TFT 基板结构的制作方法，其中，所述步骤 2 采用化学气相沉积法制得所述缓冲层。

11、如权利要求 9 所述的低温多晶硅 TFT 基板结构的制作方法，其中，所述缓冲层的材料为氧化硅、氮化硅、或二者的组合。

25 12、如权利要求 9 所述的低温多晶硅 TFT 基板结构的制作方法，其中，所述步骤 3 采用气相沉积法制得所述非晶硅层。

13、如权利要求 9 所述的低温多晶硅 TFT 基板结构的制作方法，其中，所述步骤 4 采用炉管、准分子激光退火处理设备、或化学气相沉积加热室对所述第一非晶硅段、第二非晶硅段进行准分子激光退火处理。

30 14、一种低温多晶硅 TFT 基板结构，包括开关 TFT 区域和驱动 TFT 区域；

所述开关 TFT 区域包括基板、设于所述基板上的缓冲层、设于所述缓冲层上的第一多晶硅段、设于所述缓冲层上覆盖所述第一多晶硅段的层间绝缘层、及对应所述第一多晶硅段上方设于所述层间绝缘层上的第一栅极；

所述驱动 TFT 区域包括基板、设于所述基板上的导热绝缘层、设于所

述基板上覆盖所述导热绝缘层的缓冲层、设于所述缓冲层上的第二多晶硅段、设于所述缓冲层上覆盖所述第二多晶硅段的层间绝缘层、及对应所述第二多晶硅段上方设于所述层间绝缘层上的第二栅极。

- 5 15、如权利要求 14 所述的低温多晶硅 TFT 基板结构，其中，所述基板为玻璃基板或硅基板；所述导热绝缘层的材料为氧化镁或氧化铝；所述导热绝缘层的图案为均匀分布的圆形、或方形；所述缓冲层的材料为氧化硅、氮化硅、或二者的组合。

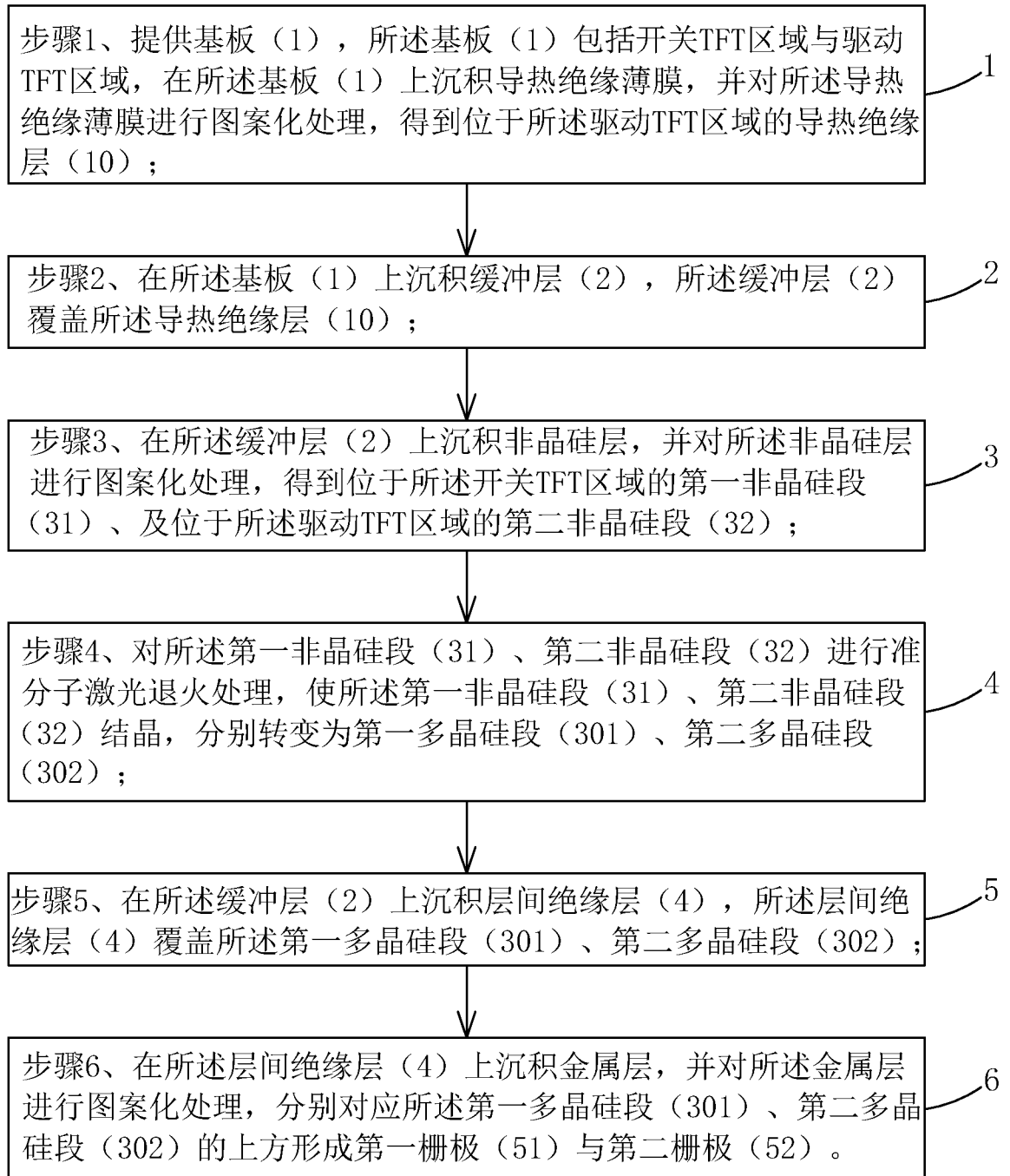


图1

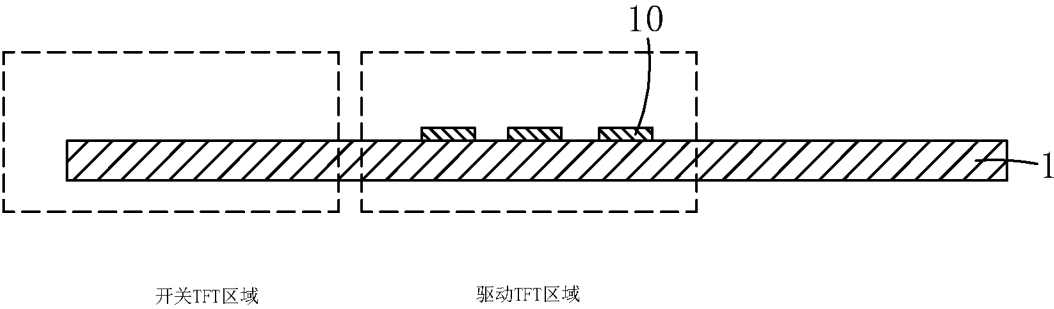


图2

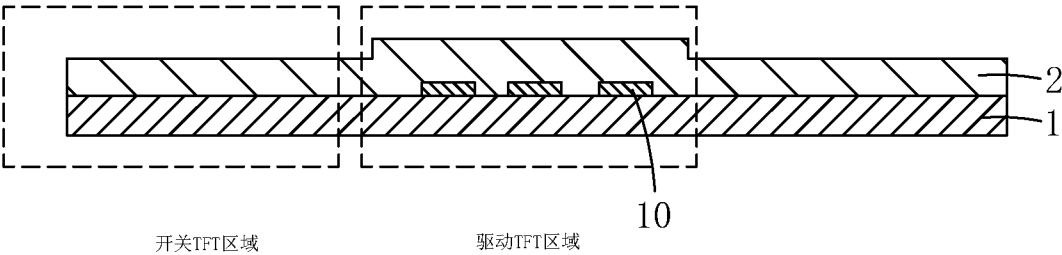


图3

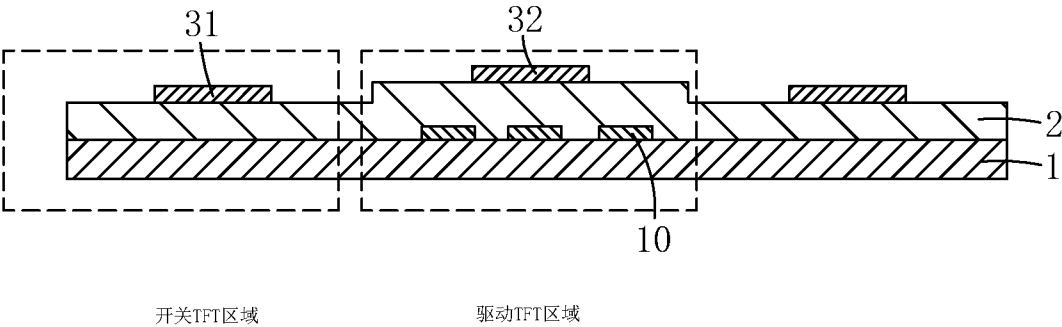


图4

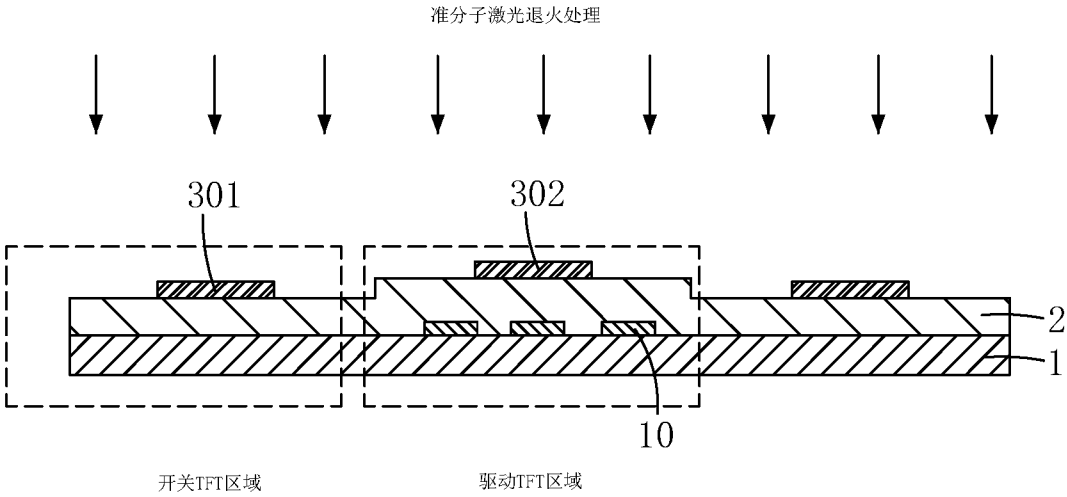


图5

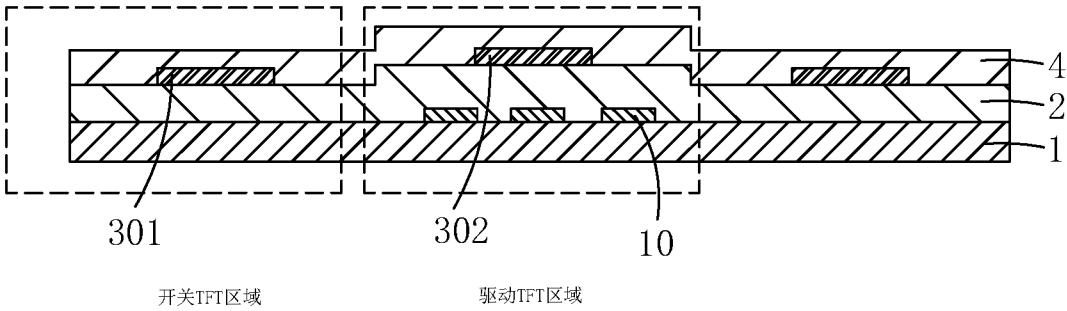


图6

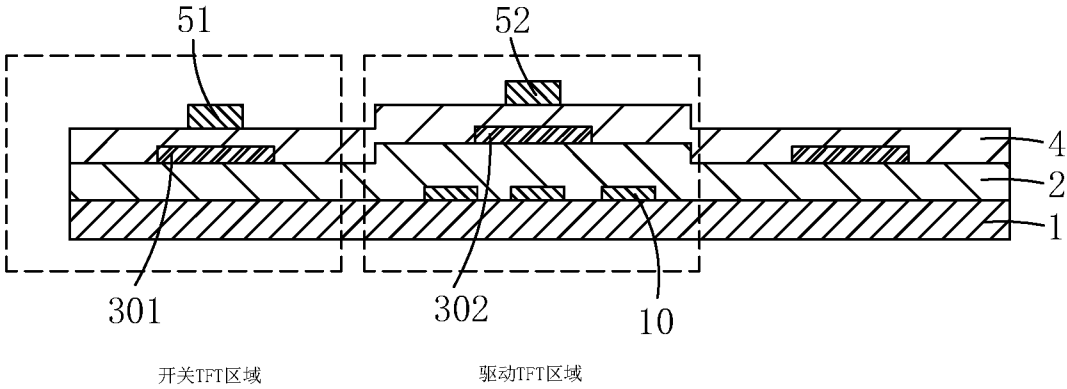


图7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/084868

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; DWPI: heat conduction, heat absorption, heat dissipation, insulating layer, excimer, laser, annealing, polycrystalline silicon, TFT, thin film transistor, substrate, array, heat, heating, insulating, dielectric, layer, film, alumina, magnesia, excimer laser annealer, ELA, grain, large

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 101170076 A (TOPPOLY OPTOELECTRONICS CORP.), 30 April 2008 (30.04.2008), description, page 7, line 20 to page 8, line 19, and figures 5a-5g	1-15
Y	CN 102969250 A (BOE TECHNOLOGY GROUP CO., LTD.), 13 March 2013 (13.03.2013), description, paragraphs 0040 to 0067, and figures 1-3	1-15
A	CN 101546732 A (TOPPOLY OPTOELECTRONICS CORP.), 30 September 2009 (30.09.2009), the whole document	1-15
A	KR 100841365 B1 (SAMSUNG SDI CO., LTD.), 26 June 2008 (26.06.2008), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 February 2016 (17.02.2016)	Date of mailing of the international search report 25 February 2016 (25.02.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XU, Xiaoling Telephone No.: (86-10) 62089121

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/084868

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101170076 A	30 April 2008	CN 101170076 B	18 May 2011
CN 102969250 A	13 March 2013	CN 102969250 B	19 August 2015
		US 2014138695 A1	22 May 2014
CN 101546732 A	30 September 2009	CN 101546732 B	17 July 2013
		TWI 375282 B	21 October 2012
		TW 200926306 A	16 June 2009
		JP 5553327 B	16 July 2014
		US 8227808 B2	24 July 2012
		US 2009146927 A1	11 June 2009
		JP 2009152584 A	09 July 2009
KR 100841365 B1	26 June 2008	US 2011033992 A1	10 February 2011
		KR 20080051618 A	11 June 2008
		US 2008135847 A1	12 June 2008
		US 8053297 B2	08 November 2011

国际检索报告

国际申请号

PCT/CN2015/084868

A. 主题的分类

H01L 21/77 (2006.01) i; H01L 27/12 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNABS; DWPI: 薄膜晶体管, 阵列, 基板, 导热, 吸热, 散热, 绝缘层, 氧化铝, 氧化镁, 准分子, 激光, 退火, 多晶硅, 晶粒, 大, TFT, thin film transistor, substrate, array, heat, heating, insulating, dielectric, layer, film, alumina, magnesia, excimer laser annealer, ELA, grain, large

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 101170076 A (统宝光电股份有限公司) 2008年 4月 30日 (2008 - 04 - 30) 说明书第7页第20行至第8页第19行, 附图5a-5g	1-15
Y	CN 102969250 A (京东方科技集团股份有限公司) 2013年 3月 13日 (2013 - 03 - 13) 说明书第0040段至第0067段, 附图1-3	1-15
A	CN 101546732 A (统宝光电股份有限公司) 2009年 9月 30日 (2009 - 09 - 30) 全文	1-15
A	KR 100841365 B1 (SAMSUNG SDI CO LTD) 2008年 6月 26日 (2008 - 06 - 26) 全文	1-15

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 2月 17日

国际检索报告邮寄日期

2016年 2月 25日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

徐小岭

传真号 (86-10) 62019451

电话号码 (86-10) 62089121

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/084868

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101170076	A	2008年 4月 30日	CN	101170076	B	2011年 5月 18日
CN	102969250	A	2013年 3月 13日	CN	102969250	B	2015年 8月 19日
				US	2014138695	A1	2014年 5月 22日
CN	101546732	A	2009年 9月 30日	CN	101546732	B	2013年 7月 17日
				TW	I375282	B	2012年 10月 21日
				TW	200926306	A	2009年 6月 16日
				JP	5553327	B2	2014年 7月 16日
				US	8227808	B2	2012年 7月 24日
				US	2009146927	A1	2009年 6月 11日
				JP	2009152584	A	2009年 7月 9日
KR	100841365	B1	2008年 6月 26日	US	2011033992	A1	2011年 2月 10日
				KR	20080051618	A	2008年 6月 11日
				US	2008135847	A1	2008年 6月 12日
				US	8053297	B2	2011年 11月 8日

表 PCT/ISA/210 (同族专利附件) (2009年7月)