

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3672964号
(P3672964)

(45) 発行日 平成17年7月20日(2005.7.20)

(24) 登録日 平成17年4月28日(2005.4.28)

(51) Int.Cl.⁷

H02H 3/05

F I

H02H 3/05

E

請求項の数 30 (全 48 頁)

(21) 出願番号	特願平7-102632	(73) 特許権者	502398403
(22) 出願日	平成7年4月26日(1995.4.26)		ティーエム・ティーアンドディー株式会社
(65) 公開番号	特開平8-298718		東京都港区虎ノ門三丁目12番1号
(43) 公開日	平成8年11月12日(1996.11.12)	(74) 代理人	100066474
審査請求日	平成13年12月7日(2001.12.7)		弁理士 田澤 博昭
		(74) 代理人	100088605
			弁理士 加藤 公延
		(74) 代理人	100123434
			弁理士 田澤 英昭
		(74) 代理人	100101133
			弁理士 濱田 初音
		(72) 発明者	金子 精二
			神戸市兵庫区和田崎町1丁目1番2号 三菱電機株式会社 制御製作所内
		最終頁に続く	

(54) 【発明の名称】 保護継電装置

(57) 【特許請求の範囲】

【請求項1】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各種の不良情報に対応する部位を記憶する記憶部と、上記入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を上記記憶部から検索し、その部位を不良部位として特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

【請求項2】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶する記憶部と、上記入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を上記記憶部から検索し、その部位を不良部位として特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

10

20

【請求項 3】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各種の不良情報ごとに、当該不良情報が発生すると連鎖的に発生する可能性のある他の不良情報を記憶するとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶する記憶部と、上記入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を上記記憶部から検索し、当該不良情報が出力されてから他の不良情報が一定時間以内に出力されたか否かによって当該不良情報に対応する不良部位を特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

10

【請求項 4】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各種の不良情報ごとに、当該不良情報の発生に先行して発生する可能性のある他の不良情報を記憶するとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶する記憶部と、上記入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を上記記憶部から検索し、当該不良情報が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報に対応する不良部位を特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

20

【請求項 5】

上記記憶部は、当該不良情報が出力されてから他の不良情報が出力されるまでの一定時間と、他の不良情報が出力されてから当該不良情報が出力されるまでの一定時間とを記憶することを特徴とする請求項 3 または請求項 4 記載の保護継電装置。

【請求項 6】

上記入力用CPUまたは制御用CPUから複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けする分類部を設け、上記検索部は不良部位を特定するに際し、各グループごとに当該グループに属する不良情報のみを考慮して不良部位を特定し、他のグループに属する不良情報を考慮しないことを特徴とする請求項 3 または請求項 4 記載の保護継電装置。

30

【請求項 7】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各種の不良情報ごとに、当該不良情報に対応する少なくとも 1 つ以上の部位を記憶する記憶部と、上記入力用CPUまたは制御用CPUから複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けする分類部と、上記分類部から各グループごとに少なくとも 1 つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ上記記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

40

【請求項 8】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保

50

護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶する記憶部と、上記入力用CPUまたは制御用CPUから複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けする分類部と、上記分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、上記可能性のある不良情報のすべてが出力された部位をそれぞれ上記記憶部から検索して、各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

【請求項9】

10

上記記憶部は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶し、上記検索部は、上記可能性のある不良情報のすべてが上記分類部から出力され、かつ、上記可能性のない不良情報が上記分類部から出力されていない部位を上記記憶部から検索することを特徴とする請求項8記載の保護継電装置。

【請求項10】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と、発生する可能性のある不良情報と、発生する可能性のない不良情報とを記憶し、上記検索部は、上記必ず発生する不良情報が上記分類部から出力されたときに限り、不良部位を特定するための処理を開始することを特徴とする請求項8記載の保護継電装置。

20

【請求項11】

上記記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶することを特徴とする請求項8記載の保護継電装置。

【請求項12】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する入力用CPUと、上記入力用CPUにより入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力する制御用CPUと、互いに関連性のある各不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶する複数の記憶部と、上記入力用CPUまたは制御用CPUから複数の不良情報が出力されると、複数の不良情報を上記複数の記憶部に対応してグループ分けする分類部と、上記分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ上記記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定する検索部と、上記検索部により特定された不良部位を表示する表示部とを備えた保護継電装置。

30

【請求項13】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名及び表示先を記憶し、上記表示部は、上記検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示することを特徴とする請求項8記載の保護継電装置。

40

【請求項14】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を記憶し、上記表示部は、上記検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報名の表示が有りの場合、その不良情報名を表示することを特徴とする請求項8記載の保護継電装置。

【請求項15】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報の優先順位を記憶し、上記表示部は、上記検索部によ

50

り不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、優先順位が高い不良情報から順次、不良情報名を表示することを特徴とする請求項 8 記載の保護継電装置。

【請求項 1 6】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び不良部位の優先順位を記憶し、上記表示部は、上記検索部により複数の不良部位が特定されると、優先順位が高い不良部位から順次、当該不良部位に対応する表示先に故障の障害度及び故障名を表示することを特徴とする請求項 8 記載の保護継電装置。

【請求項 1 7】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び故障の検査に必要な情報を記憶し、上記表示部は、上記検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度、故障名及び故障の検査に必要な情報を表示することを特徴とする請求項 8 記載の保護継電装置。

10

【請求項 1 8】

上記記憶部は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び詳細な不良情報を取得するための要求コマンドを記憶し、上記表示部は、上記検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報を出力した CPU に対して当該要求コマンドを出力して、その CPU から詳細な不良情報を取得し、その詳細な不良情報を表示することを特徴とする請求項 8 記載の保護継電装置。

20

【請求項 1 9】

上記検索部が上記記憶部を検索しても不良部位を特定できない場合、上記表示部が不良部位を特定できない旨を表示することを特徴とする請求項 7 または請求項 8 記載の保護継電装置。

【請求項 2 0】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力するとともに、自己に発生した不具合が解消すると不良復帰情報を出力する入力用 CPU と、上記入力用 CPU により入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力するとともに、自己に発生した不具合が解消すると不良復帰情報を出力する制御用 CPU と、各種の不良情報及び不良復帰情報に対応する部位を記憶する記憶部と、上記入力用 CPU または制御用 CPU から不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を上記記憶部から検索し、その部位を不良部位として特定する検索部と、上記検索部により不良情報に対応する不良部位が特定されると当該不良部位を表示する一方、不良復帰情報に対応する不良部位が特定されると当該不良部位が復帰した旨を表示する表示部とを備えた保護継電装置。

30

【請求項 2 1】

電力系統の状態を示す状態信号を入力する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力するとともに、自己に発生した不具合が解消すると不良復帰情報を出力する入力用 CPU と、上記入力用 CPU により入力された状態信号を用いてリレー演算を実施し、その演算結果に基づいて電力系統に設けられている保護装置を制御する一方、自己診断を実施して、自己に不具合が発生すると不良情報を出力するとともに、自己に発生した不具合が解消すると不良復帰情報を出力する制御用 CPU と、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶する記憶部と、上記入力用 CPU または制御用 CPU から不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を上記記憶部から検索し、その部位を不良部位として特定する検索部と、上記検索部により不良情報に対応する不良部位が特定されると当該不良部位を表示する一方、不良復帰情報に対応する不良部位が特定されると当該不良部位が復

40

50

帰した旨を表示する表示部とを備えた保護継電装置。

【請求項 2 2】

上記入力用 CPU 及び制御用 CPU は、自己に発生した不具合が修理によって解消され、再度電源が投入された場合、不良復帰情報を出力することを特徴とする請求項 2 0 または請求項 2 1 記載の保護継電装置。

【請求項 2 3】

上記記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶することを特徴とする請求項 2 1 記載の保護継電装置。

【請求項 2 4】

上記入力用 CPU 及び制御用 CPU は、自己に発生したすべての不具合が解消したとき不良復帰情報を出力し、上記記憶部は、その不良復帰情報に対応する不良部位を CPU 単位で記憶することを特徴とする請求項 2 0 記載の保護継電装置。

10

【請求項 2 5】

上記入力用 CPU 及び制御用 CPU は、自己に発生したすべての不具合が解消したとき不良復帰情報を出力し、上記記憶部は、各 CPU ごとに、不良が解消したときに発生する可能性のある不良復帰情報を記憶することを特徴とする請求項 2 1 記載の保護継電装置。

【請求項 2 6】

上記検索部から出力される情報を上記表示部に対して伝送する伝送制御部を設けたことを特徴とする請求項 1 から請求項 2 5 のうち何れか 1 項記載の保護継電装置。

【請求項 2 7】

20

上記入力用 CPU 及び制御用 CPU から出力される不良情報を入力する入力処理部と、上記入力処理部が入力する不良情報を上記検索部に対して伝送する伝送制御部とを設けたことを特徴とする請求項 1 から請求項 2 5 のうち何れか 1 項記載の保護継電装置。

【請求項 2 8】

CPU の種類に応じて発生する可能性のある不良情報を記憶するデータベースと、上記入力用 CPU 及び制御用 CPU の種類を指定されると、上記入力用 CPU 及び制御用 CPU に発生する可能性のある不良情報を上記データベースから読み取り、その不良情報を上記記憶部に書き込むデータ書き込み部とを設けたことを特徴とする請求項 1 から請求項 2 5 のうち何れか 1 項記載の保護継電装置。

【請求項 2 9】

30

CPU の種類に応じて発生する可能性のある不良情報、試験制御情報及び試験結果情報を記憶するデータベースと、上記入力用 CPU 及び制御用 CPU の種類を指定されると、上記入力用 CPU 及び制御用 CPU に発生する可能性のある不良情報、試験制御情報及び試験結果情報を上記データベースから読み取り、その不良情報、試験制御情報及び試験結果情報を上記記憶部に書き込むデータ書き込み部と、上記試験制御情報に応じた模擬系統の状態を示す状態信号を上記入力用 CPU に出力したのち、上記検索部により特定された不良部位と試験結果情報を比較する比較部とを設けたことを特徴とする請求項 1 から請求項 2 5 のうち何れか 1 項記載の保護継電装置。

【請求項 3 0】

上記表示部は、上記入力用 CPU または制御用 CPU から出力された不良情報、不良復帰情報、不良情報及び不良復帰情報の出力時刻及びグループ名、並びに上記検索部により特定された不良部位を必要に応じて表示することを特徴とする請求項 1 から請求項 2 5 のうち何れか 1 項記載の保護継電装置。

40

【発明の詳細な説明】

【0 0 0 1】

【産業上の利用分野】

この発明は、電力系統の電圧・電流等に基づいて故障の有無を判定し、判定結果に応じて遮断器等を制御する保護継電装置に関するものである。

【0 0 0 2】

【従来の技術】

50

図56は例えば「三菱電機技報」Vol. 63, No. 8 1989年発行 第10頁に示された従来の保護継電装置を示す構成図であり、図において、1は電力系統の状態を示す電圧・電流等の状態信号を入力する一方、自己診断を実施し、自己に不具合が発生すると不良情報を出力するアナログ入力CPU（入力用CPU）、2はアナログ入力CPU1により入力された状態信号を用いてリレー演算を行う一方、自己診断を実施し、自己に不具合が発生すると不良情報を出力するリレーCPU（制御用CPU）、3はリレーCPU2の演算結果に基づいてシーケンス演算を行い、制御する必要がある遮断器等の制御信号を生成する一方、自己診断を実施し、自己に不具合が発生すると不良情報を出力するシーケンスCPU（制御用CPU）、4は各CPU1～3をバックアップするために設けられた事故検出CPUであり、各CPU1～3と同等の機能を有している。

10

【0003】

また、5はシーケンスCPU3が出力する制御信号に基づいて遮断等を制御する出力ボード、6は各CPUの動作を管理するマンマシンCPU、7は不良部位の故障を示すLED等から構成された表示器、8はシステムバス、9、10は信号線である。

【0004】

また、図57は従来の保護継電装置の要部を示す構成図であり、図において、11～14は自己診断を実施し、自己に不具合が発生すると不良情報15を出力する監視部、15は不良情報、16は各CPU1～4から不良情報15が出力されると論理演算を行い、不良部位を特定する論理演算部、17は論理演算部16により特定された不良部位の故障を示すLEDを点灯する表示制御部である。

20

【0005】

次に動作について説明する。

まず、アナログ入力CPU1が、電圧・電流等のアナログ量を電力系統の状態信号として入力すると、そのアナログ量をデジタル量に変換し、そのデジタル量に変換した状態信号をシステムバス8を介してリレーCPU2に出力する。そして、アナログ入力CPU1から状態信号が出力されると、リレーCPU2が、その状態信号を用いてリレー演算を行い、電力系統における故障の有無を判定する。

【0006】

そして、リレーCPU2におけるリレー演算が終了すると、その演算結果がシステムバス8を介してシーケンスCPU3に出力され、シーケンスCPU3が、その演算結果に基づいてシーケンス演算を行い、制御する必要がある遮断器等の制御信号を生成する。

30

そして、その制御信号がシステムバス8を介して出力ボード5に出力され、出力ボード5がその制御信号に基づいて遮断等を制御する。

これにより、電力系統で事故が発生しても、事故発生部分が除去され、電力系統の機器や送電線等が保護されることになる。

【0007】

このように、各CPU1～4等が常に正常に動作していれば、電力系統の機器や送電線等を保護することができるが、各CPU1～4等に不具合が発生して、正常に動作できなくなると、電力系統の機器や送電線等を保護できなくなるので、各CPU1～4はそれぞれ自己診断を実施する監視部11～14を有しており、自己に不具合が発生すると不良情報15を出力するようにしている。

40

【0008】

因に、不良情報15は、図58に示すように、不良の種類に応じてコード化されており、各監視部11～14からは不良の種類に応じたコードが出力されるようになっている。例えば、アナログ入力CPU1が自己診断を行った結果、PT回路チェック不良と診断した場合には、“E001”のコードを不良情報15として出力する。

【0009】

そして、各監視部11～14から不良情報15が出力されると、論理演算部16が、不良情報15を用いて論理演算を行い、不良部位を特定する。

具体的には、図59及び図60に示すような論理演算がプログラミングされており（通常

50

、アセンブラ言語やC言語を用いて論理演算がプログラミングされている)、例えば、"E001", "E002", "E003"または"E004"の何れかのコードが不良情報15として出力された場合には、アナログ入力の一部が不良と判断される。

【0010】

そして、論理演算部16により不良部位が特定されると、表示制御部17が、不良と判断された部位の故障を示す表示器7のLEDを点灯し、一連の処理を終了する。

これにより、不良部位を認識できるため、不良部位を迅速に復旧することができるようになる。

【0011】

【発明が解決しようとする課題】

従来の保護継電装置は以上のように構成されているので、表示器7のLEDを監視すれば不良部位を認識することができるが、電力システムの規模が大きくなる程、不良情報15の数が増大して、不良部位を特定するための論理演算が複雑になる関係上、電力システムの規模が大きくなるにしたがって論理演算のプログラムサイズが大きくなり、そのため、論理演算のプログラミングに多大な時間と労力を要し、現実的には、電力システムの規模が大きくなると不良部位を細分化することができず、不良部位を大まかにしか特定できない問題点があった。

また、論理演算のプログラミングはアセンブラ言語等を用いて作成しなければならない関係上、プログラミングに対する専門的な知識を有する技術者でなければ作成することができないなどの問題点もあった。

【0012】

この発明は上記のような問題点を解消するためになされたもので、論理演算のプログラミングを不要にし、電力システムの規模が大きくなっても不良部位をきめ細かく特定することができる保護継電装置を得ることを目的とする。

【0013】

【課題を解決するための手段】

請求項1の発明に係る保護継電装置は、各種の不良情報に対応する部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するようにしたものである。

【0014】

請求項2の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するようにしたものである。

【0015】

請求項3の発明に係る保護継電装置は、各種の不良情報ごとに、当該不良情報が発生すると連鎖的に発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力されてから他の不良情報が一定時間以内に出力されたか否かによって当該不良情報に対応する不良部位を特定するようにしたものである。

【0016】

請求項4の発明に係る保護継電装置は、各種の不良情報ごとに、当該不良情報の発生に先行して発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報に対応する不良部位を特定するようにしたも

10

20

30

40

50

のである。

【0017】

請求項5の発明に係る保護継電装置は、当該不良情報が出力されてから他の不良情報が出力されるまでの一定時間と、他の不良情報が出力されてから当該不良情報が出力されるまでの一定時間とを記憶部に記憶しておくようにしたものである。

【0018】

請求項6の発明に係る保護継電装置は、入力用CPUまたは制御用CPUから複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けし、不良部位を特定するに際し、各グループごとに当該グループに属する不良情報のみを考慮して不良部位を特定し、他のグループに属する不良情報を考慮しないようにしたものである。

10

【0019】

請求項7の発明に係る保護継電装置は、各種の不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶部に記憶しておき、分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するようにしたものである。

【0020】

請求項8の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、その可能性のある不良情報のすべてが出力された部位をそれぞれ記憶部から検索して、各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定するようにしたものである。

20

【0021】

請求項9の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶部に記憶しておき、その可能性のある不良情報のすべてが分類部から出力され、かつ、その可能性のない不良情報が分類部から出力されていない部位を記憶部から検索するようにしたものである。

30

【0022】

請求項10の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と、発生する可能性のある不良情報と、発生する可能性のない不良情報とを記憶部に記憶しておき、必ず発生する不良情報が分類部から出力されたときに限り、不良部位を特定するための処理を開始するようにしたものである。

【0023】

請求項11の発明に係る保護継電装置は、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしたものである。

【0024】

請求項12の発明に係る保護継電装置は、互いに関連性のある各不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶する複数の記憶部と、入力用CPUまたは制御用CPUから複数の不良情報が出力されると、複数の不良情報を複数の記憶部に対応してグループ分けする分類部とを設け、その分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するようにしたものである。

40

【0025】

請求項13の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名及び表示先を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するよう

50

したものである。

【0026】

請求項14の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報名の表示が有りの場合、その不良情報名を表示するようにしたものである。

【0027】

請求項15の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報の優先順位を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、優先順位が高い不良情報から順次、不良情報名を表示するようにしたものである。

10

【0028】

請求項16の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び不良部位の優先順位を記憶部に記憶しておき、検索部により複数の不良部位が特定されると、優先順位が高い不良部位から順次、当該不良部位に対応する表示先に故障の障害度及び故障名を表示するようにしたものである。

【0029】

請求項17の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び故障の検査に必要な情報を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度、故障名及び故障の検査に必要な情報を表示するようにしたものである。

20

【0030】

請求項18の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び詳細な不良情報を取得するための要求コマンドを記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報を出力したCPUに対して当該要求コマンドを出力して、そのCPUから詳細な不良情報を取得し、その詳細な不良情報を表示するようにしたものである。

30

【0031】

請求項19の発明に係る保護継電装置は、記憶部を検索しても不良部位を特定できない場合、不良部位を特定できない旨を表示するようにしたものである。

【0032】

請求項20の発明に係る保護継電装置は、各種の不良情報及び不良復帰情報に対応する部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたものである。

【0033】

40

請求項21の発明に係る保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたものである。

【0034】

請求項22の発明に係る保護継電装置は、自己に発生した不具合が修理によって解消されて、再度電源が投入された場合、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたものである。

50

【0035】

請求項23の発明に係る保護継電装置は、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしたものである。

【0036】

請求項24の発明に係る保護継電装置は、不良復帰情報に対応する不良部位をCPU単位で記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたものである。

【0037】

請求項25の発明に係る保護継電装置は、各CPUごとに、不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたものである。

10

【0038】

請求項26の発明に係る保護継電装置は、検索部から出力される情報を表示部に対して伝送する伝送制御部を設けたものである。

【0039】

請求項27の発明に係る保護継電装置は、入力処理部が入力する不良情報を検索部に対して伝送する伝送制御部を設けたものである。

【0040】

請求項28の発明に係る保護継電装置は、入力用CPU及び制御用CPUの種類を指定されると、その入力用CPU及び制御用CPUに発生する可能性のある不良情報をデータベースから読み取り、その不良情報を記憶部に書き込むようにしたものである。

20

【0041】

請求項29の発明に係る保護継電装置は、試験制御情報に応じた模擬系統の状態を示す状態信号を入力用CPUに出力したのち、検索部により特定された不良部位と試験結果情報を比較するようにしたものである。

【0042】

請求項30の発明に係る保護継電装置は、入力用CPUまたは制御用CPUから出力された不良情報、不良復帰情報、不良情報及び不良復帰情報の出力時刻及びグループ名、並びに検索部により特定された不良部位を必要に応じて表示するようにしたものである。

30

【0043】

【作用】

請求項1の発明における保護継電装置は、各種の不良情報に対応する部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するようにしたことにより、論理演算をプログラミングすることなく、各種の不良情報に対応する部位を記憶部に記憶させるだけで、不良部位を特定できるようになる。

【0044】

請求項2の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するようにしたことにより、論理演算をプログラミングすることなく、その可能性のある不良情報を記憶部に記憶させるだけで、不良部位を特定できるようになる。

40

【0045】

請求項3の発明における保護継電装置は、各種の不良情報ごとに、当該不良情報が発生すると連鎖的に発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力されてから他の不良情報が一定時間

50

以内に出力されたか否かによって当該不良情報に対応する不良部位を特定するようにしたことにより、1つの部位に不良が発生して複数の不良情報が出力されても、実際に不良が発生した部位を的確に特定することができるようになる。

【0046】

請求項4の発明における保護継電装置は、各種の不良情報ごとに、当該不良情報の発生に先行して発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報に対応する不良部位を特定するようにしたことにより、1つの部位に不良が発生して複数の不良情報が出力されても、実際に不良が発生した部位を的確に特定することができるようになる。

10

【0047】

請求項5の発明における保護継電装置は、当該不良情報が出力されてから他の不良情報が出力されるまでの一定時間と、他の不良情報が出力されてから当該不良情報が出力されるまでの一定時間とを記憶部に記憶しておくようにしたことにより、各不良情報間の関連性に応じて、適宜一定時間を変更することができるようになる。

【0048】

請求項6の発明における保護継電装置は、入力用CPUまたは制御用CPUから複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けし、不良部位を特定するに際し、各グループごとに当該グループに属する不良情報のみを考慮して不良部位を特定し、他のグループに属する不良情報を考慮しないようにしたことにより、不良部位の特定に考慮すべきでない時間的に古い不良情報の影響を受けずに、不良部位を特定できるようになる。

20

【0049】

請求項7の発明における保護継電装置は、各種の不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶部に記憶しておき、分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するようにしたことにより、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができるようになる。

30

【0050】

請求項8の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、その可能性のある不良情報のすべてが出力された部位をそれぞれ記憶部から検索して、各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定するようにしたことにより、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができるようになる。

40

【0051】

請求項9の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶部に記憶しておき、その可能性のある不良情報のすべてが分類部から出力され、かつ、その可能性のない不良情報が分類部から出力されていない部位を記憶部から検索するようにしたことにより、請求項8の発明より更に細かく不良部位を特定することができるようになる。

【0052】

請求項10の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と、発生する可能性のある不良情報と、発生する可能性のない不良情報とを記憶部に記憶しておき、必ず発生する不良情報が分類部から出力されたとき

50

に限り、不良部位を特定するための処理を開始するようにしたことにより、必ず発生する不良情報が分類部から出力されない場合には、不良部位を特定するための処理が開始されなくなる結果、処理時間が短縮されるようになる。

【0053】

請求項11の発明における保護継電装置は、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしたことにより、記憶部を検索するときの処理時間が短縮されるようになる。

【0054】

請求項12の発明における保護継電装置は、互いに関連性のある各不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶する複数の記憶部と、入力用CPUまたは制御用CPUから複数の不良情報が出力されると、複数の不良情報を複数の記憶部に対応してグループ分けする分類部とを設け、その分類部から各グループごとに少なくとも1つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するようにしたことにより、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができるようになる。

10

【0055】

請求項13の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名及び表示先を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するようにしたことにより、不良部位の認識が容易になるとともに、当該故障が電力系統に対してどの程度影響を与えるものであるのかを把握できるようになる。

20

【0056】

請求項14の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報名の表示が有りの場合、その不良情報名を表示するようにしたことにより、電力系統を監視するうえで、不良情報の内容を認識することが有用である場合には、不良情報名を表示することができるようになる。

30

【0057】

請求項15の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報の優先順位を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、優先順位が高い不良情報から順次、不良情報名を表示するようにしたことにより、出力されたすべての不良情報を1画面に表示しきれない場合、重要な不良情報を優先的に表示できるようになる。

【0058】

請求項16の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び不良部位の優先順位を記憶部に記憶しておき、検索部により複数の不良部位が特定されると、優先順位が高い不良部位から順次、当該不良部位に対応する表示先に故障の障害度及び故障名を表示するようにしたことにより、複数の不良部位が特定され、そのすべての不良部位を1画面に表示しきれない場合、重要な不良部位を優先的に表示できるようになる。

40

【0059】

請求項17の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び故障の検査に必要な情報を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度、故障名及び故障の検査に必要な情報を表示するようにしたことにより、特定された不良部位に故障が実際に生じているか否かの検査を速やかに行うことができるようになる。

50

【0060】

請求項18の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び詳細な不良情報を取得するための要求コマンドを記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報を出力したCPUに対して当該要求コマンドを出力して、そのCPUから詳細な不良情報を取得し、その詳細な不良情報を表示するようにしたことにより、不良発生時点の様相を詳細に分析することができるようになる。

【0061】

請求項19の発明における保護継電装置は、記憶部を検索しても不良部位を特定できない場合、不良部位を特定できない旨を表示するようにしたことにより、あらかじめ予想していなかった現象が発生したことを認識できるようになる一方、不良情報が出力されたにもかかわらず不良部位が表示されない結果、不良情報が出力された事実を知り得ない不具合を解消できるようになる。

10

【0062】

請求項20の発明における保護継電装置は、各種の不良情報及び不良復帰情報に対応する部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたことにより、不良部位が復帰したことを容易に認識することができるようになる。

20

【0063】

請求項21の発明における保護継電装置は、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたことにより、不良部位が復帰したことを容易に認識することができるようになる。

【0064】

請求項22の発明における保護継電装置は、自己に発生した不具合が修理によって解消されて、再度電源が投入された場合、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたことにより、当該装置を停止して修理した場合でも、当該装置を起動後ただちに不良部位が復帰したことを表示できるようになる。

30

【0065】

請求項23の発明における保護継電装置は、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしたことにより、記憶部を検索するときの処理時間が短縮されるようになる。

【0066】

請求項24の発明における保護継電装置は、不良復帰情報に対応する不良部位をCPU単位で記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたことにより、記憶部の記憶内容を低減することができるようになる。

40

【0067】

請求項25の発明における保護継電装置は、各CPUごとに、不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用CPUまたは制御用CPUから不良復帰情報を出力するようにしたことにより、記憶部の記憶内容を低減することができるようになる。

【0068】

請求項26の発明における保護継電装置は、検索部から出力される情報を表示部に対して

50

伝送する伝送制御部を設けたことにより、検索部と表示部を切り離して、表示部を遠隔地に設置することができるようになる。

【0069】

請求項27の発明における保護継電装置は、入力処理部が入力する不良情報を検索部に対して伝送する伝送制御部を設けたことにより、入力処理部と検索部を切り離して、表示部を遠隔地に設置することができるようになる。

【0070】

請求項28の発明における保護継電装置は、入力用CPU及び制御用CPUの種類を指定されると、その入力用CPU及び制御用CPUに発生する可能性のある不良情報をデータベースから読み取り、その不良情報を記憶部に書き込むようにしたことにより、入力用CPU及び制御用CPUの種類を入力するだけで、不良情報を記憶部に記憶させることができるようになる。

10

【0071】

請求項29の発明における保護継電装置は、試験制御情報に応じた模擬系統の状態を示す状態信号を入力用CPUに出力したのち、検索部により特定された不良部位と試験結果情報を比較するようにしたことにより、記憶部の記憶内容等の誤りを容易に検出することができるようになる。

【0072】

請求項30の発明における保護継電装置は、入力用CPUまたは制御用CPUから出力された不良情報、不良復帰情報、不良情報及び不良復帰情報の出力時刻及びグループ名、並びに検索部により特定された不良部位を必要に応じて表示するようにしたことにより、記憶部の記憶内容等の誤りを容易に検出することができるようになるとともに、当該装置の一連の動作を分析することができるようになる。

20

【0073】

【実施例】

実施例1.

以下、この発明の一実施例を図について説明する。

図1はこの発明の実施例1による保護継電装置を示す構成図であり、図において従来のものと同一符号は同一または相当部分を示すので説明を省略する。

21は各CPU1～4から出力された不良情報15を入力する入力処理部、22は各種の不良情報15に対応する部位を記憶する記憶部、23は入力処理部21により入力された不良情報15に対応する部位を記憶部22から検索し、その部位を不良部位として特定する検索部、24は検索部23により特定された不良部位を表示器25に表示させる表示制御部（表示部）、25は不良部位を表示する表示器（表示部）である。

30

因に、図2はこの発明の実施例1による保護継電装置の動作を示すフローチャートである。

【0074】

次に動作について説明する。

電力系統の状態を示す状態信号を用いてリレー演算を行い、その演算結果に基づいて遮断器等を制御する動作は従来のものと同様であるため説明を省略する。

40

【0075】

まず、各CPU1～4の監視部11～14が、一定周期ごとに（例えば、電気角で30度に相当する時間ごと）、自己診断を実施し、自己に不具合が発生すると、従来のものと同様に、コード化された不良情報15を出力する。

そして、各監視部11～14から不良情報15が出力されると、入力処理部21が、その不良情報15を入力し（ステップST1）、その不良情報15に対応するアドレスのメモリの論理を"0"から"1"に書き換える処理を行う。

例えば、不良情報15として、"E011"のコード（CPU1ソフトウェア動作停止を示すコード）だけを入力した場合、図3に示すように、11番地のメモリの論理を"0"から"1"に書き換え、他の番地のメモリの論理は"0"を保持する。ただし、当該不良

50

情報 15 が出力される前には、不良部位が発生していなかったものとする。

【0076】

そして、入力処理部 21 がメモリの論理を書き換えると割り込み信号を検索部 23 に対して出力する。

このようにして、割り込み信号を受けると検索部 23 が、メモリの論理を読み取ることにより、不良情報 15 として "E011" のコードが出力されたことを認識する。そして、その不良情報 15 に対応する部位を記憶部 22 から検索し、その検索した部位を不良部位として特定する (ステップ S T 2)。

具体的に説明すると、記憶部 22 には、図 4 (a) に示すように、各種の不良情報に対応して不良の可能性のある部位が定義されているので (図 4 (b) は具体例)、不良情報 15 として "E011" のコードが出力された場合、"CPU1 ソフトウェア動作停止" を見出しとする不良情報の項目をサーチし、その項目に定義されている部位、即ち、アナログ入力 CPU1 を不良部位として特定する。

10

【0077】

そして、検索部 23 がアナログ入力 CPU1 を不良部位として特定すると、表示制御部 24 が、アナログ入力 CPU1 に不良が発生した旨を表示器 25 に表示させ (ステップ S T 3)、一連の処理を終了する。

【0078】

以上のように、この実施例 1 によれば、各種の不良情報に対応する部位を記憶部 22 に記憶しておき、各 CPU1 ~ 4 から不良情報 15 が出力されると、その不良情報 15 に対応する部位を記憶部 22 から検索して、その部位を不良部位として特定するようにしたので、上記従来例のように、論理演算をプログラミングすることなく、各種の不良情報 15 に対応する部位を記憶部 22 に記憶させるだけで、不良部位を特定できるようになる結果、電力系統の規模が大きくなって不良情報 15 の数が増大しても、不良部位をきめ細かく特定することができるとともに、当該保護継電装置を短期間で構築することができる効果がある。

20

また、論理演算をプログラミングする必要がないので、プログラミングに対する専門的な知識を有する技術者でなくても、当該保護継電装置を構築することができる効果がある。さらに、電力系統の系統構成が変更された場合、記憶部 22 の記憶内容を書き換えるだけで対処することができるので、当該保護継電装置のプログラム自体は変更せずに済み、メンテナンス性が向上する効果もある。

30

【0079】

実施例 2.

図 5 はこの発明の実施例 2 による保護継電装置を示す構成図であり、図において、26 は各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶する記憶部、27 は各 CPU1 ~ 4 から不良情報 15 が出力されると、その不良情報 15 に対応する部位を記憶部 26 から検索して、その部位を不良部位として特定する検索部である。

【0080】

次に動作について説明する。

40

記憶部 26 及び検索部 27 以外は、上記実施例 1 と同様であるため、記憶部 26 及び検索部 27 の動作についてのみ説明する。

【0081】

上記実施例 1 における記憶部 22 は、上述したように、各種の不良情報に対応して不良の可能性のある部位を記憶していたが (図 4 参照)、この実施例 2 における記憶部 26 は、図 6 に示すように (図 6 (b) は具体例)、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶するようにしている点で、相違している。

【0082】

これにより、検索部 27 は、入力処理部 21 から割り込み信号を受けると、メモリの論理を読み取って、出力された不良情報 15 の内容を認識し、例えば、不良情報 15 として "

50

E 0 1 1 ”のコードが出力された場合、” C P U 1 ソフトウェア動作停止 ”をサーチし、そのサーチした ” C P U 1 ソフトウェア動作停止 ”の見出し（不良部位の項目）になっている部位、即ち、アナログ入力 C P U 1 を不良部位として特定する。

【 0 0 8 3 】

そして、検索部 2 7 がアナログ入力 C P U 1 を不良部位として特定すると、表示制御部 2 4 が、上記実施例 1 と同様にして、アナログ入力 C P U 1 に不良が発生した旨を表示器 2 5 に表示させ、一連の処理を終了する。

【 0 0 8 4 】

以上のように、この実施例 2 によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部 2 6 に記憶しておき、各 C P U 1 ～ 4 から不良情報 1 5 が出力されると、その不良情報 1 5 に対応する部位を記憶部 2 6 から検索して、その部位を不良部位として特定するようにしたので、上記従来例のように、論理演算をプログラミングすることなく、各部位ごとに、上記可能性のある不良情報を記憶部 2 6 に記憶させるだけで、不良部位を特定できるようになる結果、電力系統の規模が大きくなって不良情報 1 5 の数が増大しても、不良部位をきめ細かく特定することができるとともに、当該保護継電装置を短時間で構築することができる効果がある。

また、論理演算をプログラミングする必要がないので、プログラミングに対する専門的な知識を有する技術者でなくても、当該保護継電装置を構築することができる効果がある。さらに、電力系統の系統構成が変更された場合、記憶部 2 6 の記憶内容を書き換えるだけで対処することができるので、当該保護継電装置のプログラム自体は変更せずに済み、メンテナンス性が向上する効果もある。

【 0 0 8 5 】

実施例 3.

図 7 はこの発明の実施例 3 による保護継電装置を示す構成図であり、図において、2 8 は不良情報 1 5 が入力処理部 2 1 に入力された時刻を管理する時刻管理部、2 9 は各種の不良情報ごとに、当該不良情報 1 5 が発生すると連鎖的に発生する可能性のある他の不良情報及び当該不良情報 1 5 に先行して発生する可能性のある他の不良情報を記憶するとともに、他の不良情報の発生の有無に応じて当該不良情報 1 5 に対応する不良部位を記憶する記憶部、3 0 は入力処理部 2 1 により不良情報 1 5 が入力されると、他の不良情報及び不良部位の候補を記憶部 2 9 から検索し、当該不良情報 1 5 が出力されてから他の不良情報が一定時間以内に出力されたか否か、あるいは、当該不良情報 1 5 が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報 1 5 に対応する不良部位を特定する検索部である。

【 0 0 8 6 】

次に動作について説明する。

上記実施例 1 と同様に、入力処理部 2 1 がメモリの論理を書き換えると割り込み信号が検索部 3 0 に対して出力されるが、その割り込み信号が時刻管理部 2 8 に対しても出力され、この割り込み信号に基づいて時刻管理部 2 8 が、各 C P U 1 ～ 4 から不良情報 1 5 が出力された時刻を管理する。

【 0 0 8 7 】

一方、検索部 3 0 は、入力処理部 2 1 から割り込み信号を受けると、メモリの論理を読み取って、出力された不良情報 1 5 の内容を認識し、当該不良情報 1 5 が発生すると、連鎖的に発生する可能性のある他の不良情報及び先行して発生する可能性のある他の不良情報を記憶部 2 9 から検索する。

具体的に説明すると、記憶部 2 9 には、図 8 (a) に示すように、各種の不良情報ごとに、当該不良情報 1 5 が発生すると、連鎖的に発生する可能性のある他の不良情報及び先行して発生する可能性のある他の不良情報が記憶されているので (図 8 (b) は具体例) 、例えば、不良情報 1 5 として ” E 0 1 2 ” のコードが出力された場合、 ” C P U 2 ソフトウェア動作停止 ” を見出しとする不良情報の項目をサーチし、その項目に定義されている他の不良情報、即ち、 ” C P U 1 ソフトウェア動作停止 ” を他の不良情報として検索する

10

20

30

40

50

(この例では、先行して発生する可能性のある他の不良情報のみが定義されている)。

【0088】

そして、先行して発生する可能性のある他の不良情報として”CPU1ソフトウェア動作停止”を検索すると、記憶部29には、当該不良情報15と他の不良情報の時間差がTと定義されているので、当該不良情報15が出力される前のT時間以内に”CPU1ソフトウェア動作停止”が出力されているか否かによって、当該不良情報15に対応する不良部位を特定する。

即ち、T時間以内に”CPU1ソフトウェア動作停止”が出力されている場合には、アナログ入力CPU1を不良部位として特定し、T時間以内に”CPU1ソフトウェア動作停止”が出力されていない場合には、リレーCPU2を不良部位として特定する。

10

【0089】

このように、当該不良情報15が出力される前の一定時間以内に他の不良情報が出力されているか否かによって、不良部位を特定できる理由は、例えば、リレーCPU2のソフトウェア動作が、アナログ入力CPU1のソフトウェア動作の停止が原因で停止する場合には、リレーCPU2のソフトウェア動作が停止する間のT時間以内に、必ずアナログ入力CPU1のソフトウェア動作が停止しているはずであるので、この条件を具備する場合には、リレーCPU2は健全で、アナログ入力CPU1が不良と判断するのが合理的であり、また、アナログ入力CPU1のソフトウェア動作の停止と無関係に停止する場合には、リレーCPU2のソフトウェア動作が停止する間のT時間以内に、アナログ入力CPU1のソフトウェア動作が停止していることは通常考えられないので、この場合には、アナログ入力CPU1は健全で、リレーCPU2が不良と判断するのが合理的だからである。

20

【0090】

また、もう一つ例を上げると、不良情報15として”E011”のコードが出力された場合、”CPU1ソフトウェア動作停止”を見出しとする不良情報の項目をサーチし、その項目に定義されている他の不良情報、即ち、”CPU2ソフトウェア動作停止”を他の不良情報として検索する(この例では、連鎖的に発生する可能性のある他の不良情報のみが定義されている)。

【0091】

そして、連鎖的に発生する可能性のある他の不良情報として”CPU2ソフトウェア動作停止”を検索すると、記憶部29には、当該不良情報15と他の不良情報の時間差がTと定義されているので、当該不良情報15が出力されてから、”CPU2ソフトウェア動作停止”がT時間以内に出力されたか否かによって、当該不良情報15に対応する不良部位を特定する。

30

即ち、”CPU2ソフトウェア動作停止”がT時間以内に出力された場合には、アナログ入力CPU1を不良部位として特定し、”CPU2ソフトウェア動作停止”がT時間経過後に出力された場合には、アナログ入力CPU1とリレーCPU2を不良部位として特定する。ただし、T時間経過したのち更に一定時間経過しても”CPU2ソフトウェア動作停止”が出力されない場合には、アナログ入力CPU1を不良部位として特定する。

【0092】

このように、当該不良情報15が出力されてから他の不良情報が一定時間以内に出力されたか否かによって、不良部位を特定できる理由は、例えば、リレーCPU2のソフトウェア動作が、アナログ入力CPU1のソフトウェア動作の停止が原因で停止する場合には、必ずアナログ入力CPU1のソフトウェア動作が停止したのちT時間以内にリレーCPU2のソフトウェア動作が停止するはずであるので、この条件を具備する場合には、リレーCPU2は健全で、アナログ入力CPU1が不良と判断するのが合理的であり、また、アナログ入力CPU1のソフトウェア動作の停止と無関係に停止する場合には、アナログ入力CPU1のソフトウェア動作が停止したのち、直ちにリレーCPU2のソフトウェア動作も停止するというのは、ソフトウェアの信頼性の点から通常考えられず、T時間経過後に停止するのが一般的であるので、この場合には、アナログ入力CPU1だけでなく、リレーCPU2も不良と判断するのが合理的だからである。

40

50

【0093】

そして、上記のようにして、検索部30が不良部位を特定すると、表示制御部24が、上記実施例1と同様にして、特定した部位に不良が発生した旨を表示器25に表示させ、一連の処理を終了する。

【0094】

以上のように、この実施例3によれば、各種の不良情報ごとに、当該不良情報15が発生すると、連鎖的に発生する可能性のある他の不良情報及び先行して発生する可能性のある他の不良情報を記憶部29に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部29に記憶しておき、各CPU1～4から不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部29から検索し、当該不良情報が出力されてから他の不良情報が一定時間以内に出力されたか否か、あるいは、当該不良情報が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報15に対応する不良部位を特定するようにしたので、1つの部位に不良が発生して複数の不良情報15が出力されても、実際に不良が発生した部位を的確に特定することができる効果がある。

10

【0095】

即ち、上記実施例1の場合、例えば、不良情報15として”CPU1ソフトウェア動作停止”と”CPU2ソフトウェア動作停止”が出力された場合、アナログ入力CPU1のソフトウェア動作が停止することによって、リレーCPU2のソフトウェア動作が停止した場合でも、アナログ入力CPU1だけでなくリレーCPU2も不良部位として特定されたが、この実施例3によれば、かかる場合には、アナログ入力CPU1だけが不良部位として特定されるようになる。

20

【0096】

実施例4.

図9はこの発明の実施例4による保護継電装置を示す構成図であり、図において、31は入力処理部21により複数の不良情報15が入力されると、不良情報の出力時刻に基づいて複数の不良情報15をグループ分けする分類部である。

【0097】

次に動作について説明する。

この実施例4では、不良部位を特定するに際し、各CPU1～4から出力される不良情報間の時間的関係を考慮すべく、分類部31が、例えば、図10に示すように、ある不良情報15が出力されてから他の不良情報15が出力されるまでの時間がT時間以内であれば、それらの不良情報15を同一のグループにまとめ、ある不良情報15が出力されてから他の不良情報15が出力されるまでの時間がT時間以内でなければ、それらの不良情報15を他のグループとする。

30

【0098】

そして、検索部30は、不良部位を特定するに際し、各グループごとに当該グループに属する不良情報15のみを考慮して、他のグループに属する不良情報15を考慮せずに、不良部位を特定する。

これにより、不良部位の特定に考慮すべきでない時間的に古い不良情報を考慮せず、互いに関連性の高い不良情報のみを考慮して、不良部位を特定することができる結果、よりの確に不良部位を特定することができる効果がある。

40

【0099】

実施例5.

図11はこの発明の実施例5による保護継電装置を示す構成図であり、図において、32は各種の不良情報ごとに、当該不良情報15に対応する少なくとも1つ以上の部位を記憶する記憶部、33は分類部31から各グループ1～4ごとに少なくとも1つ以上の不良情報15が出力されると、各不良情報15に対応する部位をそれぞれ記憶部32から検索する部位検索部（検索部）、34は部位検索部33により検索された各不良情報15に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定する

50

部位特定部（検索部）である。

【0100】

次に動作について説明する。

上記実施例4と同様にして、分類部31が複数の不良情報15をグループ分けし、各グループごとに少なくとも1つ以上の不良情報15を出力すると、部位検索部33が、各不良情報15に対応する部位をそれぞれ記憶部32から検索する。

ただし、この例では説明の便宜上、不良情報15として、“AD精度チェック不良”，“回路1の高調波監視不良”，“回路2の高調波監視不良”の3つが出力されたとする。

また、これらの不良情報に対応する部位は図12に示す通りに記憶部32に記憶され、各部位間の接続関係は図13に示す通りであるとする。

10

【0101】

そして、部位検索部33により各不良情報15に対応する部位が検索されると、部位特定部34が、各不良情報15に対応する部位の集合をそれぞれ求め（図14（a）参照）、各集合のなかで共通する部位、即ち、切換回路とAD変換回路を不良部位として特定する。

このように、各集合のなかで共通する部位を不良部位として特定することができる理由は、互いに関連性の高い複数の不良情報15がほぼ同時に出力された場合、上記実施例1のように、各不良情報15に対応する部位のすべてに不良が発生したものとも考えることもできるが、各部位の信頼性を考慮すると、一度にすべての部位に不良が発生する可能性は低く、共通する部位の不良によって、複数の不良情報15が出力されたと考えるのが合理的だからである。

20

【0102】

そして、上記のようにして、部位特定部34が不良部位を特定すると、表示制御部24が、上記実施例1と同様にして、特定した部位に不良が発生した旨を表示器25に表示させ、一連の処理を終了する。

【0103】

以上のように、この実施例5によれば、各種の不良情報ごとに、当該不良情報15に対応する少なくとも1つ以上の部位を記憶部32に記憶しておき、分類部31から各グループごとに少なくとも1つ以上の不良情報15が出力されると、各不良情報15に対応する部位をそれぞれ記憶部32から検索して、各不良情報15に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するようにしたので、不良部位が細分化され、ある部位の不良によって多くの不良情報15が出力される場合でも、的確に不良部位を特定することができる効果がある。

30

【0104】

なお、図14（b）に示すように、各グループごとに少なくとも1つ以上の不良情報15が出力された場合に求めた集合が複数できる場合もあり、この場合には、それぞれの集合のなかで共通する部位を不良部位として特定する。

【0105】

実施例6．

図15はこの発明の実施例6による保護継電装置を示す構成図であり、図において、35は各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶する記憶部、36は分類部31から各グループごとに少なくとも1つ以上の不良情報が出力されると、その可能性のある不良情報のすべてが出力された部位をそれぞれ記憶部35から検索する部位検索部（検索部）、37は部位検索部36により各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定する部位特定部（検索部）である。

40

【0106】

次に動作について説明する。

上記実施例4と同様にして、分類部31が複数の不良情報15をグループ分けし、各グループごとに少なくとも1つ以上の不良情報15を出力すると、部位検索部36が、当該部

50

位ごとに記憶されている上記可能性のある不良情報のすべてが出力された部位をそれぞれ記憶部 35 から検索する。

ただし、この例では説明の便宜上、不良情報 15 として、” A D 精度チェック不良 ”， ” 回路 1 の高調波監視不良 ”， ” 回路 2 の高調波監視不良 ” の 3 つが出力されたとする。

また、上記可能性のある不良情報は図 16 に示す通りに記憶部 35 に記憶され、各部位間の接続関係は図 13 に示す通りであるとする。

【0107】

そして、部位検索部 36 により上記可能性のある不良情報のすべてが出力された部位が検索されると、部位特定部 37 が、各部位に対応する不良情報の集合をそれぞれ求め（図 17 (a) 参照）、各集合のなかで他のすべての集合を含む集合に係る部位、即ち、切換回路と A D 変換回路を不良部位として特定する。

10

このように、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定することができる理由は、互いに関連性の高い複数の不良情報 15 がほぼ同時に出力された場合、上記実施例 1 のように、各不良情報 15 に対応する部位のすべてに不良が発生したものと考えることもできるが、各部位の信頼性を考慮すると、一度にすべての部位に不良が発生する可能性は低く、特定の部位の不良によって、複数の不良情報 15 が出力されたと考えるのが合理的だからである。

【0108】

なお、図 17 (b) に示すように、各グループごとに少なくとも 1 つ以上の不良情報 15 が出力された場合に求めた集合が複数できる場合もあり、この場合には、それぞれの集合のなかで、他のすべての集合を含む集合に係る部位を不良部位として特定する。

20

【0109】

実施例 7.

図 18 はこの発明の実施例 7 による保護継電装置を示す構成図であり、図において、38 は各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶する記憶部、39 は可能性のある不良情報のすべてが分類部から出力され、かつ、その可能性のない不良情報が分類部から出力されていない部位を記憶部から検索する部位検索部（検索部）である。

【0110】

次に動作について説明する。

30

各部位間の接続関係が図 20 に示す通りである場合において、不良情報 15 として、” A D 精度チェック 1 不良 ” が出力された場合、上記実施例 6 では、切換回路 1 と A D 変換回路が不良部位として特定されるが（図 19 (a) 参照）、切換回路 1 または A D 変換回路の何れに不良が生じたかについては特定することができない。

そこで、この実施例 7 では、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶部 38 に記憶するようにしたものである。

【0111】

即ち、不良情報 15 として、” A D 精度チェック 2 不良 ” が出力されていない場合、基準電圧回路、切換回路 2 及び A D 変換回路は正常であり、この状態で、” A D 精度チェック 1 不良 ” が出力された場合には、” 切換回路 1 ” のみが不良であるので、” A D 精度チェック 1 不良 ” かつ ” A D 精度チェック 2 不良無し ” の条件を記憶部 38 に記憶しておき（図 19 (b) 参照）、当該条件を具備する場合には、A D 変換回路は正常で、切換回路 2 が不良部位であるとして特定するようにしたものである。

40

【0112】

実施例 8.

図 21 はこの発明の実施例 8 による保護継電装置を示す構成図であり、図において、40 は各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と、発生する可能性のある不良情報と、発生する可能性のない不良情報とを記憶する記憶部、41 は必ず発生する不良情報 15 が分類部 31 から出力されたときに限り、不良部位を特定するため

50

の処理を開始する部位特定部（検索部）である。

【0113】

次に動作について説明する。

上記実施例6では、分類部31から不良情報15が出力されると、部位検索部36が、該当する部位をそれぞれ記憶部35から検索し、部位特定部37が、各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定する処理を行っていたが、当該部位に不良が発生したとき、必ず発生する不良情報が分類部31から出力されたときに限り、部位特定部41が、不良部位を特定するための処理を開始するようにしてもよい。

【0114】

即ち、図22に示すように、各部位ごとに、当該部位に不良が発生したときに、必ず発生する不良情報に○印を付す一方、発生する可能性のある不良情報（必ずしも発生しない不良情報）に△印を付し、部位特定部41は、△印の不良情報15が出力されても、○印の不良情報15が出力されていないときは、不良部位を特定するための処理（集合処理）を開始しても不良部位を特定することができないので、不良部位を特定するための処理を開始せず、○印の不良情報15が出力されているときに限り、不良部位を特定するための処理を開始する。

これにより、必ず発生する不良情報15が分類部31から出力されない場合には、不良部位を特定するための処理が開始されなくなる結果、無駄な処理を行わずに済み、処理時間が短縮されるようになる。

【0115】

実施例9.

図23はこの発明の実施例9による保護継電装置を示す構成図であり、図において、42は可能性のある不良情報を関連性のある部位ごとに分割して記憶する記憶部である。

【0116】

次に動作について説明する。

上記実施例6では、可能性のある不良情報を1つの記憶部35のなかにまとめて記憶していたので、例えば、図24(a)に示すように、7個の部位について不良情報を記憶した場合には、分類部31から不良情報15が出力されると、7個の部位の不良情報を検索する必要があったので、図24(b)及び(c)に示すように、記憶部42を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしてもよい。

これにより、例えば、分類部31から不良情報15として”CPU1ソフトウェア動作停止”が出力された場合、2個の部位（アナログ入力CPU1、リレーCPU2）の不良情報を検索するだけで済むようになり（図24(b)(c)参照）、記憶部42を検索するときの処理時間が短縮されるようになる。

【0117】

実施例10.

図25はこの発明の実施例10による保護継電装置を示す構成図であり、図において、43は互いに関連性のある各不良情報ごとに、当該不良情報に対応する少なくとも1つ以上の部位を記憶する複数の記憶部、44は各CPU1～4から複数の不良情報15が出力されると、複数の不良情報15を複数の記憶部43に対応してグループ分けする分類部である。

【0118】

次に動作について説明する。

上記実施例5では、分類部31が、不良情報15の出力時刻に基づいて複数の不良情報をグループ分けするものについて示したが、記憶部43を互いに関連性のある各不良情報ごとに分割し、分類部44が複数の不良情報15を複数の記憶部43に対応してグループ分けするようにしてもよく、上記実施例5と同様の効果を奏することができる。

【0119】

因に、図26(a)に示すように、4つの不良情報15が出力された場合、1番目の不良

10

20

30

40

50

情報 15 が出力されてから 3 番目の不良情報までが T 時間以内に出力されているので、上記実施例 5 では、1 番目と 3 番目の不良情報 15 が互いに関連があり、2 番目と 4 番目の不良情報 15 が互いに関連がある一方、1 番目及び 3 番目と 2 番目及び 4 番目の不良情報 15 に関連が無い場合でも、1 番目と 2 番目と 3 番目の不良情報 15 が同一グループに分類され、4 番目の不良情報 15 だけが他のグループに分類されることになるが、この実施例 10 では、複数の不良情報 15 を、互いに関連性のある各不良情報ごとに分割された記憶部 43 に対応してグループ分けするようにしているので、図 26 (b) に示すように、1 番目と 3 番目の不良情報 15 が同一グループに分類される一方、2 番目と 4 番目の不良情報 15 が同一のグループに分類されるようになり、その結果、上記実施例 5 よりも的確にグループ分けを行うことができるため、不良部位の特定精度が向上することになる。

10

【0120】

実施例 11.

図 27 はこの発明の実施例 11 による保護継電装置を示す構成図であり、図において、45 は各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名及び表示先を記憶する記憶部、46 は部位特定部 37 により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示させる表示制御部（表示部）である。

【0121】

次に動作について説明する。

上記実施例 6 では、各部位ごとに、発生する可能性のある不良情報のみを記憶部 35 に記憶させるようにしていたが、この実施例 11 では、各部位ごとに、発生する可能性のある不良情報とともに、故障の障害度（重故障・軽故障等）、故障名（アナログ入力 CPU 1 等）、表示先（表示器 25 における画面の位置等）及び推奨処置を記憶部 45 に記憶させ（図 28 参照）、表示制御部 46 が、部位特定部 37 により特定された不良部位に対応する表示先に故障の障害度及び故障名を表示させるようにしてもよい（図 29 参照）。

20

【0122】

実施例 12.

上記実施例 11 では、記憶部 45 に直接、故障の障害度、故障名及び推奨処置を記憶させるものについて示したが、図 30 (a) に示すように、記憶部 45 には、故障の障害度、故障名及び推奨処置をコード化して記憶させる一方、別途、記憶部 45 に、各コードに対応する表示文字を文字列集として記憶させ、表示制御部 46 が、故障の障害度等を表示器 25 に表示させる際、故障の障害度等のコードを読み込んだのち、そのコードに対応する表示文字を文字列集から検索して表示するようにしてもよい。

30

これにより、同一文字を重複して記憶部 45 に記憶させる必要がなくなるため、記憶部 45 のメモリ容量を低減することができるようになる。

【0123】

実施例 13.

上記実施例 11 では、故障の障害度、故障名及び推奨処置を表示器 25 に表示させるものについて示したが、図 31 に示すように、記憶部 45 に、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を記憶しておき、表示制御部 46 が、図 32 に示すように、部位特定部 37 により特定された不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報名の表示が有りの場合に、その不良情報名を表示するようにしてもよい。

40

これにより、電力系統を監視するうえで、不良情報の内容を認識することが有用である場合に限り、不良情報名を表示することができるようになる。

【0124】

実施例 14.

上記実施例 13 では、不良情報名の表示が有りの場合に、その不良情報名を表示するようにしたものについて示したが、図 33 に示すように、不良情報の表示の優先順位を記憶部 45 に記憶しておき、優先順位が高い不良情報から順次、不良情報名を表示するようにしてもよい。

50

これにより、分類部 3 1 から出力されたすべての不良情報 1 5 を 1 画面に表示しきれない場合、重要な不良情報 1 5 を優先的に表示できるようになる。

【0 1 2 5】

実施例 1 5 .

上記実施例 1 4 では、不良情報の表示の優先順位を記憶部 4 5 に記憶しておき、優先順位が高い不良情報から順次、不良情報名を表示するものについて示したが、図 3 4 に示すように、不良部位の表示の優先順位を記憶部 4 5 に記憶しておき、優先順位が高い不良部位から順次、当該不良部位に対応する表示先に故障の障害度及び故障名等を表示するようにしてもよい。

これにより、複数の不良部位が特定され、そのすべての不良部位を 1 画面に表示しきれない場合、重要な不良部位を優先的に表示できるようになる。

10

【0 1 2 6】

実施例 1 6 .

上記実施例 1 1 では、故障の障害度、故障名及び推奨処置を表示器 2 5 に表示させるものについて示したが、図 3 5 に示すように、記憶部 4 5 に、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び故障の検査に必要な情報を記憶しておき、表示制御部 4 6 が、部位特定部 3 7 により特定された不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、故障の検査に必要な情報を表示するようにしてもよい。

例えば、不良情報 1 5 として、“高調波監視”が出力された場合には、図 3 6 (a) に示すように、故障の検査に必要な情報として、回路番号 = A、高調波電圧値 = B 及び判定基準値 = C などが表示される。

20

これにより、特定された不良部位に、故障が実際に生じているか否かの検査を速やかに行うことができるようになる。

【0 1 2 7】

実施例 1 7 .

上記実施例 1 6 では、例えば、回路番号を A と表示し、障害度を重故障のように表示するものについて示したが、図 3 7 に示すように、回路番号を具体的な名称（この例では、C T 回路 A 相等）で表示するとともに、基準電圧値 B と判定基準値 C との関係を示す式等を障害度に併記して表示するようにしてもよい。

30

これにより、不良部位の障害の度合いをよりの確に判断できるようになる。

【0 1 2 8】

実施例 1 8 .

上記実施例 1 1 ~ 1 7 等では、記憶部 4 5 に記憶されている範囲内で、表示器 2 5 に情報を表示するものについて示したが、図 3 8 に示すように、詳細な不良情報を取得するための要求コマンド（詳細不良情報取得制御情報）を記憶部 4 5 に記憶しておき、表示制御部 4 6 が、その要求コマンドを読み込むと、図 3 9 (a) に示すように、不良情報 1 5 を出力した CPU に対して、当該要求コマンドを入力処理部 2 1 を介して出力して、その CPU から詳細な不良情報を取得し、その詳細な不良情報を表示器 2 5 に表示させるようにしてもよい。

40

これにより、不良発生時点の様相を詳細に分析することができるようになる。

【0 1 2 9】

実施例 1 9 .

上記実施例では、必ず不良部位が特定できることを前提として説明したが、あらかじめ予想していなかった現象が発生して、不良部位が特定できなかった場合には、図 4 0 に示すように、不良部位を特定できない旨を表示するようにしてもよい。

これにより、あらかじめ予想していなかった現象が発生したことを認識できるようになる一方、不良情報 1 5 が出力されたにもかかわらず不良部位が表示されない結果、不良情報 1 5 が出力された事実を知り得ない不具合を解消できるようになる。

なお、この場合の表示例としては、「不良部位を求めることができません」あるいは「す

50

すべての部位に不良の可能性があります」などである。

【0130】

実施例20.

図41はこの発明の実施例20による保護継電装置を示す構成図であり、図において、51は電力系統の状態を示す電圧・電流等の状態信号を入力する一方、自己診断を実施し、自己に不具合が発生すると不良情報15を出力するとともに、自己に発生した不具合が解消すると不良復帰情報65を出力するアナログ入力CPU（入力用CPU）、52はアナログ入力CPU51により入力された状態信号を用いてリレー演算を行う一方、自己診断を実施し、自己に不具合が発生すると不良情報を出力するとともに、自己に発生した不具合が解消すると不良復帰情報65を出力するリレーCPU（制御用CPU）、53はリレーCPU52の演算結果に基づいてシーケンス演算を行い、制御する必要がある遮断器等の制御信号を生成する一方、自己診断を実施し、自己に不具合が発生すると不良情報15を出力するとともに、自己に発生した不具合が解消すると不良復帰情報65を出力するシーケンスCPU（制御用CPU）、54は各CPU51～53をバックアップするために設けられた事故検出CPUであり、各CPU51～53と同等の機能を有している。

10

【0131】

61～64は自己診断を実施し、自己に不具合が発生すると不良情報15を出力するとともに、自己に発生した不具合が解消すると不良復帰情報65を出力する監視部、66は各CPU1～4から出力された不良情報15または不良復帰情報65を入力する入力処理部、67は各種の不良情報15及び不良復帰情報65に対応する部位を記憶する記憶部、68は入力処理部66により入力された不良情報15または不良復帰情報65に対応する部位を記憶部67から検索し、その部位を不良部位として特定する検索部、69は検索部68により不良情報15に対応する不良部位が特定されると当該不良部位を表示器25に表示させる一方、不良復帰情報65に対応する不良部位が特定されると当該不良部位が復帰した旨を表示器25に表示させる表示制御部（表示部）である。

20

【0132】

次に動作について説明する。

まず、各CPU51～54の監視部61～64が、一定周期ごとに（例えば、電気角で30度に相当する時間ごと）、自己診断を実施し、自己に不具合が発生すると、従来のものと同様に、コード化された不良情報15を出力する一方、自己に発生した不具合が解消すると不良復帰情報65を出力する。

30

【0133】

不良情報15が出力された場合の処理は、上記実施例1と同様であるため、以下、不良復帰情報65が出力された場合の処理についてのみ説明する。

そして、各監視部61～64から不良復帰情報15が出力されると、入力処理部66が、その不良復帰情報65を入力し、その不良復帰情報65に対応するアドレスのメモリの論理を”0”から”1”に書き換える処理を行う。当該書き換える処理は、不良情報15の場合と同様であるため詳細説明を省略する。

【0134】

そして、入力処理部66がメモリの論理を書き換えると割り込み信号を検索部68に対して出力する。

40

このようにして、割り込み信号を受けると検索部68が、メモリの論理を読み取ることにより、不良復帰情報65が出力されたことを認識する。そして、その不良復帰情報65に対応する部位を記憶部67から検索し、その検索した部位を不良部位として特定する。具体的に説明すると、記憶部67には、図42（a）に示すように、各種の不良復帰情報に対応して不良の可能性のある部位が定義されているので（図42（b）は具体例）、不良復帰情報65として、”CPU1ソフトウェア動作停止復帰”が出力された場合、”CPU1ソフトウェア動作停止復帰”を見出しとする不良復帰情報の項目をサーチし、その項目に定義されている部位、即ち、アナログ入力CPU1を不良部位として特定する。

【0135】

50

そして、検索部 68 がアナログ入力 CPU 1 を不良部位として特定すると、表示制御部 69 が、アナログ入力 CPU 1 に発生した不良が復帰した旨を表示器 25 に表示させ、一連の処理を終了する。

【0136】

以上のように、この実施例 20 によれば、各種の不良情報 15 及び不良復帰情報 65 に対応する部位を記憶部 67 に記憶しておき、各 CPU 51～54 から不良情報 15 または不良復帰情報 65 が出力されると、その不良情報 15 または不良復帰情報 65 に対応する部位を記憶部 67 から検索して、その部位を不良部位として特定し、不良復帰情報 65 に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたので、不良部位が復帰したことを容易に認識することができる効果がある。

10

また、不良が復帰したのち、再度、同じ不良が発生すると、再度同じ不良部位を表示することになるので、間欠的な不良発生を認識することができる効果もある。

【0137】

実施例 21.

図 43 はこの発明の実施例 21 による保護継電装置を示す構成図であり、図において、70 は各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶する記憶部、71 は各 CPU 51～54 から不良情報 15 または不良復帰情報 65 が出力されると、その不良情報 15 または不良復帰情報 65 に対応する部位を記憶部 70 から検索して、その部位を不良部位として特定する検索部である。

20

【0138】

次に動作について説明する。

記憶部 70 及び検索部 71 以外は、上記実施例 20 と同様であるため、記憶部 70 及び検索部 71 の動作についてのみ説明する。また、不良情報 15 が出力された場合の処理は、上記実施例 2 と同様であるため、不良復帰情報 65 が出力された場合の処理についてのみ説明する。

【0139】

上記実施例 20 と同様にして、検索部 71 が、入力処理部 66 から割り込み信号を受けると、メモリの論理を読み取って、出力された不良復帰情報 65 の内容を認識し、例えば、不良復帰情報 65 として、“CPU 1 ソフトウェア動作停止復帰” が出力された場合、“CPU 1 ソフトウェア動作停止復帰” をサーチし、そのサーチした“CPU 1 ソフトウェア動作停止復帰”の見出し（不良部位の項目）になっている部位、即ち、アナログ入力 CPU 1 を不良部位として特定する。

30

【0140】

そして、検索部 71 がアナログ入力 CPU 1 を不良部位として特定すると、表示制御部 69 が、上記実施例 20 と同様にして、アナログ入力 CPU 1 に発生した不良が復帰した旨を表示器 25 に表示させ、一連の処理を終了する。

【0141】

以上のように、この実施例 21 によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶部 70 に記憶しておき、各 CPU 51～54 から不良情報 15 または不良復帰情報 65 が出力されると、その不良情報 15 または不良復帰情報 65 に対応する部位を記憶部 70 から検索して、その部位を不良部位として特定し、不良復帰情報 65 に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するようにしたので、不良部位が復帰したことを容易に認識することができる効果がある。

40

また、不良が復帰したのち、再度、同じ不良が発生すると、再度同じ不良部位を表示することになるので、間欠的な不良発生を認識することができる効果もある。

【0142】

実施例 22.

上記実施例 20、21 では、各 CPU 51～54 が、自己に発生した不具合が解消したと

50

きに不良復帰情報 6 5 を出力するものについて示したが、自己に発生した不具合を解消するために当該装置の電源を切って修理する場合があります、この場合には、自己に発生した不具合が解消しても、当該装置の電源が切れている関係上、各 CPU 5 1 ~ 5 4 から不良復帰情報 6 5 が出力されないの、当該装置の電源を再投入する場合や当該装置をリセットする場合には、例えば、図 4 5 に示すように、当該装置の初期化処理が完了した時点で、入力処理部 6 6 が各 CPU に対して不良復帰情報 6 5 の出力を要求して（ステップ S T 2 1 ~ 2 3）、各 CPU 5 1 ~ 5 4 から不良復帰情報 6 5 を入力するようにしてもよい（ステップ S T 2 4）。

これにより、当該装置を停止して修理した場合でも、当該装置を起動したのち、ただちに不良部位の復帰を表示器 2 5 に表示することができるようになる。

10

【0143】

実施例 2 3 .

図 4 6 はこの発明の実施例 2 3 による保護継電装置を示す構成図であり、図において、7 2 は可能性のある不良情報を関連性のある部位ごとに分割して記憶する記憶部である。

【0144】

次に動作について説明する。

上記実施例 2 1 では、可能性のある不良情報及び不良復帰情報を 1 つの記憶部 7 0 のなかにまとめて記憶していたので、例えば、図 4 7 (a) に示すように、7 個の部位について不良情報及び不良復帰情報を記憶した場合には、分類部 7 1 から不良情報 1 5 または不良復帰情報 6 5 が出力されると、7 個の部位の不良情報及び不良復帰情報を検索する必要があったので、図 4 7 (b) 及び (c) に示すように、記憶部 7 2 を複数個に分割し、関連性のある部位ごとに分割して記憶するようにしてもよい。

20

これにより、例えば、分類部 7 1 から不良復帰情報 6 5 として "CPU 1 ソフトウェア動作停止復帰" が出力された場合、2 個の部位（アナログ入力 CPU 1, リレー CPU 2）の不良情報を検索するだけで済むようになり（図 4 7 (b) (c) 参照）、記憶部 7 2 を検索するときの処理時間が短縮されるようになる。

【0145】

実施例 2 4 .

上記実施例 2 0 では、各部位の不良が復帰すると、各 CPU 5 1 ~ 5 4 が不良復帰情報 6 5 を出力するものについて示したが、図 4 8 に示すように、各 CPU 内で発生したすべての不良が復帰したとき、不良復帰情報 6 5 を出力するようにしてもよい（ステップ S T 3 1, 3 2）。

30

ただし、この場合、記憶部 6 7 には、図 4 9 に示すように、当該 CPU 内の不良がすべて復帰したことを示す不良復帰情報 6 5 に対応する不良部位を CPU 単位で記憶しておく必要がある。

これにより、不良の復帰の判定が比較的大まかな単位でよい場合には、記憶部 6 7 の記憶内容を大幅に低減することができるようになる。

【0146】

実施例 2 5 .

上記実施例 2 1 では、各部位の不良が復帰すると、各 CPU 5 1 ~ 5 4 が不良復帰情報 6 5 を出力するものについて示したが、図 4 8 に示すように、各 CPU 内で発生したすべての不良が復帰したとき、不良復帰情報 6 5 を出力するようにしてもよい（ステップ S T 3 1, 3 2）。

40

ただし、この場合、記憶部 7 0 には、図 5 0 に示すように、各 CPU 5 1 ~ 5 4 ごとに、すべての不良が解消したときに発生する可能性のある不良復帰情報 6 5 を記憶しておく必要がある。

これにより、不良の復帰の判定が比較的大まかな単位でよい場合には、記憶部 7 0 の記憶内容を大幅に低減することができるようになる。

【0147】

実施例 2 6 .

50

図 5 1 はこの発明の実施例 2 6 による保護継電装置を示す構成図であり、図において、7 3 は表示制御部 6 9 から表示器 2 5 に対して出力される表示制御指令を伝送する伝送制御部、7 4 は伝送路である。

【0148】

次に動作について説明する。

上記実施例 1 ～ 2 5 では、表示制御部 6 9 と表示器 2 5 の間を単に信号線で接続していたに過ぎないので、表示器 2 5 をマンマシン C P U 6 と隣接して設置せざるをえなかったが、この実施例 2 6 では、表示制御部 6 9 から表示器 2 5 に対して出力される表示制御指令を伝送する伝送制御部 7 3 を設けるようにしたので、表示器 2 5 をマンマシン C P U 6 から離れた遠隔地でも設置することができる。

10

【0149】

実施例 2 7 .

図 5 2 はこの発明の実施例 2 7 による保護継電装置を示す構成図であり、図において、7 5 は入力処理部 6 6 が入力する不良情報 1 5 及び不良復帰情報 6 5 を検索部 6 8 に対して伝送する伝送制御部である。

【0150】

次に動作について説明する。

上記実施例 1 ～ 2 6 では、入力処理部 6 6 と検索部 6 8 の間を単に信号線で接続していたに過ぎないので、表示器 2 5 をマンマシン C P U 6 と隣接して設置せざるをえなかったが、この実施例 2 7 では、入力処理部 6 6 から検索部 6 8 に対して出力される不良情報 1 5 及び不良復帰情報 6 5 を伝送する伝送制御部 7 5 を設けるようにしたので、表示器 2 5 をマンマシン C P U 6 から離れた遠隔地でも設置することができる。

20

【0151】

実施例 2 8 .

上記実施例 1 ～ 2 7 では、記憶部に対して情報を記憶させる際の記憶方法については特に言及しなかったが、図 5 3 に示すように、各 C P U に発生する可能性のある不良情報及び不良復帰情報を記憶するデータベース 7 6 と、各 C P U の種類を指定されると、各 C P U に発生する可能性のある不良情報及び不良復帰情報をデータベース 7 6 から読み取り、その不良情報等を記憶部に書き込むデータ書込み部 7 7 とを設けてもよい。

これにより、各 C P U の種類を入力するだけで、不良情報等を記憶部に記憶させることができるようになる結果、不良情報等を記憶させる際の手間を省くことができる。

30

【0152】

実施例 2 9 .

図 5 4 はこの発明の実施例 2 9 による保護継電装置を示す構成図であり、また、図 5 5 はこの発明の実施例 2 9 による保護継電装置に適用するデータ書込み部等を示す構成図であり、図 5 4 及び図 5 5 において、7 8 は試験制御情報 8 1 を記憶するデータベース、7 9 は試験結果情報 8 2 を記憶するデータベース、8 0 は各 C P U の種類を指定されると、各 C P U に発生する可能性のある不良情報、試験制御情報 8 1 及び試験結果情報 8 2 をそれぞれデータベース 7 6 , 7 8 , 7 9 から読み取り、その不良情報等を記憶部に書き込むデータ書込み部、8 3 は試験制御情報 8 1 に応じた模擬系統の状態を示す状態信号をアナログ入力 C P U 1 に出力する制御回路（比較部）、8 4 はマンマシン C P U 6 の検索部により特定された不良部位と試験結果情報 8 2 を比較する判定回路（比較部）である。

40

【0153】

次に動作について説明する。

当該装置の動作試験に際し、あらかじめ、上記実施例 2 8 と同様にして、各 C P U の種類をデータ書込み部 7 9 に入力して、記憶部に不良情報等を記憶させておく。

【0154】

そして、不良情報等を記憶部に記憶させると、制御回路 8 3 が試験制御情報 8 1 に応じた模擬系統の状態を示す状態信号をアナログ入力 C P U 1 に出力する。これにより、各 C P U 1 ～ 4 がその状態信号に基づいて自己診断を実施し、自己に不具合が発生すれば不良情

50

報15を出力する。

そして、マンマシンCPU6の検索部が、当該不良情報15に対応する不良部位を上記各実施例と同様にして特定し、その不良部位を出力する。

【0155】

そして、マンマシンCPU6の検索部から不良部位が出力されると、判定回路84が、その不良部位と試験結果情報82を比較し、一致していれば、当該装置の動作は正常であると判定し、逆に一致していなければ、当該装置の動作は正常でないと判定し、一連の処理を終了する。

【0156】

以上のように、この実施例29によれば、試験制御情報81に応じた模擬系統の状態を示す状態信号をアナログ入力CPU1に出力したのち、検索部により特定された不良部位と試験結果情報82を比較するようにしたので、記憶部の記憶内容等の誤りを容易に検出することができる結果、当該装置の試験コストを低減できる効果がある。

10

【0157】

実施例30.

上記各実施例では、部位に不良が発生したとき又は部位に発生した不良が復帰したとき、不良部位等を表示するものについて示したが、各CPUから出力された不良情報、不良復帰情報、不良情報及び不良復帰情報の出力時刻及びグループ名、検索部により特定された不良部位並びに集合処理の処理内容等を必要に応じて表示するようにしてもよい。

これにより、記憶部の記憶内容等の誤りを容易に検出することができるとともに、当該装置の一連の動作を分析することができる効果がある。

20

【0158】

【発明の効果】

以上のように、請求項1の発明によれば、各種の不良情報に対応する部位を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するように構成したので、論理演算をプログラミングすることなく、各種の不良情報に対応する部位を記憶部に記憶させるだけで、不良部位を特定できるようになる結果、電力系統の規模が大きくなって不良情報の数が増大しても、不良部位をきめ細かく特定することができるとともに、当該保護継電装置を短期間で構築することができる効果がある。

30

また、論理演算をプログラミングする必要がないので、プログラミングに対する専門的な知識を有する技術者でなくても、当該保護継電装置を構築することができる効果がある。さらに、電力系統の系統構成が変更された場合、記憶部の記憶内容を書き換えるだけで対処することができるので、当該保護継電装置のプログラム自体は変更せずに済み、メンテナンス性が向上する効果もある。

【0159】

請求項2の発明によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、入力用CPUまたは制御用CPUから不良情報が出力されると、その不良情報に対応する部位を記憶部から検索して、その部位を不良部位として特定するように構成したので、論理演算をプログラミングすることなく、その可能性のある不良情報を記憶部に記憶させるだけで、不良部位を特定できるようになる結果、電力系統の規模が大きくなって不良情報の数が増大しても、不良部位をきめ細かく特定することができるとともに、当該保護継電装置を短期間で構築することができる効果がある。

40

また、論理演算をプログラミングする必要がないので、プログラミングに対する専門的な知識を有する技術者でなくても、当該保護継電装置を構築することができる効果がある。さらに、電力系統の系統構成が変更された場合、記憶部の記憶内容を書き換えるだけで対処することができるので、当該保護継電装置のプログラム自体は変更せずに済み、メンテナンス性が向上する効果もある。

【0160】

50

請求項 3 の発明によれば、各種の不良情報ごとに、当該不良情報が発生すると連鎖的に発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用 CPU または制御用 CPU から不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力されてから他の不良情報が一定時間以内に出力されたか否かによって当該不良情報に対応する不良部位を特定するように構成したので、1 つの部位に不良が発生して複数の不良情報が出力されても、実際に不良が発生した部位を的確に特定することができる効果がある。

【0161】

請求項 4 の発明によれば、各種の不良情報ごとに、当該不良情報の発生に先行して発生する可能性のある他の不良情報を記憶部に記憶しておくとともに、他の不良情報の発生の有無に応じて当該不良情報に対応する不良部位を記憶部に記憶しておき、入力用 CPU または制御用 CPU から不良情報が出力されると、他の不良情報及び不良部位の候補を記憶部から検索し、当該不良情報が出力される前の一定時間以内に他の不良情報が出力されているか否かによって当該不良情報に対応する不良部位を特定するように構成したので、1 つの部位に不良が発生して複数の不良情報が出力されても、実際に不良が発生した部位を的確に特定することができる効果がある。

10

【0162】

請求項 5 の発明によれば、当該不良情報が出力されてから他の不良情報が出力されるまでの一定時間と、他の不良情報が出力されてから当該不良情報が出力されるまでの一定時間とを記憶部に記憶しておくように構成したので、各不良情報間の関連性に応じて、適宜一定時間を変更することができる効果がある。

20

【0163】

請求項 6 の発明によれば、入力用 CPU または制御用 CPU から複数の不良情報が出力されると、不良情報の出力時刻に基づいて複数の不良情報をグループ分けし、不良部位を特定するに際し、各グループごとに当該グループに属する不良情報のみを考慮して不良部位を特定し、他のグループに属する不良情報を考慮しないように構成したので、不良部位の特定に考慮すべきでない時間的に古い不良情報を考慮せず、互いに関連性の高い不良情報のみを考慮して、不良部位を特定できる結果、よりの確に不良部位を特定することができる効果がある。

30

【0164】

請求項 7 の発明によれば、各種の不良情報ごとに、当該不良情報に対応する少なくとも 1 つ以上の部位を記憶部に記憶しておき、分類部から各グループごとに少なくとも 1 つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するように構成したので、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができる効果がある。

【0165】

請求項 8 の発明によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を記憶部に記憶しておき、分類部から各グループごとに少なくとも 1 つ以上の不良情報が出力されると、その可能性のある不良情報のすべてが出力された部位をそれぞれ記憶部から検索して、各部位に対応する不良情報の集合をそれぞれ求め、各集合のなかで他のすべての集合を含む集合に係る部位を不良部位として特定するように構成したので、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができる効果がある。

40

【0166】

請求項 9 の発明によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報の他に、発生する可能性のない不良情報を記憶部に記憶しておき、その可能性のある不良情報のすべてが分類部から出力され、かつ、その可能性のない不良情報

50

が分類部から出力されていない部位を記憶部から検索するように構成したので、請求項 8 の発明より更に細かく不良部位を特定することができる効果がある。

【0167】

請求項 10 の発明によれば、各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と、発生する可能性のある不良情報と、発生する可能性のない不良情報とを記憶部に記憶しておき、必ず発生する不良情報が分類部から出力されたときに限り、不良部位を特定するための処理を開始するように構成したので、必ず発生する不良情報が分類部から出力されない場合には、不良部位を特定するための処理が開始されなくなる結果、無駄な処理を行わずに済み、処理時間を短縮できる効果がある。

【0168】

請求項 11 の発明によれば、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するように構成したので、記憶部を検索するときの処理時間を短縮できる効果がある。

【0169】

請求項 12 の発明によれば、互いに関連性のある各不良情報ごとに、当該不良情報に対応する少なくとも 1 つ以上の部位を記憶する複数の記憶部と、入力用 CPU または制御用 CPU から複数の不良情報が出力されると、複数の不良情報を複数の記憶部に対応してグループ分けする分類部とを設け、その分類部から各グループごとに少なくとも 1 つ以上の不良情報が出力されると、各不良情報に対応する部位をそれぞれ記憶部から検索して、各不良情報に対応する部位の集合をそれぞれ求め、各集合のなかで共通する部位を不良部位として特定するように構成したので、不良部位が細分化され、ある部位の不良によって多くの不良情報が出力される場合でも、的確に不良部位を特定することができる効果がある。

【0170】

請求項 13 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名及び表示先を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するように構成したので、不良部位の認識を容易になるとともに、当該故障が電力系統に対してどの程度影響を与えるものであるのかを把握することができる効果がある。

【0171】

請求項 14 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報名の表示が有りの場合、その不良情報名を表示するように構成したので、電力系統を監視するうえで、不良情報の内容を認識することが有用である場合には、不良情報名を表示することができる効果がある。

【0172】

請求項 15 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先、不良情報名及び不良情報の優先順位を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、優先順位が高い不良情報から順次、不良情報名を表示するように構成したので、出力されたすべての不良情報を 1 画面に表示しきれない場合、重要な不良情報を優先的に表示できる効果がある。

【0173】

請求項 16 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び不良部位の優先順位を記憶部に記憶しておき、検索部により複数の不良部位が特定されると、優先順位が高い不良部位から順次、当該不良部位に対応する表示先に故障の障害度及び故障名を表示するように構成したので、複数の不良部位が特定され、そのすべての不良部位を 1 画面に表示しきれない場合、重要な不良部位を優先的に表示できる効果がある。

【0174】

10

20

30

40

50

請求項 17 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び故障の検査に必要な情報を記憶部に記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度、故障名及び故障の検査に必要な情報を表示するように構成したので、特定された不良部位に故障が実際に生じているか否かの検査を速やかに行うことができる効果がある。

【0175】

請求項 18 の発明によれば、各部位ごとに、当該部位に不良が発生したときの故障の障害度、故障名、表示先及び詳細な不良情報を取得するための要求コマンドを記憶しておき、検索部により不良部位が特定されると、その不良部位に対応する表示先に故障の障害度及び故障名を表示するとともに、不良情報を出力した CPU に対して当該要求コマンドを出力して、その CPU から詳細な不良情報を取得し、その詳細な不良情報を表示するように構成したので、不良発生時点の様相を詳細に分析することができる効果がある。

10

【0176】

請求項 19 の発明によれば、記憶部を検索しても不良部位を特定できない場合、不良部位を特定できない旨を表示するように構成したので、あらかじめ予想していなかった現象が発生したことを認識できる一方、不良情報が出力されたにもかかわらず不良部位が表示されない結果、不良情報が出力された事実を知り得ない不具合を解消できる効果がある。

【0177】

請求項 20 の発明によれば、各種の不良情報及び不良復帰情報に対応する部位を記憶部に記憶しておき、入力用 CPU または制御用 CPU から不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するように構成したので、不良部位が復帰したことを容易に認識することができる効果がある。

20

【0178】

請求項 21 の発明によれば、各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報及び当該部位の不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、入力用 CPU または制御用 CPU から不良情報または不良復帰情報が出力されると、その不良情報または不良復帰情報に対応する部位を記憶部から検索して、その部位を不良部位として特定し、不良復帰情報に対応する不良部位を特定した場合には、当該不良部位が復帰した旨を表示するように構成したので、不良部位が復帰したことを容易に認識することができる効果がある。

30

【0179】

請求項 22 の発明によれば、自己に発生した不具合が修理によって解消されて、再度電源が投入された場合、入力用 CPU または制御用 CPU から不良復帰情報を出力するように構成したので、当該装置を停止して修理した場合でも、当該装置を起動したのち、ただちに不良部位の復帰を表示できる効果がある。

【0180】

請求項 23 の発明によれば、記憶部を複数個に分割し、関連性のある部位ごとに分割して記憶するように構成したので、記憶部を検索するときの処理時間を短縮できる効果がある。

40

【0181】

請求項 24 の発明によれば、不良復帰情報に対応する不良部位を CPU 単位で記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用 CPU または制御用 CPU から不良復帰情報を出力するように構成したので、記憶部の記憶内容を低減することができる効果がある。

【0182】

請求項 25 の発明によれば、各 CPU ごとに、不良が解消したときに発生する可能性のある不良復帰情報を記憶部に記憶しておき、自己に発生したすべての不具合が解消したとき、入力用 CPU または制御用 CPU から不良復帰情報を出力するように構成したので、記

50

憶部の記憶内容を低減することができる効果がある。

【0183】

請求項26の発明によれば、検索部から出力される情報を表示部に対して伝送する伝送制御部を設けるように構成したので、検索部と表示部を切り離して、表示部を遠隔地に設置することができる効果がある。

【0184】

請求項27の発明によれば、入力処理部が入力する不良情報を検索部に対して伝送する伝送制御部を設けるように構成したので、入力処理部と検索部を切り離して、表示部を遠隔地に設置することができる効果がある。

【0185】

請求項28の発明によれば、入力用CPU及び制御用CPUの種類を指定されると、その入力用CPU及び制御用CPUに発生する可能性のある不良情報をデータベースから読み取り、その不良情報を記憶部に書き込むように構成したので、入力用CPU及び制御用CPUの種類を入力するだけで、不良情報を記憶部に記憶させることができるようになる結果、不良情報を記憶させる際の手間を省くことができる効果がある。

【0186】

請求項29の発明によれば、試験制御情報に応じた模擬系統の状態を示す状態信号を入力用CPUに出力したのち、検索部により特定された不良部位と試験結果情報を比較するように構成したので、記憶部の記憶内容等の誤りを容易に検出することができる結果、当該装置の試験コストを低減できる効果がある。

【0187】

請求項30の発明によれば、入力用CPUまたは制御用CPUから出力された不良情報、不良復帰情報、不良情報及び不良復帰情報の出力時刻及びグループ名、並びに検索部により特定された不良部位を必要に応じて表示するように構成したので、記憶部の記憶内容等の誤りを容易に検出できるとともに、当該装置の一連の動作を分析することができる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施例1による保護継電装置を示す構成図である。

【図2】 この発明の実施例1による保護継電装置の動作を示すフローチャートである。

【図3】 不良情報の発生の有無を示すメモリのアドレスを説明するメモリ図である。

【図4】 各種の不良情報に対応する部位を定義したテーブルを示すテーブル図である。

【図5】 この発明の実施例2による保護継電装置を示す構成図である。

【図6】 各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を定義したテーブルを示すテーブル図である。

【図7】 この発明の実施例3による保護継電装置を示す構成図である。

【図8】 当該不良情報が発生すると連鎖的又は先行して発生する可能性のある他の不良情報、及び当該不良情報に対応する不良部位を定義したテーブルを示すテーブル図である。

【図9】 この発明の実施例4による保護継電装置を示す構成図である。

【図10】 不良情報の出力時刻に基づくグループ分けを説明する説明図である。

【図11】 この発明の実施例5による保護継電装置を示す構成図である。

【図12】 各種の不良情報に対応する部位を定義したテーブルを示すテーブル図である。

【図13】 各部位間の接続関係を示す接続図である。

【図14】 各不良情報に対応する部位の集合を示す集合図である。

【図15】 この発明の実施例6による保護継電装置を示す構成図である。

【図16】 各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報を定義したテーブルを示すテーブル図である。

【図17】 各部位に対応する不良情報の集合を示す集合図である。

【図18】 この発明の実施例7による保護継電装置を示す構成図である。

10

20

30

40

50

【図 19】 各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報と発生する可能性のない不良情報を定義したテーブルを示すテーブル図である。

【図 20】 各部位間の接続関係を示す接続図である。

【図 21】 この発明の実施例 8 による保護継電装置を示す構成図である。

【図 22】 各部位ごとに、当該部位に不良が発生したときに必ず発生する不良情報と発生する可能性のある不良情報を定義したテーブルを示すテーブル図である。

【図 23】 この発明の実施例 9 による保護継電装置を示す構成図である。

【図 24】 関連性のある部位ごとに分割したテーブルを示すテーブル図である。

【図 25】 この発明の実施例 10 による保護継電装置を示す構成図である。

【図 26】 複数の不良情報のグループ分けをする説明する説明図である。

10

【図 27】 この発明の実施例 11 による保護継電装置を示す構成図である。

【図 28】 可能性のある不良情報、故障の障害度、故障名、表示先及び推奨処置を定義したテーブルを示すテーブル図である。

【図 29】 画面の表示例を示す画面図である。

【図 30】 故障の障害度、故障名及び推奨処置をコード化して定義したテーブルを示すテーブル図である。

【図 31】 可能性のある不良情報、故障の障害度、故障名、表示先、不良情報名及び不良情報名の表示の有無を定義したテーブルを示すテーブル図である。

【図 32】 画面の表示例を示す画面図である。

【図 33】 可能性のある不良情報、故障の障害度、故障名、表示先、不良情報名及び不良情報の表示の優先順位を定義したテーブルを示すテーブル図である。

20

【図 34】 可能性のある不良情報、故障の障害度、故障名、表示先、不良情報名及び不良部位の表示の優先順位を定義したテーブルを示すテーブル図である。

【図 35】 可能性のある不良情報、故障の障害度、故障名、表示先及び故障の検査に必要な情報を定義したテーブルを示すテーブル図である。

【図 36】 画面の表示例を示す画面図である。

【図 37】 回路番号等を具体的な名称で定義したテーブルを示すテーブル図である。

【図 38】 可能性のある不良情報、故障の障害度、故障名、表示先及び詳細な不良情報を取得するための要求コマンドを定義したテーブルを示すテーブル図である。

【図 39】 要求コマンドのやり取りを説明する説明図である。

30

【図 40】 この発明の実施例 19 による保護継電装置の動作を示すフローチャートである。

【図 41】 この発明の実施例 20 による保護継電装置を示す構成図である。

【図 42】 各種の不良情報及び不良復帰情報に対応する部位を定義したテーブルを示すテーブル図である。

【図 43】 この発明の実施例 21 による保護継電装置を示す構成図である。

【図 44】 各部位ごとに、当該部位に不良が発生したときに発生する可能性のある不良情報と不良が復帰したときに発生する可能性のある不良復帰情報を定義したテーブルを示すテーブル図である。

【図 45】 この発明の実施例 22 による保護継電装置の動作を示すフローチャートである。

40

【図 46】 この発明の実施例 23 による保護継電装置を示す構成図である。

【図 47】 関連性のある部位ごとに分割したテーブルを示すテーブル図である。

【図 48】 この発明の実施例 24 による保護継電装置の動作を示すフローチャートである。

【図 49】 不良復帰情報に対応する CPU を定義したテーブルを示すテーブル図である。

【図 50】 各 CPU ごとに、すべての不良が解消したときに発生する可能性のある不良復帰情報を定義したテーブルを示すテーブル図である。

【図 51】 この発明の実施例 26 による保護継電装置を示す構成図である。

50

【図 5 2】 この発明の実施例 2 7 による保護継電装置を示す構成図である。

【図 5 3】 この発明の実施例 2 8 による保護継電装置に適用するデータ書込み部等を示す構成図である。

【図 5 4】 この発明の実施例 2 9 による保護継電装置を示す構成図である。

【図 5 5】 この発明の実施例 2 9 による保護継電装置に適用するデータ書込み部等を示す構成図である。

【図 5 6】 従来の保護継電装置を示す構成図である。

【図 5 7】 従来の保護継電装置の要部を示す構成図である。

【図 5 8】 不良の種類に応じてコード化された不良情報を示す説明図である。

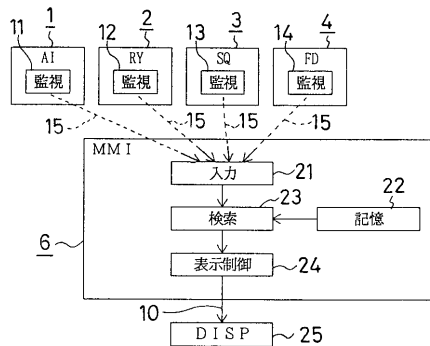
【図 5 9】 不良部位を特定するための論理演算を示す論理図である。

【図 6 0】 不良部位を特定するための論理演算を示す論理図である。

【符号の説明】

1, 51 アナログ入力 CPU (入力用 CPU)、2, 52 リレー CPU (制御用 CPU)、3, 53 シーケンス CPU (制御用 CPU)、22, 26, 29, 32, 35, 38, 40, 42, 43, 45, 67, 70, 72 記憶部、23, 27, 30, 68, 71 検索部、24, 46, 69 表示制御部 (表示部)、25 表示器 (表示部)、31, 44 分類部、33, 36, 39 部位検索部 (検索部)、34, 37, 41 部位特定部 (検索部)、66 入力処理部、73, 75 伝送制御部、76, 78, 79 データベース、77, 80 データ書込み部、83 制御回路 (比較部)、84 判定回路 (比較部)。

【図 1】



1 : アナログ入力 CPU (入力用 CPU)

2 : リレー CPU (制御用 CPU)

3 : シーケンス CPU (制御用 CPU)

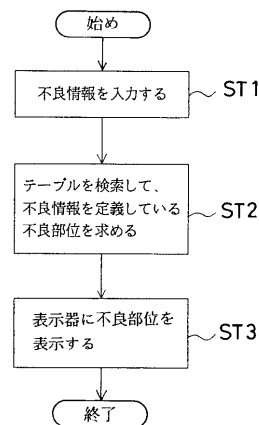
22 : 記憶部

23 : 検索部

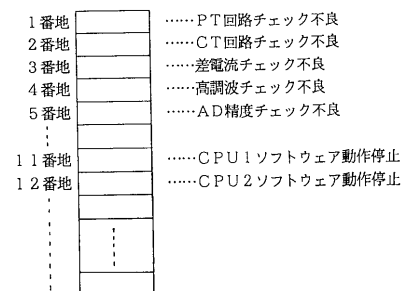
24 : 表示制御部 (表示部)

25 : 表示器 (表示部)

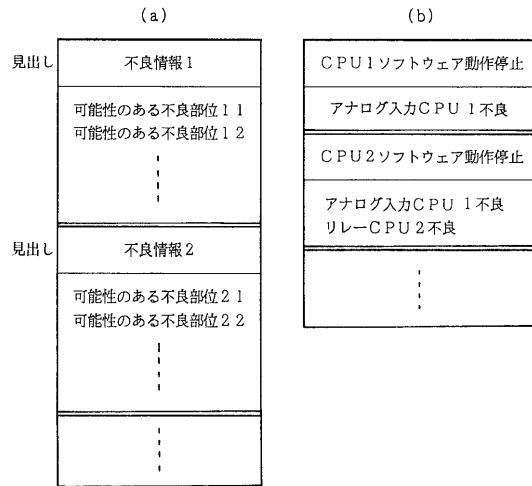
【図 2】



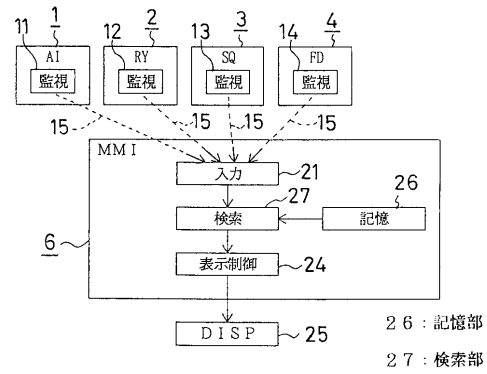
【図 3】



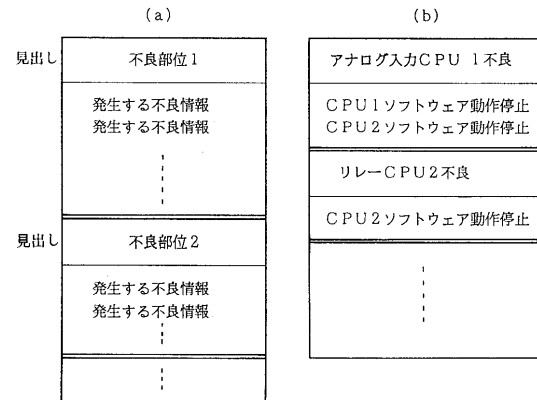
【図 4】



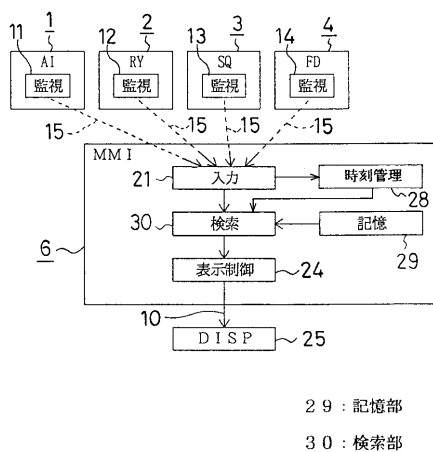
【図 5】



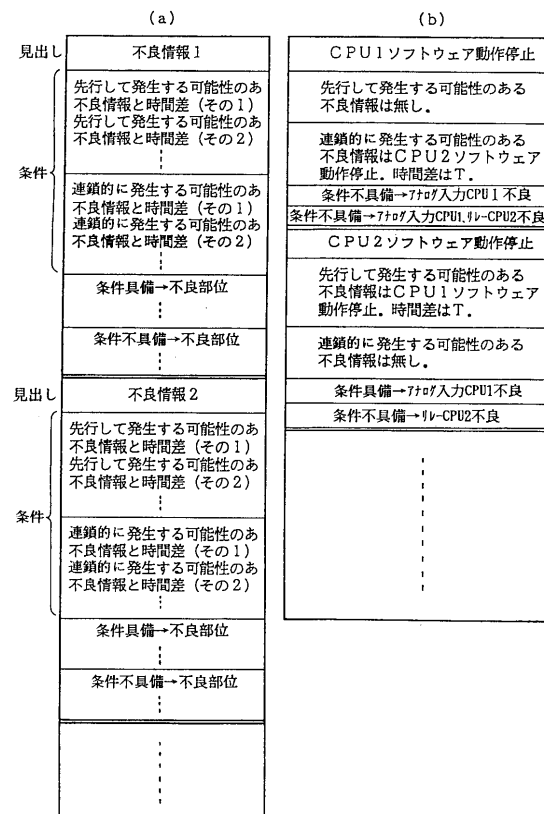
【図 6】



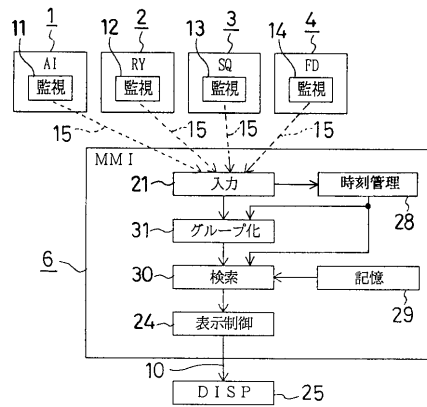
【図 7】



【図 8】

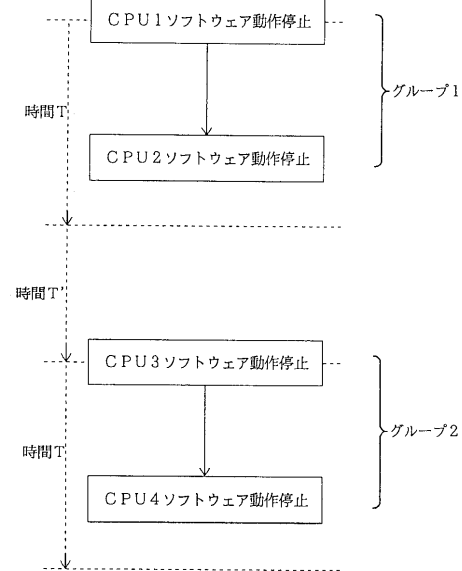


【図 9】

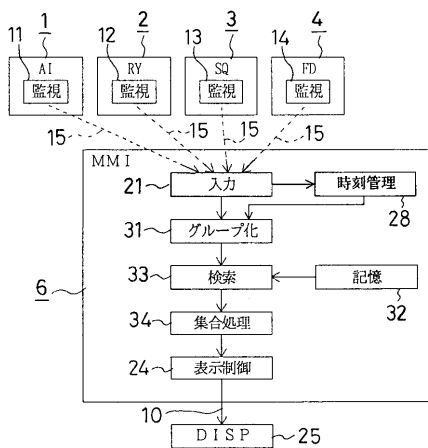


31 : 分類部

【図 10】



【図 11】



32 : 記憶部

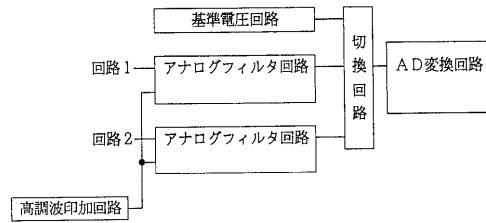
33 : 部位検索部 (検索部)

34 : 部位特定部 (検索部)

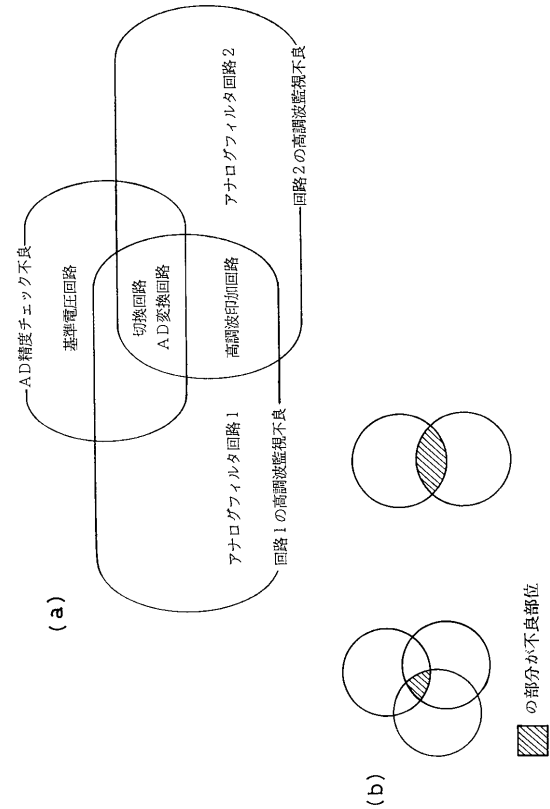
【図 12】

見出し	AD精度チェック不良
	基準電圧回路 切換回路 AD変換回路
見出し	回路1の高調波監視不良
	高調波印加回路 アナログフィルタ回路1 切換回路 AD変換回路
見出し	回路2の高調波監視不良
	高調波印加回路 アナログフィルタ回路2 切換回路 AD変換回路
	⋮

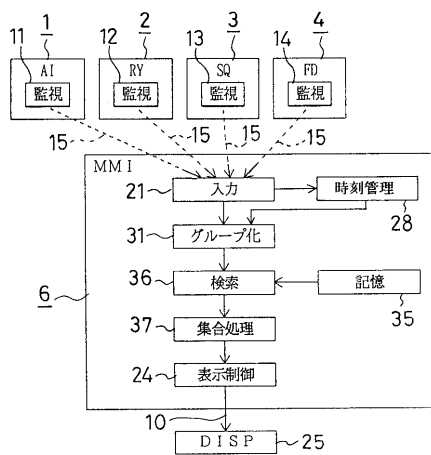
【図 1 3】



【図 1 4】



【図 1 5】



35 : 記憶部

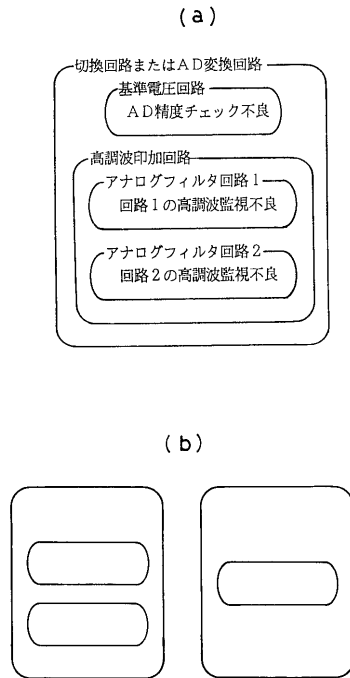
36 : 部位検索部 (検索部)

37 : 部位特定部 (検索部)

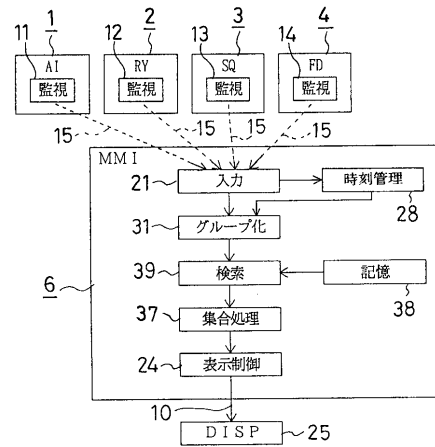
【図 1 6】

見出し	基準電圧回路
見出し	AD精度チェック不良
見出し	切換回路またはAD変換回路
見出し	AD精度チェック不良 回路1の高調波監視不良 回路2の高調波監視不良
見出し	高調波印加回路
見出し	回路1の高調波監視不良 回路2の高調波監視不良
見出し	アナログフィルタ回路1
見出し	回路1の高調波監視不良
見出し	アナログフィルタ回路2
見出し	回路2の高調波監視不良
	⋮

【図 17】



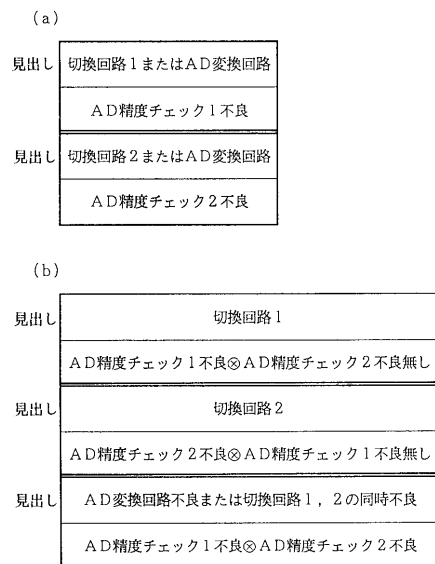
【図 18】



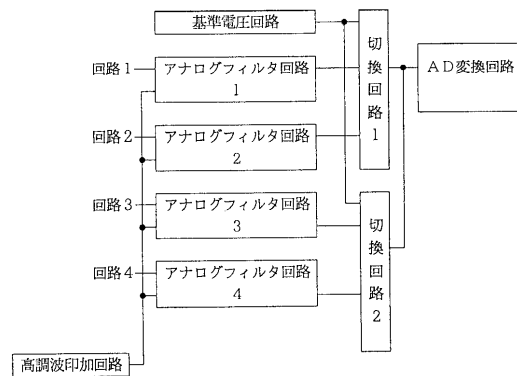
38 : 記憶部

39 : 部位検索部（検索部）

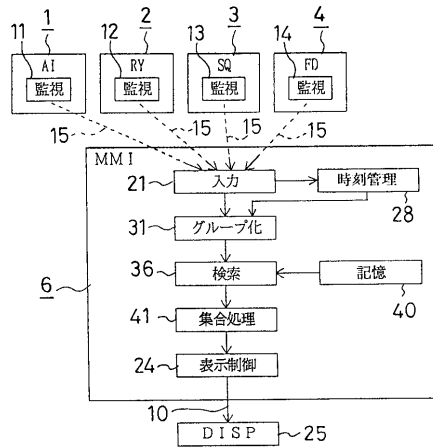
【図 19】



【図 20】



【図 2 1】



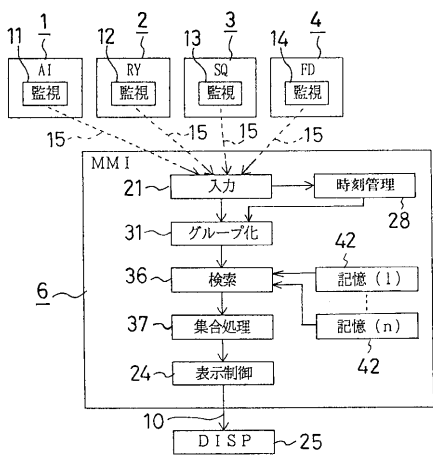
40 : 記憶部

41 : 部位特定部 (検索部)

【図 2 2】

見出し	切換回路 1
	○AD精度チェック1不良⊗AD精度チェック2不良無し △回路1の高調波監視不良 △回路2の高調波監視不良
見出し	切換回路 2
	○AD精度チェック2不良⊗AD精度チェック1不良無し △回路3の高調波監視不良 △回路4の高調波監視不良
見出し	AD変換回路不良または切換回路1, 2の同時不良
	○AD精度チェック1不良⊗AD精度チェック2不良 △回路1の高調波監視不良 △回路2の高調波監視不良 △回路3の高調波監視不良 △回路4の高調波監視不良

【図 2 3】

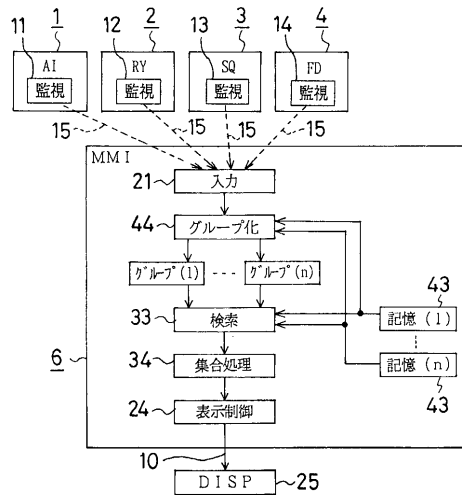


42 : 記憶部

【図 2 4】

(a)		(b)	
見出し	アナログ入力CPU1	見出し	アナログ入力CPU1
	CPU1ソフトウェア動作停止 CPU2ソフトウェア動作停止		CPU1ソフトウェア動作停止 CPU2ソフトウェア動作停止
見出し	リレーCPU2	見出し	リレーCPU2
	CPU2ソフトウェア動作停止		CPU2ソフトウェア動作停止
見出し	基準電圧回路	見出し	基準電圧回路
	AD精度チェック不良	見出し	AD精度チェック不良
見出し	切換回路またはAD変換回路	見出し	切換回路またはAD変換回路
	AD精度チェック不良 回路1の高調波監視不良 回路2の高調波監視不良	見出し	AD精度チェック不良 回路1の高調波監視不良 回路2の高調波監視不良
見出し	高調波印加回路	見出し	高調波印加回路
	回路1の高調波監視不良 回路2の高調波監視不良	見出し	回路1の高調波監視不良 回路2の高調波監視不良
見出し	アナログフィルタ回路1	見出し	アナログフィルタ回路1
	回路1の高調波監視不良	見出し	回路1の高調波監視不良
見出し	アナログフィルタ回路2	見出し	アナログフィルタ回路2
	回路2の高調波監視不良	見出し	回路2の高調波監視不良

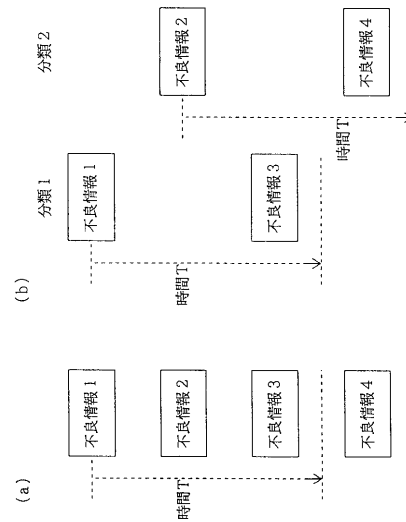
【図 25】



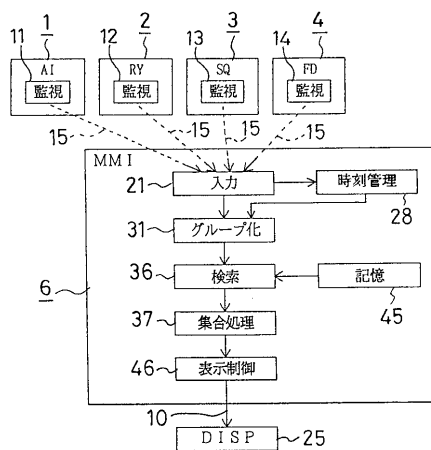
43 : 記憶部

44 : 分類部

【図 26】



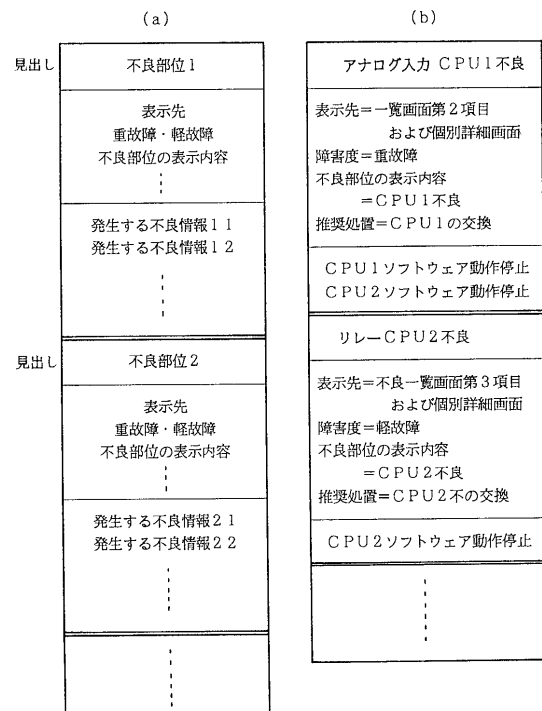
【図 27】



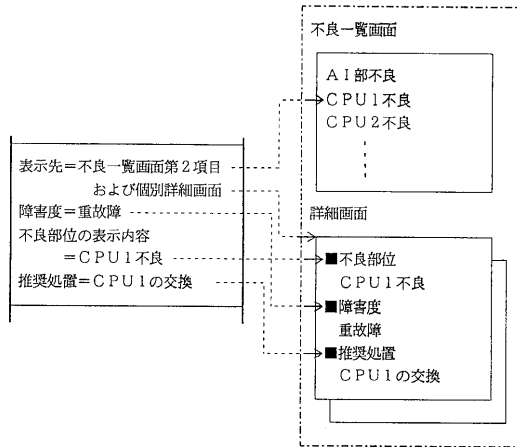
45 : 記憶部

46 : 表示制御部 (表示部)

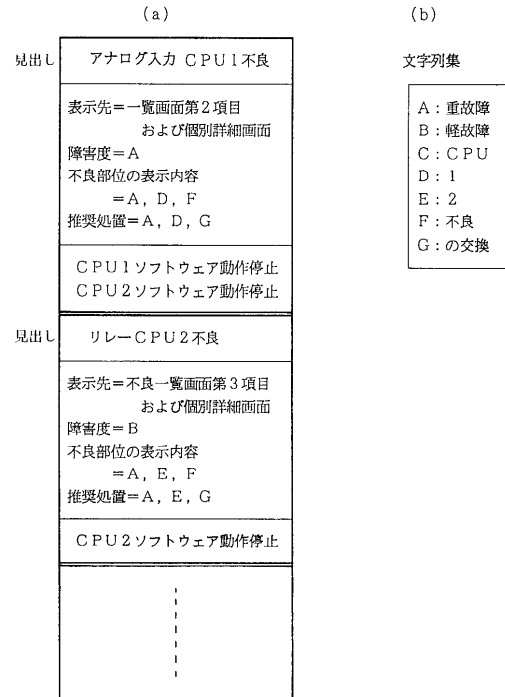
【図 28】



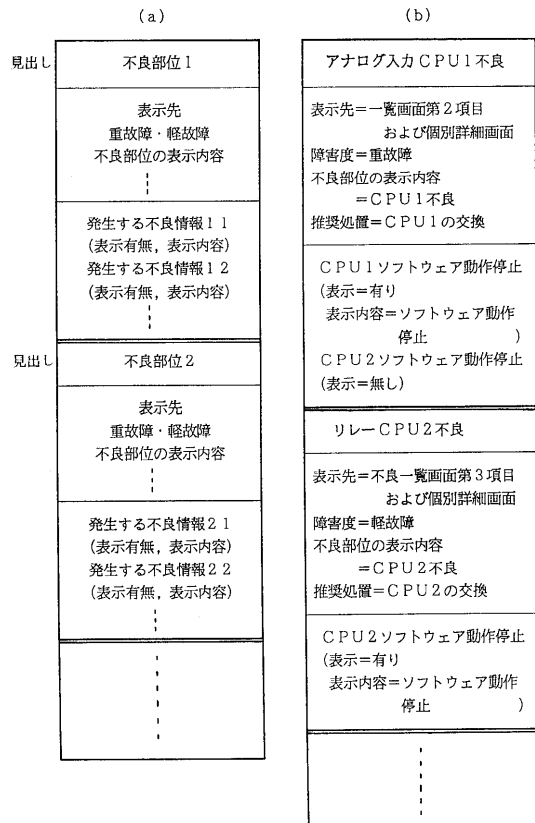
【図 29】



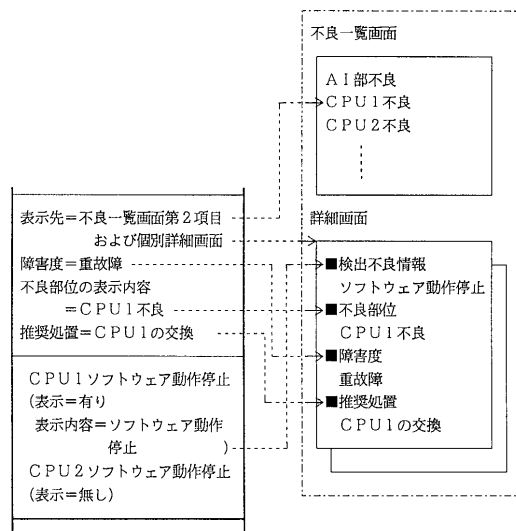
【図 30】



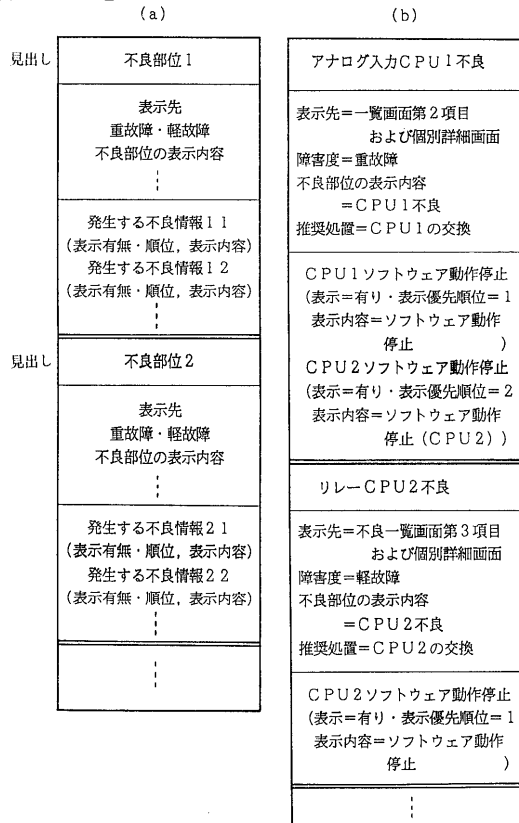
【図 31】



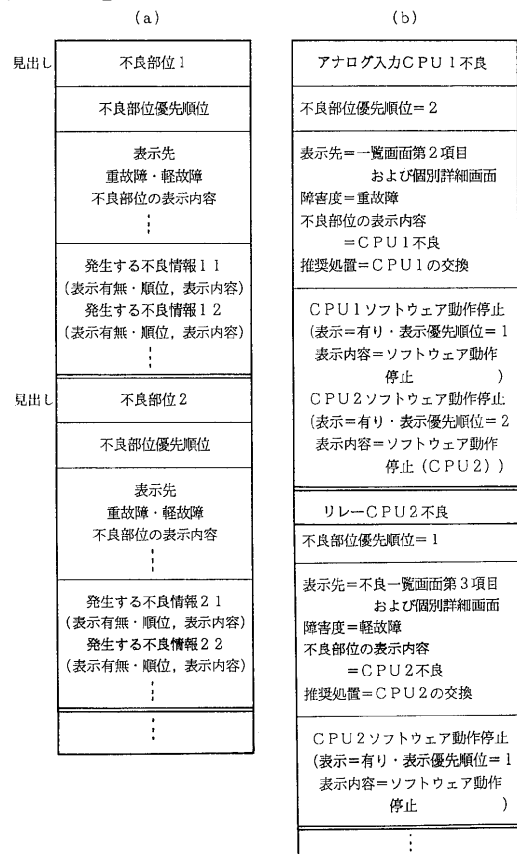
【図 32】



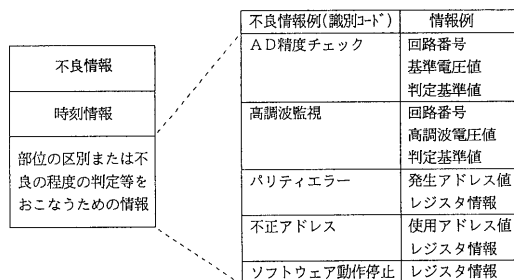
【図 3 3】



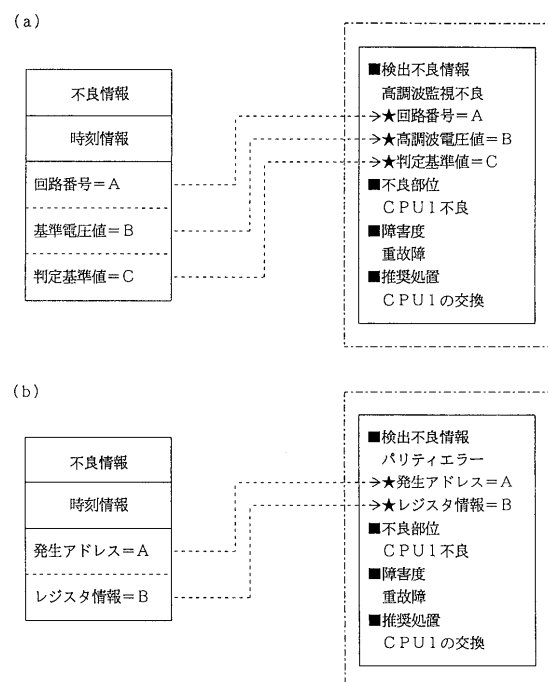
【図 3 4】



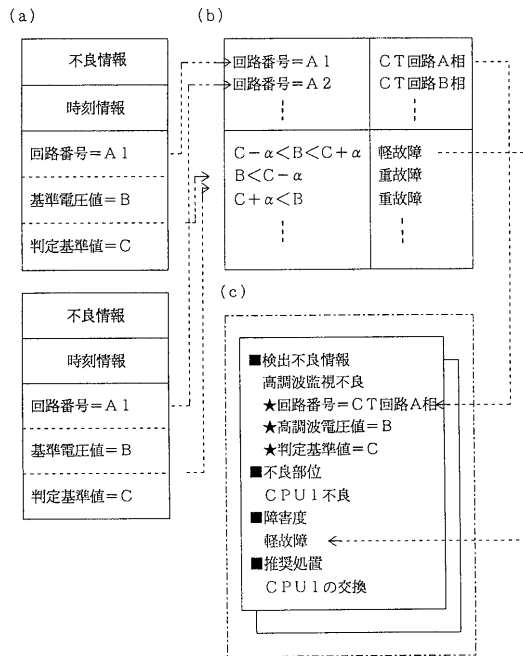
【図 3 5】



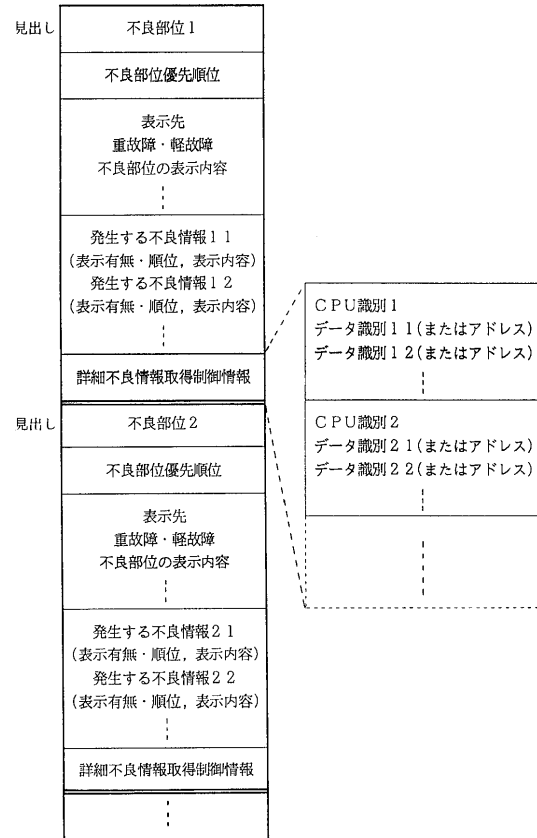
【図 3 6】



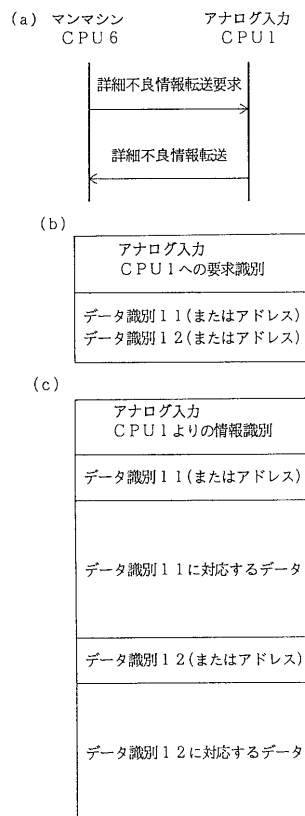
【図 37】



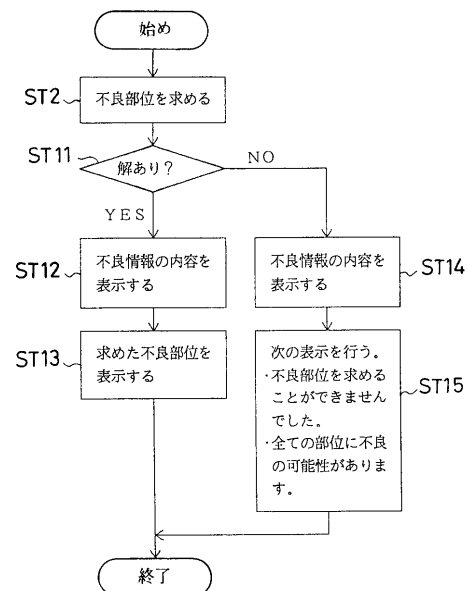
【図 38】



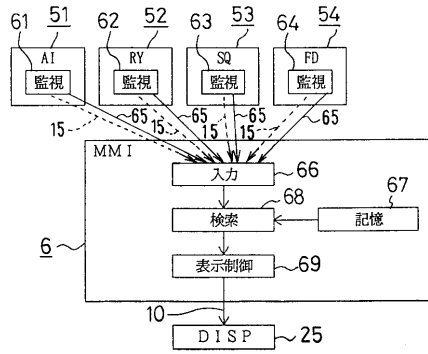
【図 39】



【図 40】



【図 4 1】



51 : アナログ入力CPU (入力用CPU)

52 : リレーCPU (制御用CPU)

53 : シーケンスCPU (制御用CPU)

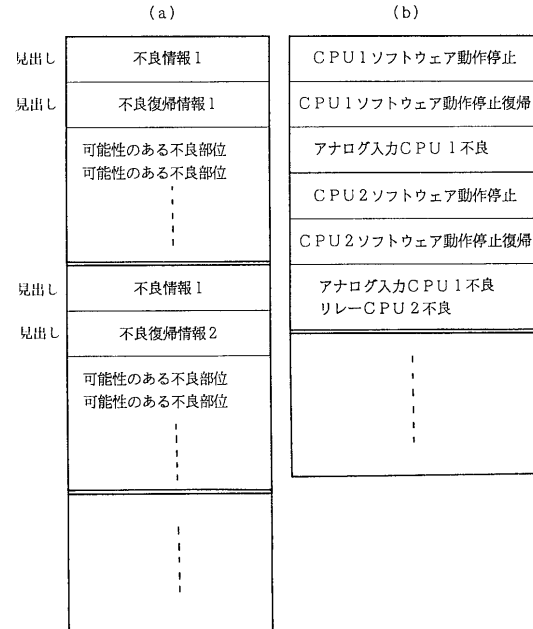
66 : 入力処理部

67 : 記憶部

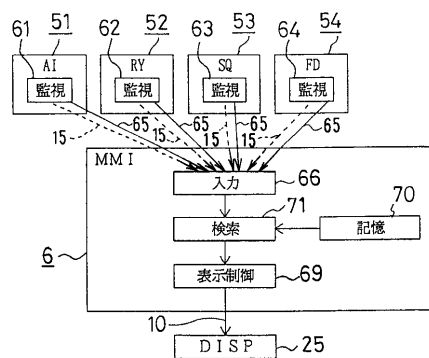
68 : 検索部

69 : 表示制御部 (表示部)

【図 4 2】



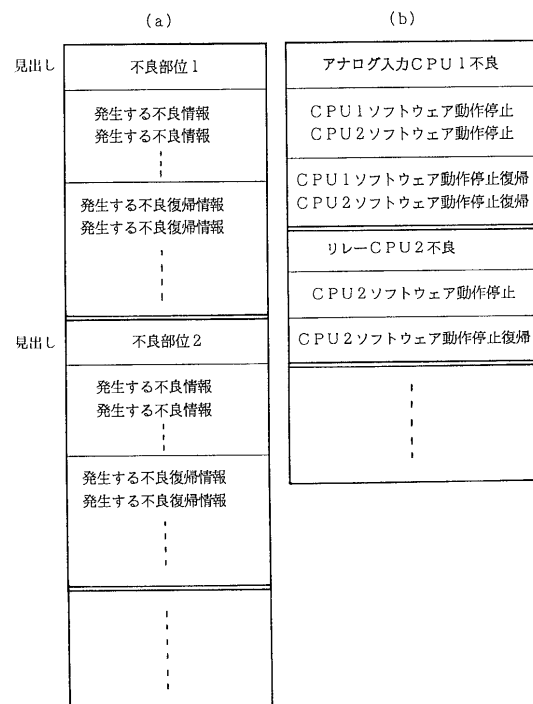
【図 4 3】



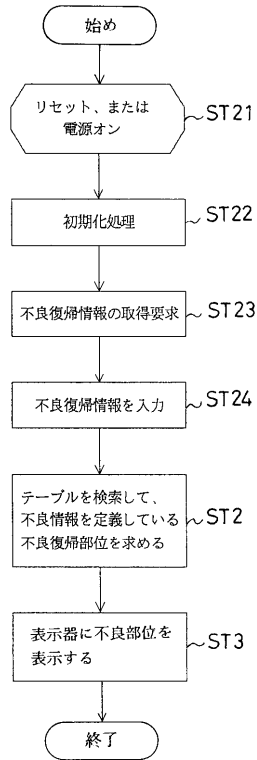
70 : 記憶部

71 : 検索部

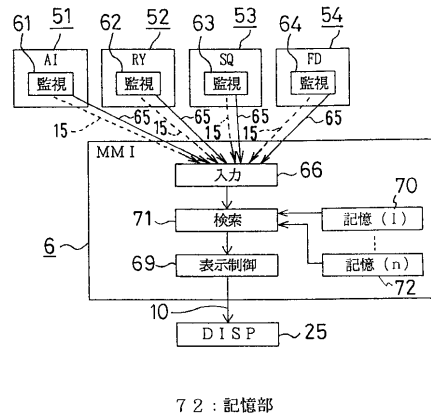
【図 4 4】



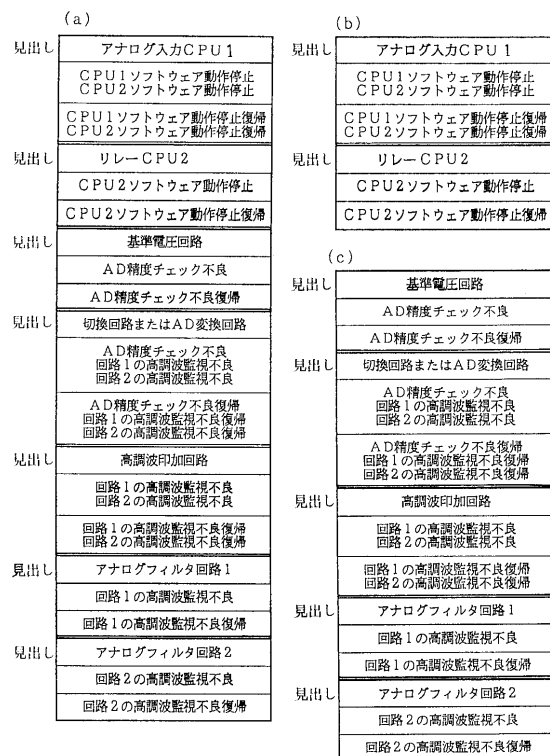
【図 4 5】



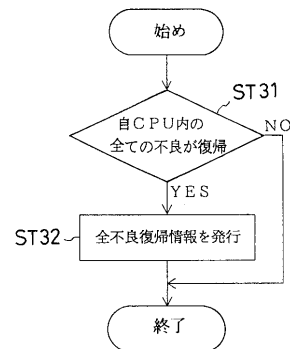
【図 4 6】



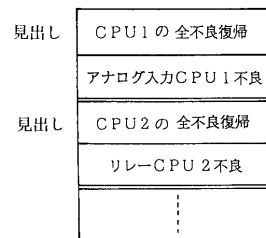
【図 4 7】



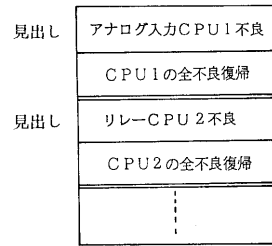
【図 4 8】



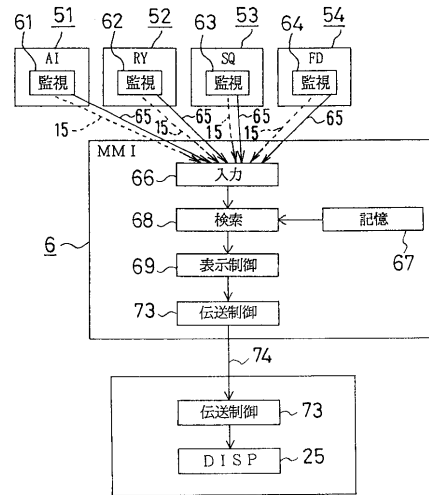
【図 4 9】



【図 50】

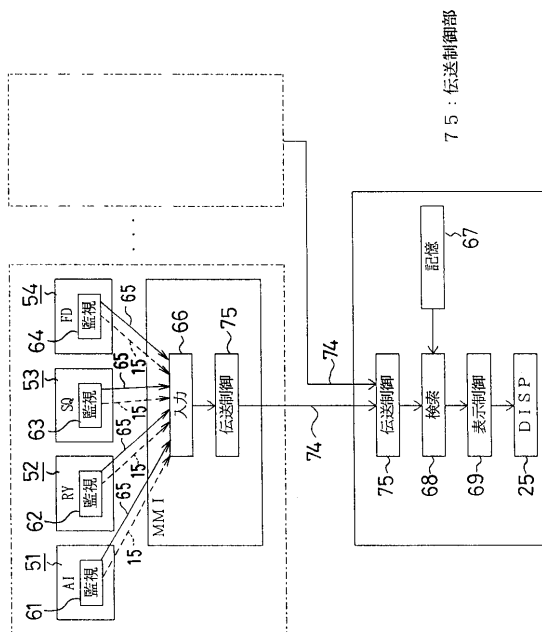


【図 51】



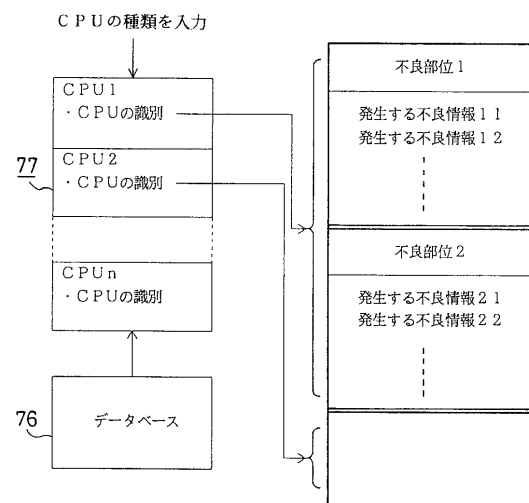
73 : 伝送制御部

【図 52】



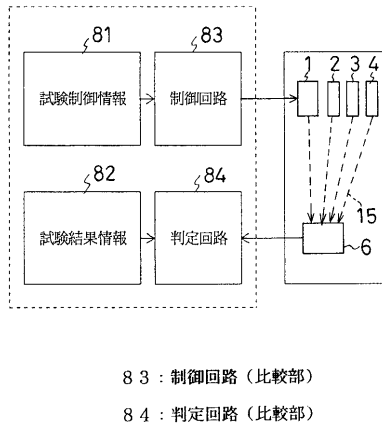
75 : 伝送制御部

【図 53】

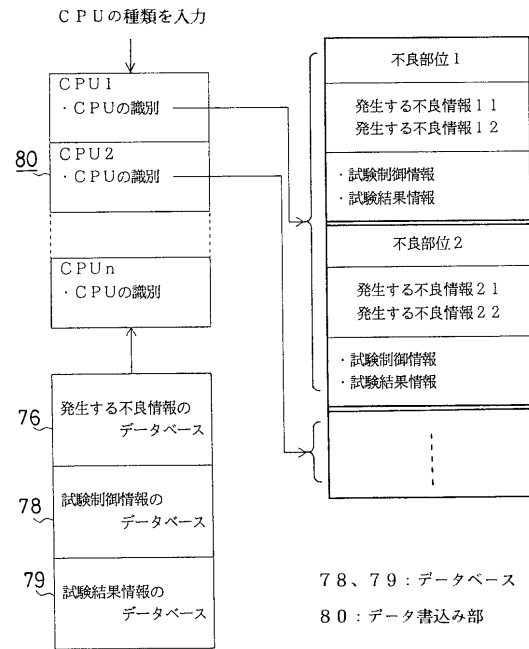


77 : データ書込み部

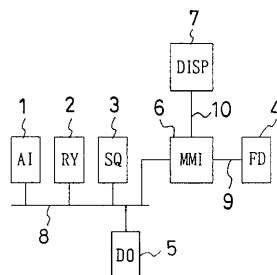
【図 5 4】



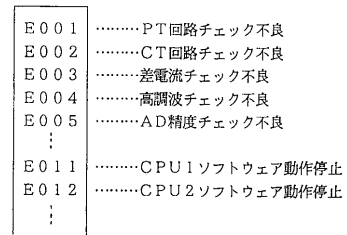
【図 5 5】



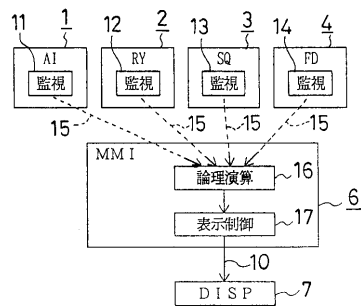
【図 5 6】



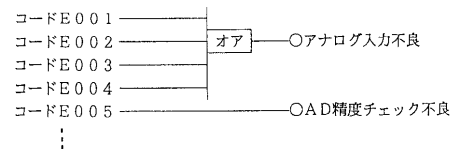
【図 5 8】



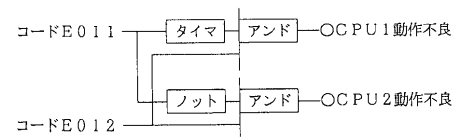
【図 5 7】



【図 5 9】



【図 6 0】



フロントページの続き

(72)発明者 岡田 上枝

神戸市兵庫区和田崎町1丁目1番2号 三菱電機株式会社 制御製作所内

審査官 森川 幸俊

(56)参考文献 特開昭61-157216 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H02H 1/00- 3/07