

294834

申請日期	84.6.26
案 號	84105323
類 別	1401L 2/26

A4
C4

294834

(以上各欄由本局填註)

(84105323)

發明專利說明書

一、發明 名稱	中 文	用於半導體製造中低溫各向異性去除阻擋 體之方法
	英 文	A LOW TEMPERATURE ANISOTROPIC ASHING OF RESIST FOR SEMICONDUCTOR FABRICATION
二、發明 人	姓 名	鄭心國 (Shin-Puu Jeng)
	國 籍	中華民國
	住、居所	美國德州派萊歐市安格大道2508號 2508 Evergreen Drive, Plano, Texas 75075, U.S.A.
三、申請人	姓 名 (名稱)	美商德州儀器公司 Texas Instruments Incorporated
	國 籍	美國
	住、居所 (事務所)	美國德克薩斯州達拉斯城北中央高速道13500號 13500 North Central Expressway, Dallas, Texas, 75265, U.S.A.
	代 表 人 姓 名	郝威廉 William E. Hiller

裝

訂

線

294834

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

美

國(地區)

申請專利，申請日期：

案號：

，☐有

☒無主張優先權

西元 1994 年 5 月 16 日 08/242,922

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明係有關半導體裝置的製造，特別是有關阻擋體的去除方法。

半導體廣泛應用於電子裝置的積體電路中，包括收音機與電視。此種積體電路典型地使用製造於單一結晶矽中的多電晶體。現在許多積體電路包括多層用於互接的鍍敷金屬。當幾何形狀縮小而功能密度增加時，降低多層鍍敷金屬中的RC時間常數是必要的。

雖然在過去用以將金屬線之間彼此絕緣的典型介電質為矽二氧化物，但最近的趨勢為採用低介電係數的材料以降低RC時間常數。許多低介電性的絕緣體為純粹聚合物（聚對二甲苯，BCB、鐵氟龍、聚醯亞胺）或有機旋光玻璃（OSOG，例如，倍半氧矽烷及矽氧烷玻璃）。這些低介電性材料的氧化電阻通常比矽氧化物的氧化電阻為小。

傳統的去除法可用於高縱橫比的接點或通道；然而，這些方法會損壞介電材料，特別是低介電性的材料。氧等離子體（粉末）通常用以將光阻體從晶圓表面上除去。傳統的去除法係在桶中及下游反應器中執行，並在高溫下（約250℃）實施，以確保所有的光阻體都可被除去。不幸的是，高溫去除法不僅將光阻體從晶圓表面上除去，其亦將聚合物從低介電性的材料上除去，因而造成皺縮、破裂、水分吸收、通道毒化、過度切削以及低介電性材料之介電特性全面退化的問題。

因此，低介電係數材料在半導體工業中被採用導致對

（請先閱讀背面之注意事項再填寫本頁）

張

訂

五、發明說明(2)

專利申請案第84105323號

ROC Patent Appln. No. 84105323

說明書修正頁中文本 - 附件一

Amended Pages of Specification in Chinese - Encl. I

(民國85年11月4日送呈)

(Submitted on November 4, 1996)

於一種可在除去光阻體時不致損壞聚合物介電材料之去除方法的需求。

本發明包括在低溫下採用各向異性等離子，以便從半導體晶圓上除去阻擋體。半導體晶圓置於包括氧等離子源與可選擇的感測器的反應器中。氧等離子源放射經由電場引向晶圓氧等離子，而將晶圓表面暴露於各向異性的氧等離子中。一感測器用以檢測晶圓之光阻體的除去何時完成，並將等離子源關閉。

實施例之一為用以將阻擋體從半導體晶圓去除的方法，包括以下步驟，在基體上塗覆聚合物介電層，在聚合物介電層上塗布無機層，在無機層上塗布阻擋體層，形成阻擋體之圖案，蝕刻無機層，以及以氧等離子去除阻擋體。

另一個實施例為用以將阻擋體從半導體晶圓上去除的系統，包括反應器，置於反應器中之具有聚合物介電質的晶圓，以及位於反應器內的氧等離子產生器。

本發明之利益在於可將阻擋體從具有對傳統的阻擋體去除法之粗糙效應敏感的低介電性材料的晶圓上除去。低介電常數材料的分解（其可促成氧化反應）透過降低晶圓（基體）的溫度而極小化。透過本發明，通道側壁上的材料鮮少遭受損壞。

本發之圖式使說明書完整，並結合於此以供閱讀，除非特別指明，其中相同的標號與符號代表各視圖中類同的元件，其中：

第1A及1B圖為習知技術，以半導體通道之橫截面圖顯示傳

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

統去除法的效應；

第 2 圖為本發明執行時的典型環境；

第 3 圖為本發明之方法步驟的流程圖；

第 4A 及 4B 圖為顯示本發明在半導體通道上的效應的橫截面圖；

第 5A 及 5B 圖為另一個半導體電路之實例的橫截面圖。

本發明之較佳實施例的形成與應用詳述於下。然而，吾人應瞭解，本發明提供許多適用的創新觀念，其可實施於多種特殊應用中。所述的特定實施例僅用以說明本發明之實施與應用的特定方法，而非對本發明之範疇的限制。

以下是數個較佳實施例與可選擇的實施例的說明，包括製造方法。不同圖式中的對應標號與符號參照對應的元件，除非經特別指明。

表 1 提供實施例與圖式之元件的總覽。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

表 1

圖式元件	較佳或 特定實例	一般用語	其他實例 或說明
10		半導體 晶圓	
12	矽	基體	可包括其他金屬互 接層或其他半導體 件，（例如電晶體 、二極體） 複合半導體（例如 GaAs, InP , Si/Ge, SiC）可用以取 代矽
14	鋁合金	金屬層	具有鋁中間層的鈦 (TiN/Al/ TiN) ; Al, Cu, Mo , W, Ti 的合金 ;

(請先閱讀背面之注意事項再填寫本頁)

張

訂

五、發明說明 (5)

圖式元件	較佳或 特定實例	一般用語	其他實例 或說明
			多晶矽，矽化物， 氮化物，碳化物 具有Ti或TiN 底層的AlCu合 金； 金屬互接層
16	PETEOS	氧化層	二氧化矽； 矽氮化物
18	有機旋光 玻璃	聚合物介 電層	其他聚合物，例如 聚對二氧甲苯、 BCB、鐵氟龍、 聚醯亞胺； 有機旋光玻璃（O SOG），例如 倍半氧矽烷及矽氧 烷玻璃； 其他包含介電材料 的聚合物

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(6)

圖式元件	較佳或 特定實例	一般用語	其他實例 或說明
20	PETEOS	無機層	氧化物；二氧化矽； SiO ₂ /Si ₃ N ₄ 夾層
22	聚合物	光阻層	阻擋體層；其他聚 合物；其他光敏材 料
24		通道	半導體晶圓上的可 去除層
26		反應器	
28	氧等離子 源	等離子源	
30	CO檢測 器	感測器	二氧化碳感測器
32	氧等離子	等離子	

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明 (7)

第1A及1B圖為習知技術之傳統去除法的圖式，在過去它被應用於約250℃的典型溫度中。第1A圖顯示在傳統去除法施行前的半導體晶圓10之通道24的橫截面圖。晶圓10具有基體12，該基體可包括例如電晶體、二極體及其他此技術所熟知的半導體元件（未顯示）。基體12亦可包含其他的金屬互接層。金屬互接層14沈積於基體12上。金屬互接層14可包括例如鋁或鈦－鎢／鋁雙層。氧化層16沈積於金屬層14上，且可以PETEOS（等離子強化四環氧矽烷）。聚合物介電層18沈積於氧化層16上，且可包括例如有機聚合物或有機旋光玻璃（OSOG）等。有機旋光玻璃包括有機矽與氧化矽結合物的混合物。無機層20沈積於聚合物介電層18上。無機層20為氧化物，最好是二氧化矽，而在此例中為PETEOS。光阻層22沈積於無機層20上，其可以光敏聚合物製成。執行後序的方法步驟，而在半導體晶圓上留下通道。通道24典型地穿過光阻層22、無機層20、聚合物介電層18與氧化物層16。金屬層14的頂表面通常形成通道24的底部。

在晶圓上實施去除法以除去光阻層22。第1B圖顯示在傳統去除法後的通道外形，而損壞沿著通道24之壁上的聚合物介電層18。

本發明執行時的典型環境顯示於第2圖中。包括聚合物介電層的半導體晶圓10置於包括氧等離子源28與感測器30的反應器中。聚合物介電層包括足以改善二氧化矽之介電常數的一定重量比例的聚合物。聚合物介電層通常包括

五、發明說明(8)

至少為重量之 5 % (最好是在 10 % 與 50 % 之間) 的有機聚合物。晶圓 10 施以與氧等離子源相反的偏壓，例如將晶圓接地，以導引陽離子射向晶圓。本發明之去除法通常在介於約 -40°C 與 20°C 之間的低溫下執行，其可利用液態氮之類的方法達成。充有正電的氧等離子源 28 放射由電場導向晶圓 10 的氧等離子，而同時將晶圓 10 之表面暴露於各向異性的氧等離子 32 中。感測器 30 檢測晶圓 10 之光阻體的去處何時完成，並隨後將等離子源 28 關閉。感測器 30 可為一氧化碳或二氧化碳檢測器；當一氧化碳或二氧化碳的放射強度減低時，系統以訊號告知應關閉。感測器可提供系統終止功能，以免晶圓遭過度去除。

本方法之流程圖示於第 3 圖中。晶圓被偏壓以形成等離子的方向，而隨後執行低溫各向異性等離子去除步驟。當終止點被檢知（例如常光阻體已被去除），即中止去除。

新去除法在典型的半導體晶圓 10 上的效果顯示於第 4A 及 4B 圖。第 4A 圖顯示新去除法前的通道外形，與第 1A 圖者相同。第 4B 圖顯示本發明之去除法實施後的通道 24，聚合物介電層 18 未受損壞。

第 1A、1B、4A 及 4B 圖中所示的結構可能不同。第 5A 及 5B 圖顯示另一種可以本發明加以去除的半導體晶圓 10。其他的半導體結構可利用此低溫阻擋體去除法。

在光阻體去除之後，可依需要執行其他的方法步驟。例如，通道典型地充填金屬以形成層與層之間的互接。

五、發明說明(9)

與傳統技術相較，如本發明所要求地在低溫下進行去除可能導致執行去除所需的時間增加。通量或者離子流可加以調整以緩和所需時間的增加。例如，若通量提高，執行去除法所需的時間將減少。

採用低溫向異性去除法而具有終止點的新穎方法可提供優於傳統方法的明確利益。首先，各向異性離子撞擊包括待去除之阻擋體的平坦表面，且同時將進屬表面的殘留物清除乾淨。由於此去除作業是各向異性的，因此鮮少在側壁的聚合物介電層上造成損壞。移動中的氧素 (O^+) 的方向性限制了側壁與氧的反應性。

其次，終止功能可在任何發生於不期望的部位上的損壞發生之前停止去除步驟，在此例中為通道的聚合物介電層側壁。是否採用感測器以獲得終止功能是可選擇的，而該裝置提供去除步驟中更佳的控制此一利益。

第三，低溫可降低聚合物及介電層之側壁與氧等離子之間的反應性。低溫減緩分子的活性，便去除法得到更好的控制。

本發明可應用於其他材料，特別是對傳統去除法敏感的材料。本發明對採用聚合物介電材料之半導體晶圓的去除作業特別有用，因為傳統的阻擋體去除法所導致的聚合物介電材料的損壞是吾人所不欲見到的，且並是廣泛的。這造成半導體製造的許多問題。本發明之低溫阻擋體去除法排除此種對聚合物介電材料的損壞或使其極小化。此外，本發明之去除法可去除金屬層上固有的氧化物。

五、發明說明 (10)

雖然本發明係參照所舉之實施例加以說明，然此一說明並非基於限制性條件而構成。對熟習此技術之人士而言，所示之實施例以及本發明之其他實施例的各種修正與組合可參照此說明而呈現。因此，附呈之申請專利範圍可包括所有的此等修正或實施例。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱：

用於半導體製造中低溫各向異性去
除阻擋體之方法)

本發明包括在低溫下採用各向異性等離子以從半導體晶圓上去除阻擋體。半導體晶圓10置於包括氧等離子源28的反應器26中。氧等離子源28放射被引向偏壓晶圓10的氧等離子32，同時將晶圓的阻擋層22暴露於各向異性的氧等離子中。感測器30檢測阻擋體的去除何時完成，並隨後關閉等離子源。

本發明之利益包括可將阻擋體從晶圓上去除而不致損壞對傳統阻擋體去除法之粗糙效應敏感的聚合物介電層。透過本發明，通道之側壁上的材料鮮少受損。

英文發明摘要(發明之名稱： A LOW TEMPERATURE ANISOTROPIC ASHING)
OF RESIST FOR SEMICONDUCTOR FABRICATION

This invention encompasses using anisotropic plasma at a low temperature to strip resist from a semiconductor wafer. A semiconductor wafer 10 is placed in a reactor 26 which contains an oxygen plasma source 28. The oxygen plasma source 28 emits oxygen plasma 32 which is drawn towards the biased wafer 10, exposing the resist layer 22 of the wafer to anisotropic oxygen plasma. A sensor 30 detects when the ashing of the resist is complete, and then the plasma source is turned off.

Advantages of the invention include the ability to remove resist from wafers without damaging polymeric dielectric layers, which are sensitive to the harsh effects of traditional resist removal methods. With the present invention, very little damage occurs to the material on the sidewalls of vias.

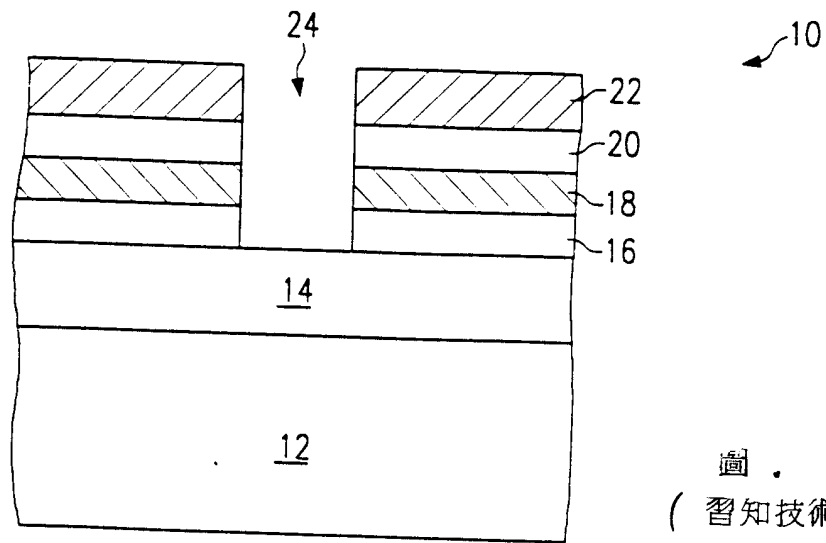


圖 . 1A
(習知技術)

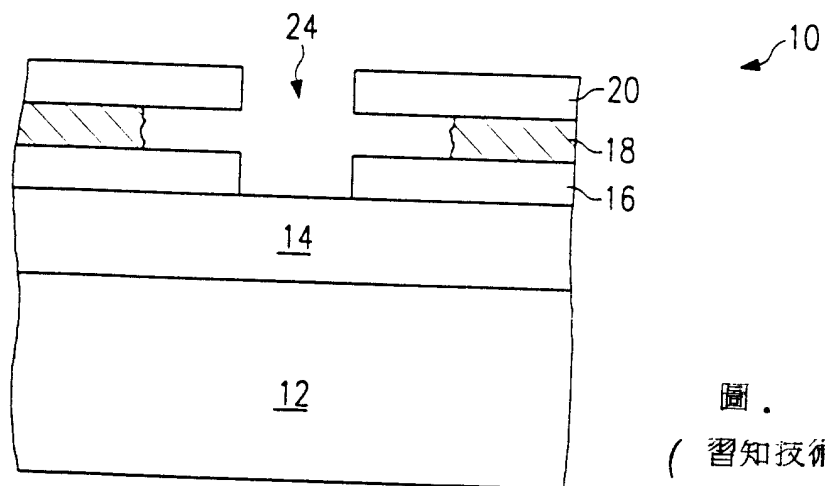


圖 . 1B
(習知技術)

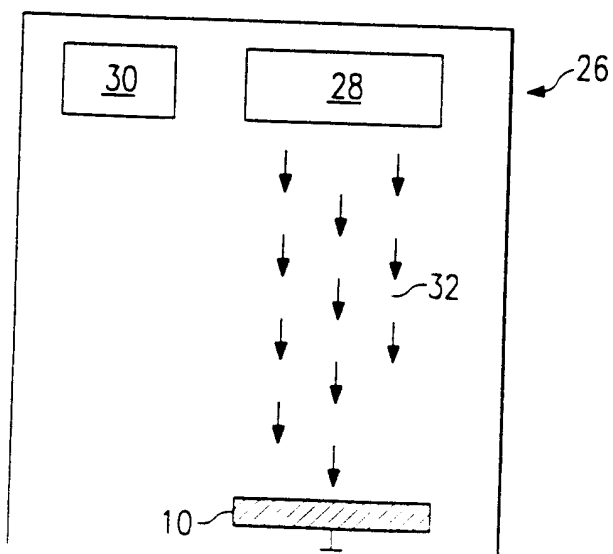


圖 . 2

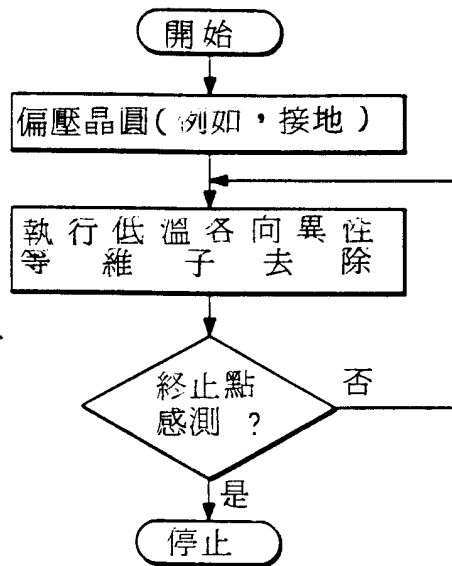


圖 . 3

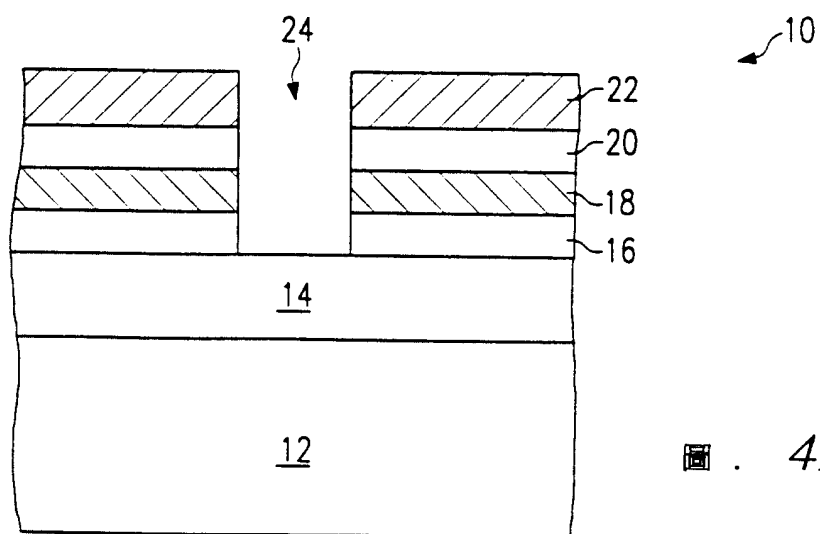
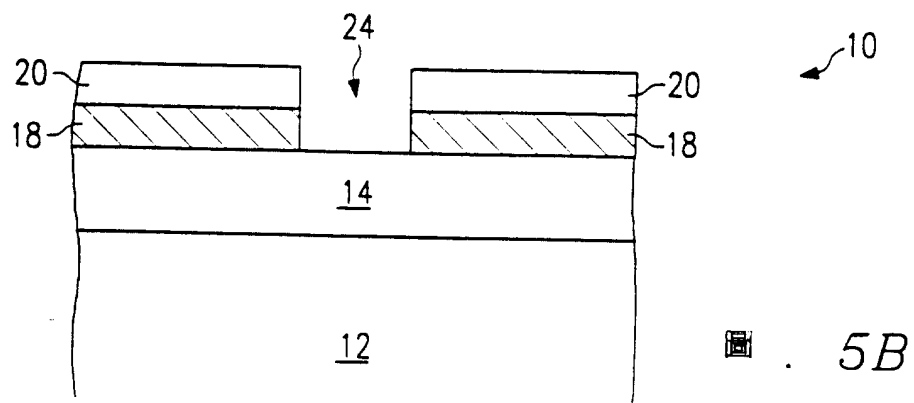
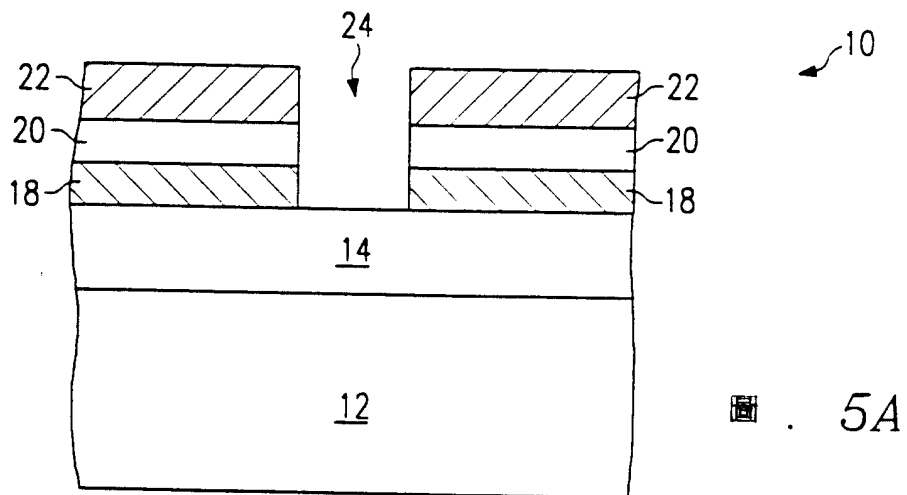
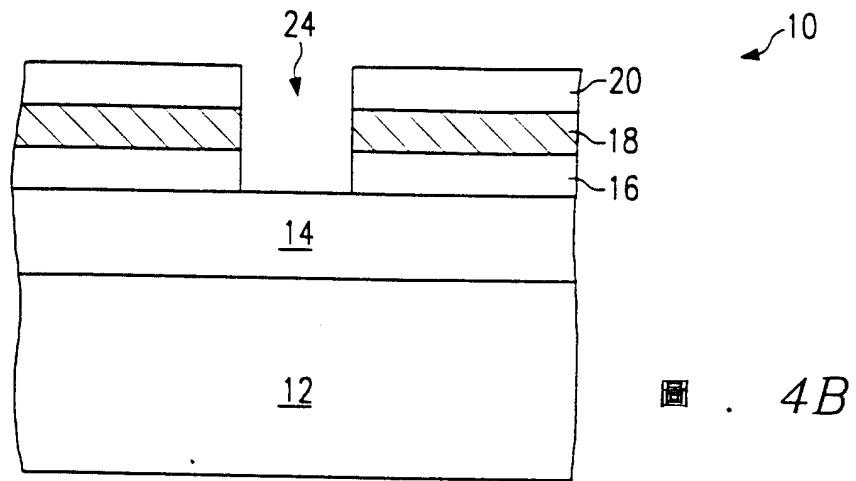


圖 . 4A



六、申請專利範圍

專利申請案第84105323號
ROC Patent Appln. No.84105323
修正之申請專利範圍中文本 - 附件三
Amended Claims in Chinese - Encl. III
(民國85年11月4日送呈)
(Submitted on November 4, 1996)

1. 一種用以從具有基體之半導體晶圓上去除阻擋體的方法，包括以下步驟：

在基體上塗覆聚合物介電層；
在該聚合物介電層上塗布無機層；
在該無機層上塗布阻擋體層；
形成該阻擋體之圖案；
蝕刻該無機層；以及
以氧等離子去除該阻擋體。

2. 如申請專利範圍第1項所述之方法，其中該去除步驟在 -40°C 至 20°C 的溫度範圍內進行。

3. 如申請專利範圍第1項所述之方法，進一步包括以下步驟：

感測去除步驟何時完成；以及
停止該去除步驟。

4. 如申請專利範圍第1項所述之方法，其中該聚合物介電層在該無機層被蝕刻之後但在該阻擋體被蝕刻之前被蝕刻。

5. 如申請專利範圍第1項所述之方法，其中該聚合物介電層包括至少重量為10%的聚合物。

6. 如申請專利範圍第1項所述之方法，進一步包括在該塗布聚合物介電層於基體上的步驟之前，沈積一金屬層於該基體的步驟。

7. 一種用以從半導體晶圓上去除阻擋體的系統，包括：
反應器；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

位於該反應器內，具有聚合物介電層的晶圓；

位於該反應器內的氧等離子產生器；以及

晶圓偏壓裝置，用以各向異性地將離子從等離子導向該晶圓。

8.如申請專利範圍第7項所述之系統，進一步包括位於該反應器內的感測器，用以檢測阻擋體何時被除去。

9.如申請專利範圍第8項所述之系統，其中該系統在該感測器檢測到完成阻擋體的去除之後即關閉。

10.如申請專利範圍第7項所述之系統，其中該氧等離子產生器位於該反應器附近。

11.如申請專利範圍第7項所述之系統，其中該晶圓被偏壓接地。

12.如申請專利範圍第7項所述之系統，進一步包括一溫度控制器。

13.如申請專利範圍第12項所述之系統，其中該溫度控制器保該系統之操作溫度於 -40°C 與 20°C 之間。

14.一種用以從半導體晶圓上去除阻擋體的方法，包括以下步驟：

將該晶圓偏壓；以及

以氧等離子去除該阻擋體。

15.如申請專利範圍第14項所述之方法，其中該去除步驟在 -40°C 至 20°C 的溫度範圍內進行。

16.如申請專利範圍第14項所述之方法，進一步包括以下步驟：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

感測去除步驟何時完成；以及

停止該去除步驟。

17.如申請專利範圍第14項所述之方法，其中該半導體晶體包括聚合物介電層。

18.如申請專利範圍第17項所述之方法，其中該聚合物介電層包括至少重量為10%的聚合物。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂