



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93101671

※申請日期：93年01月20日

※IPC分類：H01L 27/00 (2006.01)

壹、發明名稱：

(中) 矽絕緣 (SOI) 晶圓及其製造方法

(外) SOI ウェーハ及びその製造方法

貳、申請人：(共 1 人)

1. 姓 名：(中) 信越半導體股份有限公司

(英) SHIN-ETSU HANDOTAI CO., LTD.

代表人：(中) 1. 小柳俊一

(英)

地 址：(中) 日本國東京都千代田區丸之内一丁目四番二號

(英) 日本国東京都千代田区丸の内1丁目4番2号

國籍：(中英) 日本 JAPAN

參、發明人：(共 3 人)

1. 姓 名：(中) 櫻田昌弘

(英) 櫻田昌弘

地 址：(中) 日本國福島縣西白河郡西郷村大字小田倉字大平一五〇

(英)

2. 姓 名：(中) 三田村伸晃

(英) 三田村伸晃

地 址：(中) 日本國福島縣西白河郡西郷村大字小田倉字大平一五〇

(英)

3. 姓 名：(中) 布施川泉

(英) 布施川泉

地 址：(中) 日本國福島縣西白河郡西郷村小田倉大平一五〇

(英)

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93101671

※申請日期：93年01月20日

※IPC分類：H01L 27/00 (2006.01)

壹、發明名稱：

(中) 矽絕緣 (SOI) 晶圓及其製造方法

(外) SOI ウェーハ及びその製造方法

貳、申請人：(共 1 人)

1. 姓 名：(中) 信越半導體股份有限公司

(英) SHIN-ETSU HANDOTAI CO., LTD.

代表人：(中) 1. 小柳俊一

(英)

地 址：(中) 日本國東京都千代田區丸之内一丁目四番二號

(英) 日本国東京都千代田区丸の内1丁目4番2号

國籍：(中英) 日本 JAPAN

參、發明人：(共 3 人)

1. 姓 名：(中) 櫻田昌弘

(英) 櫻田昌弘

地 址：(中) 日本國福島縣西白河郡西郷村大字小田倉字大平一五〇

(英)

2. 姓 名：(中) 三田村伸晃

(英) 三田村伸晃

地 址：(中) 日本國福島縣西白河郡西郷村大字小田倉字大平一五〇

(英)

3. 姓 名：(中) 布施川泉

(英) 布施川泉

地 址：(中) 日本國福島縣西白河郡西郷村小田倉大平一五〇

(英)

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.日本 ; 2003/01/23 ; 2003-015072 ☒有主張優先權

2.日本 ; 2003/01/23 ; 2003-015396 ☒有主張優先權

(1)

玖、發明說明

【發明所屬之技術領域】

本發明係關於矽絕緣(SOI)晶圓；更詳細而言，係關於電性可靠度極高之高品質的矽絕緣(SOI)晶圓及其製造方法。

【先前技術】

以往，作為裝置(元件)用基板，廣泛地利用在支持基板上形成有矽活性層(SOI層)的SOI晶圓。作為如此的SOI晶圓的製造方法，例如已知有將2枚的矽晶圓經由氧化膜而貼合之製造方法亦即所謂的貼合方法。

貼合方法中的一種之離子注入剝離法，係在成為矽活性層的矽晶圓(結合晶圓)或是成為支持基板的矽晶圓(基底晶圓)的表面，形成作為絕緣層的氧化膜(也稱為埋入氧化膜或層間氧化膜等)，再從結合晶圓的一側的表面，將氫等的離子進行離子注入，而在晶圓內部形成離子注入層(微小氣泡層)。進而，經由氧化膜，將結合晶圓的離子注入側的面，貼合在基底晶圓之後，藉由熱處理，使離子注入層作為邊界而剝離。藉此，能夠得到：在基底晶圓上，經由氧化膜，形成有薄的矽活性層的SOI晶圓。再者，剝離後，也有進行為了提高矽活性層和基底晶圓之間的結合力之熱處理(結合熱處理)或用來除去表面的氧化膜之氫氟酸洗淨等的情況。

作為使用於此SOI晶圓的製造中的矽晶圓，一般而言

(2)

，能夠使用藉由切克勞斯基法(CZ 法)所育成的矽單結晶；但是，近年來，隨著矽活性層或埋入氧化膜的薄膜化要求，所使用的矽晶圓的品質要求也越來越嚴格。

特別是關於成為矽活性層的結合晶圓，提出一種育成缺陷少的矽單結晶，再使用由此所得到的高品質的矽晶圓之方法。

在此，說明關於藉由切克勞斯基法來育成矽單結晶時的拉昇速度、及所育成的矽單結晶的缺陷之間的關係。

在使用通常的結晶中固液界面附近的溫度斜度 G 大的爐內構造(熱區：HZ)的 CZ 拉昇機中，往結晶軸方向，使成長速度 V 由高速變化成低速的情況，已知會得到如第 9 圖所示的缺陷分布圖。

在第 9 圖中，所謂的 V 區域，係空孔(Vacancy)也就是由於矽原子不足所發生的凹部、穴之類的缺陷多的區域；所謂的 I 區域，則是由於多餘的矽原子亦即晶格間矽存在所發生的錯位、或是多餘的矽原子塊多的區域。而且，在 V 區域和 I 區域之間，存在沒有(或是很少)原子不足或過多之情形之中性區域(Neutral，以下簡單表示為 N)；又，在 V 區域的邊界附近，被稱為 OSF(氧化誘導疊層缺陷、Oxidation Induced Stacking Fault)的缺陷，當在相對於結晶成長軸方向之垂直方向的剖面上來觀察時，被確認係分布成環狀(以下稱為 OSF 環)。

而且，在成長速度比較快的情況，空洞型的點缺陷集中而形成空泡之原因的 FPD、LSTD、COP 等的成長缺陷

(3)

，高密度地存在於結晶直徑方向的整個區域，這些缺陷存在的區域，成為 V 區域。又，隨著成長速度的降低，OSF 環從結晶的周邊發生，在此環的外側(低速側)，發生 N 區域；進而，若使成長速度變成低速，則 OSF 環往晶圓的中心收縮而消滅，整個面變成 N 區域。若進一步地降低成長速度，被認為是晶格間矽集合之差排環的發生原因之 L/D(Large Dislocation：晶格間差排環的簡稱、LSEPD、LFPD 等)的缺陷(大差排群)，低密度地存在；存在這些缺陷的區域成為 I 區域(也稱為 L/D 區域)。

而且，在 V 區域和 I 區域的中間之 OSF 環外側的 N 區域，成為沒有存在造成空洞的 FPD、LSTD、COP，也沒有存在造成晶格間矽的 LSEPD、LFPD 之區域。再者，最近，若將 N 區域進一步地分類，如第 9 圖所示，有鄰接 OSF 環的外側之 N_v 區域(空洞多的區域)和鄰接 I 區域的 N_i 區域(晶格間矽多的區域)；已知在 N_v 區域，當熱氧化處理後，氧析出量多，而在 N_i 區域，幾乎沒有氧析出。

如此的 N 區域，以往在晶圓面內，僅存在一部份，但是利用控制拉昇速度(V)和結晶固液界面軸方向溫度斜度(G)的比值亦即 V/G ，結果能夠製造出 N 區域擴展至橫方面全面(晶圓全面)的結晶。

於是，在 SOI 晶圓的製造中，作為結合晶圓，也提案出：使用成為全面 N 區域的矽單結晶晶圓之方法。例如，被提案出：藉由切克勞斯基法(CZ 法)拉昇矽單結晶時，將拉昇速度 V 和拉昇軸方向的結晶固液界面的溫度斜

(4)

度 G 的比值 (V/G)，控制在規定範圍內，來拉昇矽單結晶；作為結合晶圓，使用 N 區域的矽晶圓的 SOI 晶圓 (例如日本特開平 2001-146498 號公報 (第 5-8 頁) 及日本特開平 2001-44398 號公報 (第 2-4 頁、第 1 圖))。

另一方面，關於基底晶圓，本來係用來經由絕緣膜來支持 SOI 從所需要者；在其表面，並不是直接進行元件形成。因此，也提案出：將不符合電阻值等的製品規格之仿真等級 (dummy grade) 之矽晶圓，作為基底晶圓來使用之技術 (請參照日本特開平 11-40786 號公報)。

一般而言，作為基底晶圓，考慮品質和生產性等，係如第 9 圖所示般，育成包含一部份的以高速的拉昇速度下成長的 V 區域、或者 OSF 區域或 N_v 區域等之矽單結晶，而廣泛地使用由此種高速成長的矽單結晶加工成之鏡面狀的矽晶圓。

在由前述般地高速成長的矽單結晶所得到的矽晶圓的表面和體積內，高密度地形成由於空孔集中而成的 COP 之類的空孔缺陷；表面則存在多數個 50nm 以上的微小凹坑缺陷。而且，若將存在有多數如此微小凹坑缺陷之矽晶圓，作為基底晶圓來使用，製造出 SOI 晶圓時，特別是將埋入氧化膜的厚度如近年來所要求地形成薄厚度的情況，會發生無法維持高絕緣性而損害電性可靠度的問題。

【發明內容】

(5)

(發明的揭示)

於是，本發明係鑒於如此的問題點而發明出來，其目的在於提供一種 SOI 晶圓，即使埋入氧化膜的厚度例如係形成 100nm 以下程度之極薄的情況，高絕緣性被維持，因而在裝置(元件)製程中的電性可靠度高。

爲了達成上述目的，若根據本發明，提供一種 SOI 晶圓，係將分別由矽單結晶所形成的基底晶圓和結合晶圓，經由氧化膜加以貼合之後，藉由使前述結合晶圓薄膜化而形成有矽活性層的 SOI 晶圓，其特徵爲：

前述基底晶圓，係由藉由切克勞斯基法所育成的矽單結晶，該晶圓全面爲 OSF 區域之外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的矽晶圓；或是該晶圓全面爲 OSF 區域之外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的差排群之 I 區域的矽晶圓所構成。

若是由基底晶圓的全面爲 OSF 區域之外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之 CZ 矽單結晶所構成的 SOI 晶圓，則由於在基底晶圓的表面沒有存在微小缺陷，即使基底晶圓上的埋入氧化膜的厚度例如爲比 100nm 薄的薄膜的情況，也不會受到基底晶圓表面的缺陷的影響而產生絕緣特性破壞，而成爲電性可靠度極高的 SOI 晶圓。

另一方面，若是由基底晶圓的全面爲 OSF 區域之外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且

(6)

包含存在起因於晶格間矽的差排群之 I 區域之 CZ 矽單結晶所構成的 SOI 晶圓，則由於在基底晶圓的表面沒有存在微小的空孔缺陷，即使基底晶圓上的埋入氧化膜的厚度例如為比 100nm 薄的薄膜的情況，也不會受到基底晶圓表面的空孔缺陷的影響而產生絕緣破壞，成為電性可靠度極高的 SOI 晶圓。又，由於比較容易製造出構成基底晶圓之例如晶圓全面為 I 區域的矽晶圓，所以價格便宜。

此情況，SOI 晶圓，理想為藉由將離子注入前述結合晶圓中，然後利用在形成離子注入層處加以剝離，來進行前述結合晶圓的薄膜化之離子注入剝離法而被形成。

作為貼合法，將結合晶圓和基底晶圓貼合之後，也能夠藉由研削・研磨來使結合晶圓薄膜化，而作成 SOI 晶圓；此情況的 SOI 層的厚度比較厚。另一方面，若藉由離子注入剝離法，能夠將離子注入層的深度亦即 SOI 層的厚度作出近年來所要求的極薄的等級，而能夠作出極高品質的 SOI 晶圓。

前述氧化膜的厚度能夠在 10~100nm 的範圍內。

近年來，埋入氧化膜的厚度例如被要求作成 50nm 程度，而本發明的 SOI 晶圓，即使是形成如此薄的氧化膜，絕緣破壞特性也沒有劣化，而能保持高絕緣性。

又，前述矽活性層，理想為：係由藉由切克勞斯基法所育成的矽單結晶，全面為 OSF 區域之外側的 N 區域，且未包含藉由 Cu 沉積法而被檢測出來的缺陷區域者所構成。

(7)

若是連矽活性層的全面也是由 OSF 區域之外側的 N 區域，且未包含藉由 Cu 沉積法而被檢測出來的缺陷區域的 CZ 矽單結晶所構成，則在裝置(元件)形成區域沒有缺陷；又，即使進行氫氟酸洗淨，也沒有起因於矽活性層的缺陷所導致的矽活性層或埋入氧化膜被破壞的情況，而成為極高品質的 SOI 晶圓。

進而，若根據本發明，也提供一種製造上述 SOI 晶圓的方法。亦即，係針對至少具有：

將分別由矽單結晶所形成的基底晶圓和結合晶圓之中的至少一方，形成氧化膜的製程；

藉由將離子注入結合晶圓中來形成離子注入層的製程；

將該結合晶圓之離子注入側的面，經由前述氧化膜，與基底晶圓貼合的製程；及

將前述離子注入層作為邊界來進行剝離的製程之 SOI 晶圓的製造方法，其特徵為：

作為前述基底晶圓，係使用：

藉由切克勞斯基法育成的矽單結晶，該晶圓全面，當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓；或是當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的

(8)

差排群之 I 區域的矽晶圓。

藉由離子注入剝離法來製造 SOI 晶圓時，作為基底晶圓，若使用如上述般的晶圓全面成為無缺陷的 CZ 矽單結晶晶圓，縱使埋入氧化膜形成比 100nm 薄，在結合熱處理時，也沒有由於存在於基底晶圓中的缺陷而導致氧化膜的絕緣破壞特性劣化的情形，而能夠製造出電性可靠度高之高品質的 SOI 晶圓。

另一方面，藉由離子注入剝離法來製造 SOI 晶圓時，作為基底晶圓，若使用如上述般的未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的差排群之 I 區域的 CZ 矽單結晶晶圓，縱使埋入氧化膜形成比 100nm 薄，在結合熱處理時，也沒有由於存在於基底晶圓中的空孔缺陷而導致氧化膜的絕緣破壞特性劣化的情形，而能夠製造出電性可靠度高之高品質的 SOI 晶圓。又，作為基底晶圓所使用之例如晶圓全面為 I 區域的矽晶圓，由於能夠使其控制範圍變廣而能夠比較容易地製造，故能夠容易且低成本地製造出高品質的 SOI 晶圓。

這些情況，結合晶圓，理想為使用：藉由切克勞斯基法育成的矽單結晶，該晶圓全面，當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓。

若如此地使用無缺陷的晶圓作為結合晶圓來製造 SOI 晶圓，則被形成在 SOI 層上的裝置(元件)不會受到不良影

(9)

響，也能夠確實地防止層間絕緣膜的絕緣破壞特性的劣化，因而能夠製造出極高品質的 SOI 晶圓。

又，最近也提出一種當利用離子注入剝離法來製造 SOI 晶圓的情況，將剝離後的結合晶圓(剝離晶圓)加以再生處理來作為基底晶圓(或結合晶圓)來使用的再利用的方法(例如參照日本特開平 11-297583 號公報。)。因此，使用上述般的無缺陷的結合晶圓，若將之後的剝離晶圓再生處理，作為基底晶圓或結合晶圓來加以再利用，能夠降低製造成本並能夠製造出高品質的 SOI 晶圓。

如以上所述，若根據本發明，可以提供一種由基底晶圓的全面為 N 區域且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的矽晶圓所構成的 SOI 晶圓。若為如此的 SOI 晶圓，縱使埋入氧化膜的厚度為 100nm 以下，也保有優異的絕緣特性，若將其使用於製造裝置(元件)，則能夠以高良率製造出電氣特性優異的裝置(元件)。

又，若根據本發明，可以提供一種由基底晶圓的全面為 OSF 區域之外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的差排群之 I 區域的矽晶圓所構成的 SOI 晶圓。此情況，由於基底晶圓比較容易製造，故能夠降低製造成本(將製造成本抑制在低成本範圍)。

【實施方式】

(實施發明的最佳形態)

(10)

以下，進一步地說明本發明。

本發明的發明人，詳細地進行調查關於藉由貼合法來製造的 SOI 晶圓之基底晶圓，對於埋入氧化膜的影響。得知若使用習知一般所使用的高速成長之矽單結晶亦即表面存有 50nm 以上的空孔型的微小缺陷之矽晶圓，來製造 SOI 晶圓時，當埋入氧化膜具有數百 nm 以上之充分的厚度的情況，難以發生由於基底晶圓的影響所造成之絕緣破壞特性的劣化之類的問題；但是，若為 100nm 以下的薄膜的情況，則有可能由於基底晶圓的影響而在絕緣性的維持方面發生問題。特別是形成近年來一直被要求的 50nm 等級的埋入氧化膜的情況，以往的富含 V 區域(V rich)的基底晶圓，當結合熱處理等之時，會影響埋入氧化膜，因而無法維持高絕緣性，極有可能損害電性可靠度。

因此，本發明的發明人，考量利用減少基底晶圓的微小缺陷，即使形成 100nm 以下的埋入氧化膜，也不會發生絕緣破壞特性的劣化，而作出電性可靠度高的 SOI 晶圓，進而進行進行以下的調查和檢討。

首先，當拉昇矽單結晶時，從結晶肩部至晶錠軀體尾部，由高速漸漸地變低速的情況，如前述般地，當到達某一成長速度時，OSF 收縮；然後，在更低速區域中，已知各相會依照 Nv、Ni、I(大差排群發生)區域的順序，依次地被形成。又，最近，如第 2 圖(A)所示，在 Nv 區域，於 OSF 剛消滅之後，已知有部分存在藉由 Cu 沉積法而被檢測出缺陷的區域(以下也有稱為 Cu 沉積缺陷區域)(例如請

參照日本特開 2002-201093 號公報)。

再者，所謂的 Cu 沉積法，係正確地測量出半導體晶圓的缺陷的位置，提高對於半導體晶圓的缺陷之檢測限度，並且能夠對於更微小的缺陷加以正確地測量、分析之晶圓的評價法。

具體的晶圓的評價方法，係在晶圓表面上形成規定厚度的絕緣膜，再破壞被形成在前述晶圓表面附近的缺陷部位上的絕緣膜，使位於缺陷部位的 Cu 等的電解物質析出(沉積)的方法。也就是說，Cu 沉積法，係利用在溶解 Cu 離子的液體中，若對形成在晶圓表面上的氧化膜施加電位，電流會流過氧化膜已經劣化的部位，則 Cu 離子會析出而變成 Cu 的原理之評價法。在氧化膜容易劣化的部分，已知存在 COP 等的缺陷。

被 Cu 沉積之晶圓的缺陷部位，能夠在聚光燈下或直接以肉眼來分析，評價其分布或密度，進而也能夠利用顯微鏡觀察、透過型電子顯微鏡(TEM；Transmission Electron Microscope)、或掃描型電子顯微鏡(SEM；Scanning Electron Microscope)等加以確認。

而且，本發明的發明人，進一步地進行關於這些區域中的缺陷之調查。

具體而言，矽單結晶成長之由高速漸漸地變低速的時候，藉由表面檢查裝置(MAGICS；商品名)進行座標定位之後，將 OSF 剛要消滅前的 V 區域，施行 FIB(聚焦離子束)加工，當進行該點的 TEM 觀察的時候，確認有大約

(12)

20nm 的微小凹坑缺陷存在。又，在 V 區域中，越靠近 OSF 消滅前的區域，空洞越微細化；但是 V 區域的微小凹坑缺陷，即使相當地微細，會使初期氧化膜耐壓(TZDB；Time Zero Dielectric Breakdown)特性顯著地劣化。

另一方面，關於矽單結晶成長由高速漸漸地變低速時之 OSF 剛消滅後的 Cu 沉積缺陷區域，並沒有如 V 區域般的顯著的耐(電)壓程度的劣化，TZDB 特性在晶圓面內大約 100%的區域中，雖然顯示為 C 狀態，但是長期絕緣破壞(TDDB；Time Dependent Dielectric Breakdown)特性，僅稍微地劣化。

如此的調查、檢討的結果，最近當符合一部份的裝置(元件)的要求而使埋入氧化膜薄膜化時，結合晶圓亦即矽活性層，不僅是由以往所使用的 V 區域或 OSF 區域或是 N 區域之存在 Cu 沉積缺陷區域的矽單結晶晶圓所構成的情況，即使將如此的矽晶圓作為基底晶圓來使用，得知會對於氧化膜的絕緣性產生妨礙，而造成電性不良。

又，存在於這些區域的空孔型缺陷，在結合熱處理時，會有招致埋入氧化膜的膜質劣化的危險性，特別是當膜厚為 100nm 以下的薄膜的情況，不僅無法維持優異的絕緣性，導致電性方面的故障，成為嚴重地損害可靠度的原因。

因此，本發明的發明人，為了避免如此的電性不良，研究出若使 SOI 晶圓的基底晶圓，為沒有存在藉由 Cu 沉積法而被檢測出缺陷區域的 N 區域的鏡面晶圓的話，即

使埋入氧化膜的厚度為 100nm 以下，也能夠作出電氣特性優異的 SOI 晶圓。

但是，當要育成 N 區域且未存在 Cu 沉積缺陷區域的矽單結晶時，成長速度被限定在狹小範圍內；又，由於要求將 V/G 保持在規定的值之高度的結晶成長技術，生產性及製造良率低，結果將導致成本上升。

因此，本發明的發明人，經過進一步地研究的結果，研究出即使不使用高度結晶成長技術，在低速側也能夠容易地製造，而將含有 I 區域的 CZ 矽晶圓作為基底晶圓來使用的情況，縱使埋入氧化膜的厚度為 100nm 以下，也能夠以低成本製造出電性優異的 SOI 晶圓，而完成本發明。

以下，一邊參照圖面一邊具體地說明本發明的實施形態，但是本發明並不限定於此實施形態。

第 1 圖係表示藉由離子注入剝離法來製造關於本發明的 SOI 晶圓的製程之一例的流程圖。

首先，在最初的製程(a)中，準備 2 枚的矽鏡面晶圓，亦即準備構成 SOI 層的結合晶圓 21 和構成支持基板的基底晶圓 22。在此，本發明中，作為基底晶圓 22，係使用：

當藉由切克勞斯基法育成時，在拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓(第 1 形態)；或是當育成時，在使拉昇速度

由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且含有存在起因於晶格間矽的差排群之 I 區域的矽晶圓(第 2 形態)。

首先，作為第 1 形態，為上述的 N 區域之沒有 Cu 沉積缺陷區域的矽單結晶，例如，能夠使用第 3 圖所示的單結晶製造設備，一邊控制 V/G 一邊育成。

此單結晶拉昇裝置 30，具備：拉昇室 31、被設置在拉昇室 31 中的坩堝 32、被設置在坩堝 32 周圍的加熱器 34、使坩堝 32 旋轉的坩堝保持軸 33 和其旋轉機構(未圖示)、保持著矽的種晶之種晶夾頭 6、拉昇種晶夾頭 6 的吊線 7、及使吊線 7 旋轉或捲繞的捲繞機構(未圖示)。又，在加熱器 34 的外側周圍，設置絕熱材 35。

坩堝 32，其石英坩堝被設置在其內側之收容矽熔液(湯)2 側，而石墨坩堝則被設置在其外側。

再者，最近也常在拉昇室 31 的水平方向的外側，設置未圖示的磁石，藉由對矽熔液 2 施加水平方向或垂直方向等的磁場，抑制熔液的對流，以謀求單結晶的安定成長，也就是使用所謂的 MCZ 法。

又，設置將育成的矽單結晶 1 加以包圍之筒狀的石墨筒(隔熱板)12；進而，分別在結晶的固液界面 4 附近的外周，設置環狀的外側絕熱材 10。再者，也有在石墨筒 12 的內側設置內側絕熱材的情況。如此的絕熱材 10，係被設置成：其下端與矽熔液 2 的湯面 3 之間，隔開 2~20cm

的間隔。若如此地設置，結晶中心部分的溫度斜度 G_c ($^{\circ}\text{C}/\text{cm}$) 和結晶周邊部分的溫度斜度 G_e 之間的差異變小，例如能夠將爐內溫度控制成可以使結晶周邊的溫度斜度比結晶中心低。

又，在石墨筒 12 上，有冷卻筒 14，使冷卻媒體流過而進行強制冷卻。進而，也可以設置噴出冷卻氣體、或是設置遮住輻射熱來冷卻單結晶的筒狀冷卻手段。

當使用如此的單結晶拉昇裝置 30 來製造矽單結晶時，首先，在坩堝 32 內，將矽的高純度多結晶原料加熱至熔點(大約 1420°C)以上使其熔解。接著，藉由將吊線捲出，而使種晶的前端接觸或浸在熔液 2 的表面大約中心部。然後，使坩堝保持軸 33 旋轉，同時一邊使吊線旋轉一邊捲取。藉此，種晶也一邊旋轉一邊被拉昇，於是單結晶開始被育成，以後，只要藉由適當地調整拉昇速度和溫度，便能夠得到大約圓柱形狀的單結晶棒 1。

而且，當要育成 N 區域之未含有 Cu 沉積缺陷區域的矽單結晶時，例如，在使拉昇中的矽單結晶的成長速度(拉昇速度)由高速逐漸地變成低速的情況，係將成長速度控制在：殘留在環狀地發生 OSF 區域消滅後之被 Cu 沉積法檢測出來的缺陷區域消滅之邊界的成長速度；以及當使成長速度進一步地減少時，發生晶格間差排環之邊界的成長速度之間；以此方式來育成結晶。

亦即，使拉昇中的矽單結晶的成長速度，從結晶肩部至晶錠軀體尾部，由高速逐漸地變低速的情況，如第 2 圖

(16)

(A)所示，對應成長速度 V ，依照 V 區域、OSF 環區域、Cu 沉積缺陷區域、Nv 區域、Ni 區域、I 區域(大差排群發生區域)的順序，各相依序地被形成；N 區域之中，係將成長速度控制在：殘留在 OSF 環消滅後之被 Cu 沉積法檢測出來的缺陷區域消滅之邊界的成長速度；以及當使成長速度進一步地減少時，發生 I 區域的成長速度之間；以此方式來育成單結晶。若根據如此的方法，能夠育成 N 區域的矽單結晶，此單結晶不含 FPD 等的 V 區域缺陷、大差排群(LSEPD、LFPD)等的 I 區域缺陷、OSF 缺陷，而且也沒有藉由 Cu 沉積法而被檢測出來的缺陷。

而且，將上述育成的矽單結晶，加工成鏡面研磨晶圓(PW)之後，從每一晶錠塊的單位批量，任意地選取 PW，然後藉由 Cu 沉積法來進行評價，只要在沒有缺陷的情況下，便可以將其作為基底晶圓 22 來加以採用。

再者，關於結合晶圓 21，只要使用對應矽活性層所要求的品質便可以，但是結合晶圓 21 若也使用與基底晶圓 22 同樣的晶圓亦即晶圓全面為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓，則在矽活性層變成未存在微小缺陷，不但能夠提昇所形成的裝置(元件)特性，且即使埋入氧化膜形成 50nm 程度，在接下來的結合熱處理等之中，也能夠確實地防止由於基底晶圓的影響所造成的絕緣破壞特性的劣化，能夠使電性可靠度變成極高。

進而，結合晶圓 21 也使用與基底晶圓 22 相同的晶圓

(17)

，如後所述地將剝離後的結合晶圓進行再生處理而再利用，便能夠以低成本地製造出電性可靠度高的 SOI 晶圓。

但是，當要製造如此的晶圓全面為無缺陷的矽晶圓時，在整個矽單結晶的全體育成製程中，必須均勻地控制 V/G 使得在結晶徑方向可以成為 N 區域，且成長速度的設定範圍被限制在非常嚴格範圍內，需要非常高的結晶成長技術，結果也有製造成本上升的情況。

因此，在本發明中，作為第 2 形態，作為基底晶圓 22，如前所述，也可以使用一種由 CZ 矽單結晶所形成的矽晶圓，該 CZ 矽單結晶為：當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且含有起因於晶格間矽的差排群之 I 區域的 CZ 矽單結晶。

若為此種矽單結晶，能夠不使用如同要育成晶圓全面成為無缺陷的矽單結晶時般的高度結晶成長技術。例如，當要育成全面 I 區域的矽單結晶時，結晶成長時，結晶徑方向的 V/G 不用受到要均勻地控制之限制，在低速側能夠比較容易地育成。假設即使結晶徑方向的 V/G 不均勻，I 區域結晶製造的情況，比 N 區域結晶製造時所使用的熱區高的 G，亦即結晶中固液界面附近的溫度斜度大的熱區的使用是可能的。因此，根據熱區的設計順序，可以將全面成為 I 區域的單結晶，以比育成全面成為 N 區域的單結晶之情況更高速地拉昇。這是由於結晶面內的 V/G 值

不需要均一的緣故。

再者，作為本發明的第 2 形態的基底晶圓 22，不被限定於全面成為 I 區域的晶圓，如第 2 圖 (B) 所示，除了 I 區域以外，也可以使用由包含晶格間矽多的 Ni 區域且未含有 Cu 沉積缺陷的矽單結晶所形成的晶圓。由於在如此的晶圓的面內也沒有空孔起因的缺陷，所以即使埋入氧化膜薄，也不會使其絕緣破壞特性劣化。

另一方面，關於結合晶圓 21，與第 1 形態相同，只要使用對應矽活性層所要求的品質便可以，但是由於在矽活矽層上形成裝置 (元件)，所以若在矽活性層存在缺陷，則會影響裝置 (元件) 的品質。所以，作為結合晶圓 21，理想為使用由沒有存在微小缺陷的矽單結晶所形成的晶圓。因此，作為結合晶圓 21，理想為使用：晶圓全面為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓。

接著，在第 1 圖的製程 (b) 中，氧化結合晶圓 21 和基底晶圓 22 之中的至少一方的晶圓的表面。在此，將結合晶圓 21 熱氧化，在其表面形成氧化膜 23。此時，氧化膜 23 係作成保有所要求的絕緣性之厚度，在本發明中，能夠形成厚度為 10~100nm 的範圍內之極薄的氧化膜。

作為基底晶圓，若使用以往所使用之例如在表面存在多數 50nm 以上的空孔型微小缺陷之矽晶圓，來製造將埋入氧化膜的厚度作成 100nm 以下的 SOI 晶圓，則氧化膜受到存在於基底晶圓的表面之空孔缺陷的影響，在之後的

結合熱處理或裝置(元件)製程中，有可能由於熱處理而被破壞。但是，在本發明中，作為基底晶圓 22，由於使用：N 區域，且連存在於 Cu 沉積缺陷區域中的極微小的缺陷也不存在的矽晶圓(第 1 形態)；或是未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且含有由存在起因於晶格間矽的差排群之 I 區域的 CZ 矽單結晶所形成的矽晶圓(第 2 形態)；所以即使利用 Cu 沉積法來進行評價，也不會發生氧化膜破壞，例如即使將氧化膜 23 的厚度作成 100nm 以下，也沒有絕緣破壞特性的劣化之類的問題。

再者，若使氧化膜 23 的厚度不到 10nm，則雖然氧化膜的 formed 時間減少，但是卻有可能無法保有足夠的絕緣性，所以理想為作成 10nm 以上。

在製程(C)中，將氫離子，從已經形成氧化膜 23 的結合晶圓 21 的單側的表面，離子注入表面中。再者，也可以將稀有氣體離子或氫離子和稀有氣體的混合氣體離子，進行離子注入。藉此，能夠在晶圓內部，於離子的平均進入深度，形成與表面平行的離子注入層 24。再者，此時的離子注入層的深度，係被反映到最終被形成的 SOI 層的厚度。因此，藉由控制離子注入的注入能量等，能夠控制 SOI 層的厚度，例如也可以做出 200nm 以下厚度的 SOI 層。

在製程(d)中，將結合晶圓 21 的離子注入側的表面和基底晶圓 22 的表面，經由氧化膜 23，加以貼合。例如，在常溫的潔淨環境下，藉由使 2 枚的晶圓 21、22 的表面

接觸，沒有使用黏著劑等，來黏著晶圓之間。

接著，在製程(e)中，藉由熱處理，在離子注入層 24，將結合晶圓 21 的一部份加以剝離。例如，對於將結合晶圓 21 和基底晶圓 22 加以貼合而黏著後之物，若利用在非活性氣體下大約 500℃ 以上的溫度，施以熱處理，則藉由結晶的再配列和氣泡的凝集，被分離成剝離晶圓 25 和 SOI 晶圓 26(SOI 層 27+埋入氧化膜 23+基底晶圓 22)。

在此，關於副產物剝離晶圓 25，最近提出一種對剝離面施以研磨等的再生處理，而將其作為基底晶圓或結合晶圓來使用的再利用方法。如前所述，結合晶圓 21 係使用 N 區域且未含有 Cu 沉積缺陷區域的矽晶圓，所以將剝離晶圓 25 進行再生處理所得到的矽晶圓，可以使用於基底晶圓和結合晶圓的任一種之中。因此，例如將剝離晶圓 25 作為基底晶圓 22 來加以再利用，變成能夠製造出同樣的高品質之 SOI 晶圓。亦即，關於本發明的 SOI 晶圓，由於實質上由 1 枚矽晶圓製造出來，所以能夠降低製造成本。

在製程(f)中，對於 SOI 晶圓 26，施以結合熱處理。此製程(f)，係由於在前述製程(d)、(e)的貼合製程及剝離熱處理製程中使晶圓之間密接的結合力，若以此狀態下在元件製作製程中使用，則其結合力弱，所以作為結合熱處理，對 SOI 晶圓 26 施以高溫的熱處理，使結合強度成為充分。例如，此熱處理能夠在非活性氣體的環境下，以 1050℃ ~ 1200℃，在 30 分鐘至 2 小時的範圍內進行。

(21)

即使以此高溫來進行熱處理，由於基底晶圓 22 的晶圓全面為無缺陷、或是在晶圓全面未存在空孔型的微小缺陷，所以埋入氧化膜 23 的絕緣破壞特性沒有被劣化，能夠維持高絕緣性。

工程(g)係藉由氫氟酸洗淨來除去被形成 SOI 晶圓 26 表面上的氧化膜之製程。此時，若在矽活性層 27 存在空孔型缺陷，則由於 HF 通過缺陷到達埋入氧化膜，而有可能發生微小凹坑；但是由於矽活性層 27 係由全面為 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽單結晶所構成，所以即使進行氫氟酸洗淨，也不會發生凹坑擴大而破壞 SOI 層 27 和埋入氧化膜 23 的情形。

進而，在製程(h)中，根據需要，進行用來調整 SOI 層 27 的厚度之氧化；接著，在製程(I)中，藉由氫氟酸洗淨，進行除去氧化膜 28 之所謂的犧牲氧化。

經過以上製程(a)~(I)而製造出來的 SOI 晶圓 26，其基底晶圓 22，係由：晶圓全面為 OSF 區域的外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的 CZ 矽單結晶；或是晶圓全面為 OSF 區域的外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且含有存在起因於晶格間矽的差排群之 I 區域的矽單結晶所構成。

另一方面，矽活性層 27，係由全面為 OSF 外側的 N 區域且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的 CZ 矽單結晶所構成。亦即，由於在基底晶圓 22 的表面上沒有存在空孔型的微小缺陷，即使埋入氧化膜 23 非常薄

(22)

，高絕緣性被維持，電性可靠度極高。除此以外，由於 SOI 層 27 為無缺陷，當進行裝置(元件)形成時，能夠達成極高的良率。

以下，舉出實施例來更加具體地說明本發明，但是本發明並非限定於這些實施例。

(實施例 1)

(實驗 1)：拉昇條件的確認

使用第 3 圖的單結晶拉昇裝置 30，如以下般地進行結晶成長速度漸減的實驗，調查在各區域的邊界之成長速度。

首先，將 150Kg 之作為原料的多結晶矽放入直徑 24 吋(600mm)的石英坩堝內，來育成直徑 210mm 的矽單結晶。氧氣濃度則控制在 23~26ppma(ASTM' 79 值)。當育成單結晶時，如第 4 圖(A)所示，控制成長速度，使其從結晶頭部至尾部，由 0.70mm/min 線性地漸減至 0.30mm/min。

而且，如第 4 圖(A)(B)所示，將拉昇後的單結晶頭部至尾部，往結晶軸方向，縱剖地切斷，然後，製作出直徑 200mm 之晶圓形狀的鏡面精加工後的試樣。

試樣中的一枚，藉由氧析出熱處理後的晶圓生命週期(WLT)測量(測量儀器：SEMILAB WT-85)，確認出 V 區域、OSF 區域、I 區域的各區域之分布狀況和各區域邊界的成長速度。進而，另外的其中一枚則施以熱氧化膜形成後

(23)

Cu 沉積處理，確認出氧化膜缺陷的分布狀況。再者，本實驗中的詳細評價方法，如以下所示。

(a)將直徑 210mm 的晶錠，以結晶軸方向每 10cm 的長度，塊狀地切斷之後，往結晶軸方向進行縱剖切斷加工，如之後的第 5 圖所示，在相對於結晶軸的垂直方向，精加工成直徑 200mm(8 吋)之晶圓形狀的鏡面加工試樣。

(b)上述試樣中的第 1 枚，施行晶圓熱處理爐內 620℃ · 2 小時(氮氣環境)熱處理後、800℃ · 4 小時(氮氣環境)和 1000℃ · 16 小時(乾燥氧氣環境)的 2 段熱處理之後，加以冷卻，然後藉由 SEMILAB WT-85，製作出 WLT 圖。

(c)第 2 枚試樣，則在晶圓表面上，施以熱氧化膜形成後 Cu 沉積處理，確認出氧化膜的分布狀況。評價條件如以下所述：

氧化膜：25nm

電場強度：6MV/cm

電場施加時間：5 分鐘

實驗結果

根據上述實驗，可以得到如第 6 圖(A)(B)所示的結果，而確認了 V 區域、OSF 區域、N 區域、I 區域的各區域邊界的成長速度。

V 區域/OSF 區域邊界：0.523mm/min

OSF 消滅邊界：0.510mm/min

Cu 沉積缺陷消滅邊界：0.506mm/min

(24)

析出 N 區域 / 非析出 N 區域 邊界 : 0.497mm/min

非析出 N 區域 / I 區域 邊界 : 0.488mm/min

(實驗 2) SOI 晶圓的製造

藉由與第 3 圖所示之實驗 1 相同的拉昇裝置，將 150Kg 之作為原料的多結晶矽放入直徑 24 吋的石英坩堝內，此次，如第 7 圖所示地使成長速度在 0.55mm/min 至 0.45mm/min 的範圍內，從直徑 210mm 的晶錠之結晶頭部往尾部，比實驗 1 更緩慢地漸減，而控制成可以在結晶軀體部的 40cm 至 70cm 的區域中，形成含有 Cu 沉積缺陷的 N 區域和沒有含有 Cu 沉積缺陷的 N 區域。又，氧氣濃度則控制在 $24\sim 26\text{ppma}(\text{ASTM} \cdot 79)$ 。而且，根據以下的次序，來進行品質評價和 SOI 加工。

(1)結晶拉昇之後，在各結晶塊的結晶軸方向，從頭部開始依序地將晶圓切斷，為了得知其切斷順序，利用雷射打印標上號碼，再加工成鏡面晶圓。

(2)各塊單位的頭側第 1 枚 PW，分割成 $1/4$ 尺寸，調查 FPD、LFPD、LSEP、OSF。接著，各塊單位的頭側第 2 枚，則確認其 Cu 沉積缺陷分布。而且，各塊單位的頭側第 3 枚至第 7 枚的總共 5 枚，則投入 SOI 晶圓製造過程 (SOI 製程) 中。再次以頭側第 8 枚評價 FPD、LFPD、LSEP、OSF，第 9 枚確認其 Cu 沉積缺陷分布，第 10 枚至第 14 枚的總共 5 枚則投入 SOI 製程中的方式，將結晶軸方向每 7 枚當作一個單位的頭側 2 枚，進行品質評價，剩下的 5

(25)

枚則加工成 SOI 晶圓。

(3)上述評價的結果為：從結晶軀體部的大約 40cm 至 50cm 的區塊的中央處，為 V 區域和 OSF 區域；至結晶軀體部的 50cm 附近為 Cu 沉積缺陷發生的 N 區域；從結晶軀體部的大約 50cm 至 70cm 附近，為沒有發生 Cu 沉積缺陷的 N 區域；而從結晶軀體部的 70cm 附近至尾部為止的區域則為 I 區域。

(4)將上述(1)的每 5 枚一批的鏡面晶圓，使用在結合晶圓和基底晶圓，根據第 1 圖所示的製程之離子注入剝離法，將離子注入結合晶圓，然後與基底晶圓貼合後，經過剝離熱處理、結合熱處理(貼合氧化)等，製作出具有厚度為 70nm 的絕緣氧化膜和 200nm 的矽活性層之 SOI 晶圓。

對於上述製造的 SOI 晶圓，利用氫氧化鈉溶液進行選擇蝕刻來除去活性層。接著，對於具有殘留絕緣氧化膜層的基底晶圓，以 6MV/cm 的電場強度，藉由 Cu 沉積法來進行評價。

結果，在進行貼合氧化後的絕緣氧化膜的情況，V 區域、OSF 區域及發生 Cu 沉積缺陷區域的 N 區域之基底晶圓，雖然確認了氧化膜的破壞(參照第 8 圖(A)、(B))，但是未含有 Cu 沉積缺陷區域的 N 區域之基底晶圓，則沒有發生氧化膜的破壞(參照第 8 圖(C))。

(實施例 2)

(實驗 3)：拉昇條件的確認

使用第 3 圖的單結晶拉昇裝置 30，如以下般地進行結晶成長速度漸減的實驗，調查在各區域的邊界之成長速度。

首先，將 150Kg 之作為原料的多結晶矽放入直徑 24 吋 (600mm) 的石英坩堝內，來育成直徑 210mm 的矽單結晶。氧氣濃度則控制在 23~26ppma (ASTM' 79 值)。當育成單結晶時，如第 10 圖 (A) 所示，控制成長速度，使其從結晶頭部至尾部，由 0.80mm/min 線性地漸減至 0.40mm/min。

而且，如第 10 圖 (A)(B) 所示，將拉昇後的單結晶頭部至尾部，往結晶軸方向，縱剖地切斷，然後，製作出直徑 200mm 之晶圓形狀的鏡面精加工後的試樣。

試樣中的一枚，藉由氧析出熱處理後的晶圓生命週期 (WLT) 測量 (測量儀器：SEMILAB WT-85)，確認出 V 區域、OSF 區域、I 區域的各區域之分布狀況和各區域邊界的成長速度。再者，本實驗中的詳細評價方法，如以下所示。

(a) 將直徑 210mm 的晶錠，以結晶軸方向每 10cm 的長度，塊狀地切斷之後，往結晶軸方向進行縱剖切斷加工，如之後的第 5 圖所示，在相對於結晶軸的垂直方向，精加工成直徑 200mm (8 吋) 之晶圓形狀的鏡面加工試樣。

(b) 上述試樣中的第 1 枚，施行晶圓熱處理爐內 620℃ · 2 小時 (氮氣環境) 熱處理後、800℃ · 4 小時 (氮氣環境) 和 1000℃ · 16 小時 (乾燥氧氣環境) 的 2 段熱處理之後，

加以冷卻，然後藉由 SEMILAB WT-85，製作出 WLT 圖。

實驗結果

根據上述實驗，確認了 V 區域、OSF 區域、N 區域、I 區域的各區域邊界的成長速度。

V 區域 / OSF 區域邊界： 0.595mm/min

OSF / N 區域邊界： 0.587mm/min

N 區域 / I 區域邊界： 0.579mm/min

(實驗 4) SOI 晶圓的製造

藉由與第 3 圖所示之實驗 3 相同的拉昇裝置，將 150Kg 之作為原料的多結晶矽放入直徑 24 吋的石英坩堝內，根據實驗 3 的結果拉昇 2 根直徑 210mm 的晶錠。

此時，如第 11 圖所示，第 1 根係將成長速度從結晶頭部至尾部設定為一定的 0.65mm/min ，以此速度來進行拉昇，使得在面內區形成 V 區域。又，第 2 根係將成長速度從結晶頭部至尾部設定為一定的 0.55mm/min ，以此速度來進行拉昇，此次使得在面內區形成 I 區域。氧氣濃度則控制在 $23\sim 26\text{ppma}$ (ASTM' 79 值) 來進行製作。而且，將由各晶錠製作成的鏡面晶圓，作為基底晶圓來使用。

另一方面，作為結合晶圓，係利用相異的熱區來育成 N 區域且未含有藉由 Cu 沉積法而被檢測出缺陷區域的矽單結晶，而使用由此單結晶所得到的鏡面晶圓。

使用上述般的晶圓全面為 V 區域或 I 區域的基底晶圓

、及無缺陷的結合晶圓，分別製作出絕緣氧化膜的厚度為 70nm、矽活性層的厚度為 200nm 的 SOI 晶圓。

對於上述製造的 SOI 晶圓，利用氫氧化鈉溶液進行選擇蝕刻來除去矽活性層。接著，對於具有殘留絕緣氧化膜層的基底晶圓，以 6MV/cm 的電場強度，藉由 Cu 沉積法來進行評價。

結果，在進行貼合氧化後的絕緣氧化膜的情況，如第 12 圖(A)所示，面內全部區域為 V 區域的基底晶圓側，確認了氧化膜的破壞。另一方面，面內全部區域為 I 區域的結合晶圓側，如第 12 圖(B)所示，並沒有發生氧化膜的破壞。

再者，本發明並不被限定於上述實施形態。上述實施形態僅是例示而已，凡是具有與本發明的申請專利範圍中所記載的技術思想實質上相同的構成，而具有相同的作用效果者，無論為何者，均被包含在本發明的技術範圍內。

例如，在上述實施形態中，係說明關於使用 2 枚的矽晶圓，藉由離子注入剝離法來製造 SOI 晶圓的情況；但是本發明也可以應用於在貼合後，藉由研削、研磨來使結合晶圓的背面側薄膜化而製造的 SOI 晶圓。

【圖式簡單說明】

第 1 圖係表示關於本發明的 SOI 晶圓的製造過程之一例的流程圖。

第 2 圖(A)係表示在製造關於本發明的 SOI 晶圓時所

使用的結晶區域之一例的說明圖。

第 2 圖 (B) 係表示在製造關於本發明的 SOI 晶圓時所使用的結晶區域之其他例的說明圖。

第 3 圖係在本發明中能夠使用的 CZ 矽單結晶製造裝置的一例。

第 4 圖 (A) 係表示單結晶成長速度和結晶切斷位置的關係之關係圖。

第 4 圖 (B) 係表示成長速度和各區域的說明圖。

第 5 圖係表示 Cu 沉積評價試樣的製作方法的說明圖。

第 6 圖係表示結晶縱剖加工剖面的 (A) 晶圓生命週期及 (B) Cu 沉積缺陷的圖。

第 7 圖係表示在實驗 2 中的成長速度和結晶切斷速度的圖。

第 8 圖係表示藉由 Cu 沉積法所得到的各結晶區域之缺陷分布的圖。

(A) V 區域

(B) N 區域 (發生 Cu 沉積缺陷)

(C) N 區域 (無 Cu 沉積缺陷)

第 9 圖係說明結晶區域的說明圖。

第 10 圖 (A) 係表示單結晶成長速度和結晶切斷位置的關係之關係圖。

第 10 圖 (B) 係表示成長速度和各區域的說明圖。

第 11 圖係表示所育成的各矽單結晶的成長速度的說

明圖。

第 12 圖係表示藉由 Cu 沉積法所得到的缺陷分布的圖

。

(A)V 區域的基底晶圓

(B)I 區域的基底晶圓(無 Cu 沉積缺陷)

【符號說明】

- 1：矽單結晶
- 2：矽熔液(湯)
- 3：湯面
- 4：結晶的固液界面
- 6：種晶夾頭
- 7：吊線
- 10：絕熱材
- 12：石墨筒(隔熱板)
- 14：冷卻筒
- 21：結合晶圓
- 22：基底晶圓
- 23：氧化膜
- 24：離子注入層
- 25：剝離晶圓
- 26：SOI 晶圓
- 27：SOI 層
- 28：氧化膜

(31)

30：單結晶拉昇裝置

31：拉昇室

32：坩堝

33：坩堝保持軸

34：加熱器

35：絕熱材

伍、中文發明摘要

發明之名稱：矽絕緣(SOI)晶圓及其製造方法

一種 SOI 晶圓，係將分別由矽單結晶所形成的基底晶圓和結合晶圓，經由氧化膜加以貼合之後，藉由使前述結合晶圓薄膜化而形成有矽活性層的 SOI 晶圓，其特徵為：

前述基底晶圓，係由藉由切克勞斯基法所育成的矽單結晶，該晶圓全面為 OSF 區域之外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的矽晶圓；或是該晶圓全面為 OSF 區域之外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的差排群之 I 區域的矽晶圓所構成。

藉此，可以提供一種 SOI 晶圓，即使層間絕緣層的厚度，例如形成 100nm 以下程度之極薄的情況，高絕緣性被維持，在裝置製造過程中，電性可靠度高。

陸、英文發明摘要

發明之名稱：

(1)

拾、申請專利範圍

1. 一種 SOI 晶圓，係將分別由矽單結晶所形成的基底晶圓和結合晶圓，經由氧化膜加以貼合之後，藉由使前述結合晶圓薄膜化而形成有矽活性層的 SOI 晶圓，其特徵為：

前述基底晶圓，係由藉由切克勞斯基法所育成的矽單結晶，該晶圓全面為 OSF 區域之外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域的矽晶圓；或是該晶圓全面為 OSF 區域之外側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且包含存在起因於晶格間矽的差排群之 I 區域的矽晶圓所構成。

2. 如申請專利範圍第 1 項所述的 SOI 晶圓，其中前述 SOI 晶圓，係藉由將離子注入前述結合晶圓中，然後利用在形成離子注入層處加以剝離，來進行前述結合晶圓的薄膜化之離子注入剝離法而被形成。

3. 如申請專利範圍第 1 項所述的 SOI 晶圓，其中前述氧化膜的厚度係在 10~100nm 的範圍內。

4. 如申請專利範圍第 2 項所述的 SOI 晶圓，其中前述氧化膜的厚度係在 10~100nm 的範圍內。

5. 如申請專利範圍第 1、2、3 或 4 項所述的 SOI 晶圓，其中前述矽活性層，係由藉由切克勞斯基法所育成的矽單結晶，全面為 OSF 區域之外側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域者所構成。

6. 一種 SOI 晶圓的製造方法，係針對至少具有：

(2)

將分別由矽單結晶所形成的基底晶圓和結合晶圓之中的至少一方，形成氧化膜的製程；

藉由將離子注入結合晶圓中來形成離子注入層的製程；

將該結合晶圓之離子注入側的面，經由前述氧化膜，與基底晶圓貼合的製程；及

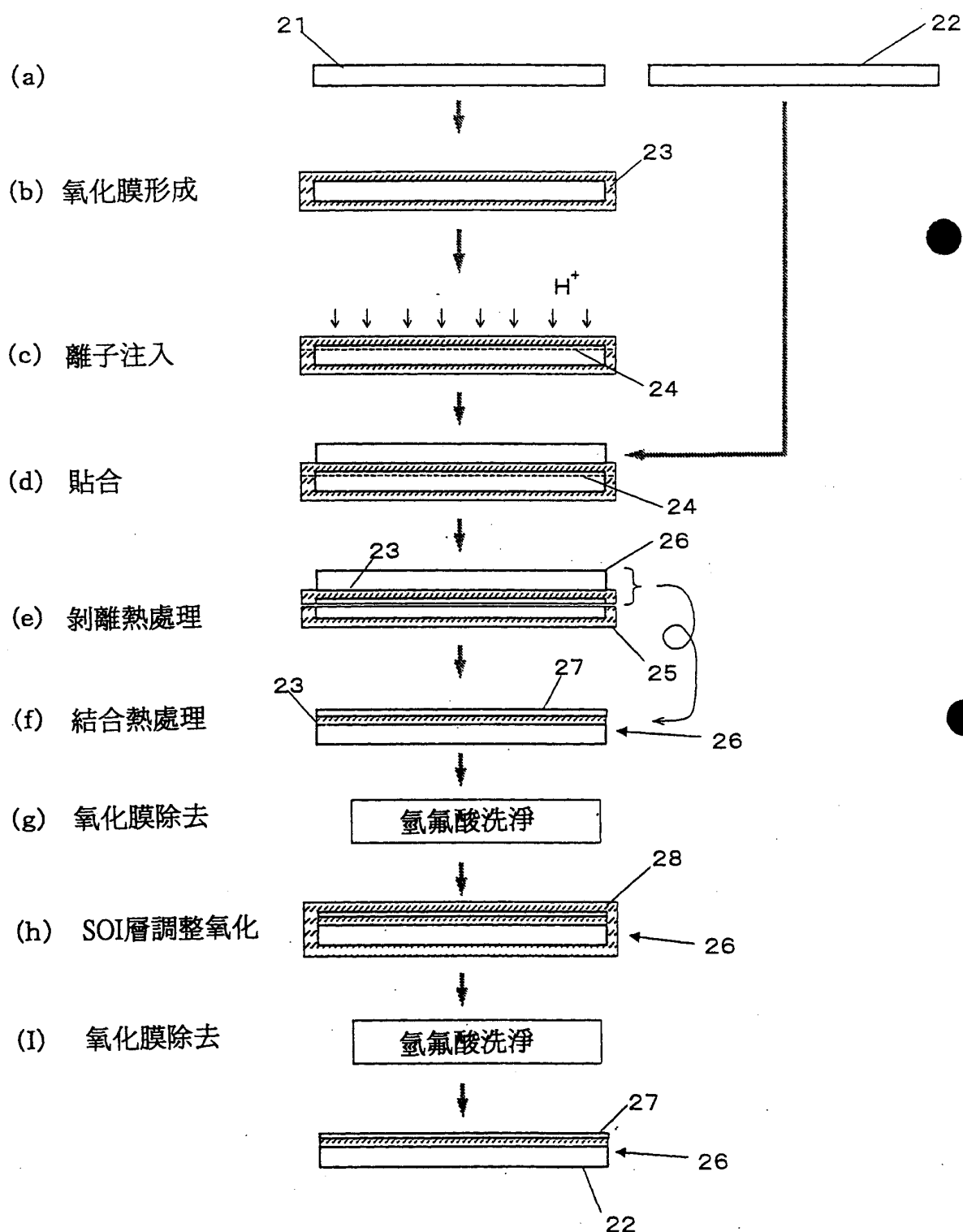
將前述離子注入層作為邊界來進行剝離的製程之 SOI 晶圓的製造方法，其特徵為：

作為前述基底晶圓，係使用：

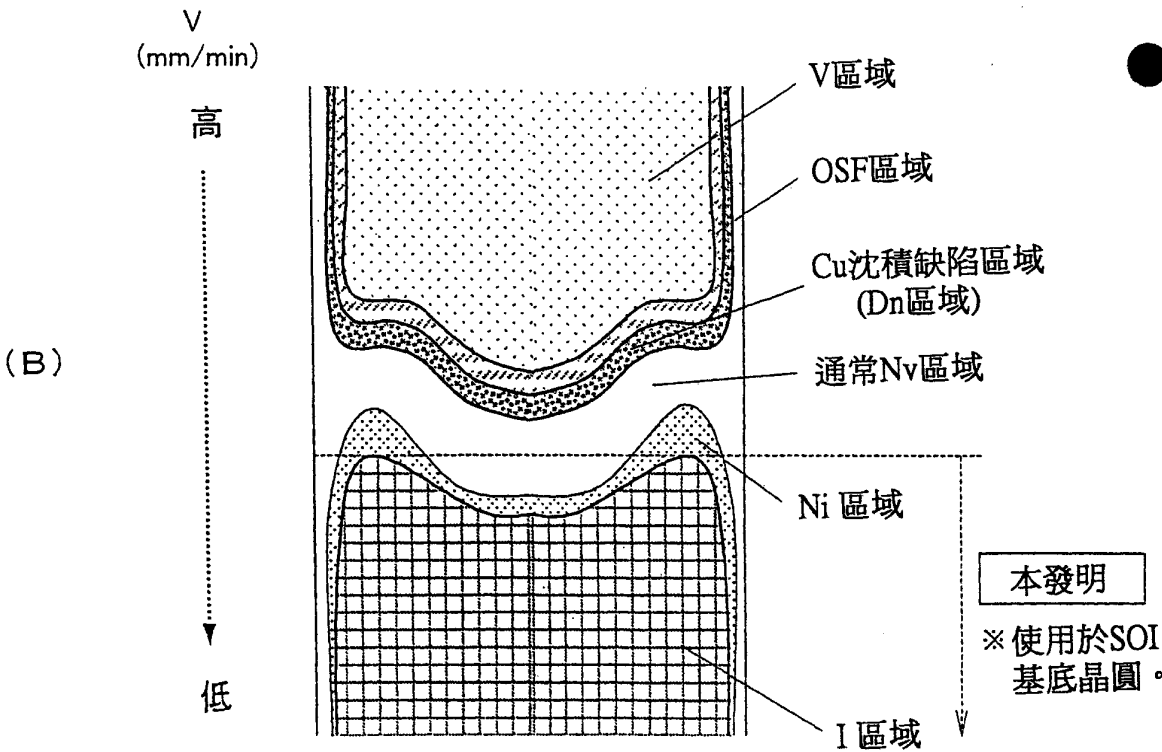
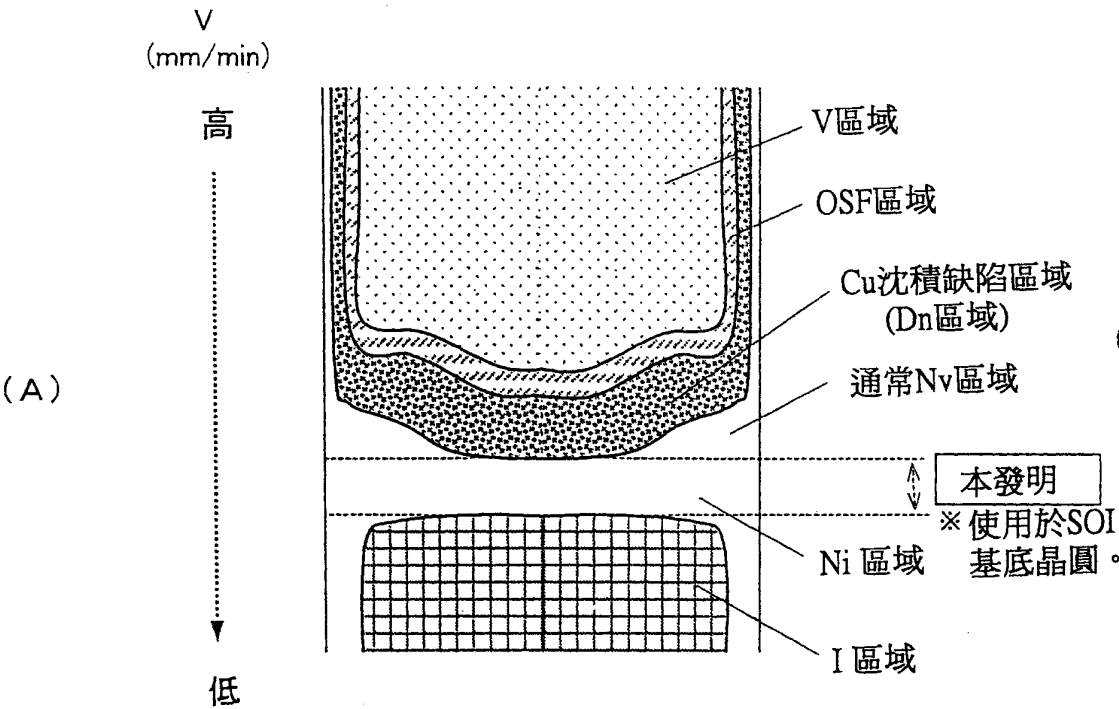
藉由切克勞斯基法育成的矽單結晶，該晶圓全面，當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側的 N 區域，且未含有藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓；或是當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側，未含有藉由 Cu 沉積法而被檢測出來的缺陷區域，且含有存在起因於晶格間矽的差排群之 I 區域的矽晶圓。

7. 如申請專利範圍第 6 項所述之 SOI 晶圓的製造方法，其中作為前述結合晶圓，係使用藉由切克勞斯基法育成的矽單結晶，該晶圓全面，當育成時，在使拉昇速度由高速逐漸地變成低速的情況，為比環狀地發生 OSF 區域更低速側的 N 區域，且未包含藉由 Cu 沉積法而被檢測出來的缺陷區域之矽晶圓。

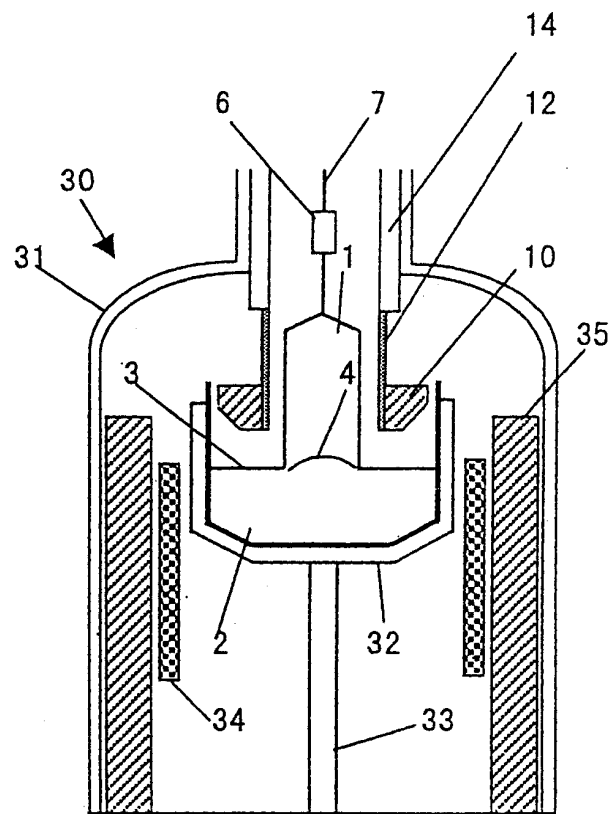
第1圖



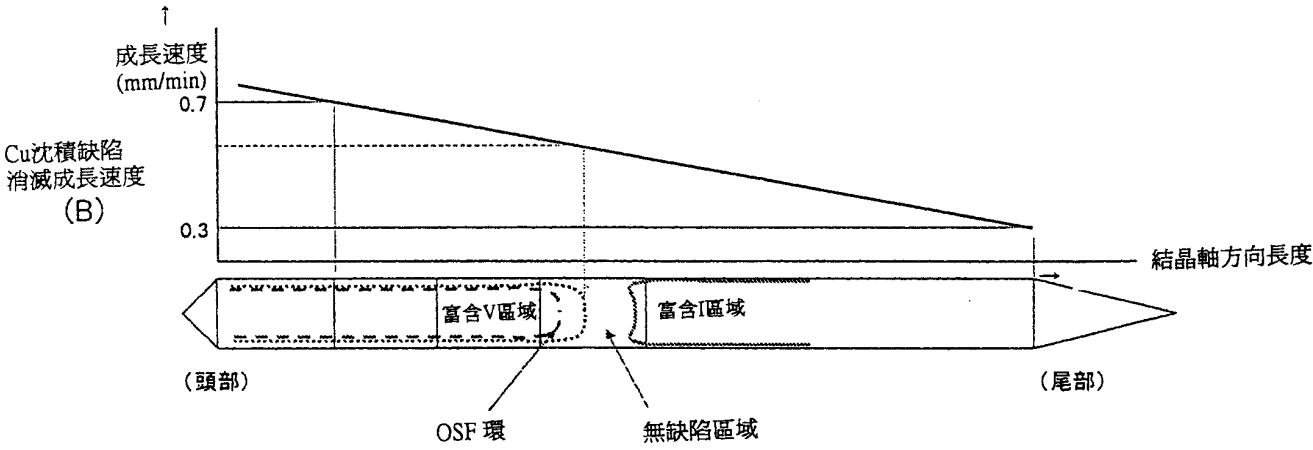
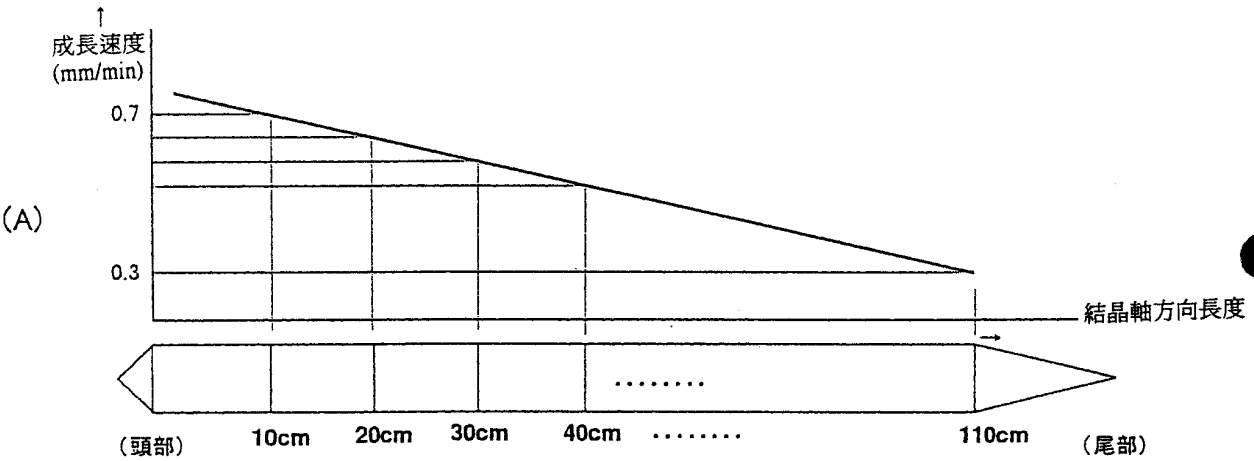
第2圖



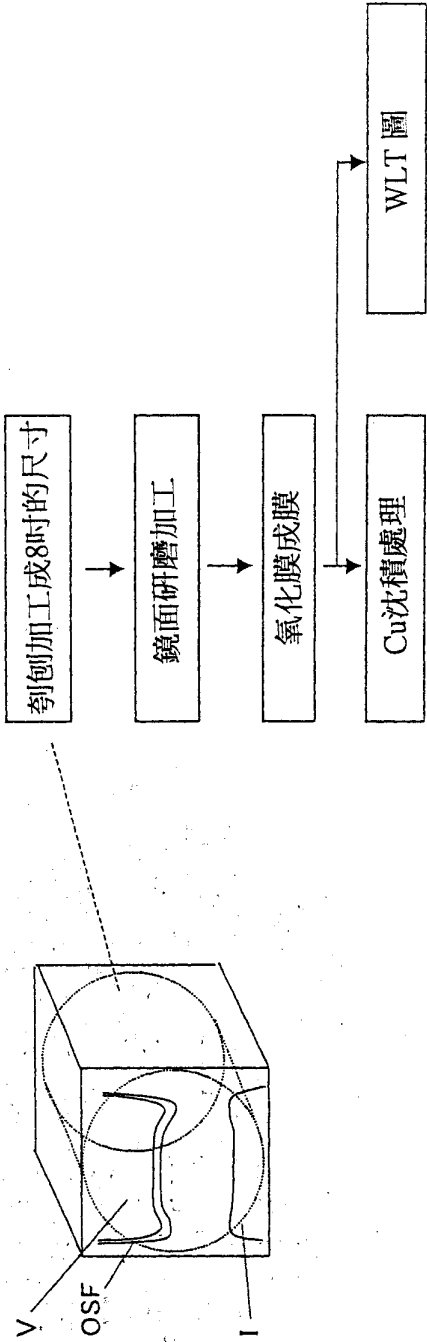
第3圖



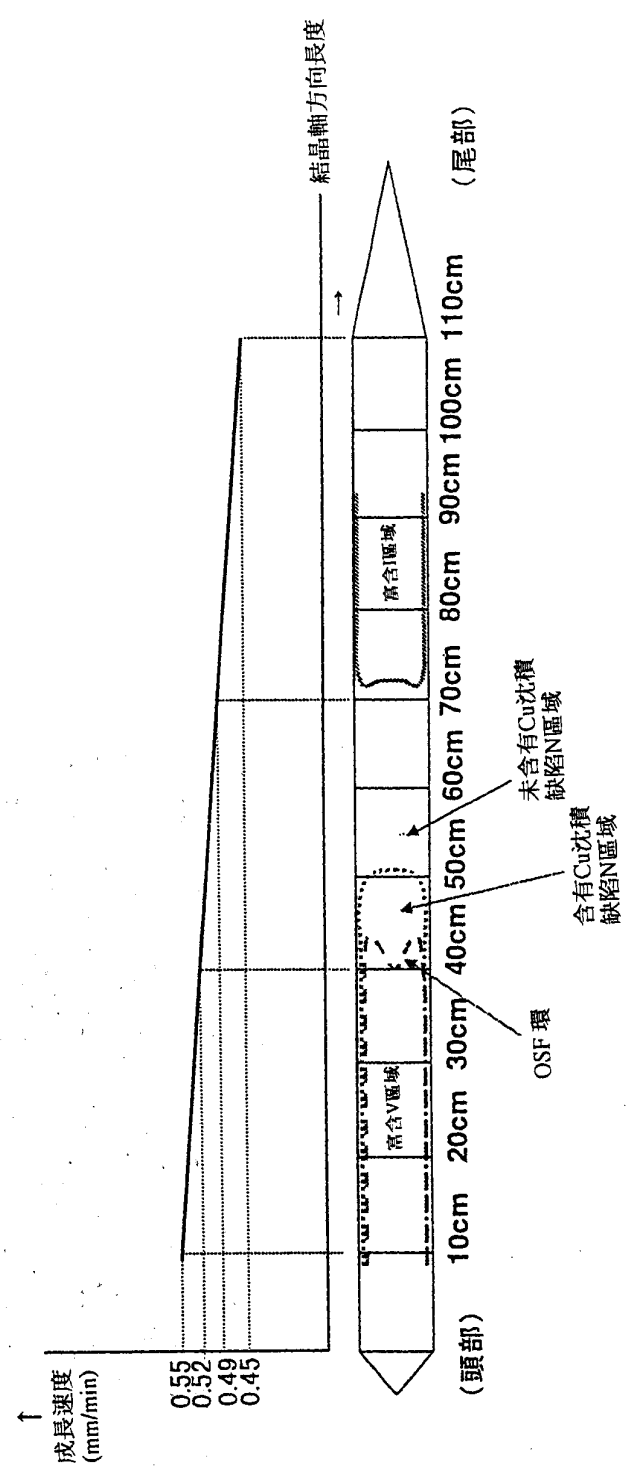
第4圖



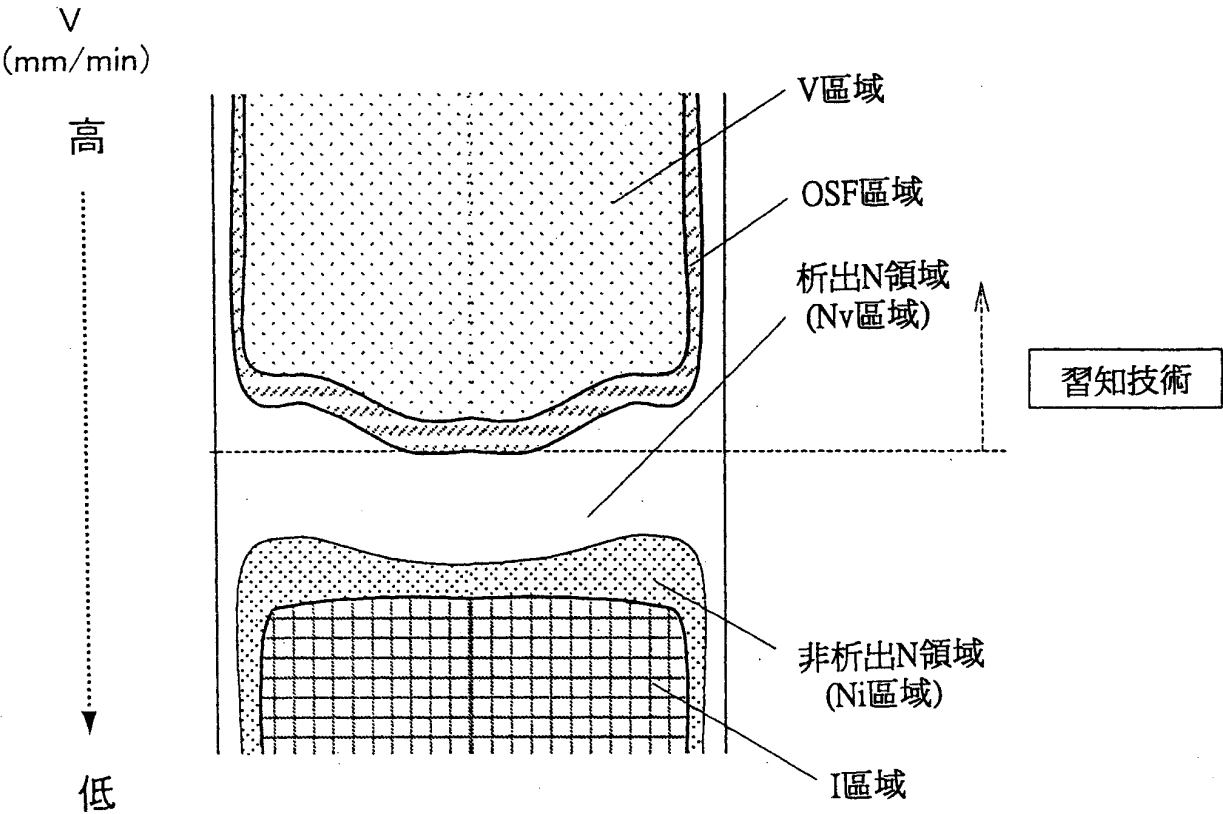
第5圖



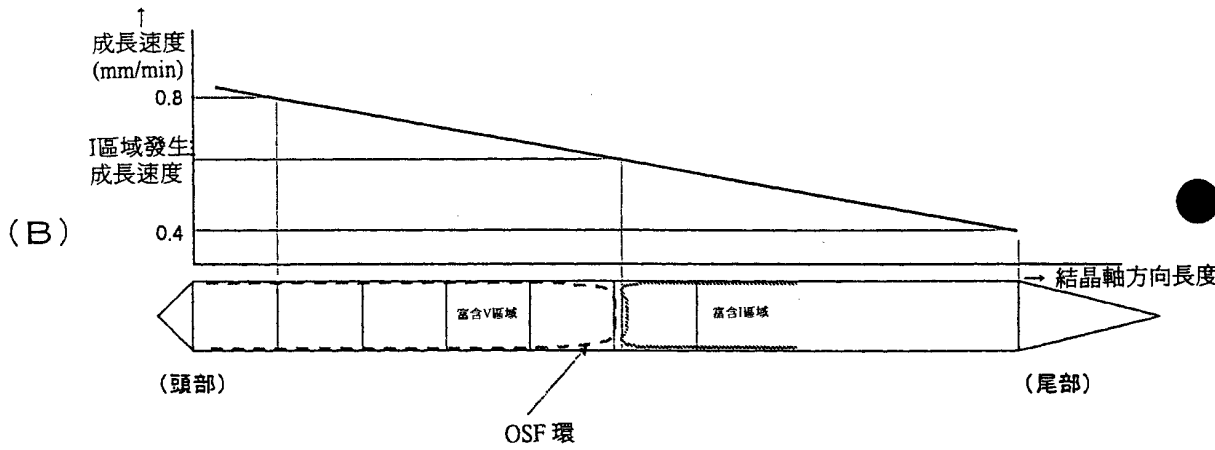
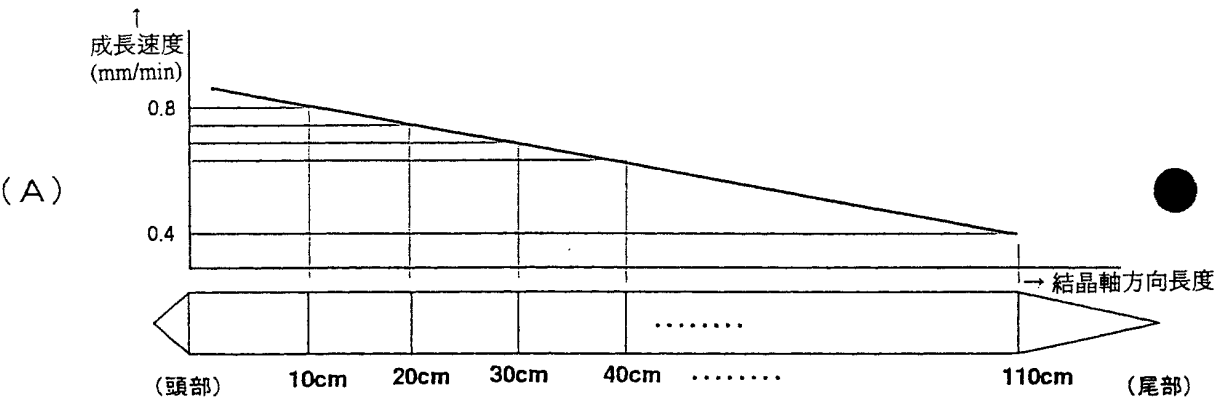
第7圖



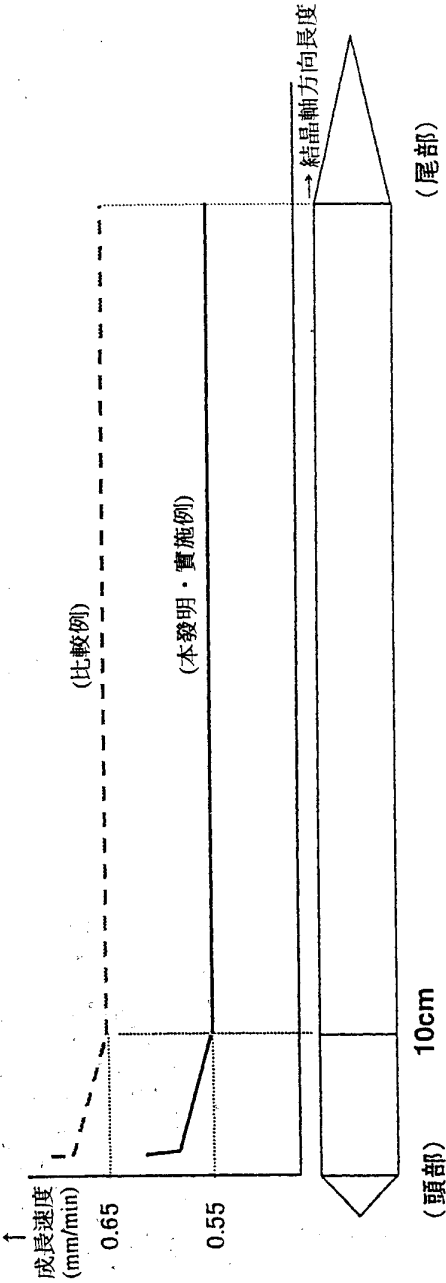
第9圖



第10圖



第11圖



柒、(一)、本案指定代表圖為：第 1 圖

(二)、本代表圖之元件代表符號簡單說明：

21：結合晶圓
22：基底晶圓
23：氧化膜
24：離子注入層
25：剝離晶圓
26：SOI晶圓
27：SOI層
28：氧化膜

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：