



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I517573 B

(45)公告日：中華民國 105 (2016) 年 01 月 11 日

(21)申請案號：099100293

(22)申請日：中華民國 99 (2010) 年 01 月 07 日

(51)Int. Cl. : **H03K17/06 (2006.01)****H03K19/0175(2006.01)**

(30)優先權：2009/01/13 日本

2009-005214

(71)申請人：精工電子有限公司 (日本) SEIKO INSTRUMENTS INC. (JP)

日本

(72)發明人：杉浦正一 SUGIURA, MASAKAZU (JP)；五十嵐敦史 IGARASHI, ATSUSHI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200514352

US 7034603B2

US 7138851B2

US 2006/0132114A1

審查人員：陳佳韶

申請專利範圍項數：8 項 圖式數：22 共 85 頁

(54)名稱

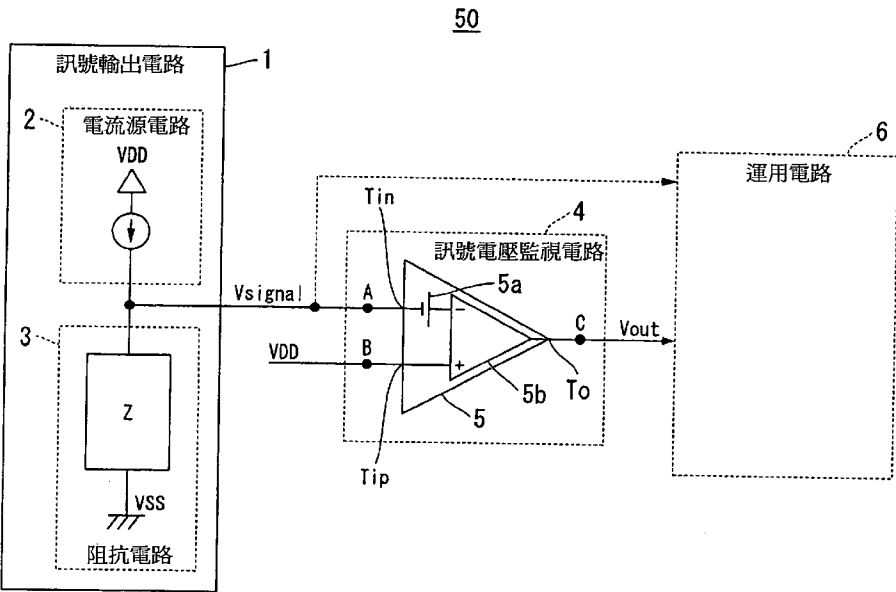
電源電壓監視電路及具備該電源電壓監視電路之電子電路

POWER SUPPLY VOLTAGE MONITORING CIRCUIT AND ELECTRONIC CIRCUIT INCLUDING THE POWER SUPPLY VOLTAGE MONITORING CIRCUIT

(57)摘要

提供在電子電路中，謀求最低動作電源電壓之低電壓化，可以有效利用電源電壓之電源電壓監視電路。本發明之電源電壓監視電路 50 係被構成具有輸出對電源電壓之增加表示飽和特性之訊號電壓 Vsignal 的訊號輸出電路 1；和比較電源電壓 VDD 和訊號電壓 Vsignal，於產生特定電壓差之時，輸出訊號電壓 Vsignal 為正常之訊號 Vout 的訊號電壓監視電路 4。依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

指定代表圖：



符號簡單說明：

- 1 . . . 訊號輸出電路
- 2 . . . 電流源電路
- 3 . . . 阻抗電路
- 4 . . . 訊號電壓監視電路
- 5 . . . 偏移比較器
- 5a . . . 偏移電壓源
- 5b . . . 比較器
- 6 . . . 運用電路

第1圖

776483

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99100293

※申請日：99 年 01 月 07 日

※IPC 分類：~~號~~3K 17/06 (2006.01)
~~號~~3K 17/075 (2006.01)

一、發明名稱：(中文／英文)

電源電壓監視電路及具備該電源電壓監視電路之電子電路

Power supply voltage monitoring circuit and electronic circuit including the power supply voltage monitoring circuit

二、中文發明摘要：

[課題]提供在電子電路中，謀求最低動作電源電壓之低電壓化，可以有效利用電源電壓之電源電壓監視電路。

[解決手段]本發明之電源電壓監視電路 50 係被構成具有輸出對電源電壓之增加表示飽和特性之訊號電壓 V_{signal} 的訊號輸出電路 1；和比較電源電壓 V_{DD} 和訊號電壓 V_{signal} ，於產生特定電壓差之時，輸出訊號電壓 V_{signal} 為正常之訊號 V_{out} 的訊號電壓監視電路 4。依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

三、英文發明摘要：

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

1：訊號輸出電路

2：電流源電路

3：阻抗電路

4：訊號電壓監視電路

5：偏移比較器

5a：偏移電壓源

5b：比較器

6：運用電路

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於謀求電子電路中之最低動作電源電壓之低電壓化，使成為能夠低電壓動作化之電源電壓監視電路及該電源電壓監視電路的電子電路。

【先前技術】

在電子電路中，設定有適用於其電路之動作可能電源電壓範圍。在其動作可能電源電壓範圍中，保證其電路之動作，並可以確保自其電路輸出之訊號的信賴度。

於輸入電子電路之電源時，其電源電壓成為動作可能電源電壓為止，由於過渡性上升，故產生到達至上述動作可能電源電壓為止之狀態遷移。因此，為了確保所輸出之訊號之信賴度，在電子電路上，施有控制所輸出之訊號以使確定之處理(例如，參照專利文獻 1)。

就以如此之處置而言，有設置電源電壓監視電路，監視所輸入之電源電壓，檢測出低電源電壓狀態之處置的情形。例如，在專利文獻 1 之第 1 圖所示之電源電壓監視電路中，監視被供電至電子電路 20 之電源電壓，當電源電壓成為特定設定值以上之時，對電子電路 20 提供動作許可訊號。依此，可防止電子電路 20 執行錯誤動作之情形。

[先行技術文獻]

[專利文獻]

[專利文獻 1]日本特開平 08-279739 號公報

【發明內容】

[發明所欲解決之課題]

在專利文獻 1 之電源電壓監視電路中，如上述般使用藉由洩漏電阻檢測出電源電壓之電源電壓檢測電路。即是，在電路內，原本應保證最低動作電源電壓之電路，係被構成藉由另外之電路檢測出最低動作電源電壓以上。該情形在如電子電路中無法有效利用電源電壓之意義中為非效率。

即是，在必須保證電源電壓之最低動作電源電壓的原本電路中，當電源電壓超出最低動作電源電壓時，則可以立即將其資訊發送至外部電路之構成為佳。如此一來，因可以謀求最低動作電源電壓之低電壓化，故可以使電子電路，例如 IC 等之最低動作電源電壓規格成為低電壓化。

本發明係為了解決上述問題而研究出，本發明之目的在於提供謀求電子電路中之最低動作電源電壓之低電壓化，可以有效利用電源電壓之電源電壓監視電路及具備有該電源電壓監視電路的電子電路。

[用以解決課題之手段]

本發明係為了解決上述問題而研究出，本發明之電源

電壓監視電路係屬於監視被供給至電子電路之電源電壓的電源電壓監視電路，其特徵為：具備輸出對電源電壓之增加表示飽和特性之訊號電壓的訊號輸出電路；和比較電源電壓和上述訊號電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出訊號電壓為正常之訊號的訊號電壓監視電路。

再者，本發明之電源電壓監視電路具備：具有從電源通過電流源電路而接受電流之供給的阻抗電路，藉由上述阻抗電路生成上述訊號電壓並予以輸出之訊號輸出電路；和比較從上述訊號輸出電路所輸出之訊號電壓和上述電源電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出表示上述電源電壓成為上述電子電路之最低動作電源電壓以上之訊號的訊號電壓監視電路。

再者，本發明之電源電壓監視電路係藉由上述阻抗電路，生成上述訊號電壓以作為與上述電源電壓比較之基準電壓，更作為表示溫度依存性之電壓而予以輸出。

再者，本發明之電源電壓監視電路中，上述訊號輸出電路係在電源接通時電源電壓遷移至特定電壓之期間，輸出隨著上述電源電壓之增加而增加之訊號電壓，並且於上述電源電壓超出上述特定電壓而增加之時，將持有飽和特性而單調增加之電壓當作訊號電壓而予以輸出，上述訊號電壓監視電路係比較從上述訊號輸出電路所輸出之訊號電壓和上述電源電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出表示上述電源電壓超出上述

電子電路之最低動作電源電壓之訊號。

再者，本發明之電源電壓監視電路中，上述訊號電壓監視電路具備擁有偏移功能之比較電路，將藉由事先設定之電位差所表示之偏移電位設定成一方之輸入，且當被輸入之兩個訊號的電位差滿足該偏移電位之時，輸出表示上述電源電壓超出最低動作電源電壓的訊號。

再者，本發明之電源電壓監視電路中，上述訊號輸出電路係被構成串聯連接電流源電路和阻抗電路，從上述電流源電路和阻抗電路之電路連接點輸出上述訊號電壓。

再者，本發明之電源電壓監視電路中，上述阻抗電路係輸入從上述電流源電路所輸出之電流，輸出因應被檢測出之物理量之電壓訊號的感測器。

再者，本發明之電源電壓監視電路中，上述感測器為檢測溫度之溫度感測器。

再者，本發明之電子電路具備上述中之任一所記載之電源電壓監視電路。

[發明效果]

若藉由本發明之電源電壓監視電路時，訊號輸出電路輸出對溫度感測器等之電源電壓表示飽和特性之訊號電壓，訊號電壓監視電路比較自訊號輸出電路所輸出之訊號電壓和電源電壓，於電源電壓和訊號電壓之間產生特定電壓差之時，輸出表示自訊號輸出電路所輸出之訊號電壓為正常之訊號的訊號。

依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。因此，能夠使例如 IC 等之最低動作電源電壓規格成為低電壓化。

【實施方式】

以下，針對本發明之實施形態參照圖面予以說明。

(第 1 實施型態)

第 1 圖為表示藉由本發明之第 1 實施形態的電源電壓監視電路的概略構成圖。

電源電壓監視電路 50 係由訊號輸出電路 1 和訊號電壓監視電路 4 構成。再者，電源電壓監視電路 50 之輸出訊號被輸出至後續之運用電路 6。再者，訊號輸出電路 1 之輸出訊號也有在運用電路 6 中被使用之情形。

電源電壓監視電路 50 中之訊號輸出電路 1 係被構成串聯連接供給一定電流之電流源電路 2，和將來自該電流源 2 之電流設為輸入之阻抗電路 3。再者，自電流源電路 2 和阻抗電路 3 之電路連接點輸出訊號電壓 V_{signal} 。

該阻阻抗電路 3 係由例如被偏壓至順方向當作溫度感測器使用之二極體等所構成。然後，在輸入電源時，電源電壓 V_{DD} 遷移至特定電壓為止之期間，即是被供給至電源電壓低之阻抗電路 3 之電流減少時，阻抗電路 3 表示高阻抗狀態，訊號電壓 V_{signal} 之電壓成為電源電壓 V_{DD} 。即是，在電源電壓 V_{DD} 低之狀態下，自阻抗電路 3 輸出

之訊號電壓 V_{signal} 隨時電源電壓 V_{DD} 之增加而直線性增加(參照第 4 圖之訊號電壓 V_{signal} 和電源電壓 V_{DD})。

然後，電源電壓 V_{DD} 增加超出特定電壓之時，通過電流源電路 2 而流至阻抗電路 3 之電流增大，但是當一定值以上之電流流至阻抗電路 3 時，阻抗電路 3 之兩端之電壓表示飽和特性，成為一定之電壓(臨界電壓)。並且，電源電壓 V_{DD} 增加，當被供給至阻抗電路 3 之電流增加時，阻抗電路 3 之兩端之電壓成為從上述之一定值持有飽和特性而緩緩地單調增加的電壓。並且，阻抗電路 3 由溫度感測器用之二極體等構成之時，上述一定電壓(臨界電壓)成為表示溫度依存性之電壓。針對該阻抗電路 3 之詳細如後述。

從上述阻抗電路 3 輸出之訊號電壓 V_{signal} 係在訊號電壓監視電路 4 中成為與電源電壓 V_{DD} 比較之時之基準電壓的訊號，阻抗電路 3 由溫度感測器用之二極體等所構成之時，成為表示溫度依存性之訊號。

電源電壓監視電路 50 中之訊號電壓監視電路 4 具有兩個輸入端子(Tip、Tin)和輸出端子 To。訊號電壓監視電路 4 係比較所輸入之兩個訊號之電位，檢測出其電位差是否為特定之值以上，藉由低位準或高位準的被 2 值化之邏輯訊號輸出檢測結果。

表示偏移比較器 5 以作為訊號電壓監視電路 4 之一型態。偏移比較器 5 具備偏壓電壓源 5a 及比較器 5b。偏壓電壓源 5a 係使產生特定之偏壓電位 V_b ，對輸入端子 Tip

之輸入訊號設定電壓偏移。比較器 5b 係檢測出被輸入之兩個訊號之電位差。

在偏移比較器 5 中，輸入端子 T_{in} 經偏壓電壓源 5a 連接於比較器 5b 之反轉輸入端，輸入端子 T_{ip} 連接於比較器 5b 之非反轉輸入端，比較器 5b 之輸出端連接於輸出端子 T_o 。

被輸入至輸入端子 T_{in} 之訊號藉由偏壓電壓源 5a 被變換成僅高於偏壓電位 V_b 部分之電位，被輸入至比較器 5b。藉由採用如此之構成，偏移比較器 5 係藉由較被輸入至輸入端子 T_{in} 之訊號之電壓僅有高出特定電壓(偏壓電位 V_b)之部分的臨界電壓，比較被輸入至輸入端子 T_{ip} 之訊號。

當被輸入至輸入端子 T_{ip} 之訊號 V_{DD} 之電位從較在被輸入至輸入端子 T_{in} 之訊號電壓 V_{signal} 之電位加算偏壓電位 V_b 之電壓低的狀態遷移至高的狀態時，輸出訊號 V_{out} 則反轉。其輸出訊號 V_{out} 在被輸入至輸入端子 T_{ip} 之訊號 V_{DD} 之電位較在被輸入至輸入端子 T_{in} 之訊號電壓 V_{signal} 之電位加算偏壓電位 V_b 之電壓低的狀態下，表示低位準。再者，輸出訊號 V_{out} 在被輸入至輸入端子 T_{ip} 之訊號 V_{DD} 之電位較在被輸入至輸入端子 T_{in} 之訊號電壓 V_{signal} 之電位加算偏壓電位 V_b 之電壓高的狀態下，表示高位準。

訊號電壓監視電路 4 之輸出電壓 V_{out} 朝向後續之運用電路 6 輸出。在運用電路 6 中，輸入訊號電壓監視電路

4 之輸出電壓 V_{out} ，檢測出該輸出電壓 V_{out} 遷移至高位準之情形，並檢測電源電壓 V_{DD} 超過最低動作電源電壓之情形。再者，訊號輸出電路 1 之訊號輸出 V_{signal} 也被輸出至例如運用電路 6 以當作溫度感測器之訊號，在運用電路 6 中被利用。

再者，第 2 圖為表示訊號輸出電路之構成例。第 2 圖 (A) 所示之例，係由生成參照電流 I_r 之空乏型之 PMOS 電晶體 Q_{13} ，和構成鏡電流電路之 PMOS 電晶體 Q_{11} 、 Q_{12} 構成電流源電路 2a。再者，表示以將閘極和汲極共同連接於基準電位 V_{SS} 之 NMOS 電晶體 Q_{14} 而構成阻抗電路 3a，並且將 NMOS 電晶體 Q_{14} 當作二極體 (溫度檢測用感測器) 使用之例。

再者，第 2 圖 (B) 係表示藉由施加逆接偏壓之空乏型之 PMOS 電晶體 Q_{15} 構成電流源電路 2b，與第 2 圖 (A) 相同，以將閘極和汲極共同連接於基準電位 V_{SS} 之 NMOS 電晶體 Q_{14} 構成阻抗電路 3a 之例。

並且，阻抗電路 3a 並不限定於第 2 圖 (A)、(B) 所示之 NMOS 電晶體 Q_{14} ，若為將來自電流源電路之電流設為輸入，輸出因應被檢測出之物理量的電壓訊號的感測器即可。例如，可以將第 2 圖 (C) 所示之溫度檢測用之二極體 D 當作阻抗電路使用。再者，可以將第 2 圖 (D) 所示之 MR 元件 (磁性電阻元件) 當作阻抗電路使用。並且，如第 2 圖 (E) 所示般，可以將集極和基極共同接地之雙極電晶體元件 Q_{15} 當作溫度感測器使用。

再者，即使為第 3 圖所示之帶隙基準電路亦可。在第 3 圖所示之帶隙基準電路中，具有共同連接閘極之 3 個 PMOS 電晶體 Q21、Q22、Q23。

再者，具有 PMOS 電晶體 Q21 之汲極連接有射極，並且集極和基極共通連接於基準電位 VSS 之雙極型之 PNP 電晶體 Q31，和射極經電阻 R1 連接於 PMOS 電晶體 Q22 之汲極，並且集極和基極共同連接於基準電位 VSS 之雙極電晶體 Q32。

並且，具有射極經電阻 R2 連接於 PMOS 電晶體 Q23，並且集極和基極共同連接於基準電位 VSS 之雙極型 PNP 電晶體 Q33。在此，電晶體 Q31、Q32 具有射極面積 1 對 $n(n \geq 1)$ 之關係。

再者，電晶體 Q31 之射極側(電路點 a)，和電阻 R1 之電路點 b 當作虛短路點輸入至運算大器 Amp1 之輸入端子，運算放大器 Amp1 之輸出端子連接於 PMOS 電晶體 Q21、Q22、Q23 之閘極。依此，以上述電路點 a 和電路點 b 之電位相等之方式，控制流至 PMOS 電晶體 Q21 和 Q22 之電流。再者，電阻 R1 和 R2 選擇持有相同之溫度係數，例如選定成電阻 R1 和電阻 R2 之電阻值相等。

在該構成中，構成 PMOS 電晶體 Q23 成為電流源電路，電阻 R2 和電晶體 Q33 成為阻抗電路之 PTAT 電路，輸出電壓 PTATout(PMOS 電晶體 Q23 之汲極之電壓)係

$$PTA_{out} = (V_t/R_1) \ln(N),$$

在此，以「 $V_t = KT/q$ ，K 為波茲曼常數，T:絕對溫度

， q ：電子之電荷量」表示，輸出電壓 $PTAT_{out}$ 當作與絕對溫度 T 呈比例之電壓而被輸出。

如此一來，第 3 圖所示之帶隙基準電路具有電流源電路 (PMOS 電晶體 $Q23$)，和阻抗電路 (電阻 $R2$ 和雙極電晶體 $Q33$)，可以當作第 1 圖所示之訊號輸出電路 1。再者，例如先行文獻 (日本特開 2001-147725) 中所示之帶隙基準電路也同樣可以當作第 1 圖所示之訊號輸出電路 1 使用。

如上述般，訊號輸出電路 1 係由電流源電路和反相器電路所構成，但是該阻抗電路在輸入電源時至電源電壓 VDD 遷移至特定電壓為止之期間，隨著電源電壓 VDD 之增加直線性增加，並且於電源電壓 VDD 超出特定電壓範圍時，若為將一定值之電壓或從該一定值緩緩地單調增加之電壓當作訊號電壓而予以輸出之阻抗電路即可。即是，阻抗電路並不限於第 2 圖所示之電晶體、二極體、MR 感測器等、第 3 圖所示之帶隙基準電路，例如即使為曾納二極體 (經電阻連接於電源之曾納二極體 (Zener Diode)) 等亦可。

第 4 圖為表示藉由本發明之第 1 實施形態的電源電壓監視電路之動作的時序圖。第 4 圖所示之時序圖係表示被輸入於第 1 圖所示之訊號電壓監視電路 4 之 A 點的訊號電壓 V_{signal} ，被輸入於 B 點之電源電壓 VDD 及自 C 點所輸出之輸出訊號 V_{out} 之遷移狀態。

在圖所示之初期狀態中，為未輸入電源之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之



狀態。

在時刻 t_1 中，電源被輸入至訊號輸出電路 1 及訊號電壓監視電路 4。之後，電源電壓 V_{DD} 漸漸上升。屬於從相同電源供給電力之訊號輸出電路 1 之輸出的訊號電壓 V_{signal} ，在電源電壓 V_{DD} 低之狀態下，輸出電壓藉由電流源電路 2 之動作成為電源電壓 V_{DD} 。即是，訊號電壓 V_{signal} 係因應電源電壓 V_{DD} 之上升，表示相同之變化特性而漸漸上升。

在訊號電壓監視電路 4 中，判定所輸入之訊號係對一方訊號施加偏移電位而予以比較，依此即使在所輸入之訊號之電位差小之時，由於藉由被偏移之電位而輸出比較判定之結果，故不會有輸出訊號交互輸出高位準和低位準而成跳擺之不安定狀態的情形。因此，訊號 V_{out} 表示低位準。即是，從時刻 t_1 至時刻 t_2 之期間，訊號電壓 V_{signal} 及電源電壓 V_{DD} 漸漸直線性增加，但是訊號電壓 V_{signal} 和電源電壓 V_{DD} 之電位差因小於被給予於偏移比較器 5 之偏移電位，故訊號 V_{out} 表示低位準。

至供給輸入電源之最低動作電源電壓為止的過渡狀態中，因自訊號電壓監視電路 4 輸出之訊號 V_{out} 被維持低位準，故在運用電路 6 中，例如訊號 V_{out} 為低位準之時，可以例如將本身置於非活性狀態，使不輸出不需要之訊號。

在時刻 t_2 中，電源電壓 V_{DD} 上升，各個電路遷移至能夠動作之狀態。在訊號電壓監視電路 4 中，雖然在被輸

入之訊號電壓 V_{signal} 和電源電壓 V_{DD} 之電位差為小之狀態，但藉由在一方之輸入訊號被施加偏移電位，訊號 V_{out} 確定在低位準。在運用電路 6 中，訊號 V_{out} 確定在低位準，依此可以例如將本身置於非活性狀態，使不輸出不需要之訊號。

在時刻 t_3 中，當藉由訊號 $V(A)$ 所示之訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 到達至特定電壓時，藉由阻抗電路 3 之飽和電壓特性，輸出一定電壓。電源輸出之電源電壓 V_{DD} 之電位持續性上升。再者，訊號電壓 V_{signal} 和電源電壓 V_{DD} 之電位差，因小於被給予至偏移比較器 5 之偏移電位，故訊號 V_{out} 維持於低位準。

在時刻 t_4 中，藉由訊號電壓監視電路 4，檢測出在自訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 和電源電壓 V_{DD} ，產生特定電位差，即是訊號電壓監視電路 4 中之偏移電位之電壓以上之電位差。藉由其檢測，表示例如藉由電源被施加之電源電壓 V_{DD} 遷移至可動作之電源電壓 V_{DD} 被供給至訊號輸出電路 1 及運用電路 6 之狀態的情形。

依此，訊號電壓監視電路 4 係解除輸出至訊號 V_{out} 之輸出訊號之低位準狀態，並遷移至高位準。該高位準之電位，也隨著電源電位 V_{DD} 之電位上升而上升。

在時刻 t_5 中，電源電壓 V_{DD} 到達至可執行特定動作之電源電壓而停止上升，電源電壓 V_{DD} 表示一定值。再者，訊號 V_{out} 之上升也停止而遷移至表示一定值之狀態

如上所述，藉由輸入電源，各訊號之狀態則遷移。電源輸出之電源電壓 V_{DD} 到達至能夠執行特定動作之電源電壓，不會輸出訊號 V_{out} 不需要之檢測訊號，可以確保低位準。

再者，第 5 圖表示第 1 圖所示之運用電路 6 之第 1 例的圖示，就以連接於後段之運用電路之例而言，舉出電壓跟隨電路 (Voltage Follower Circuit) 6a 為例。

第 5 圖所示之例係使用訊號輸出電路 1 內之阻抗電路以當作 NMOS 電晶體，構成阻抗電路 3b 以作為溫度感測器之例。再者，電壓跟隨電路 6a 中，為利用自訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 和來自訊號電壓監視電路 4 之輸出訊號 V_{out} 之雙方的例。

該電壓跟隨電路 6a 為由鏡電流負荷型動作輸入段，和電流負荷型之源極接地增益段所構成之電壓跟隨電路，被輸入至 NMOS 電晶體 Q44 之閘極的輸入訊號 V/F_{REF} 之電壓當作 V/F_{Out} 之電壓而輸出。

在該電壓跟隨電路 6a 中，鏡電流負荷型動作輸入段係由以 PMOS 電晶體 Q41、Q42 所構成之鏡電流電路，和動作訊號被輸入至閘極之 NMOS 電晶體 Q43、Q44，和成為偏壓電流源之 NMOS 電晶體 Q46、Q47 所構成。再者，NMOS 電晶體 Q43 之閘極連接於 PMOS 電晶體 Q45，構成電壓跟隨電路。源極接地增益段係由 PMOS 電晶體 Q45 和 NMOS 電晶體 Q47 所構成。

在上述構成中，NMOS 電晶體 Q46、Q47 之閘極被輸入由訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 。即是，電壓跟隨電路 6a 中之偏壓電流係藉由閘極接受訊號電壓 V_{signal} 之 NMOS 電晶體 Q46、Q47 而生成。

藉由該構成，電源電壓 VDD 上升，來自訊號輸出電路 1 之訊號電壓 V_{signal} 之電壓位準，超出 NMOS 電晶體 Q46、Q47 之閘極、源極間之臨界值時，藉由電壓跟隨電路 6a 內之 NMOS 電晶體 Q46、Q47，生成偏壓電流，可以開始執行作為電壓跟隨電路 6a 之動作。如此一來，藉由來自訊號輸出電路 1 之訊號電壓 V_{signal} ，可以使電壓跟隨電路 6a 直接活性化，並可以謀求電壓跟隨電路 6a 中之最低動作電源電壓之低電壓化。

再者，在該第 5 圖所示之電壓跟隨電路 6a 中，當電源 VDD 下降時，訊號電壓 V_{signal} 也下降故偏壓電流下降，可想電壓跟隨電路 6a 之動作點偏離設定範圍很多。此時，藉由訊號 V_{out} 對 SW1、SW2 執行 ON/OFF 控制，依此可以藉由電流源 I_{s1} 、 I_{s2} 補償偏壓電流之下降。並且，訊號 V_{out} 為訊號電壓監視電路 4 內之偏移比較器 5 之輸出訊號。

再者，第 6 圖表示第 1 圖所示之運用電路之第 2 例的圖示，就以連接於後段之運用電路之例而言，舉出電壓跟隨電路 6b 為例。

第 6 圖所示之例係使用訊號輸出電路 1 內之阻抗電路以當作 NMOS 電晶體，構成阻抗電路 3b 以作為溫度感測

器之例。再者，在比較器 6b 中，為利用自訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 和來自訊號電壓監視電路 4 之輸出訊號 V_{out} 之雙方的例。

該比較器電路 6b 為與第 5 圖所示之電壓跟隨電路 6a 相同之電路構成，對於相同之構成部份賦予相同符號，省略重複說明。在該比較器電路 6b 中，比較被輸入至 NMOS 電晶體 Q43、Q44 之各個閘極之訊號 $V_{\text{in}}(1)$ 之電壓，和 $V_{\text{in}}(2)$ 之電壓，將比較結果當作輸出訊號 $\text{Comp} \cdot \text{Out}$ 輸出。

藉由該構成，電源電壓 V_{DD} 上升，來自訊號輸出電路 1 之訊號電壓 V_{signal} 之電壓位準，超出 NMOS 電晶體 Q46、Q47 之閘極、源極間之臨界值時，藉由比較器電路 6b 內之 NMOS 電晶體 Q46、Q47，生成偏壓電流，可以開始執行作為比較器電路 6b 之動作。如此一來，藉由來自訊號輸出電路 1 之訊號電壓 V_{signal} ，可以使比較器電路 6b 直接活性化，並可以謀求比較器電路 6b 中之最低動作電源電壓之低電壓化。

再者，在該第 6 圖所示之比較器電路 6b 中，當電源電壓 V_{DD} 下降時，訊號電壓 V_{signal} 也下降，故偏壓電流下降，可想比較器電路 6b 之動作點偏離設定範圍很多。此時，藉由訊號 V_{out} 對 SW1、SW2 執行 ON/OFF 控制，依此可以藉由電流源 I_{s1} 、 I_{s2} 補償偏壓電流之下降。並且，訊號 V_{out} 為訊號電壓監視電路 4 內之偏移比較器 5 之輸出訊號。

以上，針對本發明之第 1 實施形態予以說明，但是在第 1 圖所示之電源電壓監視電路 50 中，上述之訊號輸出電路相當於訊號輸出電路 1，上述訊號電壓監視電路相當於訊號電壓監視電路 4。再者，上述具有偏移功能之比較電路相當於偏移比較器 5，上述電流電源電路相當電流源電路 2，阻抗電路相當阻抗電路 3。

然後，在第 1 圖所示之電源電壓監視電路 50 中，具有對施加於溫度感測器等之電壓輸出表示飽和特性之訊號電壓 V_{signal} 的訊號輸出電路 1；和比較電源電壓 V_{DD} 和訊號電壓 V_{signal} ，於電源電壓 V_{DD} 和訊號電壓 V_{signal} 之間產生特定電壓差之時，輸出表示訊號電壓 V_{signal} 為正常之訊號 V_{out} 的訊號電壓監視電路 4 而構成。依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。再者，不會有電源電壓 V_{DD} 成為特定電壓之情形，例如即使較定格動作電壓低很多的電壓，亦可以在該電源電壓中容許電路動作。

再者，在本發明之電源電壓監視電路 50 中，具備：具有自電源通過電流源電路 2 而接受電流之供給的阻抗電路 3，藉由該阻抗電路 3 生成訊號電壓 V_{signal} 並予以輸出之訊號輸出電路 1；和比較自訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 和電源電壓 V_{DD} ，於在電源電壓 V_{DD} 和訊號電壓 V_{signal} 之間產生特定電壓差之時，輸出表示電源電壓 V_{DD} 成為電子電路之最低動作電源電壓以上之訊號 V_{out} 的訊號電壓監視電路 4 而構成。依此謀求電子

電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

再者，在本發明之電源電壓監視電路 50 中，藉由阻抗電路 3，生成訊號電壓 V_{signal} 以作為與電源電壓 V_{DD} 比較之基準電壓，更作為表示溫度依存性之電壓而予以輸出。依此，例如將溫度檢測用之二極體等之溫度感測器之檢測訊號當作訊號電壓 V_{signal} ，將該訊號電壓 V_{signal} 與電源電壓 V_{DD} 比較，可以輸出表示訊號電壓 V_{signal} 為正常之訊號 V_{out} 。

再者，在本發明之電源電壓監視電路 50 中，訊號輸出電路 1 於輸入電源時電源電壓 V_{DD} 成為特定電壓為止，將隨著電源電壓 V_{DD} 之增加而增加之電壓當作訊號電壓 V_{signal} 而予以輸出，並且當電源電壓 V_{DD} 超過特定電壓而增加時，將持有飽和特性而單調增加之電壓當作訊號電壓 V_{signal} 而予以輸出。訊號電壓監視電路 4 係比較自訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 和電源電壓 V_{DD} ，於在電源電壓 V_{DD} 和訊號電壓 V_{signal} 之間產生特定電壓差之時，輸出表示電源電壓 V_{DD} 成為電子電路中之最低動作電源動壓以上之情形的訊號 V_{out} 。依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

再者，在本發明之電源電壓監視電路中，訊號電壓監視電路 4 具有偏移電位被設定成一方之輸入的比較器(偏移比較器 5)，藉由該比較器(偏移比較器 5)比較自訊號輸

出電路 1 輸出之訊號電壓 V_{signal} 和電源電壓 V_{DD} ，於自訊號輸出電路 1 輸出之訊號電壓 V_{signal} 和電源電壓 V_{DD} 之電位差滿足偏移電位之時，輸出表示電源電壓 V_{DD} 超出最低動作電源電壓的訊號 V_{out} 。依此，以來自訊號輸出電路之訊號和偏移電位為基準，可以容易檢測出電子電路中之最低動作電源電壓。

再者，在本發明之電源電壓監視電路 50 中，訊號輸出電路 1 係被構成串聯連接電流源電路 2 和阻抗電路 3，自上述電流源電路 2 和阻抗電路 3 之電路連接點輸出上述訊號電壓。依此，可以使用例如被偏移至順方向之二極體等以作為阻抗電路而容易構成訊號輸出電路 1。再者，可以藉由溫度感測器等構成阻抗電路。

再者，本發明之電源電壓監視電路 50 中，阻抗電路 3 係輸入自電流源電路 2 所輸出之電流，輸出因應被檢測出之物理量之電壓訊號的感測器。依此，可以將來自感測器之輸出訊號當作檢測對象，檢測出感測器能夠安定動作之電源電壓 V_{DD} 之位準。因此，可以將感測器能夠安定動作之電壓視為電子電路之最低動作電源電壓，謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

再者，本發明之電源電壓監視電路 50 中，阻抗電路 3 係輸入自電流源電路 2 所輸出之電流，輸出因應被檢測出之溫度之電壓訊號的溫度感測器。依此，可以將來自溫度感測器之輸出訊號當作檢測對象，檢測出該溫度感測器

能夠安定動作之電源電壓的位準。因此，可以將溫度感測器能夠安定動作之電壓視為電子電路之最低動作電源電壓，謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

再者，本發明之電子電路具備有本發明之電源電壓監視電路，依此謀求電子電路中最低動作電源電壓之低電壓化，可以有效利用電源電壓。

(第 2 實施型態)

第 7 圖為表示藉由第 2 實施形態的檢測電路之概略構成圖。在該第 2 實施形態中，為第 1 圖所示之第 1 實施形態之電源電壓監視電路之應用例，表示檢測出溫度感測器等之訊號的檢測電路之例。

在該第 7 圖所示之第 2 實施形態中，將第 1 圖所示之訊號輸出電路 1 中之阻抗電路，如第 2 圖所示般作為二極體等之溫度感測器而予以構成，並將自該溫度感測器所輸出之訊號設為 V_{temp} 。即是，將自第 1 圖所示之訊號輸出電路 1 所輸出之訊號電壓 V_{signal} 設為溫度感測器之輸出訊號 V_{temp} 。再者，表示將第 1 圖所示之訊號電壓監視電路 4 當作第 7 圖所示之插入條件生成電路 10a 使用之例。

並且，在從後述第 3 實施形態至第 8 實施形態中所說明之檢測電路，及第 9 實施形態之感測器裝置也以第 1 圖所示之本發明之電源電壓監視電路之應用例來表示。再者，構成第 1 圖之訊號電壓監視電路 4 之偏移比較器 5 相當

於第 4 實施形態至第 7 實施形態中之插入條件生成電路中之偏移比較器 11。

第 7 圖所示之檢測電路 100 具備插入條件生成電路 10a、插入條件受理電路 20a 及比較器 30。檢測電路 100 中之插入條件生成電路 10a 具有兩個輸入端子 (Tip、Tin) 和輸出端子 To。插入條件生成電路 10a 比較所輸入之兩個訊號之電位，檢測出其電位差是否在特定值以上，藉由被 2 值化之邏輯訊號輸出檢測結果。

表示偏移比較器 11 以作為插入條件生成電路 10a 之一型態。偏移比較器 11 具備偏壓電壓源 11b 及比較器 11c。偏壓電壓源 11b 係使產生特定之偏壓電位 V_b ，設定被輸入之訊號所產生之電位份的電壓偏移。比較器 11c 係檢測出被輸入之兩個訊號之電位差。

在偏移比較器 11 中，輸入端子 Tin 經偏壓電壓源 11b 連接於比較器 11c 之反轉輸入端，輸入端子 Tip 連接於比較器 11c 之非反轉輸入端，比較器 11c 之輸出端連接於輸出端子 To。

被輸入至輸入端子 Tin 之訊號藉由偏壓電壓源 11b 被變換成僅高於偏壓電位 V_b 部分之電位，被輸入至比較器 11c。

藉由採用如此之構成，偏移比較器 11 藉由較被輸入至輸入端子 Tin 之訊號之電壓僅有高出特定電壓 (偏壓電位 V_b) 之部分的臨界電壓，比較被輸入至輸入端子 Tip 之訊號的電壓。當被輸入至輸入端子 Tip 之訊號之電位從較

在被輸入至輸入端子 T_{in} 之訊號之電位加算偏壓電位 V_b 之電壓低的狀態遷移至高的狀態時，輸出訊號則反轉。其輸出訊號係在上述狀態(較加算偏壓電位 V_b 之電壓低的狀態)，表示低位準。自插入條件生成電路 10a 輸出與偏移比較器 11 之輸出相同之訊號。

插入條件受理電路 20a 具有訊號輸入端子 In 和控制輸入端子 $Cont$ 和輸出端子 Out 。表示輸出設定電路 21 以作為插入條件受理電路 20a 之一型態。輸出設定電路 21 具備反相器(反轉電路)21a 及 NAND(反轉邏輯)閘極 21b。在輸出設定電路 21 中，訊號輸入端子 In 連接於 NAND 閘極 21b 之一方之輸入端，控制輸入端子 $Cont$ 連接於 NAND 閘極 21b 之另一方的輸入端，NAND 閘極 21b 之輸入端經反相器 21a 連接於輸出端子 Out 。藉由採用如此之構成，於被輸入至控制輸入端子 C_{out} 之控制訊號 S_{cont} 為低位準之時，輸出訊號 V_{out} 被設定成低位準，控制訊號 S_{cont} 為低位準之時，表示與被輸入之訊號 S_g 相同邏輯之訊號被輸出至輸出訊號 V_{out} 。即是，插入條件受理電路 20a 至解除藉由作為控制訊號被輸入之插入訊號所執行之插入為止，不允許被輸入之訊號 S_g 之輸出而將表示低位準之特定電壓當作輸出訊號 V_{out} 予以輸出。再者，插入條件受理電路 20a 係當解除藉由插入訊號所執行之插入時，允許被輸入之訊號 S_g 之輸出而當作輸出訊號 V_{out} 予以輸出。

比較器 30 係檢測出被輸入之兩個訊號之電位差，根

據所檢測出之電位差，藉由 2 值化之邏輯訊號輸出判定之結果。

接著，表示構成感測器電路之檢測電路 100 之連接例。檢測電路 100 被輸入使檢測電路 100 動作之電源電壓 V_{DD} ，和來自無圖示之感測電路之輸入訊號 V_{temp} ，和自基準電源 RF 所輸出之基準電壓 V_{ref} 。無圖示之感測器電路及基準電源 RF 係在連接於電源之電源端子連接有定電流源，經成為其定電流源之負荷的阻抗元件而連接於接地電壓 V_{SS} 。各自的輸出係由定電流源和阻抗元件之連接點被輸出。依此，在電源電壓 V_{DD} 低之狀態下，該些輸出電壓藉由電流源之動作，成為電源電壓。

在插入條件生成電路 10a 之輸入端子 Tip 連接電源，被輸入電源電壓 V_{DD} 。再者，在輸入端子 Tin 連接有無圖示之感測器電路之輸出端。

在比較器 30 中之非反轉輸入端子，連接有輸出基準電壓 V_{ref} 之無圖示之基準電源 RF，反轉輸入端子連接有無圖示之感測器電路之輸出端。

在插入條件受理電路 20a 中之輸入端子 In 連接有比較器 30 之輸出端，在控制輸入端子 $Cont$ 連接有插入條件生成電路 10a 之輸出端子 To ，輸出端子 To 連接於檢測電路 100 之輸出端子。

在藉由如此構成之檢測電路 100 中，自插入條件生成電路 10a 輸出之控制訊號 S_{cont} ，於電源電壓 V_{DD} 低於在輸入訊號 V_{temp} 之電壓加算偏壓電壓 V_b 之電位時，表示

低位準。再者，自插入條件生成電路 10a 輸出之控制訊號 S_{cont} ，於電源電壓 V_{DD} 高於在輸入訊號 V_{temp} 之電壓加算偏壓電壓 V_b 之電位時，表示高位準。

比較器 30 之輸出訊號 S_g 於輸入訊號 V_{temp} 之電壓低於基準電壓 V_{ref} 之時，表示高位準。再者，於輸入訊號 V_{temp} 之電壓高於基準電壓 V_{ref} 之時，表示低位準。

插入條件受理電路 20a 之輸出訊號 V_{out} 於控制訊號 S_{cont} 為低位準之時，固定性輸出低位準，控制訊號 S_{cont} 為高位準之時，輸出因應輸入訊號 V_{temp} 而變化之來自比較器 30 的輸出訊號 S_g 。

第 8 圖為表示第 2 實施形態中之檢測電路 100 之動作的時序圖之例。隨著第 7 圖之方塊圖所示之點 A~H，針對該些點中之各訊號的遷移予以說明。

點 A 之波形係表示自感測器電路被輸入，檢測電路 100 執行檢測處理之輸入訊號 V_{temp} 之電壓遷移。點 B 之波形表示被供給至檢測電路 100 之電源電壓 V_{DD} 之電壓遷移。該電源電壓 V_{DD} 表示檢測電路 100 以及第 7 圖中無圖示之基準電源 RF 及被供給至感測器電路之電源電壓。點 C 之波形係藉由插入條件生成電路 10a 中之偏移比較器 11 來判定，表示自插入條件生成電路 10a 輸出之控制訊號 S_{cont} 之電壓遷移。根據該訊號，控制插入條件受理電路 20a。點 F 之波形表示自基準電源 RF 輸出之基準電壓 V_{ref} 之電壓遷移。點 G 之波形表示藉由比較器 30 之判定結果的輸出訊號 S_g 之電壓遷移。該訊號成為對插入條

件受理電路 20a 輸入之輸入訊號。點 H 之波形表示插入條件受理電路 20a 之輸出訊號 V_{out} 之電壓遷移。在該時序圖所示之範圍中，表示不會發生應藉由感測器電路進行檢測之事象的狀態，輸出訊號 V_{out} 常時表示低位準。

在圖所示之初期狀態中，為未輸入電源之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t_1 中，對檢測電路 100 以及連接於檢測電路 100 之感測器電路及基準電源 RF，輸入電源。

之後，電源電壓 V_{DD} 漸漸上升。從相同電源供給電力之感測器電路及屬於基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} ，係在電源電壓 V_{DD} 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 V_{DD} 。輸入訊號 V_{temp} 及基準電壓 V_{ref} 係因應電源電壓 V_{DD} 之上升，表示相同之變化特性而漸漸上升。

在插入條件生成電路 10a 中，判定所輸入之訊號係對一方訊號施加偏移電位而予以比較，依此即使在所輸入之訊號之電位差小之時，由於藉由被偏移之電位而輸出比較判定之結果，故不會有輸出訊號交互輸出高位準和低位準而成跳擺之不安定狀態的情形。因此，控制訊號 S_{cont} 表示低位準。

在檢測電路 100 中，至供給輸入電源後之能夠動作電源電壓為止之過渡狀態，有不需之檢測訊號被輸出至比較器 30 之輸出訊號 S_g 之情形。即是，因為無法到達比較

器 30 所具備之輸入訊號判定電路爲了正常動作而所需之電源電壓，故輸出訊號 S_g 成爲無法使訊號狀態特定之不定狀態。

另外，插入條件受理電路 20a 係至電源電壓 V_{DD} 到達至特定電壓爲止不允許輸入訊號之輸出，將特定電壓當作輸出訊號 V_{out} 而予以輸出。當作輸出訊號 V_{out} 被輸出之特定電壓，係被設定在感測器電路中表示非檢測狀態(解除狀態)之電壓，因應控制訊號 S_{cont} 而被控制。藉由在控制訊號 S_{cont} 被輸出低位準，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_2 中，電源電壓 V_{DD} 上升，各個電路遷移至能夠動作之狀態。

在插入條件生成電路 10a 中，因輸入訊號 V_{temp} 隨著電源電壓 V_{DD} 上升而上升，故處於其電位差小之狀態。藉由在一方之訊號施加偏移電位，被輸出之控制訊號 S_{cont} 確定在低位準。因屬於感測器電路及基準電源 R_F 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 上升而上升，故處於其電位差小之狀態。比較電位差小之兩個訊號而所取得之輸出訊號 S_g 持續無法特定訊號狀態之不定狀態。在插入條件受理電路 20a 中，藉由控制訊號 S_{cont} 確定在低位準，輸出訊號 V_{out} 被確保在低位準，不會有輸出表示不需要之檢測狀態的訊號。

在時刻 t_3 中，當自基準電源 R_F 被輸入之基準電壓

V_{ref} 到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 VDD 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 由於表示低於輸入訊號 V_{temp} 之電位，故輸出訊號 S_g 從狀態未決定之不定狀態遷移至輸出正確判定結果之狀態。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至此持續之電源電壓 VDD 上升的上升。然後，藉由感測器電路所具備之定電流電路供給的電流和感測器電路之阻抗而決定之輸入訊號 V_{temp} 之電壓值，電源電壓 VDD 之一方變高，依此可檢測出藉由來自感測器電路之輸入訊號 V_{temp} 所產生之變化。

在時刻 t_5 中，藉由插入條件生成電路 10a，檢測出在來自感測器電路之輸入訊號 V_{temp} 和電源電壓 VDD ，產生特定電位差，即是插入條件生成電路 10a 中之偏移電位之電壓以上之電位差。藉由其檢測，表示電源電壓 VDD 遷移至對感測器電路供給能夠動作之電源電壓之狀態。在插入條件生成電路 10a 中，藉由解除控制訊號 S_{cont} 之插入狀態(低位準)，控制訊號 S_{cont} 之電壓也隨著電源電壓

VDD 之電位上升而上升。

在時刻 t_6 中，電源電壓 VDD 到達至可執行特定動作之電源電壓而停止上升，電源電壓 VDD 表示一定值。再者，控制訊號 Scont 之電壓上升也停止而遷移至表示一定值之狀態。

如上所述，藉由輸入電源，各訊號之狀態則遷移。電源電壓 VDD 到達至能夠執行特定動作之電源電壓，輸出訊號 Vout 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(第 3 實施型態)

參照圖，針對型態不同之檢測電路之實施形態予以表示。

第 9 圖為表示藉由第 3 實施形態的檢測電路之概略構成圖。第 9 圖所示之例中，表示使用 POC(Power On Clear)電路 12 之例，以取代第 7 圖所示之第 2 實施形態中之插入條件生成電路 10a(第 1 圖所示之訊號電壓監視電路 4 相同之構成的電路)。該係在後述之實施形態之說明中，因具有並用第 9 圖所示之 POC 電路 12，和第 7 圖所示之插入條件生成電路 10a 而予以使用之情形，故在此針對使用 POC 電路 12 之檢測電路之例予以說明。

第 9 圖所示之檢測電路 200 具備插入條件生成電路 10b、插入條件受理電路 20a 及比較器 30。對與第 7 圖相同之構成給予相同符號，針對不同之構成予以說明。

在檢測電路 200 中之插入條件生成電路 10b 係於輸入電源時在輸出特定時間輸出保持初期狀態之訊號。插入條件生成電路 10b 係由 POC(Power On Clear)電路 12 所構成。POC 電路 12 為所謂的輸入電源初期化電路。POC 電路 12 中，串聯連接之電容器 12C 與電阻 12R 係電源(電源電壓 VDD)連接電容器 12C 之一端，在成為基準之電源(接地電壓 VSS)連接電阻 12R 之一端。電容器 12C 和電阻 12R 之連接點連接於反相器(NOT 電路)12a 之輸入端，反相器 12a 輸出差入條件生成電路 10b 之控制訊號 Scont。該插入條件生成電路 10b 之輸出端子連接於插入條件受理電路 20a 之控制輸入端子 Cont。

在藉由如此之構成的檢測電路 200 中，自插入條件生成電路 10b 輸出之控制訊號 Scont 於輸入電源後，經過特定時間，表示低位準，且當經過特定時間時則表示高位準。

比較器 30 之輸出訊號 Sg 於輸入訊號 Vtemp 之電壓低於基準電壓 Vref 之時，表示高位準。再者，比較器 30 之輸出訊號 Sg 於輸入訊號 Vtemp 之電壓高於基準電壓 Vref 之時，表示低位準。

插入條件受理電路 20a 之輸出訊號 Vout 於控制訊號 Scont 為低位準之時，固定性輸出低位準，控制訊號 Scont 為高位準之時，輸出因應輸入訊號 Vtemp 而變化之來自比較器 30 的輸出訊號 Sg。

第 10 圖為表示藉由第 3 實施形態中之檢測電路之動

作的時序圖。

隨著第 9 圖之方塊圖所示之點 A~H、點 P 及點 Vd，針對該些點中之各訊號的遷移予以說明。對於與第 8 圖相同之訊號、時刻賦予相同符號，以不同訊號、時刻為中心予以說明。第 8 圖所示之檢測電路 100 係檢測電路 200 的另一措詞。

波形 VDD 表示 POC 電路 12 之電源電壓 VDD 之電壓遷移。點 Vd 之波形表示 POC 電路 12 中之 CR 電路之接合點 Vd 之電壓遷移。點 P 之波形係藉由插入條件生成電路 10b 中之 POC 電路 12 來判定，表示被輸出之控制訊號 Scont 之電壓遷移。根據該訊號，控制插入條件受理電路 20a。

在圖所示之初期狀態中，為未輸入電源之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t1 中，對檢測電路 200 以及連接於檢測電路 200 之感測器電路及基準電源 RF，輸入電源。之後，電源電壓 VDD 漸漸上升。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 Vtemp 及基準電壓 Vref，係在電源電壓 VDD 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 VDD。輸入訊號 Vtemp 及基準電壓 Vref 係因應電源電壓 VDD 之上升，表示相同之變化特性而漸漸上升。在插入條件生成電路 10b 中之 POC 電路 12 檢測出電源電壓 VDD。

利用電容器 12C 和電阻 12R 所構成之時間常數電路，藉由一次延遲之過渡特性，點 V_d 之電位遷移，該一次延遲之過渡特性係以將電源電壓 VDD 設為輸入之階狀回應而被辨識。雖然點 V_d 之電位追隨著輸入電源而上升，但由於反相器 12a 還未被活性化，故控制訊號 S_{cont} 表示低位準。

在檢測電路 200 中，處於供給輸入電源後之能夠動作電源電壓為止之過渡狀態，比較器 30 之輸出訊號 S_g 成為無法特定訊號之狀態的不定狀態。

另外，插入條件受理電路 20a 係至電源電壓 VDD 到達至特定電壓為止不允許輸入訊號之輸出，將特定電壓當作輸出訊號 V_{out} 而予以輸出。當作輸出訊號 V_{out} 被輸出之特定電壓，係被設定在感測器電路中表示非檢測狀態(解除狀態)之電壓，因應控制訊號 S_{cont} 而被控制。藉由在控制訊號 S_{cont} 被輸出低位準，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_2 中，電源電壓 VDD 上升，各個電路遷移至能夠動作之狀態。

在插入條件生成電路 10b 中之 POC 電路 12 中，表示點 V_d 之電位高於反相器 12a 中之臨界電位之狀態。隨著反相器 12a 之電源電壓過渡性上升，反相器 12a 之臨界電位也因應電源電壓之上升而上升。因此，控制訊號 S_{cont} 確定在低位準。因屬於感測器電路及基準電源 R_F 之輸出

的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 之上升而漸漸上升，故處於其電位差小之狀態。比較電位差小之兩個訊號而所取得之輸出訊號 S_g 持續無法特定訊號狀態之不定狀態。在插入條件受理電路 20a 中，藉由控制訊號 S_{cont} 確定在低位準，輸出訊號 V_{out} 被確保在低位準，不會有輸出表示不需要之檢測狀態的訊號。

在時刻 t_3 中，當自基準電源 R_F 被輸入之基準電壓 V_{ref} 到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 V_{DD} 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 由於表示低於輸入訊號 V_{temp} 之電位，故輸出訊號 S_g 從狀態未決定之不定狀態遷移至輸出正確判定結果之狀態。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至此持續之電源電壓 V_{DD} 上升的上升。然後，藉由感測器電路所具備之定電流電路供給的電流和感測器電路之阻抗而決定之輸入訊號 V_{temp} 之電壓值，電源電壓 V_{DD} 之一方變高，依此可檢測出藉由來自感測器電路之輸入訊號 V_{temp} 所產生之變化。

在時刻 t_6 中，電源電壓 V_{DD} 到達至可執行特定動作之電源電壓而停止上升，電源電壓 V_{DD} 表示一定值。再者，控制訊號 S_{cont} 之電壓上升也停止而遷移至表示一定值之狀態。

插入條件生成電路 10b 中之 POC 電路 12 中，由於電源電壓 V_{DD} 遷移至定電壓控制，點 V_d 之電位上升停止轉而下降。

在時刻 t_7 ，插入條件生成電路 10b 中之 POC 電路 12 中，表示點 V_d 之電位低於反相器 12a 中之臨界電壓以下，依此控制訊號 S_{cont} 遷移至高位準。插入條件生成電路 10b 係解除輸出於控制訊號 S_{cont} 之控制訊號之插入狀態（低位準）。依此，檢測電路 200 遷移至可以執行檢測訊號之輸出的通常狀態。

如上所述，藉由輸入電源，各訊號之狀態則遷移。電源電壓 V_{DD} 到達至能夠執行特定動作之電源電壓，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(第 4 實施型態)

參照圖，針對型態不同之檢測電路之實施形態予以表示。

第 11 圖為表示藉由第 4 實施形態的檢測電路之概略構成圖。

檢測電路 300 具備插入條件生成電路 10c、插入條件

受理電路 20a 及比較器 30。對與第 7 圖及第 9 圖相同之構成給予相同符號，針對不同之構成予以說明。

檢測電路 300 中，插入條件生成電路 10c 具備偏移比較器 11、POC 電路 13 及 RS 正反器 14。

POC 電路 13 為所謂的輸入電源初期化電路。POC 電路 13 中，串聯連接之電容器 13C 與電阻 13R 係在電源之正極(電源電壓 VDD)連接電容器 13C 之一端，在電源之負極(接地電壓 VSS)連接電阻 13R 之一端。電容器 13C 和電阻 13R 之連接點被連接於緩衝器 13b 之輸入端。緩衝器 13b 係當所輸入之電壓(點 Vd 之電壓)成為緩衝器 13b 之臨界電壓(反轉電壓)以上之時，輸出之訊號 Sp'成為藉由電源電壓 VDD 所表示之高位準，當成為臨界電壓(反轉電壓)以下之時，訊號 Sp'成為藉由基準電壓 VSS 所表示之低位準。自緩衝器 13b 所輸出之訊號則成為 POC 電路 13 之輸出訊號。當 Vd 成為緩衝器 13b 之反轉電壓以上時，訊號 Sp'成為電源電壓 VDD，當成為反轉電壓以下時，訊號 Sp'成為基準電壓 VSS。緩衝器 13b 之臨界電壓成為電源電壓 VDD 之一半的電壓。偏移比較器 11 輸出訊號 Sc。訊號 Sc 相當於實施形態中控制訊號 Scont。RS 正反器 14 表示 RS 型正反器。

偏移比較器 11 之輸出端連接於 RS 正反器 14 之設置輸入端(S)，POS 電路 13 之輸出端連接於 RS 正反器 14 之重置輸入端(R)，RS 正反器 14 之輸出端輸出插入條件生成電路 10c 之控制訊號 Scont。RS 正反器 14 係於高位準

被輸入至設置輸入端(S)及重置輸入端(R)之時，將各個輸出訊號設定成高位準(設置)及低位準(重置)，並且當輸入高位準之時，使重置要求優先，設定低位準(重置)。

在藉由如此構成之檢測電路 300 中，自插入條件生成電路 10c 輸出之控制訊號 S_{cont} ，於電源電壓 V_{DD} 低於在輸入訊號 V_{temp} 之電壓加算偏壓電壓 V_b 之電位時，表示低位準。再者，控制訊號 S_{cont} 於電源電壓 V_{DD} 高於在輸入訊號 V_{temp} 之電壓加算偏壓電壓 V_b 之電位時，表示高位準。

自插入條件生成電路 10c 所輸出之控制訊號 S_{cont} ，係於輸入電源後，經過特定時間，表示低位準，且當經過特定時間時則表示低位準。

比較器 30 之輸出訊號 S_g 於輸入訊號 V_{temp} 之電壓低於基準電壓 V_{ref} 之時，表示高位準。再者，於輸入訊號 V_{temp} 之電壓高於基準電壓 V_{ref} 之時，表示低位準。

插入條件受理電路 20a 之輸出訊號 V_{out} 於控制訊號 S_{cont} 為低位準之時，固定性輸出低位準，控制訊號 S_{cont} 為高位準之時，輸出因應輸入訊號 V_{temp} 而變化之來自比較器 30 的輸出訊號 S_g 。

第 12 圖為表示藉由第 4 實施形態中之檢測電路之動作的時序圖。

隨著第 11 圖之方塊圖所示之點 A~H 及點 P'，針對該些點中之各訊號的遷移予以說明。對於與第 8 圖及第 10 圖相同之訊號、時刻賦予相同符號，以不同訊號、時

刻為中心予以說明。第 8 圖所示之檢測電路 100 及第 10 圖所示之檢測電路 200 係檢測電路 300 的另一措詞。

點 C 之波形係表示自插入條件生成電路 10c 中之偏移比較器 11 輸出之訊號 S_c 之電壓遷移。點 E 之波形係表示自插入條件生成電路 10c 中之 RS 正反器 14 輸出之控制訊號 S_{cont} 。點 P' 之波形係表示自插入條件生成電路 10c 中之 POC 電路 13 輸出之訊號 $S_{p'}$ 之電壓遷移。

在圖所示之初期狀態中，電源為未輸入之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t_1 中，對檢測電路 300 以及連接於檢測電路 300 之感測器電路及基準電源 RF，輸入電源。之後，電源電壓 V_{DD} 漸漸上升。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} ，係在電源電壓 V_{DD} 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 V_{DD} 。輸入訊號 V_{temp} 及基準電壓 V_{ref} 係因應電源電壓 V_{DD} 之上升，表示相同之變化特性而漸漸上升。

在檢測電路 300 中，處於供給輸入電源後之能夠動作電源電壓為止之過渡狀態，比較器 30 之輸出訊號 S_g 成為無法特定訊號之狀態的不定狀態。

在插入條件生成電路 10c 的偏移比較器 11 中，判定所輸入之訊號係對一方訊號施加偏移電位而予以比較，依此即使是在所輸入之訊號之電位差小之時，由於藉由被偏移

之電位而輸出比較判定之結果，故不會有成爲不安定的情形。因此，訊號 S_c 表示低位準。

在 POC 電路 13 中，檢測出電源電壓 V_{DD} 。點 V_d 之電位追隨著輸入電源而上升，但由於緩衝器 13b 還未被活性化，故訊號 $S_{p'}$ 表示低位準。RS 正反器 14 雖然對設置端子 (S) 輸入低位準，對重置 (R) 端子輸入低位準，但是由於未被活性化，故控制訊號 S_{cont} 輸出保持初期狀態之低位準。

另外，插入條件受理電路 20a 係至電源電壓 V_{DD} 到達至特定電壓爲止不允許輸入訊號之輸出，將特定電壓當作輸出訊號 V_{out} 而予以輸出。當作輸出訊號 V_{out} 被輸出之特定電壓，係被設定在感測器電路中表示非檢測狀態 (解除狀態) 之電壓，因應控制訊號 S_{cont} 而被控制。藉由在控制訊號 S_{cont} 被輸出低位準，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_2 中，電源電壓 V_{DD} 上升，各個電路遷移至能夠動作之狀態。

插入條件生成電路 10c 中之偏移比較器 11，雖然在訊號電壓 V_{temp} 和電源電壓 V_{DD} 之電位差爲小之狀態，但藉由在一方之輸入訊號被施加偏移電位，訊號 S_c 確定在低位準。在 POC 電路 13 中，係表示點 V_d 之訊號之電壓高於緩衝器 13b 中之臨界電位的狀態。隨著緩衝器 13b 之電源電壓 V_{DD} 過渡性上升，緩衝器 13b 之臨界電位也

因應電源電壓 V_{DD} 之上升而上升。依此，訊號 S_p 輸出高位準。RS 正反器 14 係對設置端子(S)輸入低位準，對重置(R)端子輸入高位準，在輸出(Q)端子輸出低位準以作為控制訊號 S_{cont} 。

因屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 之上升而漸漸上升，故處於其電位差小之狀態。比較電位差小之兩個訊號而所取得之輸出訊號 S_g 持續無法特定訊號狀態之不定狀態。在插入條件受理電路 20a 中，藉由控制訊號 S_{cont} 確定在低位準，輸出訊號 V_{out} 被確保在低位準，不會有輸出表示不需要之檢測狀態的訊號。

在時刻 t_3 中，當來自基準電源 RF 之輸入到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 V_{DD} 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 由於表示低於輸入訊號 V_{temp} 之電位，故輸出訊號 S_g 從狀態未決定之不定狀態遷移至輸出正確判定結果之狀態。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至

此持續之電源電壓 VDD 上升的上升。然後，藉由感測器電路所具備之定電流電路供給的電流和感測器電路之阻抗而決定之輸入訊號 V_{temp} 之電壓值，電源電壓 VDD 之一方變高，依此可檢測出藉由來自感測器電路之輸入訊號 V_{temp} 所產生之變化。

在時刻 t_5 中，插入條件生成電路 10c 中之偏移比較器 11，檢測出在來自感測器電路之輸入訊號 V_{temp} 和電源電壓 VDD ，產生特定電位差，即是插入條件生成電路 10c 中之偏移電位之電壓以上之電位差。藉由其檢測，表示電源電壓 VDD 遷移至對感測器電路供給能夠動作之電源電壓之狀態。

偏移比較器 11 係對訊號 S_c 輸出高位準，其電位也隨著電源電壓 VDD 之電位上升而上升。RS 正反器 14 係對設置端子 (S) 輸入低位準，對重置 (R) 端子輸入高位準，對輸出 (Q) 端子輸出低位準。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_6 中，電源電壓 VDD 到達至可執行特定動作之電源電壓而停止上升，電源電壓 VDD 表示一定值。再者，訊號 S_c 之外，其他訊號之上升也停止而遷移至表示一定值之狀態。在插入條件生成電路 10c 之 POC 電路 13 的點 V_d 中，點 V_d 中之訊號之電位下降。點 V_d 中之訊號係以電源電壓 VDD 之一半電壓當作臨界電壓而藉由緩衝器 13b 來判定，對訊號 S_p' 輸出高位準。

插入條件生成電路 10c 中之 RS 正反器 14，係在輸入訊號無狀態變更，對設置(S)端子輸入高位準，對重置(R)端子輸入高位準，持續對輸出(Q)端子輸出低位準。插入條件生成電路 10c 係持續控制訊號 S_{cont} 之插入狀態(低位準)。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_7 ，插入條件生成電路 10c 中之 POC 電路 13 之點 V_d 中，藉由點 V_d 中之訊號之電位低於緩衝器 13b 之臨界電壓(電源電壓 V_{DD} 之一半的電壓)以下，訊號 S_p' 至低位準。RS 正反器 14 係對設置端子(S)輸入高位準，對重置(R)端子輸入低位準，在輸出(Q)端子輸出高位準，作為控制訊號 S_{cont} 被輸出。

插入條件生成電路 10c 係插入控制訊號 S_{cont} ，設定成解除狀態(高狀態)。依此，檢測電路 300 遷移至可以執行檢測訊號之輸出的通常狀態，並切換成輸出屬於插入條件受理電路 20a 之輸入的輸出訊號 S_g 。藉由輸出訊號 S_g 為低位準，故輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

如上所示，藉由輸入電源，各訊號之狀態則遷移。電源電壓 V_{DD} 到達至能夠執行特定動作之電源電壓，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(第 5 實施型態)

參照圖，針對型態不同之檢測電路之實施形態予以表示。

第 13 圖為表示藉由第 5 實施形態的檢測電路之概略構成圖。

檢測電路 400 具備插入條件生成電路 10d、插入條件受理電路 20a 及比較器 30。對與第 7 圖及第 11 圖相同之構成給予相同符號，針對不同之構成予以說明。

檢測電路 400 中，插入條件生成電路 10d 具備偏移比較器 11、RS 正反器 14 及低電源電壓檢測電路 15。

低電源電壓檢測電路 15 係執行電源電壓 VDD 之下降檢測。

第 14 圖為表示低電源電壓檢測電路 15 之一例的概略構成圖。

第 14 圖所示之低電源電壓檢測電路 15 具備電晶體 Q1 和定電流源 I1。

電晶體 Q1 係表示 N 通道場效型電晶體 (NMOSFET)。電晶體 Q1 係閘極連接於電源之正極 (電源電壓 VDD)，源極連接於電源之負極 (接地電壓 VSS)，汲極連接於單端被連接於電源之正極的定電流源 I1。即是，電晶體 Q1 構成將定電流 I1 設為負荷之源極接地型放大電路。

第 15 圖為表示第 14 圖所示之低電源電壓檢測電路 15 之動作的圖示。

第 15 圖 (a) 係橫軸表示電晶體 Q1 中之閘極、源極間

電壓 (V_{GS})，在縱軸表示汲極電流 (I_D)，表示電晶體 $Q1$ 之放大特性的曲線圖。為曲線圖之橫軸中之切片的 V_{th} 係表示電晶體 $Q1$ 之閘極、源極間電壓之臨界電壓。如該曲線圖所示般，電晶體 $Q1$ 之閘極、源極間電壓 V_{GS} 在特定電壓 V_{α} 以下之狀態，電晶體 $Q1$ 不成為飽和狀態，無法流通被設定成定電流源 $I1$ 之定電流 $i1$ 。再者，在閘極、源極間電壓 V_{GS} 超越特定電壓 V_{α} 之狀態下，電晶體 $Q1$ 成為飽和狀態。

第 15 圖 (b) 係藉由該電路構成所表示之特性，表示施加漸漸上升之電源電壓 V_{DD} 之時之訊號 S_d 之變化的時序圖。

電源電壓 V_{DD} 到達至電壓 V_{α} 為止，訊號 S_d 之電壓隨著電壓 V_{DD} 之變化而遷移。電源電壓 V_{DD} 到達至電壓 V_{α} 時，訊號 S_d 遷移至表示低位準之狀態。

返回第 13 圖，表示插入條件生成電路 10d。

偏移比較器 11 之輸出端連接於 RS 正反器 14 之設置輸入端 (S)，低電源電壓檢測電路 15 之輸出端連接於 RS 正反器 14 之重置輸入端 (R)，RS 正反器 14 之輸出端輸出插入條件生成電路 10d 之輸出訊號。

第 16 圖為表示藉由第 5 實施形態中之檢測電路之動作的時序圖。

隨著第 13 圖之方塊圖所示之點 A~H，針對該些點中之各訊號的遷移予以說明。對於與第 8 圖、第 10 圖及第 14 圖相同之訊號、時刻賦予相同符號，以不同訊號、時

刻為中心予以說明。第 8 圖所示之檢測電路 100、第 10 圖所示之檢測電路 200 及第 14 圖所示之檢測電路 300 係檢測電路 400 的另一措詞。

點之波形 D 表示自低電源電壓檢測電路 15 輸出之訊號 S_d 。

在圖所示之初期狀態中，為未輸入電源之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t_1 中，對檢測電路 400 以及連接於檢測電路 400 之感測器電路及基準電源 RF，輸入電源。之後，電源電壓 V_{DD} 漸漸上升。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} ，係在電源電壓 V_{DD} 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 V_{DD} 。輸入訊號 V_{temp} 及基準電壓 V_{ref} 係因應電源電壓 V_{DD} 之上升，表示相同之變化特性而漸漸上升。

在檢測電路 400 中，處於供給輸入電源後之能夠動作電源電壓為止之過渡狀態，比較器 30 之輸出訊號 S_g 成為無法特定訊號之狀態的不定狀態。

在插入條件生成電路 10d 的偏移比較器 11 中，判定所輸入之訊號係對一方訊號施加偏移電位而予以比較，依此即使是在所輸入之訊號之電位差小之時，由於藉由被偏移之電位而輸出比較判定之結果，故不會有成為不安定的情形。因此，訊號 S_c 表示低位準。

低電源電壓檢測電路 15 係在低於構成電源電壓之半導體元件(例如，電晶體 Q1 及 Q2)中之臨界電位的狀態，訊號 Sd 與電源電壓之上升同時上升。RS 正反器 14 雖然對設置端子(S)輸入低位準，對重置(R)端子輸入低位準，但是由於未被活性化，故控制訊號 Scont 輸出保持初期狀態之低位準。

另外，插入條件受理電路 20a 係至電源電壓到達至特定電壓為止不允許輸入訊號之輸出，將特定電壓當作輸出訊號 Vout 而予以輸出。當作輸出訊號 Vout 被輸出之特定電壓，係被設定在感測器電路中表示非檢測狀態(解除狀態)之電壓，因應控制訊號 Scont 而被控制。藉由在控制訊號 Scont 被輸出低位準以當作控制訊號 Scont，輸出訊號 Vout 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t2 中，電源電壓 VDD 上升，各個電路遷移至能夠動作之狀態。

插入條件生成電路 10d 中之偏移比較器 11，雖然在輸入訊號 Vtemp 和電源電壓 VDD 之電位差為小之狀態，但藉由在一方之訊號施加偏移電位，訊號 Sc 確定在低位準。在低電源電壓檢測電路 15 中，成為電源電壓高於構成電路之半導體(例如，電晶體 Q1 及 Q2)中之臨界電位之狀態，訊號 Sd 係由於電源電壓超出特定臨界電壓，故輸出低位準。RS 正反器 14 係對設置端子(S)輸入低位準，對重置(R)端子輸入低位準，隨控制訊號 Scont 係電路活

性化隨著輸入訊號之狀態而輸出低位準。

因屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 之上升而漸漸上升，故處於其電位差小之狀態。比較電位差小之兩個訊號而所取得之輸出訊號 S_g 持續無法特定訊號狀態之不定狀態。在插入條件受理電路 20a 中，藉由控制訊號 S_{cont} 確定在低位準，輸出訊號 V_{out} 被確保在低位準，不會有輸出表示不需要之檢測狀態的訊號。

在時刻 t_3 中，當來自基準電源 RF 之輸入到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 V_{DD} 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 由於表示低於輸入訊號 V_{temp} 之電位，故輸出訊號 S_g 之輸出從狀態未決定之不定狀態遷移至輸出正確判定結果之狀態。再者，藉由持續藉由控制訊號 S_{cont} 之控制，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至此持續之電源電壓 V_{DD} 上升的上升。然後，藉由感測器電路所具備之定電流電路供給的電流和感測器電路之阻抗而決定之輸入訊號 V_{temp} 之電壓值，電源電壓 V_{DD} 之一

方變高，依此可檢測出藉由來自感測器電路之輸入訊號 V_{temp} 所產生之變化。

在時刻 t_5 中，插入條件生成電路 10d 中之偏移比較器 11，檢測出於來自感測器電路之輸入訊號 V_{temp} 和電源電壓 VDD ，產生特定電位差，即是插入條件生成電路 10d 中之偏移電位之電壓以上之電位差。藉由其檢測，表示電源電壓 VDD 遷移至對感測器電路供給能夠動作之電源電壓之狀態。

偏移比較器 11 係對訊號 S_c 輸出高位準，也隨著電源電壓 VDD 之電位上升而上升。RS 正反器 14 係對設置端子 (S) 輸入高位準，對重置 (R) 端子輸入低位準，使輸出反轉而輸出高位準。插入條件生成電路 10d 解除控制訊號 S_{cont} 之插入狀態 (低位準)。依此，檢測電路 400 遷移至可以執行檢測訊號之輸出的通常狀態。

在時刻 t_6 中，電源電壓 VDD 到達至可執行特定動作之電源電壓而停止上升，電源電壓 VDD 表示一定值。再者，訊號 S_c 以及其他訊號也停止隨著電源電壓上升而電壓上升而遷移至表示一定值之狀態。

如上所示，藉由輸入電源，各訊號之狀態則遷移。電源電壓 VDD 到達至能夠執行特定動作之電源電壓，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(第 6 實施型態)

參照圖，針對型態不同之低電源電壓檢測電路之實施形態予以表示。

第 17 圖為表示藉由第 6 實施形態的低電源電壓檢測電路之概略構成圖。

第 17 圖所示之低電源電壓檢測電路 15b 具備電晶體 Q1、Q2 和定電流源 I1、I2。

電晶體 Q1 和 Q2 係表示 N 通道場效型電晶體 (NMOSFET)。電晶體 Q2 係閘極和汲極連接於電源之正極 (電源電壓 VDD)，源極連接於單端被連接於電源之負極 (設置電壓 VSS) 的定電流源 I2。

電晶體 Q1 係閘極連接於電晶體 Q2 之源極，源極連接接地電壓 VSS，汲極連接於單端被連接於電源之正極的定電流源 I1。即是，電晶體 Q1 和 Q2 係形成多段連接之放大電路，成為將源極接地型放大電路設為輸出段之構成，該源極接地型放大電路係將定電流源 I1 設為負荷。

第 18 圖為表示藉由第 6 實施形態的低電源電壓檢測電路之動作的圖示。

第 18 圖 (a) 係橫軸表示電晶體 Q1(Q2) 中之閘極、源極間電壓 (VGS)，在縱軸表示汲極電流 (ID)，表示電晶體 Q1(Q2) 之放大特性的曲線圖。為曲線圖之橫軸中之切片的 V_{th} 係表示電晶體 Q1(Q2) 之閘極、源極間電壓 VGS 之臨界電壓。如該曲線圖所示般，電晶體 Q1(Q2) 之閘極、源極間電壓 VGS 在特定電壓 V_a 以下之狀態，無法流通被設定成定電流源 I1 之電晶體 Q1(Q2) 成為斷開 (遮斷) 狀態

。再者，在閘極、源極間電壓 V_{GS} 超越特定電壓 V_{α} 之狀態下，電晶體 $Q1(Q2)$ 成為導通(ON)狀態。並且，電晶體 $Q1$ 和 $Q2$ 即使選定特性不同亦可。

第 18 圖(b)係藉由該電路構成所表示之特性，表示施加漸漸上升之電源電壓 V_{DD} 之時之訊號 S_d 之變化的時序圖。

電源電壓 V_{DD} 到達至電壓 $(2 \times V_{\alpha})$ 為止，訊號 S_d 之電壓隨著電源電壓 V_{DD} 之變化而遷移。電源電壓 V_{DD} 到達至電壓 $(2 \times V_{\alpha})$ 時，訊號 S_d 遷移至表示低位準之狀態。藉由設為多段連接電晶體 $Q1$ 和 $Q2$ 之構成，可以使低電源檢測電壓之臨界電壓成為電晶體 1 段之時之倍的電壓。

(第 7 實施型態)

參照圖，針對型態不同之檢測電路之實施形態予以表示。

第 19 圖為表示藉由第 7 實施形態的檢測電路之概略構成圖。

檢測電路 500 具備插入條件生成電路 10a、插入條件受理電路 20b 及比較器 30。對與第 7 圖相同之構成給予相同符號，針對不同之構成予以說明。

檢測電路 500 中之插入條件受理電路 20b 具備選擇電路 22。

選擇電路 22 具備與被輸入之控制訊號連動之開關 22a 及 22b。

開關 22a 及開關 22b 各被連接於對應於輸入端 (In1、In2) 而所設置之輸出端 (Out1、Out2) 之間，因應當作控制訊號 S_{cont} 而被輸入至控制訊號輸入端子 Cont 之插入訊號，選擇輸出特定電壓或輸出被輸入至輸入端之輸入訊號而進行切換。自開關 22a 及開關 22b 所輸出之特地電壓係被設定成自開關 22a 輸出之電壓 (V_-) 較自開關 22b 輸出之電壓 (V_+) 低。即是，插入條件受理電路 20b 至解除藉由作為控制訊號被輸入之插入訊號所執行之插入為止，不允許輸入訊號之輸出而將經開關 22a 及開關 22b 而輸出之特定電壓當作輸出訊號予以輸出。再者，插入條件受理電路 20b 係當解除藉由插入訊號所執行之插入時，允許輸入訊號之輸出而當作輸出訊號予以輸出。

接著，表示檢測電路 500 之連接。

檢測電路 500 被輸入使檢測電路 500 動作之電源，和來自無圖示之感測電路之輸入訊號 V_{temp} ，和自無圖示之基準電源 RF 所輸出之基準電壓 V_{ref} 。在插入條件生成電路 10a 之輸入端子 Tip 連接電源之正極，被輸入電壓 VDD。再者，在輸入端子 Tin 連接有無圖示之感測器電路之輸出端。在插入條件受理電路 20b 中之輸入端子 In1，連接有輸出基準電壓 V_{ref} 之無圖示之基準電源 RF，在輸入端子 In2 連接有無圖示之感測器電路之輸出端，在控制輸入端子 Cont 連接插入條件生成電路 10a 之輸出端。在比較器 30 中之非反轉輸入端子，連接有插入條件受理電路 20b 中之輸出端子 Out1，在反轉輸入端子，連接有插入條

件受理電路 20b 中之輸出端子 Out2。

第 20 圖為表示藉由第 7 實施形態中之檢測電路之動作的時序圖。

隨著第 19 圖之方塊圖所示之點 A~G'，針對該些點中之各訊號的遷移予以說明。對於與第 8 圖相同之訊號、時刻賦予相同符號，以不同訊號、時刻為中心予以說明。第 8 圖所示之檢測電路 100 係檢測電路 500 的另一措詞。

點之波形 A'係表示輸出至插入條件生成電路 20b 中之點 A'之訊號 Sa'之電壓遷移。在訊號 Sa'被輸出與自感測器電路輸入之輸入訊號 Vtemp 相同之訊號，或事先被決定之特定電壓中之任一者。

點之波形 F'係表示輸出至插入條件受理電路 20b 中之點 F'之訊號 Sf'之電壓遷移。在訊號 Sf'被輸出自供給至檢測電路 500 之基準電源 RF 輸出之基準電壓 Vref，或是事先被決定之特定電壓中之任一者。

點之波形 G'係藉由比較器 30 而被判定，成為檢測電路 500 之輸出訊號 Vout。在該時序圖所示之範圍中，表示不會發生應藉由感測器電路進行檢測之事象的狀態，輸出訊號 Vout 常時表示低位準。

在圖所示之初期狀態中，電源為未輸入之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t1 中，對檢測電路 500 以及連接於檢測電路 500 之感測器電路及基準電源 RF，輸入電源。之後，電

源電壓 V_{DD} 漸漸上升。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} ，係在電源電壓 V_{DD} 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 V_{DD} 。輸入訊號 V_{temp} 及基準電壓 V_{ref} 係因應電源電壓 V_{DD} 之上升，表示相同之變化特性而漸漸上升。

在插入條件生成電路 10a 中，被輸入至訊號的判定係對一方之訊號施加偏移電位而予以比較。依此，在插入條件生成電路 10a 中，即使所輸入之訊號之電位差小之時，由於輸出藉由偏移之電位而進行比較判定之結果，故也不會成為不安定。因此，控制訊號 S_{cont} 表示低位準。

另外，在輸入插入條件受理電路 20b 之訊號的比較器 30 中，至電源電壓 V_{DD} 到達特定電壓為止，施予使輸出訊號 V_{out} 確定成非檢測狀態(解除狀態)之處理。確定成表示解除狀態之處理，係藉由控制訊號 S_{cont} 而被控制。藉由控制訊號 S_{cont} 為低位準，插入條件受理電路 20b 從輸出端(Out1、Out2)輸出藉由訊號 S_f' 和訊號 S_a' 所示之特定電壓。插入條件受理電路 20b 係在訊號 S_f' 輸出接地電位 V_{SS} 附近之電壓(V_-)，在訊號 S_a' 輸出因應電源電壓 V_{DD} 而上升之電壓(V_+)。依此，比較器 30 之輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_2 中，電源電壓 V_{DD} 上升，各個電路遷移至能夠動作之狀態。

在插入條件生成電路 10a 中，雖然在輸入訊號 V_{temp} 和電源電壓 V_{DD} 之電位差為小之狀態，但藉由在一方之訊號被施加偏移電位，控制訊號 S_{cont} 確定在低位準。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 之上升而漸漸上升。

藉由控制訊號 S_{cont} 為低位準，在插入條件受理電路 20b 以及比較器 30 中，持續著自時刻 t_1 之狀態。依此，比較器 30 之輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_3 中，當來自藉由基準電壓 V_{ref} 所示之基準電源 RF 之輸入到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 V_{DD} 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

成為基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 成為表示低於輸入訊號 V_{temp} 之電位。

與來自上述時刻 t_2 之狀態相同，在插入條件生成電路 10a 中，雖然在輸入訊號 V_{temp} 和電源電壓 V_{DD} 之電位差為小之狀態，但藉由在一方之訊號被施加偏移電位，控制訊號 S_{cont} 確定在低位準。感測器電路之輸出，即是輸入訊號 V_{temp} 隨著電源電壓 V_{DD} 之上升而漸漸上升。

藉由控制訊號 S_{cont} 為低位準，在插入條件受理電路 20b 以及比較器 30 中，持續著自時刻 t_1 之狀態。依此，比較器 30 之輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至此持續之電源電壓 V_{DD} 上升的上升。然後，藉由感測器電路所具備之定電流電路供給的電流和感測器電路之阻抗而決定之輸入訊號 V_{temp} 之電壓值，電源電壓 V_{DD} 之一方變高，依此可檢測出藉由來自感測器電路之輸入訊號 V_{temp} 所產生之變化。

在時刻 t_5 中，藉由插入條件生成電路 10a，檢測出在來自感測器電路之輸入訊號 V_{temp} 和電源電壓 V_{DD} ，產生特定電位差，即是插入條件生成電路 10a 中之偏移電位之電壓(偏移電壓 V_b)以上之電位差。藉由其檢測，表示電源電壓 V_{DD} 遷移至對感測器電路供給能夠動作之電源電壓之狀態。在插入條件生成電路 10a 中，控制訊號 S_{cont} 被設定在插入解除狀態(高位準)，控制訊號 S_{cont} 之電壓也隨著電源電壓 V_{DD} 之電位上升而上升。

藉由控制訊號 S_{cont} 被設定在插入解除狀態(高位準)，插入條件受理電路 20b 係切換成輸出被輸入至輸入端支輸入訊號。插入條件受理電路 20b 係在訊號 S_a' 輸出被輸入之輸入訊號 V_{temp} ，在訊號 S_f' 輸出被輸入之基準電壓 V_{ref} 。

在時刻 t_6 中，電源電壓 V_{DD} 到達至可執行特定動作之電源電壓而停止上升，成為表示一定值。再者，控制訊號 S_{cont} 之電壓上升也停止而遷移至表示一定值之狀態。

如上所示，藉由輸入電源，各訊號之狀態則遷移。電源電壓 VDD 到達至能夠執行特定動作之電源電壓，不會對輸出訊號 V_{out} 輸出表示不需要之檢測訊號，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(第 8 實施型態)

參照圖，針對型態不同之檢測電路之實施形態予以表示。

第 21 圖為表示藉由第 8 實施形態的檢測電路之概略構成圖。

檢測電路 600 具備插入條件生成電路 10b、插入條件受理電路 20b 及比較器 30。對與第 7 圖、第 9 圖及第 19 圖相同之構成給予相同符號。

接著，表示檢測電路 600 之連接。

檢測電路 600 被輸入使檢測電路 600 動作之電源，和來自無圖示之感測電路之輸入訊號 V_{temp} ，和自無圖示之基準電源 RF 所輸出之基準電壓 V_{ref} 。在插入條件受理電路 20b 中之輸入端子 $In1$ ，連接有輸出基準電壓 V_{ref} 之無圖示之電源的正極(電源電壓 VDD)，在輸入端子 $In2$ 連接有無圖示之感測器電路之輸出端，在控制輸入端子 $Cont$ 連接插入條件生成電路 10b 之輸出端。在比較器 30 中之非反轉輸入端子，連接有插入條件受理電路 20b 中之輸出端子 $OUT1$ ，在反轉輸入端子，連接有插入條件受理電路

20b 中之輸出端子 OUT2。

第 22 圖為表示藉由第 8 實施形態中之檢測電路之動作的時序圖。

隨著第 21 圖之方塊圖所示之點 A~G' 及點 P，針對該些點中之各訊號的遷移予以說明。對於與第 8 圖、第 10 圖及第 20 圖相同之訊號、時刻賦予相同符號，以不同訊號、時刻為中心予以說明。第 7 圖所示之檢測電路 100、第 9 圖所示之檢測電路 200 及第 19 圖所示之檢測電路 500 係檢測電路 600 的另一措詞。

在圖所示之初期狀態中，電源為未輸入之狀態，表示在各個電路中，既無電荷之充電等，各訊號也皆無訊號之狀態。

在時刻 t_1 中，對檢測電路 600 以及連接於檢測電路 600 之感測器電路及基準電源 RF，輸入電源。之後，電源電壓 VDD 漸漸上升。屬於感測器電路及基準電源 RF 之輸出的輸入訊號 Vtemp 及基準電壓 Vref，係在電源電壓 VDD 低之狀態下，藉由電流源之動作，該些輸出電壓成為電源電壓 VDD。輸入訊號 Vtemp 及基準電壓 Vref 係因應電源電壓 VDD 之上升，表示相同之變化特性而漸漸上升。

在插入條件生成電路 10b 中之 POC 電路 12 檢測出電源電壓 VDD。利用電容器 12C 和電阻 12R 所構成之時間常數電路，藉由一次延遲之過渡特性，點 Vd 之電位遷移，該一次延遲之過渡特性係以將電源電壓 VDD 設為輸入

之階狀回應而被辨識。雖然追隨著輸入電源 V_{DD} 而上升，但由於反相器 12a 還未被活性化，故控制訊號 S_{cont} 表示低位準。

另外，在輸入插入條件受理電路 20b 之訊號的比較器 30 中，至電源電壓 V_{DD} 到達特定電壓為止，施予使輸出訊號 V_{out} 確定成非檢測狀態(解除狀態)之處理。確定成表示解除狀態之處理，係藉由控制訊號 S_{cont} 而被控制。藉由控制訊號 S_{cont} 為低位準，插入條件受理電路 20b 從輸出端(Out1、Out2)輸出藉由訊號 Sf' 和訊號 Sa' 所示之特定電壓。在訊號 Sf' 輸出接地電位 V_{SS} 附近之電壓(V_-)，在訊號 Sa' 輸出因應電源電壓 V_{DD} 而上升之電壓(V_+)。依此，比較器 30 之輸出訊號 V_{out} 確保在低位準，不輸出表示不需要之檢測狀態之訊號而輸出表示解除狀態之訊號。

在時刻 t_2 中，電源電壓 V_{DD} 上升，各個電路遷移至能夠動作之狀態。

插入條件生成電路 10b 中之 POC 電路 12 中，表示點 V_d 之電位高於反相器 12a 中之臨界電位的狀態。隨著反相器 12a 之電源電壓 V_{DD} 過渡性上升，反相器 12a 之臨界電位也因應電源電壓 V_{DD} 之上升而上升。因此，控制訊號 S_{cont} 確定在低位準。因屬於感測器電路及基準電源 RF 之輸出的輸入訊號 V_{temp} 及基準電壓 V_{ref} 也隨著電源電壓 V_{DD} 之上升而漸漸上升。

藉由控制訊號 S_{cont} 為低位準，在插入條件受理電路 20b 以及比較器 30 中，持續著自時刻 t_1 之狀態。依此，

比較器 30 之輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_3 中，當自基準電源 R_F 被輸入之基準電壓 V_{ref} 到達至特定電壓時，被定電壓控制，輸入一定之電壓。電源電壓 V_{DD} 及來自感測器電路之輸入訊號 V_{temp} 之電位則持續性上升。

成為基準電壓 V_{ref} 表示特定電壓，基準電壓 V_{ref} 成為表示低於輸入訊號 V_{temp} 之電位。與來自上述時刻 t_2 之狀態相同，無插入條件生成電路 10b 中之狀態變化，在控制訊號 S_{cont} 被輸出低位準。感測器電路之輸出，即是輸入訊號 V_{temp} 隨著電源電壓 V_{DD} 之上升而漸漸上升。藉由控制訊號 S_{cont} 為低位準，在插入條件受理電路 20b 以及比較器 30 中，持續著自時刻 t_1 之狀態。依此，比較器 30 之輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

在時刻 t_4 中，來自感測器電路之輸入訊號 V_{temp} 遷移至表示特定檢測狀態之定常動作狀態。依此，藉由感測器電路檢測之狀態，輸入訊號 V_{temp} 變化，停止隨著至此持續之電源電壓 V_{DD} 上升的上升。

在時刻 t_6 中，電源電壓 V_{DD} 到達至可執行特定動作之電源電壓而停止上升，成為表示一定值。再者，控制訊號 S_{cont} 之上升也停止而遷移至表示一定值之狀態。插入條件生成電路 10b 中之 POC 電路 12 中，點 V_d 之電位上升停止轉而下降。

在時刻 t_7 ，藉由插入條件生成電路 10b 中之 POC 電路 12 的點 V_d 之電位，低於反相器 12a 之臨界電壓以下，控制訊號 S_{cont} 遷移至高位準。插入條件生成電路 10b 係解除輸出於控制訊號 S_{cont} 之控制訊號之插入狀態（低位準），輸出表示插入解除狀態之高位準。

在輸入來自插入條件受理電路 20b 之訊號的比較器 30 中，被輸入至插入條件受理電路 20b 之訊號，經由插入條件受理電路 20b 而被輸入。電源電壓 V_{DD} 到達至特定電壓為止，施予使輸出訊號 V_{out} 確定成表示解除狀態之處理。確定成表示解除狀態之處理，係藉由當作控制訊號 S_{cont} 而被輸入之控制訊號 S_{cont} 而被控制。藉由控制訊號 S_{cont} 為低位準，插入條件受理電路 20b 從輸出端 (Out1、Out2) 輸出藉由訊號 S_f' 和訊號 S_a' ，其訊號成為依據基準電壓 V_{ref} 和輸入訊號 V_{temp} 的訊號。依此，檢測電路 600 遷移至可以執行檢測訊號之輸出的通常狀態。

如上所示，藉由輸入電源，各訊號之狀態則遷移。電源電壓 V_{DD} 到達至能夠執行特定動作之電源電壓，輸出訊號 V_{out} 確保在低位準，不會有輸出表示不需要之檢測狀態之訊號的情形。

(實施例 9)

從實施形態 1 至實施形態 7 所示之檢測電路（從檢測電路 100 至檢測電路 600），可以藉由與感測器 900 組合，構成所期待之感測器裝置。

就以當作感測器 900 可以適應之各種感測器之例而言，可以舉出溫度感測器、MR 感測器、BGR 感測器等。感測器 900 可以組合連接於電源之正極(電源電壓 VDD)之定電流電路，和成為定電流電路之負荷的阻抗電路而構成。阻抗電路係藉由各個感測器之目的，因應所檢測出之現象之大小而選定阻抗變化之元件。依此，在輸入電源後之動作，不會藉由輸入電源而送出錯誤之檢測訊號至輸出訊號，可以構成信賴高之感測器裝置。

在以往之檢測電路及感測裝置中，一般係具有將能夠自己動作狀態傳達至外部的構成。在如此之檢測電路及感測器裝置所擁有之電源電壓監視電路中，無法有效率使用電源電壓 VDD，阻礙降低最低動作電壓。藉由適用本發明，亦可以上述課題。

以上，雖然針對本發明之實施形態予以說明，但是本發明之電源電壓監視電路、屬於該電源電壓監視電路之應用例的檢測電路、感測器裝置以及電子電路，並不限定於上述圖示例，只要在不脫離本發明之主旨的範圍內，當然可做各種變更。

【圖式簡單說明】

第 1 圖為表示藉由本發明之第 1 實施形態的電源電壓監視電路的概略構成圖。

第 2 圖為表示訊號輸出電路之構成圖。

第 3 圖為表示帶隙基準電路之例的圖示。

第 4 圖為表示第 1 實施形態中之電源電壓監視電路之動作的時序圖。

第 5 圖為應用電路之第 1 例的圖示。

第 6 圖為應用電路之第 2 例的圖示。

第 7 圖為表示藉由本發明之第 2 實施形態的檢測電路之概略構成圖。

第 8 圖為表示第 2 實施形態中之檢測電路之動作的時序圖。

第 9 圖為表示藉由第 3 實施形態之檢測電路的概略構成圖。

第 10 圖為表示第 3 實施形態中之檢測電路之動作的時序圖。

第 11 圖為表示藉由第 4 實施形態之檢測電路的概略構成圖。

第 12 圖為表示第 4 實施形態中之檢測電路之動作的時序圖。

第 13 圖為表示藉由第 5 實施形態之檢測電路的概略構成圖。

第 14 圖為表示藉由第 5 實施形態之低電源電壓檢測電路的概略構成圖。

第 15 圖為表示藉由第 5 實施形態之低電源電壓檢測電路之動作的圖示。

第 16 圖為表示第 5 實施形態中之檢測電路之動作的時序圖。

第 17 圖為表示藉由第 6 實施形態之低電源電壓檢測電路的概略構成圖。

第 18 圖為表示藉由第 6 實施形態之低電源電壓檢測電路之動作的圖示。

第 19 圖為表示藉由第 7 實施形態之檢測電路的概略構成圖。

第 20 圖為表示第 7 實施形態中之檢測電路之動作的時序圖。

第 21 圖為表示藉由第 8 實施形態之檢測電路的概略構成圖。

第 22 圖為表示第 8 實施形態中之檢測電路之動作的時序圖。

【主要元件符號說明】

1：訊號輸出電路

2：電流源電路

3、3a、3b：阻抗電路

4：訊號電壓監視電路

5：偏移比較器

5a：偏移電壓源

5b：比較器

6：運用電路

6a：電壓跟隨電路

6b：比較器電路

- 50 : 電源電壓監視電路
- 100 : 檢測電路
- 10a : 插入條件生成電路
- 11 : 偏移比較器
- 11b : 偏移電壓源
- 11c : 比較器
- 20a : 插入條件受理電路
- 21 : 輸出設定電路
- 21a : 反相器
- 21b : NAND 閘極
- 30 : 比較器

BB 41)

空白頁

七、申請專利範圍：

1. 一種電源電壓監視電路，監視被供給至電子電路之電源電壓，其特徵為具備：

訊號輸出電路，其輸出對上述電源電壓之增加表示飽和特性的訊號電壓；和

訊號電壓監視電路，其比較上述電源電壓和上述訊號電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出表示上述訊號電壓為正常之訊號，

上述訊號輸出電路係

在電源接通時電源電壓遷移至特定電壓之期間，輸出隨著上述電源電壓之增加而增加之訊號電壓，並且於上述電源電壓超出上述特定電壓而增加之時，將持有飽和特性而單調增加之電壓當作訊號電壓而予以輸出，

上述訊號電壓監視電路係

比較從上述訊號輸出電路所輸出之訊號電壓和上述電源電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出表示上述電源電壓超出上述電子電路之最低動作電源電壓之訊號。

2. 如申請專利範圍第 1 項所記載之電源電壓監視電路，其中

具備：

訊號輸出電路，其具有從電源通過電流源電路而接受電流之供給的阻抗電路，藉由上述阻抗電路生成上述訊號電壓並予以輸出；和

訊號電壓監視電路，其比較從上述訊號輸出電路所輸出之訊號電壓和上述電源電壓，於在上述電源電壓和上述訊號電壓之間產生特定電壓差之時，輸出表示上述電源電壓成為上述電子電路之最低動作電源電壓以上之訊號。

3.如申請專利範圍第 2 項所記載之電源電壓監視電路，其中

藉由上述阻抗電路，生成上述訊號電壓以作為與上述電源電壓比較之基準電壓，更作為表示溫度依存性之電壓而予以輸出。

4.如申請專利範圍第 1 項所記載之電源電壓監視電路，其中

上述訊號電壓監視電路具備有具有偏移功能之比較電路，其係將藉由事先設定之電位差所表示之偏移電位設定成一方之輸入，且當被輸入之兩個訊號的電位差滿足該偏移電位之時，輸出表示上述電源電壓超出最低動作電源電壓的訊號。

5.如申請專利範圍第 1 項所記載之電源電壓監視電路，其中

上述訊號輸出電路係

構成串聯連接電流源電路和阻抗電路，

從上述電流源電路和阻抗電路之電路連接點輸出上述訊號電壓。

6.如申請專利範圍第 5 項所記載之電源電壓監視電路，其中

上述阻抗電路係

輸入從前述電流源電路所輸出之電流，

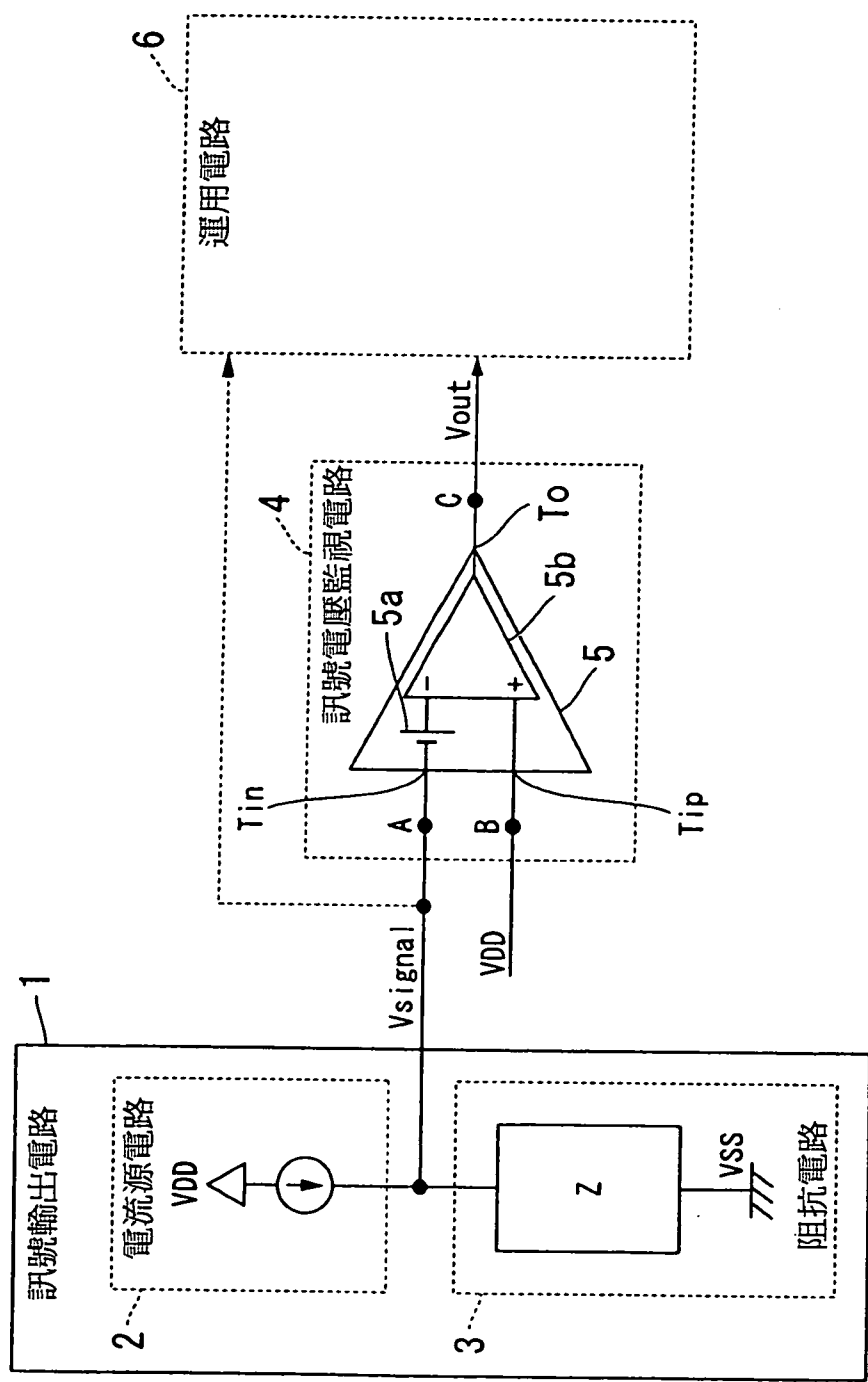
輸出因應被檢測出之物理量之電壓訊號的感測器。

7.如申請專利範圍第 6 項所記載之電源電壓監視電路，其中

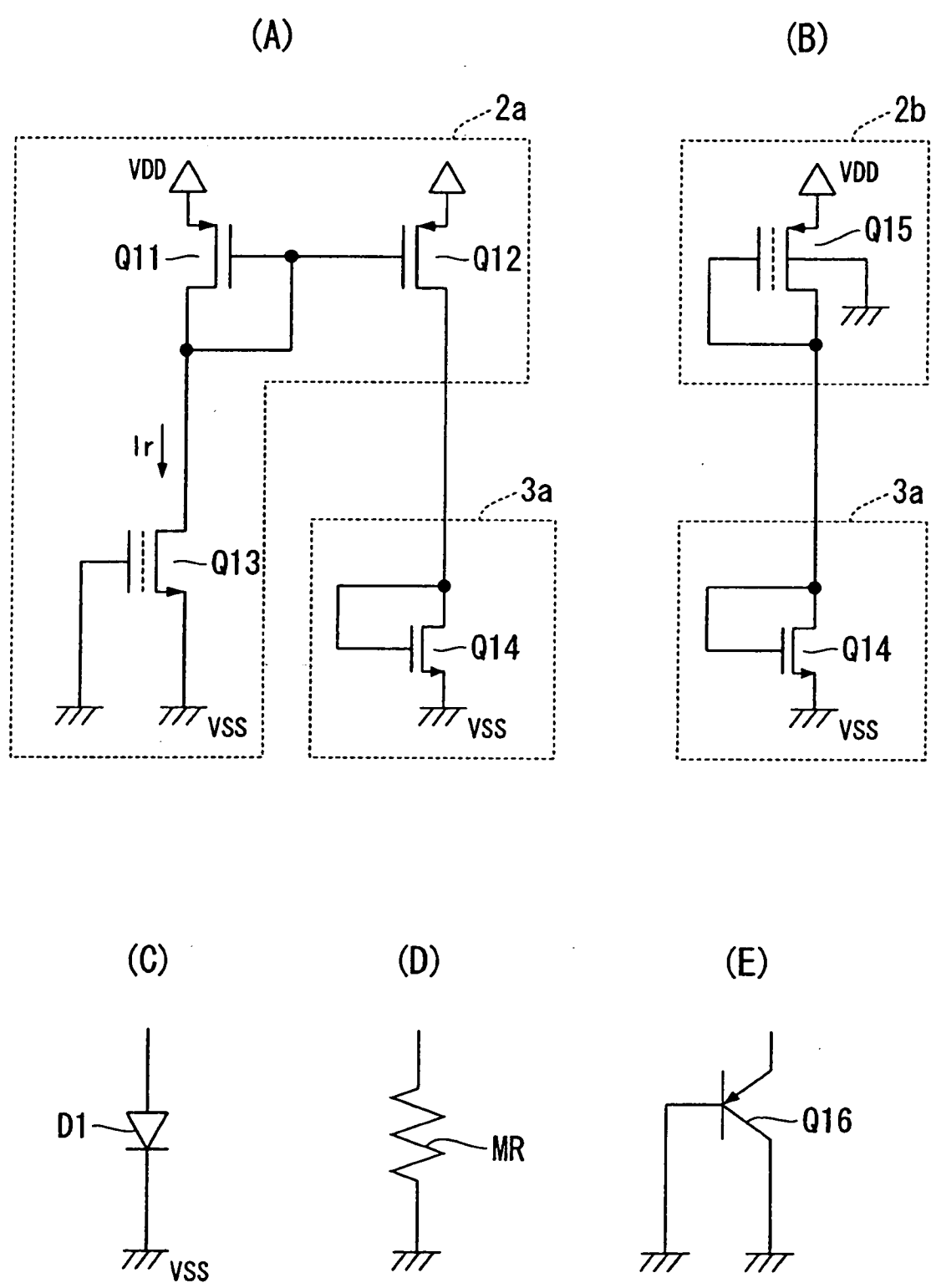
上述感測器為檢測出溫度之溫度感測器。

8.一種電子電路，其特徵為：

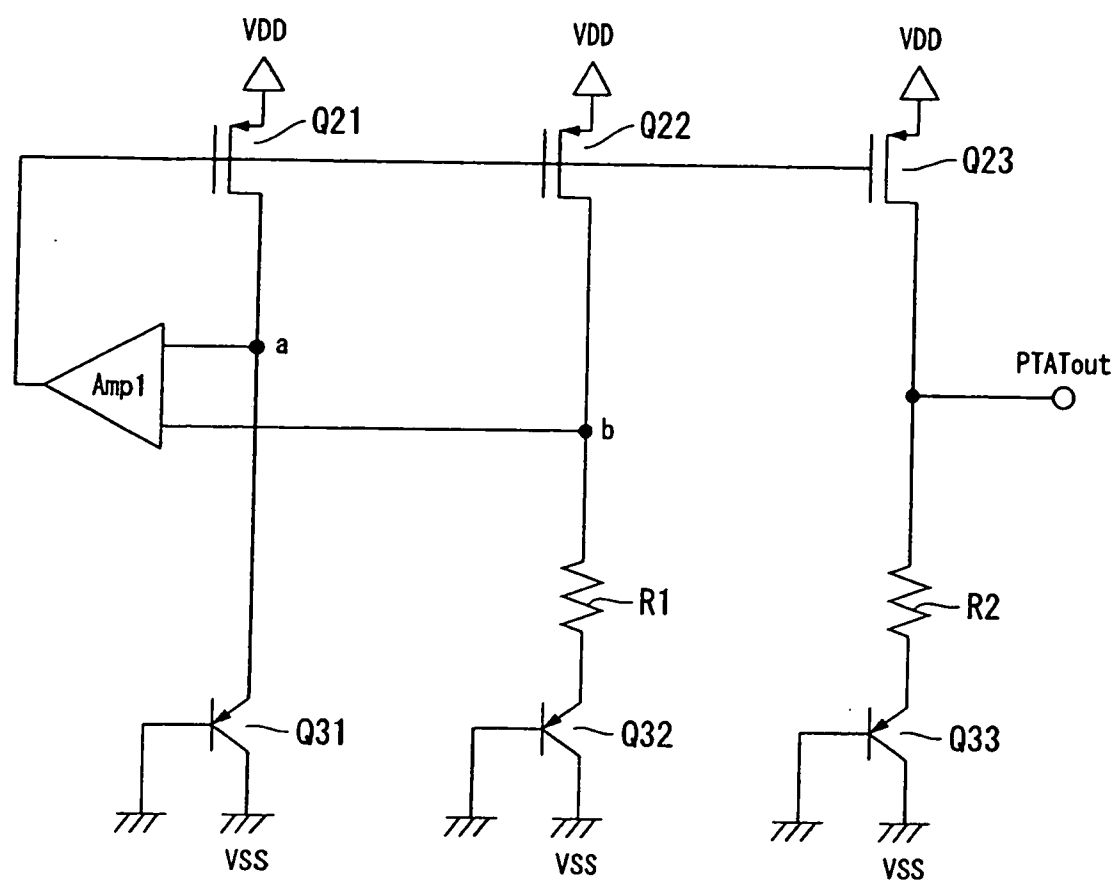
具備有申請專利範圍第 1 至 7 項中之任一項所記載之電源電壓監視電路。



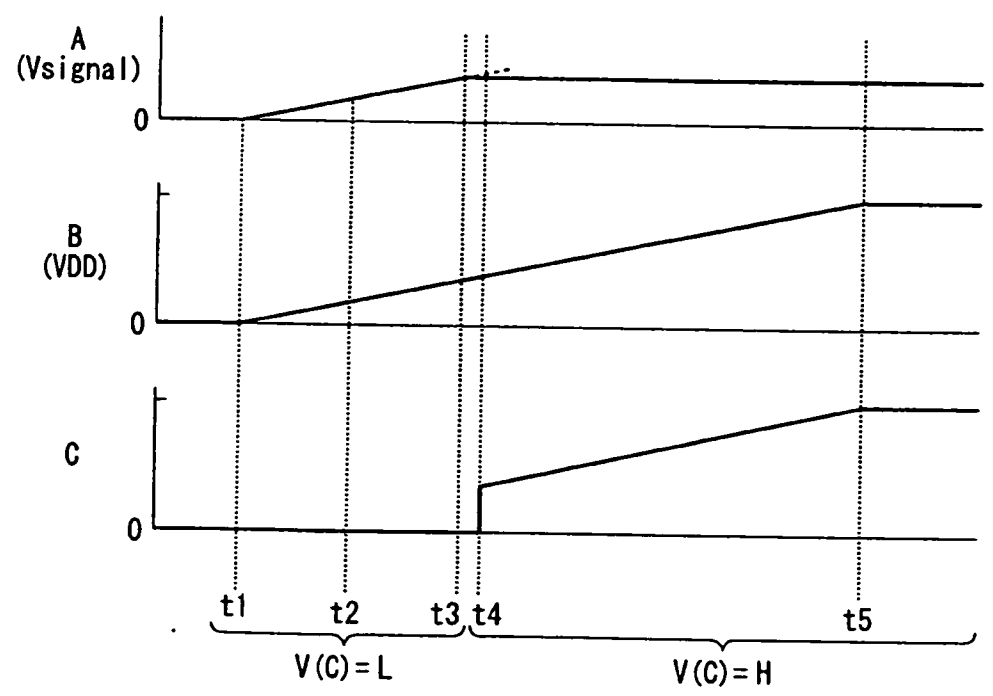
第1圖



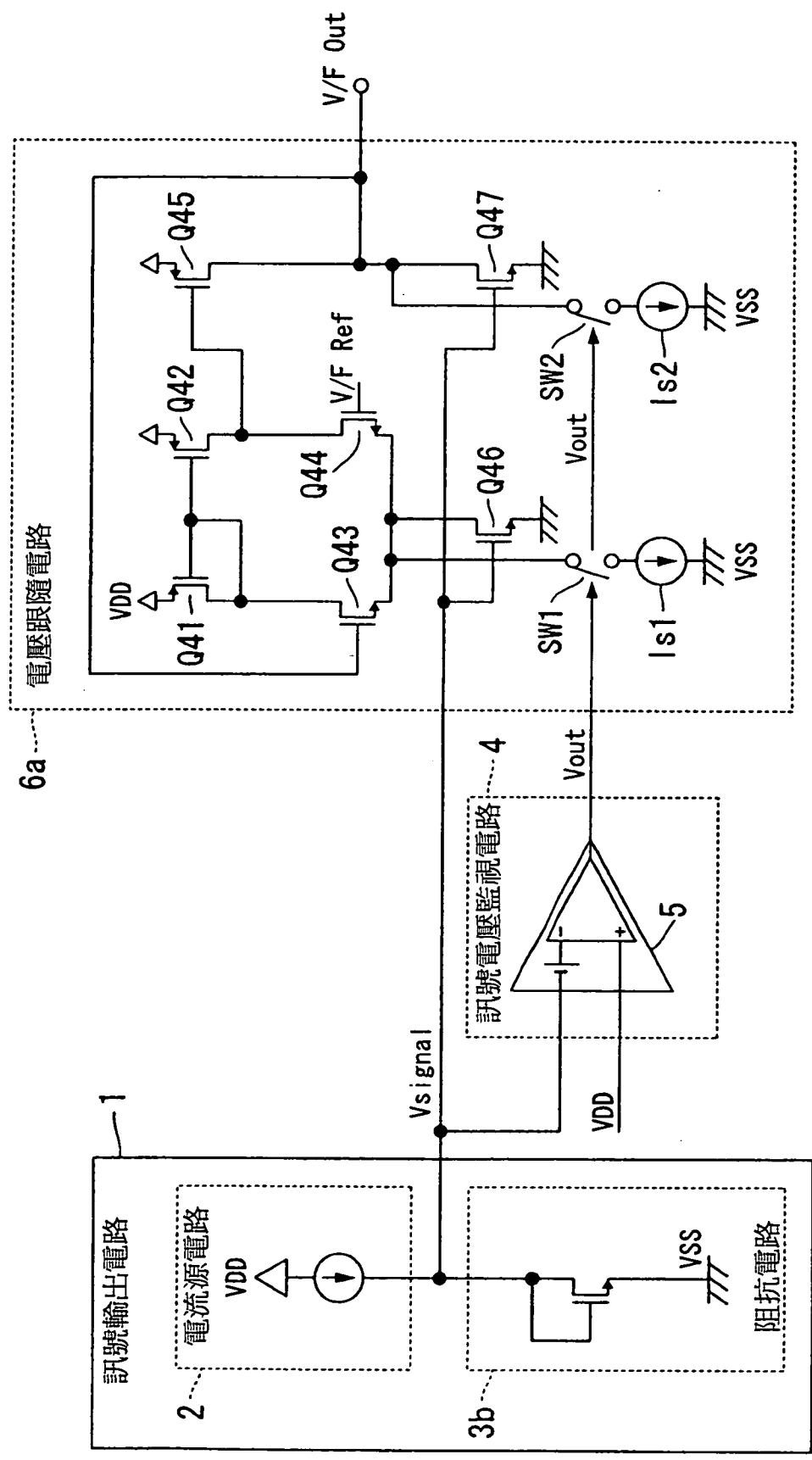
第2圖



第3圖

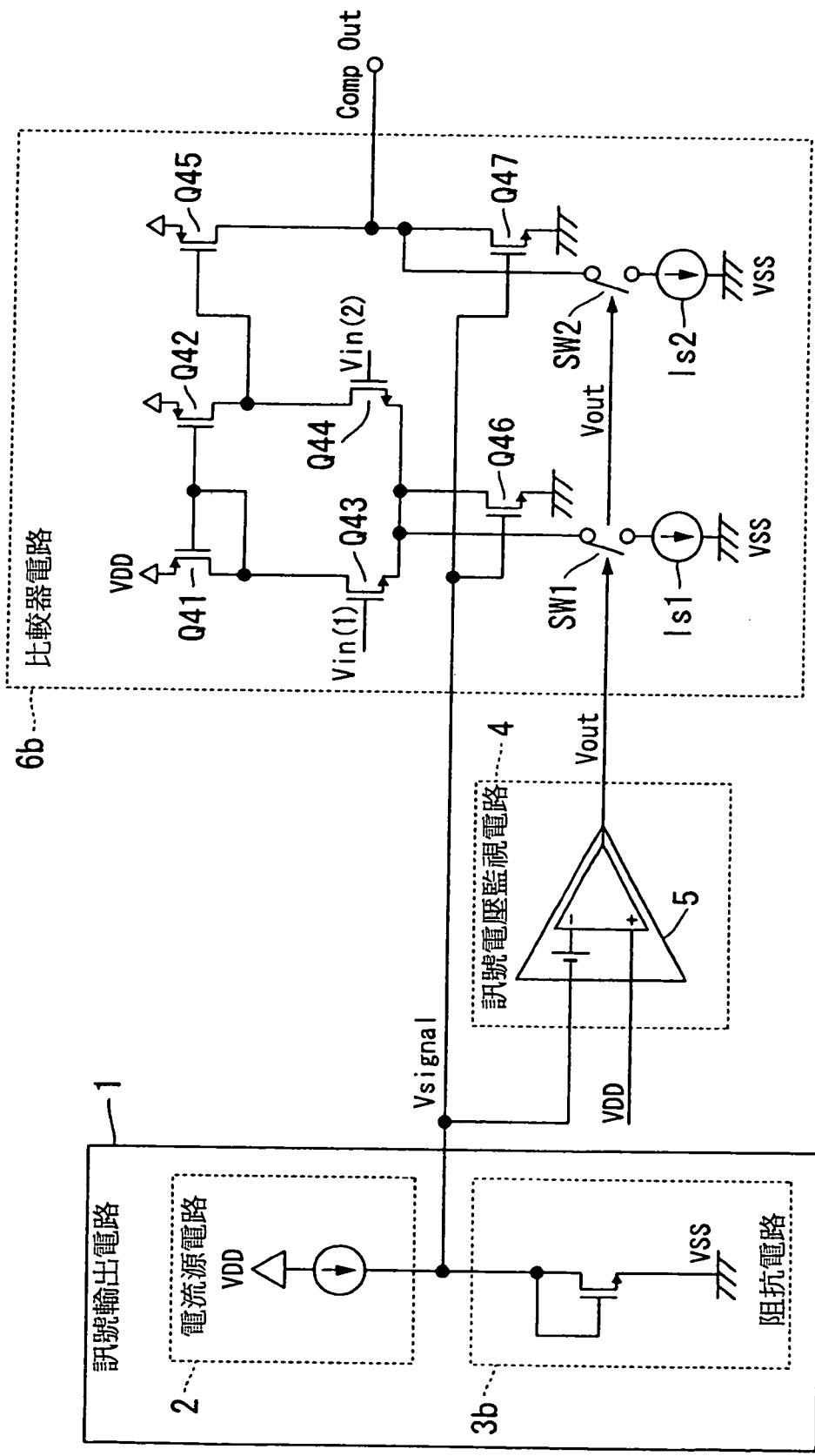


第4圖

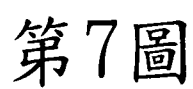


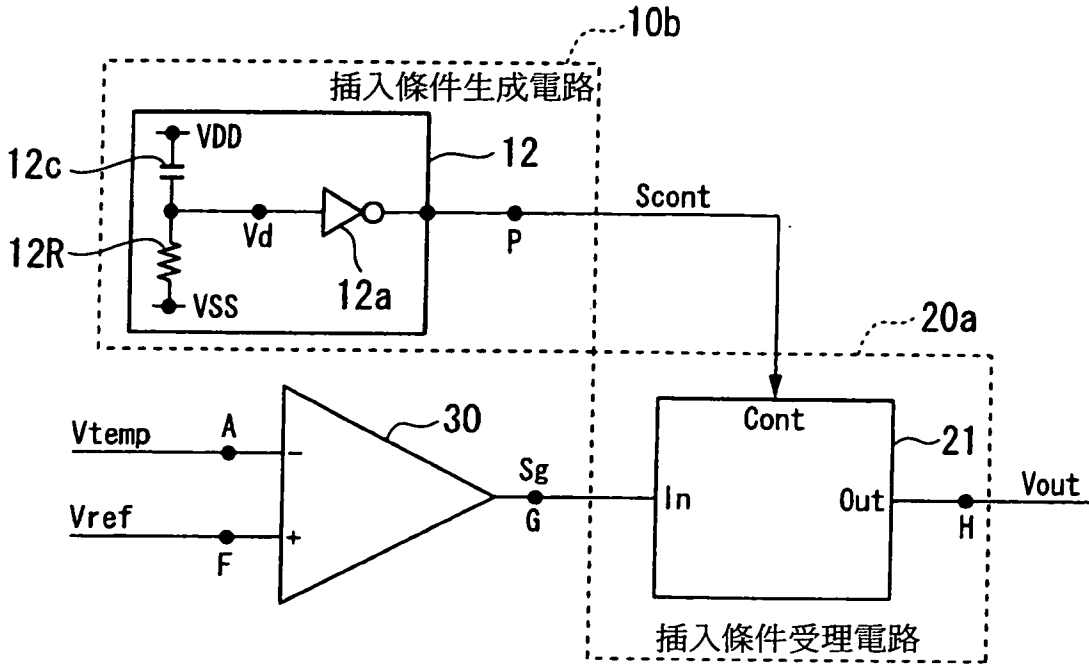
第5圖



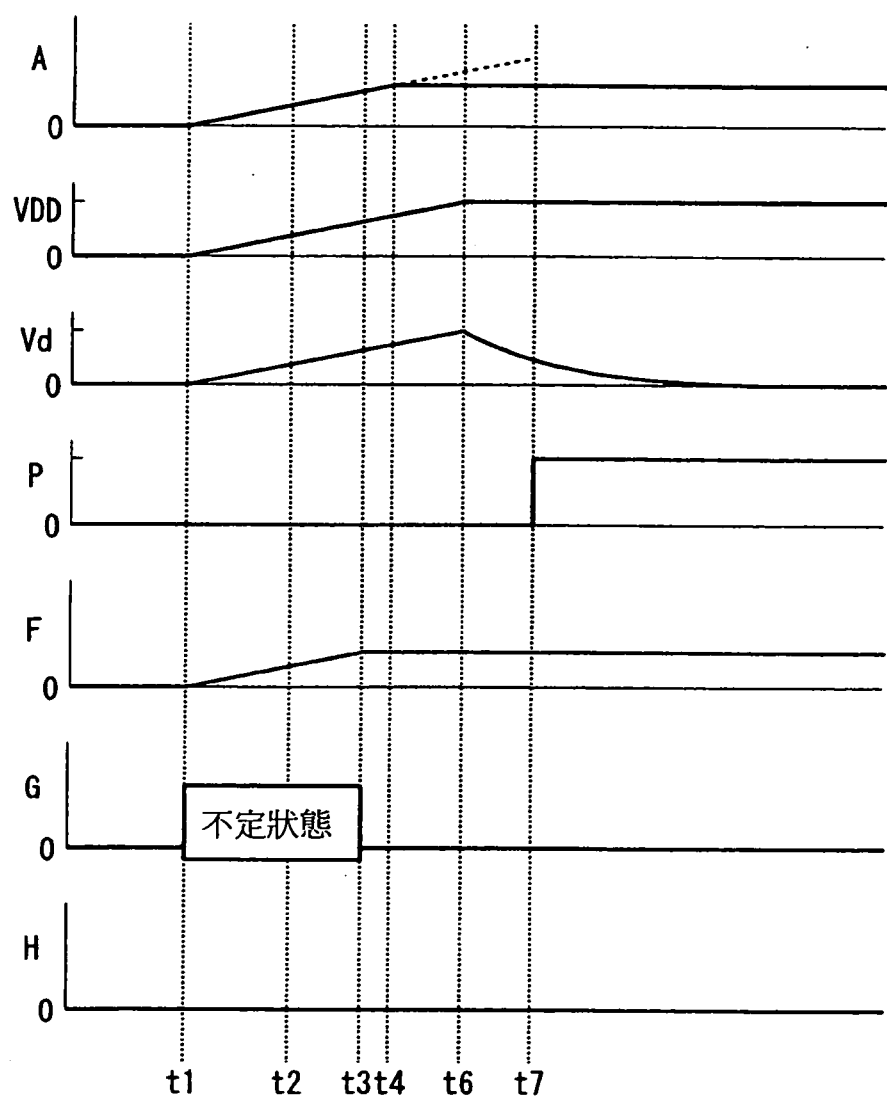


第6圖

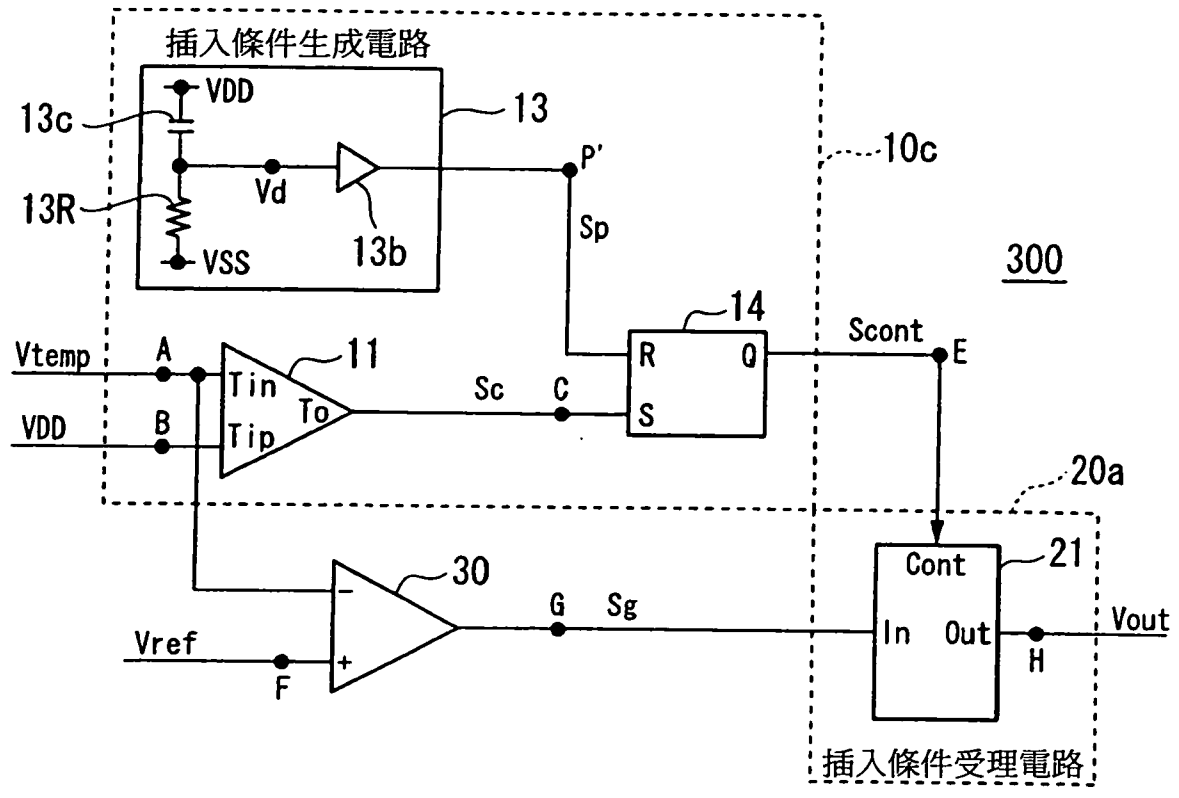




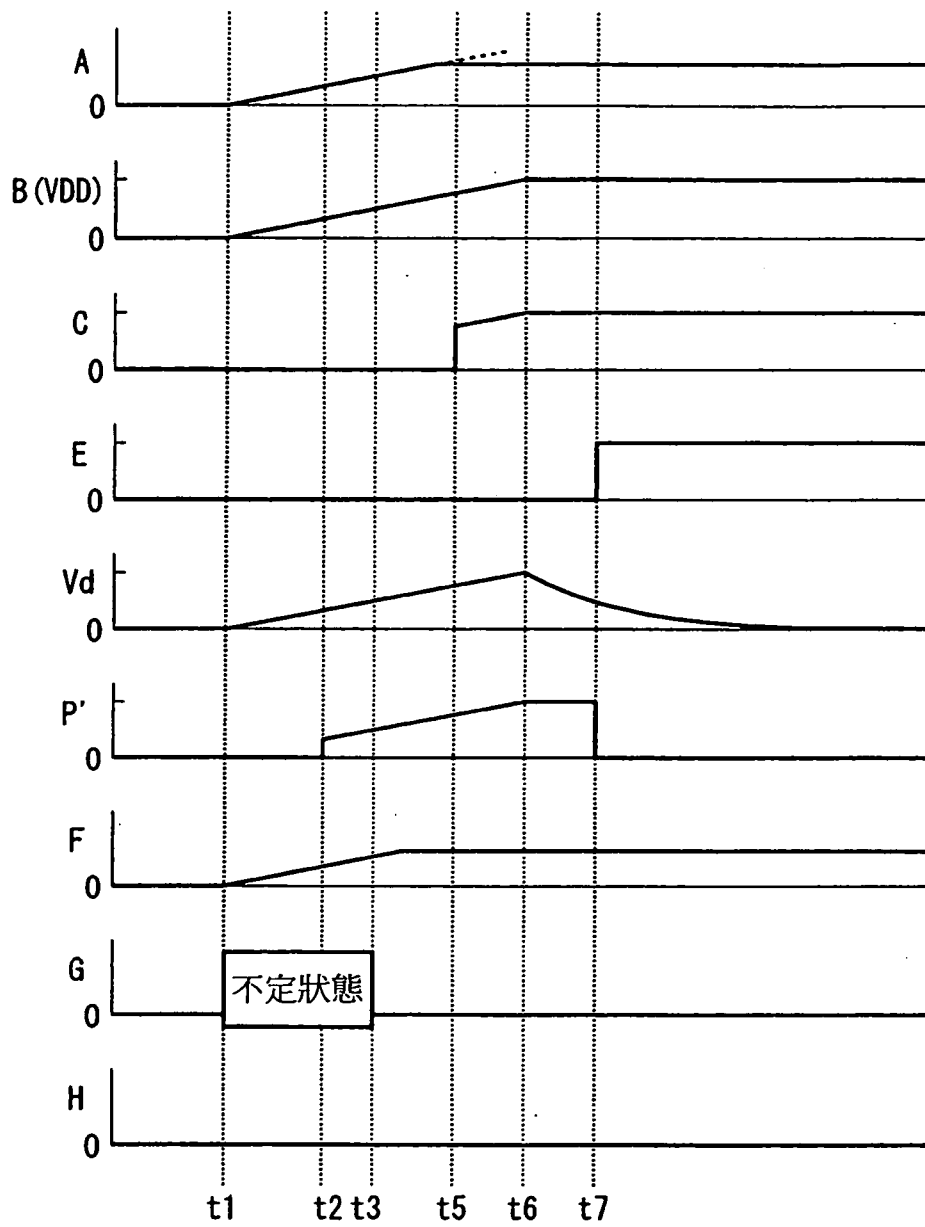
第9圖



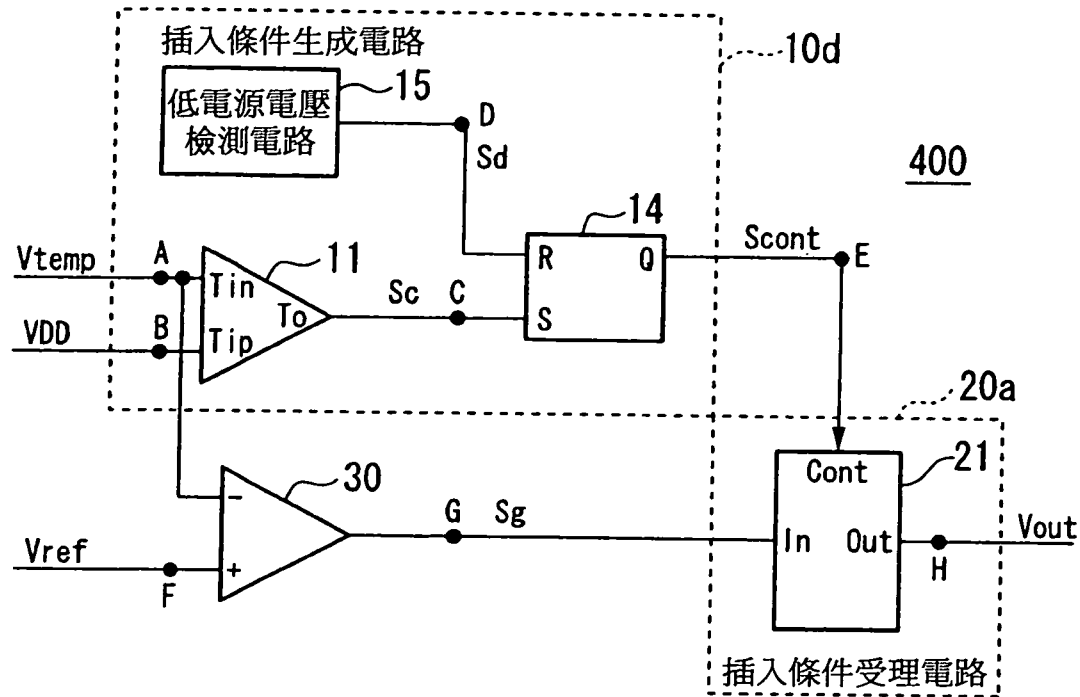
第10圖



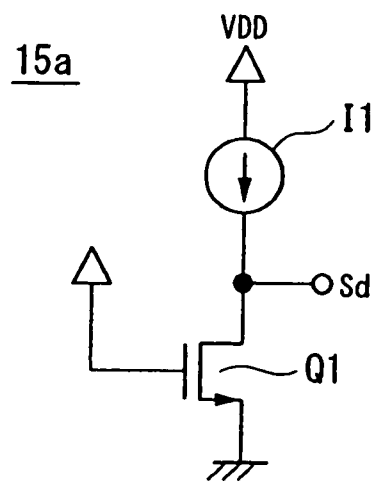
第11圖



第12圖

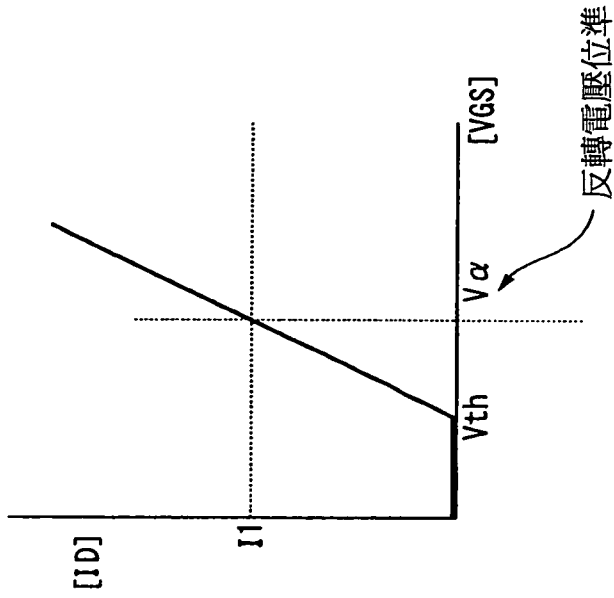


第13圖

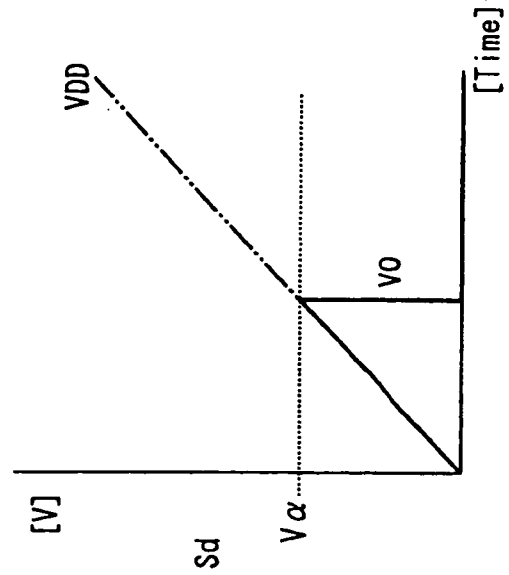


第14圖

(a)

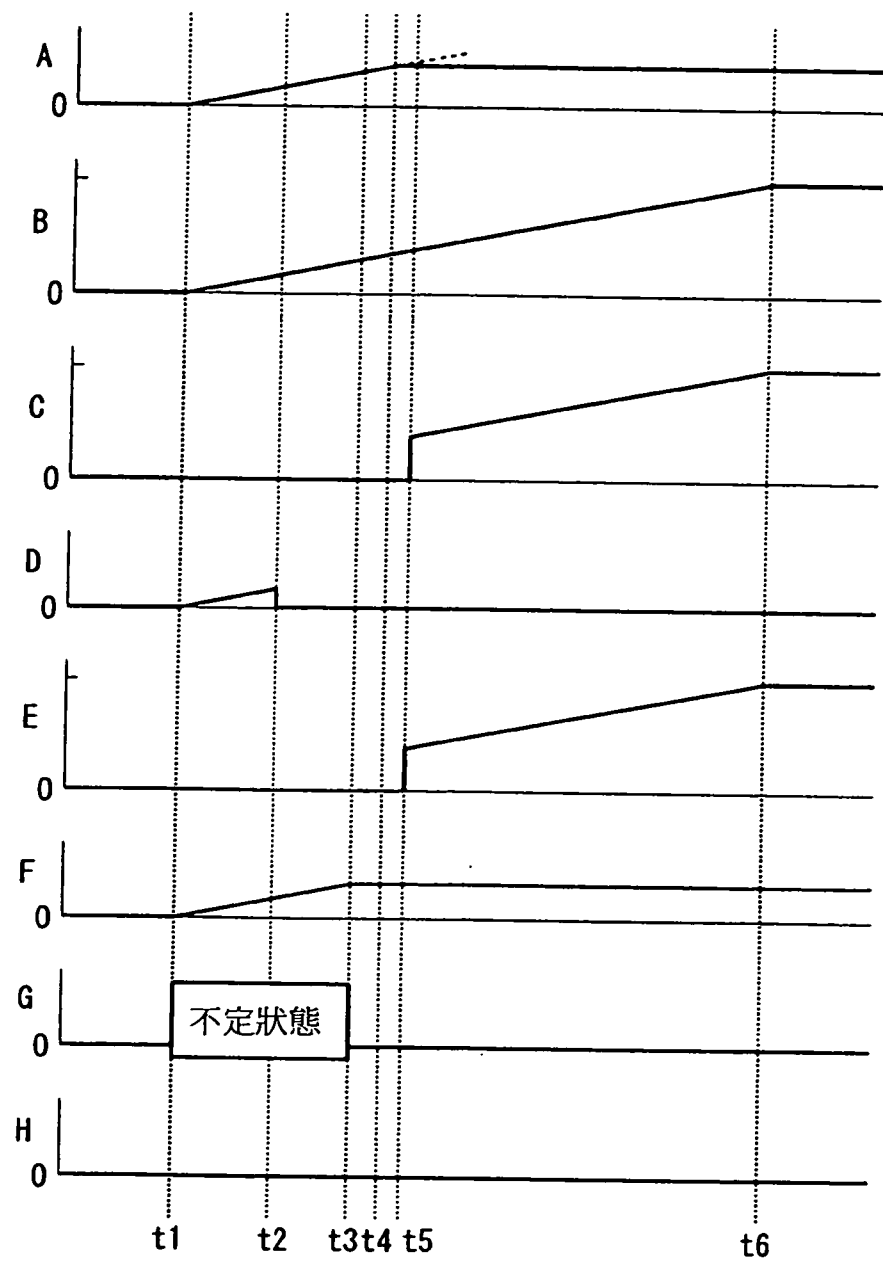


(b)



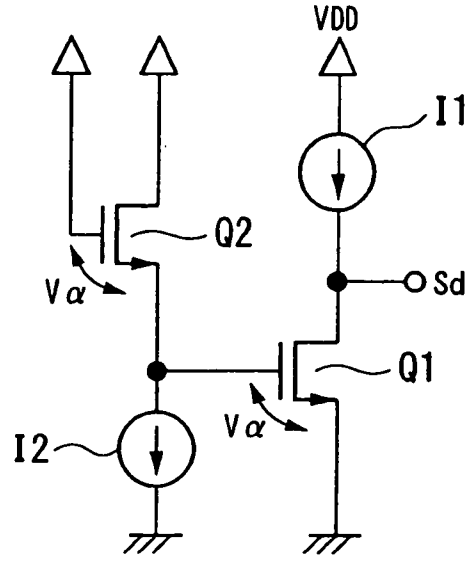
第15圖





第16圖

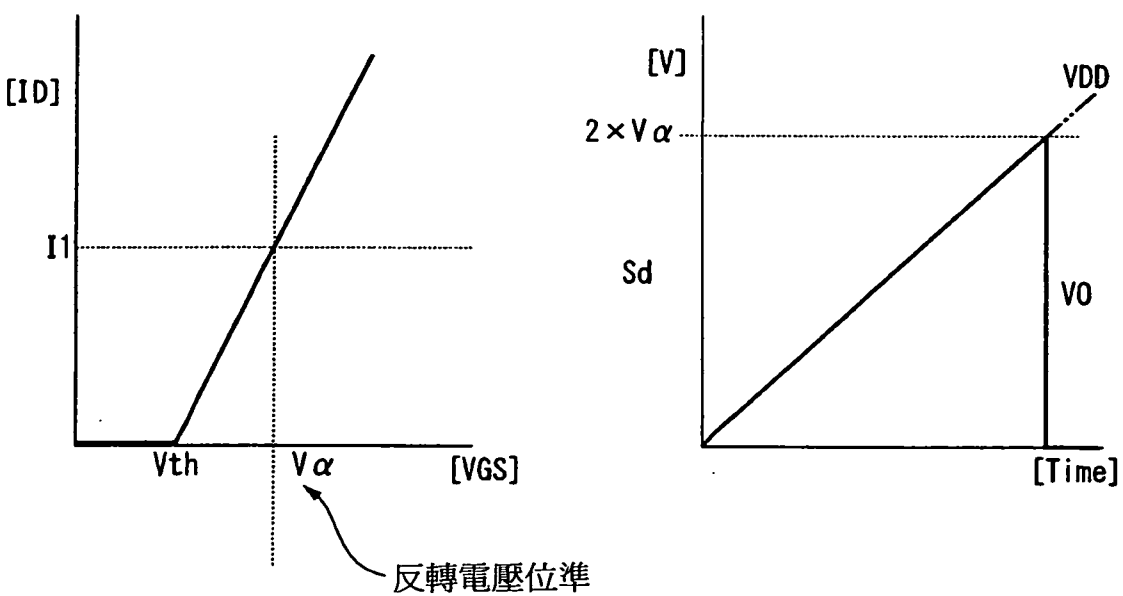
15b



第17圖

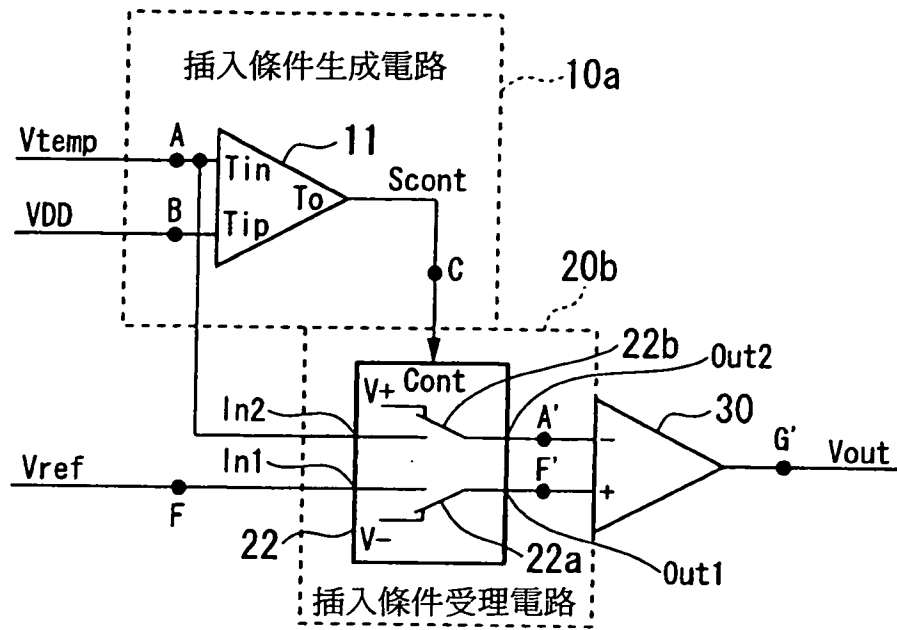
(a)

(b)



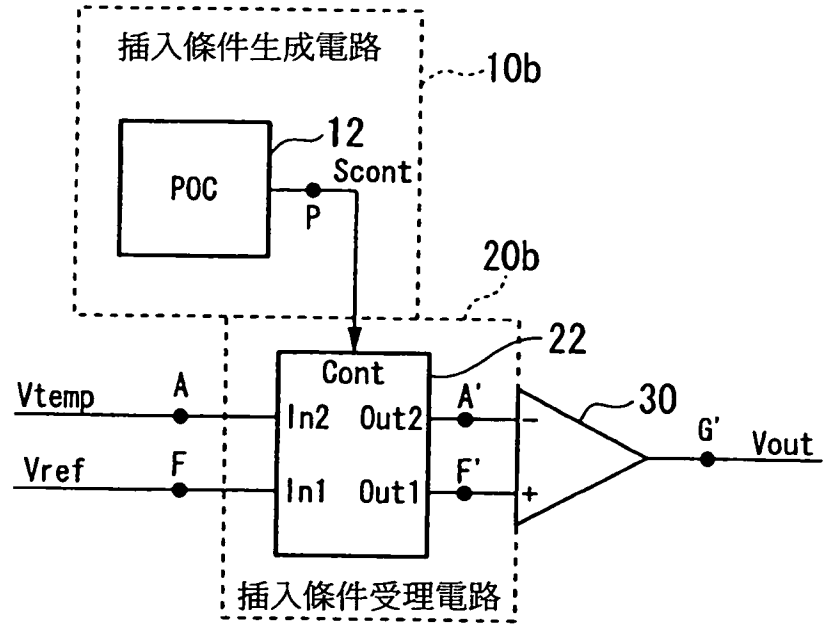
第18圖

500

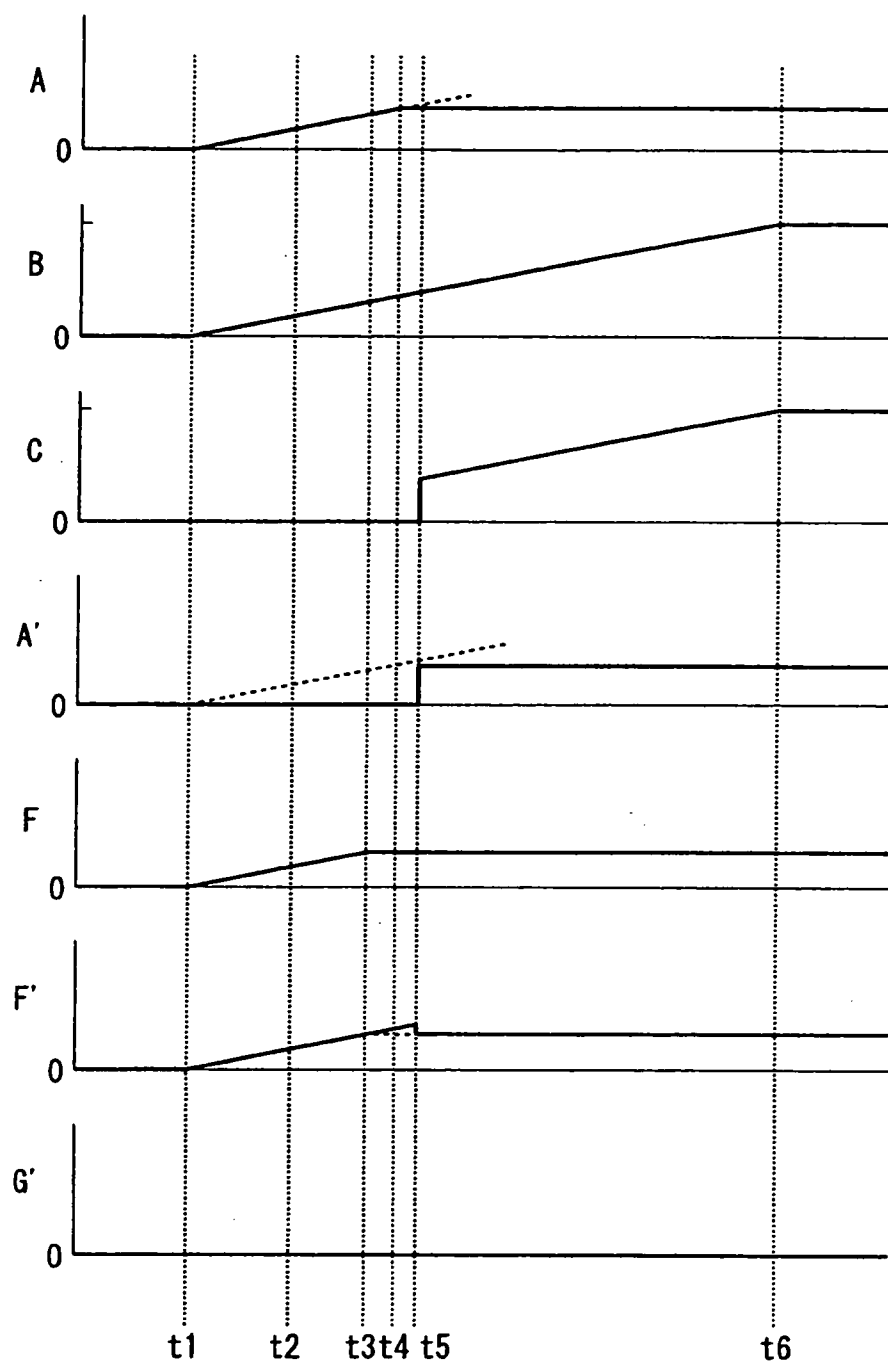


第19圖

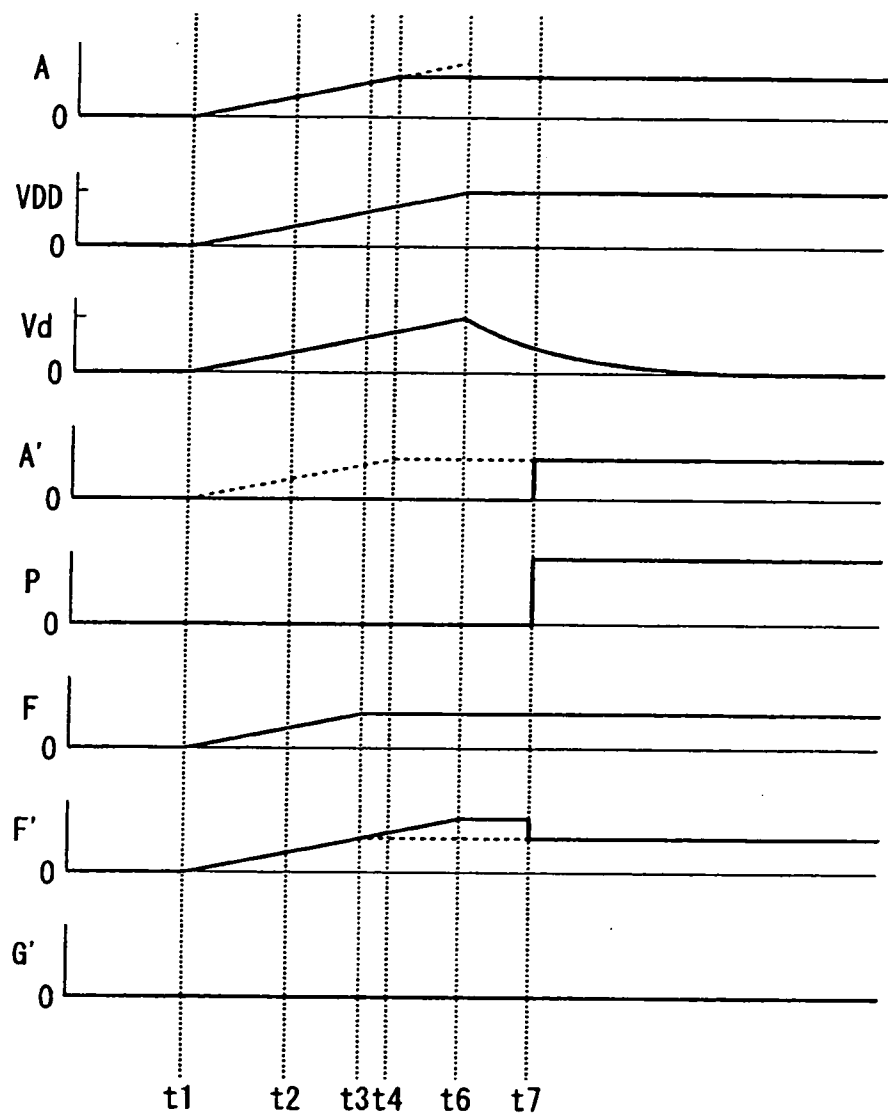
600



第21圖



第20圖



第22圖