

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4004765号  
(P4004765)

(45) 発行日 平成19年11月7日(2007.11.7)

(24) 登録日 平成19年8月31日(2007.8.31)

(51) Int. Cl.	F I
HO 1 L 21/20 (2006.01)	HO 1 L 21/20
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 7 G
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 2 7 Z

請求項の数 9 (全 30 頁)

(21) 出願番号	特願2001-313318 (P2001-313318)	(73) 特許権者	000153878
(22) 出願日	平成13年10月10日(2001.10.10)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2002-190452 (P2002-190452A)		神奈川県厚木市長谷398番地
(43) 公開日	平成14年7月5日(2002.7.5)	(72) 発明者	大力 浩二
審査請求日	平成16年10月7日(2004.10.7)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2000-309887 (P2000-309887)		半導体エネルギー研究所内
(32) 優先日	平成12年10月10日(2000.10.10)		
(33) 優先権主張国	日本国(JP)	審査官	和瀬田 芳正
		(56) 参考文献	特開平10-335672(JP, A)
			特開平9-74201(JP, A)
			特開平10-189468(JP, A)
			特開2000-252474(JP, A)
			特開平9-246555(JP, A)
			最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

透光性基板上に非晶質半導体膜を形成し、  
 前記非晶質半導体膜に金属元素を添加し、  
 加熱処理を行うことで、前記非晶質半導体膜を結晶化して結晶半導体膜を形成し、  
 前記結晶半導体膜上に絶縁膜を介して光吸収性のゲート電極を形成し、  
 前記ゲート電極をマスクとして前記結晶半導体膜の一部にリンを添加し、  
 前記透光性基板側からのランプ光源の輻射を用いて前記結晶半導体膜を加熱することにより、リンを添加した前記結晶半導体膜の前記一部に前記金属元素をゲッタリングすることを特徴とする半導体装置の作製方法。

【請求項2】

透光性基板上に非晶質半導体膜を形成し、  
 前記非晶質半導体膜に金属元素を添加し、  
 加熱処理を行うことで、前記非晶質半導体膜を結晶化して結晶半導体膜を形成し、  
 前記結晶半導体膜上に絶縁膜を介して光吸収性のゲート電極を形成し、  
 前記ゲート電極をマスクとして前記結晶半導体膜の一部にリンを添加し、  
 前記透光性基板側からランプ光源の輻射を複数回行い、前記結晶半導体膜を加熱することにより、リンを添加した前記結晶半導体膜の前記一部に前記金属元素をゲッタリングすることを特徴とする半導体装置の作製方法。

【請求項3】

10

20

透光性基板上に非晶質半導体膜を形成し、  
前記非晶質半導体膜に金属元素を添加し、  
加熱処理を行うことで、前記非晶質半導体膜を結晶化して結晶半導体膜を形成し、  
前記結晶半導体膜上に絶縁膜を介して光吸収性のゲート電極を形成し、  
前記ゲート電極をマスクとして前記結晶半導体膜の一部にリンを添加し、  
前記透光性基板側からランプ光源の輻射を断続的に複数回行い、前記結晶半導体膜を加熱することにより、リンを添加した前記結晶半導体膜の前記一部に前記金属元素をゲッタリングし、

前記ランプ光源からの断続的な複数回の輻射は1回当たり0.1～20秒であることを特徴とする半導体装置の作製方法。

10

【請求項4】

透光性基板上に非晶質半導体膜を形成し、  
前記非晶質半導体膜に金属元素を添加し、  
加熱処理を行うことで、前記非晶質半導体膜を結晶化して結晶半導体膜を形成し、  
前記結晶半導体膜上に絶縁膜を介して光吸収性のゲート電極を形成し、  
前記ゲート電極をマスクとして前記結晶半導体膜の一部にリンを添加し、  
前記透光性基板を冷媒中に保持し、  
前記透光性基板側からランプ光源の輻射を断続的に複数回行い、前記結晶半導体膜を加熱することにより、リンを添加した前記結晶半導体膜の前記一部に前記金属元素をゲッタリングし、

20

前記ランプ光源からの断続的な複数回の輻射は1回当たり0.1～20秒であり、  
前記ランプ光源の輻射を遮断させると共に前記冷媒の供給量を増加させることを特徴とする半導体装置の作製方法。

【請求項5】

透光性基板上に非晶質半導体膜を形成し、  
前記非晶質半導体膜に金属元素を添加し、  
加熱処理を行うことで、前記非晶質半導体膜を結晶化して結晶半導体膜を形成し、  
前記結晶半導体膜上に絶縁膜を介して光吸収性のゲート電極を形成し、  
前記ゲート電極をマスクとして前記結晶半導体膜の一部にリンを添加し、  
前記透光性基板を冷媒中に保持し、  
前記透光性基板側からランプ光源の輻射を断続的に複数回行い、前記結晶半導体膜を加熱することにより、リンを添加した前記結晶半導体膜の前記一部に前記金属元素をゲッタリングし、

30

前記ランプ光源からの断続的な輻射は、前記ランプ光源を点灯させると共に、前記冷媒の供給量を減少させ、前記ランプ光源は1回当たりに0.1～20秒間点灯し、前記ランプ光源を消灯させると共に、前記冷媒の供給量を増加させる処理を1サイクルとすることを特徴とする半導体装置の作製方法。

【請求項6】

請求項1乃至請求項5のいずれか一項において、前記ランプ光源の輻射により、前記ゲッタリングと同時に活性化を行うことを特徴とする半導体装置の作製方法。

40

【請求項7】

請求項1乃至請求項6のいずれか一項において、前記光吸収性のゲート電極上に接して、光反射性のゲート電極を形成することを特徴とする半導体装置の作製方法。

【請求項8】

請求項1または請求項7において、前記金属元素はFe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項9】

請求項1乃至8のいずれか一項において、前記ランプ光源は、ハロゲンランプ、メタルハライドランプ、キセノンランプ、高圧水銀ランプ、高圧ナトリウムランプ又はエキシマ

50

ランプのいずれか一であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の作製方法並びに熱処理装置及びその装置を使用した熱処理方法に関する。特に、非晶質半導体膜を結晶化、イオン注入またはイオンドープ法により非晶質化した半導体膜の再結晶化及び活性化及び、半導体膜中に残存する金属元素のゲッタリングを行うための熱処理方法とその熱処理装置に関する。さらに本発明は、そのような熱処理方法を用いた半導体装置の作製方法に関する。

【0002】

【従来の技術】

600 以下のプロセス温度で作製される結晶半導体膜は、シリコンを主原料としていることから低温ポリシリコンとも呼ばれている。この結晶半導体膜の第1の用途は、薄膜トランジスタ（以下、TFTと記す）のチャネル形成領域や、ソースまたはドレイン領域などを形成するための活性層として利用するものであり、当該TFTをガラス基板上に形成し、それを用いて液晶表示装置を製造する技術が特に注目されている。

【0003】

上記結晶半導体膜を用いたTFTの製造技術は、レーザーアニール法やイオンドープ法などを用いることが特徴であり、これらの技術により大面積のガラス基板上にnチャネル型及びpチャネル型のTFTを作製しCMOS構造の集積回路を形成することを可能としている。

【0004】

もっとも、TFTはソース及びドレイン領域を形成するn型またはp型の不純物領域のみでなく、リーク電流の低減や特性の安定化を図るためにLDD（Lightly Doped Drain）を形成する低濃度不純物領域を形成する必要がある。また、しきい値電圧を制御するために一導電型の不純物元素をドーピングする必要もある。これらの制御は、発生したイオン種の全てを質量分離することなく加速注入するイオンドープ法とその後の活性化処理により行われている。

【0005】

ドーピング後の不純物を活性化する方法は、ファーンেসアニール、レーザーアニール、RTA（Rapid Thermal Annealing）などを採用することが可能である。ドーズ量として比較的高濃度である $10^{15} / \text{cm}^2$ 程度の注入を行うソース及びドレイン領域は、添加した不純物元素を活性化させ、導電率を高めるためにそれなりの温度と時間が必要とされている。レーザーアニール法は半導体膜を溶融させるためその制御性と再現性が問題となり、量産工程に導入することは困難であると考えられている。ファーンেসアニールはバッチ処理のため量産工程との相性は良いと考えられるが、処理温度を低温化させると活性化率が低くなり、処理時間が長くなってしまうことが問題となっている。

【0006】

結晶化技術においてレーザーアニール法はガラス基板上に結晶半導体膜の形成を可能とするが、非平衡状態の反応であるため、その結晶は粒径が小さく多数の欠陥が内在してしまう。レーザーアニール法における直接的な制御因子はレーザー光のエネルギー密度や照射回数、基板加熱温度などごく限られたものであり、その適用範囲も限定されている。例えば、エネルギー密度では $250 \sim 400 \text{ mJ} / \text{cm}^2$ が適当な範囲とされ、その範囲を外れると非晶質構造しか得られない。

【0007】

これに対し、良質な結晶を得る手法として、金属元素を添加して結晶化を行う技術が特開平7-183540号公報に開示されている。金属元素としてはニッケル、パラジウム、鉛などが用いられる。添加の方法は、プラズマ処理、蒸着法、イオン注入法、溶液塗布法、スパッタ法など様々な方法で行うことができる。結晶化のための熱処理は $500 \sim 600$ 、好ましくは $550$ にて4時間の熱処理で結晶化を行うことができる。しかしなが

10

20

30

40

50

ら、この方法では結晶半導体膜中に金属元素が残存するので、ゲッタリングがしばしば必要となる。金属元素の多くは、半導体中において禁制帯中に深い準位を形成し、ライフタイムキラーとなり、接合におけるリーク電流を増加させる原因として知られている。

#### 【0008】

リンを用いたゲッタリングは当該金属元素をリン添加領域に偏析させることのできる方法である。ゲッタリングはファーネスアニール炉が用いられ、代表的には450～600で12時間程度の熱処理が必要とされている。これにより、金属元素をリン添加領域に偏析させることができる。

#### 【0009】

##### 【発明が解決しようとする課題】

このようにして作製されるTFTの応用分野として最も期待されているものに、液晶表示装置に代表されるフラットパネルディスプレイの分野がある。この分野では、生産性の向上のために、製造工程における基板の大型化が要求されている。そのサイズは様々であるが、一例として $960 \times 1100 \text{ mm}^2$ が上げられ、一辺が1000mmに達するものが考慮されている。このような要求は液晶表示装置に限らず、ガラス基板上にTFTを用いて形成する大面積集積回路において共通の課題となっている。

#### 【0010】

生産性を向上させるには、TFTの製造工程数の削減や処理時間の短縮が必要である。その場合、バッチ処理を前提とするファーネスアニール装置では生産効率を向上させることができないと考えられる。ファーネスアニール装置を大型化すれば設置面積の増大のみでなく、大容量の炉内を均一に加熱するために消費電力が増大してしまう。

#### 【0011】

生産性を考慮するとRTA法は適した方法と考えられる。RTA法は短時間で高温まで加熱することが可能であり、枚葉式であってもファーネスアニール法に比べ潜在的に高い処理能力を有している。しかし、加熱時間を短くする代わりに加熱温度を高くする必要があり、活性化やゲッタリング処理における所望の効果を得るにはガラスの歪み点、さらには軟化点以上に加熱する必要がある。例えば、ゲッタリング処理をするために800にて60秒の熱処理をただけで、ガラス基板は自重により湾曲し変形してしまう。

#### 【0012】

本発明は、上記問題点を解決することを目的とし、ガラスなど耐熱性の低い基板を用いた半導体装置の製造工程において、基板を変形させることなく、短時間の熱処理で半導体膜に添加した不純物元素の活性化や、半導体膜のゲッタリング処理において必要な加熱処理を行う方法と、そのような熱処理を可能とする熱処理装置及び、当該熱処理装置を用いた半導体装置の作製方法を提供することを目的とする。

#### 【0013】

##### 【課題を解決するための手段】

上述する課題に鑑み、本発明はガラスなどの耐熱性の低い基板上に形成されている半導体膜に対するゲッタリングや活性化を目的とした熱処理において、基板の変形など熱によるダメージを与えることなく、短時間で行うことを可能とする方法と、そのための熱処理装置を提供する。

#### 【0014】

基板上に形成された半導体膜にイオンドープ法でフォスフィンを用い、質量分離されることなく添加されたリンによる金属元素のゲッタリングのメカニズムは次のように推測可能である。リンを半導体膜に選択的に添加すると、添加された領域（ゲッタリング領域）は非晶質になる。次に、半導体膜を加熱することによって、ゲッタリング領域は非晶質から結晶化する。このとき、ゲッタリング領域に添加されたリンは、半導体膜が作る格子間に位置するようになる。また、加熱処理によりリンが添加されていない領域（被ゲッタリング領域）において、金属元素が作る化合物（金属化合物と呼ぶ）の結合が切れる（この状態を放出と呼ぶ）。続いて、金属元素が移動し（この状態を拡散と呼ぶ）、金属元素とリンが結合する（この状態を捕獲と呼ぶ）。このようにして、被ゲッタリング領域に於いて

10

20

30

40

50

金属元素の除去または低減することができる考える。

【0015】

ゲッタリングには被ゲッタリング領域における金属化合物から金属元素の放出、金属元素の拡散、ゲッタリング領域におけるリンによる金属元素の捕獲のプロセスがある。金属元素の放出エネルギーは数百程度と見積もられ、500前後の熱処理によって容易に放出されることがわかっている。一方、高温で加熱処理を行うと、金属元素の拡散速度は上がるが、金属元素がゲッタリングされにくい結果が得られている。この理由については、高温にすると、リンが格子間に取り込まれ、金属元素と結合できなくなるためと考えている。

【0016】

10

このため、ゲッタリングの効果を向上させるには、低温で熱処理を行いつつも、金属元素の拡散を促進させる必要がある。その方法として、ランプ光源の輻射をパルス状に繰り返すことによって被ゲッタリング領域をゲッタリング領域よりも高温に加熱処理することとを特徴とする。そのためにゲッタリング領域及び被ゲッタリング領域の構造に工夫をこらし、被ゲッタリング領域上に光吸収膜を形成する。当該光吸収膜はゲート電極であっても良く、例えばゲート電極の一部として窒化タンタル膜を用いることが可能である。そして、この窒化タンタル膜がランプ光源からの輻射を受けて加熱されるようにする。

【0017】

被ゲッタリング領域を相対的に高温に加熱することにより金属化合物は容易に放出され、ゲッタリング領域に拡散することが可能となる。そして、リンが添加されたゲッタリング領域に到達しその領域に偏析させることができる。この時、リンがシリコンネットワークの格子間に取り込まれ4配位で結合しないように、すなわち、活性化がさほど進行しない程度に加熱すれば高いゲッタリング効果を得ることができる。

20

【0018】

ランプ光源の輻射をパルス状として複数回に分けて照射することによって被処理物となる半導体膜を加熱する理由は、ガラス基板やゲッタリング領域に熱が伝わる前に被ゲッタリング領域を急速加熱と急冷を可能とするためである。勿論、レーザー光を光源とすることも可能であるが、活性化やゲッタリングに最適な照射時間を考慮すると、ハロゲンランプなどを光源とする方が、照射領域の面積化が容易であり好ましい。本発明は、このようにしてゲッタリングや活性化を行うことを特徴としている。

30

【0019】

上述のように、本発明の熱処理方法は、ランプ光源のパルス状の輻射を複数回に分けて照射することにより被処理体を加熱する熱処理方法であって、ランプ光源の1回当たりの輻射は0.1～2.0秒間持続するものであり、当該ランプ光源からの輻射を複数回繰り返すことを特徴としている。または、被処理物の最高温度の保持時間が0.5～5秒であるようにランプ光源からの輻射をパルス状に繰り返すことを特徴としている。さらに、ランプ光源の点滅に伴って、冷媒の供給量を増減させることで、被処理物となる半導体膜の熱処理効果を高めると共に、熱による基板のダメージを防ぐことを特徴としている。

【0020】

このような熱処理方法を可能とする本発明の熱処理装置は、ランプ光源と、該ランプ光源をパルス状に点滅させる電源と、基板を載置するステージと、ランプ光源からの輻射を被処理物に照射可能な処理室と、処理室に冷媒を供給し、かつ、その供給量を増減させる手段とを備えていることを特徴としている。

40

【0021】

ランプ光源としては、ハロゲンランプ、メタルハライドランプ、キセノンランプ、高圧水銀ランプ、高圧ナトリウムランプ、エキシマランプなどを適用することができる。

【0022】

また、本発明の熱処理装置の他の構成は、ランプ光源と、該ランプ光源をパルス状に点滅させる電源と、基板を載置するステージと、ランプ光源からの輻射を被処理物に照射可能な処理室と、ステージを前記処理室内で一方向に移動可能な搬送手段と、ランプ光源の点

50

減に伴って処理室に冷媒を供給し、かつ、その供給量を増減させる手段とを備えていることを特徴としている。

【0023】

以上のような熱処理方法を用いた本発明の半導体装置の作製方法は、透光性基板に半導体膜を形成する工程と、半導体膜上に第2絶縁膜を形成する工程と、第2絶縁膜上に光吸収性の第1導電膜を形成する工程と、第1導電膜上に光反射性の第2導電膜を形成する工程と、半導体膜に一導電型の不純物をドーピングして一導電型の半導体領域を形成する工程と、透光性基板側からランプ光源から発するパルス状の輻射を複数回照射して、一導電型の半導体領域を活性化する工程とを有することを特徴としている。

【0024】

また、他の構成は、透光性基板の一主表面に非晶質半導体膜を形成する第1の工程と、非晶質半導体膜に金属元素を添加した後に結晶化させて結晶半導体膜を形成する第2の工程と、結晶質半導体膜の上方に、該結晶質半導体膜の一部と重畳する導電膜を形成する第3の工程と、結晶質半導体膜にリンが添加された半導体領域を形成する第4の工程と、透光性基板の一主表面と反対側の面からランプ光源からの輻射を断続的に複数回繰り返す第5の工程とを有することを特徴としている。

【0025】

被処理物を冷媒中に保持し、被処理物の最高温度が600～800、その保持時間を30～600秒間となるようにランプ光源からの輻射を複数回繰り返して照射することにより、被処理物を効率よく加熱して熱処理を完遂することができる。この時、ランプ光源から輻射される電磁波の波長を被処理物の吸収帯と合わせることで、被処理物のみを選択的に加熱することが可能となる。具体的には、歪み点が700以下のガラス基板上に形成された半導体膜の加熱処理を行うことができる。

【0026】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。本発明の熱処理装置の概念を図1を用いて説明する。図1は本発明の熱処理装置の構成を示す図であり、処理室101は好ましくは石英で形成され、被処理物106を加熱する手段としてランプ光源102を備えている。ランプ光源102はその処理室101の外側に設けられ、輻射熱を効率良く被処理物106に照射するために反射板103が備えられている。また、被処理物106を冷却するために冷媒導入口104が備えられ、加熱をする場合には冷媒も同時に導入されるようになっている。冷媒105は窒素やヘリウムなどの不活性ガス、或いは液体を用いることが可能である。そしてこのような冷媒は高純度化しておくことが望ましい。いずれにしてもランプ光源102の輻射熱の吸収率が小さい媒質であることが望ましい。

【0027】

ランプ光源はその電源と制御回路によりパルス状に点灯させる。図2はランプ光源により加熱される被処理物と、処理室に流す冷媒の流量の制御方法について示す図である。最初、室温に置かれた被処理物はランプ光源により急速に加熱される。昇温期間は100～200 / 秒という昇温速度で設定温度（例えば1100）まで加熱する。例えば、150 / 秒の昇温速度で加熱すれば、1100 まで7秒弱で加熱できる。その後、ある一定時間設定温度に保持し、ランプ光源の点灯を遮断する。保持時間は0.5～5秒とする。従って、ランプ光源の連続点灯時間は0.1秒以上であり、20秒を超えることはない。冷媒はランプ光源の点灯と共に流量を減少させ、ランプ光源の点灯が遮断された流量を増加させる。この時の流量の制御により降温速度を制御する。降温速度は50～150 / 秒とする。例えば、100 / 秒の速度で冷却すると、1100 から300 まで8秒で冷却することができる。

【0028】

本発明は、このような加熱と冷却のサイクルを複数回繰り返し行うことに特徴がある。実際の加熱時間を短くし、かつ、半導体膜に選択的に吸収される光をランプ光源から照射することにより、基板自体はそれ程加熱することなく、半導体膜のみを選択的に加熱するこ

10

20

30

40

50

とが可能となる。図2で示すようなパルス状の輻射は半導体膜を加熱し、その熱が基板側に伝搬する前に加熱を止め、かつ、冷媒で周囲から冷やすことにより、基板の温度はさほど上昇しない。従って、従来のRTA装置で問題とされていた基板の変形を防ぐことができる。

#### 【0029】

被処理物の形態は図4に示すようにガラス等の透光性の基板201上に半導体膜203が形成されたものであり、さらにその上層に導電層が設けられている。この導電層は一層でも良いが、好ましくは光吸収性の第1導電膜205と熱伝導性の第2導電膜206を設けた構造が望ましい。また、半導体膜203の基板側及びその反対側の面には第1の絶縁膜202及び第2の絶縁膜204が形成されていても良い。

10

#### 【0030】

ランプ光源からのパルス状の輻射は基板201側から照射する。パルス状の輻射は図2で説明するようにパルス状に間欠的に繰り返し照射する。基板の周囲には窒素ガスなどによる冷媒207で充填されている。このようなパルス状の輻射の照射による被処理物の温度分布は図4に挿入したグラフにあるように、AとBの領域で異なる。

#### 【0031】

パルス状の輻射は各界面において反射されるものを除いて、一部が半導体膜203で吸収され熱に変換される。B領域で光吸収性の第1導電膜205に達する光はそこで吸収され熱に変換される。そこで発生する熱の一部は第2絶縁膜204を通して半導体膜203に伝搬する。一方、A領域は第2絶縁膜204から冷媒207で満たされた空間に透過する。従ってA領域とB領域では同じ強度でパルス状の輻射を繰り返しても上昇する温度は異なっている。すなわち、半導体膜において基板表面と平行な方向（便宜上、水平方向と表記する）に温度勾配を生じさせることが可能となる。

20

#### 【0032】

このような温度勾配は、B領域をチャネル形成領域、A領域を不純物半導体領域として、当該チャネル形成領域のゲッタリングを行う場合に有効に利用することができる。具体的には、A領域にリンを添加したn型半導体領域としておくと、図2で示すようにパルス状の輻射を繰り返すことにより、B領域に含まれる金属元素をA領域に偏析させるゲッタリングをすることができる。

#### 【0033】

特に、このゲッタリング作用は金属元素を添加して結晶化を行った場合に、その後チャネル形成領域から当該金属元素を除去する目的において適用することができる。

30

#### 【0034】

いずれにしても、半導体膜上に導電膜が形成されることによりその領域（図4におけるB領域）が他の領域（図4におけるA領域）よりも高温になる。図4に示す形態は、ガラス基板上に形成される半導体膜とゲート絶縁膜（第2絶縁膜204）とゲート電極（第1導電膜205、第2導電膜206）に置き換えて見ることができる。その場合、液晶表示装置のように画素部とその周辺に設けられる駆動回路部が同一の基板に形成されている場合には熱処理の効果が均一に得られない場合がある。画素部と駆動回路部では作り込まれるTFTの密度が異なり、後者の方が遙かに高密度で形成される。その場合、同じ強度のパルス状の輻射を繰り返しても駆動回路部の方が高温になってしまう。

40

#### 【0035】

図6(A)～(C)に示すように、均一に熱処理の効果を得るための方法として、ランプ光源からのパルス状の輻射が入射する側に光強度を部分的に減衰させる手段を用いる。図6(A)は、画素部402と駆動回路部403が形成された透光性の基板401に対し、パルス状の輻射406が入射する側にクロムなどの金属薄膜で形成される半透過膜405を駆動回路403の位置に合わせて設け、パルス状の輻射を減衰させる例を示している。図6(B)は半透過膜405の代わりにスリット部407を設けた例であり、同様にパルス状の輻射を減衰させることができる。また、図6(C)はメタルマスク408に、画素部に合わせて開口部410と、駆動回路部に合わせてスリット部409が形成された例

50

を示している。パルス状の輻射を減衰する割合は適宜設定されるものであり、半透過膜の透過率やスリット部の開口率を調節することにより、容易に調節することができる。

【0036】

以上、本発明を用いることにより、ガラス等の耐熱性の低い基板を用いた場合においても、短時間の熱処理で半導体膜に添加した不純物元素の活性化や、半導体膜のゲッタリング処理をする方法及びそのような熱処理を可能とすることができる。そしてこのような熱処理は半導体装置の製造工程に組み入れることができる。

【0037】

【実施例】

[実施例1]

本発明の熱処理装置の一例として、枚葉式の熱処理装置の構成を図5に示す。処理室301は石英で形成され、その周りは水冷による冷却手段305が設けられている。ランプ光源302には反射板303が付加され、効率良く被処理物317にパルス状の輻射が拡散するようにしている。棒状のハロゲンランプを用いる場合には、図5に示すように複数本設置して、被処理物317に対してパルス状の輻射が均一な強度で照射されるようにする。輻射(例えば、 $0.5\mu\text{m} \sim 3\mu\text{m}$ の波長を含む)は光源制御ユニット304によりパルス状に点灯させる。

【0038】

処理室301には冷媒供給源306より冷媒として窒素ガスが供給される。窒素ガスは流量制御手段307により処理室301への供給量を制御できるようになっている。処理室に供給された冷媒は排気口311から外部に排出され、処理室内は常に清浄な窒素ガスで充填されるようにしている。温度検知器309は放射温度計による温度センサー308であり、ランプ光源からのパルス状の輻射で加熱される被処理物の温度をモニターするために設けられている。そのために、温度センサー308はステージ318の一部に取り付けられている。

【0039】

制御手段310は光源制御ユニット304、流量制御手段307の動作を制御し、図2に示すようにランプ光源の点滅と冷媒の供給量の増減を同期させることを可能としている。また、制御手段310は温度検知器309からの信号を入力し、被処理物の温度を検知して異常がないか判断する。

【0040】

被処理物はロード/アンロード室315の基板ホルダー316に設置され、搬送室313の搬送手段314により処理室301へ搬送される。搬送室313と処理室301の間には仕切弁312が設けられ、熱処理時に処理室301が冷媒で充填されるようになる。

【0041】

半導体膜に添加した不純物元素の活性化を行うには以下のような手順で行う。半導体膜はガラス基板の一主表面に形成されているものとする。ロード/アンロード室315にセットされた半導体膜が形成された被処理物は搬送室313の搬送手段314により基板ホルダー316から取り出され、処理室301のステージ318にセットされる。この時、被処理物は半導体膜がランプ光源302と反対側の面に位置するようにセットする。すなわち、輻射はガラス基板を通して半導体膜に入射するようにする。

【0042】

その後、仕切弁312を閉じる。容積 $18 \times 30 \times 1.5\text{cm}^3$ の処理室に対し、冷媒は流量制御手段307により $1 \sim 2\text{リットル}/\text{min}$ で常時処理室に供給されており、仕切弁312を閉じた後、処理室を冷媒である窒素ガスで置換するために $10 \sim 20\text{リットル}/\text{min}$ の供給量の増加させ一定時間保持する。

【0043】

窒素ガスの供給量はランプ光源の点灯とほぼ同時に $2\text{リットル}/\text{min}$ まで低下させる。ランプ光源による加熱は、温度センサー308が検出する温度を基準として考え、 $100$

10

20

30

40

50



～ 200 / 秒の速度で 1100 まで加熱する。その後、0.5 秒～ 5 秒間その温度を保持するように制御する。冷却はランプ光源の消灯と窒素ガスの流量を 10 リットル / min まで増加させることにより行い、冷却の速度は 50 ～ 150 / 秒として 300 ～ 400 まで冷却する。さらに、図 2 において示すようにその状態で 5 ～ 60 秒程度保持期間 (2) を設けることができる。図 3 は温度センサーで検出した温度の時間変化をプロットしたグラフを示している。図 3 のデータには、1100 にて 4.2 秒間保持した場合と 0.75 秒間保持した場合の 2 つのデータを示している。また、表 1 と表 2 は図 3 のグラフに対応する数値データであり、各測定時間の温度とその変化率を示している。

【 0044 】

【表 1】

	時間[s]	温度[°C]	変化率[°C/s]
加熱過程	10.25	93.30	115.60
	11.00	180.00	161.29
	11.62	280.00	140.39
	12.38	386.70	173.20
	12.88	473.30	187.40
	13.38	567.00	159.40
	13.88	646.70	288.11
	14.25	753.30	201.11
	14.88	880.00	144.19
	15.62	986.70	106.60
保持	16.62	1093.30	9.71
	18.00	1106.70	-6.32
	20.12	1093.30	-66.67
冷却過程	21.62	993.30	-128.75
	22.50	880.00	-113.64
	23.38	780.00	-63.28
	24.75	693.30	-53.48
	26.62	593.30	-30.67
	29.88	493.30	-17.79
	35.50	393.30	-8.99
	46.62	293.30	

【 0045 】

【表 2】

	時間[s]	温度[°C]	変化率[°C/s]
加熱過程	17.00	580.00	173.40
	17.50	666.70	200.00
	18.00	766.70	253.20
	18.50	893.30	93.40
	19.50	986.70	106.60
	20.50	1093.30	26.80
保持	20.75	1100.00	0.00
	21.00	1100.00	-80.00
冷却過程	21.25	1080.00	-142.27
	22.00	973.30	-106.67
	22.75	893.30	-133.33
	23.50	793.30	-66.67
	25.00	693.30	-60.91
	26.75	586.70	21.93

【 0046 】

半導体膜に添加した不純物元素を活性化する場合も、ゲッタリングする場合も同様である

が、このようなパルス状の輻射を複数回繰り返し照射することにより、基板を湾曲させることなく活性化率を向上させることを可能としている。また、ゲッタリングを可能としている。

【0047】

[実施例2]

本発明の熱処理装置の他の一例として、大面積基板に対応したインライン式の熱処理装置の構成を図16に示す。処理室1301は石英で形成され、その周りは水冷による冷却手段1305が設けられている。ランプ光源1302には反射板が付加され、光学レンズ1324により集光し被処理物に照射するようにしている。ランプ光源1302には棒状のハロゲンランプが用いられ、光学レンズ1324としてシリンドリカルレンズを用いることにより線状の光を被処理物に照射することができる。ランプ光源は光源制御ユニット1304によりパルス状に点灯させている。

10

【0048】

処理室1301には冷媒供給源1306より冷媒として窒素ガスまたはヘリウムガスが供給される。窒素ガスは流量制御手段1307により処理室1301への供給量を制御できるようになっている。処理室に供給された冷媒は排気口1311から外部に排出され、処理室内は常に清浄な窒素ガスで充填されているようにしている。

【0049】

制御手段1310は光源制御ユニット1304、流量制御手段1307、処理室における被処理物1317とステージ1318の搬送手段1323の動作を制御し、図2で示すようにランプ光源の点滅と冷媒の供給量の増減を同期させ、さらにステージ1318が移動するタイミングを制御している。

20

【0050】

被処理物はステージに乗せられ、ロード室1315の基板ホルダー1316に設置される。そして、搬入室1313の搬送手段1314により処理室1301へ搬送される。搬入室1313と処理室1301の間には仕切弁1312が設けられ、熱処理時に処理室1301が冷媒で充填されるようになっている。

【0051】

ステージ1318上に乗せられた被処理物1317は、処理室1301の搬送手段1323により移動しながら、ランプ光源1302からのパルス状の輻射が照射されるようになっている。こうして、被処理物の全面を熱処理することを可能としている。熱処理の終わった被処理物1317は、搬送手段1321によりステージ1318ごと搬入室1320に移動し、その後、アンロード室1322の基板ホルダー1326に収納される。

30

【0052】

加熱方法は実施例1と同様にして行われるが、図16に示す構成の装置の場合、被処理物が移動するので、パルス状の輻射とその移動のタイミングを連携させる必要がある。勿論、冷媒として用いる窒素ガスの流量は同様に制御する。被処理物の移動は図2において示す保持期間(2)において成され、段階的に移動するようにする。移動距離は適宜設定すれば良いが、パルス状の輻射が同じ領域を複数回照射されるように移動させる。

【0053】

このような構成とすると、装置をさほど大型化することなく大面積基板の熱処理を行うことができる。そして、半導体膜に添加した不純物元素を活性化する場合も、ゲッタリングする場合も同様であるが、このようなパルス状の輻射を複数回繰り返し照射することにより、基板を湾曲させることなく活性化率を向上させることを可能としている。また、ゲッタリングを可能としている。

40

【0054】

[実施例3]

次に本発明を用いたTFTの作製方法の一例について図7を用いて説明する。図7(A)において、アルミノホウケイ酸ガラスまたはバリウムホウケイ酸ガラスなどによる透光性の基板501上にシリコンを主成分とする結晶半導体膜を形成する。結晶半導体膜は、非

50

晶質半導体膜をレーザーアニール法で結晶化することで得られる。また、実施例1または実施例2で説明する熱処理装置を用い、パルス状の輻射を照射しても得ることができる。結晶半導体膜の厚さは25～80nmの範囲で形成する。TFTの作製に当たっては、素子分離のため所定の大きさにエッチングし、島状に分割した半導体膜503～505を形成する。また、基板501と半導体膜との間には、窒化シリコン、酸化シリコン、窒化酸化シリコンから選ばれた一つまたは複数種を組み合わせた第1絶縁膜502を50～200nmの厚さで形成する。

#### 【0055】

第1絶縁膜502の一例として、プラズマCVD法でSiH<sub>4</sub>とN<sub>2</sub>Oを用い酸化窒化シリコン膜を50～200nmの厚さに形成する。その他の形態として、プラズマCVD法でSiH<sub>4</sub>とNH<sub>3</sub>とN<sub>2</sub>Oから作製される酸化窒化シリコン膜を50nm、SiH<sub>4</sub>とN<sub>2</sub>Oから作製される酸化窒化シリコン膜を100nm積層させた2層構造や、或いは、窒化シリコン膜とTEOS (Tetraethyl Ortho Silicate) を用いて作製される酸化シリコン膜を積層させた2層構造としても良い。

#### 【0056】

半導体膜503～505上には、100nmの厚さで酸化シリコン膜506をプラズマCVD法で形成する。さらに、図7(A)に示すようにレジストによるマスク507を形成し、イオンドーピング法によりn型不純物(ドナー)を添加することにより半導体膜504に第1n型半導体領域508を形成する。n型不純物(ドナー)として代表的にはリンが添加され、第1n型半導体領域508のリン濃度の平均値は $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ の範囲とする。ここでは、酸化シリコン膜506はリン濃度を制御するためのマスクとして利用している。

#### 【0057】

従って、ドーピング後酸化シリコン膜506はフッ酸などで除去し、第2絶縁膜509を80nmの厚さで形成する。第2絶縁膜509はゲート絶縁膜として利用するものであり、プラズマCVD法またはスパッタ法を用いて形成する。第2絶縁膜509として、SiH<sub>4</sub>とN<sub>2</sub>OにO<sub>2</sub>を添加させて作製する酸化窒化シリコン膜は膜中の固定電荷密度を低減させることが可能となり、ゲート絶縁膜として好ましい材料である。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、酸化シリコン膜や酸化タンタル膜などの絶縁膜を単層または積層構造として用いても良い。

#### 【0058】

そして、第2絶縁膜509上にゲート電極を形成するための第1導電膜と第2導電膜とを形成する。第1導電膜は光吸収性の導電膜で形成する。そのような導電膜の一例は窒化タンタルであり、これを50～100nmの厚さに形成しする。第2導電膜はタングステンやモリブデンなどの高融点金属を用い、100～300nmの厚さに形成する。これらの材料は、窒素雰囲気中における400～600の熱処理でも安定であり、抵抗率が著しく増大することがない。

#### 【0059】

次に図7(B)に示すように、第1導電膜及び第2導電膜をエッチングし、ゲート電極510～512(第1導電膜510a～512aと第2導電膜510b～512bから成る)を形成する。エッチング方法に限定はないが、好適にはICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用いると良い。この時、エッチング用ガスにはCF<sub>4</sub>とCl<sub>2</sub>の混合ガスを用いる。

#### 【0060】

ゲート電極が形成された後、当該ゲート電極をマスクとしてイオンドーピング法により半導体膜503～505にn型不純物(ドナー)をドーピングする。こうして第2n型半導体領域513～515を形成する。第2n型半導体領域513～515のリン濃度の平均値は $1 \times 10^{16} \sim 1 \times 10^{18} / \text{cm}^3$ の範囲とするが、第1n型半導体領域よりも低濃度で添加する。従って、半導体膜504において形成される第1n型半導体領域はそのまま残存する。

10

20

30

40

50

## 【0061】

続いて、図7(C)に示すように半導体膜503、505上にレジストによるマスク516、517を形成した後、再度イオンドーピングによりn型不純物(ドナー)をドーピングする。第3n型半導体領域518~520のリン濃度の平均値は $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の範囲とする。この状態で、半導体膜504における第1n型半導体領域508はゲート電極と重畳する領域で残存している。また、半導体膜505における第2n型半導体領域515は、マスク517と重畳する領域で残存することになる。

## 【0062】

そして、図7(D)に示すように、レジストによるマスク521を形成し、pチャネル型TFETを形成する半導体膜503にp型不純物(アクセプタ)をドーピングする。典型的にはボロン(B)を用いる。第1p型半導体領域522の不純物濃度は $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにし、含有するリン濃度の最大値に対して1.5~3倍のボロンを添加して導電型をp型に反転させる。

10

## 【0063】

次に、図7(E)において、添加した不純物を活性化する熱処理を行う。この熱処理は実施例1または実施例2で説明する熱処理装置を用い、パルス状の輻射を複数回照射して活性化を行う。輻射は基板側から照射するので、ゲート電極と重畳する第1n型半導体領域が形成されていても、その領域を含め確実にp型及びn型の不純物元素を活性化させることができる。

## 【0064】

20

以上までの工程でそれぞれの半導体膜にソースまたはドレイン領域及び、LDD領域を形成する不純物がドーピングされ、さらに活性化までが終了する。その後、図7(F)に示すように、窒化シリコン膜または酸化窒化シリコン膜から成る保護絶縁膜526をプラズマCVD法で形成する。そして、350~450℃、好ましくは410℃の熱処理を行う。この温度で第1の層間絶縁膜中の水素を放出させ半導体膜の水素化を行う。そのために、この熱処理はファーンেসアニール炉やクリーンオープンで行う方が適している。

## 【0065】

層間絶縁膜527は、ポリイミド、アクリルなどの有機絶縁物材料で形成し表面を平坦化する。勿論、プラズマCVD法でTEOS(Tetraethyl Ortho Silicate)を用いて形成される酸化シリコン膜を適用しても良いが、平坦性を高める観点からは前記有機物材料を用いることが望ましい。

30

## 【0066】

次いで、コンタクトホールを形成し、アルミニウム(Al)、チタン(Ti)、タンタル(Ta)などを用いて、ソースまたはドレイン配線528~533を形成する。

## 【0067】

以上の工程によって作製されるpチャネル型TFET540にはチャネル形成領域523、ソースまたはドレイン領域として機能する第1p型半導体領域522を有している。nチャネル型TFET541はチャネル形成領域524、ゲート電極511と重畳する第1n型半導体領域508とソースまたはドレイン領域として機能する第3n型半導体領域519を有している。第1n型半導体領域はLDD領域であり、ゲート電極と重畳させて形成することによりドレイン端に形成れる高電界領域を緩和してホットキャリア効果によるTFETの劣化を防止する。nチャネル型TFET542はチャネル形成領域525、ゲート電極512の外側に第2n型半導体領域515とソースまたはドレイン領域として機能する第3n型半導体領域520が形成される。第2n型半導体領域515はLDD領域であり、TFETのオフ電流を低減することができる。本実施例で示す工程では、オフ電流値を低減するために最適な寸法を設定することができる。

40

## 【0068】

以上の工程で、nチャネル型TFETとpチャネル型TFETとを相補的に組み合わせたCMOS型のTFETを得ることができる。本実施例で示す工程は、各TFETに要求される特性を考慮してLDDを設計し、同一基板内において作り分けることができる。このようなC

50

MOS型のTFTは、アクティブマトリクス駆動する表示装置の駆動回路を形成することを可能とする。それ以外にも、このようなnチャネル型TFTまたはpチャネル型TFTは、画素部を形成するトランジスタに応用することができる。さらに、従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。尚、ここではTFTをシングルゲートの構造で示したが、勿論、複数のゲート電極を設けたマルチゲート構造を採用することもできる。

#### 【0069】

このようなTFTの製造工程において本発明の熱処理装置は活性化を行うために用いることができる。また本発明の熱処理方法は、基板にダメージを与えることなく活性化を短時間で行うことができる。

10

#### 【0070】

##### [実施例4]

本実施例では本発明の熱処理装置を用いた半導体装置の作製方法の一例として、nチャネル型TFTとpチャネル型TFTから成る駆動回路と画素部を同一基板上に作製する方法を図10～図12を用いて説明する。

#### 【0071】

まず、図10(A)に示すように基板601上に第1絶縁膜602をプラズマCVD法で $\text{SiH}_4$ と $\text{NH}_3$ と $\text{N}_2\text{O}$ から作製される酸化窒化シリコン膜を50nm、 $\text{SiH}_4$ と $\text{N}_2\text{O}$ から作製される酸化窒化シリコン膜を100nm積層させた2層構造で形成する。ここで用いる基板はアルミノホウケイ酸ガラスやバリウムホウケイ酸ガラスなどの無アルカリガラス基板が適当であり、厚さは0.5～1.1mm程度のものを使用する。

20

#### 【0072】

この上に形成する半導体膜603～606は厚さを40nmとし、プラズマCVD法或いは減圧CVD法で堆積した非晶質シリコンをレーザーアニール法や固相成長法を用いて結晶化させた多結晶シリコンを用いる。或いは、実施例1または実施例2で説明する熱処理装置を用い、パルス状の輻射により結晶化させても同様に得ることができる。そして、光露光工程を経て島状に分割する。以降、本実施例では、半導体膜603にpチャネル型TFTを形成し、半導体膜604、605にnチャネル型TFTを形成することを前提に説明する。また、半導体膜606は補助容量を形成するために設けている。

#### 【0073】

これら半導体膜を覆って75nmの厚さで第2絶縁膜607を形成しゲート絶縁膜とする。第2絶縁膜はプラズマCVD法でTEOS(Tetraethyl Ortho Silicate)を原料とした酸化シリコン、または $\text{SiH}_4$ と $\text{N}_2\text{O}$ を原料とした酸化窒化シリコンで形成する。

30

#### 【0074】

次に、図10(B)に示すように、第2絶縁膜上に第1導電膜608と第2導電膜609を形成する。第1導電膜608は窒化タンタルであり、第2導電膜はタングステンを用いて形成する。この導電膜はゲート電極を形成する為のものであり、それぞれの厚さは30nm及び300nmとする。

#### 【0075】

その後、図10(C)に示すように光露光工程により、ゲート電極及びデータ線を形成するためのレジストパターン610を形成する。このレジストパターンを用いて第1のエッチング処理を行う。エッチング方法に限定はないが、好適にはICP(Inductively Coupled Plasma: 誘導結合型プラズマ)エッチング法を用いる。タングステン及び窒化タンタルのエッチング用ガスとして $\text{CF}_4$ と $\text{Cl}_2$ を用い、0.5～2Pa、好ましくは1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して行う。この時、基板側(ステージ)にも100WのRF(13.56MHz)電力を投入して、実質的に負の自己バイアス電圧を印加する。 $\text{CF}_4$ と $\text{Cl}_2$ を混合した場合にはタングステン、窒化タンタルをそれぞれ同程度の速度でエッチングすることができる。

40

#### 【0076】

50

上記エッチング条件では、レジストによるマスクの形状と、基板側に印加するバイアス電圧の効果により端部をテーパ形状とすることができる。テーパ部の角度は $15 \sim 45^\circ$ となるようにする。また、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、 $10 \sim 20\%$ 程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は $2 \sim 4$ （代表的には $3$ ）であるので、オーバーエッチング処理により第2の絶縁膜が露出した面は $20 \sim 40 \text{ nm}$ 程度エッチングされる。こうして、第1のエッチング処理により窒化タンタルとタングステンから成る第1形状電極 $611 \sim 614$ （窒化タンタル $611a \sim 614a$ 、タングステン $611b \sim 614b$ ）と第1形状配線 $615$ 窒化タンタル（ $615a$ 、タングステン $615b$ ）を形成する。

#### 【0077】

そして、第1のドーピング処理を行いn型の不純物（ドナー）を半導体膜にドーピングする。その方法はイオンドープ法またはイオン注入法で行う。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} / \text{cm}^2$ として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン（P）または砒素（As）を用いる。この場合、第1形状電極 $611 \sim 614$ はドーピングする元素に対してマスクとなり、加速電圧を適宜調節（例えば、 $20 \sim 60 \text{ keV}$ ）して、第2絶縁膜を通過した不純物元素により第1不純物領域 $616 \sim 619$ を形成する。第1の不純物領域 $616 \sim 619$ におけるリン（P）濃度は $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の範囲となるようにする。

#### 【0078】

続いて、図11（A）に示すように第2のエッチング処理を行う。エッチングはICPEエッチング法を用い、エッチングガスに $\text{CF}_4$ と $\text{Cl}_2$ と $\text{O}_2$ を混合して、 $1 \text{ Pa}$ の圧力でコイル型の電極に $500 \text{ W}$ のRF電力（ $13.56 \text{ MHz}$ ）を供給してプラズマを生成する。基板側（ステージ）には $50 \text{ W}$ のRF（ $13.56 \text{ MHz}$ ）電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件によりタングステン膜を異方性エッチングし、第1の導電膜である窒化タンタル膜を残存させるようにする。こうして、第2のエッチング処理により窒化タンタルとタングステンから成る第2形状電極 $620 \sim 623$ （窒化タンタル $620a \sim 623a$ 、タングステン $620b \sim 623b$ ）と第2形状配線 $624$ 窒化タンタル（ $624a$ 、タングステン $624b$ ）を形成する。第2絶縁膜はこのエッチング処理により窒化タンタルで覆われていない部分が $10 \sim 30 \text{ nm}$ 程度エッチングされ薄くなる。

#### 【0079】

第2のドーピング処理におけるドーズ量は第1のドーピング処理よりも少なくし、かつ高加速電圧の条件でn型不純物（ドナー）をドーピングする。例えば、加速電圧を $70 \sim 120 \text{ keV}$ とし、 $1 \times 10^{13} / \text{cm}^2$ のドーズ量で行い、第1の不純物領域の内側に第2の不純物領域を形成する。ドーピングは露出した窒化タンタル $620a \sim 623a$ を通過させ、その下側の半導体膜に不純物元素を添加する。こうして、窒化タンタル $620a \sim 623a$ と重なる第2不純物領域 $625 \sim 628$ を形成する。この不純物領域は、窒化タンタル $620a \sim 623a$ の膜厚によって変化するが、そのピーク濃度は $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ の範囲で変化する。この領域のn型不純物の深さ分布は一様ではなくある分布をもって形成される。

#### 【0080】

次に、図11（B）に示すように、光露光工程により第2形状電極 $621$ を覆うレジストマスク $629$ を形成し、露出している第2形状電極の窒化タンタル膜を選択的にエッチングする。エッチングガスには $\text{Cl}_2$ と $\text{SF}_6$ の混合ガスを用いて行う。こうしてタングステンと窒化タンタルの端部が一致する第3形状電極 $630 \sim 632$ を形成する。また、同時にデータ線も加工して、同様に第3形状の配線 $633$ を形成しても良い。

#### 【0081】

そして図11（C）に示すようにレジストによるマスク $634$ 、 $635$ を形成し、半導体膜 $603$ 、 $606$ にp型不純物（アクセプタ）をドーピングする。典型的にはボロン（B）を用いる。第1のp型半導体領域 $636$ 、 $637$ の不純物濃度は $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ の範囲となるようにする。

10

20

30

40

50

$2.1 / \text{cm}^3$ となるようにし、含有するリン濃度の1.5～3倍のボロンを添加して導電型をp型にする。

【0082】

以上までの工程でそれぞれの半導体膜に不純物領域が形成される。第2形状電極621及び第3形状電極630～632はゲート電極として機能する。また、第3形状の配線633はデータ線を形成する。ゲート電極632は付加容量を形成する一方の電極となり、半導体膜606と重なる部分で容量を形成する。

【0083】

その後、図12(A)に示すように、酸化窒化シリコン膜から成る保護絶縁膜638をプラズマCVD法で50nmの厚さに形成する。そして、添加した不純物を活性化する熱処理を行う。この熱処理は実施例1または実施例2で説明する熱処理装置を用い、パルス状の輻射を複数回照射して活性化を行う。輻射は基板側から照射するので、ゲート電極と重畳する第1n型半導体領域が形成されていても、その領域を含め確実にp型及びn型の不純物元素を活性化させることができる。

10

【0084】

水素化処理はTFTの特性を向上させるために必要な処理であり、水素雰囲気中で加熱処理をする方法やプラズマ処理をする方法で行うことができる。その他にも、図12(B)で示すように、窒化シリコン膜640を50～100nmの厚さに形成し、350～500の加熱処理を行うことで窒化シリコン膜640中の水素が放出され、半導体膜に拡散させることで水素化し、欠陥を補償することができる。

20

【0085】

層間絶縁膜641は、ポリイミドまたはアクリルなどの有機絶縁物材料で形成し表面を平坦化する。勿論、プラズマCVD法でTEOSを用いて形成される酸化シリコンを適用しても良いが、平坦性を高める観点からは前記有機物材料を用いることが望ましい。

【0086】

次いで、層間絶縁膜641の表面から各半導体膜の第2n型半導体領域または第1p型半導体領域に達するコンタクトホールを形成し、Al、Ti、Taなどを用いて配線を形成する。図12(B)において642、645はソース線とし、643、644はドレイン配線とする。647は画素電極であり、646はデータ線633と半導体膜605の第2n型半導体領域667とを接続する接続電極である。また、648はゲート線であり、図中には示されていないが、ゲート電極として機能する第3形状電極631と接続している。

30

【0087】

こうして同一基板上に駆動回路650と画素部651を形成するTFTが形成される。駆動回路650にはpチャネル型TFT652とnチャネル型TFT653の2つを示しているが、これらのTFTを用いてシフトレジスタ、レベルシフタ、ラッチ、バッファ回路など様々な機能回路を形成することができる。また、図12(B)で示すB-B'間の断面構造は、図13で示す画素構造において示すB-B'線に対応している。

【0088】

駆動回路650のpチャネル型TFT652にはチャネル形成領域660、ソース領域またはドレイン領域として機能する第1のp型半導体領域661を有している。nチャネル型TFT653はチャネル形成領域662、ゲート電極621と重なる第1のn型半導体領域663、ソース領域またはドレイン領域として機能する第2のn型半導体領域664を有している。

40

【0089】

また、画素部651のnチャネル型TFT654は、チャネル形成領域665、ゲート電極640の外側に第1のn型半導体領域666、ソースまたはドレイン領域として機能する第2n型半導体領域667～669が形成されている。また、補助容量655は半導体膜606と第2絶縁膜607とゲート電極632とで形成される。半導体膜606には上記工程により第1のp型半導体領域671が形成されている。

50

## 【0090】

nチャネル型TFTに形成される第1のn型半導体領域はLDD (Lightly Doped Drain) 領域である。nチャネル型TFT653のようにゲート電極と重畳させて形成することにより、ドレイン端に形成される高電界領域が緩和され、ホットキャリア効果による劣化を抑止することができる。一方、nチャネル型TFT654のようにゲート電極の外側にLDD領域を設けることによりオフ電流を低下させることができる。

## 【0091】

pチャネル型TFT652はシングルドレイン構造で形成されるが、第3のエッチング処理の時間を調節することにより、ゲート電極の端部を後退させ、チャネル形成領域と不純物領域との間にオフセット領域を形成することもできる。このような構成はnチャネル型TFT654においても可能であり、オフ電流を低減する目的において非常に有効である。

10

## 【0092】

以上のようにして、同一基板上に画素部と駆動回路をTFTで形成した素子基板を形成することができる。本実施例で示す素子基板の作製工程は5枚のフォトリソマスクでLDD領域の構成の異なるTFTを同一基板上に形成することを可能としている。

## 【0093】

実施例3と同様に、このようなTFTの製造工程において本発明の熱処理装置は活性化を行うために用いることができる。また本発明の熱処理方法は、基板にダメージを与えることなく活性化を短時間で行うことができる。

20

## 【0094】

## [実施例5]

本実施例は実施例3または実施例4に適用できる半導体膜の作製方法の他の一例を図8を用いて説明する。図8で説明する半導体膜の作製方法は、非晶質シリコン膜の全面に金属元素を添加して結晶化させる方法である。適用される金属元素はFe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であり、代表的にはNiを適用する。これらの元素は、結晶化のための熱処理温度の低温下を可能とし、また、熱処理時間の短縮をも可能とすることが見出されている。

## 【0095】

まず、図8(A)において、基板551はコーニング社の#1773ガラス基板に代表されるガラス基板を用いる。基板551の表面には、第1絶縁膜552としてプラズマCVD法でSiH<sub>4</sub>とN<sub>2</sub>Oを用い酸化窒化シリコン膜を100nmの厚さに形成する。第1絶縁膜552はガラス基板に含まれるアルカリ金属がこの上層に形成する半導体膜中に拡散しないために設ける。

30

## 【0096】

非晶質シリコン膜553はプラズマCVD法により作製する。SiH<sub>4</sub>を反応室に導入し、間欠放電またはパルス放電により分解して基板551に堆積させる。その成膜条件の一例は、27MHzの高周波電力を変調し、繰り返し周波数5kHz、デューティー比20%の間欠放電により54nmの厚さに堆積する。勿論、13.56MHzの連続放電を用いても良い。非晶質シリコン膜553の酸素、窒素、炭素などの不純物を極力低減するためには、SiH<sub>4</sub>は純度99.999%以上のものを用いる。また、プラズマCVD装置の仕様としては、反応室の容積13リットルの反応室に対し、一段目に排気速度300リットル/秒の複合分子ポンプ、二段目に排気速度40m<sup>3</sup>/hrのドライポンプを設け、排気系側から有機物の蒸気が逆拡散してくるのを防ぐと共に、反応室の到達真空度を高め、非晶質半導体膜の形成時に不純物元素が膜中に取り込まれることを極力防いでいる。

40

## 【0097】

そして、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布してニッケル含有層554を形成する。この場合、当該溶液の馴染みをよくするために、非晶質半シリコン膜553の表面処理として、オゾン含有水溶液で極薄い酸化膜を形成し、その酸化膜をフッ酸と過酸化水素水の混合液でエッチングして清浄な表面を形成した後、

50



再度オゾン含有水溶液で処理して極薄い酸化膜を形成しておく。シリコンの表面は本来疎水性なので、このように酸化膜を形成しておくことにより酢酸ニッケル塩溶液を均一に塗布することができる。

【0098】

次に、500 にて1時間の加熱処理を行い、非晶質シリコン膜中の水素を放出させる。そして、580 にて4時間に加熱処理を行い結晶化を行う。こうして、図8(B)に示す結晶シリコン膜555が形成される。

【0099】

さらに結晶化率(膜の全体積における結晶成分の割合)を高め、結晶粒内に残される欠陥を補修するために、結晶シリコン膜555に対してレーザー光556を照射するレーザーアニールを行う。レーザーは波長308nmにて30Hzで発振するエキシマレーザー光を用いる。当該レーザー光は光学系にて100~300mJ/cm<sup>2</sup>に集光し、90~95%のオーバーラップ率をもって半導体膜を溶融させることなくレーザー処理を行う。結晶シリコン膜557を得ることができる。

【0100】

結晶シリコン膜557を島状に分割して半導体膜558が形成される。このような半導体膜はそのまま実施例3及び実施例4に適用することができる。

【0101】

[実施例6]

本実施例は実施例5において得られた半導体膜に残留する金属元素をゲッタリングする方法の一例を図9を用いて説明する。ここで説明するゲッタリングは、TFTのチャネル形成領域から当該金属元素ゲッタリングする方法を前提としている。図9では、基板561上に第1絶縁膜562、半導体膜563、第2絶縁膜567、第1導電膜568、第2導電膜569が形成された状態を示している。半導体膜563は実施例5の方法で作製される半導体膜が適用され、n型半導体領域565には $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ のリンが添加されている。

【0102】

半導体膜563は、n型半導体領域565がTFTにおけるソースまたはドレイン領域、564がチャネル形成領域と見なすことができる。ここで、チャネル形成領域には結晶化のために添加した金属元素が $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ 程度の濃度で残存する。本発明の熱処理方法は、この金属元素をn型半導体領域565に偏析させる、いわゆるゲッタリングを可能としている。

【0103】

この熱処理の方法は実施例1に従い、基板側からパルス状の輻射570を照射する。パルス状の輻射は図3のグラフにおいて示す曲線Aのパルス状の輻射が適している。すなわち、100~200 / 秒の速度で1100 まで加熱し、4秒間その温度を保持する。冷却速度は50~150 / 秒として300~400 まで冷却する。このような輻射を1回照射するだけでもゲッタリングの効果を確認することができる。さらに好ましくは、2~10回のパルス状の輻射を照射すると良い。こうして、結晶化の工程で使用した金属元素の濃度を $1 \times 10^{17} / \text{cm}^3$ 未満にまで低減させることができる。

【0104】

このようなゲッタリング方法は、実施例3~4と自由に組み合わせて行うことができる。例えば、実施例4において、活性化のための熱処理に本実施例で説明するゲッタリングを組み合わせることができる。

【0105】

[実施例7]

本実施例では実施例4により得られる駆動回路と画素部が形成された基板(素子基板と呼ぶ)から、アクティブマトリクス駆動の液晶表示装置を作製する工程を説明する。図14は素子基板700と対向基板701とをシール材で貼り合わせた状態を示している。素子基板700上には柱状のスペーサ704を形成する。柱状のスペーサ704、705は画

10

20

30

40

50

素電極上に形成されるコンタクト部の窪みに合わせて形成すると良い。柱状スペーサ 704 は用いる液晶材料にも依存するが 3 ~ 10  $\mu\text{m}$  の高さで形成する。コンタクト部では、コンタクトホールに対応した凹部が形成されるので、この部分に合わせてスペーサを形成することにより液晶の配向の乱れを防ぐことができる。その後、配向膜 706 を形成しラビング処理を行う。対向基板 701 には透明導電膜 702、配向膜 703 を形成する。その後、素子基板 700 と対向基板 701 とをシール材 707 により貼り合わせ液晶を注入し、液晶層 708 を形成する。以上のようにして作製されるアクティブマトリクス駆動の液晶表示装置を完成させることができる。

【0106】

[実施例 8]

本実施例では実施例 4 により得られる TFT から、アクティブマトリクス駆動の発光装置を作製する工程を図 15 を用いて説明する。

【0107】

基板 1601 はガラス基板を用いる。このガラス基板 1601 上には駆動回路部 1650 に n チャネル型 TFT 1652 と p チャネル型 TFT 1653 が形成され、画素部 1651 にスイッチング用 TFT 1654、電流制御用 TFT 1655 が形成されている。これらの TFT は、半導体層 1603 ~ 1606、ゲート絶縁膜とする第 2 絶縁膜 1607、ゲート電極 1608 ~ 1611 などを用いて形成されている。

【0108】

基板 1601 上に形成する第 1 絶縁膜 1602 は酸化窒化シリコン ( $\text{SiO}_x\text{N}_y$  で表される)、窒化シリコン膜などを 50 ~ 200 nm の厚さに形成して設ける。層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜 1618 と、アクリルまたはポリイミドなどで形成される有機絶縁膜 1619 とから成っている。

【0109】

駆動回路部 1650 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャネル型 TFT 1652 及び p チャネル型 TFT 1653 には配線 1612、1613 が接続され、これらの TFT を用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【0110】

画素部 1651 では、データ配線 1614 がスイッチング用 TFT 1654 のソース側に接続し、ドレイン側の配線 1615 は電流制御用 TFT 1655 のゲート電極 1611 と接続している。また、電流制御用 TFT 1655 のソース側は電源供給配線 1617 と接続し、ドレイン側の電極 1616 が EL 素子の陽極と接続するように配線されている。

【0111】

陽極、陰極及びその間にエレクトロルミネセンス (Electro Luminescence) が得られる有機化合物を含む層 (以下、EL 層と総称する) を有する EL 素子は画素部の TFT 上に形成される。尚、有機化合物におけるミネセンスには一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (りん光) とがあり、その両者を含むものとする。

【0112】

EL 素子は、配線を覆うようにアクリルやポリイミドなどの有機樹脂、好適には感光性の有機樹脂を用いてバンク 1620、1621 を形成した後に設ける。本実施例では、EL 素子 1656 は、ITO (酸化インジウム・スズ) で形成される陽極 1622、EL 層 1623、MgAg や LiF などのアルカリ金属またはアルカリ土類金属などの材料を用いて形成される陰極 1624 とから成っている。バンク 1620、1621 は、陽極 1622 の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。

【0113】

EL 層 1623 の上には EL 素子の陰極 1624 が設けられる。陰極 1624 としては、仕事関数の小さいマグネシウム (Mg)、リチウム (Li) 若しくはカルシウム (Ca)

10

20

30

40

50

を含む材料を用いる。好ましくはMgAg (MgとAgをMg : Ag = 10 : 1で混合した材料) でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFAl電極が挙げられる。

#### 【0114】

EL層1623と陰極1624とでなる積層体は、各画素で個別に形成する必要があるが、EL層1623は水分に極めて弱いため、通常のフォトリソグラフィ技術を用いることができない。また、アルカリ金属を用いて作製される陰極1624は容易に酸化されてしまう。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。また、陰極1624上に外部の水分等から保護するための保護電極を積層しても良い。保護電極としては、アルミニウム (Al)、銅 (Cu) 若しくは銀 (Ag) を含む低抵抗な材料を用いることが好ましい。

10

#### 【0115】

少ない消費電力で高い輝度を得るためには、EL層を形成する材料に三重項励起子 (トリプレット) により発光する有機化合物 (以下、トリプレット化合物という) を用いる。尚、シングレット化合物とは一重項励起のみを経由して発光する化合物を指し、トリプレット化合物とは三重項励起を経由して発光する化合物を指す。

#### 【0116】

トリプレット化合物は、としては以下の論文に記載の有機化合物が代表的な材料として挙げられる。(1) T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo,1991) p.437.(2) M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151.この論文には次の式で示される有機化合物が開示されている。(3) M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett.,75 (1999) p.4.(4) T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

20

#### 【0117】

上記トリプレット化合物は、シングレット化合物よりも発光効率が高く、同じ発光輝度を得るにも動作電圧 (EL素子を発光させるに要する電圧) を低くすることが可能である。

30

#### 【0118】

図15ではスイッチング用TF T1654をマルチゲート構造とし、電流制御用TF T1655にはゲート電極とオーバーラップするLDDを設けている。多結晶シリコンを用いたTF Tは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、図15のように、画素内において機能に応じて構造の異なるTF T (オフ電流の十分に低いスイッチング用TF Tと、ホットキャリア注入に強い電流制御用TF T) を形成することは、高い信頼性を有し、且つ、良好な画像表示が可能な (動作性能の高い) 表示装置を作製する上で非常に有効である。以上のようにして作製されるアクティブマトリクス駆動の発光装置を完成させることができる。

#### 【0119】

40

#### [実施例9]

結晶半導体膜にリンをイオンドープ法により添加し、その後の活性化を本発明の熱処理方法を用いて行った試料の顕微鏡写真を図17 (A) ~ (C) に示す。試料は図4と同様な構造を有しており、ガラス基板上に100nmの窒化酸化シリコン膜、50nmの半導体膜、80nm窒化酸化シリコン膜が積層され、その上にパターン形成された30nmの窒化タンタル膜と300nmのタングステン膜が形成されている。

#### 【0120】

周知の如く、イオンドープ法により不純物元素が注入された領域は、イオンの衝撃により非晶質化する。その後必要となる熱処理は、非晶質化した領域を再度結晶化させることを目的とし、同時に不純物元素を活性化させるものである。

50

## 【 0 1 2 1 】

照射するパルス状の輻射は図 3 のグラフ曲線 A ( 保持時間 4 秒 ) と曲線 B ( 保持時間 0 . 7 5 秒 ) と同等な輻射をそれぞれ照射した。図 1 7 ( A ) は曲線 B のパルス状の輻射を 1 回照射した試料であり、半導体膜が露出した領域においてまだら模様が観察され、十分に結晶化が進んでいないことが確認される。この場合、経験則より色の濃い部分は非晶質であり、薄い領域が結晶であると判断している。図 1 7 ( B ) は同様のパルス状の輻射を 4 回繰り返して照射した試料に写真であり、同様にまだら模様が観測されているもののその数は減っているものと確認できる。図 1 7 ( C ) は曲線 A のパルス状の輻射を 1 回照射した試料であり、殆どが結晶化しているものと判断できる。

## 【 0 1 2 2 】

上記結果は、本発明の熱処理方法によって、基板にダメージを与えることなくイオンドーピング法により添加したリンを活性化できることを示している。そして、照射する条件にもよるが、1 回の照射よりも複数回照射した方がより好ましい結果が得られることを示している。

## 【 0 1 2 3 】

## [ 実施例 1 0 ]

本発明を用いて各種多様の半導体装置を完成させることができる。本発明が適用される半導体装置として携帯情報端末 ( 電子手帳、モバイルコンピュータ、携帯電話等 ) 、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ受像器、プロジェクター等が挙げられる。それらの一例を図 1 8 ~ 図 2 0 に示す。

## 【 0 1 2 4 】

図 1 8 ( A ) は携帯電話であり、表示用パネル 2 7 0 1 、操作パネル 2 7 0 2 、接続部 2 7 0 3 から成り、表示用パネル 2 7 0 1 には液晶表示装置または E L 表示装置に代表される表示装置 2 7 0 4 、音声出力部 2 7 0 5 、アンテナ 2 7 0 9 などが設けられている。操作パネル 2 7 0 2 には操作キー 2 7 0 6 、電源スイッチ 2 7 0 7 、音声入力部 2 7 0 8 などが設けられている。本発明は表示装置 2 9 0 4 に適用することができ、携帯電話を完成させることができる。

## 【 0 1 2 5 】

図 1 8 ( B ) はビデオカメラであり、本体 9 1 0 1 、液晶表示装置または E L 表示装置に代表される表示装置 9 1 0 2 、音声入力部 9 1 0 3 、操作スイッチ 9 1 0 4 、バッテリー 9 1 0 5 、受像部 9 1 0 6 から成っている。本発明は表示装置 9 1 0 2 に適用することができ、ビデオカメラを完成させることができる。

## 【 0 1 2 6 】

図 1 8 ( C ) はモバイルコンピュータ或いは携帯型情報端末であり、本体 9 2 0 1 、カメラ部 9 2 0 2 、受像部 9 2 0 3 、操作スイッチ 9 2 0 4 、液晶表示装置または E L 表示装置に代表される表示装置 9 2 0 5 で構成されている。本発明は表示装置 9 2 0 5 に適用することができ、携帯型情報端末を完成させることができる。

## 【 0 1 2 7 】

図 1 8 ( D ) はテレビ受像器であり、本体 9 4 0 1 、スピーカ 9 4 0 2 、液晶表示装置または E L 表示装置に代表される表示装置 9 4 0 3 、受信装置 9 4 0 4 、増幅装置 9 4 0 5 等で構成される。本発明は表示装置 9 4 0 3 に適用することができ、テレビ受像器を完成させることができる。

## 【 0 1 2 8 】

図 1 8 ( E ) は携帯書籍であり、本体 9 5 0 1 、液晶表示装置または E L 表示装置に代表される表示装置 9 5 0 3 、記憶媒体 9 5 0 4 、操作スイッチ 9 5 0 5 、アンテナ 9 5 0 6 から構成されており、ミニディスク ( M D ) や D V D に記憶されたデータや、アンテナで受信したデータを表示するものである。本発明は表示装置 9 5 0 3 に適用することができ、携帯書籍を完成させることができる。

## 【 0 1 2 9 】

図 1 9 ( A ) はパーソナルコンピュータであり、本体 9 6 0 1 、画像入力部 9 6 0 2 、液

10

20

30

40

50

晶表示装置またはＥＬ表示装置に代表される表示装置９６０３、キーボード９６０４で構成される。本発明は表示装置９６０１に適用することができ、パーソナルコンピュータを完成させることができる。

【０１３０】

図１９（Ｂ）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体９７０１、液晶表示装置またはＥＬ表示装置に代表される表示装置９７０２、スピーカ部９７０３、記録媒体９７０４、操作スイッチ９７０５で構成される。なお、この装置は記録媒体としてＤＶＤ（Digital Versatile Disc）、ＣＤ等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示装置９７０２に適用することができ、プレーヤーを完成させることができる。

10

【０１３１】

図１９（Ｃ）はデジタルカメラであり、本体９８０１、液晶表示装置またはＥＬ表示装置に代表される表示装置９８０２、接眼部９８０３、操作スイッチ９８０４、受像部（図示しない）で構成される。本発明は表示装置９８０２に適用することができ、デジタルカメラを完成させることができる。

【０１３２】

図２０（Ａ）はフロント型プロジェクターであり、投射装置３６０１、スクリーン３６０２で構成される。本発明は投射装置３６０１に適用することができ、フロント型プロジェクターを完成させることができる。

【０１３３】

20

図２０（Ｂ）はリア型プロジェクターであり、本体３７０１、投射装置３７０２、ミラー３７０３、スクリーン３７０４で構成される。本発明は投射装置３７０２に組み込む液晶表示装置に適用することができ、リア型プロジェクターを完成させることができる。

【０１３４】

尚、図２０（Ｃ）は、図２０（Ａ）及び図２０（Ｂ）中における投射装置３６０１、３７０２の構造の一例を示した図である。投射装置３６０１、３７０２は、光源光学系３８０１、ミラー３８０２、３８０４～３８０６、ダイクロイックミラー３８０３、プリズム３８０７、液晶表示装置３８０８、位相差板３８０９、投射光学系３８１０で構成される。投射光学系３８１０は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図２０（Ｃ）中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、ＩＲフィルム等の光学系を設けてもよい。

30

【０１３５】

また、図２０（Ｄ）は、図２０（Ｃ）中における光源光学系３８０１の構造の一例を示した図である。本実施例では、光源光学系３８０１は、リフレクター３８１１、光源３８１２、レンズアレイ３８１３、３８１４、偏光変換素子３８１５、集光レンズ３８１６で構成される。なお、図２０（Ｄ）に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、ＩＲフィルム等の光学系を設けてもよい。

【０１３６】

40

ここでは図示しなかったが、本発明はその他にもナビゲーションシステムをはじめ冷蔵庫、洗濯機、電子レンジ、固定電話機、ファクシミリなどに組み込む表示装置にも適用することが可能である。このように本発明の適用範囲はきわめて広く、さまざまな製品に適用することができる。

【０１３７】

[実施例１１]

本実施例では、液晶表示装置の画素部に使用するＴＦＴを逆スタガ型ＴＦＴで構成した例を図２１に示す。図２１（Ａ）は、素子基板に設けられた画素部の画素の一つを拡大した上面図であり、図２１（Ａ）において、点線Ａ－Ａ'で切断した部分が、図２１（Ｂ）の画素部の断面構造に相当する。

50

## 【0138】

図21(B)において、851は基板であり、まず、基板上に下地絶縁膜(図示しない)を形成する。

## 【0139】

画素部において、画素TF Tはnチャネル型TF Tで形成されている。基板851上に設けられた下地絶縁膜上にゲート電極852が形成され、その上に窒化珪素からなる第1絶縁膜853a、酸化珪素からなる第2絶縁膜853bが設けられている。また、第2絶縁膜上には、活性層としてソース領域またはドレイン領域となる第2のn型不純物領域854~856と、チャネル形成領域857、858と、前記第2のn型不純物領域とチャネル形成領域の間に第1のn型不純物領域859、860が形成される。また、チャネル形成領域857、858は絶縁層861、862で保護される。絶縁層861、862及び活性層を覆う第1の層間絶縁膜863にコンタクトホールを形成した後、第2のn型不純物領域854に接続する配線864が形成され、第2のn型不純物領域856にA1あるいはAg等からなる画素電極865が接続され、さらにその上にパッシベーション膜866が形成される。また、870は画素電極865と隣接する画素電極である。

10

## 【0140】

なお、本実施例では、画素部の画素TF Tのゲート配線をダブルゲート構造としているが、オフ電流のバラツキを低減するために、トリプルゲート構造等のマルチゲート構造としても構わない。また、開口率を向上させるためにシングルゲート構造としてもよい。

## 【0141】

また、画素部の容量部は、第1絶縁膜及び第2絶縁膜を誘電体として、容量配線871と、第2のn型不純物領域856とで形成されている。

20

## 【0142】

なお、図21で示した画素部はあくまで一例に過ぎず、特に上記構成に限定されないことはいうまでもない。

## 【0143】

本発明の熱処理装置は、図21に示す画素部のTF Tを作製する際の熱処理、例えば第2のn型不純物領域に含まれる不純物元素の活性化や、ゲッタリングに適用することができる。この熱処理は実施例1または実施例2で説明する熱処理装置を用い、パルス状の輻射を複数回照射して活性化を行う。パルス状の輻射は基板側から照射してもよいし、その逆側から照射してもよい。

30

## 【0144】

また、実施例7に従えば、本実施例の素子基板から、液晶表示装置を完成させることが可能である。また、こうして作製される液晶表示装置は実施例10に示した各種電子機器の表示部として用いることができる。

## 【0145】

## [実施例12]

本実施例は、実施例6で示すゲッタリング処理を施した半導体膜を用いて作製されたnチャネル型TF Tの特性を示す。TF Tはシングルドレイン構造であり、チャネル長10 $\mu$ m、チャネル幅8 $\mu$ mである。ゲッタリングによる触媒元素の低減効果は、オフ電流値を代用特性として見ることができ、その値が1pA以下であれば概ね良好であると言える。

40

## 【0146】

ゲッタリングの条件は、最高加熱温度を690~730、300秒間の保持時間として、それを3回繰り返している。

## 【0147】

図22は94個のサンプルのオフ電流値の分布(バラツキ)について、累積度数グラフとして示すものである。同グラフ中には、比較の為にファーンেসアニール炉を用い、5504時間のゲッタリング処理を行ったサンプルのデータも示されているが、両者に有意な差はないことが示されている。本発明の熱処理方法によっても良好なゲッタリングが可能であり、しかも従来のファーンেসアニール炉を用いたゲッタリングよりも短時間で済んで

50

いる。

【 0 1 4 8 】

【 発 明 の 効 果 】

本発明の熱処理方法を用いることにより、基板ダメージを与えず、変形させることなく半導体膜に添加した不純物元素の活性化や、ゲッタリングを短時間で行うことが可能となる。また、本発明の熱処理装置は、このような熱処理を可能とする。さらに、このような熱処理方法を用いることにより、半導体装置の生産性を向上させることができる。

【 図 面 の 簡 単 な 説 明 】

【 図 1 】 本発明の熱処理の方法を説明する図。

【 図 2 】 ランプ光源の点滅と冷媒の供給量のタイミングを説明する図。

10

【 図 3 】 ランプ光源からのパルス状の輻射による被照射領域の温度変化を示すグラフ。

【 図 4 】 本発明の熱処理のメカニズムを説明する図。

【 図 5 】 本発明の熱処理装置の構成を説明する図。

【 図 6 】 本発明の熱処理の方法を説明する図。

【 図 7 】 T F T の作製工程を説明する断面図。

【 図 8 】 半導体膜の作製方法を説明する断面図。

【 図 9 】 ゲッタリングの方法を説明する断面図。

【 図 1 0 】 駆動回路部及び画素部を備えた半導体装置の作製工程を説明する断面図。

【 図 1 1 】 駆動回路部及び画素部を備えた半導体装置の作製工程を説明する断面図。

【 図 1 2 】 駆動回路部及び画素部を備えた半導体装置の作製工程を説明する断面図。

20

【 図 1 3 】 画素部の構造を説明する上面図。

【 図 1 4 】 本発明により得られる液晶表示装置の構成を説明する図。

【 図 1 5 】 本発明により得られる発光装置の構成を説明する図。

【 図 1 6 】 本発明の熱処理装置の構成を説明する図。

【 図 1 7 】 本発明の熱処理方法により活性化処理を行った半導体膜の顕微鏡写真。

【 図 1 8 】 半導体装置の一例を示す図。

【 図 1 9 】 半導体装置の一例を示す図。

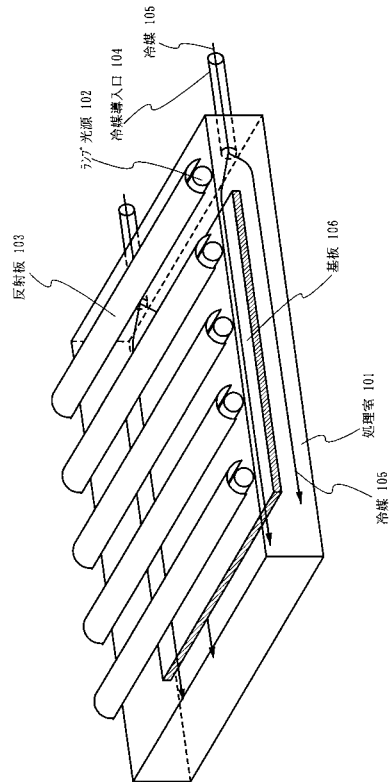
【 図 2 0 】 プロジェクターの構成を説明する図。

【 図 2 1 】 画素部の上面図及び断面図。

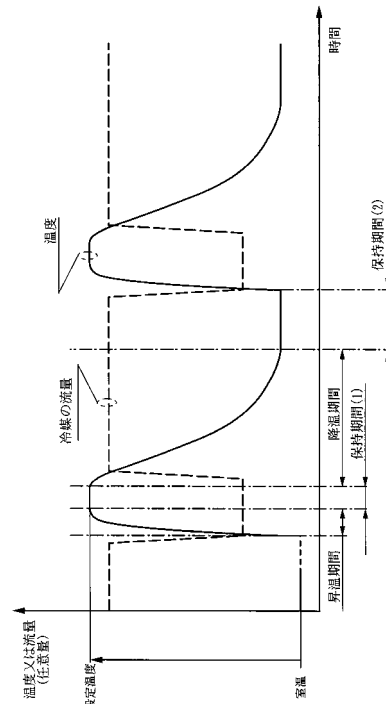
【 図 2 2 】 複数のサンプルにおける T F T のオフ電流の分布を示す累積度数グラフ。

30

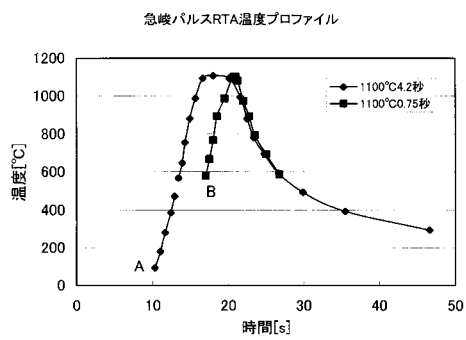
【図 1】



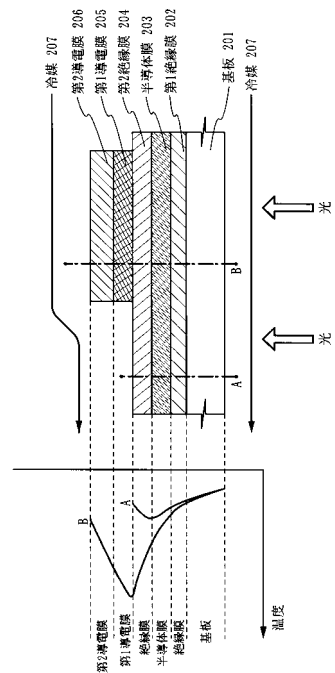
【図 2】



【図 3】

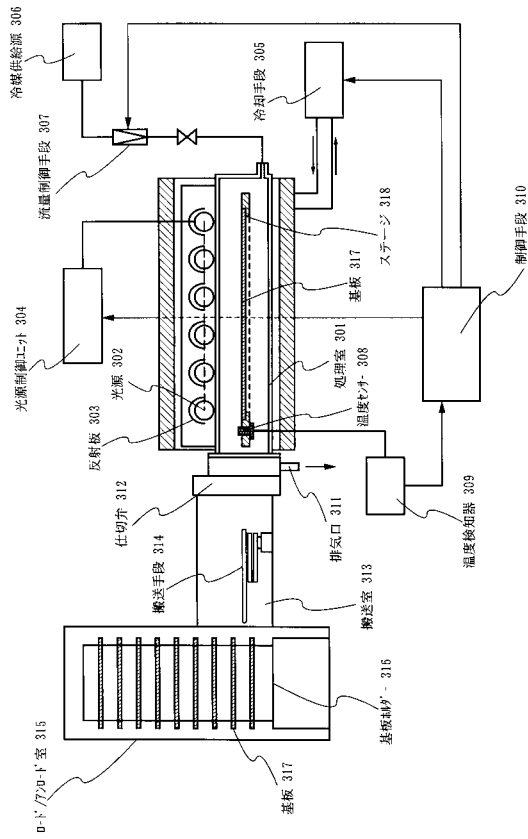


【図 4】

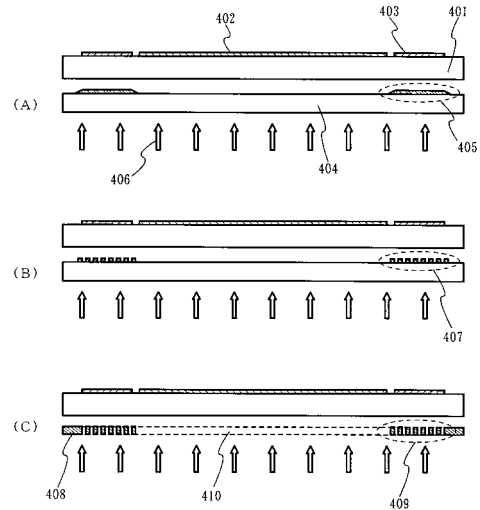




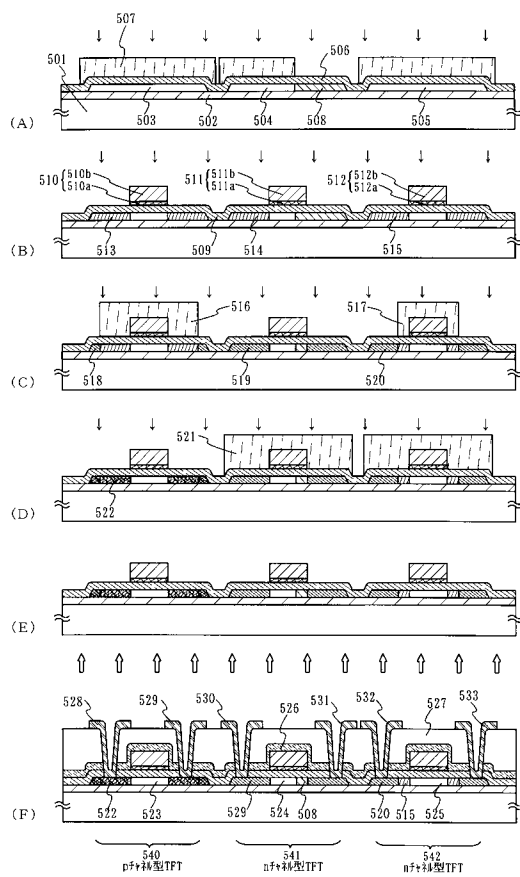
【図 5】



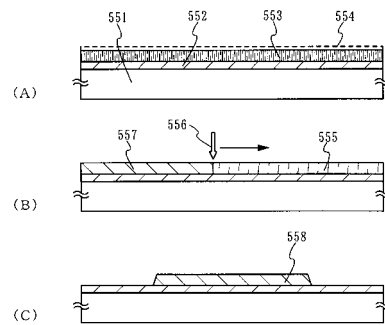
【図 6】



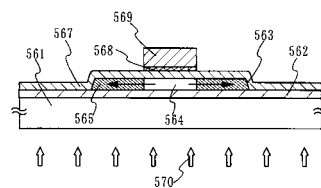
【図 7】



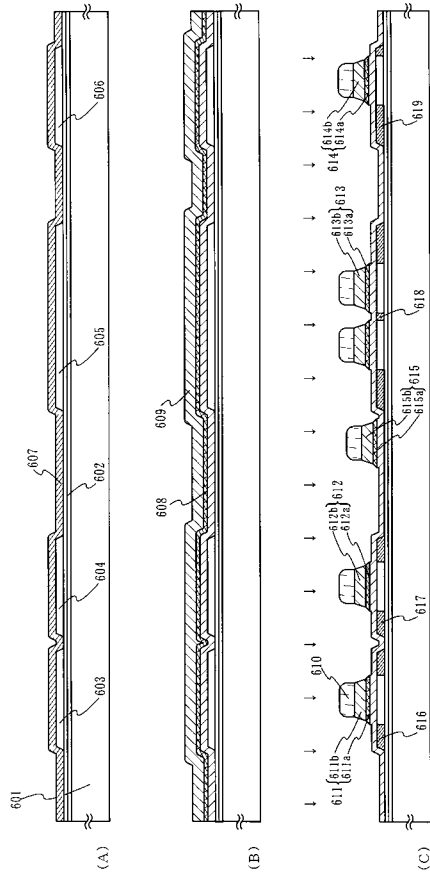
【図 8】



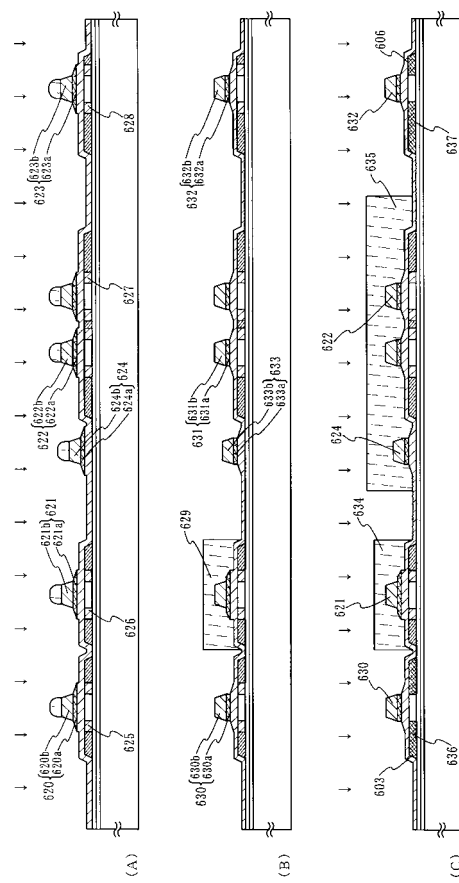
【図 9】



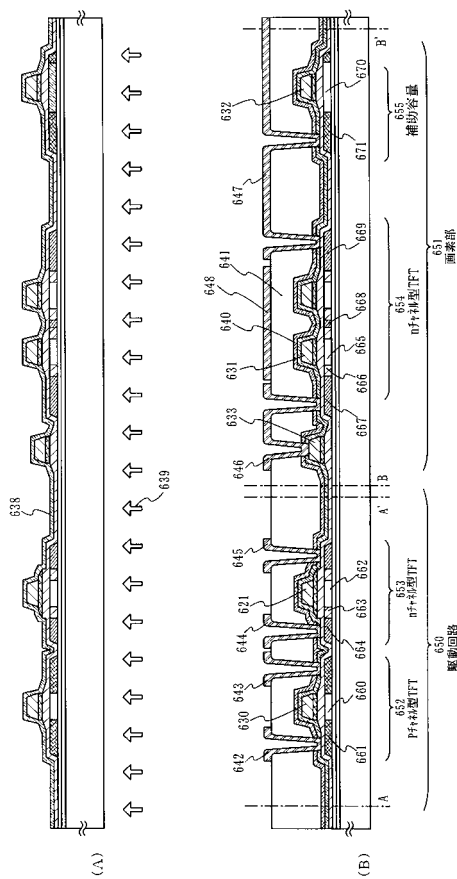
【図 10】



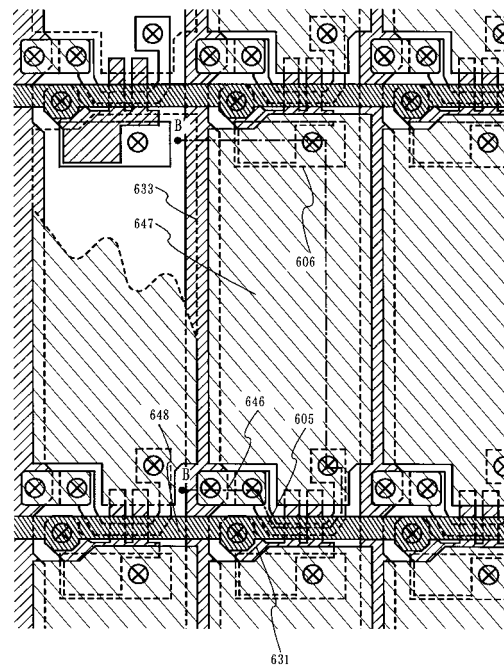
【図 11】



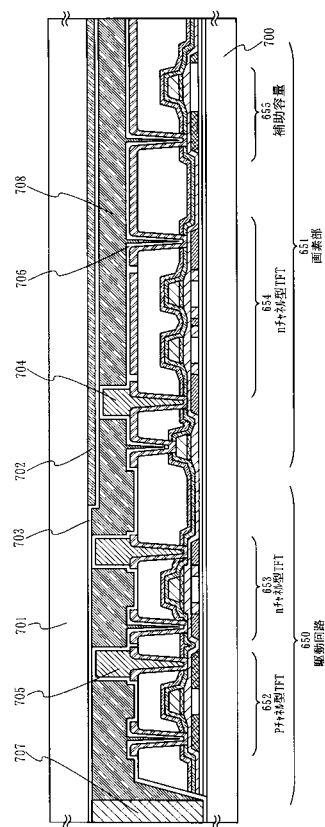
【図 12】



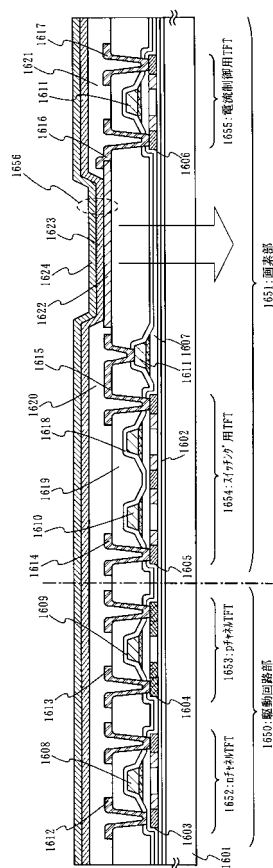
【図 13】



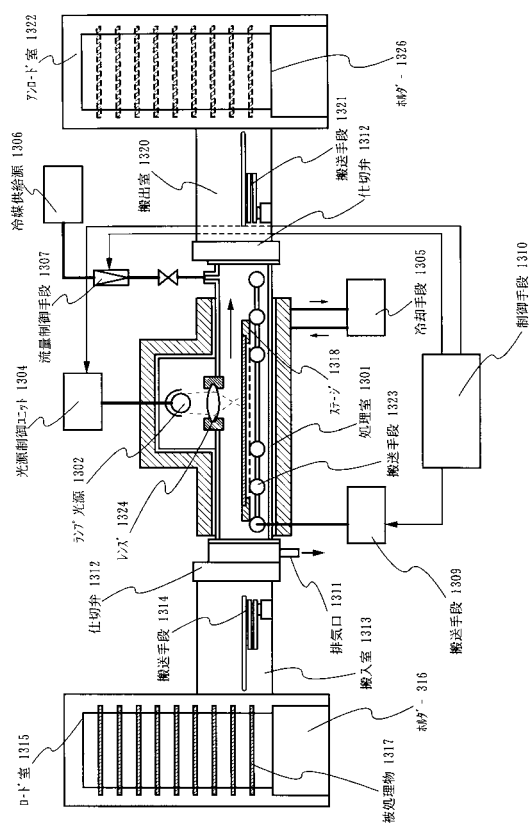
【 図 1 4 】



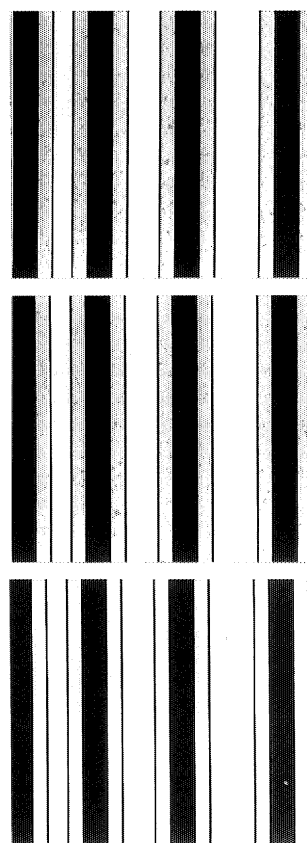
【 図 1 5 】



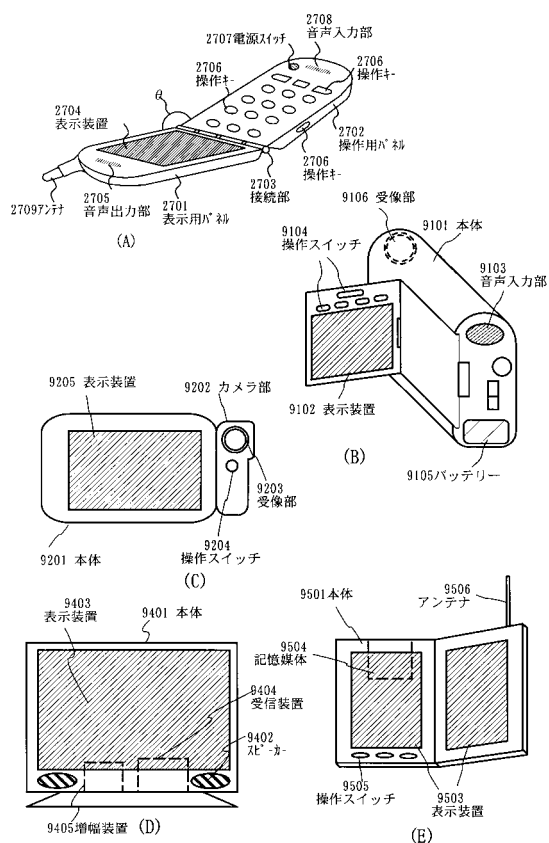
【 図 1 6 】



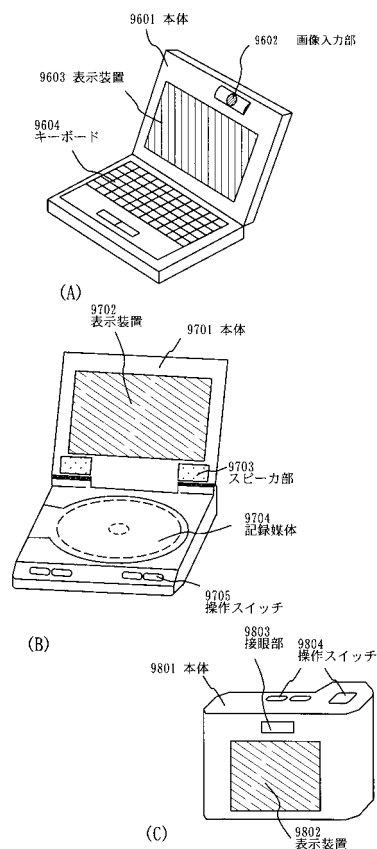
【 図 1 7 】



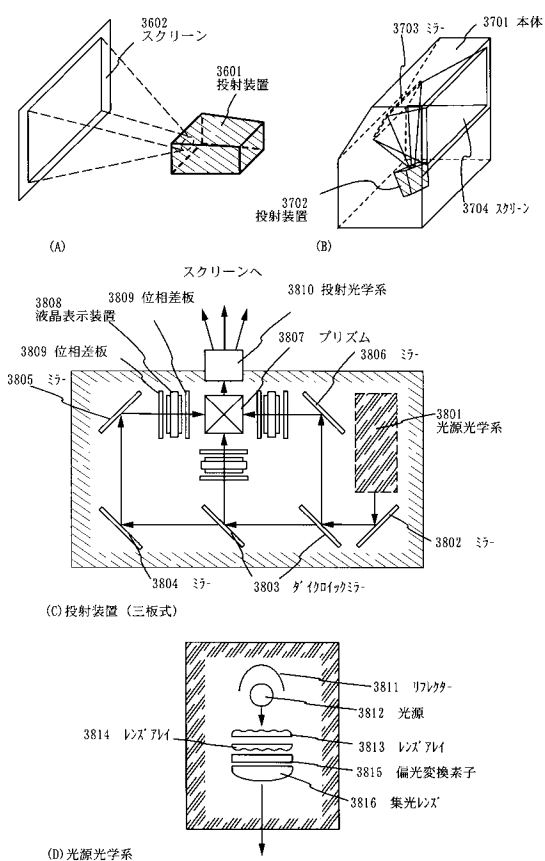
【 図 1 8 】



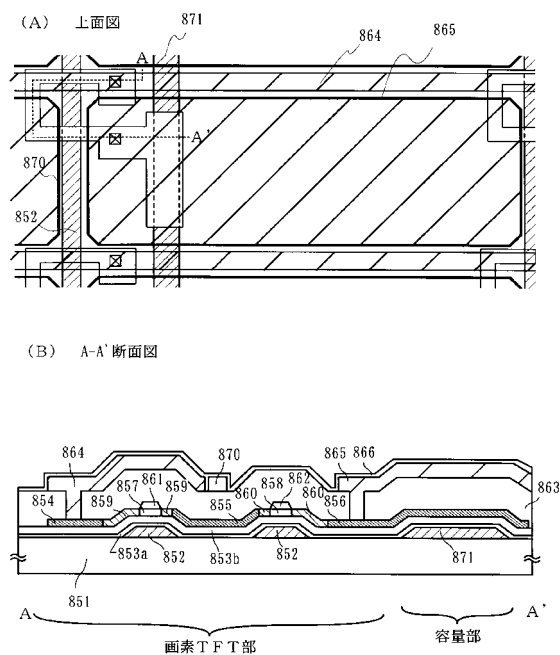
【 図 1 9 】



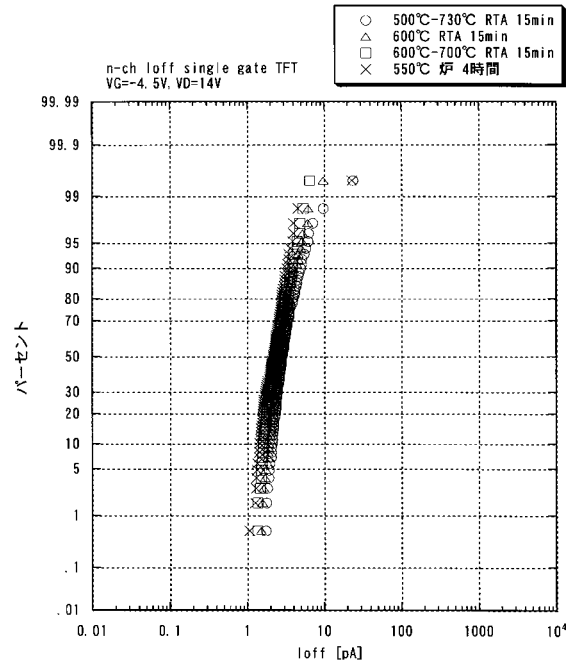
【 図 2 0 】



【 図 2 1 】



【図 22】



---

フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

H01L 21/20

H01L 21/26

H01L 21/336

H01L 29/786