(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G11C 11/401 (2006.01)
G11C 11/4063 (2006.01)

(11) 공개번호 10-2006-0072984
(43) 공개일자 2006년06월28일

(21) 출원번호 10-2004-0111795
(22) 출원일자 2004년12월24일

(71) 출원인 주식회사 하이닉스반도체
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 변희진
경기 이천시 부발읍 아미리 산 136-1 하이닉스반도체 메모리연구소

(74) 대리인 강성배

심사청구 : 있음

(54) 메모리 장치의 대기 전류 감소 방법

요약

메모리 장치의 외부로부터 오토 리프레쉬 커맨드가 인가되면 상기 메모리 장치에 대한 리프레쉬 동작이 수행되는 시간동안 상기 메모리 장치중에서 외부 신호를 수신하는 버퍼들을 디스에이블시키는 제어 신호를 발생시키는 것을 특징으로 하는 메모리 장치의 대기 전류 감소 방법이 제공된다.

대표도

도 1b

명세서

도면의 간단한 설명

도 1a, 1b는 본 발명에 따른 제어 신호 발생 방법을 설명하는 도면이다.

도 2는 외부 신호를 수신하는 버퍼의 일예이다.

도 3은 내부 오토 리프레쉬 신호의 펄스 폭을 변조하는 회로의 일예이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 메모리 장치의 오토 리프레쉬 구간 동안에 소비되는 전류를 감소시키기 위한 방법에 관한 것이다.

최근들어, 휘발성 메모리 장치(이하, 메모리 장치)가 모바일 제품에 사용되면서 전력 소모를 최소화할 수 있는 방안이 다양하게 강구되고 있는 바, 본 발명에서는 리프레쉬 동작, 특히 오토 리프레쉬 동작시 소모되는 전류(IDD5)를 감소시켜 소모 전력을 줄일 수 있는 방안을 제공하기로 한다.

주지된 바와같이, 오토 리프레쉬 동작은 외부로부터 오토 리프레쉬 커맨드를 수신한 다음, 내부 카운터로부터 출력되는 어드레스 신호를 이용하여 해당 워드라인을 액티브 시킨 후, 감지 증폭기를 동작시켜 데이타를 리스토아하는 과정으로 구성된다.

그런데, 종래의 경우, 오토 리프레쉬 동작중에도 /CS, /RAS, /CAS, 및 /WE 신호를 수신하는 커맨드 버퍼와, 외부 어드레스를 수신하는 어드레스 버퍼와, 외부 클락을 수신하여 메모리 장치의 내부에서 사용되는 내부 제어 신호를 출력하는 클락 버퍼들이 모두 인에이블 상태를 유지하였다.

이로 인하여, 오토 리프레쉬 동작이 진행되는 동안, 이들 커맨드 버퍼 등은 불필요한 전력을 소모한다는 문제점이 있었다.

그런데, 오토 리프레쉬 동작이 진행되는 동안에는 전술한 커맨드 버퍼와, 어드레스 버퍼와, 클락 버퍼는 특별한 사정이 없는 한 사용하지 않는 경우가 대부분이므로 이들을 디스에이블 상태로 유지시켜 두어도 아무런 문제가 없을 것이다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 오토 리프레쉬 동작이 진행되는 동안에는 외부 신호를 수신하는 버퍼를 디스에이블시켜 메모리 장치의 소모 전력을 감소시키는 방법을 제공한다

본 발명은 오토 리프레쉬 커맨드에 응답하여 발생된 내부 오토 리프레쉬 신호를 이용하여 외부 신호를 수신하는 버퍼를 디스에이블시키는 방법을 제공한다.

발명의 구성 및 작용

메모리 장치의 외부로부터 오토 리프레쉬 커맨드가 인가되면 상기 메모리 장치에 대한 리프레쉬 동작이 수행되는 시간동안 상기 메모리 장치중에서 외부 신호를 수신하는 버퍼들을 디스에이블시키는 제어 신호를 발생시키는 것을 특징으로 하는 메모리 장치의 대기 전류 감소 방법이 제공된다.

본 발명에 있어서, 상기 제어 신호는 상기 오토 리프레쉬 커맨드에 응답하여 생성된 내부 오토 리프레쉬 신호를 이용한다.

본 발명에 있어서, 상기 리프레쉬 동작이 수행되는 시간이 종료된 후부터 일정 시간까지는 메모리 장치에 대한 프리차지 동작과 상기 버퍼들을 인에이블시키는 동작이 동시에 이루어진다.

(실시예)

이하, 도면을 참조하여 본 발명의 실시예를 구체적으로 설명한다.

도 1a는 본 발명에 따라서, 오토 리프레쉬 동작을 수행하는 동안 외부 신호를 수신하는 버퍼의 액티브 여부를 결정하는 신호를 생성하는 방법을 설명하는 도면이다. 여기서, 외부 신호를 수신하는 버퍼란 전술한 커맨드 버퍼, 어드레스 버퍼, 클락 버퍼 등을 포함한다.

도 1a에서, 신호(buf_en)는 외부 신호 수신 버퍼의 동작의 인에이블 여부를 결정하는 버퍼 인에이블 신호로서, 종래의 메모리 장치에서 사용되는 사용되던 일반적인 신호이다. 다음, 신호(aref)는 오토 리프레쉬 커맨드에 응답하여 내부에서 발생된 내부 오토 리프레쉬 신호로, 신호(aref)가 인에이블되어 있는 동안 리프레쉬 동작이 이루어진다. 마지막으로, 신호(buf_en_new)는 종래의 버퍼 인에이블 신호(buf_en)와 내부 오토 리프레쉬 신호(aref)를 노아 연산하여 출력한 신호로, 본 발명에 따른 새로운 버퍼 인에이블 신호이다.

도 1b는 도 1a에서 설명한 신호의 파형도를 도시한다.

종래의 경우, 버퍼 인에이블 신호(buf_en)가 로우 레벨인 경우, 외부 신호를 수신하는 버퍼는 인에이블 상태가 된다. 예컨대, 종래의 경우, 도 2에 도시된 외부 신호 수신 버퍼의 동작을 제어하기 위하여, 신호(buf_en_new) 대신에 신호(buf_en)를 사용하였다. 따라서, 신호(buf_en)가 로우 레벨이 되는 경우, 버퍼는 인에이블 상태가 됨을 알 수 있다.

다음, 신호(aref)는 오토 리프레쉬 커맨드에 응답하여 하이 레벨로 천이한 후, 일정 시간이 흐른 후 로우 레벨로 천이함을 알 수 있다. 여기서, 일정 시간이라함은 리프레쉬 동작을 보장할 수 있는 최소 시간을 의미한다. 도 1b에서는 오토 리프레쉬 커맨드 인가 후 t1 까지의 시간을 리프레쉬 동작을 보장할 수 있는 최소 시간으로 표시하였다. 이 시간은 통상 40~45ns 정도이다. 그리고, 도 1b의 80ns은 오토 리프레쉬 커맨드 후부터 프리차지 동작이 완료되기까지의 시간을 나타낸다.

마지막으로, 신호(buf_en_new)는 신호(buf_en)와 신호(aref)의 노아 연산 결과 임을 알 수 있다.

도 2는 외부 신호를 수신하는 버퍼의 일예이다.

도 2에서, "buf_in"는 /CS, /CAS, /RAS, /WE , 어드레스 신호, 클락신호 등을 나타내고, "buf_out"는 버퍼의 출력신호를 나타낸다.

종래의 경우에는 외부 신호 수신 버퍼의 인에이블 여부를 결정하기 위하여, 신호(buf_en)를 사용하였지만, 본 발명의 경우에는 도 2에 도시된 바와같이, 도 1에서 설명한 신호(buf_en_new)를 이용하여 버퍼를 제어 한다.

도시된 바와같이, 도 2의 버퍼는 신호(buf_en_new)가 로우 레벨인 경우 인에이블되고, 신호(buf_en_new)가 하이 레벨인 경우에는 디스에이블된다.

도 2의 버퍼 동작은 도 1b를 참조하여 설명한다.

파워의 인가 여부를 나타내는 파워 업 신호가 인가되기 전에는 신호(buf_en_new)는 하이 레벨을 유지하므로, 도 2의 버퍼는 디스에이블 상태이다.

다음, 파워 업 신호가 인가되면, 신호(buf_en_new)는 로우 레벨로 천이하여 도 2의 버퍼를 정상적으로 동작시킬 것이다. 따라서, 도 2의 버퍼는 그 역할에 따라서 커맨드 신호와 어드레스 신호 등을 수신할 것이다.

다음, 오토 리프레쉬 커맨드에 응답하여 내부 오토 리프레쉬 신호(aref)가 하이 레벨로 인에이블된다. 하이 레벨로 천이된 내부 오토 리프레쉬 신호(aref)는 리프레쉬를 동작을 보장하기 위한 시간동안 하이 레벨을 유지한 후 로우 레벨로 천이한다. 따라서, 신호(buf_en)와 신호(aref)를 노아 연산한 신호(buf_en_new)는 하이 레벨로 천이한다. 그 결과, 도 2의 버퍼는 디스에이블 상태가 된다. 즉, 도 2의 버퍼는 오토 리프레쉬 커맨드에 의하여 리프레쉬 동작이 수행되는 동안에는 디스에이블된다. 따라서, 리프레쉬 동작중에 소모되는 전력을 절감할 수 있다.

도 3은 내부 오토 리프레쉬 신호(aref)의 펄스 폭을 변조하는 회로의 일예이다. 참고로, 도 3의 출력신호(arefd)는 도 1b의 신호(aref) 대신 사용되는 신호이다.

일반적으로, 오토 리프레쉬 구간으로 스펙에 의하여 설정된 80ns 중에서 도 2의 버퍼를 디스에이블 시킬 수 있는 시간은 40~45ns 정도이고, 나머지 시간 동안은 버퍼를 인에이블시켜 외부 신호를 수신할 준비를 시켜야 한다(참고로, 나머지 시간에는 프리차지 동작이 이루어진다).

본 발명의 개념을 사용하고자 하는 사용자는 도 3의 펄스 폭 변조 회로를 사용하여 신호(aref)의 하이 레벨 구간을 증가시킴으로써 버퍼에서 소모되는 전력을 줄일 수 있을 것이다.

다만, 유의할 것은, 펄스 폭을 증가시키더라도 스펙에서 정한 80ns 이후에는 외부 신호를 수신할 수 있을 만큼 시간적 여유가 있도록 하여야 할 것이다.

발명의 효과

본 발명은 오토 리프레쉬 커맨드에 의한 오토 리프레쉬 동작중에는 외부 신호를 수신하는 버퍼의 동작을 디스에이블시켜 소모 전력을 감소시키는 방법을 제공하며, 그 결과 본 발명의 개념을 모바일 제품 등에 사용하는 메모리 장치에 적용하는 경우 사용 시간을 늘릴 수 있을 것이다.

(57) 청구의 범위

청구항 1.

메모리 장치의 외부로부터 오토 리프레쉬 커맨드가 인가되면 상기 메모리 장치에 대한 리프레쉬 동작이 수행되는 시간동안 상기 메모리 장치중에서 외부 신호를 수신하는 버퍼들을 디스에이블시키는 제어 신호를 발생시키는 것을 특징으로 하는 메모리 장치의 대기 전류 감소 방법.

청구항 2.

제 1 항에 있어서,

상기 제어 신호는 상기 오토 리프레쉬 커맨드에 응답하여 생성된 내부 오토 리프레쉬 신호를 이용하는 것을 특징으로 하는 메모리 장치의 대기 전류 감소 방법.

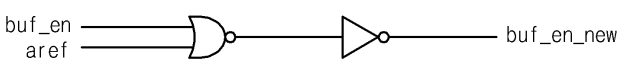
청구항 3.

제 1 항에 있어서,

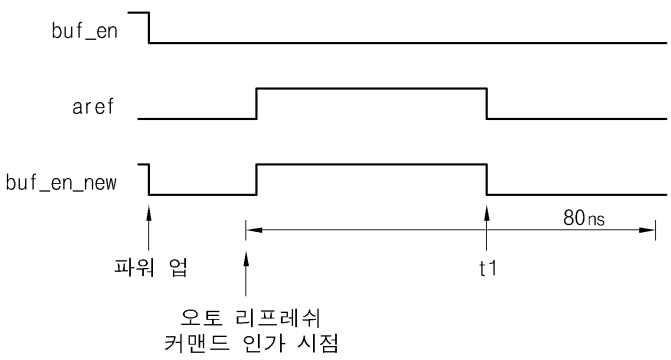
상기 리프레쉬 동작이 수행되는 시간이 종료된 후부터 일정 시간까지는 메모리 장치에 대한 프리차지 동작과 상기 버퍼들을 인에이블시키는 동작이 동시에 이루어지는 것을 특징으로 하는 메모리 장치의 대기 전류 감소 방법.

도면

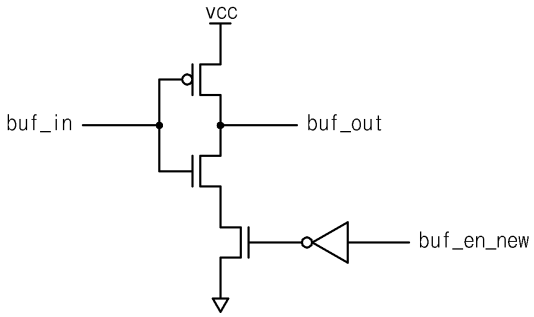
도면1a



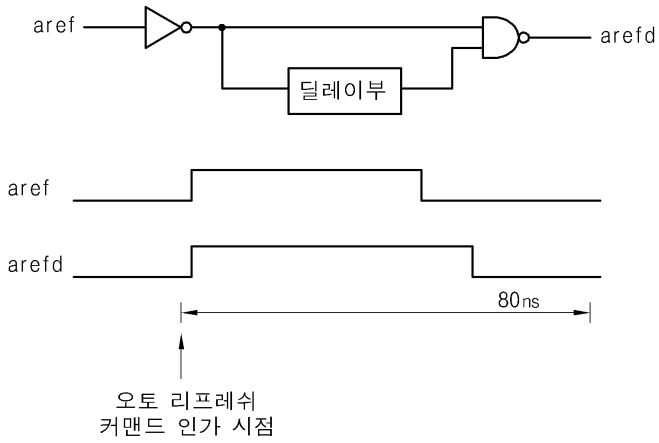
도면1b



도면2


vcc
buf_in
buf_out
buf_en_new

도면3


aref
arefd
딜레이부
aref
arefd
80ns
오토 리프레쉬
커맨드 인가 시점