

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-165339

(P2014-165339A)

(43) 公開日 平成26年9月8日(2014.9.8)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/304 (2006.01)	H O 1 L 21/304 6 2 1 B	3 C 0 5 8
B 2 4 B 37/10 (2012.01)	H O 1 L 21/304 6 3 1	5 F 0 5 7
	B 2 4 B 37/04 G	

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願2013-35057 (P2013-35057)
 (22) 出願日 平成25年2月25日 (2013.2.25)

(71) 出願人 000134051
 株式会社ディスコ
 東京都大田区大森北二丁目13番11号
 (74) 代理人 100075384
 弁理士 松本 昂
 (74) 代理人 100142804
 弁理士 大上 寛
 (72) 発明者 前田 展秀
 東京都大田区大森北二丁目13番11号
 株式会社ディスコ内
 Fターム(参考) 3C058 AA07 CA07 CB01 DA17
 5F057 AA03 BA19 BB40 CA11 DA02
 DA11 EA01 EA02

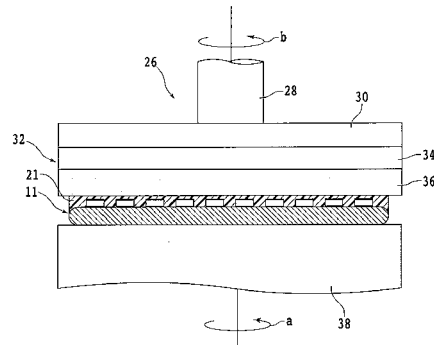
(54) 【発明の名称】 積層ウエーハの加工方法

(57) 【要約】

【課題】 封止樹脂を高精度に平坦化しうる積層ウエーハの加工方法を提供することである。

【解決手段】 ウエーハと、交差する複数の分割予定ラインで区画された該ウエーハの表面上の各領域にそれぞれ積層された複数のチップと、を備えた積層ウエーハの加工方法であって、該積層ウエーハの表面側を封止樹脂で封止する封止ステップと、該封止ステップを実施した後、該積層ウエーハの該封止樹脂面に砥粒を含む研磨スラリーを供給しつつ研磨パッドで該封止樹脂を研磨して平坦化する研磨ステップと、を備えたことを特徴とする。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

ウエーハと、交差する複数の分割予定ラインで区画された該ウエーハの表面上の各領域にそれぞれ積層された複数のチップと、を備えた積層ウエーハの加工方法であって、
該積層ウエーハの表面側を封止樹脂で封止する封止ステップと、
該封止ステップを実施した後、該積層ウエーハの該封止樹脂面に砥粒を含む研磨スラリーを供給しつつ研磨パッドで該封止樹脂を研磨して平坦化する研磨ステップと、
を備えたことを特徴とする積層ウエーハの加工方法。

【請求項 2】

該封止ステップを実施した後、該研磨ステップを実施する前に、
砥粒を含まない研削液を該積層ウエーハの該封止樹脂面に供給しつつ、該封止樹脂面を研削砥石を有する研削手段で研削して該封止樹脂を所定の厚みへと薄化する研削ステップを更に備えた、請求項 1 記載の積層ウエーハの加工方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ウエーハ上に複数のチップが配設された積層ウエーハの加工方法に関する。

【背景技術】

【0002】

半導体デバイスの製造プロセスにおいては、半導体ウエーハの表面にストリートと呼ばれる分割予定ラインによって区画された各領域に IC や LSI 等のデバイスが形成される。そして、分割予定ラインに沿って半導体ウエーハをチップに分割することで、個々の半導体デバイスが製造される。このようにして製造された半導体デバイスは各種電気機器に広く利用されている。

20

【0003】

近年、電気機器の小型化・薄型化に伴い半導体デバイスパッケージも小型化・薄型化が要求され、実装の高密度化が要求されている。複数の半導体デバイスを一つのパッケージに集積する手法の一つに複数の半導体デバイスチップを縦方向に積層して実装する三次元実装がある。

【0004】

従来の三次元実装では、ワイヤボンディングを用いて半導体デバイスチップ間、或いは半導体デバイスチップとインターポーザとを接続していた。ワイヤボンディングによる接続では、その配線長分インダクタンス等が大きくなるので高速での信号のやり取りには向かないという問題があるとともに、ワイヤが半導体デバイスチップ等に触れないようにチップを積層する必要があるため小型化が難しい等の問題がある。

30

【0005】

近年、新たな三次元実装技術として、ワイヤの代わりに Si 貫通電極 (Through-Silicon Via: TSV) を用いた実装技術が注目されている。TSV 技術を用いると、配線長がワイヤより短いため配線抵抗やインダクタンスが大幅に低減でき、消費電力も大幅に低減できるというメリットがある。

40

【0006】

一方、半導体デバイスチップの積層方法としては次のような積層技術が開発されつつある。第 1 の積層方法は、複数の半導体デバイスウエーハ同士を積層し、積層した半導体デバイスウエーハを貫く貫通電極を形成してウエーハ同士を接続する積層方法である (Wafer on Wafer: WOW)。

【0007】

第 2 の積層方法は、個片化した半導体デバイスチップを半導体デバイスウエーハ上に bumps を介してマウントする方法である (Chip on Wafer: COW)。これらの積層方法で積層したウエーハを分割することで、個々の積層デバイスチップが製造される。

50

【0008】

COW方法では、半導体デバイスウエーハ上に積層された半導体デバイスチップを保護するために、半導体デバイスウエーハ上に積層された半導体デバイスチップは封止樹脂で封止される。その後、半導体デバイスウエーハ上のデバイスと半導体デバイスチップとはSi貫通電極(TSV)により接続される。

【0009】

更に、封止樹脂面上に半導体デバイスチップ及び/又は半導体デバイスウエーハ上の半導体デバイスに接続される配線が形成される。必要に応じて、新たな半導体デバイスウエーハや半導体デバイスチップが最初の半導体デバイスウエーハ上に積層された半導体デバイスチップ上に積層される。

10

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2012-209522号公報

【特許文献2】特開2009-095903号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

樹脂封止面上に配線層を形成するには、封止樹脂の上面が平坦である必要がある。しかし、例えば特許文献2に開示されるような研削装置を用いて封止樹脂を研削しても、封止樹脂の被研削面にはスクラッチ等が形成されてしまい、平坦化が難しいという問題がある。

20

【0012】

本発明はこのような点に鑑みてなされたものであり、その目的とするところは、封止樹脂を高精度に平坦化する積層ウエーハの加工方法を提供することである。

【課題を解決するための手段】

【0013】

本発明によると、ウエーハと、交差する複数の分割予定ラインで区画された該ウエーハの表面上の各領域にそれぞれ積層された複数のチップと、を備えた積層ウエーハの加工方法であって、該積層ウエーハの表面側を封止樹脂で封止する封止ステップと、該封止ステップを実施した後、該積層ウエーハの該封止樹脂面に砥粒を含む研磨スラリーを供給しつつ研磨パッドで該封止樹脂を研磨して平坦化する研磨ステップと、を備えたことを特徴とする積層ウエーハの加工方法が提供される。

30

【0014】

好ましくは、本発明の積層ウエーハの加工方法は、該封止ステップを実施した後、該研磨ステップを実施する前に、砥粒を含まない研削液を該積層ウエーハの該封止樹脂面に供給しつつ、該封止樹脂面を研削砥石を有する研削手段で研削して該封止樹脂を所定の厚みへと薄化する研削ステップを更に備えている。

【発明の効果】

【0015】

本発明の積層ウエーハの加工方法には、封止樹脂面に砥粒を含む研磨スラリーを供給しながら研磨パッドで封止樹脂の研磨を実施するため、封止樹脂面にスクラッチを形成することなく封止樹脂面を高精度に平坦化できる。

40

【0016】

請求項2記載の発明によると、研磨ステップを実施する前に封止樹脂を所定厚みへと研削によって薄化するため、積層チップの厚みを薄化できる上、研削によって所定厚みへと薄化しておくことで、研磨のみで加工するよりも加工時間を短縮できる。

【図面の簡単な説明】

【0017】

【図1】積層ウエーハの斜視図である。

50

【図2】封止ステップを説明する断面図である。

【図3】研削ステップを示す一部断面側面図である。

【図4】研磨ステップを示す一部断面側面図である。

【発明を実施するための形態】

【0018】

以下、本発明の実施形態を図面を参照して詳細に説明する。図1を参照すると、本発明実施形態に係る積層ウエーハ11の斜視図が示されている。積層ウエーハ11は、交差する複数の分割予定ライン5により区画された各領域にIC、LSI等の半導体デバイス15が形成された半導体デバイスウエーハ13と、半導体デバイスウエーハ13の各半導体デバイス15上に接着剤等により固定された複数の半導体デバイスチップ17とにより構成されている。

10

【0019】

図2の断面図に示すように、各半導体デバイスチップ17は半導体デバイス19をその表面に有している。半導体デバイスウエーハ13は、複数の半導体デバイス15が形成された表面13aと、裏面13bとを有している。

【0020】

本発明の積層ウエーハの加工方法では、まず図2に示すように、積層ウエーハ11の表面側を封止樹脂21で封止する封止ステップを実施する。封止樹脂21としては、エポキシ樹脂等の有機樹脂を採用可能である。或いは、有機樹脂中に無機フィラーが分散された封止樹脂でもよい。

20

【0021】

封止ステップを実施した後、封止樹脂面を研削砥石を有する研削ユニット（研削手段）で研削して封止樹脂を所定の厚みへと薄化する研削ステップを実施する。この研削ステップについて、図3を参照して説明する。

【0022】

図3において、符号10は研削装置の研削ユニット（研削手段）であり、研削ユニット10はモータにより回転駆動されるスピンドル12と、スピンドル12の先端に固定されたホイールマウント14と、ホイールマウント14に装着された研削ホイール16とを含んでいる。研削ホイール16は、環状基台18の下端に複数の研削砥石20が固着されて構成されている。

30

【0023】

この研削ステップでは、研削装置のチャックテーブル22で積層ウエーハ11の半導体デバイスウエーハ13側を吸引保持し、封止樹脂21を露出させる。研削液供給ノズル24から砥粒を含まない純水等の研削液を積層ウエーハ11の封止樹脂21の面上に供給しつつ、チャックテーブル22を例えば300rpmで矢印a方向に回転させるとともに、研削ホイール16を矢印b方向に6000rpmで回転させながら、図示しない研削ユニット送り機構を作動して研削砥石20を封止樹脂21の表面に接触させる。

【0024】

そして、研削ホイール16を所定の研削送り速度で下方に所定量研削送りして、封止樹脂21の研削を実施する。接触式又は非接触式の厚み測定ゲージによって積層ウエーハ11の厚みを測定しながら封止樹脂21を所望の厚みに研削する。

40

【0025】

封止樹脂21の研削を実施すると、封止樹脂21の被研削面にはスクラッチ等が形成されることがあり、被研削面の十分な平坦度は得られない。よって、本発明の積層ウエーハの加工方法では、研削ステップを実施した後、封止樹脂21の研削面を研磨パッドで研磨する研磨ステップを実施する。

【0026】

この研磨ステップは、図4に示すような研磨ユニット26を使用して、化学的機械研磨（CMP）により実施する。図4において、研磨ユニット26は、回転駆動されるスピンドル28と、スピンドル28の先端に固定されたホイールマウント30と、ホイールマウ

50

ント 30 に装着された研磨ホイール 32 とを含んでいる。

【0027】

研磨ホイール 32 は、基台 34 の下端部に不織布等の研磨パッド 36 を接着して構成されている。スピンドル 28、ホイールマウント 30 及び研磨ホイール 32 の基台 34 に渡りスラリー供給穴が形成されている。

【0028】

研磨ステップでは、研磨装置のチャックテーブル 38 で積層ウエーハ 11 の半導体デバイスウエーハ 13 側を吸引保持し、研削が実施された封止樹脂 21 を露出させる。研磨ホイール 32 のスラリー供給穴を介して研磨パッド 36 にスラリーを供給しつつ、チャックテーブル 38 を矢印 a 方向に回転させるとともに、研磨ホイール 32 の研磨パッド 36 を封止樹脂 21 の研削面に当接させて、研磨ホイール 32 を矢印 b 方向に回転させながら封止樹脂 21 の研削面を研磨して封止樹脂 21 を平坦化する。

10

【0029】

研磨パッド 36 に供給するスラリーとしては、例えば純水に砥粒としてのシリカ、セリア、アルミナ、ジルコニア等が混入されたものを使用する。この研磨ステップを実施すると、研削により封止樹脂 21 の研削面にスクラッチが形成されていても研磨によりスクラッチを除去することができ、封止樹脂 21 の表面を高精度に平坦化することができる。

【0030】

CMP で封止樹脂 21 を平坦化した後、Si 貫通電極 (TSV) を形成して、半導体デバイスウエーハ 13 の半導体デバイス 15 と半導体デバイスチップ 17 の半導体デバイス 19 とを接続する。更に、封止樹脂 21 上に配線を形成する。

20

【0031】

この配線は、半導体デバイスウエーハ 13 上に積層された半導体デバイスチップ 17 に対応して新たな半導体デバイスチップや半導体デバイスウエーハを積層したとき、この積層された半導体デバイスチップ又は半導体デバイスウエーハのデバイスと下側の半導体デバイス 15, 19 とを接続するために使用される。

【0032】

上述した実施形態では、半導体デバイスウエーハの各半導体デバイス上に半導体デバイスチップを積層して積層ウエーハを構成しているが、積層ウエーハはこれに限定されるものではなく、デバイスを有しないインターポーザーウエーハ上に半導体デバイスチップが積層されたものを含むものである。

30

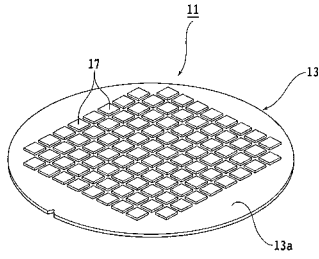
【符号の説明】

【0033】

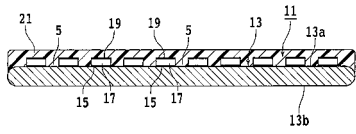
- 10 研削ユニット
- 11 積層ウエーハ
- 15 半導体デバイス
- 16 研削ホイール
- 17 半導体デバイスチップ
- 19 半導体デバイス
- 20 研削砥石
- 21 封止樹脂
- 26 研磨ユニット
- 32 研磨ホイール
- 36 研磨パッド

40

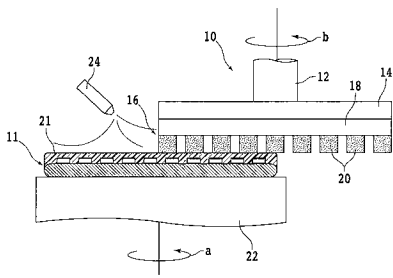
【 図 1 】



【 図 2 】



【 図 3 】



【 図 4 】

