

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 12 月 15 日(15.12.2016)



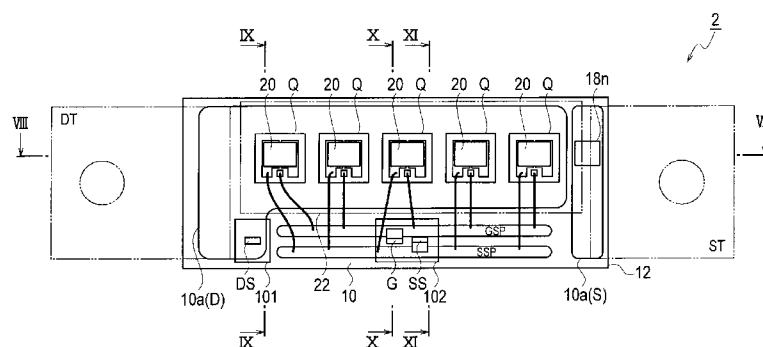
(10) 国際公開番号

WO 2016/199635 A1

- (51) 国際特許分類:
H01L 25/07 (2006.01) H01L 23/31 (2006.01)
H01L 23/28 (2006.01) H01L 25/18 (2006.01)
H01L 23/29 (2006.01) H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2016/066157
- (22) 国際出願日: 2016 年 6 月 1 日(01.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-115587 2015 年 6 月 8 日(08.06.2015) JP
- (71) 出願人: ローム株式会社(ROHM CO., LTD.) [JP/JP];
〒6158585 京都府京都市右京区西院溝崎町 2 1
番地 Kyoto (JP).
- (72) 発明者: 花田 俊雄(HANADA, Toshio); 〒6158585
京都府京都市右京区西院溝崎町 2 1 番地 ロ
ーム株式会社内 Kyoto (JP).
- (74) 代理人: 三好 秀和, 外(MIYOSHI, Hidekazu et
al.); 〒1050001 東京都港区虎ノ門一丁目 2 番 8 号
虎ノ門琴平タワー Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー
ラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: POWER MODULE SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME, AND INVERTER DEVICE

(54) 発明の名称: パワーモジュール半導体装置およびその製造方法、およびインバータ装置



(57) Abstract: A power module semiconductor device (2), provided with: an insulating substrate (10); a first pattern (10a(D)) of a copper plate layer (10a) disposed on the insulating substrate (10); a semiconductor device Q disposed on the first pattern (10a(D)); power system terminals ST, DT and signal system terminals DS, G, SS electrically connected to the semiconductor device Q; a first terminal holder (101) for locking the signal system terminal DS; a second terminal holder (102) for locking the signal system terminals G, SS; and a plastic layer (12) for covering the semiconductor device Q and the insulating substrate (10) so as to expose the upper surface part of the first terminal holder (101) and the second terminal holder (102) on a molding surface. The present invention provides: a power module semiconductor device that can be made more compact and can be improved in regard to load-stress-induced damage or terminal detachment; a method for manufacturing the power module semiconductor device; and an inverter device that has the power module semiconductor device.

(57) 要約:

[続葉有]

WO 2016/199635 A1



パワーモジュール半導体装置（２）は、絶縁基板（１０）と、絶縁基板（１０）上に配置された銅プレート層（１０ａ）の第１パターン（１０ａ（Ｄ））と、第１パターン（１０ａ（Ｄ））上に配置された半導体デバイスＱと、半導体デバイスＱと電氣的に接続される電力系端子ＳＴ・ＤＴおよび信号系端子ＤＳ・Ｇ・ＳＳと、信号系端子ＤＳに係止する１端子ホルダ（１０１）と、信号系端子Ｇ・ＳＳに係止する２端子ホルダ（１０２）と、１端子ホルダ（１０１）および２端子ホルダ（１０２）の上面部をモールド面に露出させるようにして半導体デバイスＱおよび絶縁基板（１０）を被覆する樹脂層（１２）とを備える。小型化が可能であり、荷重応力による破損や端子抜けを改善できるパワーモジュール半導体装置およびその製造方法、およびこのパワーモジュール半導体装置を有するインバータ装置を提供する。

明 細 書

発明の名称：

パワーモジュール半導体装置およびその製造方法、およびインバータ装置
技術分野

[0001] 本実施の形態は、パワーモジュール半導体装置およびその製造方法、およびインバータ装置に関する。

背景技術

[0002] 現在多くの研究機関において、シリコンカーバイド（SiC: Silicon Carbide）デバイスの研究開発が行われている。SiCパワーデバイスの特長として、従来のSiパワーデバイスよりも低オン抵抗であり、高速スイッチングおよび高温動作などを挙げることができる。

[0003] 絶縁ゲートバイポーラトランジスタ（IGBT: Insulated Gate Bipolar Transistor）などの従来のSiパワーデバイスでは、動作可能な温度範囲が150℃程度までである。

[0004] しかしながら、SiCパワーデバイスでは、理論的には、約600℃まで動作可能である。

[0005] 従来のSiパワーモジュールでは、Siパワーデバイスのオン抵抗を下げるためにデバイス面積を大きくする必要があり、パワーモジュールの小型化に限界があった。

[0006] SiCパワーモジュールでは、SiCデバイスのオン抵抗が低いために面積の小さいデバイスでも大電流を導通することができ、SiCパワーモジュールの小型化が可能となる。

[0007] これらのSiCパワーデバイスのパッケージには、ケース型が採用されていたり、特許文献1のようにトランスファモールド成形された半導体装置や、特許文献2のようにソケットを一体成型し、端子を圧入してプレスフィット垂直端子を形成するトランスファモールドについて開示されているものもある。

先行技術文献

特許文献

[0008] 特許文献1：特開2005-183463号公報

特許文献2：特開2010-129795号公報

発明の概要

発明が解決しようとする課題

[0009] しかしながら、特許文献1に記載のように、トランスファモールド成形された半導体装置は、端子列がパッケージ部の外周面に対して水平方向に配置されるのが一般的であったため、小型化に不向きであるという問題があった。

[0010] これに対し、特許文献2に記載の電力用半導体モジュールは、端子をモールド樹脂の表面に対して垂直方向に配置することによって、トランスファモールドモジュールの小型化を可能にしたものである。

[0011] ところが、この電力用半導体モジュールは、樹脂モールド後に金属筒に外部端子を圧入させることによって、モールド樹脂の表面より垂直方向に外部端子を配置するようにしたものであるため、圧入時に荷重応力が加えられることや、使用中の振動などにより外部端子が金属筒から抜け落ちる端子抜けといった問題が懸念されていた。

[0012] 本実施の形態は、小型化が可能であり、荷重応力による破損や端子抜けを改善できるパワーモジュール半導体装置およびその製造方法、およびこのパワーモジュール半導体装置を有するインバータ装置を提供する。

課題を解決するための手段

[0013] 本実施の形態の一態様によれば、絶縁基板と、前記絶縁基板上に配置された銅プレート層の第1パターンと、前記第1パターン上に配置された半導体デバイスと、前記半導体デバイスと電氣的に接続された電力系端子と、前記半導体デバイスと電氣的に接続されると共に、前記絶縁基板の主表面に対して垂直方向に延伸して配置された信号系端子と、前記信号系端子に係止する

第1の係止部材と、前記第1の係止部材の一部を露出させるようにして、前記半導体デバイスおよび前記絶縁基板を被覆する樹脂層とを備えるパワーモジュール半導体装置が提供される。

[0014] また、本実施の形態の他の態様によれば、上記のパワーモジュール半導体装置を複数有し、前記樹脂層は長手方向と短手方向とを有する平面視矩形状をしており、各パワーモジュール半導体装置をその短手方向に近接して配置したインバータ装置が提供される。

[0015] また、本実施の形態の他の態様によれば、絶縁基板上に配置された銅プレート層の第1パターン上に配置された半導体デバイスと、前記半導体デバイスと電氣的に接続された電力系端子と、前記半導体デバイスと電氣的に接続されると共に、前記絶縁基板の主表面に対して垂直方向に延伸して配置された信号系端子と、前記信号系端子に係止する第1の係止部材と、を含んで、前記絶縁基板の垂直方向に対向する両表面側を第1の金型および第2の金型により保持する第1の工程と、前記第1の金型および前記第2の金型内に樹脂を充填させ、前記第1の係止部材の一部を露出させるようにして、前記半導体デバイスおよび前記絶縁基板を被覆する樹脂層を形成する第2の工程とを有するパワーモジュール半導体装置の製造方法が提供される。

発明の効果

[0016] 本実施の形態によれば、小型化が可能であり、荷重応力による破損や端子抜けを改善できるパワーモジュール半導体装置およびその製造方法、およびこのパワーモジュール半導体装置を有するインバータ装置を提供することができる。

図面の簡単な説明

[0017] [図1]実施の形態に係るストレート配線構造のパワーモジュール半導体装置の鳥瞰図。

[図2]実施の形態に係るストレート配線構造のパワーモジュール半導体装置の平面構成図。

[図3] (a) 図1の図示矢印III方向に対する側面図、(b) 図1の図示矢

印ⅠⅠⅠ方向に対する別の側面図、（c）図1の図示矢印ⅠⅠⅠ方向に対するさらに別の側面図。

[図4]図1の図示矢印ⅠⅤ方向に対する側面図。

[図5]実施の形態に係るパワーモジュール半導体装置の回路表現図。

[図6]実施の形態に係るパワーモジュール半導体装置の詳細回路表現図。

[図7]実施の形態に係るパワーモジュール半導体装置の平面パターン構成図。

[図8]図7のⅤⅠⅠⅠ－ⅤⅠⅠⅠ線に沿う模式的断面構造図。

[図9]図7のⅠⅩ－ⅠⅩ線に沿う模式的断面構造図。

[図10]図7のⅩ－Ⅹ線に沿う模式的断面構造図。

[図11]図7のⅩⅠ－ⅩⅠ線に沿う模式的断面構造図。

[図12]実施の形態に係るパワーモジュール半導体装置に適用される1端子ホルダの四面図であって、（a）1端子ホルダを真上から見た上面図、（b）1端子ホルダを図示矢印B方向から見た側面図、（c）1端子ホルダを図示矢印C方向から見た側面図、（d）1端子ホルダを図示矢印D方向から見た側面図。

[図13]実施の形態に係るパワーモジュール半導体装置に適用される2端子ホルダの五面図であって、（a）2端子ホルダを真上から見た上面図、（b）2端子ホルダを図示矢印B方向から見た側面図、（c）2端子ホルダを図示矢印C方向から見た側面図、（d）2端子ホルダを図示矢印D方向から見た側面図、（e）2端子ホルダを図示矢印E方向から見た側面図。

[図14]実施の形態に係るパワーモジュール半導体装置を6個配置して3相交流インバータを構成した平面構成図。

[図15]実施の形態に係るパワーモジュール半導体装置を6個配置して3相交流インバータを構成した各端子間の接続図。

[図16]実施の形態に係るパワーモジュール半導体装置を6個配置して3相交流インバータを構成した各パワー端子間の接続配線（バスバー）電極（GN DL・P OWL）も含む平面構成図。

[図17]（a）図16のⅩⅤⅠⅠa－ⅩⅤⅠⅠa線に沿う模式的断面構造図、

(b) 図16のXV||b-XV||b線に沿う模式的断面構造図。

[図18] (a) 図16のXV||a-XV||a線に沿う別の模式的断面構造図、(b) 図16のXV||b-XV||b線に沿う別の模式的断面構造図。

[図19] (a) 図16のXV||a-XV||a線に沿うさらに別の模式的断面構造図、(b) 図16のXV||b-XV||b線に沿うさらに別の模式的断面構造図。

[図20] 図16に示す平面構成図において、信号系端子(SS・G・DS)を非直線状に配置した例を示す図。

[図21] 図16に示す平面構成図において、制御基板および電源基板を上部に配置した例を示す図。

[図22] 図21のXX||-XX||線に沿う模式的断面構造図。

[図23] 実施の形態に係るパワーモジュール半導体装置を6個配置して構成した3相交流インバータ上に制御基板および電源基板を配置した鳥瞰図。

[図24] 実施の形態に係るパワーモジュール半導体装置を4個配置して構成したフルブリッジインバータの回路構成図。

[図25] 実施の形態に係るパワーモジュール半導体装置を4個配置してフルブリッジインバータを構成した各パワー端子間の接続電極(GNDL・POWERL)も含む平面構成図。

[図26] 実施の形態に係るパワーモジュール半導体装置に適用する半導体デバイスの例であって、SiCMOSFETの模式的断面構造図。

[図27] 実施の形態に係るパワーモジュール半導体装置に適用する半導体デバイスの例であって、ソースパッド電極SP、ゲートパッド電極GPを含むSiCMOSFETの模式的断面構造図。

[図28] 実施の形態に係るパワーモジュール半導体装置を用いて構成した3相交流インバータの模式的回路構成において、電源端子PL、接地端子NL間にスナバコンデンサを接続した回路構成例。

[図29] 実施の形態に係るパワーモジュール半導体装置を用いて構成した3相

交流インバータの回路構成図。

[図30] (a) 実施の形態に係るパワーモジュール半導体装置の製造に用いるカーボン治具の平面構成図、(b) パワーモジュール半導体装置をカーボン治具に搭載した様子を示す平面構成図。

[図31] パワーモジュール半導体装置を搭載したカーボン治具をホットプレート上に搭載し、カーボン治具の長手方向で切った、図30(b)のXXXI-XXXIに沿う模式的断面構成図。

[図32] 実施の形態に係るパワーモジュール半導体装置の製造方法において、トランスファモールド成形工程を説明する模式的断面構成図。

[図33] 実施の形態に係るパワーモジュール半導体装置の製造方法において、トランスファモールド成形の、図32に続く工程を説明する模式的断面構成図。

[図34] 実施の形態に係るパワーモジュール半導体装置の製造方法において、トランスファモールド成形の、図33に続く工程を説明する模式的断面構成図。

[図35] 実施の他の形態に係るパワーモジュール半導体装置の模式的断面構成図。

[図36] 実施の他の形態に係るパワーモジュール半導体装置を6個配置して3相交流インバータを構成した各パワー端子間の接続配線(バスバー)電極(GNDL・POWL)も含む平面構成図。

[図37] 実施の他の形態に係るパワーモジュール半導体装置を4個配置してフルブリッジインバータを構成した各パワー端子間の接続電極(GNDL・POWL)も含む平面構成図。

発明を実施するための形態

[0018] 次に、図面を参照して、実施の形態を説明する。以下の図面の記載において、同一または類似の部分には同一または類似の符号を付している。ただし、断面図は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率などは現実のものとは異なることに留意すべきである。したがって、具体

的な厚みや寸法は以下の説明を参酌して判断すべきものである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

[0019] また、以下に示す実施の形態は、技術的思想を具体化するための装置や方法を例示するものであって、この実施の形態は、構成部品の材質、形状、構造、配置などを下記のものに特定するものでない。この実施の形態は、特許請求の範囲において、種々の変更を加えることができる。

[0020] [パワーモジュール半導体装置の構成]

本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 であって、ワンインワンモジュール (1 in 1 Module) の鳥瞰構成は、図 1 に示すように表される。本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 においては、信号系端子 S S・G・D S は、図 1 に示すように、樹脂層 1 2 から垂直方向に突き出したように配置されている。

[0021] 1 in 1 は、一つの大きなトランジスタとみることができるが、内蔵されているトランジスタデバイスは、複数個である場合もある。2 in 1、4 in 1、6 in 1 などもあるが、これは、図 2 8 (インバータ装置回路) 上において、縦 2 個分のトランジスタを接続内蔵したモジュールを 2 in 1、2 in 1 を 2 組配線内蔵したモジュールを 4 in 1、全て配線内蔵したものが 6 in 1 と呼ばれている。

[0022] 信号系端子 D S は、樹脂層 1 2 の主表面部にモールド面と同一の高さで埋設された第 1 の係止部材としての 1 端子ホルダ 1 0 1 によって係止された状態で保持され、信号系端子 G・S S は、樹脂層 1 2 の主表面部にモールド面と同一の高さで埋設された第 1 の係止部材としての 2 端子ホルダ 1 0 2 によって係止された状態で保持されている。

[0023] また、本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 の平面構成は、図 2 に示すように表される。また、図 1 の矢印 I I I 方向の側面構造は、図 3 (a) に示すように表され、図 1 の矢印 I I I 方向の別のパワーモジュール半導体装置 2 B の側面構造は、図 3 (b) に示すよ

うに表され、図1の矢印ⅠⅠⅠ方向のさらに別のパワーモジュール半導体装置2Cの側面構造は、図3(c)に示すように表される。また、図1の矢印ⅠⅤ方向の側面構造は、図4に示すように表される。

[0024] 本実施の形態に係るパワーモジュール半導体装置2であって、ワンインワンモジュールの回路表現は、図5に示すように表される。また、本実施の形態に係るパワーモジュール半導体装置2であって、ワンインワンモジュールの詳細回路表現は、図6に示すように表される。

[0025] 本実施の形態に係るパワーモジュール半導体装置2は、ワンインワンモジュールの構成を備える。すなわち、1個のMOSFET（半導体デバイス）Qが1つのモジュールに内蔵されている。一例として、図7に示すように5チップ（MOSトランジスタ×5）搭載可能であり、それぞれのMOSFET Qは、5個までが並列接続される。なお、5チップの内、一部をダイオードDⅠ用として搭載することも可能である。

[0026] 図5には、MOSFET Qのソース・ドレイン間に逆並列接続されるダイオードDⅠが示されている。MOSFET Qの主電極は、電力系端子としてのドレイン端子DⅡおよびソース端子SⅡで表される。ダイオードDⅠは、ボディDⅠまたは個別チップのボディDⅠから構成される。

[0027] なお、図6において、SⅡは、ソースセンス端子、DⅡは、ドレインセンス端子であり、Gは、ゲート信号端子であり、いずれも信号系端子を構成している。

[0028] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置2の平面パターン構成は、図7に示すように表される。図7のⅤⅠⅠⅠ－ⅤⅠⅠⅠ線に沿う模式的断面構造は、図8に示すように表され、図7のⅠⅩ－ⅠⅩ線に沿う模式的断面構造は、図9に示すように表され、図7のⅩ－Ⅹ線に沿う模式的断面構造は、図10に示すように表され、図7のⅩⅠ－ⅩⅠ線に沿う模式的断面構造は、図11に示すように表される。

[0029] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置2は、図7および図8に示すように、絶縁基板10と、絶縁基板10上に配置

された銅プレート層10aの第1パターン10a(D)と、第1パターン10a(D)上に配置された半導体デバイスQと、半導体デバイスQと電氣的に接続される電力系端子ST・DTおよび信号系端子DS・G・SSと、信号系端子DSに係止する1端子ホルダ101と、信号系端子G・SSに係止する2端子ホルダ102と、1端子ホルダ101および2端子ホルダ102の上面部をモールド面から露出させるようにして半導体デバイスQおよび絶縁基板10を被覆する樹脂層12とを備える。

[0030] ここで、信号系端子DS・G・SSは、絶縁基板10の主表面に対して垂直方向に延伸して配置され、電力系端子ST・DTは、樹脂層12の主表面と平行に、樹脂層12の長手方向に沿って、樹脂層12の対向する両側面から互いに逆方向に延伸して配置され、ストレート配線構造を有する。

[0031] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置2においては、電力系端子ST・DTは、図7および図8に示すように、樹脂層12の側面から主表面と平行方向に配置されている。

[0032] また、電力系端子ST・DTは、樹脂層12の長手方向に沿って、樹脂層12の対向する両側面から互いに逆方向に延伸して配置される。

[0033] なお、電力系端子ST・DTは、図3(a)～図3(c)に示すように、樹脂層12の厚み方向に、所定の段差VD1・VD2・VD3をもって配置される。

[0034] また、絶縁基板10の主表面に対する垂直方向は、樹脂層12の主表面に対する垂直方向に等しい。

[0035] 一方、信号系端子DS・G・SSは、図1および図2に示すように、樹脂層12の主表面上に直線状に配置されていても良い。

[0036] また、信号系端子は、ゲート信号端子Gおよびセンサ用端子を備えていても良い。また、センサ用端子は、ソースセンス端子SSおよびドレインセンス端子DSを備えていても良い。

[0037] ここで、ソースセンス端子SS、ドレインセンス端子DSの他に、図示は省略されているが、温度センス用にサーミスタ接続端子などを信号系端子と

同様に絶縁基板 10 の主表面に対して垂直方向に配置しても良い。

[0038] また、本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 は、図 7 に示すように、絶縁基板 10 上に、半導体デバイス Q に隣接して配置された電極パターン GSP・SSP を備え、信号系端子 G・SS は、電極パターン GSP・SSP に半田付けにより接続されている。信号系端子 DS は、第 1 パターン 10a (D) に半田付けにより接続されている。

[0039] ドレインセンス端子 DS は、図 7 および図 9 に示すように、第 1 パターン 10a (D) に対して半田層 3c を介して半田付けにより接続されており、絶縁基板 10 の主表面に対して垂直方向に延伸して配置される。

[0040] また、ドレインセンス端子 DS は、1 端子ホルダ 101 によって係止されることにより、第 1 パターン 10a (D) との接続部の半田層 3c が保護されている。すなわち、ドレインセンス端子 DS は、樹脂層 12 を形成するモールド工程前の段階ですでに半田層 3c を介して第 1 パターン 10a (D) に半田接続されると共に、垂直方向に突き出した状態が 1 端子ホルダ 101 によって保持される。したがって、樹脂モールド後にソケットなどの金属筒にドレインセンス端子 DS を圧入させることにより、ドレインセンス端子 DS や半田層 3c による接続部に圧入時の荷重応力が加えられたり、使用中の振動などによりドレインセンス端子 DS が金属筒から抜け落ちたりする、いわゆる端子抜けを防止できる。

[0041] ゲート信号端子 G は、図 7 および図 10 に示すように、ゲート信号電極パターン GSP に対して半田層 3c を介して半田付けにより接続されており、かつゲート信号電極パターン GSP とソースセンス電極パターン SSP との相互間において上方に曲げられて絶縁基板 10 の主表面に対して垂直方向に延伸して配置される。また、ゲート信号端子 G は、2 端子ホルダ 102 によって係止されることにより、ゲート信号電極パターン GSP との接続部の半田層 3c が保護されている。

[0042] ソースセンス端子 SS は、図 7 および図 11 に示すように、ソースセンス電極パターン SSP に対して半田層 3c を介して半田付けにより接続されて

おり、かつゲート信号電極パターンG S Pとソースセンス電極パターンS S Pとの相互間において上方に曲げられて絶縁基板10の主表面に対して垂直方向に延伸して配置される。また、ソースセンス端子S Sは、2端子ホルダ102によって係止されることにより、ソースセンス電極パターンS S Pとの接続部の半田層3cが保護されている。

[0043] すなわち、ゲート信号端子Gおよびソースセンス端子S Sは、樹脂層12を形成するモールド工程前の段階ですでに半田層3cを介してゲート信号電極パターンG S Pおよびソースセンス電極パターンS S Pに半田接続されると共に、垂直方向に突き出した状態が2端子ホルダ102によって保持される。したがって、樹脂モールド後にソケットなどの金属筒にゲート信号端子Gおよびソースセンス端子S Sを圧入させることにより、ゲート信号端子Gおよびソースセンス端子S Sや半田層3cによる接続部に圧入時の荷重応力が加えられたり、使用中の振動などによりゲート信号端子Gおよびソースセンス端子S Sが金属筒から抜け落ちたりする、いわゆる端子抜けを防止できる。

[0044] なお、ゲート信号端子Gおよびソースセンス端子S Sは、ドレインセンス端子D Sと同様に、1端子ホルダ101によって個々に係止されるようにしても良い。

[0045] 一方、絶縁基板10は、セラミック基板で構成されていても良い。ここで、セラミック基板は、例えば、 Al_2O_3 、AlN、SiN、AlSiC、もしくは、少なくとも表面が絶縁性のSiCで形成可能である。

[0046] さらに、本実施の形態に係るパワーモジュール半導体装置2は、図7および図8に示すように、第1の銅プレート層10aの第2パターン10a(S)と、半導体デバイスQ上に配置された柱状電極20と、柱状電極20上に配置された上面板電極22と、第1パターン10a(D)上に配置されたドレイン端子D Tと、第2パターン10a(S)上に配置され、かつ上面板電極22と接続された柱状接続電極18nと、柱状接続電極18nに接続されたソース端子S Tとを備える。

- [0047] 電力系端子 S T・D T は、半導体デバイス Q のソースパッド電極 S P（図 2 7 参照）に接続されたソース端子 S T と、半導体デバイス Q のドレイン電極パターン D（図 2 6 および図 2 7 参照）に接続されたドレイン端子 D T とを備える。また、ソース端子 S T は、半導体デバイス Q のソースパッド電極 S P に接続され、ドレイン端子 D T は、半導体デバイス Q のドレイン電極パターン D に接続される。
- [0048] また、半導体デバイス Q のゲート信号端子 G およびソースセンス端子 S S は、図 7 に示すように、ボンディングワイヤを介して、それぞれ半導体デバイス Q に隣接して配置されたゲート信号電極パターン G S P およびソースセンス電極パターン S S P とボンディング接続される。
- [0049] また、第 1 パターン 1 0 a（D）と半導体デバイス Q は、半田層 3 b を介して接合され、第 2 パターン 1 0 a（S）と柱状接続電極 1 8 n も半田層 3 b を介して接合される。
- [0050] また、柱状電極 2 0 と上面板電極 2 2 は、半田層 3 a を介して接合され、柱状接続電極 1 8 n と上面板電極 2 2 およびソース端子 S T も半田層 3 a を介して接合される。
- [0051] 本実施の形態に係るパワーモジュール半導体装置 2 は、ワンインワン型モジュール構成において、第 1 パターン 1 0 a（D）上に半導体デバイス Q に隣接して配置されたダイオード D I を備えていても良い。このダイオード D I のカソード K は、第 1 パターン 1 0 a（D）に接続され、アノード A は、柱状電極 2 0 を介して上面板電極 2 2 に接続される。
- [0052] ここで、半導体デバイス Q は、例えば、S i C MOSFET で形成され、ダイオード D I は、例えば、S i C ショットキーバリアダイオード（S B D : Schottky Barrier Diode）で形成可能である。
- [0053] 絶縁基板 1 0 の裏面上に配置される第 2 の銅プレート層 1 0 b は、ヒートスプレッドとして機能する。
- [0054] また、樹脂層 1 2 は、エポキシ系樹脂もしくはシリコン系樹脂などでトランスファモールディング成形されていても良い。

- [0055] 半導体デバイスQの複数のチップは、絶縁基板10の表面上に、絶縁基板10の厚み方向から見た平面視で離間した位置に配置され、樹脂層12により樹脂モールドされている。
- [0056] また、柱状接続電極18nは、線熱膨張係数（CTE：Coefficient of Thermal Expansion）の値が相対的に小さい電極材料、例えば、CuMo、Cuなどで形成されていても良い。
- [0057] 上面板電極22の部分は、CTEの値が相対的に小さい電極材料、例えば、CuMo、Cuなどで形成されていても良い。
- [0058] 柱状電極20の部分は、CTEの値が相対的に小さい電極材料、例えば、CuMo、Cuなどで形成されていても良い。
- [0059] CTEの値が同等である同じ大きさの材料を比較すると、発生応力は、ヤング率の値が大きい材料の方が大きくなる。このため、ヤング率×CTEの数値が、より小さい材料を選定することによって、発生応力の値の小さな部材を達成することができる。
- [0060] CuMoは、このような利点を有している。また、CuMoは、Cuには劣るが、電気抵抗率も相対的に低い。
- [0061] 各部材の接合構造の形成には、半田接合の他に、金属粒子接合、固相拡散接合、液相拡散（TLP：Transient Liquid Phase）接合などの技術を適用可能である。
- [0062] 例えば、金属粒子接合は、導電性粒子を含むペースト材料を焼成して形成される。ペースト材料の焼成温度は、例えば、約200～400℃である。導電性粒子は、金属微粒子であり、例えば、銀粒子、金粒子またはニッケルや銅粒子などである。例えば、金属微粒子として銀粒子を適用する場合、銀粒子の濃度は、例えば、約80質量%～約95質量%である。また、銀ナノ粒子の場合の平均粒径は、約10nm～約100nm程度である。
- [0063] 本実施の形態に係るパワーモジュール半導体装置2の垂直端子内部構造においては、金属端子部品を電極パターンなどに対して直に半田付けなどを行うため、ソケットなどの部品を必要としない。

[0064] ここで、１端子ホルダ１０１の構造は、図１２に示す四面図（図１２（ａ）に上面から見た図、図１２（ｂ）～図１２（ｄ）に各側面から見た図）のように表される。１端子ホルダ１０１は、図１２（ａ）に示すように、パワーモジュール半導体装置２の短手方向に長方形形状の上面部を有している。１端子ホルダ１０１の上面部には、ドレインセンス端子ＤＳが挿入されると共に、その挿入されたドレインセンス端子ＤＳに係止した状態で保持する開口部１０１ｂが設けられている。

[0065] １端子ホルダ１０１の内部には、図１２（ｂ）に示すように、開口部１０１ｂにつながる樹脂充填部１０１ａが形成されている。また、１端子ホルダ１０１の一方の側面には、図１２（ｃ）に示すように、樹脂充填部１０１ａにつながる樹脂送入口としての送入口１０１ｃが開口されている。一方、送入口１０１ｃに対向する、１端子ホルダ１０１の他方の側面には、図１２（ｄ）に示すように、樹脂充填部１０１ａにつながる樹脂送出口としての送出口１０１ｄが開口されている。

[0066] 本実施の形態において、１端子ホルダ１０１は、樹脂充填部１０１ａ内がモールド樹脂により十分に充填されるようにするために、送入口１０１ｃが送出口１０１ｄよりも大きく開口されている。すなわち、１端子ホルダ１０１は、モールド樹脂の注入の上流側に向かって送入口１０１ｃを、注入の下流側に向かって送出口１０１ｄを、それぞれ対応させて配置することにより、モールド樹脂によって樹脂充填部１０１ａ内をより確実に充填させることが可能である。これにより、１端子ホルダ１０１内における絶縁性および強度が十分に確保される。

[0067] なお、一例として、ドレインセンス端子ＤＳの断面寸法を $1.5\text{ mm} \times 0.5\text{ mm}$ とした場合の、１端子ホルダ１０１の各部の寸法は以下のように表される（単位は mm ）。例えば、図１２（ａ）～図１２（ｄ）において、 $d_1 = 2.7$ 、 $d_2 = 3.35$ 、 $d_3 = 8.2 + \alpha$ 、 $d_{11} = 2.1$ 、 $d_{12} = 2.75$ 、 $d_{13} = 1.5$ 、 $d_{14} = 0.3$ 、 $d_{21} = 1.8$ 、 $d_{22} = 0.7$ 、 $d_{23} = 2.0$ 、 $d_{31} = 3.5$ 、 $d_{32} = 2.1$ 、 $d_{33} = 2.$

0、 $d_{41} = 2.1$ 、 $d_{42} = 2.0$ 、 $d_{43} = 2.0$ 。

[0068] また、 R_a 部～ R_e 部の曲率は、 R を曲率半径とすると、 $R_a = 2 - R_{0.35}$ 、 $R_b = R_c = R_d = R_e = 4 - R_{0.5}$ 。

[0069] ただし、モールド工程前の製造工程において、1端子ホルダ101は、樹脂層12のモールド面（垂直方向の主表面）よりも α の分だけ背高になるよう、 d_3 が設計されている（例えば、 $\alpha = 10\mu\text{m} \sim 200\mu\text{m}$ 程度）。

[0070] 2端子ホルダ102の構造は、図13に示す五面図（図13（a）に上面から見た図、図13（b）～図13（e）に各側面から見た図）のように表される。2端子ホルダ102は、図13（a）に示すように、パワーモジュール半導体装置2の長手方向に長形状の上面部を有している。2端子ホルダ102の上面部には、ゲート信号端子Gが挿入されると共に、その挿入されたゲート信号端子Gに係止した状態で保持する開口部102bと、ソースセンス端子SSが挿入されると共に、その挿入されたソースセンス端子SSに係止した状態で保持する開口部102cと、が設けられている。

[0071] 2端子ホルダ102の内部には、図13（b）および図13（c）に示すように、開口部102b・102cにつながる樹脂充填部102aが形成されている。また、2端子ホルダ102の一方の側面には、図13（d）に示すように、樹脂充填部102aにつながる樹脂送入口としての送入口102dが開口されている。一方、送入口102dに対向する、2端子ホルダ102の他方の側面には、図13（e）に示すように、樹脂充填部102aにつながる樹脂送出口としての送出口102eが開口されている。

[0072] 本実施の形態において、2端子ホルダ102は、樹脂充填部102a内がモールド樹脂により十分に充填されるようにするために、送入口102dが送出口102eよりも大きく開口されている。すなわち、2端子ホルダ102は、モールド樹脂の注入の上流側に向かって送入口102dを、注入の下流側に向かって送出口102eを、それぞれ対応させて配置することにより、モールド樹脂によって樹脂充填部102a内をより確実に充填させることが可能である。これにより、2端子ホルダ102内における絶縁性および強

度が十分に確保される。

[0073] なお、一例として、ゲート信号端子Gおよびソースセンス端子SSの断面寸法を $1.5\text{ mm} \times 0.5\text{ mm}$ とした場合の、2端子ホルダ102の各部の寸法は以下のように表される（単位はmm）。例えば、図13（a）～図13（e）において、 $e1 = 8.4$ 、 $e2 = 4.0$ 、 $e3 = 8.6 + \alpha$ 、 $e11 = 7.8$ 、 $e13 = 6.7$ 、 $e21 = 1.8$ 、 $e22 = 0.7$ 、 $e23 = 5.08$ 、 $e31 = 3.5$ 、 $e32 = 5.0$ 、 $e33 = 2.0$ 、 $e41 = 3.0$ 、 $e42 = 2.0$ 、 $e43 = 2.0$ 、 $e51 = 0.4$ 、 $e52 = 0.5$ 、 $e53 = 1.0$ 。

[0074] また、Pa部～Pe部の曲率は、Rを曲率半径とすると、 $Pa = 4 - R0.35$ 、 $Pb = Pc = Pd = Pe = 4 - R0.5$ 。

[0075] ただし、モールド工程前の製造工程において、2端子ホルダ102は、樹脂層12のモールド面よりも α の分だけ背高になるよう、e3が設計されている（例えば、 $\alpha = 10\text{ }\mu\text{m} \sim 200\text{ }\mu\text{m}$ 程度）。

[0076] また、1端子ホルダ101および2端子ホルダ102は所定の耐熱性を有するプラスチック部品、例えば、PPS（ポリフェニレンサルファイド）樹脂またはPEEK（ポリエーテルエーテルケトン）樹脂、LCP（液晶ポリマー）などの高耐熱性（ 150°C 以上、好ましくは 200°C 以上）を有するプラスチック（または、エンジニアリングプラスチック、スーパーエンジニアリングプラスチック）により形成される。

[0077] [3相交流インバータの構成]

本実施の形態に係るストレート配線構造のパワーモジュール半導体装置2を6個配置して3相交流インバータ装置4を構成した模式的平面構成は、図14に示すように表される。

[0078] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置2においては、樹脂層12の外周に信号系端子SS・G・DSを配置していないので、図14に示すように、並列配置してもパワーモジュール間距離を詰めることができる。

- [0079] また、本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 を 6 個配置して 3 相交流インバータ装置 4 を構成した各端子間の接続関係は、図 1 5 に示すように表される。
- [0080] また、本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 を 6 個配置して 3 相交流インバータ装置 4 を構成した各パワー端子間の接続配線（バスバー）電極（GND L・P O W L）も含む平面構成は、図 1 6 に示すように表される。
- [0081] トランジスタ Q 1・Q 4、Q 2・Q 5、Q 3・Q 6 は、それぞれハーフブリッジのインバータを構成する。
- [0082] 図 1 5 および図 1 6 に示すように、トランジスタ Q 1・Q 2・Q 3 のドレイン端子 D T 1・D T 2・D T 3 は、電源用のバスバー電極 P O W L によって共通に接続され、トランジスタ Q 4・Q 5・Q 6 のソース端子 S T 4・S T 5・S T 6 は、接地用のバスバー電極 G N D L によって共通に接続される。
- [0083] また、図 1 5 および図 1 6 に示すように、トランジスタ Q 1・Q 2・Q 3 のソース端子 S T 1・S T 2・S T 3 は、トランジスタ Q 4・Q 5・Q 6 のドレイン端子 D T 4・D T 5・D T 6 と、それぞれ、バスバー電極 U L・V L・W L によって共通に接続される。この結果、バスバー電極 U L・V L・W L からは、U・V・W の 3 相出力が得られる。
- [0084] また、図 1 6 の X V 1 1 a-X V 1 1 a 線に沿う模式的断面構造は、図 1 7（a）に示すように表され、図 1 6 の X V 1 1 b-X V 1 1 b 線に沿う模式的断面構造は、図 1 7（b）に示すように表される。
- [0085] また、図 1 6 の X V 1 1 a-X V 1 1 a 線に沿う別の模式的断面構造は、図 1 8（a）に示すように表され、図 1 6 の X V 1 1 b-X V 1 1 b 線に沿う別の模式的断面構造は、図 1 8（b）に示すように表される。
- [0086] また、図 1 6 の X V 1 1 a-X V 1 1 a 線に沿うさらに別の模式的断面構造は、図 1 9（a）に示すように表され、図 1 6 の X V 1 1 b-X V 1 1 b 線に沿うさらに別の模式的断面構造は、図 1 9（b）に示すように表される。

。

[0087] また、電力系端子 $S \cdot T \cdot D \cdot T$ は、図 3 (a) ~ 図 3 (c) に示したように、樹脂層 1 2 の厚み方向に、所定の段差 $V D 1 \cdot V D 2 \cdot V D 3$ をもって配置されており、図 1 7 の例は、図 3 (a) に示された所定の段差 $V D 1$ を有する例に対応し、図 1 8 の例は、図 3 (b) に示された所定の段差 $V D 2$ を有する例に対応し、図 1 9 の例は、図 3 (c) に示された所定の段差 $V D 3$ を有する例に対応する。

[0088] すなわち、図 3 (a) に示された所定の段差 $V D 1$ を有する例では、図 1 7 (a) に示すように、バスバー電極 $P O W L \cdot G N D L$ と共に、バスバー電極 $U L \cdot V L \cdot W L$ はストレートな電極構造を有する。

[0089] 図 3 (b) に示された所定の段差 $V D 2$ を有する例では、バスバー電極 $P O W L \cdot G N D L$ はストレートな電極構造を有するが、図 1 8 (a) に示すように、バスバー電極 $U L \cdot V L \cdot W L$ は所定の段差 $V D 2$ の値が相対的に小さいために上方向に屈曲した電極構造を有する。

[0090] 図 3 (c) に示された所定の段差 $V D 3$ を有する例では、バスバー電極 $P O W L \cdot G N D L$ はストレートな電極構造を有するが、図 1 9 (a) に示すように、バスバー電極 $U L \cdot V L \cdot W L$ は所定の段差 $V D 3$ の値が相対的に大きいために下方向に屈曲した電極構造を有する。

[0091] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 を 6 個配置して構成した 3 相交流インバータ装置 4 において、信号系端子 $S \cdot G \cdot D \cdot S$ を非直線状に配置した例は、図 2 0 に示すように表される。

[0092] すなわち、本実施の形態に係るパワーモジュール半導体装置 2 においては、信号系端子 $D \cdot S \cdot G \cdot S \cdot S$ は、樹脂層 1 2 の主表面上に非直線状に配置されていても良い。または、信号系端子 $D \cdot S \cdot G \cdot S \cdot S$ は、樹脂層 1 2 の主表面上にランダムに配置されていても良い。

[0093] 本実施の形態に係るパワーモジュール半導体装置 2 を複数個並列に配置したインバータ装置 4 は、図 1 6 および図 2 0 に示すように、パワーモジュール半導体装置 2 を複数個並列に配置し、各パワーモジュール半導体装置 2 の

電力系端子 S T ・ D T を、バスバー電極 G N D L ・ P O W L を介して相互に接続している。

[0094] また、本実施の形態に係るパワーモジュール半導体装置 2 を複数個並列に配置したインバータ装置 4 は、パワーモジュール半導体装置 2 のドレイン端子 D T およびソース端子 S T が、隣接するパワーモジュール半導体装置 2 のソース端子 S T およびドレイン端子 D T と互いに対向するように配置している。

[0095] そして、本実施の形態に係るパワーモジュール半導体装置 2 を複数個並列に配置したインバータ装置 4 は、複数のパワーモジュール半導体装置 2 において、ハーフブリッジを構成する第 1 トランジスタ・第 2 トランジスタ (Q 1 ・ Q 4) ・ (Q 2 ・ Q 5) ・ (Q 3 ・ Q 6) を隣接させて配置し、かつ第 1 トランジスタのソース端子・ドレイン端子と第 2 トランジスタのドレイン端子・ソース端子とが互いに隣接するように配置している。

[0096] すなわち、第 1 トランジスタ・第 2 トランジスタ (Q 1 ・ Q 4) のソース端子・ドレイン端子 (S T 1 ・ D T 4) 、第 1 トランジスタ・第 2 トランジスタ (Q 1 ・ Q 4) のドレイン端子・ソース端子 (D T 1 ・ S T 4) 、第 1 トランジスタ・第 2 トランジスタ (Q 2 ・ Q 5) のソース端子・ドレイン端子 (S T 2 ・ D T 5) 、第 1 トランジスタ・第 2 トランジスタ (Q 2 ・ Q 5) のドレイン端子・ソース端子 (D T 2 ・ S T 5) 、第 1 トランジスタ・第 2 トランジスタ (Q 3 ・ Q 6) のソース端子・ドレイン端子 (S T 3 ・ D T 6) 、第 1 トランジスタ・第 2 トランジスタ (Q 3 ・ Q 6) のドレイン端子・ソース端子 (D T 3 ・ S T 6) が、互いに隣接するように配置している。

[0097] 本実施の形態に係るパワーモジュール半導体装置 2 においては、各組のパワーモジュール半導体装置 2 の電力系端子 S T ・ D T を、バスバー電極 U L ・ V L ・ W L を介して相互に接続することによって、3 相交流用のインバータ装置 4 をコンパクトに構成可能である。

[0098] 本実施の形態に係るパワーモジュール半導体装置 2 は、ストレート配線のモジュール構造において、段差端子構造を有するため、外部配線 (バスバー

配線)のインダクタンス L_s を低くした配線を実現することができる。

[0099] 本実施の形態に係るパワーモジュール半導体装置2は、ワンインワン構成において、ドレイン端子DTとソース端子STとを平面視矩形の樹脂層12の両端にストレート(直線的)に配置し、かつドレイン端子DTとソース端子STとの高さ位置に段差をつけることによって、モジュールの並列横並び配置により容易に3相交流インバータ装置(6 in 1)を構成可能である。

[0100] また、ドレイン端子DTとソース端子STとの高さ位置に段差を設けることで、モジュール間を配線するバスバー電極POWL・GNDL・UL・VL・WL同士の絶縁距離を容易に確保することができ、また、配線効率を良好にすることができる。

[0101] また、絶縁距離を確保するために配線(バスバー電極)を折り曲げ加工する構成に比べ、本実施の形態に係るパワーモジュール半導体装置2を適用した3相交流インバータ装置4では、配線長を低減可能であり、従来に比べて寄生インダクタンス L_s を約10%低減することができる。モジュール端子に段差をつけることで外部配線(バスバーというモジュール同士を配線するもの)を曲げなくても済むためバスバーの配線長が短くできる。ここで、 L_s は、バスバーの配線長の直列インダクタンス成分を表す。

[0102] [縦積み構造]

本実施の形態に係るパワーモジュール半導体装置2を6個配置して3相交流インバータ装置4を構成した各パワー端子間の接続配線(バスバー)電極(GNDL・POWL)も含む平面構成において、制御基板6および電源基板8を上部に配置した例は、図21に示すように表され、図21のXXⅠⅠーXXⅠⅠ線に沿う模式的断面構造は、図22に示すように表される。

[0103] 本実施の形態に係るパワーモジュール半導体装置2を6個配置して構成した3相交流インバータ装置4は、図21および図22に示すように、複数個並列に配置されたパワーモジュール半導体装置2上に配置され、パワーモジュール半導体装置2を制御する制御基板6と、複数個並列に配置されたパワーモジュール半導体装置2上に配置され、パワーモジュール半導体装置2お

よび制御基板 6 に電源を供給する電源基板 8 とを備え、信号系端子 D S ・ G ・ S S が延伸する垂直方向の長さは、制御基板 6 および電源基板 8 と接続可能な長さである。

[0104] 本実施の形態に係るパワーモジュール半導体装置 2 を 6 個配置して構成した 3 相交流インバータ装置 4 上に制御基板 6 および電源基板 8 を配置した鳥瞰構成図は、図 23 に示すように表される。図 23 においては、6 個のパワーモジュール半導体装置 2 の信号系端子 (D S 1 ・ G 1 ・ S S 1) ・ (D S 2 ・ G 2 ・ S S 2) ・ (D S 3 ・ G 3 ・ S S 3) ・ (D S 4 ・ G 4 ・ S S 4) ・ (D S 5 ・ G 5 ・ S S 5) ・ (D S 6 ・ G 6 ・ S S 6) は、それぞれ制御基板 6 および電源基板 8 に対して垂直方向に接続されて、3 相交流インバータ装置 4 を構成している。なお、図 23 においては、簡単化するために、制御基板 6 ・ 電源基板 8 の詳細パターンは図示を省略している。また、図 23 においては、構造の詳細を明確にするために、パワーモジュール半導体装置 2 と制御基板 6 ・ 電源基板 8 の縦方向の距離が相対的に長くなるように図示しているが、実際上は、距離を詰めて配置される。

[0105] 本実施の形態に係るストレート配線構造のパワーモジュール半導体装置 2 を 6 個配置して構成した 3 相交流インバータ装置 4 においては、制御基板 6 、電源基板 8 、スナバコンデンサ C (図示省略) などを縦積み構造に配置することが容易になり、システムのスリム化を図ることができる。

[0106] [フルブリッジインバータの構成]

本実施の形態に係るパワーモジュール半導体装置 2 を 4 個配置して構成したフルブリッジインバータ装置 5 の回路構成は、図 24 に示すように表される。

[0107] また、本実施の形態に係るパワーモジュール半導体装置 2 を 4 個配置してフルブリッジインバータ装置 5 を構成した各パワー端子間の接続配線 (バスバー) 電極 (G N D L ・ P O W L) も含む平面構成は、図 25 に示すように表される。

[0108] 本実施の形態に係るパワーモジュール半導体装置 2 を 4 個配置して構成し

たフルブリッジインバータ装置 5 においても、制御基板 6（図示省略）、電源基板 8（図示省略）、スナバコンデンサ C（図示省略）などを縦積み構造に配置することが容易であり、システムのスリム化を図ることができる。

[0109] [半導体デバイスの構成例]

本実施の形態に係るパワーモジュール半導体装置 2 に適用する半導体デバイス 100（Q）の例として、SiC MOSFET の模式的断面構造は、図 26 に示すように、n⁻高抵抗層からなる SiC 半導体基板 26 と、SiC 半導体基板 26 の表面側に形成された p ベース領域 28 と、p ベース領域 28 の表面に形成されたソース領域 30 と、p ベース領域 28 間の SiC 半導体基板 26 の表面上に配置されたゲート絶縁膜 32 と、ゲート絶縁膜 32 上に配置されたゲート電極 38 と、ソース領域 30 および p ベース領域 28 に接続されたソース電極 34 と、SiC 半導体基板 26 の表面と反対側の裏面に配置された n⁺ドレイン領域 24 と、n⁺ドレイン領域 24 に接続されたドレイン電極 36 とを備える。

[0110] 図 26 では、半導体デバイス 100 は、プレーナゲート型 n チャネル縦型 SiC MOSFET で構成されているが、トレンチゲート型 n チャネル縦型 SiC MOSFET などで構成されていても良い。

[0111] また、本実施の形態に係るパワーモジュール半導体装置 2 に適用する半導体デバイス 100 には、SiC MOSFET の代わりに、GaN 系 FET や SiC 基板を用いた IGBT などを適用することもできる。

[0112] 本実施の形態に係るパワーモジュール半導体装置 2 に適用する半導体デバイス 100 には、SiC 系、GaN 系、もしくは AlN 系のいずれかのパワーデバイスを適用可能である。

[0113] さらには、本実施の形態に係るパワーモジュール半導体装置 2 に適用する半導体デバイス 100 には、バンドギャップエネルギーが、例えば、1.1 eV ~ 8 eV のワイドギャップと称される半導体基板を用いた MOS トランジスタなどを用いることができる。

[0114] 本実施の形態に係るパワーモジュール半導体装置 2 に適用する半導体デバ

イス100の例であって、ソースパッド電極SP、ゲートパッド電極GPを含むSiC MOSFETの模式的断面構造は、図27に示すように表される。ゲートパッド電極GPは、ゲート絶縁膜32上に配置されたゲート電極38に接続され、ソースパッド電極SPは、ソース領域30およびpベース領域28に接続されたソース電極34に接続される。

[0115] また、ゲートパッド電極GPおよびソースパッド電極SPは、図27に示すように、半導体デバイス100の表面を覆うパッシベーション用の層間絶縁膜44上に配置される。

[0116] なお、ゲートパッド電極GPおよびソースパッド電極SPの下方のSiC半導体基板26内には、図27の構成例では図示を省略しているが、図26の中央部と同様に、微細構造のトランジスタ構造が形成されていても良い。

[0117] さらに、図27に示すように、中央部のトランジスタ構造においても、パッシベーション用の層間絶縁膜44上にソースパッド電極SPが延在して配置されていても良い。

[0118] 本実施の形態に係るパワーモジュール半導体装置2において、電源端子PLと接地端子NL間にスナバコンデンサCを接続した回路構成は、図28に示すように表される。本実施の形態に係るパワーモジュール半導体装置2を蓄電池Eと接続する際、接続ラインの有するインダクタンスLによって、SiC系デバイスのスイッチング速度が速いため、大きなサージ電圧 $L di/dt$ を生ずる。例えば、電流変化 $di = 300\text{ A}$ 、スイッチングに伴う時間変化 $dt = 100\text{ nsec}$ とすると、 $di/dt = 3 \times 10^9\text{ (A/s)}$ となる。インダクタンスLの値により、サージ電圧 $L di/dt$ の値は変化するが、蓄電池Eにこのサージ電圧 $L di/dt$ が重畳される。電源端子PLと接地端子NLとの間に接続されるスナバコンデンサCによって、このサージ電圧 $L di/dt$ を吸収することができる。

[0119] [パワーモジュール半導体装置を適用した応用例]

次に、図29を参照して、本実施の形態に係るパワーモジュール半導体装置2を用いて構成した3相交流インバータについて説明する。

[0120] 図29に示すように、3相交流インバータは、ゲートドライブ部50と、ゲートドライブ部50に接続されたパワーモジュール部52と、3相交流モータ部54とを備える。パワーモジュール部52は、3相交流モータ部54のU相、V相、W相に対応して、U相、V相、W相のインバータが接続されている。ここで、ゲートドライブ部50は、図29では、SiC MOSFET Q1・Q4に接続されている。図示は省略しているが、同様に、SiC MOSFET Q2・Q5、およびSiC MOSFET Q3・Q6にも接続されている。

[0121] パワーモジュール部52は、蓄電池(E)46の接続されたコンバータ48が接続されたプラス端子(+)とマイナス端子(-)との間に、インバータ構成のSiC MOSFET Q1・Q4、Q2・Q5、およびQ3・Q6が接続されている。さらに、SiC MOSFET Q1~Q6のソース・ドレイン間には、ダイオードD1~D6がそれぞれ逆並列に接続されている。

[0122] 本実施の形態に係るパワーモジュール半導体装置2では、図29のU相部分に対応する単相インバータの構造について説明されていたが、V相、W相に対応しても同様に形成して、3相パワーモジュール部52を形成することもできる。

[0123] [パワーモジュール半導体装置の製造方法]

本実施の形態に係るパワーモジュール半導体装置2の製造方法において、電力系端子ST・DTおよび信号系端子DS・G・SSの半田付け工程に使用するカーボン治具400の模式的平面構成は、図30(a)に示すように表される。

[0124] カーボン治具400は、図30(b)に示すように、中央に基板挿入部402、左右両端に凹部形状のドレイン端子DT裁置部401a・ソース端子ST裁置部401bを備える。

[0125] また、パワーモジュール半導体装置2をカーボン治具400に搭載し、パワーモジュール半導体装置2を搭載したカーボン治具400をホットプレー

ト４０３上に搭載し、カーボン治具４００の長手方向で切った模式的断面構造は、図３１に示すように表される。

[0126] なお、図３１は、図３０（ｂ）のXXXI—XXXIに沿う模式的断面構造に対応しており、電力系端子ST・DTおよび信号系端子DS・G・SSの半田付け工程を実施した様子を示している。ただし、信号系端子DS・G・SSは、破線により、信号系端子DS・G・SSの相対的な位置を示している。

[0127] ホットプレート４０３を加熱することによって、信号系端子DSを第１パターン１０ａ（D）に、信号系端子G・SSを電極パターンGSP・SSPに、それぞれ半田付けすることができる。また、電力系端子ST・DTを、パワーモジュール半導体装置２の柱状接続電極１８ｎ・第１パターン１０ａ（D）に半田付けすることができる。ここで、高融点半田を使用する場合には、ホットプレート４０３を、例えば、約３４０℃～３６０℃程度に加熱する。

[0128] なお、図３２に示されるように、半田付けされた信号系端子DSには１端子ホルダ１０１が、また、半田付けされた信号系端子G・SSには２端子ホルダ１０２が、それぞれ係合された後、封止の工程が行われる。

[0129] 本実施の形態に係るパワーモジュール半導体装置２の製造方法においては、図３０～図３１に示された構造のカーボン治具４００を使用することによって、電力系端子ST・DTおよび絶縁基板１０の平行性を確保することができる。

[0130] また、本実施の形態に係るパワーモジュール半導体装置２の製造方法において、トランスファモールディング工程を説明する模式的断面構造は、図３２～図３４に示すように表される。

[0131] すなわち、図３２～図３４には、製造工程を経て信号系端子DS・G・SSに１端子ホルダ１０１・２端子ホルダ１０２を取り付けた構造体の上下を反対にし、上金型（第２の金型）２２０および下金型（第１の金型）２００によって挟み込み、モールド樹脂を封入して樹脂層１２を形成後、上金型２

20および下金型200を取り外した様子が示されている。なお、図32～図34において、202・203は、本体載置部・端子載置部、204a・204bは、信号系端子DS・G・SSの収容部、223は、樹脂注入部である。

[0132] 本実施の形態に係るパワーモジュール半導体装置2の製造方法において、モールド面よりも高さda (α) の分だけ背高になるように取り付けられた1端子ホルダ101・2端子ホルダ102は、構造体の上下を上金型220および下金型200によって挟み込む際に下金型200によって垂直方向に押圧される。そして、この状態、つまり1端子ホルダ101・2端子ホルダ102が下金型200に確実に当接されて互いに密着された状態で、樹脂注入部223への樹脂の注入が実行される。

[0133] 本実施の形態に係るパワーモジュール半導体装置2の製造方法においては、図32～図34に示される上金型220および下金型200を使用することによって、下金型200が1端子ホルダ101・2端子ホルダ102と密着されるので樹脂漏れなどを招いたりすることなく、電力系端子ST・DTの段差端子構造が実現されている。

[0134] 本実施の形態に係るパワーモジュール半導体装置2によれば、信号系端子DS・G・SSが垂直方向に突き出した状態で1端子ホルダ101・2端子ホルダ102によりサポートされているので、モールド後に信号系端子DS・G・SSの曲げや絶縁確保の工程を追加する必要がなく、工程数の削減および故障のリスクを低減できる。

[0135] 特に、信号系端子DS・G・SSをソケットに圧入する際の荷重応力がパワーモジュール半導体装置2に加えられたり、長期の使用中に振動などにより信号系端子DS・G・SSがパワーモジュール半導体装置2より抜けたりするのを防止できる。

[0136] [実施の他の形態]

[パワーモジュール半導体装置の構成]

図35に示すように、本実施の他の形態に係るパワーモジュール半導体装

置 2 A においては、さらに、電力系端子 S T ・ D T が絶縁基板 1 0 の主表面に対して垂直方向に延伸して配置されてなる構成とされている。

[0137] また、本実施の他の形態に係るパワーモジュール半導体装置 2 A において、垂直方向に配置された電力系端子 D T は 1 端子ホルダ（第 2 の係止部材） 1 0 3 によって、垂直方向に配置された電力系端子 S T は 1 端子ホルダ（第 2 の係止部材） 1 0 4 によって、それぞれ係止されるようにして保持されている。1 端子ホルダ 1 0 3 ・ 1 0 4 としては、寸法以外は、1 端子ホルダ 1 0 1 と構成が同一のものをを用いることができる。

[0138] 本実施の他の形態に係るパワーモジュール半導体装置 2 A の構成によれば、信号系端子 D S ・ G ・ S S のみならず、電力系端子 S T ・ D T に関しても、圧入時の荷重応力による破損を防いだり、使用中の振動などによる端子抜けを防止できる。

[0139] [パワーモジュール半導体装置を適用した応用例]

図 3 6 には、本実施の他の形態に係るパワーモジュール半導体装置 2 A を 6 個並列に配置して 3 相交流インバータ装置 4 A を構成した平面構成が示されている。また、図 3 7 には、本実施の他の形態に係るパワーモジュール半導体装置 2 A を 4 個並列に配置してフルブリッジインバータ装置 5 A を構成した平面構成が示されている。

[0140] 本実施の他の形態に係るパワーモジュール半導体装置 2 A によれば、信号系端子 D S ・ G ・ S S と同様に、電力系端子 S T ・ D T が垂直方向に突き出した状態で 1 端子ホルダ 1 0 3 ・ 1 0 4 によりサポートされているので、より小型化が可能であり、3 相交流インバータ装置 4 A およびフルブリッジインバータ装置 5 A を、より一層コンパクトに構成できる。

[0141] すなわち、本実施の他の形態に係るパワーモジュール半導体装置 2 A においては、樹脂層 1 2 の外周に信号系端子 S S ・ G ・ D S および電力系端子 S T ・ D T を配置していないので、図 3 6 および図 3 7 に示したように、並列配置してもパワーモジュール間距離をさらに詰めることができる。

[0142] 特に、端子 D S ・ G ・ S S ・ S T ・ D T の垂直方向への引き出しは、モジ

ジュール内での配線の引き回しを短縮化できるなど、耐ノイズ性や損失の低減に寄与するため、高電圧分野への応用などが期待される。

[0143] 以上説明したように、小型化が可能であり、荷重応力による破損や端子抜けを改善できるパワーモジュール半導体装置およびその製造方法、およびこのパワーモジュール半導体装置を有するインバータ装置を提供することができる。

[0144] [その他の実施の形態]

上記のように、いくつかの実施の形態を記載したが、開示の一部をなす論述および図面は例示的なものであり、実施の各形態を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例および運用技術が明らかとなろう。

[0145] このように、本実施の各形態は、ここでは記載していない様々な形態などを含む。

産業上の利用可能性

[0146] 本実施の形態に係るパワーモジュール半導体装置は、SiCパワー半導体モジュールなどのパワーデバイス全般に利用可能であり、特に、小型・軽量化が求められている分野、車載・太陽電池・産業機器・民生機器向けのインバータ、コンバータなどの幅広い応用分野に適用可能である。

符号の説明

[0147] 2、2A、2B、2C…パワーモジュール半導体装置

3a、3b、3c…半田層

4、4A、5、5A…インバータ装置

6…制御基板

8…電源基板

10…絶縁基板

10a、10b…銅プレート層

10a(D)…第1パターン

10a(S)…第2パターン

- 1 2 …樹脂層
- 1 8 n …柱状接続電極
- 2 0 …柱状電極
- 2 2 …上面板電極
- 2 4 … n^+ ドレイン領域
- 2 6 …S i C 半導体基板
- 2 8 …p ベース領域
- 3 0 …ソース領域
- 3 2 …ゲート絶縁膜
- 3 4 …ソース電極
- 3 6 …ドレイン電極
- 3 8 …ゲート電極
- 4 4 …層間絶縁膜
- 4 6 …蓄電池 (E)
- 4 8 …コンバータ
- 5 0 …ゲートドライブ部
- 5 2 …パワーモジュール部
- 5 4 …3 相交流モータ部
- 1 0 0、Q、Q 1 ～Q 6 …半導体デバイス (S i C MOSFET、半導体チップ)
- 1 0 1 …1 端子ホルダ (第 1 の係止部材)
- 1 0 1 a …樹脂充填部
- 1 0 1 b …開口部
- 1 0 1 c …送入口 (送入口)
- 1 0 1 d …送出口 (送出口)
- 1 0 2 …2 端子ホルダ (第 1 の係止部材)
- 1 0 2 a …樹脂充填部
- 1 0 2 b、1 0 2 c …開口部

102d…送入口（送入口）

102e…送出口（送出口）

103、104…1端子ホルダ（第2の係止部材）

200…下金型

204a・204b…収容部

220…上金型

223…樹脂注入部

400…カーボン治具

D1～D6、D1…ダイオード

GP…ゲートパッド電極

SP…ソースパッド電極

DT、DT1、DT2、DT3、DT4、DT5、DT6…ドレイン端子（電力系端子）

ST、ST1、ST2、ST3、ST4、ST5、ST6…ソース端子（電力系端子）

POWL、GNDL、UL、VL、WL…バスバー電極

O、U、V、W…出力端子

G、G1～G6…ゲート信号端子（信号系端子）

SS、SS1～SS6…ソースセンス端子（信号系端子）

DS、DS1～DS6…ドレインセンス端子（信号系端子）

GSP…ゲート信号電極パターン

SSP…ソースセンス電極パターン

請求の範囲

- [請求項1] 絶縁基板と、
前記絶縁基板上に配置されたプレート層の第1パターンと、
前記第1パターン上に配置された半導体デバイスと、
前記半導体デバイスと電氣的に接続された電力系端子と、
前記半導体デバイスと電氣的に接続されると共に、前記絶縁基板の主表面に対して垂直方向に延伸して配置された信号系端子と、
前記信号系端子に係止する第1の係止部材と、
前記第1の係止部材の一部を露出させるようにして、前記半導体デバイスおよび前記絶縁基板を被覆する樹脂層と
を備えることを特徴とするパワーモジュール半導体装置。
- [請求項2] 前記第1の係止部材は、所定の耐熱性を有することを特徴とする請求項1に記載のパワーモジュール半導体装置。
- [請求項3] 前記第1の係止部材は、その内部に樹脂を充填させるための送入口と送出口とを有し、前記送入口は前記送出口よりも大きいことを特徴とする請求項1または2に記載のパワーモジュール半導体装置。
- [請求項4] 前記第1の係止部材は、PPSもしくはPEEKのプラスチックであることを特徴とする請求項1～3のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項5] 前記樹脂層は長手方向と短手方向とを有する平面視矩形状をしており、
前記電力系端子は、前記樹脂層の主表面と平行に、前記樹脂層の長手方向に沿って、前記樹脂層の対向する両側面から互いに逆方向に延伸して配置され、ストレート配線構造を有することを特徴とする請求項1に記載のパワーモジュール半導体装置。
- [請求項6] 前記電力系端子は、前記樹脂層の厚み方向に、所定の段差をもって配置されることを特徴とする請求項1～5のいずれか1項に記載のパワーモジュール半導体装置。

- [請求項7] 前記信号系端子は、前記樹脂層の主表面上に直線状に配置されることを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項8] 前記信号系端子は、前記樹脂層の主表面上に非直線状に配置されることを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項9] 前記半導体デバイスは、ソース電極、ドレイン電極およびゲート電極を有するMOSFETであることを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項10] 前記信号系端子は、前記ゲート電極につながるゲート信号端子およびセンサ用端子を備え、
前記センサ用端子は、前記ソース電極につながるソースセンス端子および前記MOSFETと同じ構造で、前記ドレイン電極および前記ゲート電極とそれぞれ共通に接続されたセンス用MOSFETのソース電極につながるドレインセンス端子を備えることを特徴とする請求項9に記載のパワーモジュール半導体装置。
- [請求項11] 前記ドレインセンス端子は、前記第1パターンに半田付けにより接続され、
前記ゲート信号端子および前記ソースセンス端子は、前記絶縁基板上に前記半導体デバイスに隣接して配置された電極パターンに半田付けにより接続されることを特徴とする請求項10に記載のパワーモジュール半導体装置。
- [請求項12] 前記電力系端子は、前記半導体デバイスのドレイン電極に接続されたドレイン電極端子と、前記半導体デバイスのソースパッド電極に接続されたソース電極端子とを備えることを特徴とする請求項9～11のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項13] 前記絶縁基板は、セラミック基板で構成されることを特徴とする請求項1～12のいずれか1項に記載のパワーモジュール半導体装置。

- [請求項14] 前記絶縁基板上に配置されたプレート層の第2パターンと、
前記半導体デバイス上に配置された柱状電極と、
前記柱状電極上に配置された上面板電極と、
前記第1パターン上に配置された第1の電力系端子と、
前記第2パターン上に配置され、かつ前記上面板電極と接続された柱状接続電極と、
前記柱状接続電極に接続された第2の電力系端子と
を備えることを特徴とする請求項1に記載のパワーモジュール半導体装置。
- [請求項15] 前記半導体デバイスは、ソース電極、ドレイン電極およびゲート電極を有するMOSFETであり、
前記第1の電力系端子は、前記ソース電極に接続され、前記第2の電力系端子は、前記ドレイン電極に接続されたことを特徴とする請求項14に記載のパワーモジュール半導体装置。
- [請求項16] 前記樹脂層は、エポキシ系樹脂もしくはシリコン系樹脂でトランスファモールド成形されたことを特徴とする請求項1～15のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項17] 前記セラミック基板は、 Al_2O_3 、AlN、SiN、AlSiC、もしくは少なくとも表面が絶縁性のSiCあることを特徴とする請求項13に記載のパワーモジュール半導体装置。
- [請求項18] 前記半導体デバイスは、SiC系、GaN系、もしくはAlN系のいずれかのパワーデバイスであることを特徴とする請求項1～17のいずれか1項に記載のパワーモジュール半導体装置。
- [請求項19] 前記電力系端子は、前記絶縁基板の主表面に対して垂直方向に延伸して配置されることを特徴とする請求項1に記載のパワーモジュール半導体装置。
- [請求項20] 前記電力系端子に係止する第2の係止部材を、さらに備えることを特徴とする請求項19に記載のパワーモジュール半導体装置。

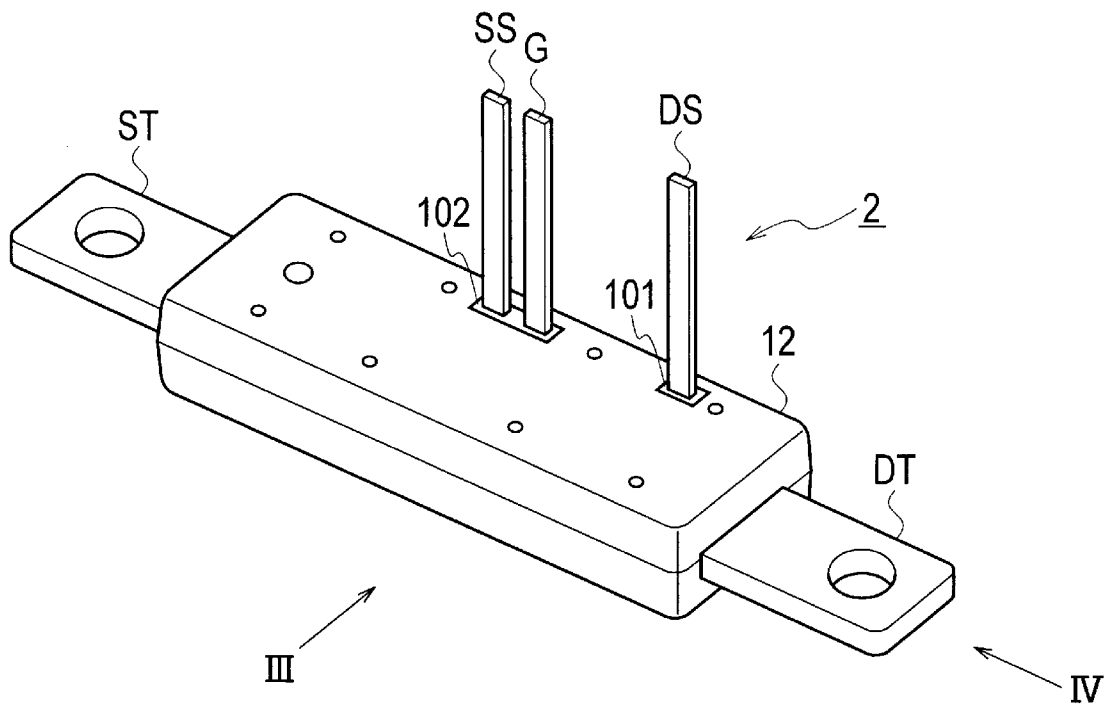
- [請求項21] 前記第2の係止部材は、その一部が露出されるようにして前記樹脂層により被覆されることを特徴とする請求項20に記載のパワーモジュール半導体装置。
- [請求項22] 請求項1～21に記載のパワーモジュール半導体装置を複数有し、前記樹脂層は長手方向と短手方向とを有する平面視矩形状をしており、各パワーモジュール半導体装置をその短手方向に近接して配置したことを特徴とするインバータ装置。
- [請求項23] 絶縁基板上に配置されたプレート層の第1パターン上に配置された半導体デバイスと、前記半導体デバイスと電氣的に接続された電力系端子と、前記半導体デバイスと電氣的に接続されると共に、前記絶縁基板の主表面に対して垂直方向に延伸して配置された信号系端子と、前記信号系端子に係止する第1の係止部材と、を含んで、前記絶縁基板の垂直方向に対向する両表面側を第1の金型および第2の金型により保持する第1の工程と、
前記第1の金型および前記第2の金型内に樹脂を充填させ、前記第1の係止部材の一部を露出させるようにして、前記半導体デバイスおよび前記絶縁基板を被覆する樹脂層を形成する第2の工程と
を有することを特徴とするパワーモジュール半導体装置の製造方法。
- [請求項24] 前記第1の係止部材は、その垂直方向の主表面が、前記樹脂によって形成される前記樹脂層の垂直方向の主表面より突出するように設けられており、
前記第1の工程において、前記第1の金型および前記第2の金型により前記絶縁基板を保持する際、前記第1の係止部材が前記第1の金型によって垂直方向に押圧されることを特徴とする請求項23に記載のパワーモジュール半導体装置の製造方法。
- [請求項25] 前記電力系端子は、前記絶縁基板の主表面に対して垂直方向に延伸して配置され、かつ前記電力系端子に係止する第2の係止部材をさら

に備え、

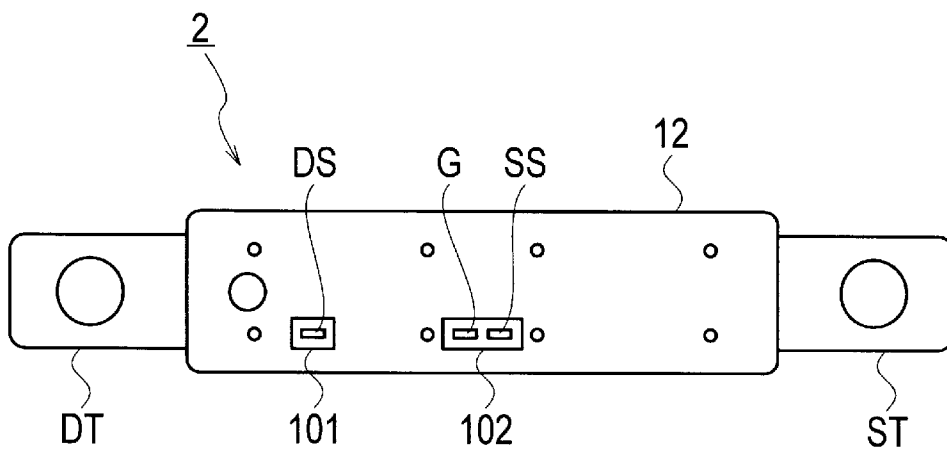
前記第 2 の係止部材は、その垂直方向の主表面が、前記樹脂によって形成される前記樹脂層の垂直方向の主表面より突出するように設けられており、

前記第 1 の工程において、前記第 1 の金型および前記第 2 の金型により前記絶縁基板を保持する際、前記第 2 の係止部材が前記第 1 の金型によって垂直方向に押圧されることを特徴とする請求項 23 に記載のパワーモジュール半導体装置の製造方法。

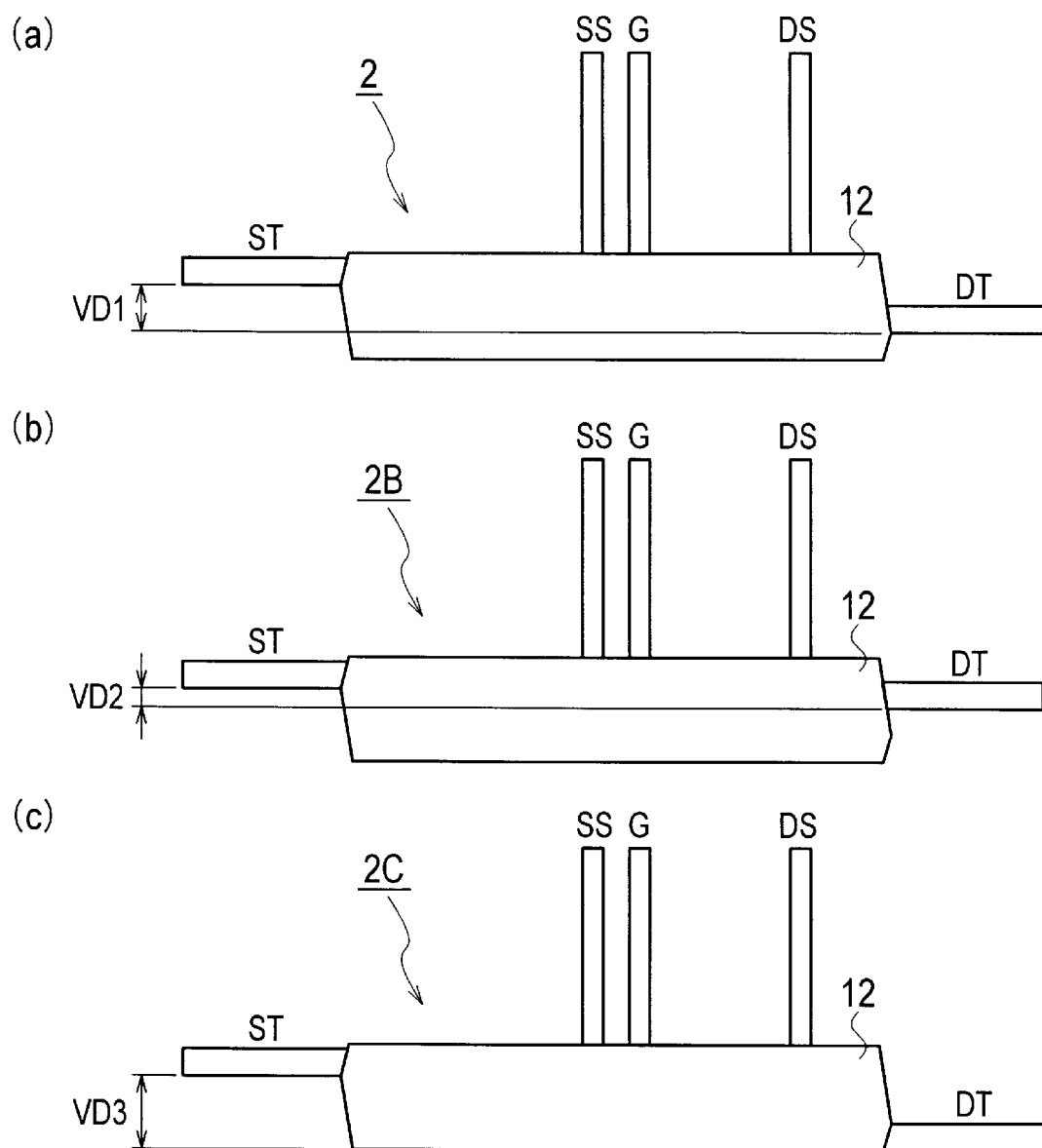
[図1]



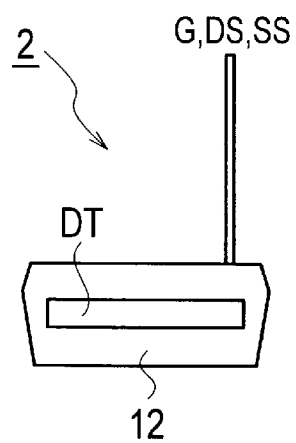
[図2]



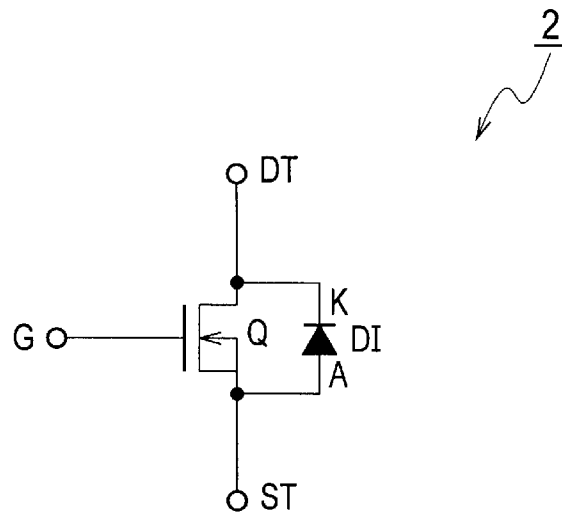
[図3]



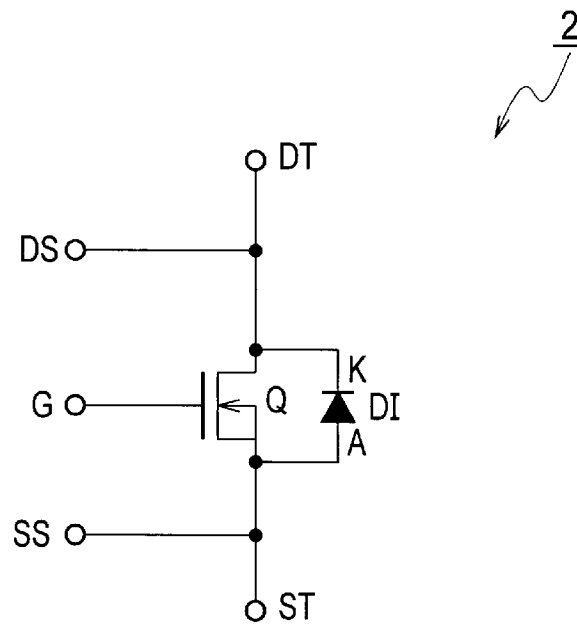
[図4]



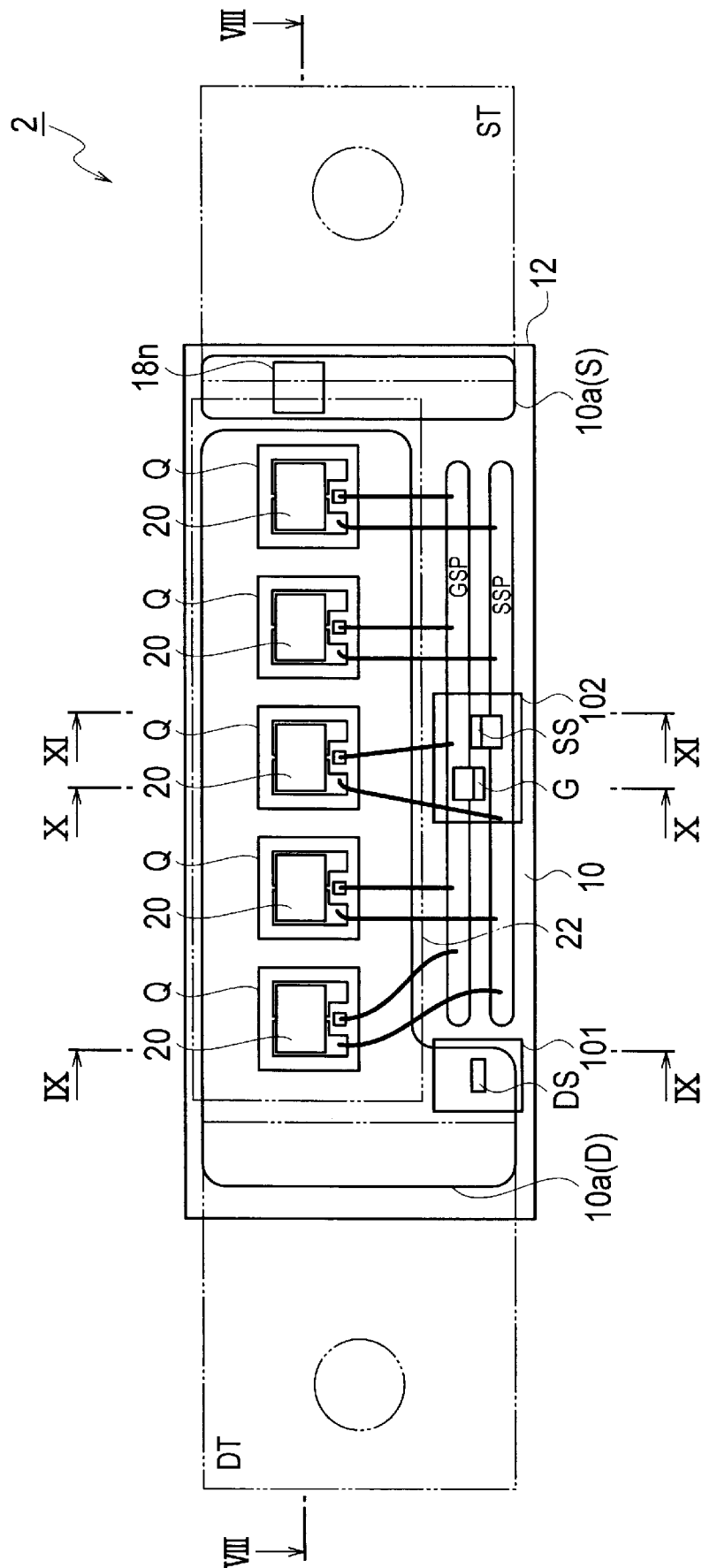
[図5]



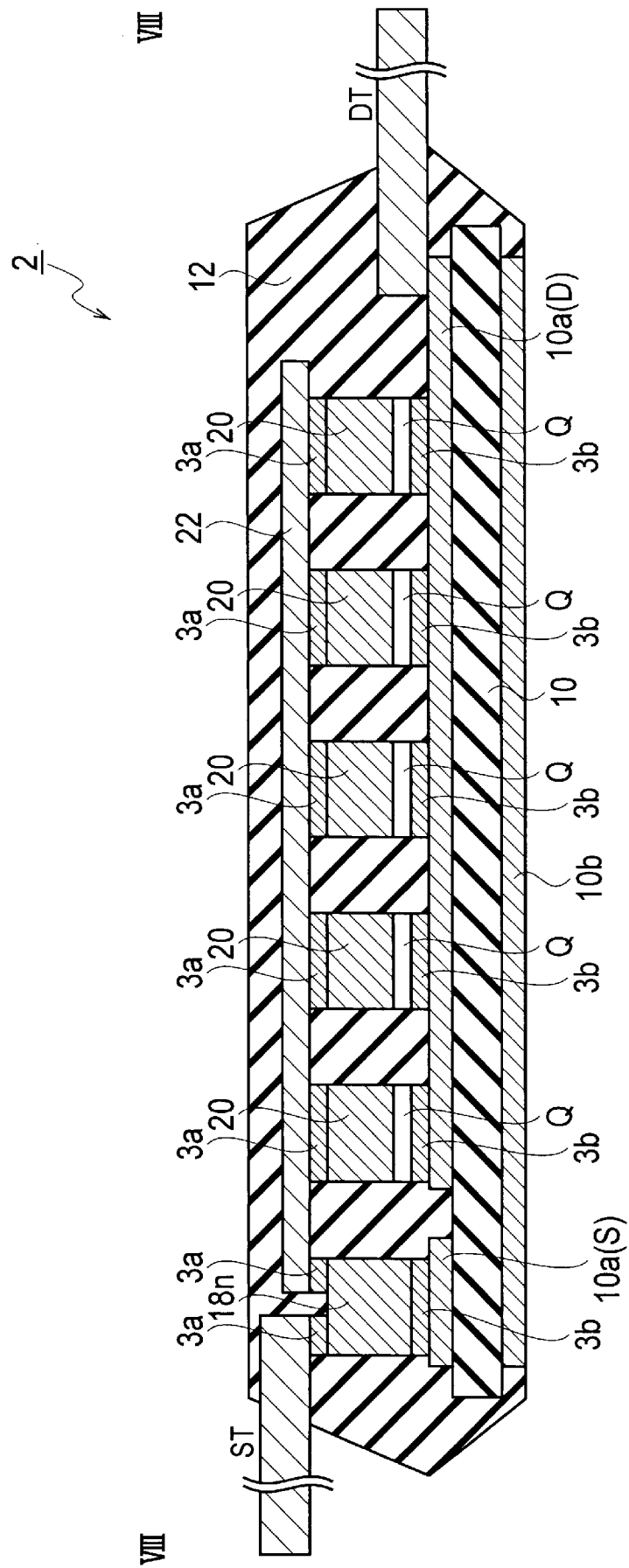
[図6]



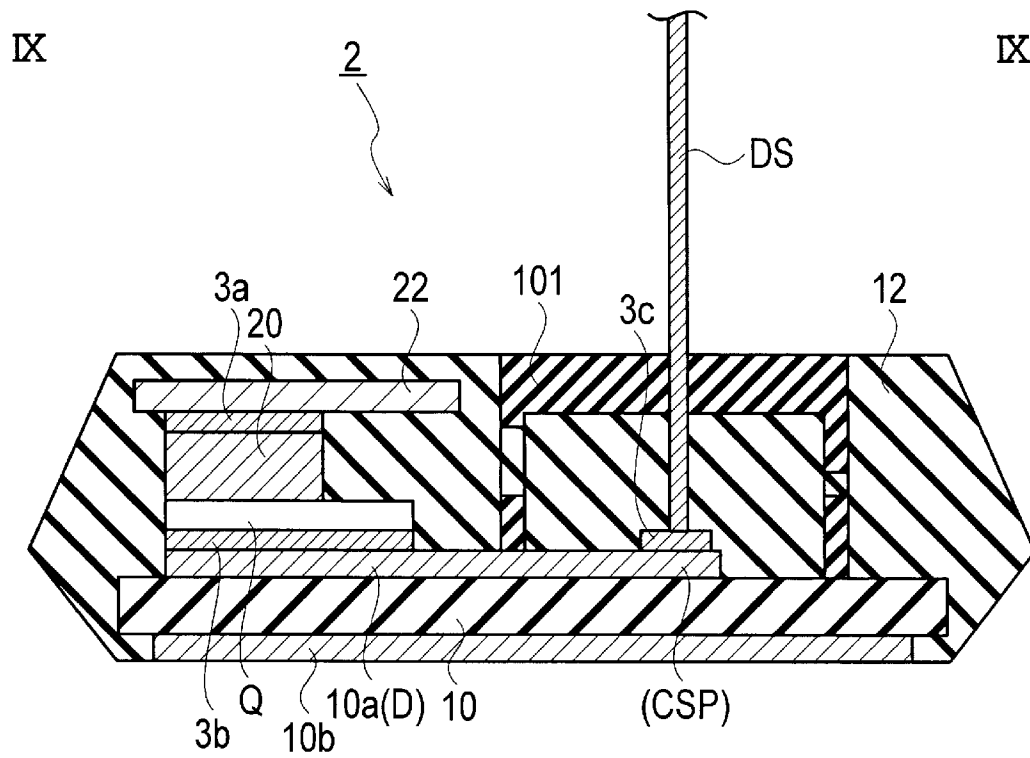
[図7]



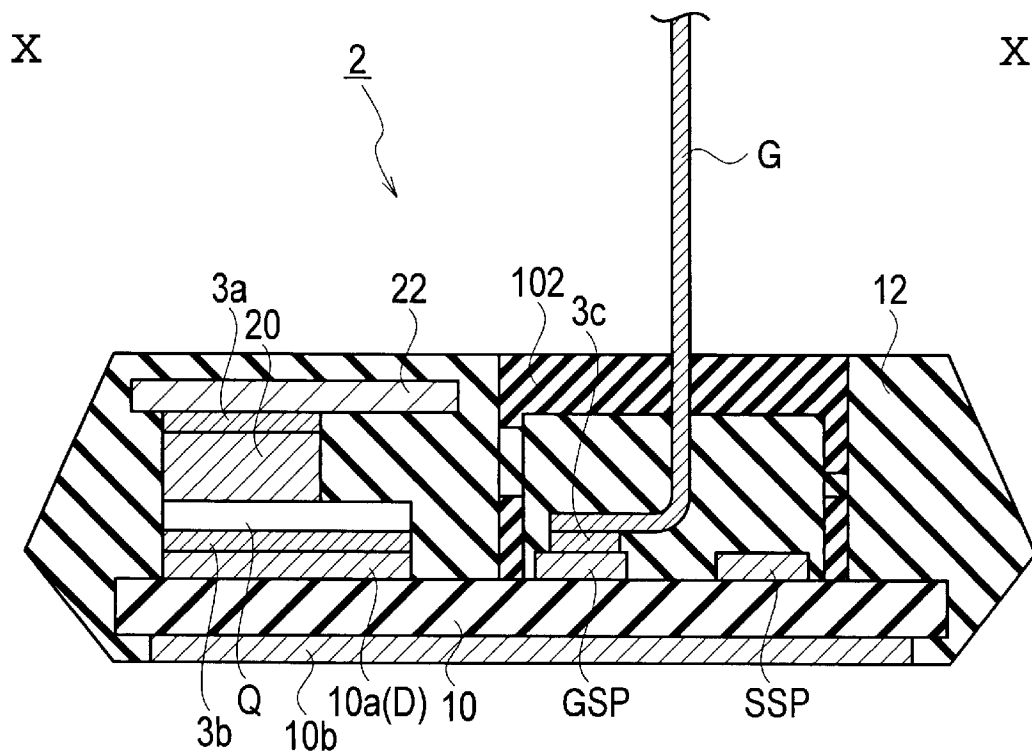
[図8]



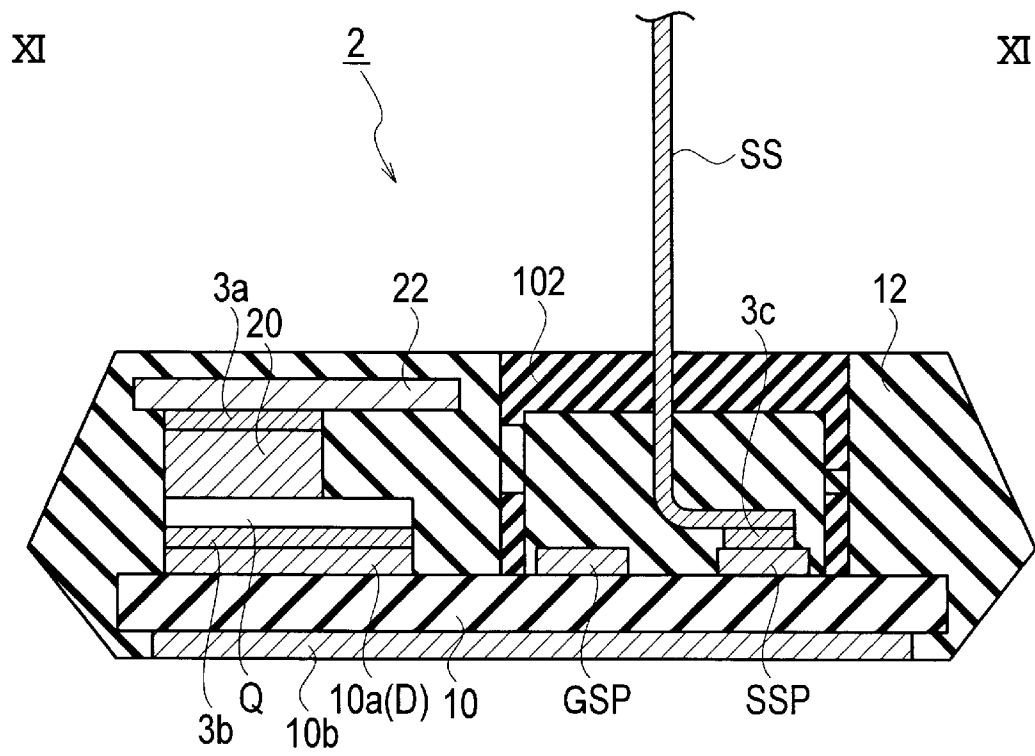
[図9]



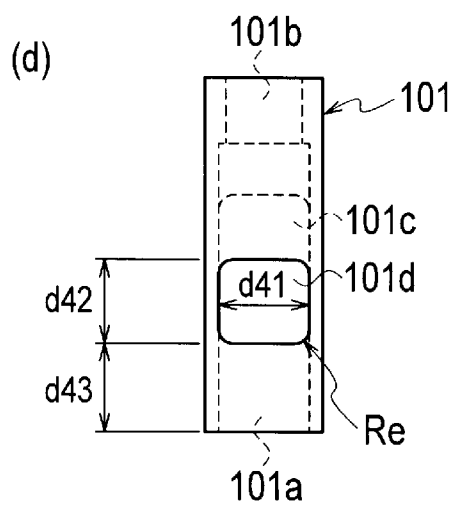
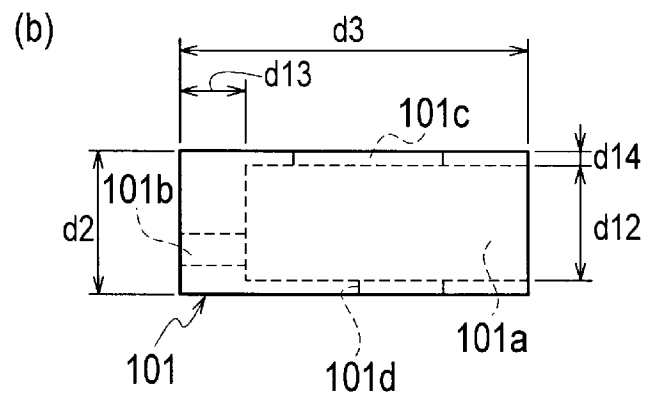
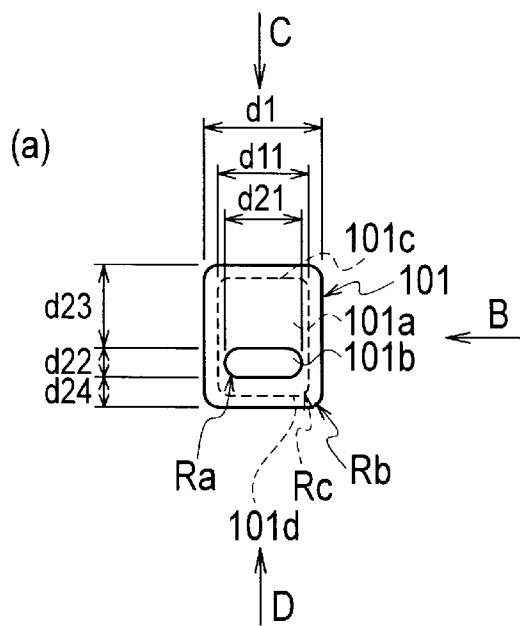
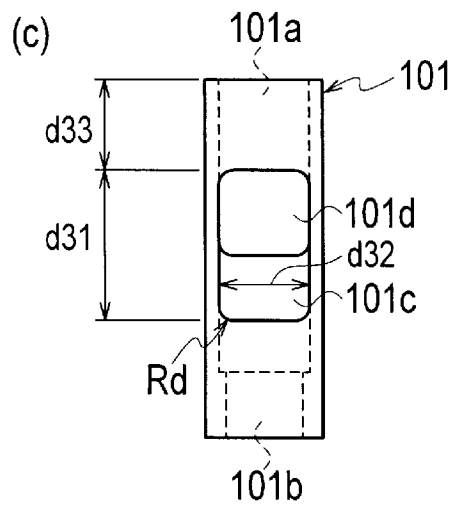
[図10]



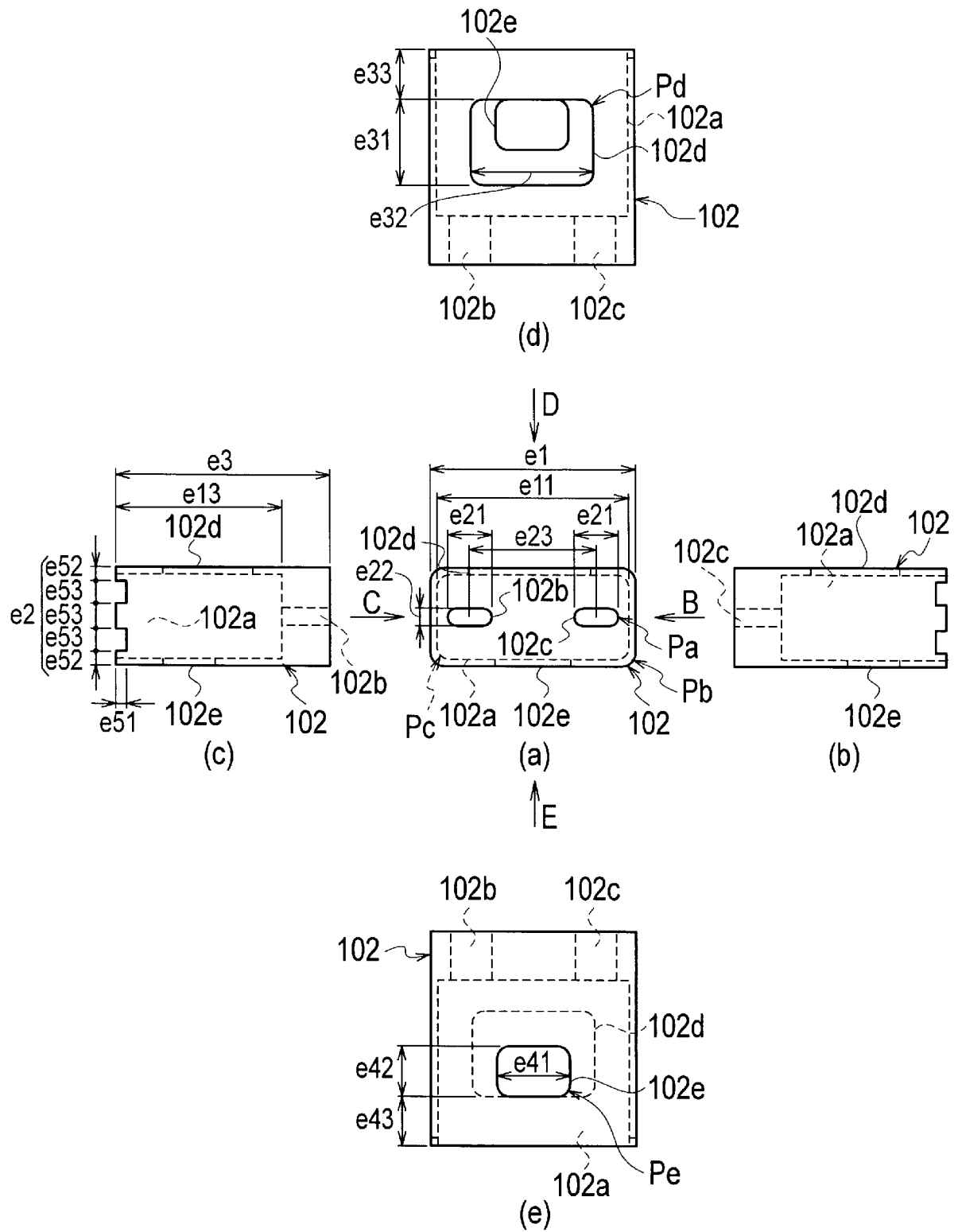
[図11]



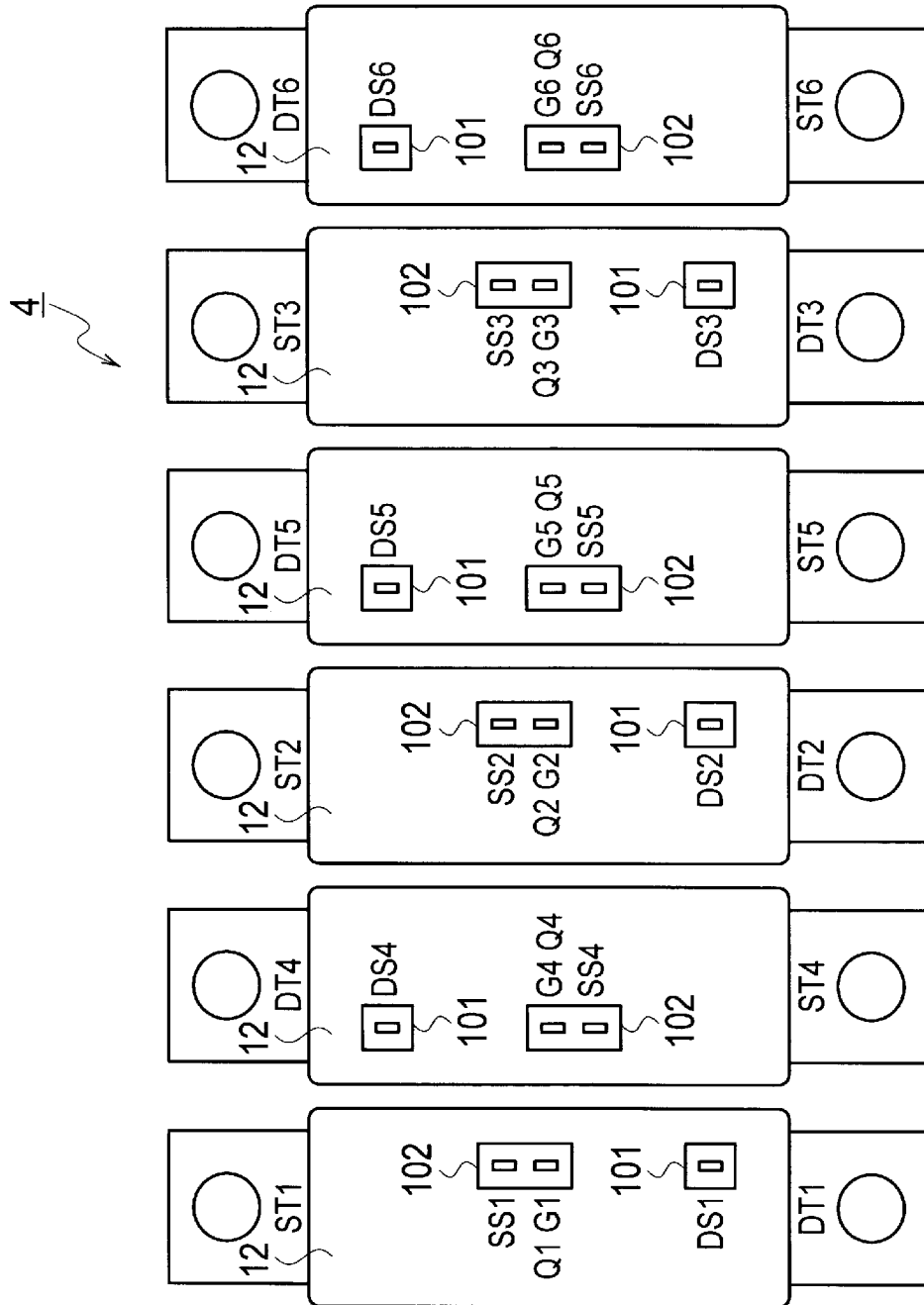
[図12]



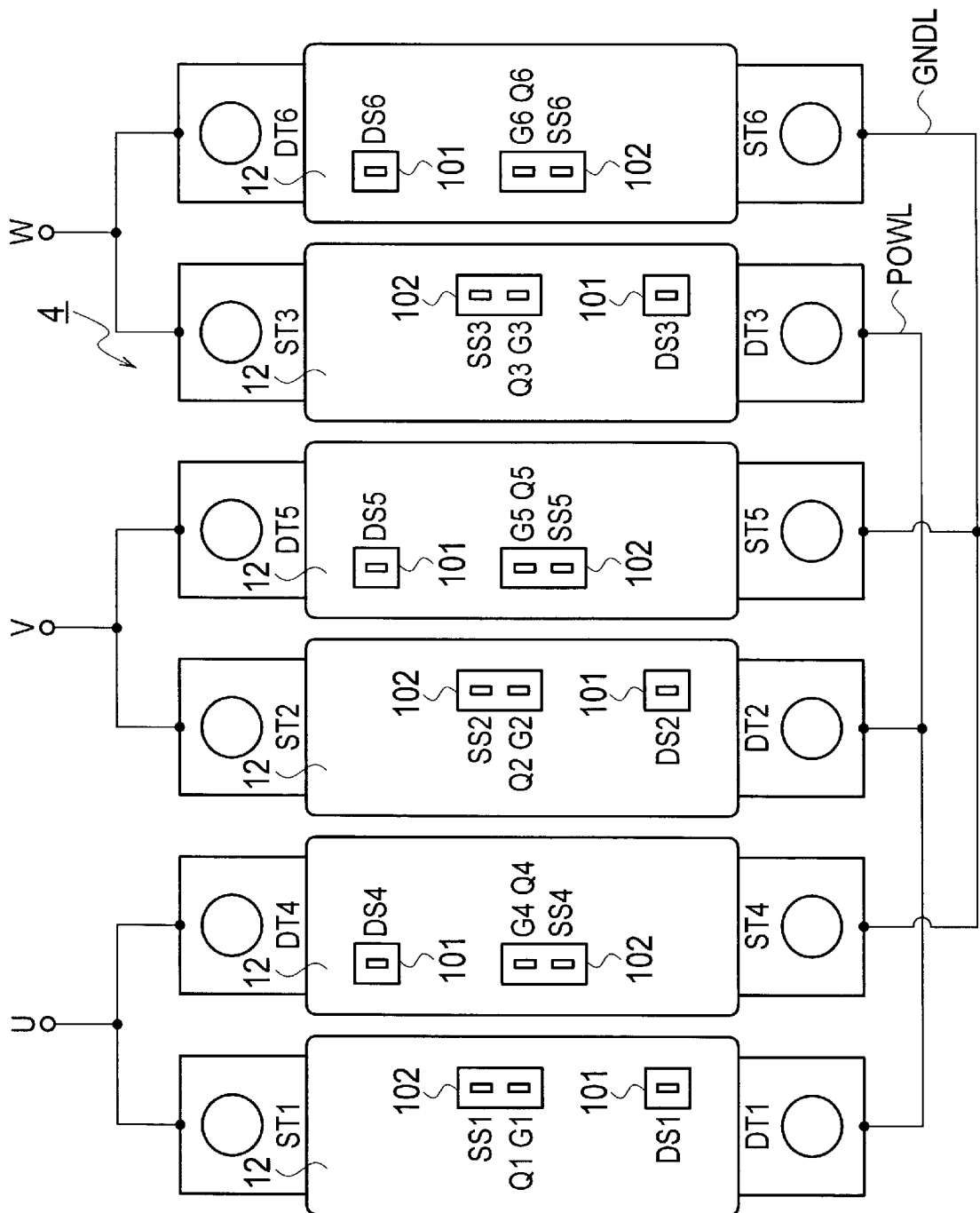
[図13]



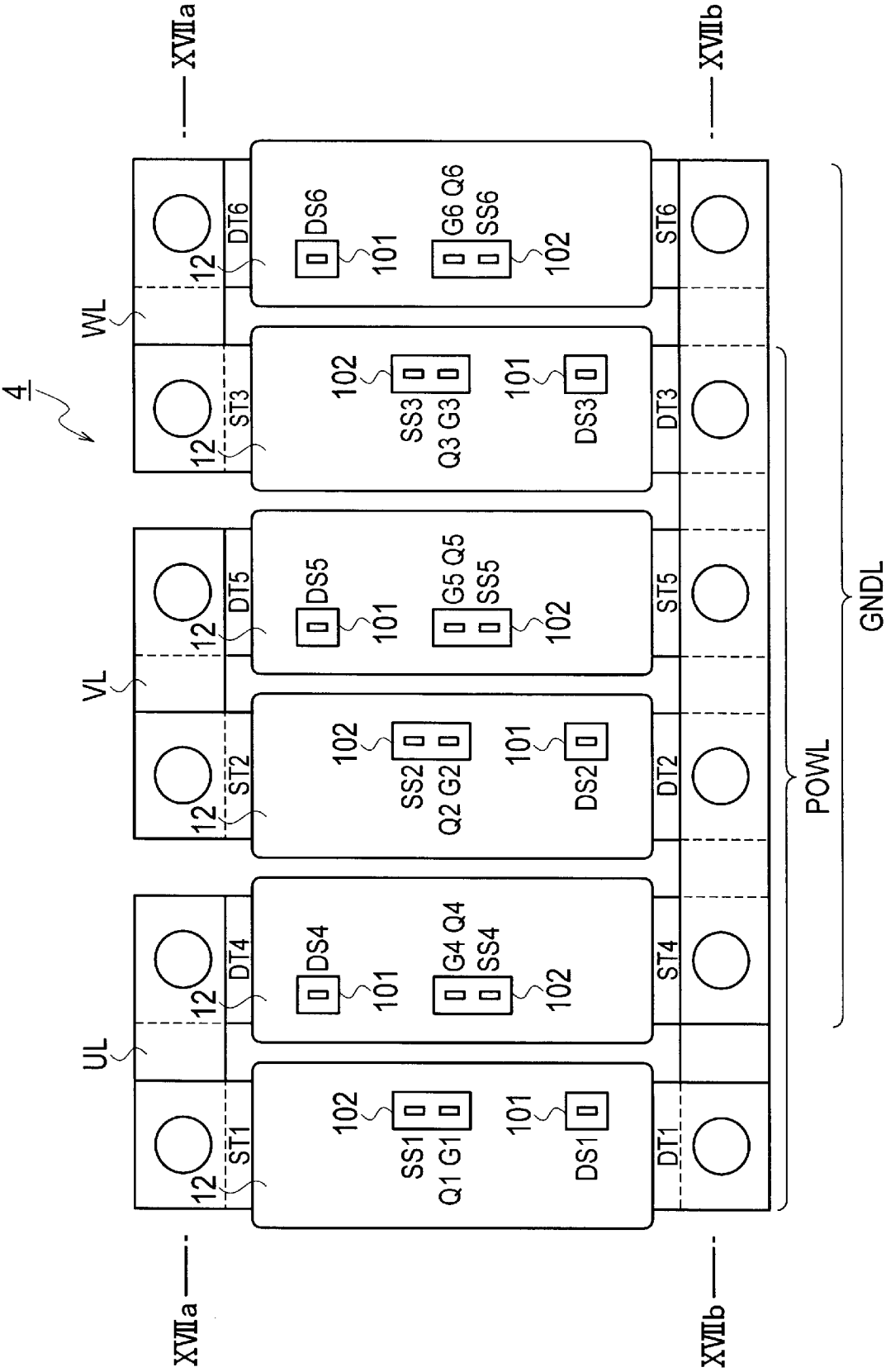
[図14]



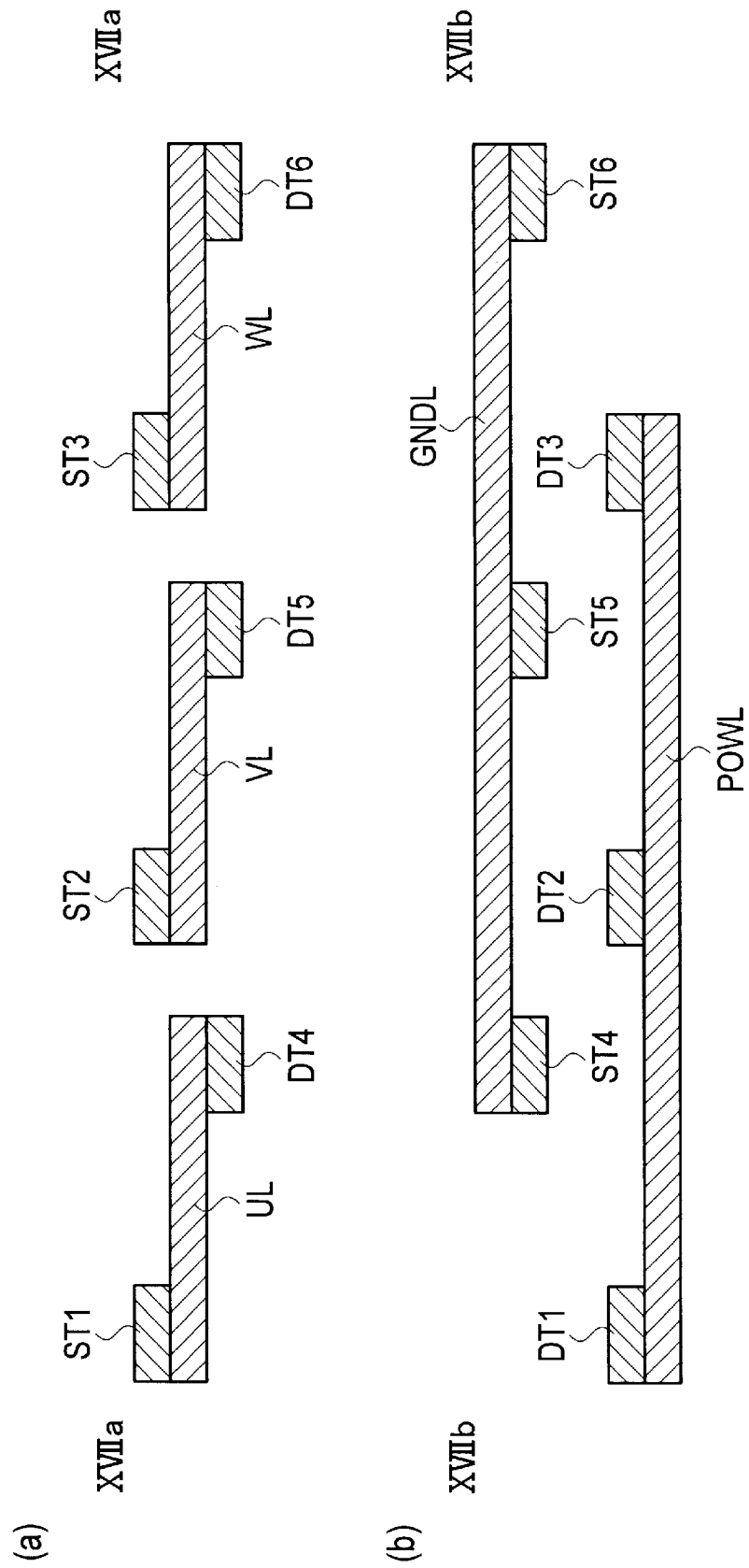
[図15]



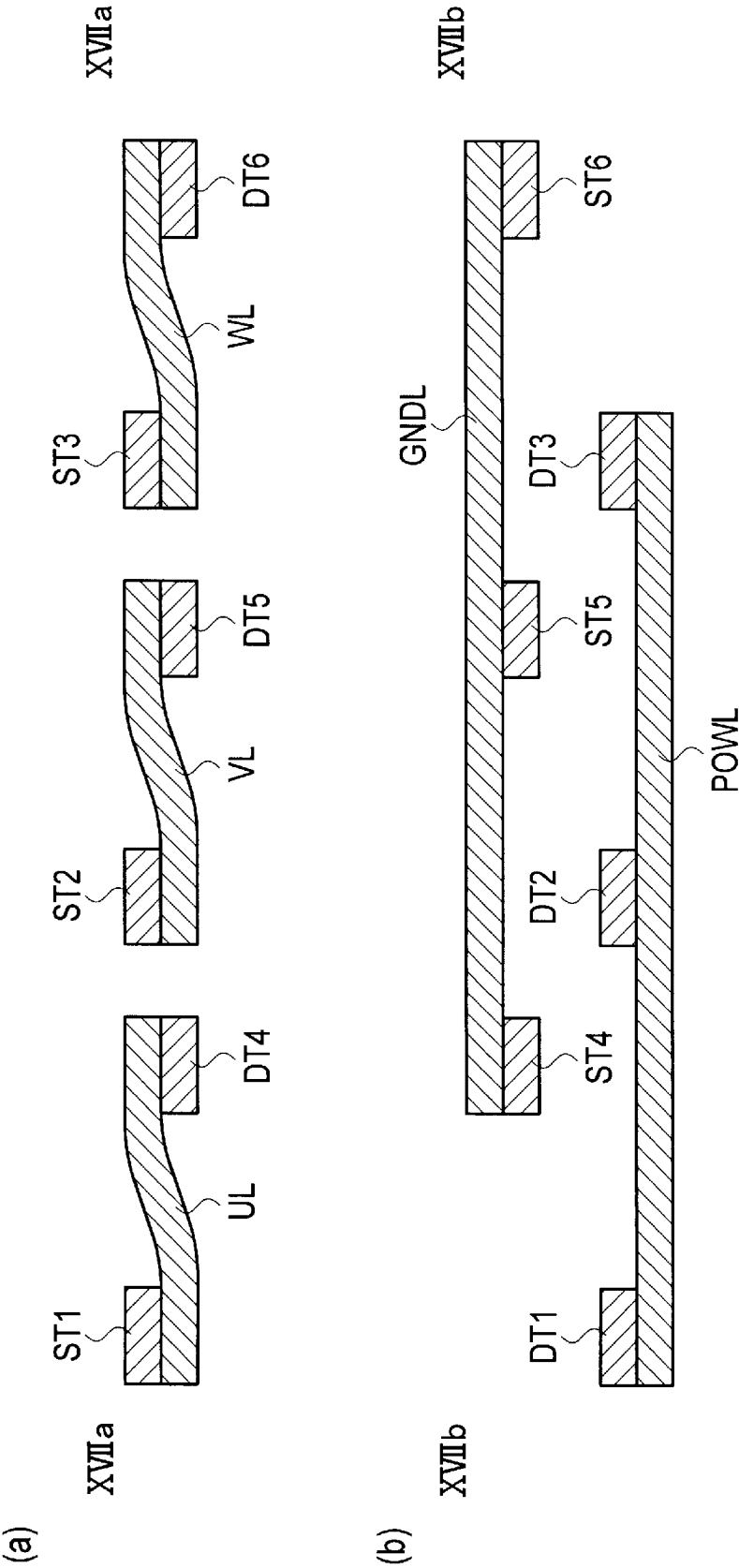
[図16]



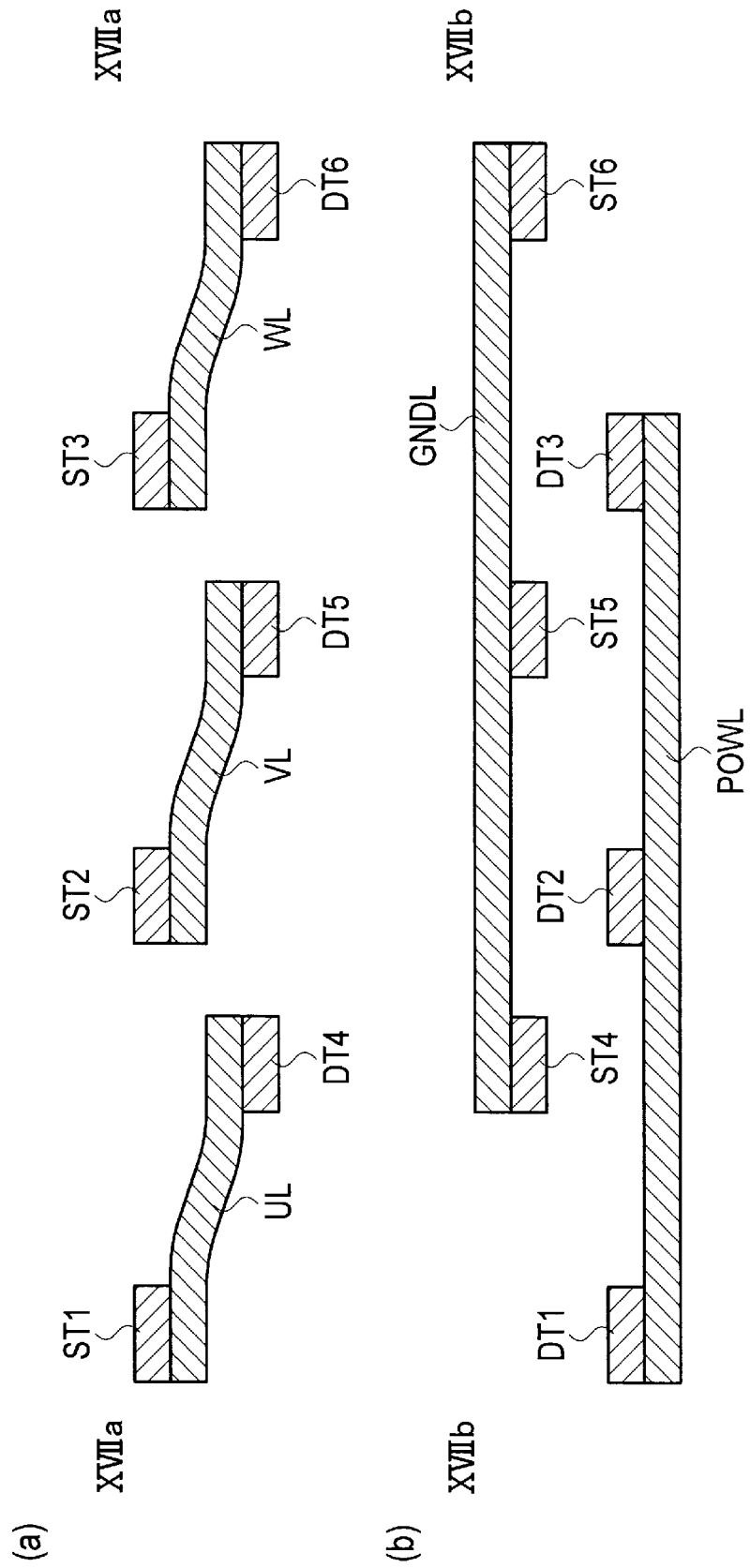
[図17]



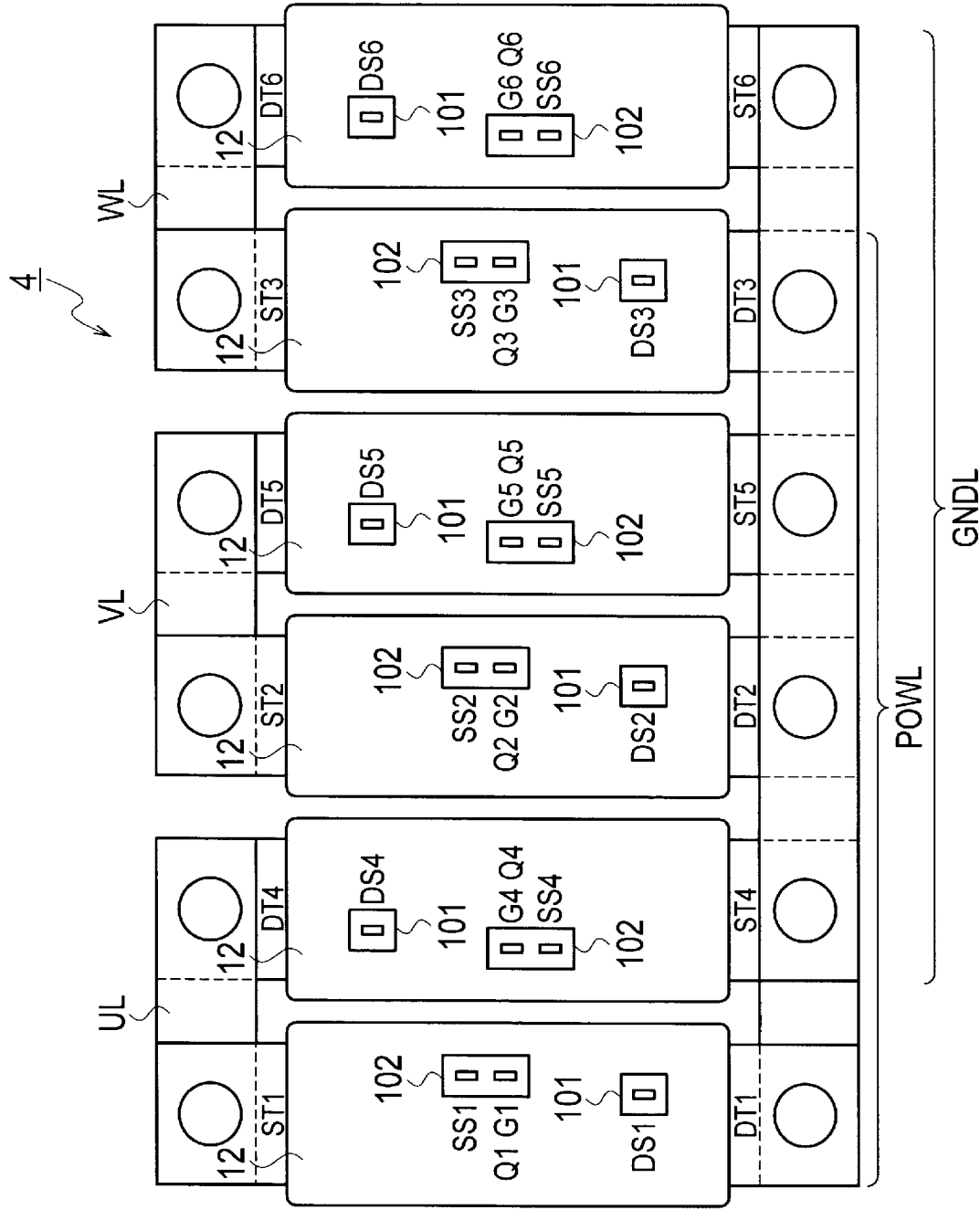
[図18]



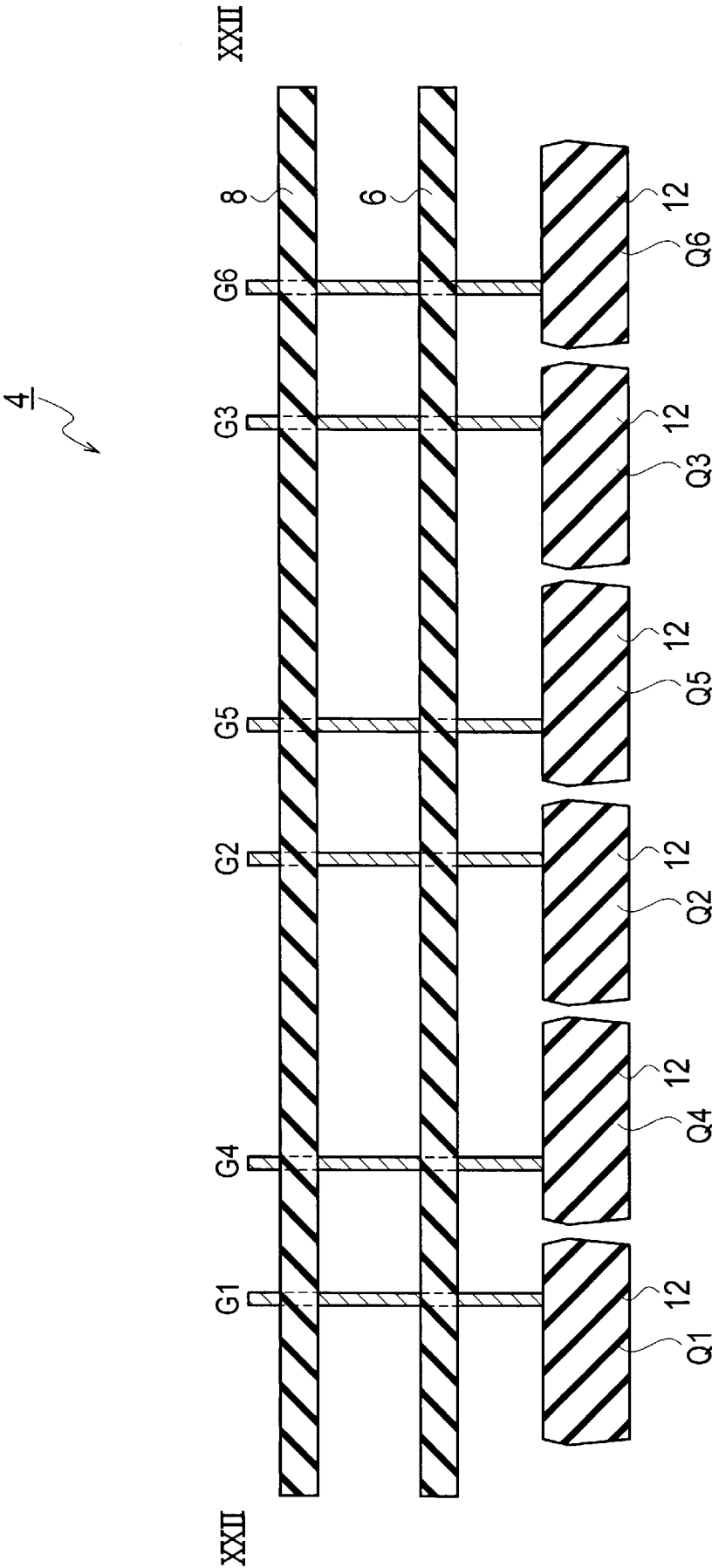
[図19]



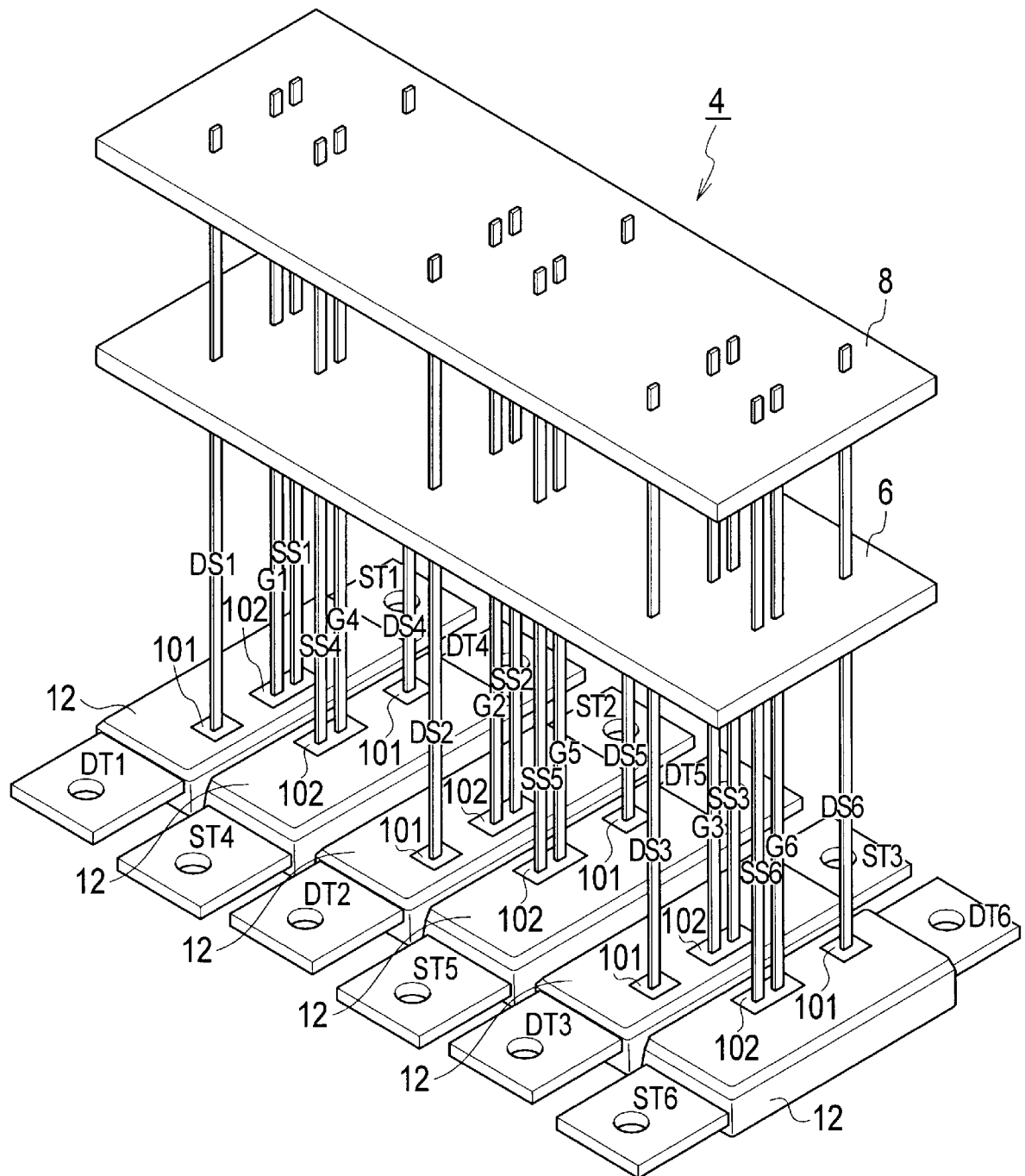
[図20]



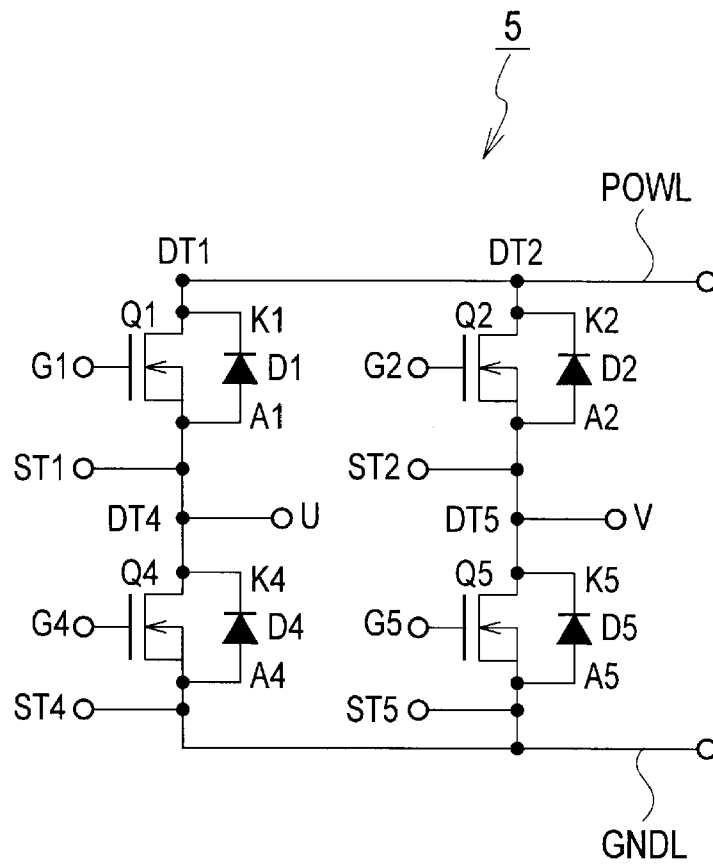
[図22]



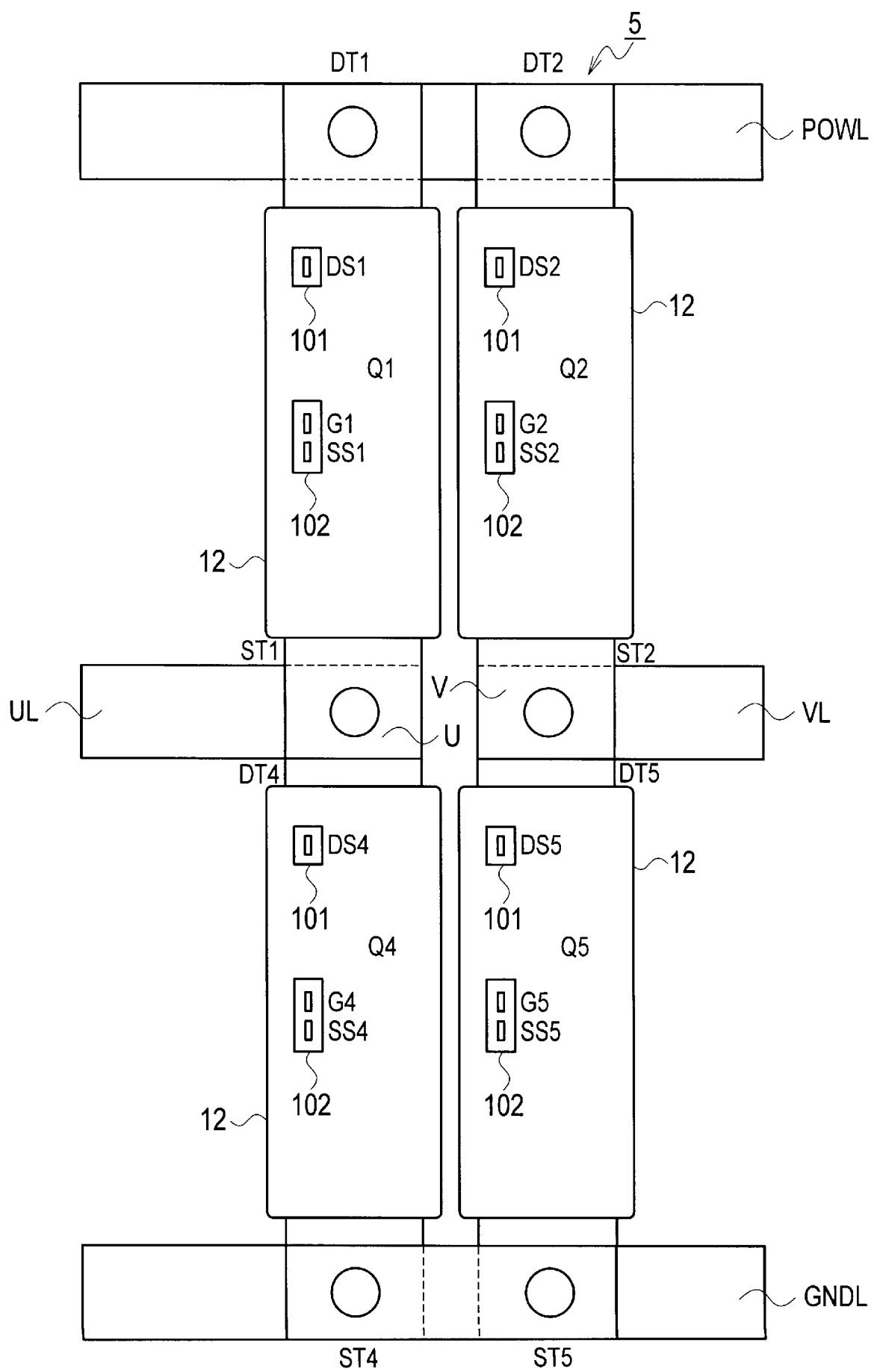
[図23]



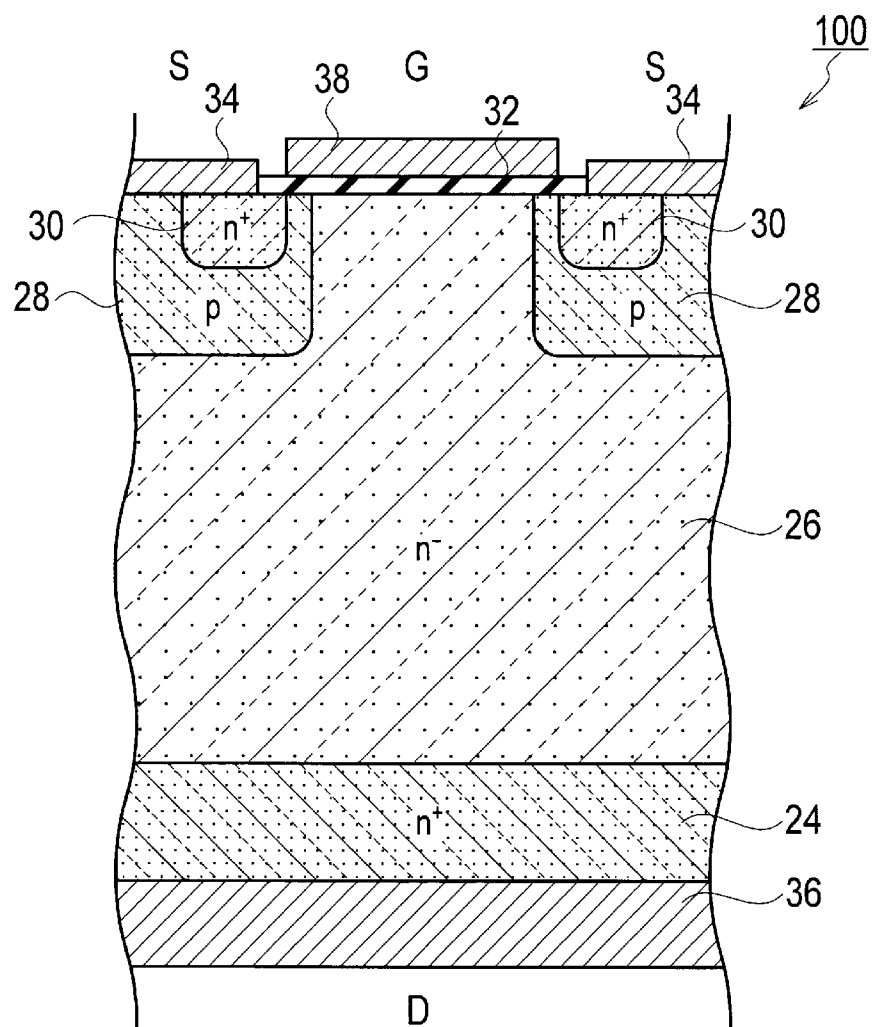
[図24]



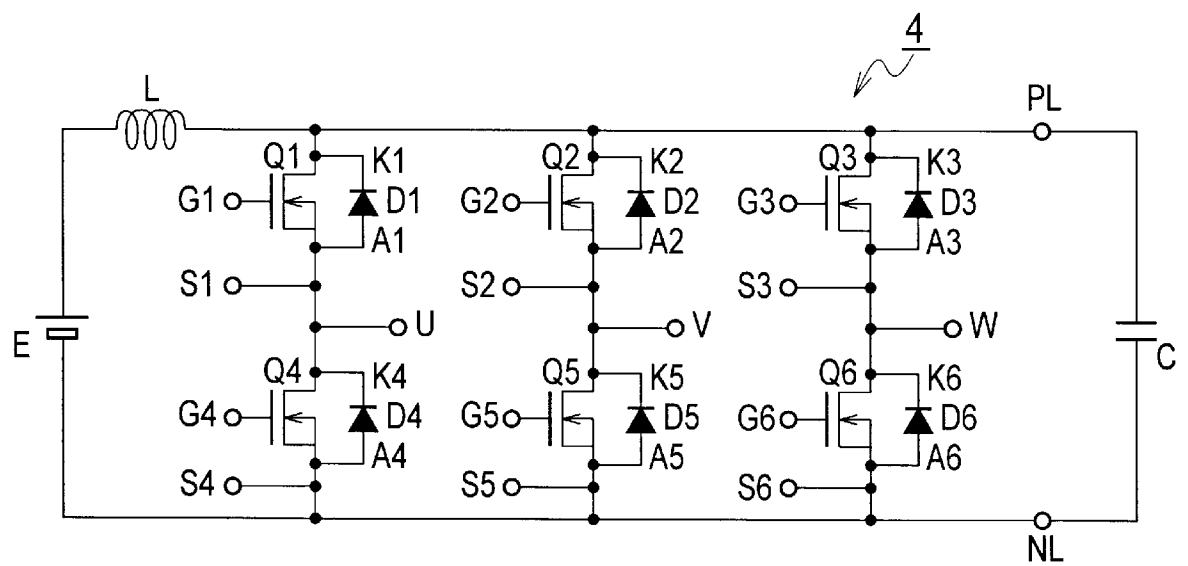
[図25]



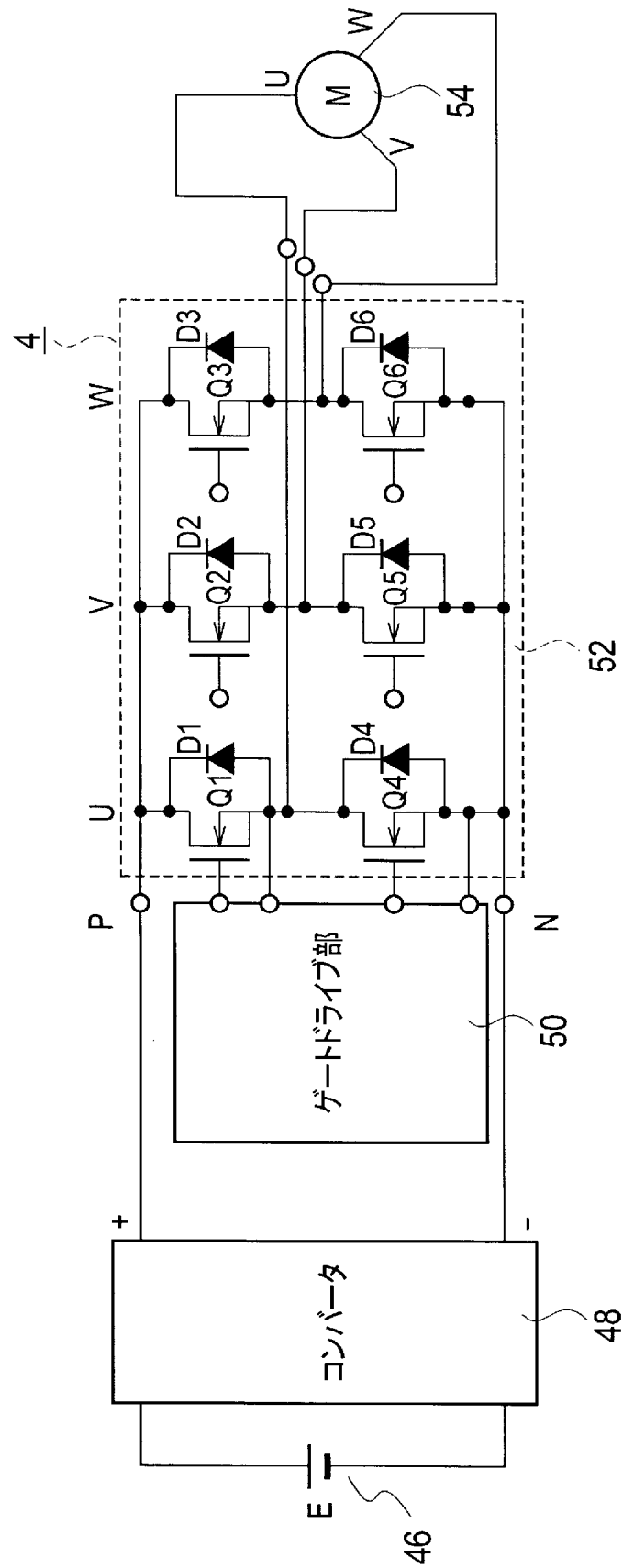
[図26]



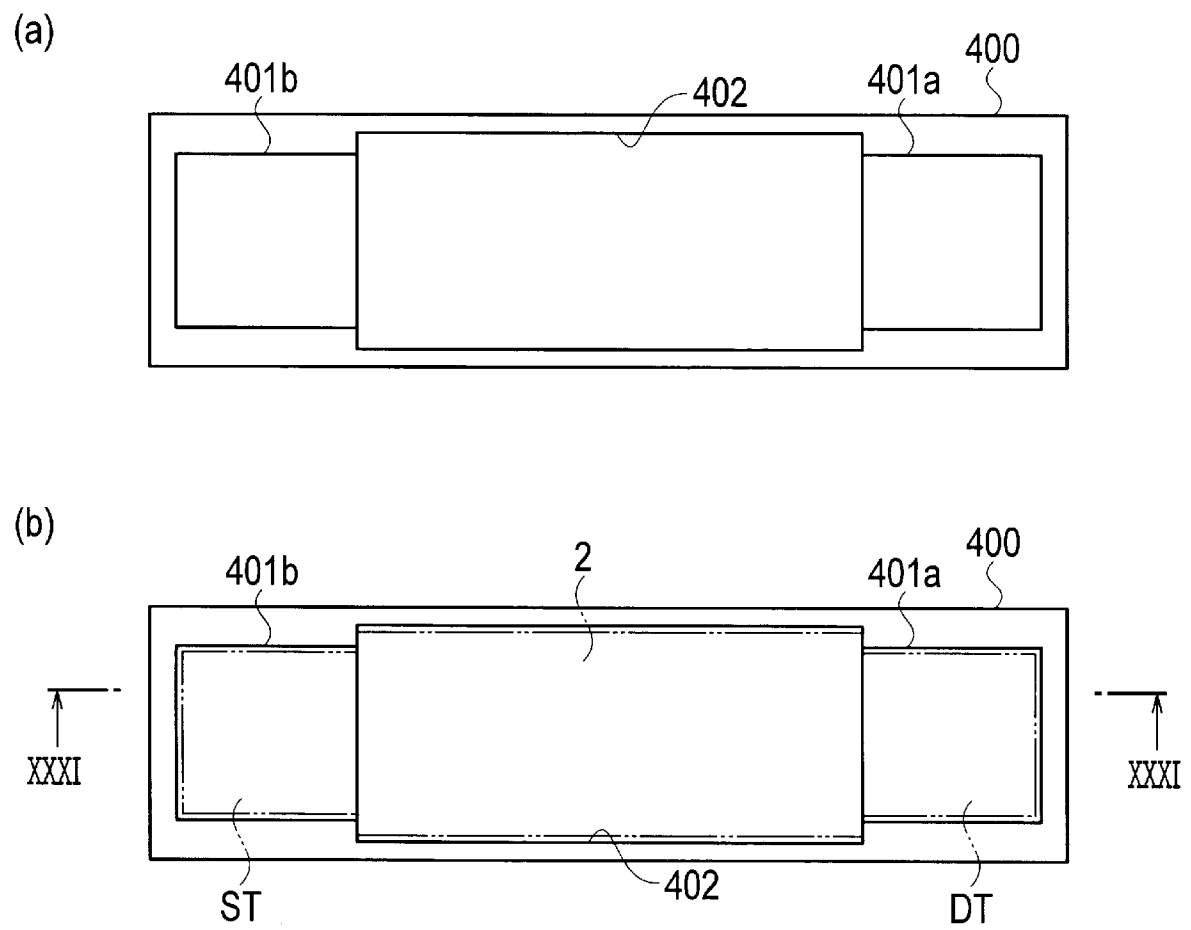
[図28]



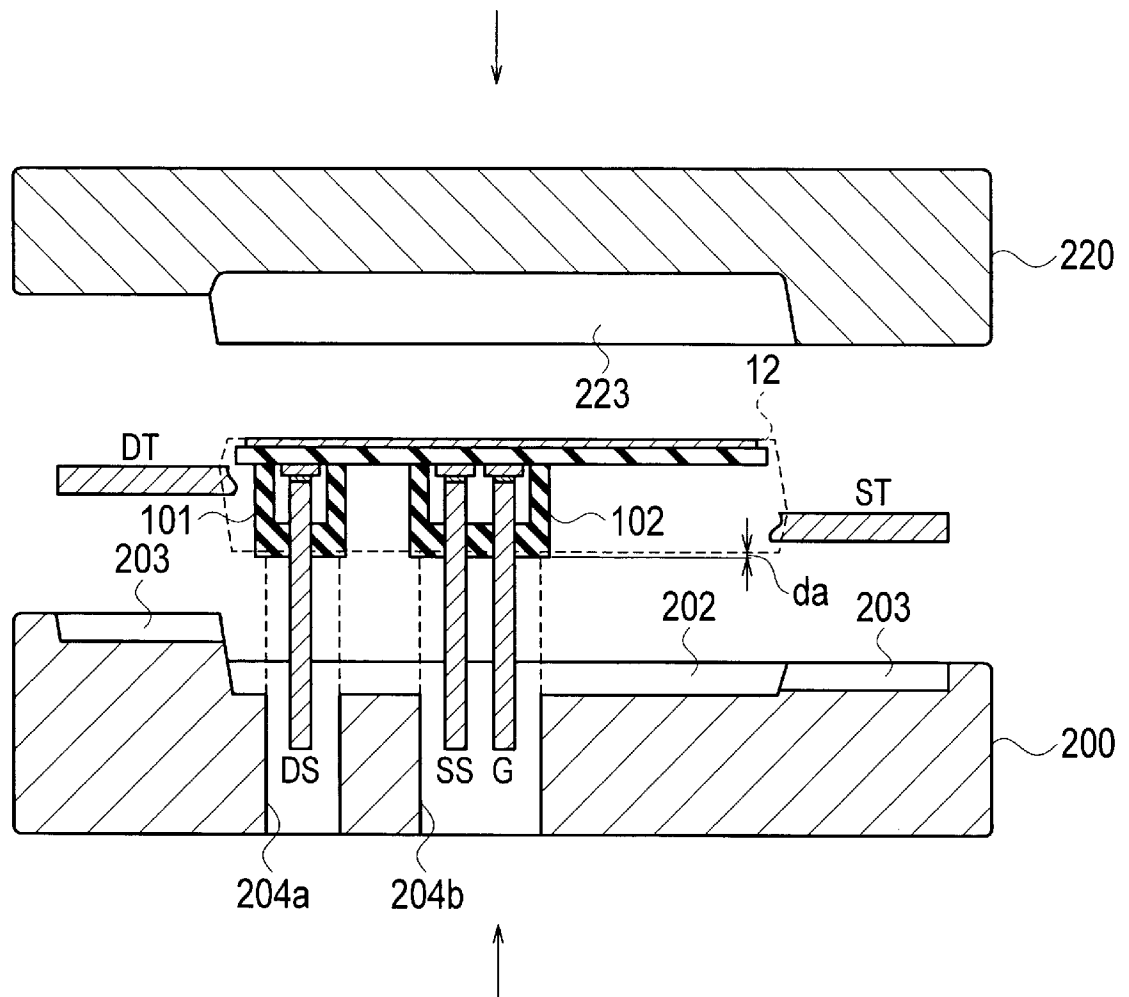
[図29]



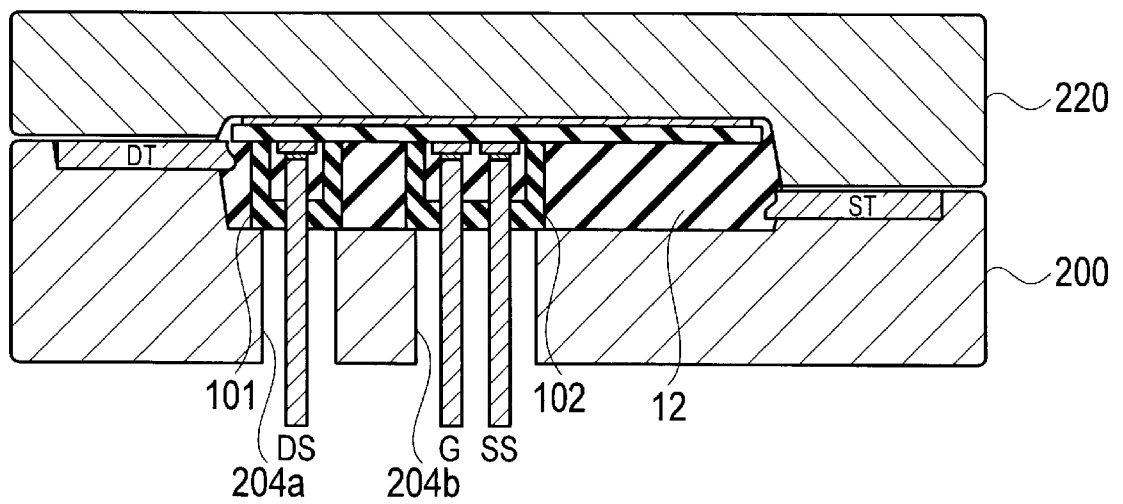
[図30]



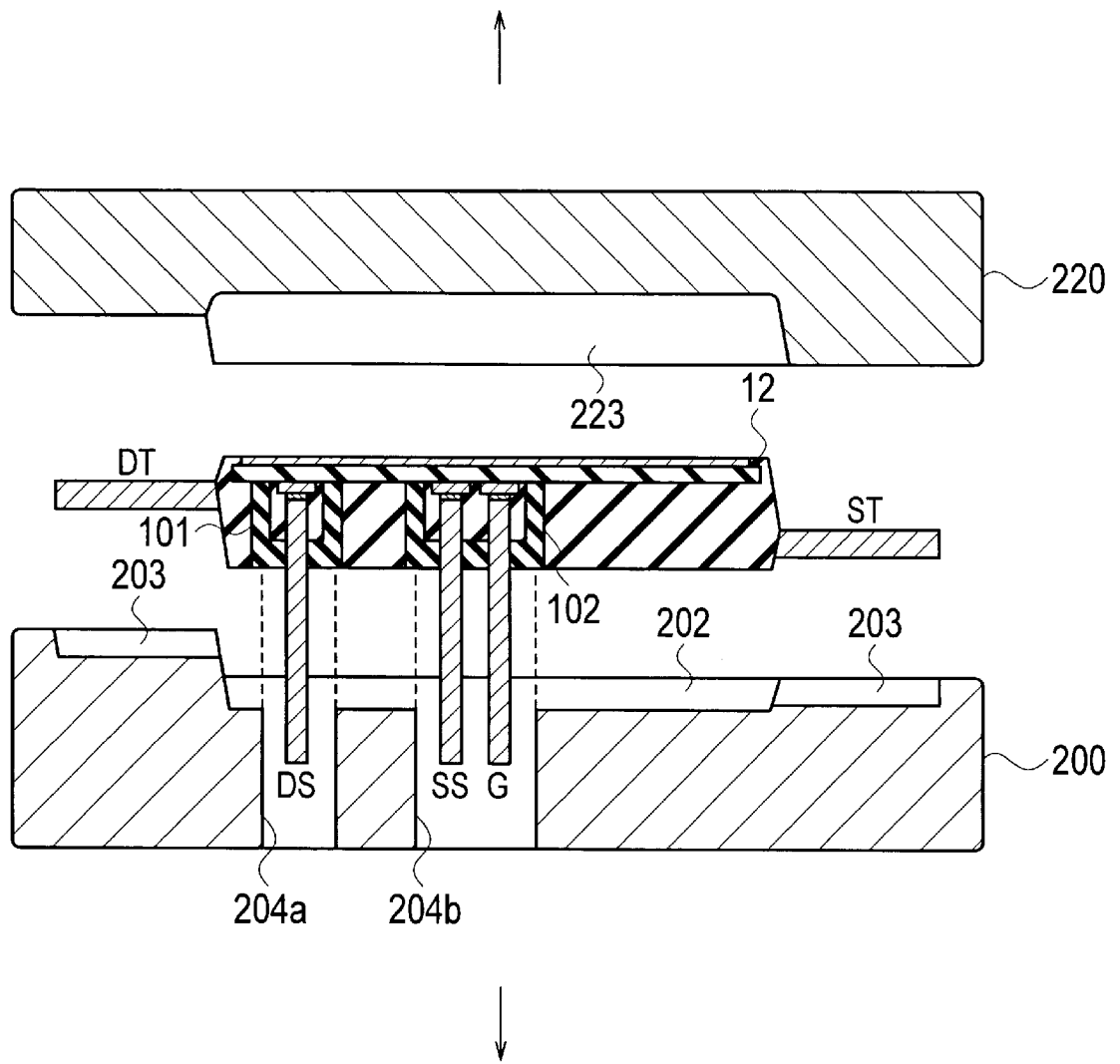
[図32]



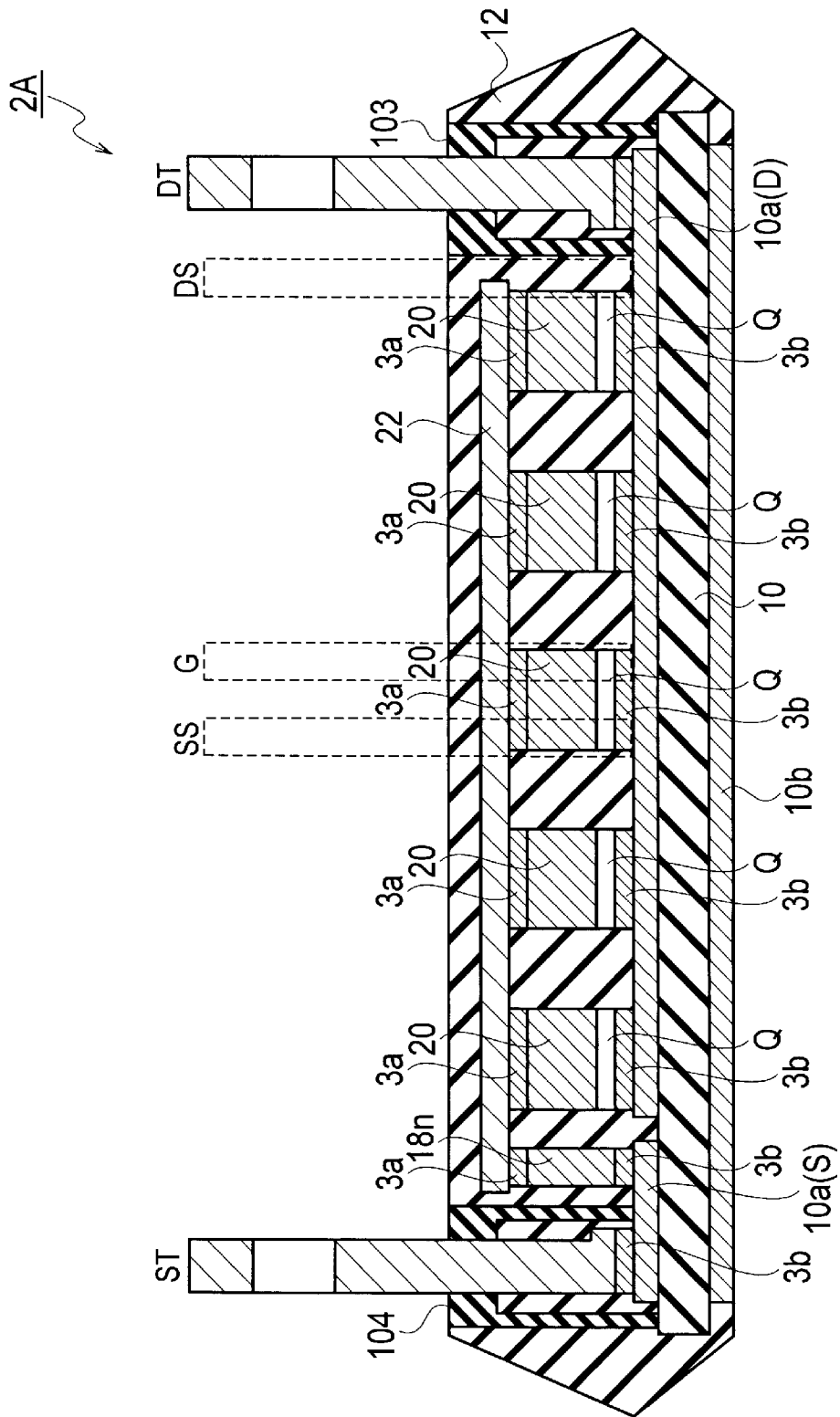
[図33]



[図34]

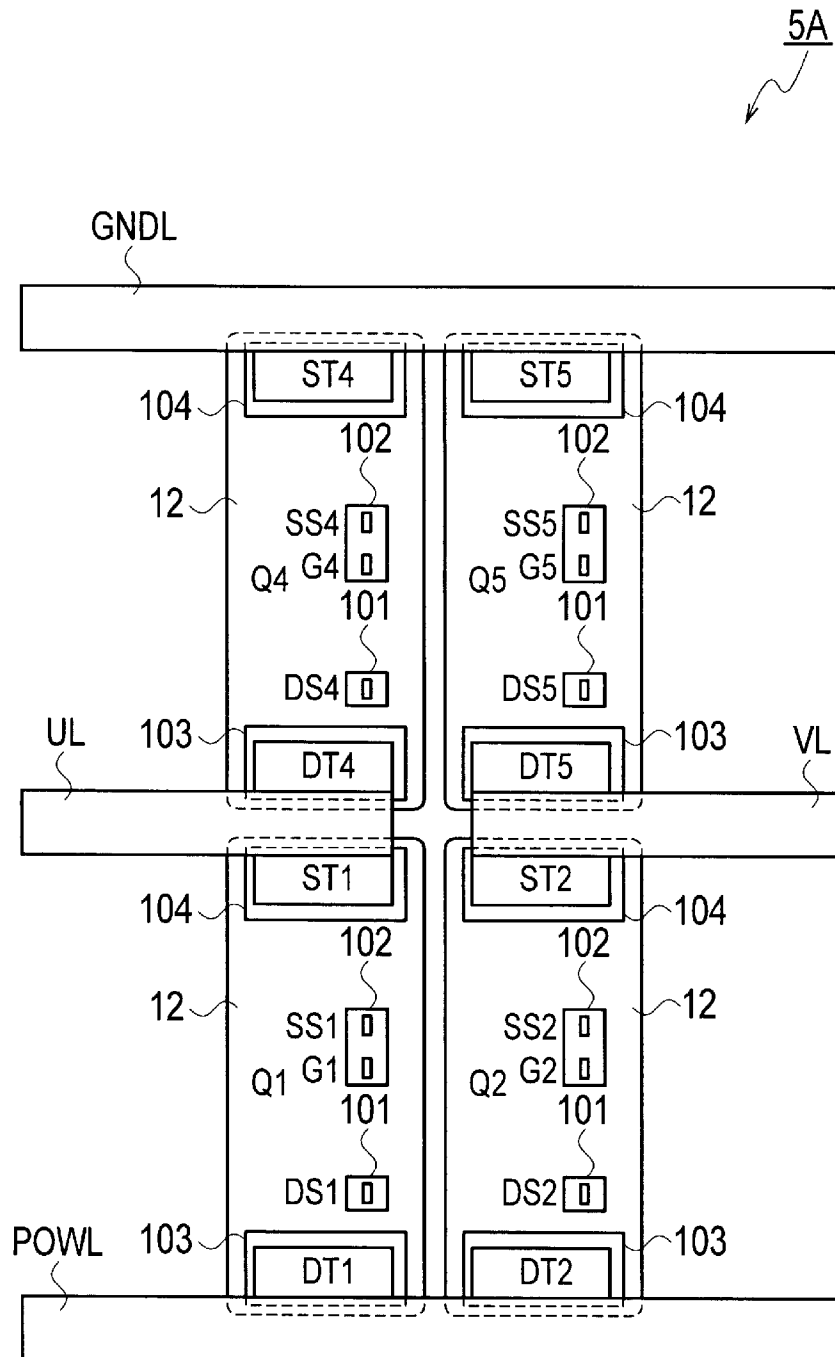


[図35]



[illegible]

[図37]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/066157

A. CLASSIFICATION OF SUBJECT MATTER

H01L25/07(2006.01)i, H01L23/28(2006.01)i, H01L23/29(2006.01)i, H01L23/31(2006.01)i, H01L25/18(2006.01)i, H02M7/48(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/07, H01L23/28, H01L23/29, H01L23/31, H01L25/18, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2012-248907 A (Mitsubishi Electric Corp.), 13 December 2012 (13.12.2012), paragraphs [0010] to [0027]; fig. 1 to 9	1, 2, 4, 7, 9, 12, 13, 16-21, 23-25
Y	(Family: none)	5, 6, 8, 10, 11, 14, 15, 22
A		3
Y	WO 2014/046058 A1 (Rohm Co., Ltd.), 27 March 2014 (27.03.2014), paragraphs [0041] to [0103]; fig. 9 to 28 & US 2015/0287665 A1 paragraphs [0141] to [0203]; fig. 9 to 28 & EP 2899757 A1	5, 6, 10, 11, 14, 15, 22

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 June 2016 (17.06.16)

Date of mailing of the international search report
28 June 2016 (28.06.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/066157

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-200416 A (Mitsubishi Electric Corp.), 03 September 2009 (03.09.2009), fig. 3 & DE 102008045581 A & CN 101521167 A	8
Y	JP 2010-129795 A (Mitsubishi Electric Corp.), 10 June 2010 (10.06.2010), fig. 2, 8 & US 2010/0133667 A1 fig. 2, 8 & DE 102009044659 A	8

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L25/07(2006.01)i, H01L23/28(2006.01)i, H01L23/29(2006.01)i, H01L23/31(2006.01)i,
H01L25/18(2006.01)i, H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L25/07, H01L23/28, H01L23/29, H01L23/31, H01L25/18, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2012-248907 A（三菱電機株式会社）2012.12.13, 段落 [0010]-[0027], 第 1-9 図（ファミリーなし）	1, 2, 4, 7, 9, 12 , 13, 16-21, 23 -25
Y		5, 6, 8, 10, 11, 14, 15, 22
A		3

☑ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 0 6 . 2 0 1 6

国際調査報告の発送日

2 8 . 0 6 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

小山 和俊

5 D

9 3 6 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2014/046058 A1 (ローム株式会社) 2014.03.27, 段落 [0041]-[0103], 第9-28 図 & US 2015/0287665 A1, 段落 [0141]-[0203], 第9-28 図 & EP 2899757 A1	5, 6, 10, 11, 14 , 15, 22
Y	JP 2009-200416 A (三菱電機株式会社) 2009.09.03, 第3 図 & DE 102008045581 A & CN 101521167 A	8
Y	JP 2010-129795 A (三菱電機株式会社) 2010.06.10, 第2, 8 図 & US 2010/0133667 A1, 第2, 8 図 & DE 102009044659 A	8