

19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

11) N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 853 781

21) N° d'enregistrement national : 03 04365

51) Int Cl⁷ : H 03 K 3/3565

12)

DEMANDE DE BREVET D'INVENTION

A1

22) Date de dépôt : 09.04.03.

30) Priorité :

43) Date de mise à la disposition du public de la demande : 15.10.04 Bulletin 04/42.

56) Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60) Références à d'autres documents nationaux apparentés :

71) Demandeur(s) : STMICROELECTRONICS SA
Société anonyme — FR.

72) Inventeur(s) : BERTRAND BERTRAND, CHEHADI
MOHAMAD et NAURA DAVID.

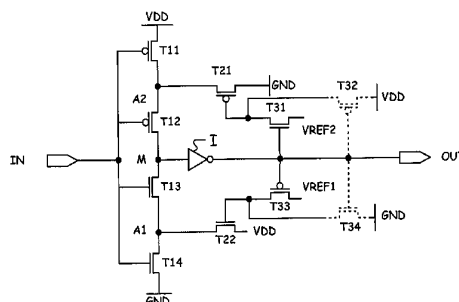
73) Titulaire(s) :

74) Mandataire(s) : CABINET BALLOT.

54) COMPARATEUR A DEUX SEUILS INSENSIBLE A SON ENVIRONNEMENT.

57) L'invention concerne un comparateur à deux seuils (VH, VB), comprenant une bascule (T11, T12, T13, T14, I) à deux seuils dont une entrée (IN) et une sortie (OUT) forment respectivement une entrée et une sortie du comparateur. La dite bascule comprend également un premier point milieu (A1 ou A2) entre une 1^{ère} borne d'alimentation (BGND ou BVDD) et la sortie (OUT) de la bascule. Le comparateur comprend également une 1^{ère} contre-réaction (T22, T33 ou T21, T31) agissant sur le 1^{er} point milieu (A1 ou A2) pour fixer le 1^{er} seuil (VH ou VB) du comparateur en fonction d'un 1^{er} potentiel d'alimentation (VDD ou GND).

Selon l'invention, le 1^{er} seuil (VH ou VB) est également fonction d'un 1^{er} potentiel de référence (VREF1 ou VREF2) stable.



FR 2 853 781 - A1



COMPARATEUR A DEUX SEUILS INSENSIBLE A SON ENVIRONNEMENT

L'invention concerne, de manière générale, un comparateur à deux seuils de basculement, couramment appelé trigger à hystérésis et que nous appellerons par la suite simplement trigger par abus de langage.

Un tel trigger fournit en sortie un signal OUT qui indique la valeur logique d'un signal IN d'entrée analogique. Ainsi, le trigger fournit un signal OUT qui est égal au potentiel d'alimentation VDD (correspondant à un "un" logique) lorsque le signal IN augmente et atteint un seuil VH haut et il fournit un signal OUT égal à zéro lorsque le signal IN diminue et descend au dessous d'un seuil VB bas (figure 1).

Un tel trigger est utilisé par exemple pour immuniser contre le bruit une borne d'entrée d'un circuit électronique. Le trigger agit dans ce cas pour filtrer les bruits présents sur la borne d'entrée, et permet ainsi d'obtenir un signal logique filtré, plus aisément exploitable que le signal d'entrée non filtré.

Plus précisément, l'invention concerne un comparateur à deux seuils VH, VB, comprenant une bascule à deux seuils de basculement dont une entrée IN et une sortie OUT forment respectivement une entrée et une sortie du comparateur. La dite bascule comprend également un premier point milieu A1 et / ou un deuxième point milieu A2. A1 est situé entre une 1^{ère} borne d'alimentation et la sortie OUT du comparateur. A2 est situé entre une 2^{ème} borne d'alimentation et la sortie OUT du comparateur. Le comparateur comprend également

une 1^{ère} contre-réaction et / ou une 2^{ème} contre-réaction. La 1^{ère} contre-réaction agit sur le point A1 pour fixer le seuil VH du comparateur en fonction d'un 1^{er} potentiel d'alimentation VDD. La 2^{ème} contre-réaction agit sur le point A2 pour fixer le seuil VB du comparateur en fonction d'un 2^{ème} potentiel d'alimentation GND.

Un exemple connu d'un tel trigger est représenté sur la figure 2. Il comprend deux transistors T11, T12 de type P et deux transistors T13, T14 de type N, tous quatre connectés en série entre une borne d'alimentation sur laquelle est appliqué le 1^{er} potentiel d'alimentation VDD et une borne sur laquelle est appliqué le 2^{ème} potentiel d'alimentation GND (ou potentiel de masse). Le signal IN d'entrée du trigger est appliqué sur la grille commune des transistors T11, T12, T13 et T14.

Les transistors T11 à T14 forment ensemble la bascule qui produit sur le drain commun (appelé point M) des transistors T12 et T13 un signal logique inverse du signal IN. Le trigger connu comprend également deux transistors T21, T22 et un inverseur I. L'inverseur I est connecté entre le point M commun aux transistors T12, T13 et une borne de sortie du trigger sur laquelle est produit le signal OUT. Le transistor T21 est de type P, sa source est connectée au point A2 commun des transistors T11 et T12 et le potentiel GND est appliqué sur le drain de T21 dont la grille est connectée au point M. Le transistor T22 est de type N, sa source est connectée au point A1 commun des transistors T13 et T14 et le potentiel GND est appliqué sur le drain de T21 dont la grille est connectée au point M.

Le transistor T22 forme la 1^{ère} contre-réaction et le transistor T21 forme la 2^{ème} contre-réaction de la sortie du trigger sur la bascule constituée par les transistors T11 à T14. En l'absence de contre-réaction (i.e. en l'absence des transistors T21, T22), les potentiels aux points A2 et A1 sont laissés flottants et la bascule a deux seuils V_H , V_B de basculement, tous deux égaux à $V_{DD}/2$; la contre-réaction formée par le transistor T22 a pour effet d'abaisser la valeur du seuil V_B et la contre-réaction formée par le transistor T21 a pour effet d'élever la valeur du seuil V_H . Dans un exemple, pour un potentiel d'alimentation V_{DD} de l'ordre de 5,5 V, le potentiel V_B est de l'ordre de 2,5 V et le potentiel V_H est de l'ordre de 3,75 V. L'hystérésis Δ du trigger, donnée par la relation $\Delta = V_H - V_B$ est ainsi de l'ordre de 1,25 V. En général, on dimensionne un trigger de sorte à avoir une hystérésis la plus importante possible pour une meilleure immunité au bruit.

L'évolution des seuils V_B , V_H et de l'hystérésis Δ du trigger en fonction du potentiel V_{DD} est représentée sur la figure 4, en tirets courts et épais (la température est constante égale à 25°C). Les seuils V_B et V_H augmentent logiquement avec le potentiel V_{DD} ; V_B , V_H croissent en pratique approximativement de manière linéaire en fonction de V_{DD} . Ceci est parfaitement acceptable puisque le niveau de bruit (en valeur absolue) à filtrer par un trigger est fonction du niveau des signaux d'entrée et donc du potentiel V_{DD} . La valeur moyenne de V_B , V_H et de l'hystérésis Δ sur une plage d'alimentation donnée dépend également de la taille (en terme de longueur sur largeur de grille) des transistors T11 à T14.

L'évolution des seuils V_B , V_H et de l'hystérésis Δ du trigger en fonction de la température est représentée sur la figure 5, en tirets courts et épais ($V_{DD} = 4,5$ V constant). Le potentiel V_H diminue légèrement avec la température (dans l'exemple figure 5, approximativement de $-0,05$ V sur une plage de 200°C). Le potentiel V_B quant à lui augmente de manière un peu plus marquée (dans l'exemple, environ $+0,15$ V sur une plage de 200°V).

10 Les figures 4 et 5 font également apparaître les inconvénients des triggers connus tel que celui de la figure 2. L'hystérésis Δ du trigger est en effet très sensible à la valeur du potentiel d'alimentation V_{DD} (voir figure 4). L'hystérésis est également sensible à
15 la température d'utilisation (voir figure 5). Ceci est particulièrement gênant dans la mesure où, pour dimensionner les circuits d'un composant électronique utilisant un trigger, on tient compte notamment de l'hystérésis Δ du trigger. En conséquence, un même
20 composant électronique comprenant un trigger, dimensionné pour un potentiel V_{DD} donné et une température de fonctionnement donnée, ne peut pas être utilisé avec des potentiels d'alimentation différents et / ou des températures d'utilisation différentes.
25 Ceci limite bien sûr leur intérêt.

Enfin, l'hystérésis est particulièrement faible pour de faibles valeurs de V_{DD} . Ceci est également gênant dans la mesure où on cherche de plus en plus à utiliser des composants électroniques à faible potentiel
30 d'alimentation, composants pour lesquels on souhaite toujours une hystérésis Δ importante pour une meilleure immunité au bruit.

Un objet essentiel de l'invention est un trigger dont l'hystérésis est insensible au potentiel d'alimentation VDD du trigger.

Un objet secondaire de l'invention est un trigger dont
5 l'hystérésis est insensible à la température. Un autre objet secondaire enfin est un trigger dont l'hystérésis est importante pour de faibles valeurs du potentiel d'alimentation.

L'invention concerne donc un comparateur à deux seuils
10 VH, VB, comprenant une bascule (T11, T12, T13, T14, I) à deux seuils dont une entrée IN et une sortie OUT forment respectivement une entrée et une sortie du comparateur. La dite bascule comprend également un premier point milieu A1 et / ou un deuxième point
15 milieu A2. A1 est situé entre une 1^{ère} borne d'alimentation et la sortie OUT du comparateur. A2 est situé entre une 2^{ème} borne d'alimentation et la sortie OUT du comparateur. Le comparateur comprend également une 1^{ère} contre-réaction et / ou une 2^{ème} contre-
20 réaction. La 1^{ère} contre-réaction agit sur le point A1 pour fixer le seuil VH du comparateur en fonction d'un 1^{er} potentiel d'alimentation VDD. La 2^{ème} contre-réaction agit sur le point A2 pour fixer le seuil VB du comparateur en fonction d'un 2^{ème} potentiel
25 d'alimentation GND.

Dans un tel comparateur, le but essentiel de l'invention (insensibilité au potentiel d'alimentation) est atteint par le fait que le 1^{er} seuil (VH ou VB) est également fonction d'un 1^{er} potentiel de référence
30 (VREF1 ou VREF2) stable. En agissant sur le premier seuil, le 1^{er} potentiel de référence modifie les effets d'une variation du 1^{er} potentiel d'alimentation et / ou

du deuxième potentiel d'alimentation. Aussi, comme on le verra mieux par la suite dans un exemple, en choisissant de manière appropriée la valeur du 1^{er} potentiel de référence, il est possible de rendre
5 l'hystérésis Δ du trigger ($\Delta = V_H - V_B$) indépendante de la valeur du 1^{er} potentiel d'alimentation.

Par ailleurs, comme on le verra également mieux par la suite dans un exemple, l'utilisation du 1^{er} potentiel de référence, en plus du 1^{er} potentiel d'alimentation,
10 pour piloter la contre-réaction du comparateur, a également un effet sur l'évolution de l'hystérésis du comparateur en fonction de la température et sur l'évolution de l'hystérésis pour de faibles valeurs du 1^{er} potentiel d'alimentation.

15 De préférence, mais non nécessairement, le comparateur est rendu symétrique en rendant le deuxième seuil dépendant à la fois du deuxième potentiel d'alimentation et d'un deuxième potentiel de référence, qui limite ou annule les effets d'une variation du 1^{er}
20 potentiel d'alimentation et / ou du deuxième potentiel d'alimentation.

Le 1^{er} seuil est, par exemple, le seuil haut V_H et le 1^{er} potentiel de référence est choisi, par exemple, inférieur ou égal au 1^{er} potentiel d'alimentation VDD
25 (potentiel d'alimentation positive). De préférence, le premier potentiel de référence est choisi tel que la différence entre le 1^{er} potentiel d'alimentation VDD et le 1^{er} potentiel de référence est positive et croissante en fonction du 1^{er} potentiel d'alimentation
30 VDD. L'influence (i.e. effet limitatif sur V_H) du 1^{er} potentiel de référence augmente ainsi avec VDD.

Le 2^{ème} seuil est, par exemple, le seuil bas VB et le 2^{ème} potentiel de référence est choisi, par exemple, supérieur ou égal au 2^{ème} potentiel d'alimentation GND (potentiel de masse).

- 5 Selon un mode de réalisation préféré, la 1^{ère} contre-réaction comprend un premier transistor dont une source est connectée au premier point milieu A1 et dont une grille est connectée à une source d'un deuxième transistor dont une grille est connectée à la sortie
- 10 OUT du comparateur. Le premier potentiel d'alimentation VDD est appliqué sur le drain du premier transistor et le premier potentiel de référence est appliqué sur le drain du deuxième transistor. Avec une telle contre-réaction, en fixant sur la grille du premier transistor
- 15 un premier potentiel de référence inférieur au premier potentiel d'alimentation VDD, on augmente la résistivité du premier transistor et on diminue en conséquence le potentiel au point A1. Le seuil VH est alors limité, comme on le verra mieux dans un exemple.
- 20 La 1^{ère} contre-réaction est améliorée par l'ajout d'un troisième transistor dont un drain est connecté à la grille du premier transistor et dont une grille est connectée à la sortie du comparateur. Le deuxième potentiel d'alimentation étant appliqué sur la source
- 25 du troisième transistor. Le troisième transistor a essentiellement pour effet, lorsque le deuxième transistor est bloqué, de fixer le potentiel sur la grille du premier transistor à une valeur telle que le premier transistor est correctement bloqué. On évite
- 30 ainsi tout effet néfaste lié à la présence d'un point flottant dans un circuit intégré.

Enfin, la 2^{ème} contre-réaction est réalisée de préférence symétrique à la 1^{ère} et a des effets symétriques comme on le verra mieux par la suite dans un exemple.

5

L'invention sera mieux comprise et d'autres caractéristiques et avantages apparaîtront à la lecture de la description qui va suivre, d'un exemple de mise en oeuvre d'un comparateur à deux seuils conforme à l'invention. La description est à lire en relation aux
10 dessins annexés dans lesquels :

- la figure 1, déjà décrite, montre l'évolution du signal OUT de sortie d'un trigger en fonction du signal IN d'entrée,
- 15 - la figure 2, déjà décrite, est un schéma électronique d'un trigger connu,
- la figure 3, est un schéma électronique d'un trigger selon l'invention, et
- les figures 4, 5 montrent l'évolution de
20 paramètres des triggers de la figure 2 et de la figure 3 en fonction du potentiel d'alimentation et ou de la température.

Comme il a été dit précédemment, l'invention concerne un comparateur à deux seuil de type trigger de Schmitt,
25 comprenant (figure 2) une bascule à quatre transistors T11, T12, T13, T14, une 1^{ère} boucle de contre-réaction adaptée pour modifier le seuil bas VB de basculement et une 2^{ème} boucle de contre-réaction adaptée pour modifier le seuil haut VH de basculement du trigger.

30 Selon le mode de mise en oeuvre décrit (figure 3) de l'invention, la 1^{ère} boucle de contre-réaction comprend

un transistor T22 de type N et un transistor T33 de type P. La source du transistor T22 est connectée au point A1, la grille de T22 est connectée à la source de T33 dont la grille est connectée en sortie de l'inverseur I. Le potentiel d'alimentation VDD est appliqué sur le drain de T22 et un 2^{ème} potentiel de référence VREF1 est appliqué sur le drain de T33.

La 2^{ème} boucle de contre-réaction comprend quant à elle un transistor T21 de type P et un transistor T31 de type N. La source du transistor T21 est connectée au point A2, la grille de T21 est connectée à la source du transistor T31 dont la grille est connectée en sortie de l'inverseur I, c'est-à-dire sur la borne de sortie du trigger. Le potentiel de masse GND est appliqué sur le drain de T21 et un 2^{ème} potentiel VREF2 de référence est appliqué sur le drain de T31.

Les potentiels de référence VREF1, VREF2 sont fournis par des sources de potentiel, stables notamment en fonction du potentiel d'alimentation VDD et également de préférence en fonction de la température. VREF2 est de préférence assez faible et proche de GND ; dans un exemple on choisit $VREF2 = GND$. VREF1 est de préférence assez élevé, plus ou moins proche de VDD et inférieur à VDD. Dans un exemple, on choisit $VREF1 = 2,4 V$ pour $VDD = 2,5 V$.

La 1^{ère} contre-réaction selon l'invention (figure 3) a l'effet suivant. Lorsque $OUT = 0$, notamment lorsque $IN = 0$ ou lorsque IN augmente à partir de 0 mais est encore inférieur au seuil haut VH de basculement du trigger, T21, T31 sont bloqués et le point A2 est à un potentiel égal à VDD. T33 est quant à lui passant et applique le potentiel VREF1 sur la grille de T22.

Comme VREF1 est inférieur à VDD mais supérieur à VTN (le seuil de conduction du transistor T22), T22 est passant. T22 est par contre plus résistif que le transistor T22 utilisé comme contre-réaction dans un trigger connu (cf. figure 2) et recevant VDD sur sa grille au lieu de VREF1. En conséquence, T22 impose au point A1 un potentiel moins élevé que le potentiel imposé au même point A1 dans un trigger connu. Ceci a pour effet de modifier le seuil haut VH de basculement du trigger.

Le potentiel VREF1 étant utilisé pour commander T22, VREF1 doit être suffisamment élevé (i.e. suffisamment proche de VDD) pour rendre T22 passant lorsque T33 est passant. Inversement, plus la différence $VDD - VREF1$ est importante, plus on modifie le seuil VH par rapport à la valeur qu'il aurait si on appliquait VDD sur la grille de T22, le potentiel VDD étant maintenu constant. Ainsi, dans un trigger selon l'invention, le seuil VH dépend, notamment, du potentiel VREF1 et du potentiel VDD. Aussi, si le trigger est utilisé avec des potentiels VDD de différentes valeurs, il est possible, en choisissant des valeurs appropriées de VREF1, de maîtriser l'influence sur VH de la variation du potentiel VDD.

La 2^{ème} contre-réaction selon l'invention (figure 3) a quant à elle l'effet suivant. On rappelle que OUT est un signal logique prenant seulement deux valeurs 0 ou VDD. Lorsque $OUT = VDD$, notamment lorsque $IN = VDD$ ou lorsque IN décroît à partir de VDD mais est encore au dessus du seuil bas VB, T22, T33 sont bloqués et le point A1 est à un potentiel égal à GND. T31 est quant à lui passant et applique le potentiel VREF2 sur la grille de T21.

VREF2 étant assez proche de GND, T21 est passant. T21 est par contre plus résistif que le transistor T21 utilisé comme contre-réaction dans un trigger connu (cf. figure 2) et recevant GND sur sa grille au lieu de
5 VREF2. En conséquence, T21 impose au point A2 un potentiel plus élevé que le potentiel imposé au même point A2 dans le trigger connu. Ceci a pour effet de modifier le seuil bas VB de basculement du trigger.

Le potentiel VREF2 étant utilisé pour commander T21,
10 VREF2 doit être suffisamment faible (ie proche de GND) pour rendre T21 passant lorsque T31 est passant. Inversement, plus la différence $VREF2 - GND$ est importante, plus on modifie le seuil VB par rapport à la valeur qu'il aurait si on appliquait GND sur la
15 grille de T21, le potentiel VDD étant maintenu constant. Ainsi, dans un trigger selon l'invention, le seuil VB dépend, notamment, du potentiel VREF2 et du potentiel VDD. Aussi, si le trigger est utilisé avec des potentiels VDD de différentes valeurs, il est
20 possible, en choisissant des valeurs appropriées de VREF2, de compenser l'influence sur VB de la variation du potentiel VDD.

Les figures 4 et 5 montrent à titre d'exemple, en fonction du potentiel VDD (figure 4, température 25°C)
25 ou de la température (figure 5, $VDD = 4,5 V$), l'évolution des paramètres d'un trigger connu selon la figure 2 (courbes en petits tirets épais) et d'un trigger selon la figure 3 (courbes en tirets longs et fins), pour des valeurs appropriées des potentiels
30 VREF1 et VREF2. VREF2 a été choisi égal à GND, constant quel que soit VDD. VREF1 quant à lui est variable ; dans les exemples, les valeurs suivantes ont été choisies:

VDD :	1,8 V	2,5 V	4,5 V	5,5 V
VREF1 :	1,8 V	2,4 V	3,1 V	3,4 V

Comme VREF2 a été choisi égal à GND, le seuil VB suit approximativement la même évolution en fonction de VDD, pour un trigger connu et pour un trigger selon l'invention.

On voit par contre nettement l'influence de VREF1 sur la valeur de VH. Par exemple, pour VREF1 = VDD = 1,8 V, on voit que le seuil VH du trigger selon l'invention est supérieur au seuil VH du trigger connu. Dit autrement, en choisissant VREF1 très proche de VDD, voire égal à VDD, on augmente le seuil VH, notamment pour de petites valeurs de VDD. Ceci est notamment intéressant pour les triggers alimentés par de faibles potentiels VDD pour lesquels il est ainsi possible d'obtenir des potentiels VH élevés (en proportion par rapport à VDD).

Inversement, par exemple pour VREF1 = 3,4 V et VDD = 5,5 V, on voit que le potentiel VH du trigger selon l'invention est bien inférieur au potentiel VH du trigger connu. Dit autrement, en choisissant VREF1 assez loin de VDD (mais tout de même suffisant pour rendre passant T22), on diminue le seuil VH, pour VDD donné.

Il est ainsi possible, en ajustant la valeur de VREF1 en fonction de VDD, de diminuer la pente de la courbe $VH = f(VDD)$ et de faire en sorte que VH évolue parallèlement à VB en fonction de VDD. Comme l'hystérésis du trigger est obtenue par $\Delta = VH - VB$, il s'ensuit que l'hystérésis du trigger est indépendante de VDD, comme le montre la figure 4. De préférence,

VREF1 est choisi tel que la différence $VDD - VREF1$ augmente lorsque VDD augmente.

Si on regarde maintenant l'évolution des paramètres du trigger selon l'invention (figure 5, courbes en tiret
5 longs et fins) en fonction de la température, on constate que, par rapport à un trigger connu (courbe en tirets courts et épais), l'utilisation des potentiels VREF1, VREF2 a permis de :

- diminuer légèrement la pente de la courbe VB en
10 fonction de la température T (variation de VB de + 0,10 V au lieu de + 0,15 V sur une plage de 200°C), et surtout

- d'augmenter fortement et d'inverser la pente de la courbe VH en fonction de T (variation de VH de
15 + 0,05 V au lieu de - 0,05 V sur une plage de 200°C).

L'hystérésis Δ en résultant est ainsi quasiment indépendant de la température (variation de l'hystérésis de -0,02 V au lieu de -0,22 V sur la plage de 200°C considérée).

20 Le trigger selon l'invention, réalisé conformément au schéma de la figure 3 peut être amélioré par l'ajout de deux transistors T32, T34 représentés en pointillés sur la figure 3.

T32 est de type P, son drain est connecté à la grille
25 de T21, sa grille est connectée à la sortie de l'inverseur I et le potentiel VDD est appliqué sur sa source. De même que T31, T32 est commandé par le signal OUT. Ainsi, T31 et T32 étant de types différents, l'un est passant lorsque l'autre est bloqué. T32 a pour
30 fonction de fixer le potentiel de la grille de T21 lorsque T31 est bloqué et ne commande pas la grille de

T21. T32 permet ainsi de ne pas laisser flottant le potentiel de grille de T21 et d'imposer un potentiel suffisamment élevé pour garantir que T21 est bloqué.

5 T34 est de type N, son drain est connecté à la grille de T22, sa grille est connectée à la sortie de l'inverseur I et le potentiel GND est appliqué sur sa source. De même que T33, T34 est commandé par le signal OUT. Ainsi, T33 et T34 étant de types différents, l'un est passant lorsque l'autre est bloqué. La fonction de
10 T34 est similaire à celle de T32. Lorsque T31 est bloqué, T34 fixe le potentiel de la grille de T22 à une valeur suffisamment basse pour garantir que T22 est bloqué.

REVENDEICATIONS

1. Comparateur à deux seuils (VH, VB), comprenant une bascule (T11, T12, T13, T14, I) à deux seuils dont une entrée (IN) et une sortie (OUT) forment respectivement
5 une entrée et une sortie du comparateur, la dite bascule comprenant également un premier point milieu (A1 ou A2) entre une 1^{ère} borne d'alimentation (BGND ou BVDD) et la sortie (OUT) de la bascule, le comparateur comprenant également une 1^{ère} contre-réaction (T22, T33
10 ou T21, T31) agissant sur le 1^{er} point milieu (A1 ou A2) pour fixer le 1^{er} seuil (VH ou VB) du comparateur en fonction d'un 1^{er} potentiel d'alimentation (VDD ou GND),

le comparateur étant caractérisé en ce que le 1^{er}
15 seuil (VH ou VB) est également fonction d'un 1^{er} potentiel de référence (VREF1 ou VREF2) stable.

2. Comparateur selon la revendication 1, dans lequel la bascule comprend également un 2^{ème} point milieu (A2 ou A1) entre une 2^{ème} borne d'alimentation (BVDD ou
20 BGND) et la sortie (OUT) de la bascule, et dans lequel le comparateur comprend également une 2^{ème} contre-réaction (T21, T31 ou T22, T33) pour fixer le 2^{ème} seuil (VB ou VH) du comparateur en fonction d'un 2^{ème} potentiel d'alimentation (GND ou VDD), et d'un 2^{ème}
25 potentiel de référence (VREF2 ou VREF1) stable.

3. Comparateur selon l'une des revendications 1 ou 2, dans lequel le 1^{er} seuil est un seuil haut (VH) et dans lequel le 1^{er} potentiel de référence (VREF1) est choisi inférieur ou égal au 1^{er} potentiel d'alimentation
30 (VDD), positif.

4. Comparateur selon la revendication 3, dans lequel le 1^{er} seuil est choisi tel que la différence entre le 1^{er} potentiel d'alimentation (VDD) et le 1^{er} potentiel de référence (VREF1) est positive et croissante en fonction du 1^{er} potentiel d'alimentation (VDD), pour limiter l'augmentation de la valeur du 1^{er} seuil lorsque le 1^{er} potentiel d'alimentation (VDD) augmente.
5. Comparateur selon l'une des revendications 1 à 4, dans lequel le 2^{ème} seuil est un seuil bas (VB) et dans lequel le 2^{ème} potentiel de référence (VREF2) est choisi supérieur ou égal au 2^{ème} potentiel d'alimentation (GND) qui est un potentiel de masse.
6. Comparateur selon l'une des revendications 1 à 5, dans lequel la 1^{ère} contre-réaction comprend un premier transistor (T22) dont une source est connectée au premier point milieu (A1) et dont une grille est connectée à une source d'un deuxième transistor (T33) dont une grille est connectée à la sortie (OUT) du comparateur, le premier potentiel d'alimentation (VDD) étant appliqué sur le drain du premier transistor (T22) et le premier potentiel de référence (VREF1) étant appliqué sur le drain du deuxième transistor (T33).
7. Comparateur selon la revendication 6, dans lequel la 1^{ère} contre-réaction comprend également un troisième transistor (T34) dont un drain est connecté à la grille du premier transistor (T22), dont une grille est connectée à la sortie (OUT) du comparateur, le deuxième potentiel d'alimentation (GND) étant appliqué sur la source du troisième transistor (T34).
8. Comparateur selon l'une des revendications 1 à 7, dans lequel la 2^{ème} contre-réaction comprend un 4^{ème}

transistor (T21) dont une source est connectée au deuxième point milieu (A2) et dont une grille est connectée à une source d'un cinquième transistor (T31) dont une grille est connectée à la sortie (OUT) du comparateur, le deuxième potentiel d'alimentation (GND) étant appliqué sur un drain du quatrième transistor (T21) et le deuxième potentiel de référence (VREF2) étant appliqué sur un drain du cinquième transistor (T31).

9. Comparateur selon la revendication 8, dans lequel la 2^{ème} contre-réaction comprend également un sixième transistor (T32) dont un drain est connecté à la grille du quatrième transistor (T21) et dont une grille est connectée à la sortie (OUT) du comparateur, le premier potentiel d'alimentation (VDD) étant appliqué sur la source du sixième transistor (T34).

10. Comparateur selon l'une des revendications 1 à 9, dans lequel l'inverseur à deux seuils comprend un septième transistor (T11) et un huitième transistor (T12) d'un premier type (P), un neuvième transistor (T13) et un dixième transistor (T14) d'un deuxième type (N) connectés en série entre la première borne d'alimentation (BGND) et la deuxième borne d'alimentation (BVDD), les grilles des dits transistors étant connectées ensemble à la borne d'entrée (IN) de l'inverseur à deux seuils.

11. Comparateur selon la revendication 10, dans lequel l'inverseur à deux seuils comprend également un inverseur simple (I) connecté entre d'une part le drain commun du huitième transistor (T12) et du neuvième transistor (T13) et d'autre part la sortie (OUT) du comparateur.

1/2

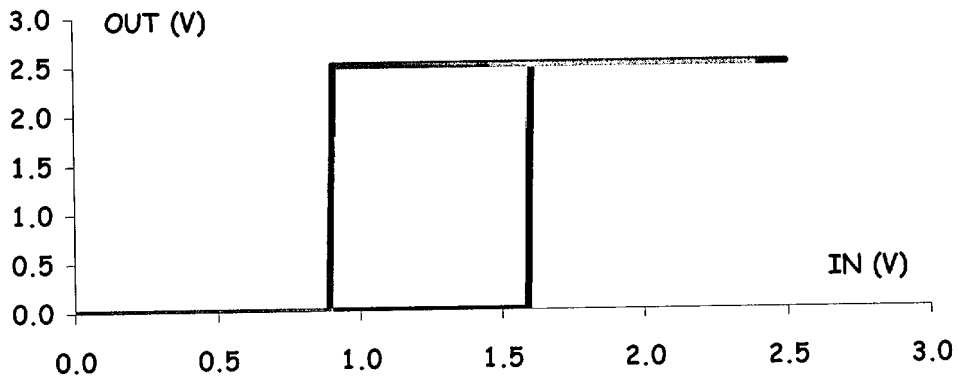


Fig. 1 Art antérieur

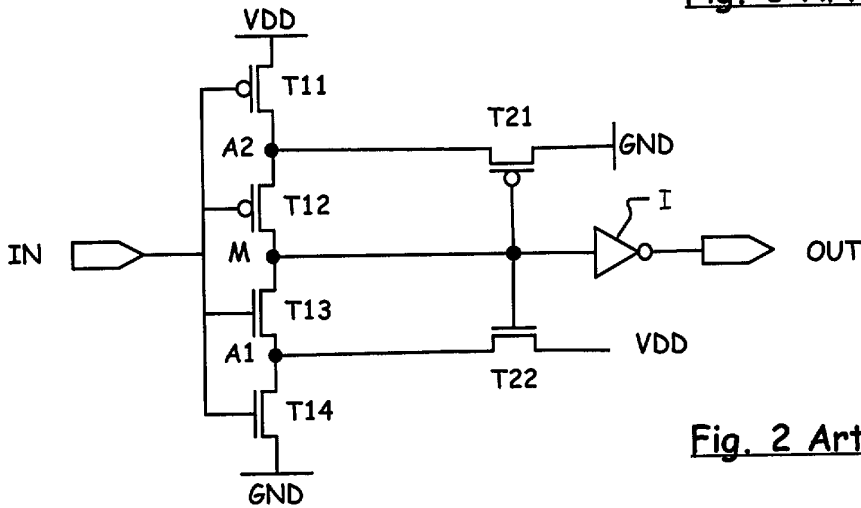


Fig. 2 Art antérieur

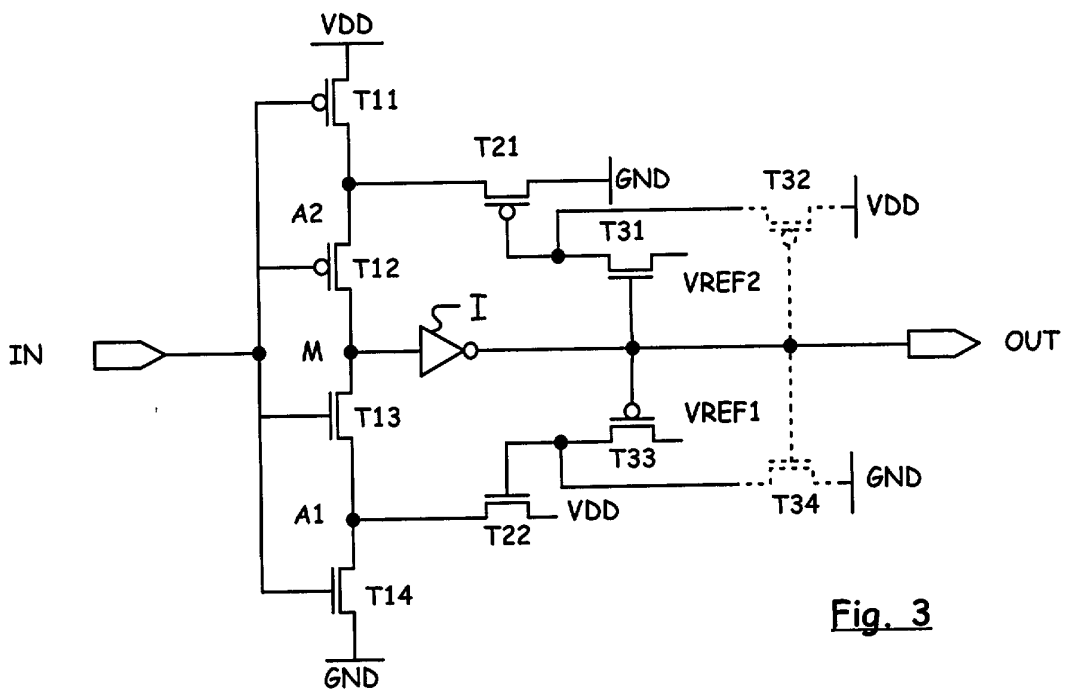
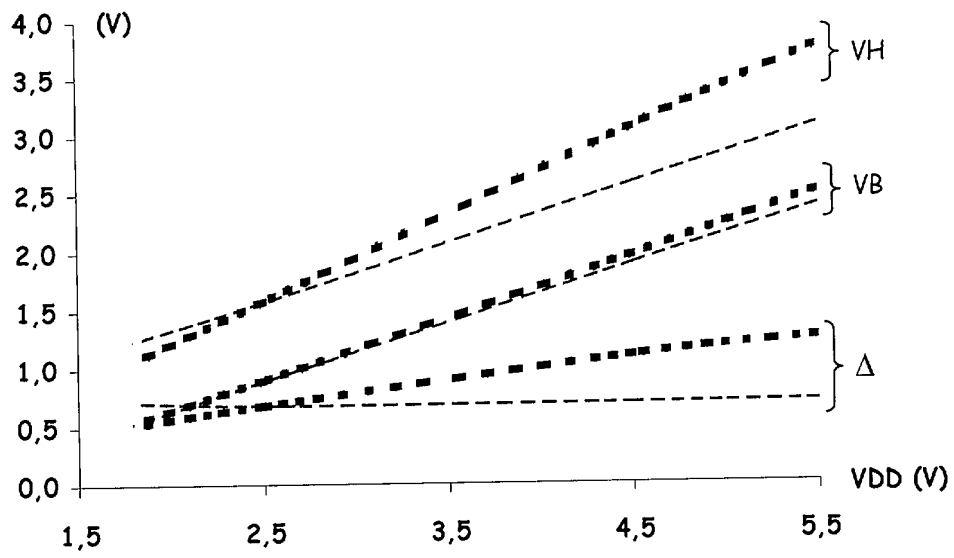
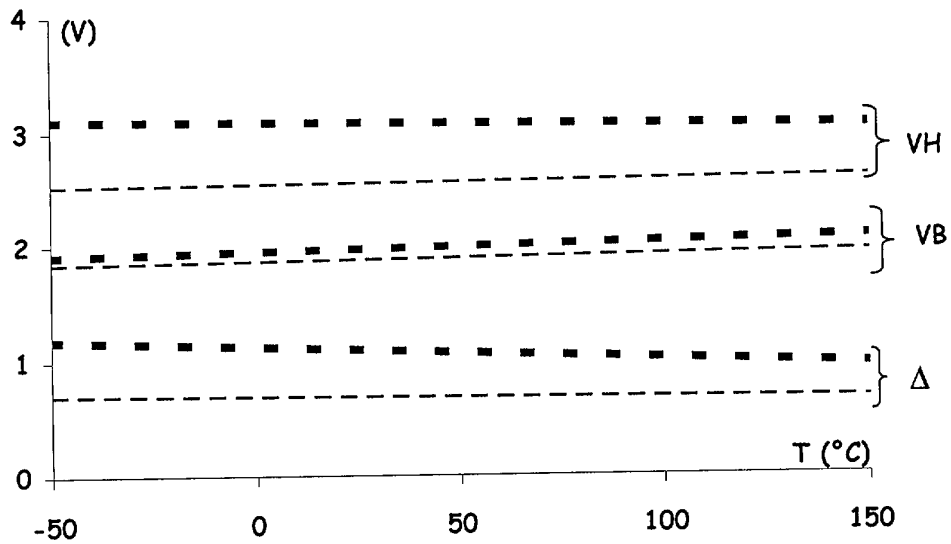


Fig. 3

2/2

Fig. 4Fig. 5



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 633784
FR 0304365

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
A	PATENT ABSTRACTS OF JAPAN vol. 008, no. 272 (E-284), 13 décembre 1984 (1984-12-13) & JP 59 141825 A (MITSUBISHI DENKI KK), 14 août 1984 (1984-08-14) * abrégé *	1	H03K3/356
A	US 5 489 866 A (DIBA SHOLEH) 6 février 1996 (1996-02-06) * figures 1,2 *	1	
A	EP 0 437 039 A (TEXAS INSTRUMENTS INC) 17 juillet 1991 (1991-07-17) * figure 1 *	1	
A	EP 0 551 742 A (MOTOROLA INC) 21 juillet 1993 (1993-07-21) * figure 1 *	1	
			DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7)
			H03K
Date d'achèvement de la recherche		Examineur	
6 octobre 2003		Brown, J	
CATÉGORIE DES DOCUMENTS CITÉS			
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire			
T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

1

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 0304365 FA 633784**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 06-10-2003
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP 59141825 A	14-08-1984	AUCUN	
US 5489866 A	06-02-1996	AUCUN	
EP 0437039 A	17-07-1991	US 5034623 A CN 1054850 A ,B EP 0437039 A2 JP 3296991 A	23-07-1991 25-09-1991 17-07-1991 27-12-1991
EP 0551742 A	21-07-1993	US 5177376 A EP 0551742 A1 JP 5264612 A	05-01-1993 21-07-1993 12-10-1993