

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 10 月 15 日 (15.10.2020)



(10) 国际公布号
WO 2020/206591 A1

(51) 国际专利分类号:
G01R 31/28 (2006.01)

(21) 国际申请号: PCT/CN2019/081758

(22) 国际申请日: 2019 年 4 月 8 日 (08.04.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 深圳市汇顶科技股份有限公司 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。

(72) 发明人: 王攀(WANG, Pan); 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。 段源鸿(DUAN, Yuanhong); 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。 王华泉(WANG, Huagao); 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。

(74) 代理人: 北京合智同创知识产权代理有限公司 (BEIJING HEADSTAY INTELLECTUAL PROPERTY AGENCY); 中国北京市海淀区

中关村东路 18 号财智国际大厦 C-1506, Beijing 100083 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(54) Title: CHIP TEST INDENTER AND CHIP TEST DEVICE

(54) 发明名称: 芯片测试压头和芯片测试装置

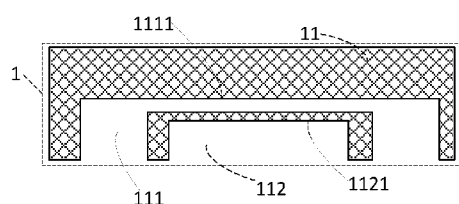


图 1A

(57) Abstract: A chip test indenter (1) and a chip test device, wherein the chip test indenter (1) comprises an indenter body (11), an adapter plate (12), a socket (13) and an adsorption structure (14); wherein the adapter plate (12) is embedded into the indenter body (11), and the adapter plate (12) is provided with a first electrical connection point (121) and a second electrical connection point (122), wherein the first electrical connection point (121) is electrically connected to the second electrical connection point (122); the bottom of the socket (13) is embedded into the indenter body (11), one end of the adsorption structure (14) is arranged outside the indenter body (11), and the other end of the adsorption structure (14) passes through the bottom of the socket (13); when a chip (3) to be tested is adsorbed into the socket (13) by the adsorption structure (14), the first electrical connection point (121) and a PAD surface (31) of the chip (3) to be tested form an electrical connection, and the second electrical connection point (122) and a test circuit board (2) form an electrical connection, so as to test the chip (3) to be tested. The chip test indenter (1) can simultaneously complete the test on the PAD surface (31) and a non-PAD surface (32).

(57) 摘要：芯片测试压头(1)和芯片测试装置，芯片测试压头(1)包括压头本体(11)、转接板(12)、插座(13)、吸附结构(14)；转接板(12)嵌入压头本体(11)，且转接板(12)上设置有第一电气连接点(121)以及第二电气连接点(122)，第一电气连接点(121)与第二电气连接点(122)电连接；插座(13)底部嵌入压头本体(11)，吸附结构(14)一端设置在压头本体(11)外部，另一端穿过插座(13)底部；待测芯片(3)被吸附结构(14)吸附至插座(13)中时第一电气连接点(121)与待测芯片(3)的PAD面(31)形成电连接，第二电气连接点(122)与测试电路板(2)形成电连接，以对待测芯片(3)进行测试。芯片测试压头(1)可同时完成对PAD面(31)和对非PAD面(32)的测试。

芯片测试压头和芯片测试装置

技术领域

本申请涉及测试领域，尤其涉及一种芯片测试压头和芯片测试装置。

5 背景技术

芯片为内含集成电路的硅片，其体积很小，常常是计算机或其他电子设备的重要部分。随着技术的发展，芯片的功能越来越强大，复杂度也就越来越高。但是为了保证出厂的芯片可靠性，需要对其进行测试直至合格。

芯片的种类不同，测试的需求也会存在不同。比如，对于具有 PAD 面和非 PAD 面的芯片来说，在对其进行测试时，有的只需要对 PAD 面进行测试，有的需要对 PAD 面和非 PAD 面都要进行测试，比如以光电类芯片为例，除了需要对 PAD 面进行测试外，还需要对非 PAD 面的感光元件或者发光元件进行测试。

现有的技术方案中，由于没有考虑到对非 PAD 面进行测试的需求，所以导致无法直接使用现有的测试方案对芯片的非 PAD 面进行测试。因此，目前亟需一种可以同时芯片的 PAD 面和非 PAD 面进行批量化测试的技术方案。

发明内容

本申请的目的在于提出一种芯片测试压头和芯片测试装置，用于解决现有技术中的问题。

第一方面，本申请实施例提供一种芯片测试压头，包括压头本体、转接板、插座、吸附结构；所述转接板嵌入所述压头本体，且所述转接板上设置有第一电气连接点以及第二电气连接点，所述第一电气连接点与第二电气连

接点电连接；所述插座的底部嵌入所述压头本体；所述吸附结构的一端设置在所述压头本体外部，所述吸附结构的另一端穿过所述插座的底部；待测芯片被所述吸附结构吸附至所述插座中时所述第一电气连接点与所述待测芯片的 PAD 面形成电连接，所述第二电气连接点与测试电路板形成电连接，以对
5 所述待测芯片进行测试。

可选地，在本申请的任一实施例中，所述压头本体具有第一容置空间以及第二容置空间，所述第二容置空间设置在所述第一容置空间内，所述第一容置空间具有第一工装面，所述第一工装面上设置有所述转接板，所述第二容置空间具有第二工装面，所述第二工装面上设置有所述插座。

10 可选地，在本申请的任一实施例中，所述插座的底部设置在所述第二工装面上，所述插座的凹槽朝向所述测试电路板。

可选地，在本申请的任一实施例中，所述吸附结构依次穿过所述压头本体、转接板以及所述插座，以吸附所述待测芯片至所述插座中。

可选地，在本申请的任一实施例中，所述第二电气连接点距离所述转接板的几何中心的距离大于第一电气连接点距离所述转接板的几何中心的距离。
15

可选地，在本申请的任一实施例中，还包括第一连接件，其一端连接所述第一电气连接点，另一端穿过所述插座底部以能够连接被吸附至所述插座的待测芯片的 PAD 面的引脚，以使所述第一电气连接点通过所述第一连接件与
所述待测芯片的 PAD 面形成电连接。

20 第二方面，本申请实施例提供一种芯片测试装置，包括测试电路板和上述实施例所述的压头。

可选地，在本申请的任一实施例中，还包括第二连接件，其一端连接所述第二电气连接点，另一端连接所述测试电路板上的第三电气连接点，以使
所述第二电气连接点通过第二连接件与所述测试电路板形成电连接。

25 可选地，在本申请的任一实施例中，还包括：测试底座，所述测试底座设置在所述压头和所述测试电路板之间，用于保护所述测试电路板。

可选地，在本申请的任一实施例中，还包括：光学测试模块，所述光学

测试模块朝向所述待测芯片的非 PAD 面设置，用于对所述待测芯片进行光学测试。

5 可选地，在本申请的任一实施例中，所述光学测试模块包括：光通道，所述光通道设置在所述测试底座，其设置位置与所述待测芯片的非 PAD 面对应。

可选地，在本申请的任一实施例中，所述光学测试模块包括：光源，其位置与所述待测芯片的非 PAD 面对应，用于构建测试芯片所需的光环境。

可选地，在本申请的任一实施例中，所述光源设置于所述测试电路板下方或者所述光通道中。

10 可选地，在本申请的任一实施例中，所述光学测试模块还包括：光筒，所述光筒设置于所述测试电路板下方，用于调节所述光源。

可选地，在本申请的任一实施例中，所述光学测试模块还包括：光路调节部件，设置于所述光通道中。

由上述方案可见，本申请提供的芯片测试压头包括压头本体、转接板、
15 插座、吸附结构；所述转接板嵌入所述压头本体，且所述转接板上设置有第一电气连接点以及第二电气连接点，所述第一电气连接点与第二电气连接点电连接；所述插座的底部嵌入所述压头本体，所述吸附结构的一端设置在所述压头本体外部，所述吸附结构的另一端穿过所述插座的底部；待测芯片被所述吸附结构吸附至所述插座中时所述第一电气连接点与所述待测芯片的
20 PAD 面形成电连接，将所述芯片测试压头通过所述第二电气连接点与所述测试电路板形成电连接，形成芯片测试装置，以对所述待测芯片进行测试。通过所述芯片测试装置，除了可以完成基于 PAD 面的测试之外，还可以完成对非 PAD 面的测试。

附图说明

25 为了更清楚地说明本申请或现有技术中的技术方案，下面将实施例中需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申

请中记载的一些，对于本领域普通技术人员来讲，还可以根据这些附图获得其他的附图。

图 1A 为本申请实施例一的芯片测试压头的结构示意图。

图 1B 为本申请实施例一的芯片测试压头的结构示意图。

5 图 1C 为本申请实施例一的芯片测试压头的结构示意图。

图 2 为本申请实施例二的芯片测试装置的结构示意图。

图 3 为本申请实施例三的芯片测试装置的结构示意图。

具体实施方式

当然，实施本申请实施例的任一技术方案必不一定需要同时达到以上的
10 所有优点。

为了使本领域的人员更好地理解本申请实施例中的技术方案，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅是本申请实施例一部分实施例，而不是全部的实施例。基于本申请实施例中的实施例，本领域普通技术人员所获得的所有
15 有其他实施例，都应当属于本申请实施例保护的范围。

本申请实施例中，在对待测芯片进行测试时，通过吸附结构吸取待测芯片的 PAD 面，从而将待测芯片吸附至插座中，使得待测芯片的 PAD 面的引脚与所述第一电气连接点连接，从而使得待测芯片与转接板形成电连接；然后压头下压至测试电路板，所述第二电气连接点与测试电路板形成电连接，形
20 成一个完整的电气回路，可以对待测芯片的 PAD 面进行测试；如果有对待测芯片的非 PAD 面测试的需求，则可以在朝向待测芯片的非 PAD 面的位置设置测试条件，例如设置压力测试模块或者光学测试模块等，并将测试电路板和测试机连接，即可同时完成对待测芯片的 PAD 面和非 PAD 面的测试，从而完成对待测芯片的性能或功能的测试。

25 下面结合本申请实施例附图进一步说明本申请实施例具体实现。

图 1A 为本申请实施例一的芯片测试压头的结构示意图。图 1B 为本申请

实施例一的芯片测试压头的结构示意图。图 1C 为本申请实施例一的芯片测试压头的结构示意图。在图 1A 中，芯片测试压头 1 上未显示图 1C 中的转接板 12、插座 13 和吸附结构 14 以更加清楚的显示压头本体 11，图 1B 中芯片测试压头 1 在图 1A 的基础上增加显示了转接板 12 但未显示插座 13 和吸附结构 14，以清楚地显示转接板 12 与压头本体 11 的位置关系；图 1C 中芯片测试压头 1 在图 1B 的基础上增加显示了插座 13 和吸附结构 14，以清楚地显示插座 13 与转接板 12、压头本体 11 的位置关系，以及吸附结构 14 与转接板 12、压头本体 11 以及待测芯片 3 的位置关系。

如图 1A 所示，芯片测试压头 1 包括压头本体 11。本实施例中，所述压头 1 的横截面的形状不做限制，为了便于生产和使用优选设置为方形，当然也可以设置为其他形状，例如圆形等等，其他部件例如测试电路板 2（详见图 2 所示）的横截面形状与所述压头 1 的横截面形状适配即可，以完成对待测芯片 3 的测试。

具体参见图 1A，本实施例中，所述压头本体 11 具有第一容置空间 111 以及第二容置空间 112，所述第二容置空间 112 设置在所述第一容置空间 111 内，所述第一容置空间 111 具有第一工装面 1111，所述第一工装面 1111 上设置有图 1B 上显示的转接板 12，所述第二容置空间 112 具有第二工装面 1121，所述第二工装面 1121 上设置有图 1C 上显示的插座 13。

进一步地，再具体参见图 1B 所示，所述转接板 12 嵌入所述压头本体 11 的第一容置空间 111 中而位于第二容置空间 112 外并设置在第一工装面 1111 上，且所述转接板 12 上设置有第一电气连接点 121 以及第二电气连接点 122，所述第一电气连接点 121 与第二电气连接点 122 电连接，以形成电连接通路便于对待测芯片 3 进行测试。如图 1B 中所示，转接板 12 完全覆盖了第一工装面 1111，但是，转接板 12 在可以满足测试的前提下，可以不用完全覆盖第一工装面 1111。

再进一步地，所述插座 13 的底部嵌入所述压头本体 11，所述吸附结构 14 的一端设置在所述压头本体 11 外部，所述吸附结构 14 的另一端穿过所述

插座 13 的底部；具体地，如图 1C 所示，将所述插座 13 底部设置在图 1A 所示的所述第二工装面 1121 上，使得所述插座 13 的凹槽朝向所述测试电路板 2，配合所述吸附结构 14 依次穿过所述压头本体 11、转接板 12 以及所述插座 13，吸附所述待测芯片 3 至所述插座 13 的凹槽中；所述待测芯片 3 被所述吸附结构 14 吸附至所述插座 13 中时所述第一电气连接点 121 与所述待测芯片 3 的 PAD 面 31 也就是芯片在封装之后，输入输出的管腿集成面形成电连接，所述第二电气连接点 122 与测试电路板 2 形成电连接，以对所述待测芯片 3 进行测试。

具体地，当所述吸附结构 14 吸取所述待测芯片 3 的 PAD 面 31 至所述插座 13 中时，所述待测芯片 3 的非 PAD 面 32 能够朝向所述测试电路板 2，因此当对待测芯片 3 的非 PAD 面 32 有测试需求时，在所述压头 1 和测试电路板 2 之间的空间中设置对应的测试环境，在插座 13、转接板 12 的配合下，从而完成对所述待测芯片 3 的 PAD 面 31 和非 PAD 面 32 的测试。

本实施例中，所述吸附结构 14 将待测芯片 3 吸取到所述插座 13 中时，所述插座 13 上的凹槽一方面可以容置所述待测芯片 3，同时还可以起到限位的作用，使得待测芯片 3 的位置更加稳固，避免待测芯片 3 左右滑动对待测芯片 3 造成二次损害，影响待测芯片 3 的合格率；并且通过所述插座 13 来实现待测芯片 3 与转接板 12 的电气连接，可以保证二者之间通过第一电气连接点 121 的电气连接更加充分，保证测试过程的顺利开展。

在一具体实施场景中，为了所述测试装置结构简单，所述吸附结构 14 设置为真空吸嘴。对应地，将所述真空吸嘴设置在所述压头 1 的几何中心，吸取待测芯片 3 的 PAD 面 31 的光滑部位，保证没有待测芯片 3 上的其他部件阻挡形成真空环境，当然也可以根据不同待测芯片 3 的不同光滑位置，设置在其他适当的位置。

在一具体实施场景中，所述芯片测试装置还包括第一连接件 4，所述第一电气连接点 121 通过所述第一连接件 4 与所述待测芯片 3 的 PAD 面 31 形成电连接。具体的，为了芯片测试装置结构简单，节约成本，所述第一连接件

4 优选地为弹簧探针，一端连接所述第一电气连接点 121，另一端穿过所述插座 13 底部以能够连接被吸附至所述插座 13 的待测芯片 3 的 PAD 面 31 的引脚。为此，可将所述第一连接件 4 长度适应所述第一电气连接点 121 和被吸附至所述插座 13 的待测芯片 3 之间的距离设置，以保证使得所述转接板 12 和所述待测芯片 3 之间形成稳定的电连接。

图 2 为本申请实施例二的芯片测试装置的结构示意图。如图 2 所示，所述芯片测试装置包括测试电路板 2 和如上述实施例所述的压头 1。在一具体实施场景中，如前所述，所述转接板 12 上设置有第一电气连接点 121 以及第二电气连接点 122，因此，为了保证当待测芯片 3 设置在插座 13 中时一方面可与转接板 12 形成电连接，同时，保证转接板 12 可与测试电路板 2 形成电连接，优选地，所述第二电气连接点 122 距离所述转接板 12 的几何中心的距离大于第一电气连接点 121 距离所述转接板 12 的几何中心的距离。具体地，如图 1C 所示，所述插座 13 的尺寸适应所述待测芯片 3 的尺寸设置，一般较小，因此当待测芯片 3 进入所述插座 13 中后，所述第一电气连接点 121 可与所述待测芯片 3 的 PAD 面 31 形成电连接，由于所述第二电气连接点 122 距离所述转接板 12 的几何中心的距离大于第一电气连接点 121 距离所述转接板 12 的几何中心的距离，因此，通过所述第二电气连接点 122 可将所述转接板 12 和所述测试电路板 2 形成电连接，以形成完整的测试通路。

在一具体实施场景中，所述芯片测试装置还包括第二连接件 5，所述第二电气连接点 122 通过第二连接件 5 与所述测试电路板 2 形成电连接。具体的，为了芯片测试装置结构简单，节约成本，所述第二连接件 5 同样优选地为弹簧探针，一端连接所述第二电气连接点 122，另一端连接所述测试电路板 2 上的第三电气连接点 21。为此，可将所述第二连接件 5 的长度适应所述第二电气连接点 122 和所述测试电路板 2 上的第三电气连接点 21 之间的距离设置，以保证使得所述转接板 12 和所述测试电路板 2 之间形成稳定的电连接。

需要说明的是所述第一连接件 4 和所述第二连接件 5 具体还可以设置为

其他结构，例如排线等。

在一具体实施场景中，所述芯片测试装置还包括测试底座 6，所述测试底座 6 设置在所述压头 1 和所述测试电路板 2 之间，用于保护所述测试电路板 2。具体地，通过设置所述测试底座 6，使得所述测试电路板 2 在所述压头 1 沿着如图 1C 中箭头所示的方向下压时不被损坏，并且还能够帮助所述压头 1 和所述测试底座 6 之间的相互作用力使得所述待测芯片 3 能够完全进入所述插座 13，与所述第一连接件 4 形成有效的电连接。

本实施例中，在对待测芯片 3 进行测试时，通过吸附结构 14 吸取待测芯片 3 的 PAD 面 31，从而将待测芯片 3 吸附至插座 13 中，使得待测芯片 3 的 PAD 面 31 的引脚与所述第一电气连接点 121 连接，从而使得待测芯片 3 与转接板 12 形成电连接；然后压头 1 沿着如图 1C 中箭头所示的方向下压至测试电路板 2，所述第二电气连接点 122 与所述测试电路板 2 形成电连接，形成一个完整的电气回路，可以对待测芯片 3 的 PAD 面 31 进行测试；如果有对待测芯片 3 的非 PAD 面 32 测试的需求，则可以在朝向待测芯片 3 的非 PAD 面 32 的位置设置测试条件，例如设置压力测试模块或者光学测试模块等，并将测试电路板 2 和测试机连接，即可同时完成对待测芯片 3 的 PAD 面 31 和非 PAD 面 32 的测试。

图 3 为本申请实施例三的芯片测试装置的结构示意图。本实施例具体以光电类芯片为例，使用所述芯片测试装置对待测芯片 3 的 PAD 面 31 和非 PAD 面 32 进行测试。如图 3 所示，与图 2 实施例不同的是，所述芯片测试装置还包括光学测试模块 7，所述光学测试模块 7 朝向所述待测芯片 3 的非 PAD 面 31 设置，用于对所述待测芯片 3 进行光学性能测试。光学测试模块 7 设置的位置与待测芯片 3 的非 PAD 面 32 对应。当待测芯片 3 中有感光元件和/或发光元件时，所述光学测试模块 7 的尺寸适用于所述待测芯片 3 的感光面尺寸和/或者发光面尺寸，避免遮挡待测芯片 3 的感光面和/或者发光面，对测试结果造成影响。

本实施例中，所述待测芯片 3 的非 PAD 面 32 朝向所述测试电路板 2，为了对所述待测芯片 3 的非 PAD 面 32 进行光学性能测试，所以将所述光学测试模块 7 设置在朝向所述待测芯片 3 的非 PAD 面 32 的一侧。

在一具体实施场景中，所述光学测试模块 7 包括光通道 71，所述光通道 71 设置在所述测试底座 6 上，其位置设置与所述待测芯片 3 的非 PAD 面 32 对应。具体地，当对在非 PAD 面 32 安装有发光器件的光电类芯片进行发光性能测试时，所述光通道 71 优选设置为凹槽结构，用于放置标准感光元件，测试待测芯片 3 的发光性能。所述光通道 71 的尺寸适用于所述待测芯片 3 的发光面积的尺寸，以完成对待测芯片 3 的发光性能测试。

优选地，所述光通道 71 的横截面的面积小于所述待测芯片 3 的横截面的面积，当压头 1 沿着如图 2 中箭头所示的方向下压至所述测试底座 6 上时，使得待测芯片 3 不进入所述光通道 71，而是与所述测试底座 6 的表面接触，通过所述压头 1 与所述测试底座 6 之间的相互作用力，使得待测芯片 3 的 PAD 面 31 的引脚与第一连接件 4 充分接触，保证待测芯片 3 与转接板 12 形成稳定的电连接。

需要说明的是，本实施例中，所述光通道 71 的深度不做限制，以能够测试待测芯片 3 的发光性能为准。在一具体实施场景中，还可以将所述光通道 71 设置为贯穿所述测试底座 6 和所述测试电路板 2，在合适的位置设置标准感光件，对待测芯片 3 的发光性能进行测试。为了节省成本，所述光通道 71 优选地设置为通孔。

在一具体实施场景中，所述光学测试模块 7 还可以包括光源 72，其位置与所述待测芯片 3 的非 PAD 面 32 对应，用于构建测试待测芯片 3 所需的光环境，即对待测芯片 3 的感光性能进行测试，比如对在非 PAD 面 32 安装有感光器件的光电类芯片进行感光性能测试。具体地，压头 1 沿着如图 2 中箭头所示的方向下压后通过所述光源 72 对待测芯片 3 打光进行感光性能的测试。为了节省成本，所述光源 72 优选为 LED 灯，其光强可以根据测试需求进行适应性调节。

需要说明的是，本实施例中，所述光通道 71 的深度不做限制，以能够测试所述待测芯片 3 的感光性能为准。在一具体实施场景中，还可以将所述光通道 71 设置为贯穿所述测试底座 6 和所述测试电路板 2，则所述光源 72 可以设置于所述测试电路板 2 下方或者所述光通道 71 中的合适位置，对待测芯片 3 的感光性能进行测试。

在一具体实施场景中，所述光学测试模块 7 还可以包括光筒 73，所述光筒 73 设置于所述测试电路板 2 下方，用于调节所述光源 72。当所述光源 72 设置在所述测试电路板 2 下方时，所述光筒 73 也设置于所述测试电路板 2 下方；优选地将所述光筒 73 结构通过螺丝固定在所述测试电路板 2 上；可替代地，所述光筒 73 也可以所述光通道 71 中。

在一具体实施场景中，当对在非 PAD 面 32 安装有发光元件和感光元件的光电类芯片进行光学性能测试时，所述光通道 71 中还包括有光路调节部件 74，用于调节待测芯片 3 的发光元件发出光线的光路或者所述光源 72 发出光线的光路，所述光路调节部件 74 的具体位置根据测试所述待测芯片 3 的需求进行设置。为了便于不同种类待测芯片 3 的测试需求，所述光路调节部件 74 优选地设置为可拆卸式，需要的时候安装在所述芯片测试装置上，不需要的时候则拆卸下来。

需要说明的是，所述光路调节部件 74 的安装位置不做限制，可以将其安装在所述光通道 71 中，还可以将其安装在所述光筒 73 中光源 72 的上方，只要能够对待测芯片 3 的发光元件发出光线的光路或者所述光源 72 发出光线的光路进行调节即可。

在对待测芯片 3 进行测试时，如果不打开所述光源 72，所述光路调节部件 74 反射待测芯片 3 的发光元件发出的光线到所述待测芯片 3 的感光元件上，所述待测芯片 3 能够正常使用，则说明待测芯片 3 的感光元件和发光元件均没有问题。如果在测试过程中待测芯片 3 不能正常使用，则可将所述光路调节部件 74 拆卸下来，然后在光通道 71 或者光筒 73 中的合适位置设置标准感光元件，对待测芯片 3 的发光元件进行测试；如果经过测试，所述发光元件

没有问题，则打开所述光源 72，对待测芯片 3 的感光元件进行测试，如果经过测试，所述感光元件没有问题，则可说明待测芯片 3 内部电路出现了故障。

需要说明的是，对感光元件和发光元件的测试顺序不做限制，可以先测试感光元件，再测试发光元件。如果在不打开光源 72 的情况下，待测芯片 3 在测试时不能正常使用，则说明待测芯片 3 的感光元件或者发光元件有问题，需要对两个元件都进行测试。

在一具体实施场景中，为了便于对待测芯片 3 进行测试，不总是拆卸所述光路调节部件 74，节约时间，优选地将所述光路调节部件 74 设置为反光透镜，既能反射待测芯片 3 自身发光元件发出的光线，又能透过所述光源 72 发出的光线。

在本申请的各种实施方式中所使用的表述“第一”、“第二”、“所述第一”或“所述第二”可修饰各种部件而与顺序和/或重要性无关，但是这些表述不限制相应部件。以上表述仅用于将元件与其它元件区分开的目的。例如，第一用户设备和第二用户设备表示不同的用户设备，虽然两者均是用户设备。例如，在不背离本公开的范围的前提下，第一元件可称作第二元件，类似地，第二元件可称作第一元件。

尽管已描述了本申请的优选，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些作出另外的变更和修改。所以，所附权利要求意欲解释为包括优选以及落入本申请范围的所有变更和修改。显然，本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的精神和范围。这样，倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内，则本申请也意图包含这些改动和变型在内。

权利要求书

1. 一种芯片测试压头，其特征在于，包括压头本体、转接板、插座、吸附结构；所述转接板嵌入所述压头本体，且所述转接板上设置有第一电气连接点以及第二电气连接点，所述第一电气连接点与第二电气连接点电连接；
5 所述插座的底部嵌入所述压头本体；所述吸附结构的一端设置在所述压头本体外部，所述吸附结构的另一端穿过所述插座的底部；待测芯片被所述吸附结构吸附至所述插座中时所述第一电气连接点与所述待测芯片的 PAD 面形成电连接，所述第二电气连接点与测试电路板形成电连接，以对所述待测芯片进行测试。

10 2. 根据权利要求 1 所述的压头，其特征在于，所述压头本体具有第一容置空间以及第二容置空间，所述第二容置空间设置在所述第一容置空间内，所述第一容置空间具有第一工装面，所述第一工装面上设置有所述转接板，所述第二容置空间具有第二工装面，所述第二工装面上设置有所述插座。

15 3. 根据权利要求 2 所述的压头，其特征在于，所述插座的底部设置在所述第二工装面上，所述插座的凹槽朝向所述测试电路板。

4. 根据权利要求 1 所述的压头，其特征在于，所述吸附结构依次穿过所述压头本体、转接板以及所述插座，以吸附所述待测芯片至所述插座中。

20 5. 根据权利要求 1 所述的压头，其特征在于，所述第二电气连接点距离所述转接板的几何中心的距离大于第一电气连接点距离所述转接板的几何中心的距离。

6. 根据权利要求 1 所述的压头，其特征在于，还包括第一连接件，其一端连接所述第一电气连接点，另一端穿过所述插座底部以能够连接被吸附至所述插座的待测芯片的 PAD 面的引脚，以使所述第一电气连接点通过所述第一连接件与所述待测芯片的 PAD 面形成电连接。

25 7. 一种芯片测试装置，其特征在于，包括测试电路板和如权利要求 1-6 任一项所述的芯片测试压头。

8. 根据权利要求 7 所述的装置，其特征在于，还包括第二连接件，其一端连接所述第二电气连接点，另一端连接所述测试电路板上的第三电气连接点，以使所述第二电气连接点通过第二连接件与所述测试电路板形成电连接。

5 9. 根据权利要求 7 所述的装置，其特征在于，还包括：测试底座，所述测试底座设置在所述压头和所述测试电路板之间，用于保护所述测试电路板。

10. 根据权利要求 9 所述的装置，其特征在于，还包括：光学测试模块，所述光学测试模块朝向所述待测芯片的非 PAD 面设置，用于对所述待测芯片
10 进行光学测试。

11. 根据权利要求 10 所述的装置，其特征在于，所述光学测试模块包括：光通道，所述光通道设置在所述测试底座，其设置位置与所述待测芯片的非 PAD 面对应。

12. 根据权利要求 10 所述的装置，其特征在于，所述光学测试模块包
15 括：光源，其位置与所述待测芯片的非 PAD 面对应，用于构建测试芯片所需的光环境。

13. 根据权利要求 12 所述的装置，其特征在于，所述光源设置于所述测试电路板下方或者所述光通道中。

14. 根据权利要求 12 所述的装置，其特征在于，所述光学测试模块还
20 包括：光筒，所述光筒设置于所述测试电路板下方，用于调节所述光源。

15. 根据权利要求 11 所述的装置，其特征在于，所述光学测试模块还包括：光路调节部件，设置于所述光通道中。

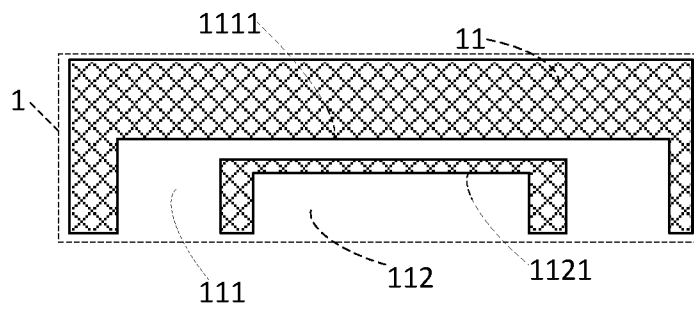


图 1A

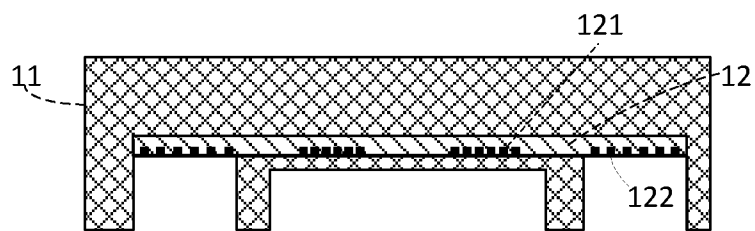


图 1B

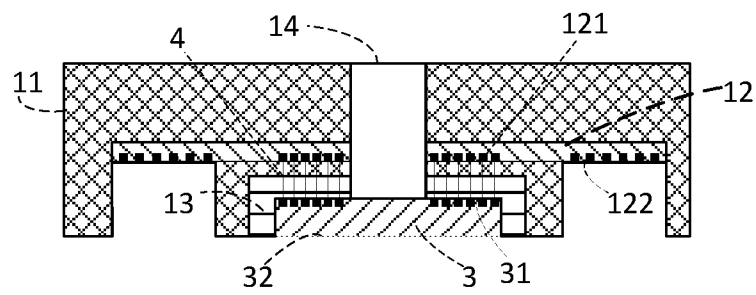


图 1C

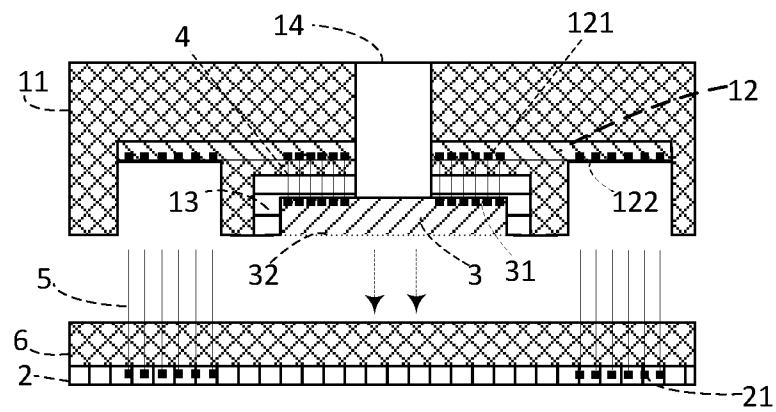


图 2

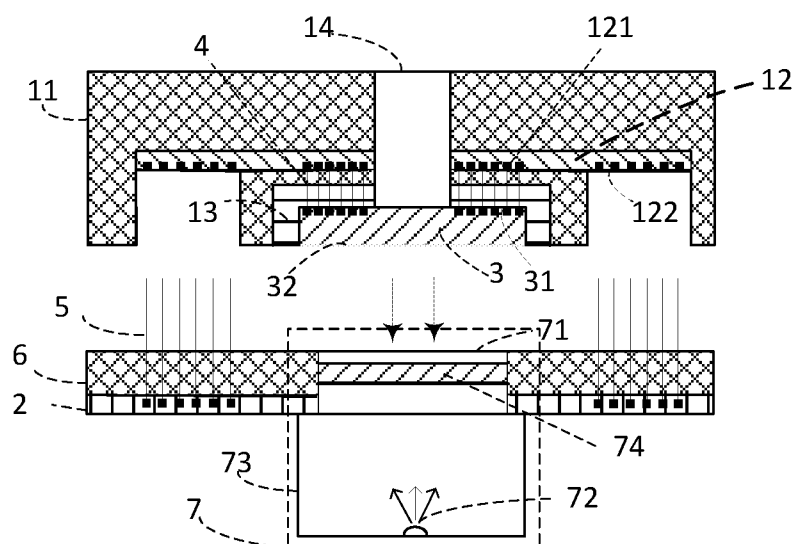


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/081758

A. CLASSIFICATION OF SUBJECT MATTER

G01R 31/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R,G01N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 汇顶科技, 王攀, 段源鸿, 王华果, 芯片, 电路板, PCB, 测试, 检测, 检验, 试验, 压头, 工装, 治具, 夹具, 安装, 固定, 转接, 转换, 吸附, 吸盘, 穿, 插, 光学, 灯, 针, 管脚, 连接, 电气, LED, CHIP?, TEST+, CLAMP+, HOLD??. JIG, SUCTION, LIGHT, PIN, CONNECT+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 207440133 U (FT DEVICE TECHNOLOGY (SUZHOU) CO., LTD.) 01 June 2018 (2018-06-01) description, paragraphs [0003]-[0022], and figures 1 and 2	1-15
Y	CN 109001499 A (SUZHOU TRANREK M&E TECHNOLOGY CO., LTD.) 14 December 2018 (2018-12-14) description, paragraphs [0021]-[0032], and figures 1-5	1-15
Y	CN 109490750 A (BYTECH ELECTRONICS CO., LTD.) 19 March 2019 (2019-03-19) description, paragraphs [0030]-[0035], and figures 1 and 2	10-15
A	CN 105934681 A (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 07 September 2016 (2016-09-07) entire document	1-15
A	CN 107402345 A (WUXI CHINA RESOURCE MICRO-ASSEMBLY TECHNOLOGY LTD.) 28 November 2017 (2017-11-28) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 December 2019

Date of mailing of the international search report

30 December 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/081758**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 207050762 U (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 27 February 2018 (2018-02-27) entire document	1-15
A	US 2016154023 A1 (AMKOR TECHNOLOGY KOREA, INC.) 02 June 2016 (2016-06-02) entire document	1-15

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/081758

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	207440133	U	01 June 2018	None			
CN	109001499	A	14 December 2018	None			
CN	109490750	A	19 March 2019	None			
CN	105934681	A	07 September 2016	WO	2017185247	A1	02 November 2017
CN	107402345	A	28 November 2017	None			
CN	207050762	U	27 February 2018	WO	2019000198	A1	03 January 2019
US	2016154023	A1	02 June 2016	KR	101599049	B1	04 March 2016
				US	9664706	B2	30 May 2017

国际检索报告

国际申请号

PCT/CN2019/081758

A. 主题的分类 G01R 31/28 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G01R, G01N 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNKI, WPI, EP0D0C: 汇顶科技, 王攀, 段源鸿, 王华泉, 芯片, 电路板, PCB, 测试, 检测, 检验, 试验, 压头, 工装, 治具, 夹具, 安装, 固定, 转接, 转换, 吸附, 吸盘, 穿, 插, 光学, 灯, 针, 管脚, 连接, 电气, LED, CHIP?, TEST+, CLAMP+, HOLD??, JIG, SUCTION, LIGHT, PIN, CONNECT+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 207440133 U (法特迪精密科技苏州有限公司) 2018年 6月 1日 (2018 - 06 - 01) 说明书第[0003]-[0022]段, 图1-2	1-15
Y	CN 109001499 A (苏州创瑞机电科技有限公司) 2018年 12月 14日 (2018 - 12 - 14) 说明书第[0021]-[0032]段, 图1-5	1-15
Y	CN 109490750 A (广州市鸿利乘一光电科技有限公司) 2019年 3月 19日 (2019 - 03 - 19) 说明书第[0030]-[0035]段, 图1-2	10-15
A	CN 105934681 A (深圳市汇顶科技股份有限公司) 2016年 9月 7日 (2016 - 09 - 07) 全文	1-15
A	CN 107402345 A (无锡华润安盛科技有限公司) 2017年 11月 28日 (2017 - 11 - 28) 全文	1-15
A	CN 207050762 U (深圳市汇顶科技股份有限公司) 2018年 2月 27日 (2018 - 02 - 27) 全文	1-15
A	US 2016154023 A1 (AMKOR TECHNOLOGY KOREA, INC.) 2016年 6月 2日 (2016 - 06 - 02) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2019年 12月 24日		国际检索报告邮寄日期 2019年 12月 30日
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 徐锦丹 电话号码 86-(10)-53962464

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/081758

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	207440133	U	2018年 6月 1日	无			
CN	109001499	A	2018年 12月 14日	无			
CN	109490750	A	2019年 3月 19日	无			
CN	105934681	A	2016年 9月 7日	WO	2017185247	A1	2017年 11月 2日
CN	107402345	A	2017年 11月 28日	无			
CN	207050762	U	2018年 2月 27日	WO	2019000198	A1	2019年 1月 3日
US	2016154023	A1	2016年 6月 2日	KR	101599049	B1	2016年 3月 4日
				US	9664706	B2	2017年 5月 30日