(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 7 月 14 日 (14.07.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/147997 A1

(51) 国际专利分类号:
H01L 21/48 (2006.01) *H01L 23/544* (2006.01)

(21) 国际申请号: PCT/CN2021/106577

(22) 国际申请日: 2021 年 7 月 15 日 (15.07.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110016542.8 2021年1月7日 (07.01.2021) CN

(71) 申请人: 长鑫存储技术有限公司 (**CHANGXIN MEMORY TECHNOLOGIES, INC.**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

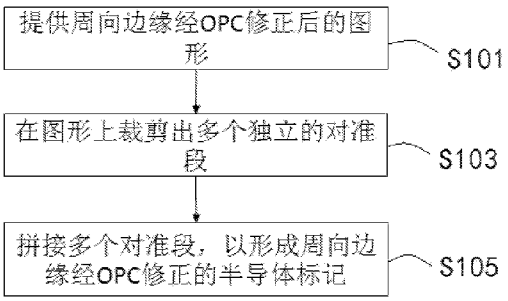
(72) 发明人: 单闯 (**SHAN, Chuang**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 北京律智知识产权代理有限公司 (**BEIJING INTELLEGAL INTELLECTUAL PROPERTY AGENT LTD.**); 中国北京市朝阳区慧忠路5号B1605、B1606、B1607, Beijing 100101 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) **Title:** METHOD FOR MANUFACTURING SEMICONDUCTOR MARK, AND SEMICONDUCTOR MARK

(54) **发明名称**: 半导体标记制作方法及半导体标记



S101 Provide a pattern after a circumferential edge has been subjected to OPC
S103 Crop the pattern to obtain a plurality of separate alignment segments
S105 Splice the plurality of alignment segments to form a semiconductor mark, the circumferential edge of which has been subjected to OPC

图 1

(57) **Abstract:** The present disclosure relates to the technical field of semiconductors. Disclosed are a method for manufacturing a semiconductor mark, and a semiconductor mark. The method for manufacturing a semiconductor mark comprises: providing a pattern after a circumferential edge has been subjected to OPC; cropping the pattern to obtain a plurality of separate alignment segments; and splicing the plurality of alignment segments to form a semiconductor mark, the circumferential edge of which has been subjected to OPC. A pattern after a circumferential edge has been subjected to OPC, is cropped and then splicing is performed, so as to obtain a semiconductor mark, the circumferential edge of which has been subjected to OPC, such that the semiconductor mark, the circumferential edge of which has been subjected to OPC, can be formed once a plurality of alignment segments are spliced, and the time needed for performing OPC after the semiconductor mark is formed is reduced, thereby improving the efficiency of manufacturing the semiconductor mark.

(57) **摘要**: 本公开涉及半导体技术领域，提出了一种半导体标记制作方法及半导体标记。半导体标记制作方法包括：提供周向边缘经OPC修正后的图形；在图形上裁剪出多个独立的对准段；拼接多个对准段，以形成周向边缘经OPC修正的半导体标记。通过对周向边缘经OPC修正后的图形进行裁剪后拼接，以此获得周向边缘经OPC修正的半导体标记，即可以在多个对准段拼接后即可形成周向边缘经OPC修正的半导体标记，省去了形成半导体标记后再进行OPC修正的时间，以此提高半导体标记的制作效率。

WO 2022/147997 A1

[见续页]

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) **指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

半导体标记制作方法及半导体标记

交叉引用

本公开要求于 2021 年 01 月 07 日提交的申请号为 202110016542.8、名称为“半导体标记制作方法及半导体标记”的中国专利申请的优先权，该中国专利申请的全部内容通过引用全部并入本文。

技术领域

本公开涉及半导体技术领域，尤其涉及一种半导体标记制作方法及半导体标记。

背景技术

在半导体制作过程中，尤其是 DRAM（Dynamic Random Access Memory）的制作过程中，需要利用半导体标记辅助实现半导体结构与机台的对准等。相关技术中针对半导体标记的制作没有较为统一的方式，且整体制作效率较低。

发明内容

本公开提供一种半导体标记制作方法及半导体标记，以提高半导体标记的制作效率。

根据本公开的第一个方面，提供了一种半导体标记制作方法，包括：

提供周向边缘经 OPC 修正后的图形；

在图形上裁剪出多个独立的对准段；

拼接多个对准段，以形成周向边缘经 OPC 修正的半导体标记。

根据本公开的第二个方面，提供了一种半导体标记，包括根据上述的半导体标记制作方法获得的半导体标记。

本公开的半导体标记制作方法通过对周向边缘经 OPC 修正后的图形进行裁剪后拼接，以此获得周向边缘经 OPC 修正的半导体标记，即可以在多个对准段拼接后即可形成周向边缘经 OPC 修正的半导体标记，省去了形成半导体标记后再进行 OPC 修正的时间，以此提高半导体标记的制作效率。

附图说明

通过结合附图考虑以下对本公开的优选实施方式的详细说明，本公开的各种目标，特

征和优点将变得更加显而易见。附图仅为本公开的示范性图解，并非一定是按比例绘制。在附图中，同样的附图标记始终表示相同或类似的部件。其中：

图 1 是根据一示例性实施方式示出的一种半导体标记制作方法的流程示意图；

图 2 是根据第一个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 3 是根据第二个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 4 是根据第三个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 5 是根据第四个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 6 是根据第五个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 7 是根据第六个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 8 是根据第七个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 9 是根据第八个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 10 是根据第九个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 11 是根据第十个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 12 是根据第十一个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 13 是根据第十一个示例性实施方式示出的一种半导体标记制作方法的流程结构简易示意图；

图 14 是根据第十二个示例性实施方式示出的一种半导体标记制作方法的流程结构示意图；

图 15 是根据第十二个示例性实施方式示出的一种半导体标记制作方法的流程结构简

易示意图。

附图标记说明如下：

10、图形；11、原始边缘；12、裁剪边缘；

13、第一对准段；14、第二对准段；20、第一半导体标记；

21、第一段；22、第二段；23、第三段；30、第二半导体标记；

24、第一段；25、第二段；1、第一填充区域；40、第三半导体标记；

131、第一对准段；141、第二对准段；2、第二填充区域；50、第四半导体标记；

16、第一对准段；17、第二对准段；18、第三对准段；19、第四对准段；60、第五半导体标记；

161、第一对准段；171、第二对准段；181、第三对准段；191、第四对准段；3、第三填充区域；70、第六半导体标记；

101、第一对准段；102、第二对准段；103、第三对准段； 80、第七半导体标记。

具体实施方式

体现本公开特征与优点的典型实施例将在以下的说明中详细叙述。应理解的是本公开能够在不同的实施例上具有各种的变化，其皆不脱离本公开的范围，且其中的说明及附图在本质上是作说明之用，而非用以限制本公开。

在对本公开的不同示例性实施方式的下面描述中，参照附图进行，附图形成本公开的一部分，并且其中以示例方式显示了可实现本公开的多个方面的不同示例性结构，系统和步骤。应理解的是，可以使用部件，结构，示例性装置，系统和步骤的其他特定方案，并且可在不偏离本公开范围的情况下进行结构和功能性修改。而且，虽然本说明书中可使用术语“之上”，“之间”，“之内”等来描述本公开的不同示例性特征和元件，但是这些术语用于本文中仅出于方便，例如根据附图中的示例的方向。本说明书中的任何内容都不应理解为需要结构的特定三维方向才落入本公开的范围内。

本公开的一个实施例提供了一种半导体标记制作方法，请参考图 1，半导体标记制作方法包括：

S101，提供周向边缘经 OPC 修正后的图形 10；

S103，在图形 10 上裁剪出多个独立的对准段；

S105，拼接多个对准段，以形成周向边缘经 OPC 修正的半导体标记。

本公开一个实施例的半导体标记制作方法通过对周向边缘经 OPC 修正后的图形 10 进

行裁剪后拼接，以此获得周向边缘经 OPC 修正的半导体标记，即可以在多个对准段拼接后即可形成周向边缘经 OPC 修正的半导体标记，省去了形成半导体标记后再进行 OPC 修正的时间，以此提高半导体标记的制作效率。

需要说明的是，光学邻近修正（Optical Proximity Correction，OPC）技术就是通过对图形做系统的改变，补偿图形的扭曲和偏移，使在晶片衬底上最终形成的曝光图形达到电路图形的设计要求。而本实施例中，通过选用经 OPC 修正后的图形 10 再对其进行裁剪，即裁剪出的至少部分的对准段经 OPC 修正，因此将多个对准段拼接后可以形成周向边缘经 OPC 修正的半导体标记。

在一个实施例中，对准段包括经 OPC 修正的原始边缘 11 和未经 OPC 修正的裁剪边缘 12；其中，多个对准段的相应的裁剪边缘 12 相拼接以形成半导体标记。即待拼接的对准段按照相应的裁剪边缘 12 进行拼接，而经 OPC 修正的原始边缘 11 围成了半导体标记的周向边缘，因此最终形成的半导体标记是周向边缘经 OPC 修正的半导体标记。

在一个实施例中，多个对准段包括：第一对准段 13，第一对准段 13 包括一个裁剪边缘 12；第二对准段 14，第二对准段 14 包括一个裁剪边缘 12，第一对准段 13 与第二对准段 14 相对接以形成第一半导体标记 20；其中，第一对准段 13 和第二对准段 14 通过裁剪图形 10 相对的两侧获得，即获得的第一对准段 13 和第二对准段 14 的相应的两个拐角处均是经 OPC 修正过的。

可选地，第一对准段 13 和第二对准段 14 可以通过裁剪图形 10 相对的两个对角形成。即裁剪图形 10 相对的两侧包括裁剪图形 10 的上下两侧，左右两侧，或者是相对的两个拐角。

在一些实施例中，如图 2 所示，半导体标记制作方法包括：

如图 2（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 2（b）所示，剪切图形 10 上下两侧，以得到第一对准段 13 与第二对准段 14；

如图 2（c）所示，将第一对准段 13 的裁剪边缘 12 与第二对准段 14 的裁剪边缘 12 相对接形成第一半导体标记 20。

在一些实施例中，如图 5 所示，半导体标记制作方法包括：

如图 5（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 5（b）所示，剪切图形 10 左右两侧，以得到第一对准段 13 与第二对准段 14；

如图 5（c）所示，将第一对准段 13 的裁剪边缘 12 与第二对准段 14 的裁剪边缘 12 相对接形成第一半导体标记 20。

在一些实施例中，在得到图 2（b）或者如图 5（b）所示的第一对准段 13 与第二对准段 14 后，可以将第一对准段 13 与第二对准段 14 的中间段切除后进行拼接，即将第一对准段 13 与第二对准段 14 剪短，以此拼接出来的半导体标记要比第一半导体标记 20 短。

在一个实施例中，形成第一半导体标记 20 后，半导体标记制作方法还包括：将第一半导体标记 20 依次裁剪为第一段 21、第二段 22 以及第三段 23；对接第一段 21 和第三段 23，以形成第二半导体标记 30。即通过将第一半导体标记 20 的中间部分去除，可以得到一个比第一半导体标记 20 短的第二半导体标记 30。

在一些实施例中，如图 3 所示，半导体标记制作方法包括：

如图 3（a）所示，形成一周向边缘经 OPC 修正后的第一半导体标记 20；

如图 3（b）所示，将第一半导体标记 20 剪切为三段，以得到第一段 21、第二段 22 以及第三段 23；

如图 3（c）所示，将第一段 21 的裁剪边缘 12 和第三段 23 的裁剪边缘 12 相对接形成第二半导体标记 30，即去除了第二段 22。

在一些实施例中，如图 6 所示，半导体标记制作方法包括：

如图 6（a）所示，形成一周向边缘经 OPC 修正后的第一半导体标记 20；

如图 6（b）所示，将第一半导体标记 20 剪切为三段，以得到第一段 21、第二段 22 以及第三段 23；

如图 6（c）所示，将第一段 21 的裁剪边缘 12 和第三段 23 的裁剪边缘 12 相对接形成第二半导体标记 30，即去除了第二段 22。

需要说明的是，图 3 中的第一半导体标记 20 由图 2 的半导体标记制作方法获得，而图 6 中的第一半导体标记 20 由图 5 的半导体标记制作方法获得。

在一个实施例中，形成第一半导体标记 20 后，半导体标记制作方法还包括：将第一半导体标记 20 裁剪为第一段 24 和第二段 25；将第一段 24 和第二段 25 相对且间隔设置，以形成第一填充区域 1；在第一填充区域 1 内填充第一补偿图形段，以形成第三半导体标记 40；其中，第一补偿图形段在填充之前经 OPC 修正，或第一补偿图形段在填充之后经 OPC 修正。即通过将第一半导体标记 20 由中间剪开，以此进行加长处理，从而得到一个比第一半导体标记 20 长的第三半导体标记 40。

需要说明的是，第一补偿图形段是补充在第一段 24 和第二段 25 之间，因此在对其进行 OPC 修正时只是进行直边的修正，而不用进行拐角处修正，整个修正难度较低，因此修正的效率会相对较高。

在一些实施例中，如图 4 所示，半导体标记制作方法包括：

如图 4（a）所示，形成一周向边缘经 OPC 修正后的第一半导体标记 20；

如图 4（b）所示，将第一半导体标记 20 剪切为两段，以得到第一段 24 和第二段 25，且将第一段 24 的裁剪边缘 12 与第二段 25 的裁剪边缘 12 拉开后在二者之间形成了第一填充区域 1；

如图 4（c）所示，向第一填充区域 1 填充第一补偿图形段后得到了第三半导体标记 40。

在一些实施例中，如图 7 所示，半导体标记制作方法包括：

如图 7（a）所示，形成一周向边缘经 OPC 修正后的第一半导体标记 20；

如图 7（b）所示，将第一半导体标记 20 剪切为两段，以得到第一段 24 和第二段 25，且将第一段 24 的裁剪边缘 12 与第二段 25 的裁剪边缘 12 拉开后在二者之间形成了第一填充区域 1；

如图 7（c）所示，向第一填充区域 1 填充第一补偿图形段后得到了第三半导体标记 40。

需要说明的是，图 4 中的第一半导体标记 20 由图 2 的半导体标记制作方法获得，而图 7 中的第一半导体标记 20 由图 5 的半导体标记制作方法获得。

在一个实施例中，多个独立的对准段包括：第一对准段 131，第一对准段 131 包括一个裁剪边缘 12；第二对准段 141，第二对准段 141 包括一个裁剪边缘 12；将第一对准段 131 和第二对准段 141 相对且间隔设置，以形成第二填充区域 2；在第二填充区域 2 内填充第二补偿图形段，以形成第四半导体标记 50；其中，将图形 10 由中部剪开以获得第一对准段 131 和第二对准段 141，第二补偿图形段在填充之前经 OPC 修正，或第二补偿图形段在填充之后经 OPC 修正。即通过将图形 10 由中间剪开，以此进行加长处理，从而得到一个比图形 10 长的第四半导体标记 50。

在一些实施例中，如图 8 所示，半导体标记制作方法包括：

如图 8（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 8（b）所示，将图形 10 剪切为两段，以得到第一对准段 131 和第二对准段 141，且将第一对准段 131 的裁剪边缘 12 与第二对准段 141 的裁剪边缘 12 拉开后在二者之间形成了第二填充区域 2；

如图 8（c）所示，向第二填充区域 2 填充第二补偿图形段后得到了第四半导体标记 50。

在一些实施例中，在图 8 的基础上，可以将图形 10 剪切为左右两段，然后依据上述制作方法得到一半导体标记。

在一个实施例中，多个独立的对准段包括：第一对准段 16，第一对准段 16 包括两个裁剪边缘 12；第二对准段 17，第二对准段 17 包括两个裁剪边缘 12；第三对准段 18，第三对准段 18 包括两个裁剪边缘 12；第四对准段 19，第四对准段 19 包括两个裁剪边缘 12；将第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19 相对接，以形成第五半导体标记 60，第五半导体标记 60 的面积小于图形 10 的面积。

可选地，第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19 通过裁剪图形 10 的四个对角获得。即将图形 10 的中间部分进行去除，从而通过图形 10 的四个对角段拼接得到一个相对较小的第五半导体标记 60。

在一些实施例中，如图 9 所示，半导体标记制作方法包括：

如图 9（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 9（b）所示，剪切图形 10 的四个拐角段，以得到第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19；

如图 9（c）所示，将第一对准段 16 的一个裁剪边缘 12 与第二对准段 17 的一个裁剪边缘 12 相对接，第一对准段 16 的另一个裁剪边缘 12 与第三对准段 18 的一个裁剪边缘 12 相对接，第二对准段 17 的另一个裁剪边缘 12 与第四对准段 19 的一个裁剪边缘 12 相对接，第三对准段 18 的另一个裁剪边缘 12 与第四对准段 19 的另一个裁剪边缘 12 相对接，以形成第五半导体标记 60。

可选地，将图形 10 沿相垂直的两个方向裁剪为四部分，然后分别进行二次裁剪以获得第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19。即先将图形 10 裁剪为四部分，然后在将裁剪出来的四部分剪小以此得到相对较小的第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19。

在一些实施例中，如图 10 所示，半导体标记制作方法包括：

如图 10（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 10（b）所示，将图形 10 裁剪为四部分，以得到第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191；

如图 10（c）所示，对第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191 分别进行裁剪，得到第一对准段 16、第二对准段 17、第三对准段 18 以及第四对准段 19；

如图 10（d）所示，将第一对准段 16 的一个裁剪边缘 12 与第二对准段 17 的一个裁剪边缘 12 相对接，第一对准段 16 的另一个裁剪边缘 12 与第三对准段 18 的一个裁剪边缘 12 相对接，第二对准段 17 的另一个裁剪边缘 12 与第四对准段 19 的一个裁剪边缘 12 相对接，第三对准段 18 的另一个裁剪边缘 12 与第四对准段 19 的另一个裁剪边缘 12 相对接，以形成第五半导体标记 60。

在一个实施例中，多个独立的对准段包括：第一对准段 161，第一对准段 161 包括两个裁剪边缘 12；第二对准段 171，第二对准段 171 包括两个裁剪边缘 12；第三对准段 181，第三对准段 181 包括两个裁剪边缘 12；第四对准段 191，第四对准段 191 包括两个裁剪边缘 12；将第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191 相对且间隔设置，以形成第三填充区域 3；在第三填充区域 3 内填充第三补偿图形段，以形成第六半导体标记 70；其中，将图形 10 沿相垂直的两个方向裁剪以获得第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191，第三补偿图形段在填充之前经 OPC 修正，或第三补偿图形段在填充之后经 OPC 修正。即通过将图形 10 裁剪为四部分，并在其中间填充第三补偿图形，以此得到一个面积较大的第六半导体标记 70。

在一些实施例中，如图 11 所示，半导体标记制作方法包括：

如图 11（a）所示，提供一周向边缘经 OPC 修正后的图形 10；

如图 11（b）所示，将图形 10 裁剪为四部分，以得到第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191，且将第一对准段 161 的一个裁剪边缘 12 与第二对准段 171 的一个裁剪边缘 12 相对且间隔设置，第一对准段 161 的另一个裁剪边缘 12 与第三对准段 181 的一个裁剪边缘 12 相对且间隔设置，第二对准段 171 的另一个裁剪边缘 12 与第四对准段 191 的一个裁剪边缘 12 相对且间隔设置，第三对准段 181 的另一个裁剪边缘 12 与第四对准段 191 的另一个裁剪边缘 12 相对且间隔设置，即在第一对准段 161、第二对准段 171、第三对准段 181 以及第四对准段 191 之间形成了第三填充区域 3；

如图 11（c）所示，向第三填充区域 3 填充第三补偿图形段后得到了第六半导体标记 70。

需要说明的是，图 2 至图 11 中得到的半导体标记可以为叠对精准测量标识（overlay，OVL mark）。

在一个实施例中，多个独立的对准段包括：第一对准段 101，第一对准段 101 包括两个裁剪边缘 12，第一对准段 101 呈 L 形；第二对准段 102，第二对准段 102 包括两个裁剪边缘 12，第二对准段 102 呈直线形；第三对准段 103，第三对准段 103 包括两个裁剪边缘

12，第三对准段 103 呈直线形；将第二对准段 102 与第一对准段 101 相对接，第三对准段 103 与第一对准段 101 相对接，以形成第七半导体标记 80，即通过裁剪出一 L 形的第一对准段 101 后，在对接第二对准段 102 和第三对准段 103 时第一对准段 101 形成了一个对准标准，从而可以提高对接效率。

可选地，第二对准段 102 的长度等于第一对准段 101 的一个裁剪边缘 12 的长度，第三对准段 103 的长度等于第一对准段 101 的另一个裁剪边缘 12 的长度，即在形成第七半导体标记 80 后，第二对准段 102 和第三对准段 103 的部分相重叠。

在一些实施例中，如图 12 所示，半导体标记制作方法包括：

如图 12（a）所示，提供一个或多个周向边缘经 OPC 修正后的图形 10；

如图 12（b）所示，在一个或多个图形 10 的四周裁剪出第一对准段 101、第二对准段 102 以及第三对准段 103；

如图 12（c）所示，将第一对准段 101 的一个裁剪边缘 12 与第二对准段 102 的一个裁剪边缘 12 相对接，第一对准段 101 的另一个裁剪边缘 12 与第三对准段 103 的一个裁剪边缘 12 相对接，以形成第七半导体标记 80，其中，第二对准段 102 和第三对准段 103 在第一对准段 101 的拐角处相重叠。

结合图 13 可以看出，如图 13（a）所示，裁剪图形 10 的两侧侧部，从而形成了 L 形的第一对准段 101。如图 13（b）所示，裁剪图形 10 的第三个侧部，从而形成了直线形的第二对准段 102。如图 13（c）所述，裁剪图形 10 的第四个侧部，从而形成了直线形的第三对准段 103。其中，第二对准段 102 的长度等于第一对准段 101 的一个裁剪边缘 12 的长度，第三对准段 103 的长度等于第一对准段 101 的另一个裁剪边缘 12 的长度。

需要说明的是，图 13 所示实施例中，第一对准段 101、第二对准段 102 以及第三对准段 103 至少通过两个图形 10 裁剪获得。在一些实施例中，在裁剪出第一对准段 101、第二对准段 102 以及第三对准段 103 后可以将其进行二次裁剪，即可以去掉中间段，或者可以将其由中部剪开，进行加长，此处不作限定可以根据实际需求进行调整。

可选地，第二对准段 102 的长度等于第一对准段 101 的一个裁剪边缘 12 的长度，第三对准段 103 的长度等于第一对准段 101 的另一个裁剪边缘 12 的长度减去第二对准段 102 的宽度，即在形成第七半导体标记 80 后，第二对准段 102 和第三对准段 103 的部分正好对接。

在一些实施例中，如图 14 所示，半导体标记制作方法包括：

如图 14（a）所示，提供一个或多个周向边缘经 OPC 修正后的图形 10；

如图 14（b）所示，在一个或多个图形 10 的四周裁剪出第一对准段 101、第二对准段 102 以及第三对准段 103；

如图 14（c）所示，将第一对准段 101 的一个裁剪边缘 12 与第二对准段 102 的一个裁剪边缘 12 相对接，第一对准段 101 的另一个裁剪边缘 12 与第三对准段 103 的一个裁剪边缘 12 相对接，以形成第七半导体标记 80，其中，第二对准段 102 和第三对准段 103 在第一对准段 101 的拐角处正好对接，不存在重叠部分。

结合图 15 可以看出，如图 15（a）所示，裁剪图形 10 的两侧侧部，从而形成了 L 形的第一对准段 101。如图 15（b）所示，裁剪图形 10 的第三个侧部，从而形成了直线形的第二对准段 102。如图 15（c）所述，裁剪图形 10 的第四个侧部，从而形成了直线形的第三对准段 103。其中，第二对准段 102 的长度等于第一对准段 101 的一个裁剪边缘 12 的长度，第三对准段 103 的长度等于第一对准段 101 的另一个裁剪边缘 12 的长度。

需要说明的是，图 15 所示实施例中，第一对准段 101、第二对准段 102 以及第三对准段 103 至少通过两个图形 10 裁剪获得。在一些实施例中，在裁剪出第一对准段 101、第二对准段 102 以及第三对准段 103 后可以将其进行二次裁剪，即可以去掉中间段，或者可以将其由中部剪开，进行加长，此处不作限定可以根据实际需求进行调整。

在一个实施例中，第一对准段 101 和第二对准段 102 由同一个图形 10 上裁剪获得，第三对准段 103 由另一个图形 10 上裁剪获得，即由图形 10 上直接裁剪即可获得分别具有两个裁剪边缘 12 的第一对准段 101、第二对准段 102 以及第三对准段 103。

可选地，第一对准段 101、第二对准段 102 以及第三对准段 103 均由同一个图形 10 上裁剪获得，在裁剪获得第一对准段 101 和第二对准段 102 之后，对剩余的图形 10 进行 OPC 修正，以裁剪获得第三对准段 103。在由一个图形 10 上裁剪获得第一对准段 101、第二对准段 102 以及第三对准段 103 时，则可以先裁剪获得第一对准段 101 和第二对准段 102，继续裁剪时，则需要对裁剪后的图形 10 进行 OPC 修正，保证其某一个拐角经过 OPC 修正，从而使得裁剪获得的第三对准段 103 也仅包括两个裁剪边缘 12。

可选地，第一对准段 101、第二对准段 102 以及第三对准段 103 均由同一个图形 10 上裁剪获得，在裁剪获得第一对准段 101 和第二对准段 102 之后，裁剪剩余的图形 10 获得一裁剪段，对裁剪段进行 OPC 修正以获得第三对准段 103。即在由一个图形 10 上裁剪获得第一对准段 101、第二对准段 102 以及第三对准段 103 时，则可以先裁剪获得第一对准段 101 和第二对准段 102，然后继续裁剪得到一个具有三个裁剪边缘 12 的裁剪段，并对其拐角进行 OPC 修正，从而得到仅包括两个裁剪边缘 12 的第三对准段 103。

需要说明的是，对于由一个图形 10 上裁剪获得第一对准段 101、第二对准段 102 以及第三对准段 103 的实施例，需要考虑具体半导体标记的长度，当然在某些情况下可以通过添加补偿图形段即可。

需要说明的是，图 12 至图 15 中得到的半导体标记可以为切割标识（Dicing mark）。

本公开的一个实施例还提供了一种半导体标记，包括根据上述的半导体标记制作方法获得的半导体标记。

本实施例中的半导体标记可以根据具有的尺寸要求依据上述半导体标记制作方法获得。

本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其它实施方案。本公开旨在涵盖本公开的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和示例实施方式仅被视为示例性的，本公开的真正范围和精神由前面的权利要求指出。

应当理解的是，本公开并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本公开的范围仅由所附的权利要求来限制。

权 利 要 求

1.一种半导体标记制作方法，包括：

提供周向边缘经 OPC 修正后的图形；

在所述图形上裁剪出多个独立的对准段；

拼接多个所述对准段，以形成周向边缘经 OPC 修正的半导体标记。

2.根据权利要求 1 所述半导体标记制作方法，其中，所述对准段包括经 OPC 修正的原始边缘和未经 OPC 修正的裁剪边缘；

其中，多个所述对准段的相应的所述裁剪边缘相拼接以形成所述半导体标记。

3.根据权利要求 2 所述半导体标记制作方法，其中，多个所述对准段包括：

第一对准段，所述第一对准段包括一个所述裁剪边缘；

第二对准段，所述第二对准段包括一个所述裁剪边缘，所述第一对准段与所述第二对准段相对接以形成第一半导体标记；

其中，所述第一对准段和所述第二对准段通过裁剪所述图形相对的两侧获得。

4.根据权利要求 3 所述半导体标记制作方法，其中，形成所述第一半导体标记后，所述半导体标记制作方法还包括：

将所述第一半导体标记依次裁剪为第一段、第二段以及第三段；

对接所述第一段和所述第三段，以形成第二半导体标记。

5.根据权利要求 3 所述半导体标记制作方法，其中，形成所述第一半导体标记后，所述半导体标记制作方法还包括：

将所述第一半导体标记裁剪为第一段和第二段；

将所述第一段和所述第二段相对且间隔设置，以形成第一填充区域；

在所述第一填充区域内填充第一补偿图形段，以形成第三半导体标记；

其中，所述第一补偿图形段在填充之前经 OPC 修正，或所述第一补偿图形段在填充之后经 OPC 修正。

6.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括一个所述裁剪边缘；

第二对准段，所述第二对准段包括一个所述裁剪边缘；

将所述第一对准段和所述第二对准段相对且间隔设置，以形成第二填充区域；

在所述第二填充区域内填充第二补偿图形段，以形成第四半导体标记；

其中，将所述图形由中部剪开以获得所述第一对准段和所述第二对准段，所述第二补偿图形段在填充之前经 OPC 修正，或所述第二补偿图形段在填充之后经 OPC 修正。

7.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括两个所述裁剪边缘；

第二对准段，所述第二对准段包括两个所述裁剪边缘；

第三对准段，所述第三对准段包括两个所述裁剪边缘；

第四对准段，所述第四对准段包括两个所述裁剪边缘；

将所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段相对接，以形成第五半导体标记，所述第五半导体标记的面积小于所述图形的面积；

其中，所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段通过裁剪所述图形的四个对角获得。

8.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括两个所述裁剪边缘；

第二对准段，所述第二对准段包括两个所述裁剪边缘；

第三对准段，所述第三对准段包括两个所述裁剪边缘；

第四对准段，所述第四对准段包括两个所述裁剪边缘；

将所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段相对接，以形成第五半导体标记，所述第五半导体标记的面积小于所述图形的面积；

其中，将所述图形沿相垂直的两个方向裁剪为四部分，然后分别进行二次裁剪以获得所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段。

9.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括两个所述裁剪边缘；

第二对准段，所述第二对准段包括两个所述裁剪边缘；

第三对准段，所述第三对准段包括两个所述裁剪边缘；

第四对准段，所述第四对准段包括两个所述裁剪边缘；

将所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段相对且间隔设置，以形成第三填充区域；

在所述第三填充区域内填充第三补偿图形段，以形成第六半导体标记；

其中，将所述图形沿相垂直的两个方向裁剪以获得所述第一对准段、所述第二对准段、所述第三对准段以及所述第四对准段，所述第三补偿图形段在填充之前经 OPC 修正，或

所述第三补偿图形段在填充之后经 OPC 修正。

10.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括两个所述裁剪边缘，所述第一对准段呈 L 形；

第二对准段，所述第二对准段包括两个所述裁剪边缘，所述第二对准段呈直线形；

第三对准段，所述第三对准段包括两个所述裁剪边缘，所述第三对准段呈直线形；

将所述第二对准段与所述第一对准段相对接，所述第三对准段与所述第一对准段相对接，以形成第七半导体标记；

其中，所述第二对准段的长度等于所述第一对准段的一个所述裁剪边缘的长度，所述第三对准段的长度等于所述第一对准段的另一个所述裁剪边缘的长度。

11.根据权利要求 2 所述半导体标记制作方法，其中，多个独立的对准段包括：

第一对准段，所述第一对准段包括两个所述裁剪边缘，所述第一对准段呈 L 形；

第二对准段，所述第二对准段包括两个所述裁剪边缘，所述第二对准段呈直线形；

第三对准段，所述第三对准段包括两个所述裁剪边缘，所述第三对准段呈直线形；

将所述第二对准段与所述第一对准段相对接，所述第三对准段与所述第一对准段相对接，以形成第七半导体标记；

其中，所述第二对准段的长度等于所述第一对准段的一个所述裁剪边缘的长度，所述第三对准段的长度等于所述第一对准段的另一个所述裁剪边缘的长度减去所述第二对准段的宽度。

12.根据权利要求 10 或 11 所述半导体标记制作方法，其中，所述第一对准段和所述第二对准段由同一个所述图形上裁剪获得，所述第三对准段由另一个所述图形上裁剪获得。

13.根据权利要求 10 或 11 所述半导体标记制作方法，其中，所述第一对准段、所述第二对准段以及所述第三对准段均由同一个所述图形上裁剪获得，在裁剪获得所述第一对准段和所述第二对准段之后，对剩余的所述图形进行 OPC 修正，以裁剪获得所述第三对准段。

14.根据权利要求 10 或 11 所述半导体标记制作方法，其中，所述第一对准段、所述第二对准段以及所述第三对准段均由同一个所述图形上裁剪获得，在裁剪获得所述第一对准段和所述第二对准段之后，裁剪剩余的所述图形获得一裁剪段，对所述裁剪段进行 OPC 修正以获得所述第三对准段。

15.一种半导体标记，其中，包括根据权利要求 1 至 14 中任一项所述的半导体标记制作方法获得的半导体标记。

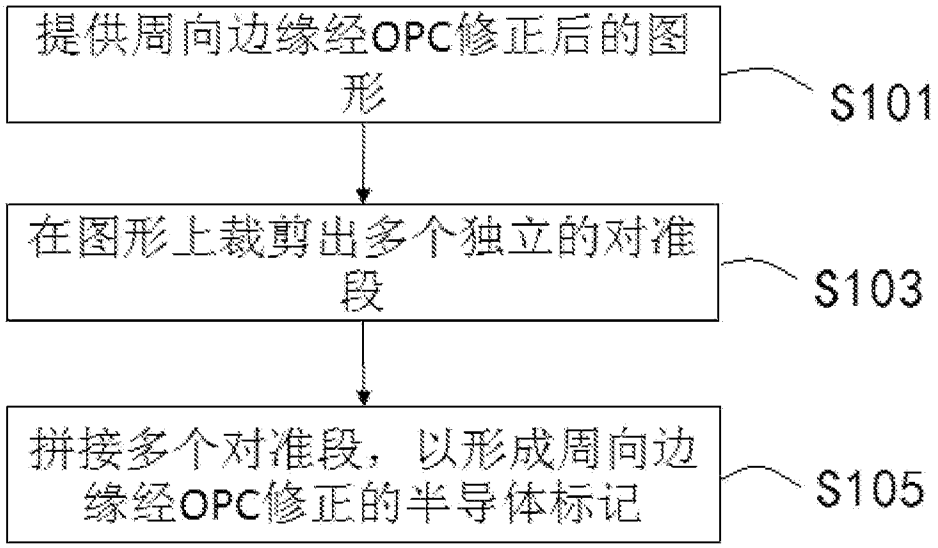

提供周向边缘经OPC修正后的图形
S101
在图形上裁剪出多个独立的对准段
S103
拼接多个对准段，以形成周向边缘经OPC修正的半导体标记
S105

图 1

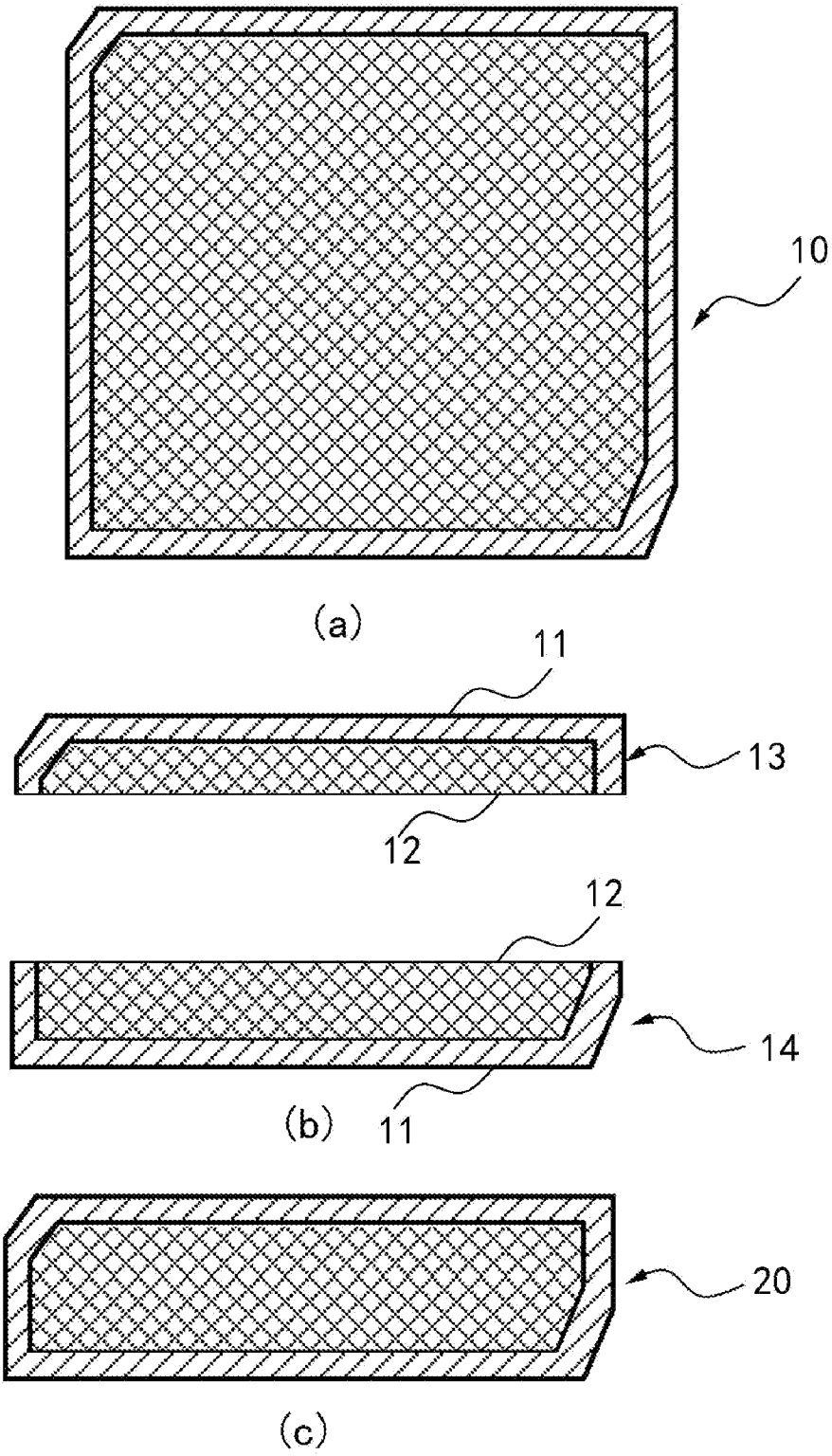
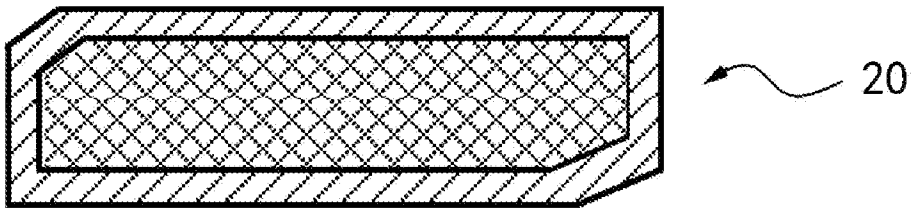
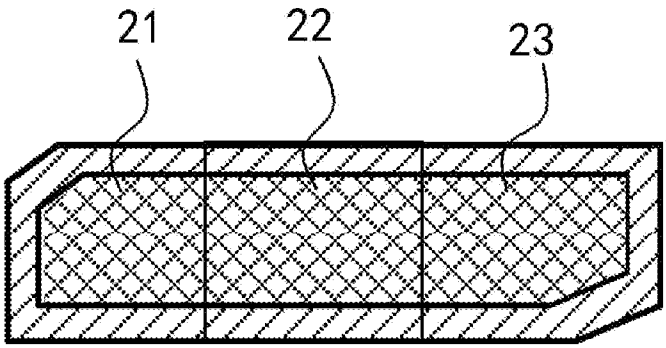


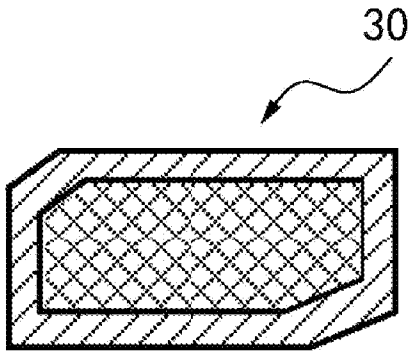
图 2



(a)



(b)



(c)

图 3

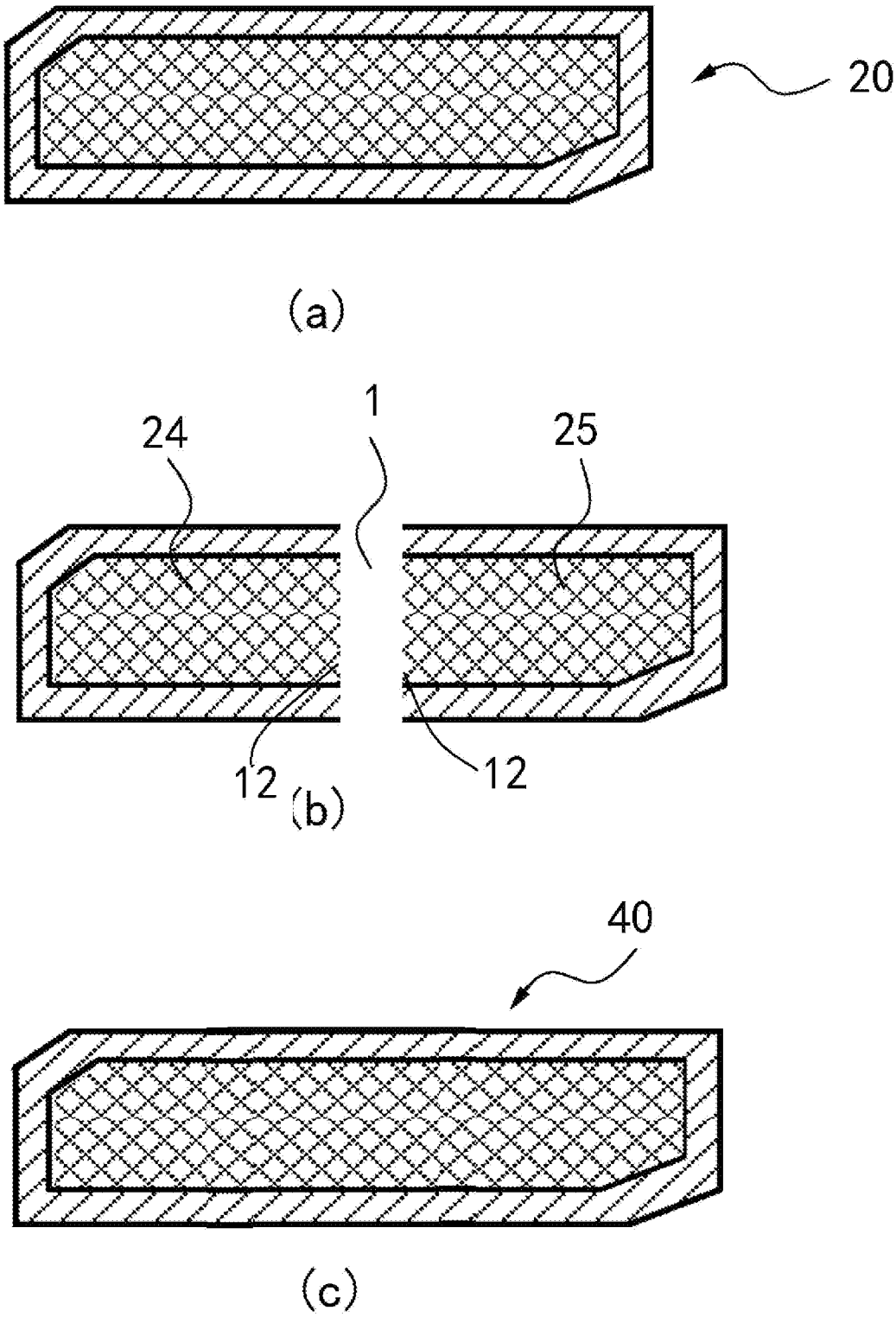
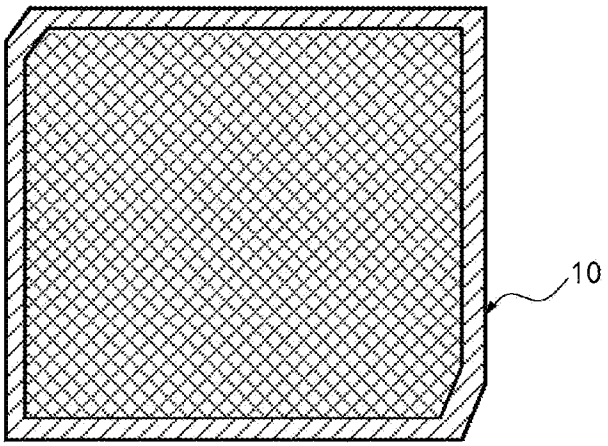
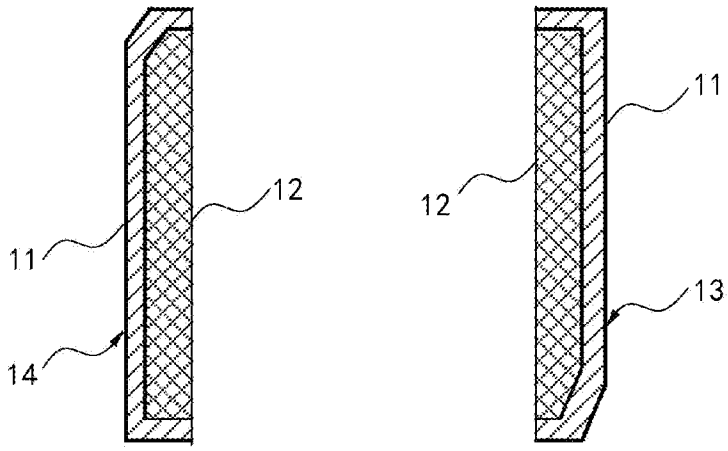


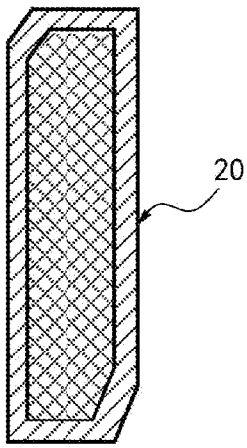
图 4



(a)

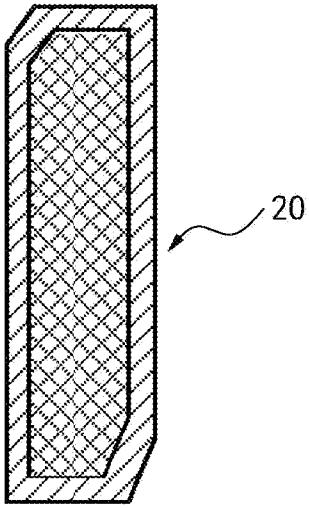


(b)

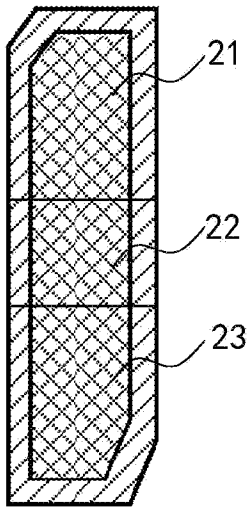


(c)

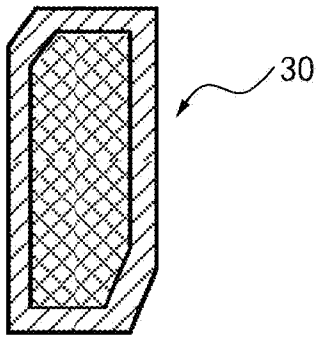
图 5



(a)

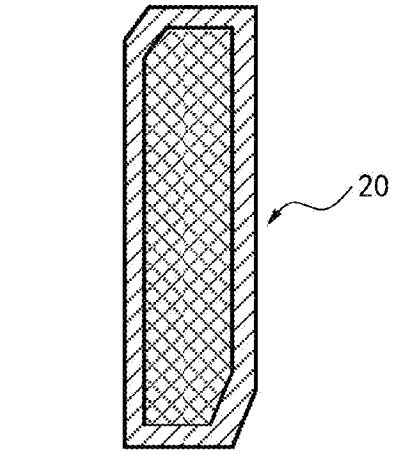


(b)

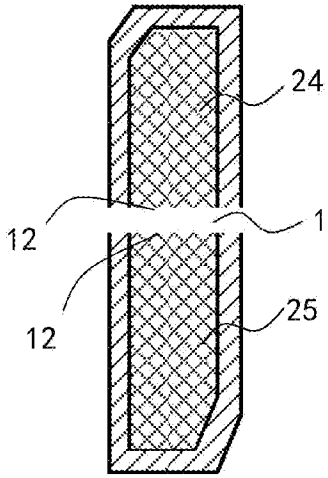


(c)

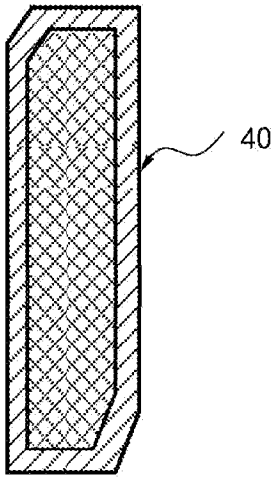
图 6



(a)



(b)



(c)

图 7

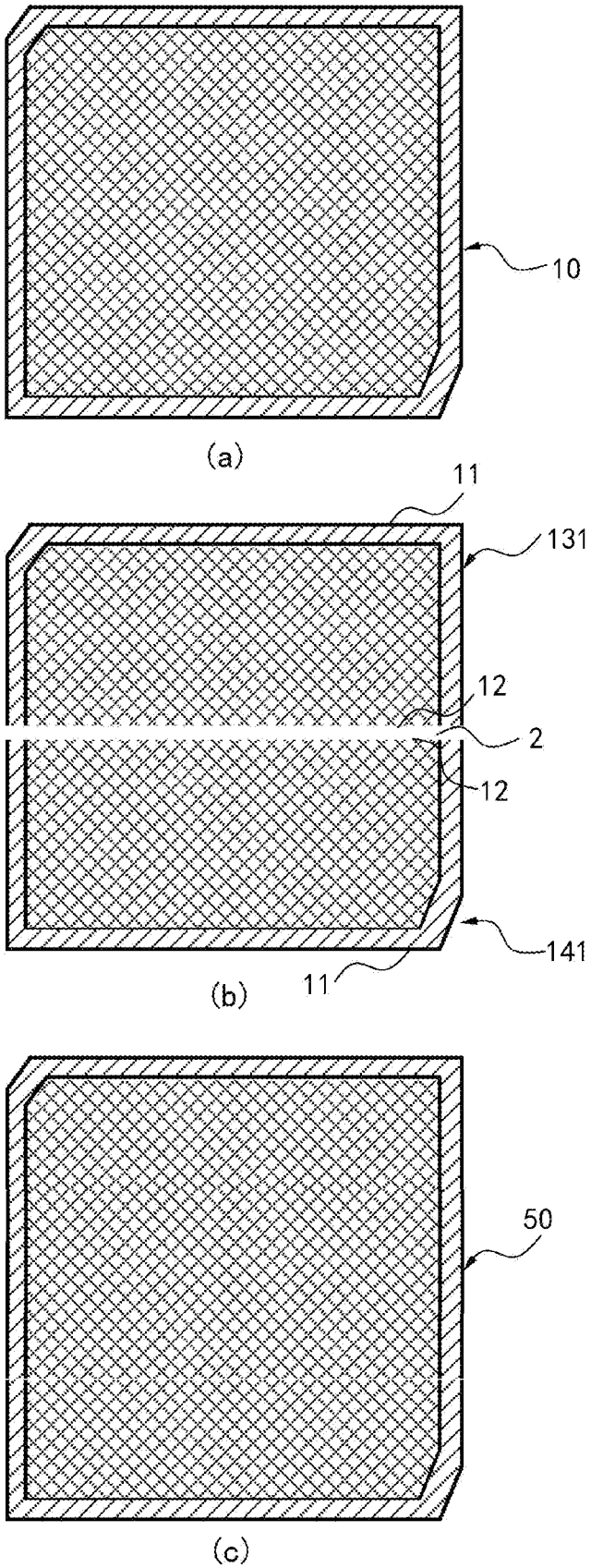


图 8

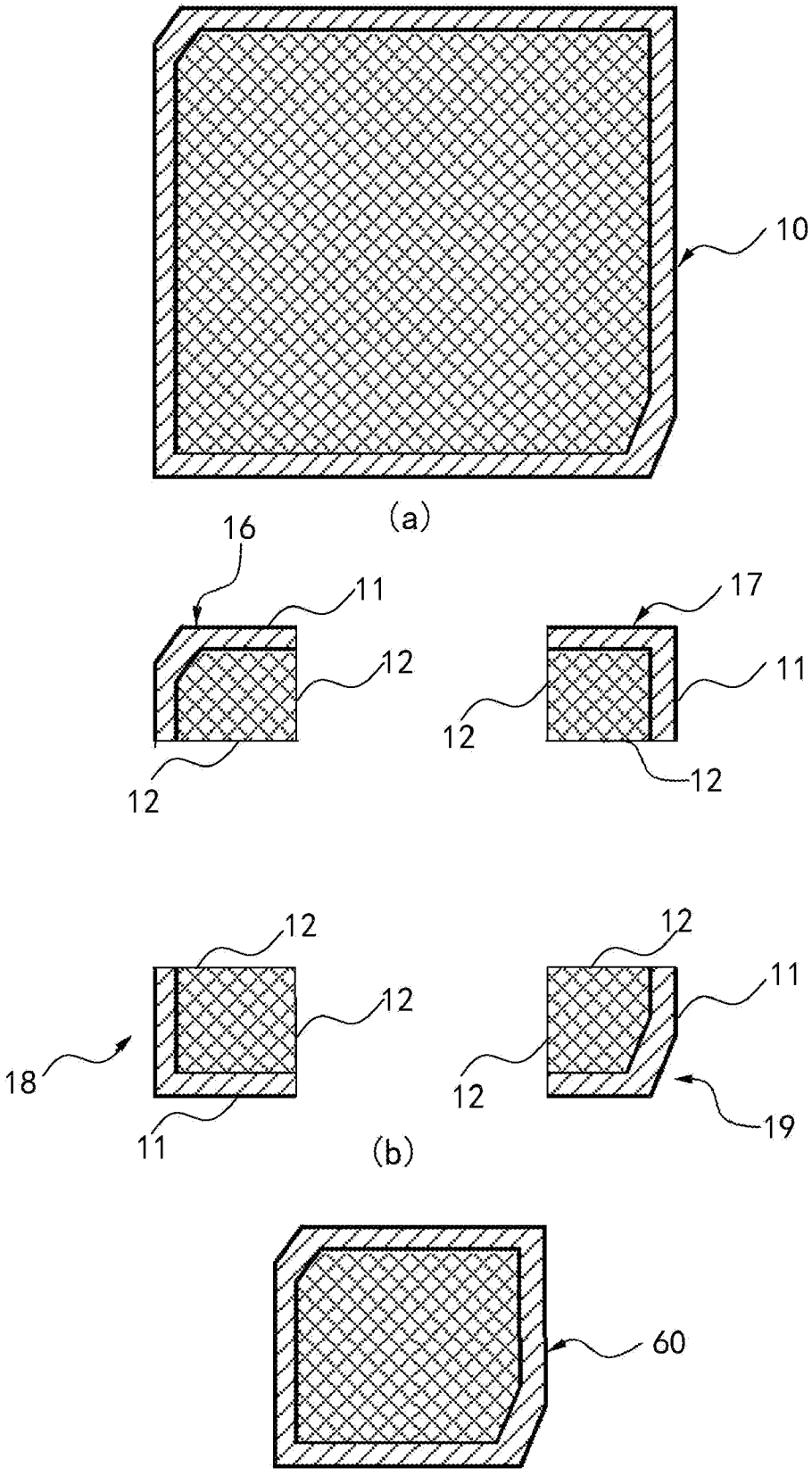


图 9

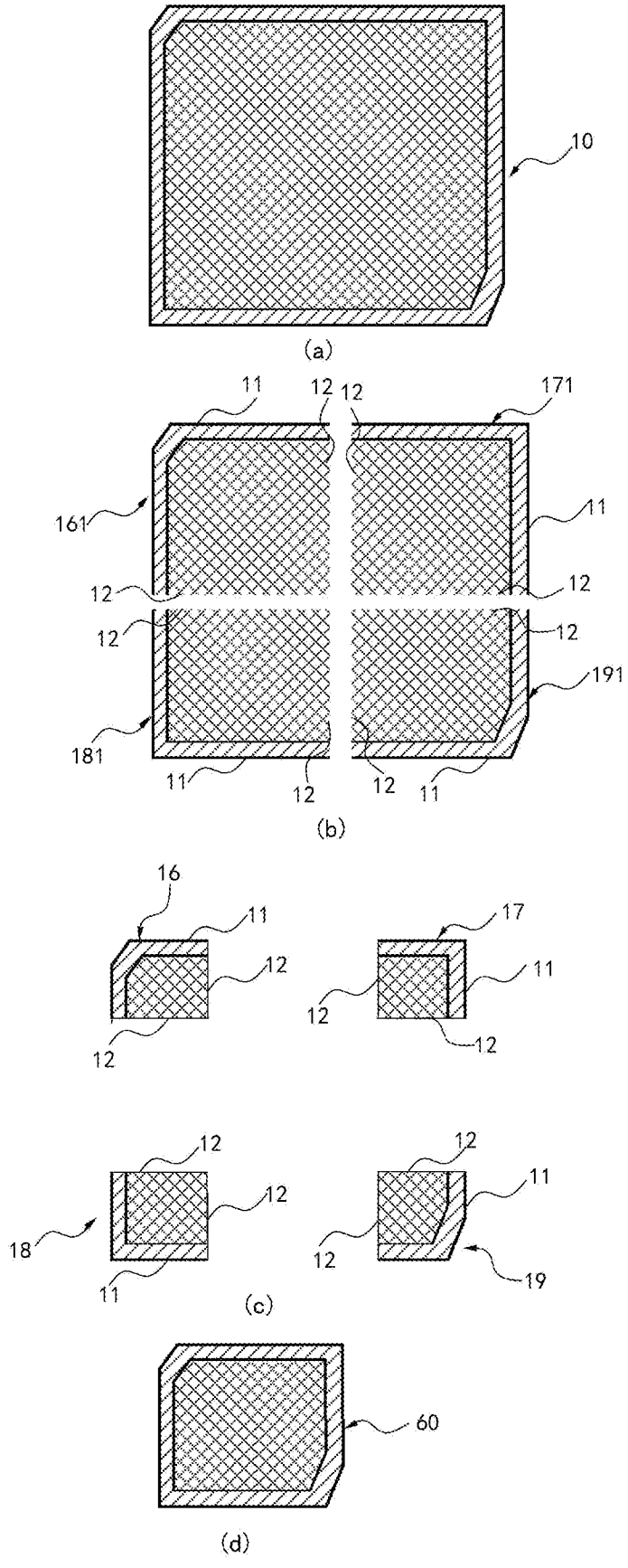

10
(a)
11
12
12
171
161
11
12
12
12
191
181
11
12
12
11
(b)
16
11
12
12
17
11
12
12
12
12
18
12
11
12
11
19
(c)
60
(d)

图 10

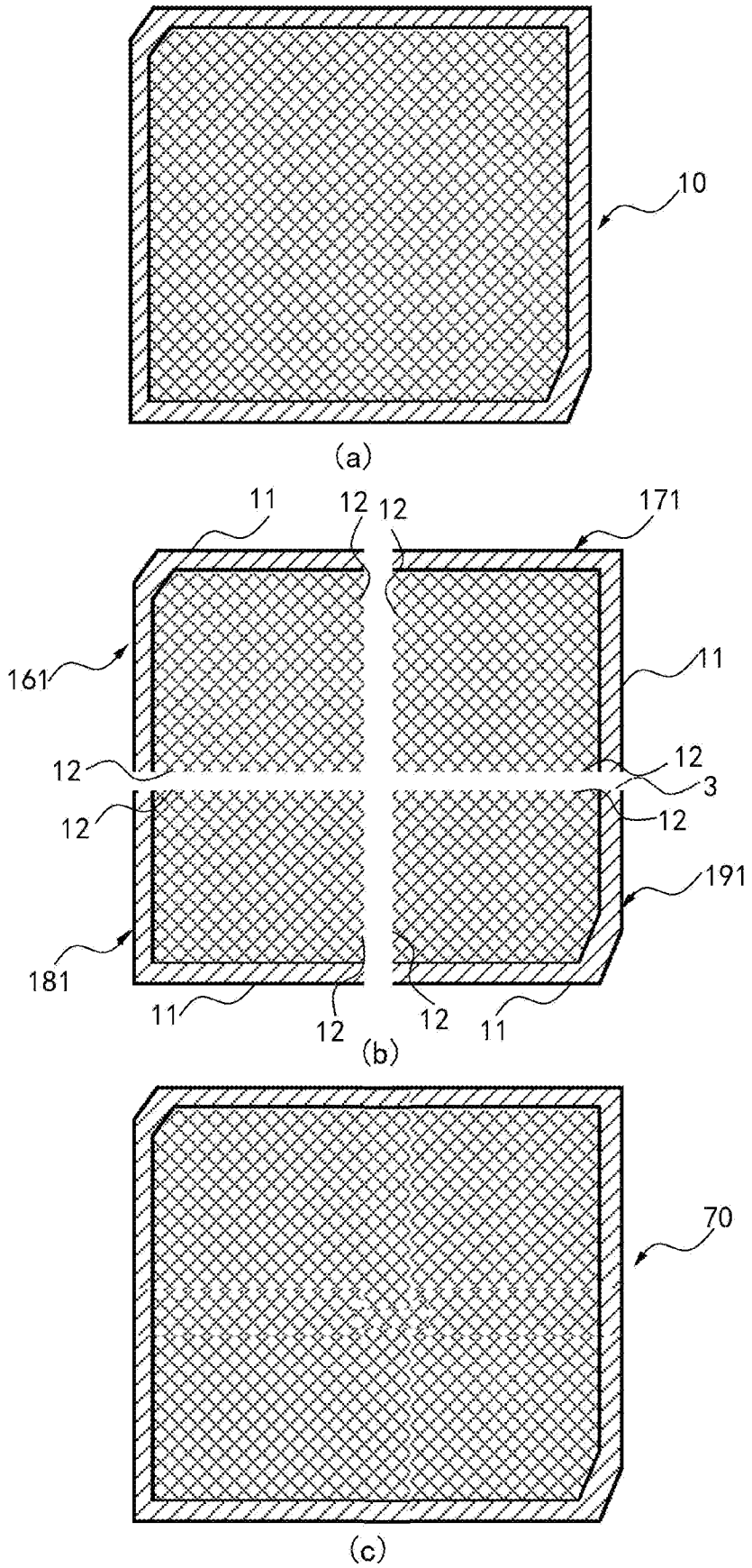


图 11

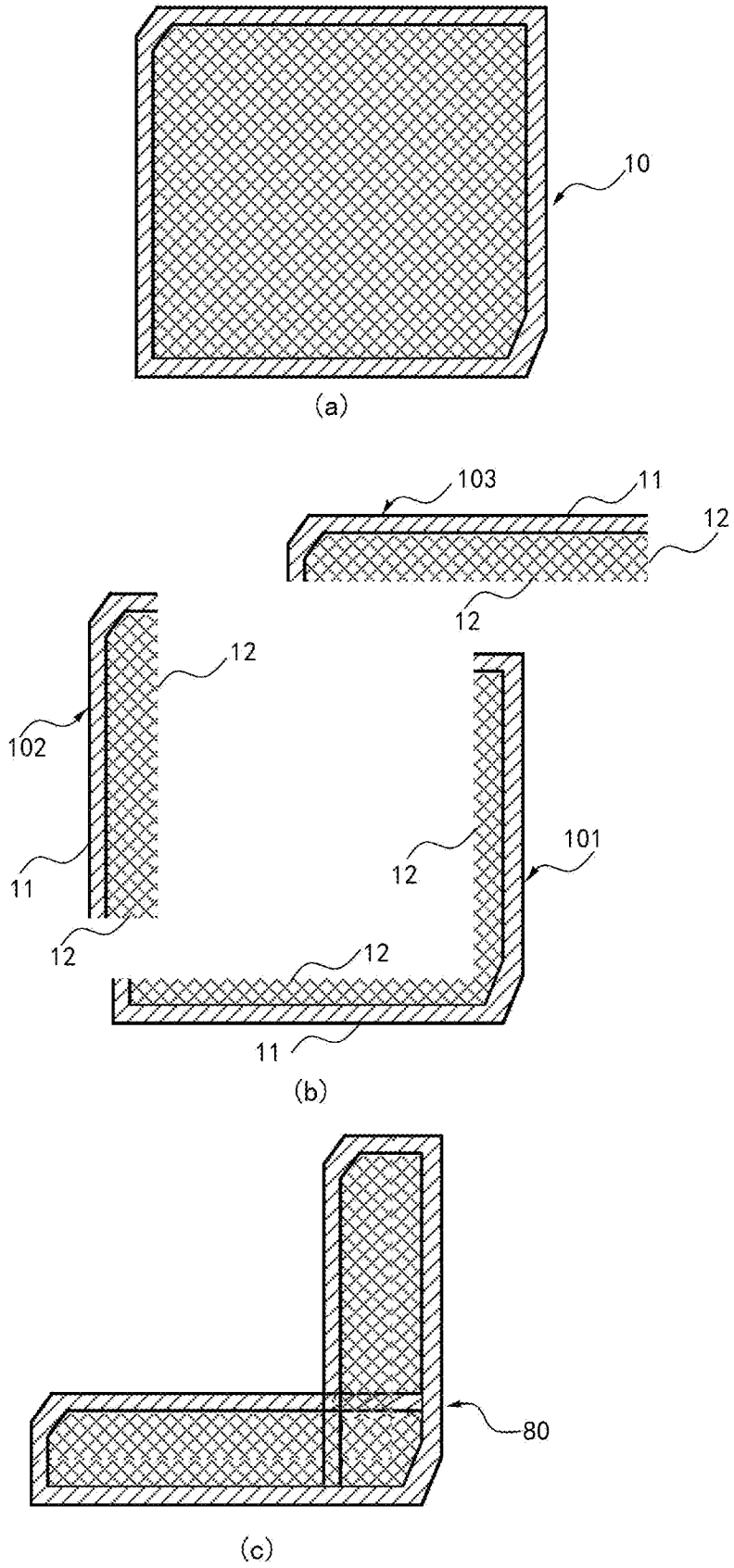


图 12

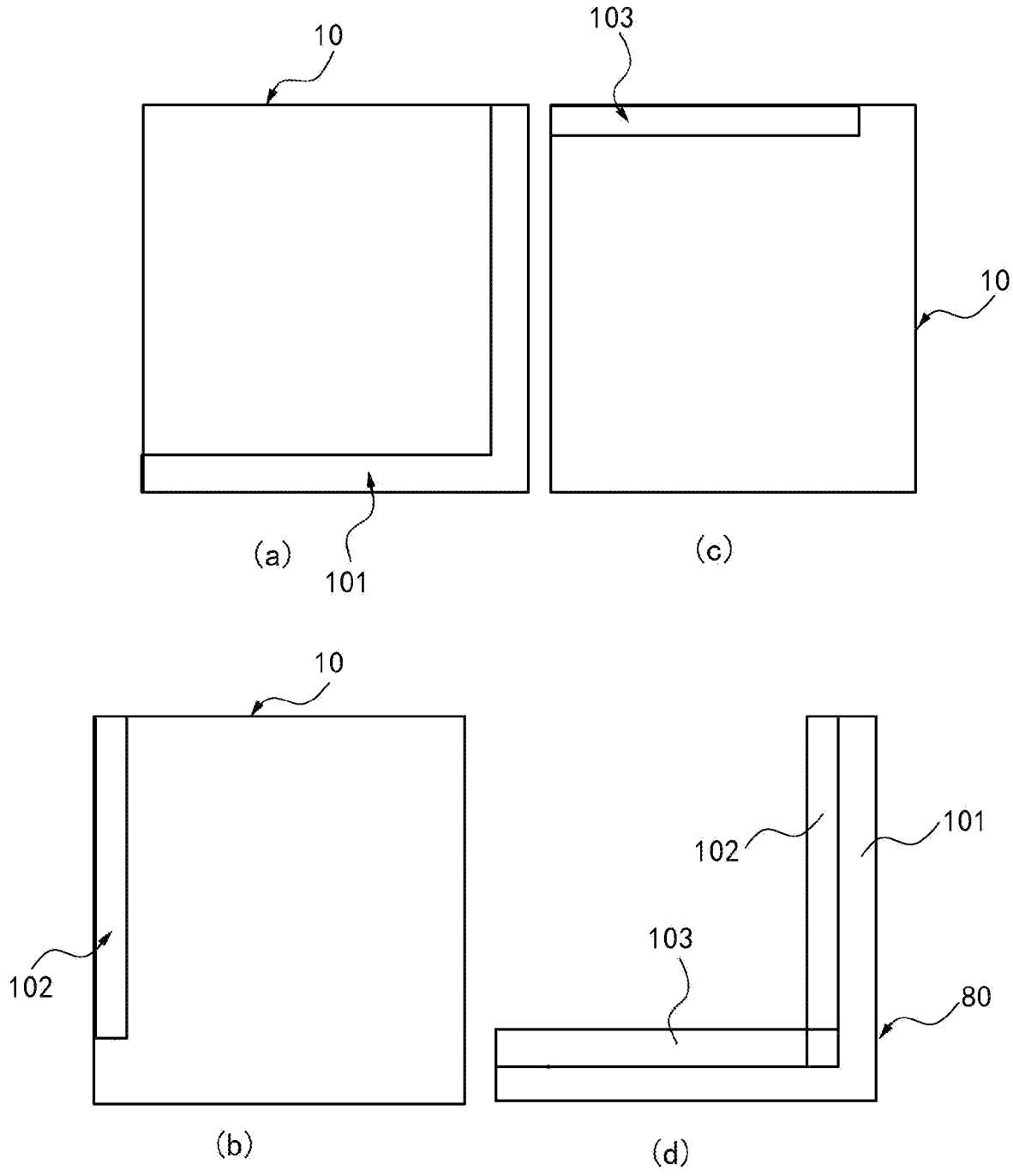


图 13

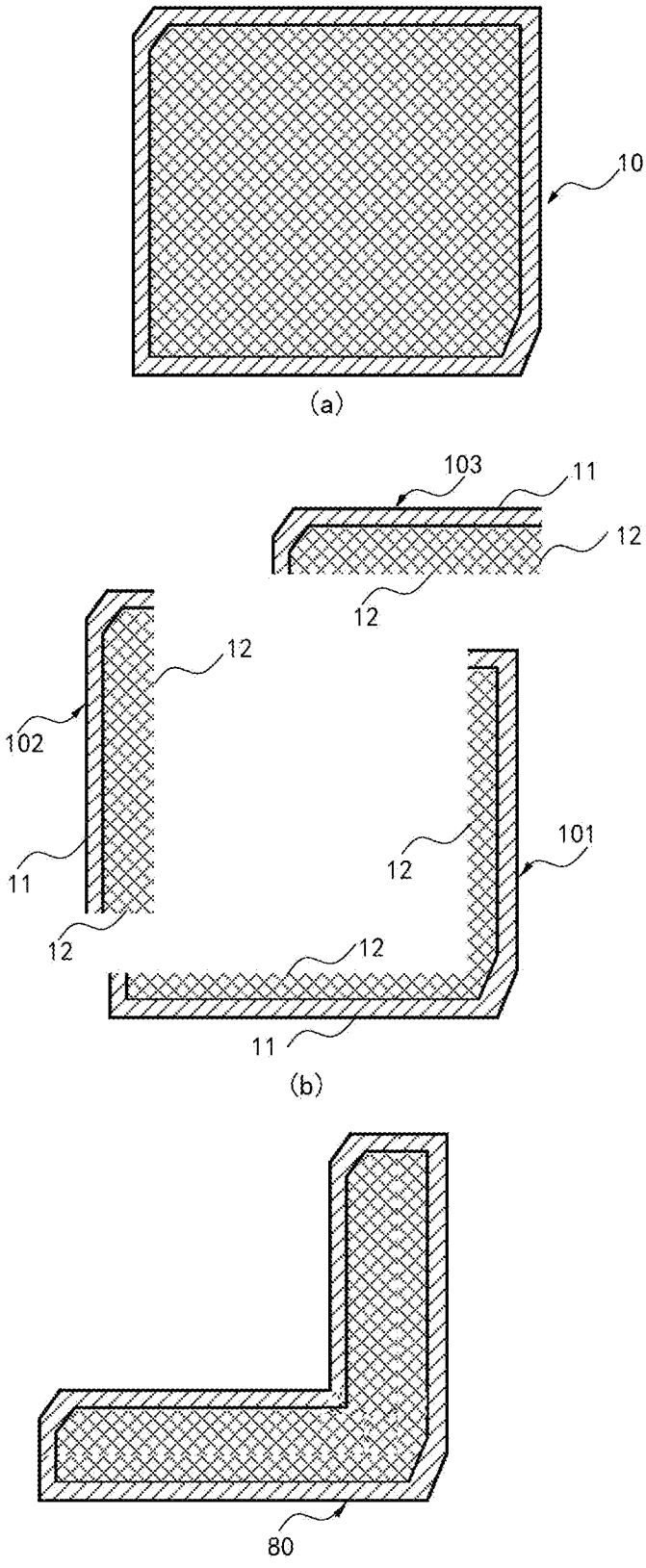


图 14

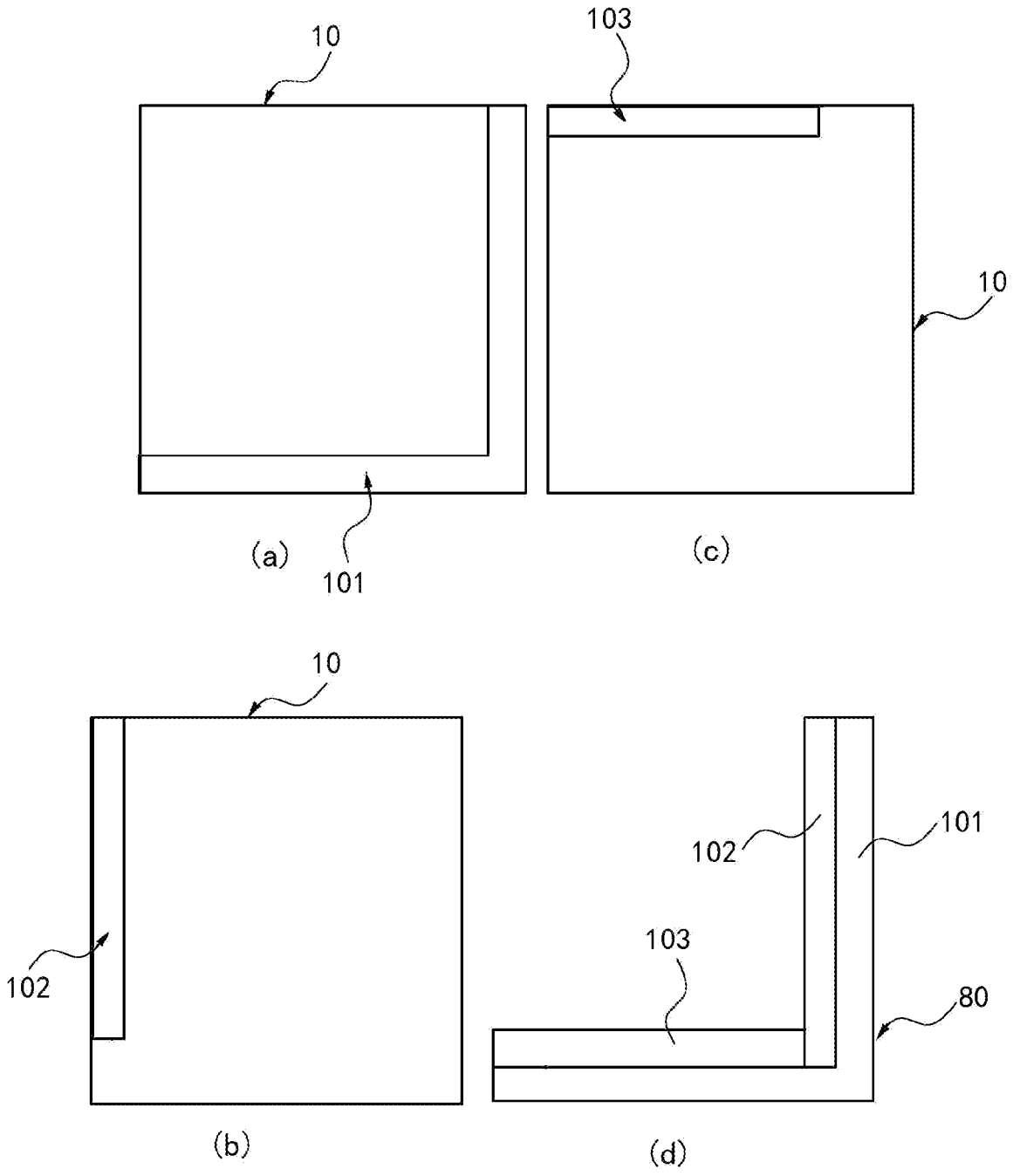


图 15

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/106577

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/48(2006.01)i; H01L 23/544(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, IEEE, WPI: 长鑫存储技术有限公司, 单闯, 标记, 标识, 标志, 对准, 精度, 修正, 校正, 光学邻近, 光学临近, 裁剪, 拆分, 分解, 划分, 分割, 切割, 重叠, 边缘, 组合, 拼接, 整合, 合并, 效率, mark, key, separat+, overlay, cut+, integrat+, optical, proximity, correction, alignment, OPC, edge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 112864023 A (CHANGXIN MEMORY TECHNOLOGIES, INC.) 28 May 2021 (2021-05-28) claims 1-15	1-15
Y	CN 101320206 A (MACRONIX INTERNATIONAL CO., LTD.) 10 December 2008 (2008-12-10) description page 1 paragraph 3 - page 14 paragraph 1, figures 1-9C	1-15
Y	CN 102063010 A (CSMC TECHNOLOGIES FAB1 CO., LTD. et al.) 18 May 2011 (2011-05-18) description, paragraphs [0002]-[0016], and figures 1-3	1-15
Y	US 2019131359 A1 (LG DISPLAY CO., LTD.) 02 May 2019 (2019-05-02) description paragraphs [0052]-[0067], figures 2-6F	4-14
A	CN 111458974 A (ZHUHAI RUIJING JUYUAN TECHNOLOGY CO., LTD.) 28 July 2020 (2020-07-28) entire document	1-15

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
30 September 2021	**12 October 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/106577

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 103365071 A (SEMICONDUCTOR MANUFACTURING INTERNATIONAL (SHANGHAI) CORPORATION) 23 October 2013 (2013-10-23) entire document	1-15

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/106577

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN 112864023 A	28 May 2021	None	
CN 101320206 A	10 December 2008	None	
CN 102063010 A	18 May 2011	None	
US 2019131359 A1	02 May 2019	DE 102018127272 A1	02 May 2019
		KR 20190048401 A	09 May 2019
		US 10957744 B2	23 March 2021
		KR 102107384 B1	07 May 2020
		CN 109727955 A	07 May 2019
CN 111458974 A	28 July 2020	None	
CN 103365071 A	23 October 2013	CN 103365071 B	09 March 2016

国际检索报告

国际申请号
PCT/CN2021/106577

A. 主题的分类

H01L 21/48(2006.01)i; H01L 23/544(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, CNKI, IEEE, WPI:长鑫存储技术有限公司，单闯，标记，标识，标志，对准，精度，修正，校正，光学邻近，光学临近，裁剪，拆分，分解，划分，分割，切割，重叠，边缘，组合，拼接，整合，合并，效率，mark, key, separat+, overlay, cut+, integrat+, optical, proximity, correction, alignment, OPC, edge

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 112864023 A (长鑫存储技术有限公司) 2021年 5月 28日 (2021-05-28) 权利要求1-15	1-15
Y	CN 101320206 A (旺宏电子股份有限公司) 2008年 12月 10日 (2008-12-10) 说明书第1页第3段-第14页第1段、图1-9C	1-15
Y	CN 102063010 A (无锡华润上华半导体有限公司 等) 2011年 5月 18日 (2011-05-18) 说明书第[0002]-[0016]段、图1-3	1-15
Y	US 2019131359 A1 (LG DISPLAY CO., LTD.) 2019年 5月 2日 (2019-05-02) 说明书第[0052]-[0067]段、图2-6F	4-14
A	CN 111458974 A (珠海市睿晶聚源科技有限公司) 2020年 7月 28日 (2020-07-28) 全文	1-15
A	CN 103365071 A (中芯国际集成电路制造上海有限公司) 2013年 10月 23日 (2013-10-23) 全文	1-15

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 9月 30日	2021年 10月 12日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 李静 电话号码 86-(10)-53961223

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/106577

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112864023	A	2021年 5月 28日	无			
CN	101320206	A	2008年 12月 10日	无			
CN	102063010	A	2011年 5月 18日	无			
US	2019131359	A1	2019年 5月 2日	DE	102018127272	A1	2019年 5月 2日
				KR	20190048401	A	2019年 5月 9日
				US	10957744	B2	2021年 3月 23日
				KR	102107384	B1	2020年 5月 7日
				CN	109727955	A	2019年 5月 7日
CN	111458974	A	2020年 7月 28日	无			
CN	103365071	A	2013年 10月 23日	CN	103365071	B	2016年 3月 9日