

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年2月4日(2016.2.4)

【公開番号】特開2013-207801(P2013-207801A)

【公開日】平成25年10月7日(2013.10.7)

【年通号数】公開・登録公報2013-055

【出願番号】特願2013-64169(P2013-64169)

【国際特許分類】

H 03 F 3/24 (2006.01)

H 03 F 3/19 (2006.01)

H 03 F 3/68 (2006.01)

【F I】

H 03 F 3/24

H 03 F 3/19

H 03 F 3/68 Z

【手続補正書】

【提出日】平成27年12月7日(2015.12.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

イネーブル信号を受けるよう構成されたイネーブル端子と、

メインサプライ電圧を受けるよう構成されたメインサプライ端子と、

前記イネーブル端子および前記サプライ端子と結合された第1無線(RF)パワー増幅(PA)段と、を備え、

前記第1RFPA段は、

前記イネーブル信号を受けると共に前記イネーブル信号に応じてターンオンすることにより前記第1RFPA段をアクティブ化するよう構成された第1アクティブデバイスと、

前記第1アクティブデバイスと直列に結合された第2アクティブデバイスであって前記メインサプライ電圧を受けると共に前記メインサプライ電圧よりも低くかつその電圧とは独立した第1サプライ電圧を前記第1アクティブデバイスに提供するよう構成された第2アクティブデバイスと、

前記第1アクティブデバイスと前記第2アクティブデバイスとの間のノードと結合され、該ノードにおいてRF信号をそらすバイパスキャパシタと、を含み、

前記第1アクティブデバイスまたは前記第2アクティブデバイスのいずれか一方は、RF入力信号を受け、増幅されたRF出力信号を第2RFPA段へと通過させるよう構成される回路。

【請求項2】

前記第1アクティブデバイスは、前記RF入力信号を受け、前記増幅されたRF出力信号を前記第2RFPA段へと通過させるよう構成される、請求項1に記載の回路。

【請求項3】

前記第2アクティブデバイスは、前記第1アクティブデバイスと前記メインサプライ端子との間にアクティブ負荷を提供するよう構成される、請求項2に記載の回路。

【請求項4】

前記第2アクティブデバイスは、前記RF入力信号を受け、前記増幅されたRF出力信

号を前記第2RFP段へと通過させるよう構成される、請求項1に記載の回路。

【請求項5】

前記イネーブル端子と前記第1アクティブデバイスとの間に結合され、前記第1アクティブデバイスをバイアスするバイアス制御モジュールをさらに備える、請求項1に記載の回路。

【請求項6】

前記第2RFP段は、前記第1RFP段の前記RF出力信号を増幅するよう構成された第3アクティブデバイスを含み、

前記第3アクティブデバイスは、前記メインサプライ電圧と等しい第2サプライ電圧を受けるよう構成される、請求項1に記載の回路。

【請求項7】

前記RFパワー増幅器はさらに第3RFP段を含み、

前記第3RFP段は、前記第2RFP段のRF出力信号を増幅するよう構成された第4アクティブデバイスを含み、

前記第4アクティブデバイスは、前記メインサプライ電圧と等しい第3サプライ電圧を受けるよう構成される、請求項6に記載の回路。

【請求項8】

前記第2RFP段は、前記第1RFP段の前記RF出力信号を増幅するよう構成された第3アクティブデバイスを含み、

前記第3アクティブデバイスは、前記メインサプライ電圧よりも低い第2サプライ電圧を受けるよう構成され、

本回路はさらに、前記第2段のRF出力信号を増幅するよう構成された第4アクティブデバイスを含む第3RFP段を備え、

前記第4アクティブデバイスは、前記メインサプライ電圧と等しい第3サプライ電圧を受けるよう構成される、請求項1に記載の回路。

【請求項9】

本回路の動的エラーベクトル振幅(EMV)は3パーセント以下である、請求項1に記載の回路。

【請求項10】

前記第1アクティブデバイスは第1ヘテロ接合バイポーラトランジスタを含み、

前記第2アクティブデバイスは第2ヘテロ接合バイポーラトランジスタを含む、請求項1に記載の回路。

【請求項11】

メインサプライ電圧を受けるよう構成されたメインサプライ端子と、

本RFパワー増幅器をターンオンするためのイネーブル電圧を受けるよう構成されたイネーブル端子と、

第1段と、

第2段と、を備え

前記第1段は、

前記イネーブル端子と結合されたベース端子と、グランド端子と結合されたエミッタ端子と、コレクタ端子と、を有する第1トランジスタと、

前記メインサプライ端子と結合されたコレクタ端子と、前記第1トランジスタの前記コレクタ端子と結合されたエミッタ端子と、を有する第2トランジスタと、を有し、

前記第1トランジスタまたは前記第2トランジスタのいずれか一方は、RF入力信号を受けると共に増幅されたRF出力信号を生成するよう構成され、

前記第2段は、前記第1段の前記RF出力信号を増幅するよう構成された第3トランジスタを有し、

前記第3トランジスタは、前記イネーブル端子と結合されたベース端子と、前記メインサプライ端子と結合されたコレクタ端子と、前記グランド端子と結合されたエミッタ端子と、を有する無線(RF)パワー増幅器。

【請求項 1 2】

前記イネーブル端子と前記第1トランジスタの前記ベース端子との間に結合されたバイアス制御モジュールをさらに含む、請求項11に記載のRFパワー増幅器。

【請求項 1 3】

前記第1トランジスタは、前記RF入力信号を受けると共に前記増幅されたRF出力信号を生成するよう構成される、請求項11に記載のRFパワー増幅器。

【請求項 1 4】

前記第2トランジスタは、前記RF入力信号を受けると共に前記増幅されたRF出力信号を生成するよう構成される、請求項11に記載のRFパワー増幅器。

【請求項 1 5】

メインサプライ電圧を受けるよう構成されたメインサプライ端子と、
本RFパワー増幅器をターンオンするためのイネーブル電圧を受けるよう構成されたイネーブル端子と、

前記イネーブル端子と結合されたベース端子と、グランド端子と結合されたエミッタ端子と、コレクタ端子と、を有する第1トランジスタと、

前記メインサプライ端子と結合されたコレクタ端子と、前記第1トランジスタの前記コレクタ端子と結合されたエミッタ端子と、を有する第2トランジスタと、

前記第2トランジスタの前記エミッタ端子と前記グランド端子との間に結合されたバイパスキャパシタと、を備え、

前記第1トランジスタまたは前記第2トランジスタのいずれか一方は、RF入力信号を受けると共に増幅されたRF出力信号を生成するよう構成される無線(RF)パワー増幅器。

【請求項 1 6】

無線通信ネットワークを介して伝送されるべき無線(RF)入力信号を生成するよう構成されたトランスマッタと、

前記トランスマッタと結合され、前記RF入力信号を増幅するよう構成されたRFパワー増幅器と、を備え、

前記RFパワー増幅器はメインサプライ電圧を受けるよう構成され、

前記RFパワー増幅器は、第1段と第2段とを含み、

前記第1段は、

前記RF入力信号を受けると共に増幅されたRF出力信号を生成するよう構成された第1トランジスタと、

前記第1トランジスタにかかる第1サプライ電圧が前記メインサプライ電圧よりも低くなるように前記第1トランジスタと直列に結合された第2トランジスタと、

前記第1トランジスタと前記第2トランジスタとの間の第1ノードと結合されたバイパスキャパシタと、を有し、

前記第2段は前記第1段の前記RF出力信号を増幅するよう構成され、

前記第2段は、第2サプライ電圧を受けるよう構成された第3トランジスタを有し、

前記第2サプライ電圧は前記第1サプライ電圧よりも高いシステム。

【請求項 1 7】

前記第1トランジスタはイネーブル端子と結合され、イネーブル信号を受けて前記第1トランジスタをターンオンするよう構成される、請求項16に記載のシステム。

【請求項 1 8】

前記第2トランジスタはイネーブル端子と結合され、イネーブル信号を受けて前記第2トランジスタをターンオンするよう構成される、請求項16に記載のシステム。

【請求項 1 9】

前記無線通信ネットワークは周波数分割複信(FDD)を使用し、イネーブル信号は矩形波である、請求項16に記載のシステム。