

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 28 年 2 月 4 日 (2016.2.4)

【公開番号】特開 2013-207801 (P2013-207801A)

【公開日】平成 25 年 10 月 7 日 (2013.10.7)

【年通号数】公開・登録公報 2013-055

【出願番号】特願 2013-64169 (P2013-64169)

【国際特許分類】

H 0 3 F 3/24 (2006.01)

H 0 3 F 3/19 (2006.01)

H 0 3 F 3/68 (2006.01)

【F I】

H 0 3 F 3/24

H 0 3 F 3/19

H 0 3 F 3/68 Z

【手続補正書】

【提出日】平成 27 年 12 月 7 日 (2015.12.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

イネーブル信号を受けるよう構成されたイネーブル端子と、  
メインサプライ電圧を受けるよう構成されたメインサプライ端子と、  
前記イネーブル端子および前記サプライ端子と結合された第 1 無線 (R F) パワー増幅  
(P A) 段と、を備え、

前記第 1 R F P A 段は、

前記イネーブル信号を受けると共に前記イネーブル信号に応じてターンオンすることにより前記第 1 R F P A 段をアクティブ化するよう構成された第 1 アクティブデバイスと、

前記第 1 アクティブデバイスと直列に結合された第 2 アクティブデバイスであって前記メインサプライ電圧を受けると共に前記メインサプライ電圧よりも低くかつその電圧とは独立した第 1 サプライ電圧を前記第 1 アクティブデバイスに提供するよう構成された第 2 アクティブデバイスと、

前記第 1 アクティブデバイスと前記第 2 アクティブデバイスとの間のノードと結合され、該ノードにおいて R F 信号をそらすバイパスキャパシタと、を含み、

前記第 1 アクティブデバイスまたは前記第 2 アクティブデバイスのいずれか一方は、R F 入力信号を受け、増幅された R F 出力信号を第 2 R F P A 段へと通過させるよう構成される回路。

【請求項 2】

前記第 1 アクティブデバイスは、前記 R F 入力信号を受け、前記増幅された R F 出力信号を前記第 2 R F P A 段へと通過させるよう構成される、請求項 1 に記載の回路。

【請求項 3】

前記第 2 アクティブデバイスは、前記第 1 アクティブデバイスと前記メインサプライ端子との間にアクティブ負荷を提供するよう構成される、請求項 2 に記載の回路。

【請求項 4】

前記第 2 アクティブデバイスは、前記 R F 入力信号を受け、前記増幅された R F 出力信

号を前記第 2 R F P A 段へと通過させるよう構成される、請求項 1 に記載の回路。

【請求項 5】

前記イネーブル端子と前記第 1 アクティブデバイスとの間に結合され、前記第 1 アクティブデバイスをバイアスするバイアス制御モジュールをさらに備える、請求項 1 に記載の回路。

【請求項 6】

前記第 2 R F P A 段は、前記第 1 R F P A 段の前記 R F 出力信号を増幅するよう構成された第 3 アクティブデバイスを含み、

前記第 3 アクティブデバイスは、前記メインサプライ電圧と等しい第 2 サプライ電圧を受けるよう構成される、請求項 1 に記載の回路。

【請求項 7】

前記 R F パワー増幅器はさらに第 3 R F P A 段を含み、

前記第 3 R F P A 段は、前記第 2 R F P A 段の R F 出力信号を増幅するよう構成された第 4 アクティブデバイスを含み、

前記第 4 アクティブデバイスは、前記メインサプライ電圧と等しい第 3 サプライ電圧を受けるよう構成される、請求項 6 に記載の回路。

【請求項 8】

前記第 2 R F P A 段は、前記第 1 R F P A 段の前記 R F 出力信号を増幅するよう構成された第 3 アクティブデバイスを含み、

前記第 3 アクティブデバイスは、前記メインサプライ電圧よりも低い第 2 サプライ電圧を受けるよう構成され、

本回路はさらに、前記第 2 段の R F 出力信号を増幅するよう構成された第 4 アクティブデバイスを含む第 3 R F P A 段を備え、

前記第 4 アクティブデバイスは、前記メインサプライ電圧と等しい第 3 サプライ電圧を受けるよう構成される、請求項 1 に記載の回路。

【請求項 9】

本回路の動的エラーベクトル振幅 ( E V M ) は 3 パーセント以下である、請求項 1 に記載の回路。

【請求項 10】

前記第 1 アクティブデバイスは第 1 ヘテロ接合バイポーラトランジスタを含み、

前記第 2 アクティブデバイスは第 2 ヘテロ接合バイポーラトランジスタを含む、請求項 1 に記載の回路。

【請求項 11】

メインサプライ電圧を受けるよう構成されたメインサプライ端子と、

本 R F パワー増幅器をターンオンするためのイネーブル電圧を受けるよう構成されたイネーブル端子と、

第 1 段と、

第 2 段と、を備え

前記第 1 段は、

前記イネーブル端子と結合されたベース端子と、グランド端子と結合されたエミッタ端子と、コレクタ端子と、を有する第 1 トランジスタと、

前記メインサプライ端子と結合されたコレクタ端子と、前記第 1 トランジスタの前記コレクタ端子と結合されたエミッタ端子と、を有する第 2 トランジスタと、を有し、

前記第 1 トランジスタまたは前記第 2 トランジスタのいずれか一方は、R F 入力信号を受けると共に増幅された R F 出力信号を生成するよう構成され、

前記第 2 段は、前記第 1 段の前記 R F 出力信号を増幅するよう構成された第 3 トランジスタを有し、

前記第 3 トランジスタは、前記イネーブル端子と結合されたベース端子と、前記メインサプライ端子と結合されたコレクタ端子と、前記グランド端子と結合されたエミッタ端子と、を有する無線 ( R F ) パワー増幅器。

**【請求項 1 2】**

前記イネーブル端子と前記第 1 トランジスタの前記ベース端子との間に結合されたバイアス制御モジュールをさらに含む、請求項 1 1 に記載の R F パワー増幅器。

**【請求項 1 3】**

前記第 1 トランジスタは、前記 R F 入力信号を受けると共に前記増幅された R F 出力信号を生成するよう構成される、請求項 1 1 に記載の R F パワー増幅器。

**【請求項 1 4】**

前記第 2 トランジスタは、前記 R F 入力信号を受けると共に前記増幅された R F 出力信号を生成するよう構成される、請求項 1 1 に記載の R F パワー増幅器。

**【請求項 1 5】**

メインサプライ電圧を受けるよう構成されたメインサプライ端子と、  
本 R F パワー増幅器をターンオンするためのイネーブル電圧を受けるよう構成されたイネーブル端子と、

前記イネーブル端子と結合されたベース端子と、グランド端子と結合されたエミッタ端子と、コレクタ端子と、を有する第 1 トランジスタと、

前記メインサプライ端子と結合されたコレクタ端子と、前記第 1 トランジスタの前記コレクタ端子と結合されたエミッタ端子と、を有する第 2 トランジスタと、

前記第 2 トランジスタの前記エミッタ端子と前記グランド端子との間に結合されたバイパスキャパシタと、を備え、

前記第 1 トランジスタまたは前記第 2 トランジスタのいずれか一方は、R F 入力信号を受けると共に増幅された R F 出力信号を生成するよう構成される無線 ( R F ) パワー増幅器。

**【請求項 1 6】**

無線通信ネットワークを介して伝送されるべき無線 ( R F ) 入力信号を生成するよう構成されたトランスミッタと、

前記トランスミッタと結合され、前記 R F 入力信号を増幅するよう構成された R F パワー増幅器と、を備え、

前記 R F パワー増幅器はメインサプライ電圧を受けるよう構成され、

前記 R F パワー増幅器は、第 1 段と第 2 段とを含み、

前記第 1 段は、

前記 R F 入力信号を受けると共に増幅された R F 出力信号を生成するよう構成された第 1 トランジスタと、

前記第 1 トランジスタにかかる第 1 サプライ電圧が前記メインサプライ電圧よりも低くなるように前記第 1 トランジスタと直列に結合された第 2 トランジスタと、

前記第 1 トランジスタと前記第 2 トランジスタとの間の第 1 ノードと結合されたバイパスキャパシタと、を有し、

前記第 2 段は前記第 1 段の前記 R F 出力信号を増幅するよう構成され、

前記第 2 段は、第 2 サプライ電圧を受けるよう構成された第 3 トランジスタを有し、

前記第 2 サプライ電圧は前記第 1 サプライ電圧よりも高いシステム。

**【請求項 1 7】**

前記第 1 トランジスタはイネーブル端子と結合され、イネーブル信号を受けて前記第 1 トランジスタをターンオンするよう構成される、請求項 1 6 に記載のシステム。

**【請求項 1 8】**

前記第 2 トランジスタはイネーブル端子と結合され、イネーブル信号を受けて前記第 2 トランジスタをターンオンするよう構成される、請求項 1 6 に記載のシステム。

**【請求項 1 9】**

前記無線通信ネットワークは周波数分割複信 ( F D D ) を使用し、イネーブル信号は矩形波である、請求項 1 6 に記載のシステム。