(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 3 月 23 日 (23.03.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/045237 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01) *H01L 21/77* (2006.01)

(21) 国际申请号: PCT/CN2015/091806

(22) 国际申请日: 2015 年 10 月 13 日 (13.10.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201510586074.2 2015 年 9 月 15 日 (15.09.2015) CN

(71) 申请人: **深圳市华星光电技术有限公司** **(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: **吕晓文 (LV, Xiaowen)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 **苏智昱 (SU, Chihyu)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 **蒙艳红 (MENG, Yanhong)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 **梅文淋 (MEI, Wenlin)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: **深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE)**; 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

[见续页]

(54) **Title**: AMORPHOUS SILICON SEMICONDUCTOR TFT BACKPLATE STRUCTURE

(54) **发明名称** : 非晶硅半导体 TFT 背板结构

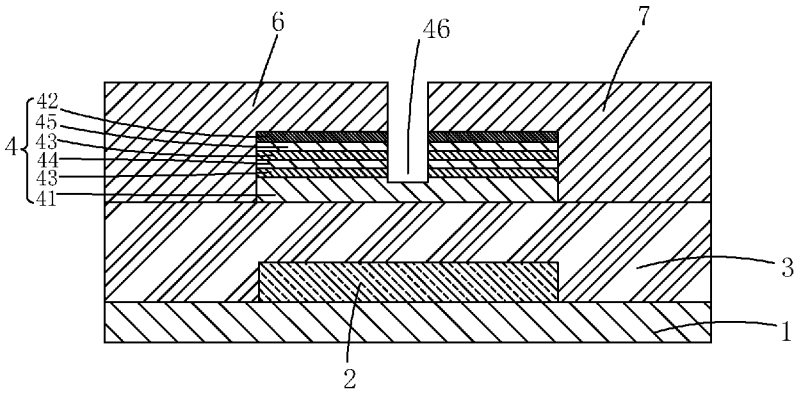


图 2

(57) **Abstract**: An amorphous silicon semiconductor TFT backplate structure. A semiconductor layer (4) thereof is of a multi-layer structure and comprises a bottom-layer amorphous silicon layer (41) in contact with a gate electrode insulating layer (3), an N-type heavily-doped amorphous silicon layer (42) in contact with a source electrode (6) and a drain electrode (7), at least two N-type lightly-doped amorphous silicon layers (43) sandwiched between the bottom-layer amorphous silicon layer (41) and the N-type heavily-doped amorphous silicon layer (42), a first middle amorphous silicon layer (44) spacing every two adjacent lightly-doped amorphous silicon layers (43), and a second middle amorphous silicon layer (45) spacing the N-type heavily-doped amorphous silicon layer (42) and the lightly-doped amorphous silicon layer (43) closest to the N-type heavily-doped amorphous silicon layer (42). This structure further reduces an energy potential barrier between drain and source electrodes and a semiconductor layer, enables electron injection to be easier, guarantees that an on-state current is not reduced, and at the same time, can improve a potential barrier of hole transport, reduce a leakage current and improve the reliability and electrical stability of a TFT.

(57) **摘要**:

[见续页]

WO 2017/045237 A1

IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种非晶硅半导体 TFT 背板结构，其半导体层（4）为多层结构，包括接触栅极绝缘层（3）的底层非晶硅（41）、接触源极（6）与漏极（7）的 N 型重掺杂非晶硅层（42）、夹设于底层非晶硅层（41）与 N 型重掺杂非晶硅层（42）之间的至少两层 N 型轻掺杂非晶硅层（43）、将每相邻两层轻掺杂非晶硅层（43）间隔开的第一中间非晶硅层（44）、及将 N 型重掺杂非晶硅层（42）与最靠近该 N 型重掺杂非晶硅层（42）的轻掺杂非晶硅层（43）间隔开的第二中间非晶硅层（45）；这种结构进一步降低了漏源极和半导体层之间的能量势垒，使电子注入更加容易，保证了开态电流不会降低，同时可以提高空穴传输的势垒，降低漏电流，提高 TFT 的可靠性和电学稳定性。

非晶硅半导体 TFT 背板结构

技术领域

本发明涉及显示技术领域，尤其涉及一种非晶硅半导体 TFT 背板结构。

背景技术

平板显示装置具有机身薄、省电、无辐射等众多优点，得到了广泛的应用。现有的平板显示装置主要包括液晶显示装置（Liquid Crystal Display，LCD）及有机电致发光显示装置（Organic Light Emitting Display，OLED）等。

薄膜晶体管（Thin Film Transistor，TFT）是平板显示装置的重要组成部分，可形成在玻璃基板或塑料基板上，通常作为开关器件和驱动器件用在诸如 LCD、OLED、电泳显示装置（EPD）上。

按照 TFT 内半导体材料的不同，TFT 通常可分成非晶硅（A-Si）半导体 TFT、多晶硅（Poly-Si）半导体 TFT、及氧化物半导体 TFT。非晶硅在目前的半导体行业中应用最为广泛，非晶硅半导体 TFT 具有制程简单、成本低、易于进行大面积制程等优点，因此，平板显示装置采用非晶硅半导体 TFT 最为普遍。

由于非晶硅材料与金属接触时存在较大的势能差，二者之间难以形成欧姆接触，在实际应用中，为了获得金属和非晶硅半导体层之间的欧姆接触，一般对半导体层接触金属层的表面进行 N 型重掺杂，即对半导体层接触金属层的表面掺杂高浓度的磷（P）元素，以降低金属层和半导体层的接触阻抗。

图 1 所示为一种现有的非晶硅半导体 TFT 背板结构，包括基板 10、栅极 20、栅极绝缘层 30、非晶硅半导体层 40、源极 60、及漏极 70。所述非晶硅半导体层 40 为双层结构，其中接触栅极绝缘层 30 的底层为未经任何处理的纯非晶硅层 41，接触源极 60 与漏极 70 的顶层为 N 型重掺杂非晶硅层 42。N 型重掺杂非晶硅层 42 与源极 60、及漏极 70 形成欧姆接触，降低了源极 60、漏极 70 与半导体层 40 的接触阻抗，提高了电流效率，增大了开态电流（I_{on}）。

但是上述现有的如图 1 所示的非晶硅半导体 TFT 背板结构在增大开态电流的同时，也存在一定的问题，如图 3 中虚线线型的 TFT 电流曲线所示，当 TFT 的栅极电压（Vg）为负电压，且负电压增大到一定程度时，会激发

出较多的正电荷形成空穴导电通道，导致产生较大的空穴漏电流（Hole current I_{off}），降低了 TFT 的可靠性，使得 TFT 的电学稳定性下降。

发明内容

本发明的目的在于提供一种非晶硅半导体 TFT 背板结构，能够在不降低开态电流的前提下，降低漏电流，提高 TFT 的可靠性和电学稳定性。

为实现上述目的，本发明提供了一种非晶硅半导体 TFT 背板结构，包括基板、设于所述基板上的栅极、覆盖所述栅极与基板的栅极绝缘层、于所述栅极上方设于栅极绝缘层上的半导体层、及设于所述栅极绝缘层上分别接触半导体层上表面的源级与漏极；

所述半导体层为多层结构，包括接触栅极绝缘层的底层非晶硅层、接触所述源级与漏极的 N 型重掺杂非晶硅层、夹设于所述底层非晶硅层与 N 型重掺杂非晶硅层之间的至少两层 N 型轻掺杂非晶硅层、将每相邻两层轻掺杂非晶硅层间隔开的第一中间非晶硅层、及将所述 N 型重掺杂非晶硅层与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层间隔开的第二中间非晶硅层；一沟道区于所述半导体层的中部贯穿所述 N 型重掺杂非晶硅层、第二中间非晶硅层、第一中间非晶硅层、与全部 N 型轻掺杂非晶硅层。

所述 N 型轻掺杂非晶硅层的数量为两层。

靠近所述 N 型重掺杂非晶硅层的轻掺杂非晶硅层的离子掺杂浓度高于靠近所述底层非晶硅层的轻掺杂非晶硅层的离子掺杂浓度。

所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层的厚度相等。

所述半导体层通过化学气相沉积工艺、蚀刻工艺制作。

所述基板为玻璃基板。

所述栅极、源级、与漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

所述栅极绝缘层的材料为氮化硅、氧化硅、或二者的组合。

本发明还提供一种非晶硅半导体 TFT 背板结构，包括：基板、设于所述基板上的栅极、覆盖所述栅极与基板的栅极绝缘层、于所述栅极上方设于栅极绝缘层上的半导体层、及设于所述栅极绝缘层上分别接触半导体层上表面的源级与漏极；

所述半导体层为多层结构，包括接触栅极绝缘层的底层非晶硅层、接触所述源级与漏极的 N 型重掺杂非晶硅层、夹设于所述底层非晶硅层与 N 型重掺杂非晶硅层之间的至少两层 N 型轻掺杂非晶硅层、将每相邻两层轻掺杂非晶硅层间隔开的第一中间非晶硅层、及将所述 N 型重掺杂非晶硅层

与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层间隔开的第二中间非晶硅层；一沟道区于所述半导体层的中部贯穿所述 N 型重掺杂非晶硅层、第二中间非晶硅层、第一中间非晶硅层、与全部 N 型轻掺杂非晶硅层；

其中，所述 N 型轻掺杂非晶硅层的数量为两层；

其中，所述基板为玻璃基板；

其中，所述栅极、源级、与漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合；

其中，所述栅极绝缘层的材料为氮化硅、氧化硅、或二者的组合。

本发明的有益效果：本发明提供的一种非晶硅半导体 TFT 背板结构，其半导体层设置为多层结构，在底层非晶硅层与 N 型重掺杂非晶硅层之间夹设至少两层 N 型轻掺杂非晶硅层，每相邻两层轻掺杂非晶硅层之间通过第一中间非晶硅层间隔开， N 型重掺杂非晶硅层与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层通过第二中间非晶硅层间隔开，这种结构进一步降低了源漏极和半导体层之间的能量势垒，使电子注入更加容易，保证了开态电流不会降低，同时可以提高空穴传输的势垒，分掉更多的 TFT 栅极与源极之间的电压，从而降低漏电流，提高 TFT 的可靠性和电学稳定性。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为一种现有的非晶硅半导体 TFT 背板结构的剖面示意图；

图 2 为本发明的非晶硅半导体 TFT 背板结构的剖面示意图；

图 3 为本发明的非晶硅半导体 TFT 背板结构与图 1 所示的现有的非晶硅半导体 TFT 背板结构的 TFT 电流曲线的对比示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 2，本发明提供一种非晶硅半导体 TFT 背板结构，包括：基板 1、设于所述基板 1 上的栅极 2、覆盖所述栅极 2 与基板 1 的栅极绝缘层

3、于所述栅极 2 上方设于栅极绝缘层 3 上的半导体层 4、及设于所述栅极绝缘层 3 上分别接触半导体层 4 上表面的源级 6 与漏极 7。

重点需要说明的是，所述半导体层 4 为多层结构，包括接触栅极绝缘层 3 的底层非晶硅层 41、接触所述源级 6 与漏极 7 的 N 型重掺杂非晶硅层 42、夹设于所述底层非晶硅层 41 与 N 型重掺杂非晶硅层 42 之间的至少两层 N 型轻掺杂非晶硅层 43、将每相邻两层轻掺杂非晶硅层 43 间隔开的第一中间非晶硅层 44、及将所述 N 型重掺杂非晶硅层 42 与最靠近该 N 型重掺杂非晶硅层 42 的轻掺杂非晶硅层 43 间隔开的第二中间非晶硅层 45；一沟道区 46 于所述半导体层 4 的中部贯穿所述 N 型重掺杂非晶硅层 42、第二中间非晶硅层 45、第一中间非晶硅层 44、与全部 N 型轻掺杂非晶硅层 43。

优选的，如图 2 所示，所述 N 型轻掺杂非晶硅层 43 的数量为两层，该两层 N 型轻掺杂非晶硅层 43 被第一中间非晶硅层 44 间隔开，靠近所述 N 型重掺杂非晶硅层 42 的轻掺杂非晶硅层 43 的磷离子掺杂浓度高于靠近所述底层非晶硅层 41 的轻掺杂非晶硅层 43 的磷离子掺杂浓度。当然，所述 N 型轻掺杂非晶硅层 43 的数量还可为三层、四层甚至更多，每相邻两层轻掺杂非晶硅层 43 之间设置一第一中间非晶硅层 44 进行间隔，多层 N 型轻掺杂非晶硅层 43 按照从下到上的顺序依次提高磷离子掺杂浓度。

具体地，所述 N 型轻掺杂非晶硅层 43 与 N 型重掺杂非晶硅层 42 的厚度相等。

以图 2 所示的非晶硅半导体 TFT 背板结构为例，所述半导体层 4 先通过化学气相沉积（Chemical Vapor Deposition，CVD）工艺依次沉积底层非晶硅层 41、N 型轻掺杂非晶硅层 43、第一中间非晶硅层 44、N 型轻掺杂非晶硅层 43、第二中间非晶硅层 45、与 N 型重掺杂非晶硅层 42，沉积底层非晶硅层 41、第一中间非晶硅层 44、第二中间非晶硅层 45 的时候仅沉积纯非晶硅，而沉积两层 N 型轻掺杂非晶硅层 43、N 型重掺杂非晶硅层 42 的时候在沉积非晶硅的同时，通入含磷离子的气体，并通过调节含磷离子的气体的浓度与流量来控制不同的磷离子掺杂浓度；沉积完成后，再通过蚀刻工艺蚀刻出所述沟道区 46。

进一步地，所述基板 1 为玻璃基板；所述栅极 2、源级 6、与漏极 7 的材料为钼（Mo）、钛（Ti）、铝（Al）、铜（Cu）中的一种或多种的堆栈组合；所述栅极绝缘层 3 的材料为氮化硅（SiNx）、氧化硅（SiOx）、或二者的组合。

请参阅图 3，实线线型表示本发明的非晶硅半导体 TFT 背板结构的 TFT

电流曲线，与虚线线型所表示的现有的非晶硅半导体 TFT 背板结构的 TFT 电流曲线相比，本发明的非晶硅半导体 TFT 背板结构的 TFT 开态电流提高，当 TFT 的栅极电压 Vg 为负电压且负电压增大到一定程度时，漏电流降低，这是由于所述半导体层 4 设置为多层结构，在底层非晶硅层 41 与 N 型重掺杂非晶硅层 42 之间夹设至少两层 N 型轻掺杂非晶硅层 43，每相邻两层轻掺杂非晶硅层 43 之间通过第一中间非晶硅层 44 间隔开，N 型重掺杂非晶硅层 42 与最靠近该 N 型重掺杂非晶硅层 42 的轻掺杂非晶硅层 43 通过第二中间非晶硅层 45 间隔开，这种结构进一步降低了源极 6、漏极 7 和半导体层 4 之间的能量势垒，使电子注入更加容易，保证了开态电流不会降低，同时可以提高空穴传输的势垒，分掉更多的 TFT 栅极与源极之间的电压，从而降低漏电流，提高 TFT 的可靠性和电学稳定性。

综上所述，本发明的非晶硅半导体 TFT 背板结构，其半导体层设置为多层结构，在底层非晶硅层与 N 型重掺杂非晶硅层之间夹设至少两层 N 型轻掺杂非晶硅层，每相邻两层轻掺杂非晶硅层之间通过第一中间非晶硅层间隔开，N 型重掺杂非晶硅层与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层通过第二中间非晶硅层间隔开，这种结构进一步降低了源漏极和半导体层之间的能量势垒，使电子注入更加容易，保证了开态电流不会降低，同时可以提高空穴传输的势垒，分掉更多的 TFT 栅极与源极之间的电压，从而降低漏电流，提高 TFT 的可靠性和电学稳定性。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种非晶硅半导体 TFT 背板结构，包括：基板、设于所述基板上的栅极、覆盖所述栅极与基板的栅极绝缘层、于所述栅极上方设于栅极绝缘层上的半导体层、及设于所述栅极绝缘层上分别接触半导体层上表面的源级与漏极；

所述半导体层为多层结构，包括接触栅极绝缘层的底层非晶硅层、接触所述源级与漏极的 N 型重掺杂非晶硅层、夹设于所述底层非晶硅层与 N 型重掺杂非晶硅层之间的至少两层 N 型轻掺杂非晶硅层、将每相邻两层轻掺杂非晶硅层间隔开的第一中间非晶硅层、及将所述 N 型重掺杂非晶硅层与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层间隔开的第二中间非晶硅层；一沟道区于所述半导体层的中部贯穿所述 N 型重掺杂非晶硅层、第二中间非晶硅层、第一中间非晶硅层、与全部 N 型轻掺杂非晶硅层。

2、如权利要求 1 所述非晶硅半导体 TFT 背板结构，其中，所述 N 型轻掺杂非晶硅层的数量为两层。

3、如权利要求 2 所述非晶硅半导体 TFT 背板结构，其中，靠近所述 N 型重掺杂非晶硅层的轻掺杂非晶硅层的离子掺杂浓度高于靠近所述底层非晶硅层的轻掺杂非晶硅层的离子掺杂浓度。

4、如权利要求 2 所述非晶硅半导体 TFT 背板结构，其中，所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层的厚度相等。

5、如权利要求 3 所述非晶硅半导体 TFT 背板结构，其中，所述半导体层通过化学气相沉积工艺、蚀刻工艺制作。

6、如权利要求 1 所述非晶硅半导体 TFT 背板结构，其中，所述基板为玻璃基板。

7、如权利要求 1 所述非晶硅半导体 TFT 背板结构，其中，所述栅极、源级、与漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

8、如权利要求 1 所述非晶硅半导体 TFT 背板结构，其中，所述栅极绝缘层的材料为氮化硅、氧化硅、或二者的组合。

9、一种非晶硅半导体 TFT 背板结构，包括：基板、设于所述基板上的栅极、覆盖所述栅极与基板的栅极绝缘层、于所述栅极上方设于栅极绝缘层上的半导体层、及设于所述栅极绝缘层上分别接触半导体层上表面的源级与漏极；

所述半导体层为多层结构，包括接触栅极绝缘层的底层非晶硅层、接

触所述源级与漏极的 N 型重掺杂非晶硅层、夹设于所述底层非晶硅层与 N 型重掺杂非晶硅层之间的至少两层 N 型轻掺杂非晶硅层、将每相邻两层轻掺杂非晶硅层间隔开的第一中间非晶硅层、及将所述 N 型重掺杂非晶硅层与最靠近该 N 型重掺杂非晶硅层的轻掺杂非晶硅层间隔开的第二中间非晶硅层；一沟道区于所述半导体层的中部贯穿所述 N 型重掺杂非晶硅层、第二中间非晶硅层、第一中间非晶硅层、与全部 N 型轻掺杂非晶硅层；

其中，所述 N 型轻掺杂非晶硅层的数量为两层；

其中，所述基板为玻璃基板；

其中，所述栅极、源级、与漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合；

其中，所述栅极绝缘层的材料为氮化硅、氧化硅、或二者的组合。

10、如权利要求 9 所述非晶硅半导体 TFT 背板结构，其中，靠近所述 N 型重掺杂非晶硅层的轻掺杂非晶硅层的离子掺杂浓度高于靠近所述底层非晶硅层的轻掺杂非晶硅层的离子掺杂浓度。

11、如权利要求 9 所述非晶硅半导体 TFT 背板结构，其中，所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层的厚度相等。

12、如权利要求 10 所述非晶硅半导体 TFT 背板结构，其中，所述半导体层通过化学气相沉积工艺、蚀刻工艺制作。

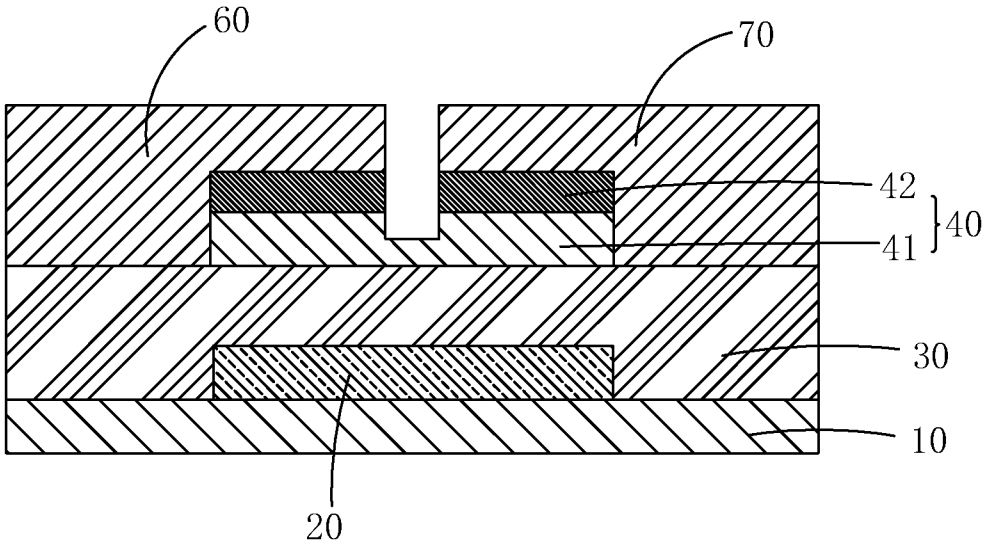


图1

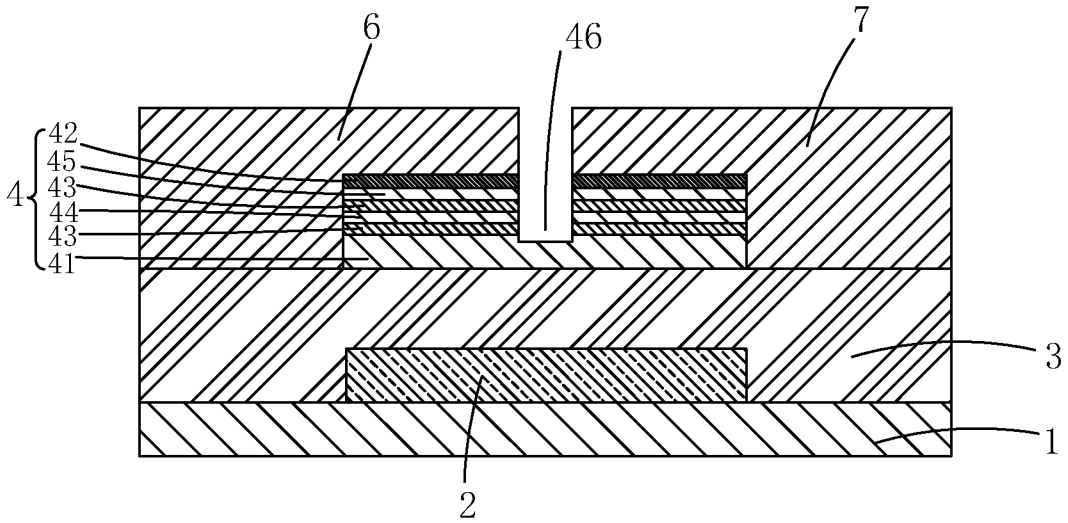


图2

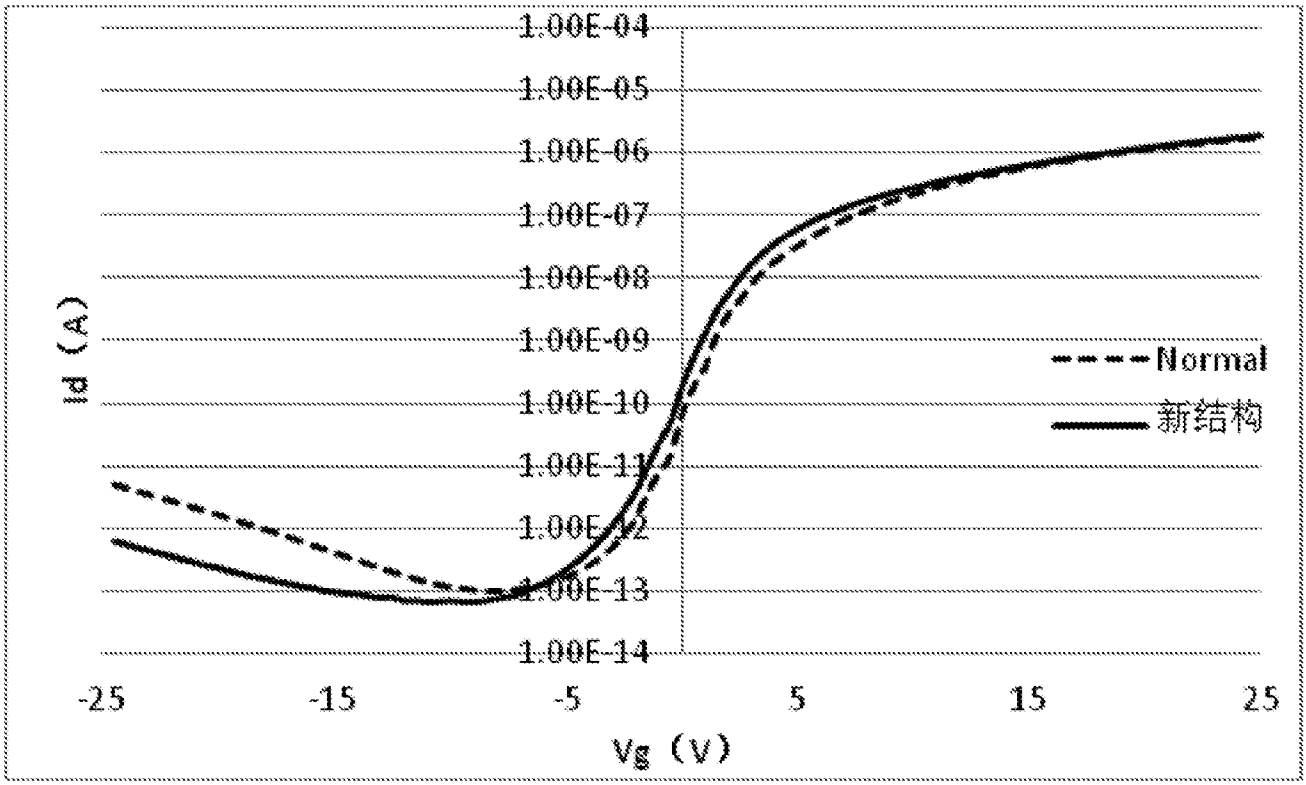

1.00E-04
1.00E-05
1.00E-06
1.00E-07
1.00E-08
1.00E-09
1.00E-10
1.00E-11
1.00E-12
1.00E-13
1.00E-14
Id (A)
-25
-15
-5
5
15
25
Vg (V)
Normal
新结构

图3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/091806

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT; DWPI: semiconductor layer, tft, light dope, low concentration, high concentration, function layer, high resistivity, drain, source, multi+, stack

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102598281 A (APPLIED MATERIALS INCORPORATION) 18 July 2012 (18.07.2012) description, paragraphs [0016]-[0037] and figures 1A-1H	1-12
A	CN 101499477 A (SEMICONDUCTOR ENERGY LAB) 05 August 2009 (05.08.2009) the whole document	1-12

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 June 2016	22 June 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer GAO, Mingjie Telephone No. (86-10) 62089611

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/091806

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102598281 A	18 July 2012	US 8299466 B2	30 October 2012
		US 2011269274 A1	03 November 2011
		TW 201133646 A	01 October 2011
		TW 1421950 B	01 January 2014
		WO 2011056710 A3	18 August 2011
		WO 2011056710 A2	12 May 2011
		CN 102598281 B	10 June 2015
CN 101499477 A	05 August 2009	US 8558453 B2	15 October 2013
		KR 101152943 B1	08 June 2012
		TW 1428052 B	21 February 2014
		JP 2011134723 A	07 July 2011
		TW 201132226 A	16 September 2011
		US 2006186804 A1	24 August 2006
		KR 20120115180 A	17 October 2012
		JP 5604495 B2	8 October 2014
		JP 5700872 B2	15 April 2015
		JP 2014112685 A	19 June 2014
		KR 101315197 B1	07 October 2013
		KR 20130036271 A	11 April 2013
		CN 1822384 A	23 August 2006
		KR 20060093039 A	23 August 2006
		US 7948171 B2	24 May 2011
		KR 101152951 B1	08 June 2012
		CN 101499477 B	20 January 2016
		KR 20110116105 A	25 October 2011
		KR 101303291 B1	03 September 2013
		JP 2013049924 A	14 March 2013
		KR 101356096 B1	28 January 2014

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/091806

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
		TW 201132225 A	16 September 2011
		KR 101122623 B1	16 March 2012
		TW 200930139 A	01 July 2009
		US 2011207255 A1	25 August 2011
		JP 2013249542 A	12 December 2013
		TW 201112867 A	01 April 2011
		KR 20090007664 A	20 January 2009
		US 2009134399 A1	28 May 2009
		CN 100585868 C	27 January 2010
		KR 20110116104 A	25 October 2011
		TW 1472264 B	01 February 2015
		US 9093402 B2	28 July 2015
		JP 5844776 B2	20January 2016

国际检索报告

国际申请号
PCT/CN2015/091806

A. 主题的分类

H01L 27/12(2006.01)i; H01L 21/77(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNTXT;DWPI:半导体层，低浓度，tft，轻掺杂，功能层，高电阻率，高浓度，薄膜晶体管，漏，源，多层，堆叠，low concentration，function layer,high resistivity,drain,source,multi+,stack

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 102598281 A (应用材料公司) 2012年 7月 18日 (2012-07-18) 说明书第0016-0037段及附图1A-1H	1-12
A	CN 101499477 A (株式会社半导体能源研究所) 2009年 8月 5日 (2009-08-05) 全文	1-12

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2016年 6月 10日	2016年 6月 22日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 高铭洁 电话号码 (86-10)62089611

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/091806

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102598281	A	2012年 7月 18日	US	8299466	B2	2012年 10月 30日
				US	2011269274	A1	2011年 11月 3日
				TW	201133646	A	2011年 10月 1日
				TW	I421950	B	2014年 1月 1日
				WO	2011056710	A3	2011年 8月 18日
				WO	2011056710	A2	2011年 5月 12日
				CN	102598281	B	2015年 6月 10日
CN	101499477	A	2009年 8月 5日	US	8558453	B2	2013年 10月 15日
				KR	101152943	B1	2012年 6月 8日
				TW	I428052	B	2014年 2月 21日
				JP	2011134723	A	2011年 7月 7日
				TW	201132226	A	2011年 9月 16日
				US	2006186804	A1	2006年 8月 24日
				KR	20120115180	A	2012年 10月 17日
				JP	5604495	B2	2014年 10月 8日
				JP	5700872	B2	2015年 4月 15日
				JP	2014112685	A	2014年 6月 19日
				KR	101315197	B1	2013年 10月 7日
				KR	20130036271	A	2013年 4月 11日
				CN	1822384	A	2006年 8月 23日
				KR	20060093039	A	2006年 8月 23日
				US	7948171	B2	2011年 5月 24日
				KR	101152951	B1	2012年 6月 8日
				CN	101499477	B	2016年 1月 20日
				KR	20110116105	A	2011年 10月 25日
				KR	101303291	B1	2013年 9月 3日
				JP	2013049924	A	2013年 3月 14日
				KR	101356096	B1	2014年 1月 28日
				TW	201132225	A	2011年 9月 16日
				KR	101122623	B1	2012年 3月 16日
				TW	200930139	A	2009年 7月 1日
				US	2011207255	A1	2011年 8月 25日
				JP	2013249542	A	2013年 12月 12日
				TW	201112867	A	2011年 4月 1日
				KR	20090007664	A	2009年 1月 20日
				US	2009134399	A1	2009年 5月 28日
				CN	100585868	C	2010年 1月 27日
				KR	20110116104	A	2011年 10月 25日
				TW	I472264	B	2015年 2月 1日
				US	9093402	B2	2015年 7月 28日
				JP	5844776	B2	2016年 1月 20日