

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
17. Dezember 2015 (17.12.2015)



(10) Internationale Veröffentlichungsnummer
WO 2015/189088 A1

(51) Internationale Patentklassifikation:
H01L 33/22 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2015/062446

(22) Internationales Anmeldedatum:
3. Juni 2015 (03.06.2015)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2014 108 301.6 12. Juni 2014 (12.06.2014) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS
GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **OFF, Jürgen**; Messerschmittstr. 15, 93049
Regensburg (DE).

(74) Anwalt: **EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH**;
Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,

BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

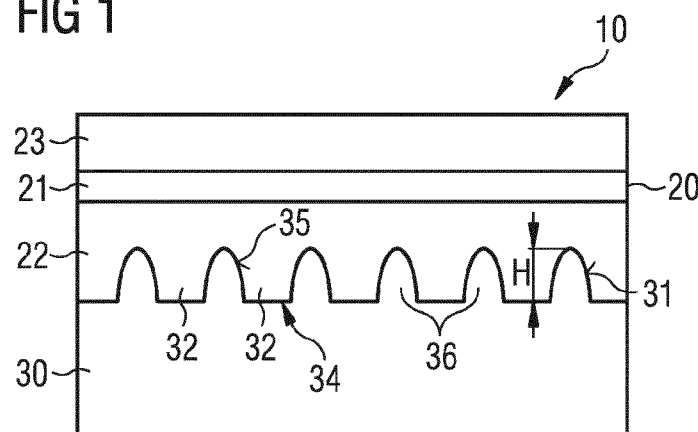
Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: SEMICONDUCTOR CHIP AND METHOD FOR PRODUCING A SEMICONDUCTOR CHIP

(54) Bezeichnung : HALBLEITERCHIP UND VERFAHREN ZUR HERSTELLUNG EINES HALBLEITERCHIPS

FIG 1



(57) Abstract: A semiconductor chip (10) is specified which is, in particular, an optoelectronic semiconductor chip which has a structured substrate (30), which at a surface (31) has a structure of depressions (32) delimited at the underside in each case by a smooth end region (34), or has a structure of elevations (33) delimited at the top side in each case by a smooth end region (34), wherein the end regions (34) are arranged in a manner spaced apart laterally with respect to one another. Furthermore, a method for producing such a semiconductor chip is specified.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



WO 2015/189088 A1



Es wird ein Halbleiterchip (10) angegeben, bei dem es sich insbesondere um einen optoelektronischen Halbleiterchip handelt, der ein strukturiertes Substrat (30) aufweist, das an einer Oberfläche (31) eine Struktur von Vertiefungen (32) aufweist, die unterseitig jeweils durch einen glatten Endbereich (34) begrenzt werden, oder eine Struktur von Erhebungen (33) aufweist, die oberseitig jeweils durch einen glatten Endbereich (34) begrenzt werden, wobei die Endbereiche (34) zueinander lateral beabstandet angeordnet sind. Weiterhin wird ein Verfahren zur Herstellung eines derartigen Halbleiterchips angegeben.

Beschreibung

Halbleiterchip und Verfahren zur Herstellung eines
Halbleiterchips

5

Es wird ein Halbleiterchip angegeben, bei dem es sich bevorzugt um einen optoelektronischen, besonders bevorzugt um einen Strahlung emittierenden Halbleiterchip handelt.

Weiterhin wird ein Verfahren zur Herstellung eines derartigen
10 Halbleiterchips angegeben.

Bei einem Strahlung emittierenden Halbleiterchip ist die Strahlungsleistung eine wichtige Kenngröße. Diese wird zum einen durch die interne Quantenausbeute, welche unter anderem
15 durch die Kristallqualität des Halbleiterchips bestimmt wird, und zum anderen durch die Strahlungsausbeute beeinflusst. Beispielsweise treten bei einem Strahlung emittierenden Halbleiterchip, der aus einem ebenen Saphirsubstrat und einer darauf angeordneten Nitrid-Halbleiterschichtenfolge gebildet
20 ist, am Übergang zwischen der Nitrid-Halbleiterschichtenfolge und dem Saphirsubstrat aufgrund von Totalreflexion Strahlungsverluste auf, die zu einer Verringerung der Strahlungsausbeute führen. Zur Verringerung derartiger Strahlungsverluste kann das Saphirsubstrat strukturiert
25 werden. Dies wiederum kann jedoch die interne Quantenausbeute beeinträchtigen, da beim Wachstum auf einem strukturierten Halbleitersubstrat im Vergleich zu einem glatten Halbleitersubstrat durch die eingeschränkte Wahl der Wachstumsparameter für optimale Abscheidung beispielsweise
30 die Versetzungsdichte erhöht sein und sich damit die Kristallqualität verschlechtern kann.

Eine zu lösende Aufgabe besteht vorliegend darin, einen Halbleiterchip mit verbesserter Kristallqualität beziehungsweise Strahlungsleistung anzugeben. Eine weitere zu lösende Aufgabe besteht darin, ein Verfahren zur Herstellung
5 eines Halbleiterchips mit verbesserter Kristallqualität beziehungsweise Strahlungsleistung anzugeben.

Gemäß zumindest einer Ausführungsform umfasst der Halbleiterchip eine Halbleiterschichtenfolge und ein
10 strukturiertes Substrat. Vorzugsweise enthält oder besteht das Substrat aus einem Halbleitermaterial. Weiterhin handelt es sich bei dem Halbleiterchip bevorzugt um einen optoelektronischen, besonders bevorzugt um einen Strahlung emittierenden Halbleiterchip. Insbesondere steht das
15 strukturierte Substrat an einer Oberfläche in Kontakt mit der Halbleiterschichtenfolge, wobei die Oberfläche eine Struktur von Vertiefungen aufweist, die unterseitig jeweils durch einen glatten Endbereich begrenzt werden, oder eine Struktur von Erhebungen aufweist, die oberseitig jeweils durch einen
20 glatten Endbereich begrenzt werden. Mit anderen Worten stellen die Vertiefungen konkave Bereiche im Substrat dar, deren tiefste Stelle jeweils durch einen glatten Endbereich gebildet wird. Weiterhin stellen die Erhebungen konvexe Bereiche im Substrat dar, deren höchste Stelle jeweils durch
25 einen glatten Endbereich gebildet wird.

Vorzugsweise sind die glatten Endbereiche zueinander lateral beabstandet angeordnet. Bei einer vorteilhaften Ausgestaltung des Halbleiterchips sind die glatten Endbereiche in einer
30 gemeinsamen Ebene angeordnet. Vorzugsweise befinden sich die glatten Endbereiche auf gleicher Höhe. Dabei können sich die Endbereiche in ihrer Höhe fertigungsbedingt geringfügig voneinander unterscheiden, wobei von einer idealen Höhe

Abweichungen bis zu 10% möglich sind. Die ideale Höhe kann die gemittelte Höhe der Erhebungen sein. Insbesondere sind die Endbereiche in der gemeinsamen Ebene nebeneinander angeordnet und weisen keine in der gemeinsamen Ebene angeordnete Verbindung auf, wobei sich unmittelbar benachbarte Endbereiche höchstens in einem Punkt berühren. Vorzugsweise ist jedoch der Abstand zwischen unmittelbar benachbarten Endbereichen größer Null. Beispielsweise beträgt ein kleinster Abstand zwischen unmittelbar benachbarten Endbereichen 0.5 μm bis 6 μm .

Hingegen weist ein herkömmliches strukturiertes Saphirsubstrat typischerweise einen einzigen zusammenhängenden glatten Bereich auf, der durch Vertiefungen oder Erhebungen unterbrochen ist. Die vorliegend beschriebene Struktur stellt also insbesondere die Inversion einer herkömmlichen Struktur dar. Wie nachfolgend noch näher erläutert wird, kann durch die vorliegend beschriebene Separation der glatten Bereiche, die vorzugsweise als Anwachsfläche dienen, die Kristallqualität und damit die interne Quantenausbeute verbessert werden. Denn beim epitaktischen Wachstum führen die separaten glatten Endbereiche und die damit verbundene reduzierte Anwachsfläche zum einen zu einer Verringerung der Versetzungsdichte und zum anderen zu einem verminderten Spannungsaufbau und damit zu einer Verbesserung der Kristallqualität.

Die Vertiefungen oder Erhebungen an der Oberfläche des Substrats können jeweils durch einen glatten Endbereich und mindestens eine Seitenfläche begrenzt werden. Insbesondere werden die Vertiefungen oder Erhebungen lateral durch mindestens eine Seitenfläche begrenzt. Vorzugsweise ist die Seitenfläche in einer Querschnittsansicht höchstens

bereichsweise rechtwinklig zu dem Endbereich angeordnet. Weiterhin verläuft die Seitenfläche in einer Querschnittsansicht vorzugsweise überwiegend schräg, das heißt nicht parallel, zu dem Endbereich. Die Vertiefungen
5 oder Erhebungen weisen insbesondere gegenüber den Endbereichen jeweils eine zumindest teilweise geneigte und/oder gekrümmte Seitenfläche auf. Die Seitenfläche kann in einer Querschnittsansicht einen Knick oder eine Krümmung aufweisen. Vorzugsweise schließt die Seitenfläche zumindest
10 bereichsweise mit der Flächennormalen des glatten Endbereichs einen Winkel zwischen 5° und 85° , insbesondere zwischen 30° und 70° , ein.

Vorteilhafterweise kann bei der vorliegend beschriebenen
15 Struktur der Anteil an schräg verlaufenden Seitenflächen oder teilweise schräg verlaufenden Seitenflächen gegenüber einer herkömmlichen Struktur erhöht und damit die Strahlungsausbeute verbessert werden.

20 Gemäß zumindest einer Ausführungsform weisen die glatten Endbereiche eine zweidimensionale Gestalt auf. Dies bedeutet insbesondere, dass sich ein Endbereich nur in einer Ebene erstreckt. Die Größe des Endbereichs wird dabei durch eine erste laterale Abmessung entlang einer ersten
25 Ausdehnungsrichtung und durch eine zweite laterale Abmessung entlang einer zweiten Ausdehnungsrichtung bestimmt, wobei die erste und zweite Ausdehnungsrichtung insbesondere senkrecht zueinander verlaufen und die Ebene, in der sich der Endbereich erstreckt, aufspannen. Die lateralen Abmessungen
30 liegen insbesondere in einem Bereich zwischen $0.3\ \mu\text{m}$ und $2\ \mu\text{m}$.

Die Endbereiche weisen vorzugsweise eine zweidimensionale Gestalt auf, die symmetrisch ist. Die zweidimensionale Gestalt eines Endbereichs kann rund oder vieleckig sein. Unter „rund“ ist dabei insbesondere eine symmetrische Form ohne Ecken, etwa eine ovale oder elliptische Form, insbesondere eine Kreisform, zu verstehen. Bevorzugte vieleckige Formen sind beispielsweise dreieckig oder sechseckig. Besonders bevorzugt gleicht die vieleckige Form einem gleichseitigen Dreieck oder einem regelmäßigen Sechseck.

Vorteilhafterweise kann bei der vorliegend beschriebenen Struktur insbesondere durch die symmetrische Form der glatten Endbereiche der Anteil schräger Seitenflächen gegenüber einer herkömmlichen Struktur erhöht werden. Denn selbst wenn der Anteil an schrägen Seitenflächen erhöht und damit der Abstand zwischen den Endbereichen reduziert wird, entstehen bei der vorliegend beschriebenen Struktur weniger oder keine asymmetrischen Engstellen. Hingegen treten bei einer herkömmlichen Struktur vermehrt asymmetrische Engstellen auf, an denen es zwischen den Vertiefungen oder Erhebungen zu einer stark verringerten oder erhöhten Nukleation von AlInGaN und damit zu Kristalldefekten kommen kann, was wiederum die Kristallqualität verschlechtert.

Die vorliegend beschriebene Struktur ermöglicht also eine verbesserte Kristallqualität sowie die Verbesserung der internen Quantenausbeute als auch der Strahlungsausbeute.

Gemäß zumindest einer Ausführungsform weisen die Vertiefungen jeweils eine dreidimensionale Gestalt auf. Vorzugsweise ist die dreidimensionale Gestalt symmetrisch, beispielsweise drehsymmetrisch oder rotationssymmetrisch. Beispielsweise

kann die dreidimensionale Gestalt der Vertiefungen einem invertierten Rotationskörperstumpf oder Polyederstumpf, etwa einem invertierten Kegelstumpf oder Pyramidenstumpf, gleichen. Entsprechend können die Erhebungen jeweils eine dreidimensionale Gestalt aufweisen, die symmetrisch, beispielsweise rotationssymmetrisch oder dreh-symmetrisch, ist. Insbesondere gleicht die dreidimensionale Gestalt einem Rotationskörperstumpf oder Polyederstumpf, etwa einem Kegelstumpf oder Pyramidenstumpf. Die Vertiefungen oder Erhebungen weisen zum Beispiel eine Höhe zwischen 0.5 μm und 5 μm auf. Die Höhe gibt insbesondere eine vertikale Abmessung an, die entlang einer dritten Ausdehnungsrichtung, vorzugsweise senkrecht zur ersten und zweiten Ausdehnungsrichtung, bestimmt wird.

Gemäß zumindest einer Ausführungsform sind die Endbereiche regelmäßig angeordnet. Mit anderen Worten sind die Endbereiche in Draufsicht auf die Oberfläche des Substrats nicht zufällig angeordnet, sondern folgen in ihrer Anordnung einem erkennbaren regelmäßigen Muster. Dabei können fertigungsbedingt Abweichungen von dem regelmäßigen Muster auftreten, wobei die Position der Endbereiche vorzugsweise nicht mehr als 10% von ihrer idealen Position abweicht.

Beispielsweise können die Endbereiche an Gitterpunkten eines hexagonalen oder kubischen Gitters angeordnet sein.

Gemäß zumindest einer Ausgestaltung des Halbleiterchips sind zwischen den glatten Endbereichen angeordnete Substratbereiche uneben, das heißt nicht glatt, ausgebildet. Mit anderen Worten kann das Substrat an der Oberfläche, die mit der Halbleiterschichtenfolge in Kontakt steht, außer den glatten Endbereichen insbesondere keine weiteren glatten Bereiche aufweisen. Alternativ ist es jedoch möglich, dass auch weitere Substratbereiche eben ausgebildet sind. Diese

sind vorzugsweise wie die glatten Endbereiche lateral beabstandet angeordnet.

Bei einer bevorzugten Ausgestaltung des Halbleiterchips ist
5 die mit einer Struktur versehene Oberfläche des Substrats innerhalb des Halbleiterchips angeordnet. Mit anderen Worten bildet die Oberfläche hierbei keine Außenfläche des Halbleiterchips. Sie bildet vorzugsweise eine Grenzfläche innerhalb des Halbleiterchips. Insbesondere können
10 Außenflächen des Halbleiterchips eben ausgebildet sein, was beispielsweise die Anordnung von Kontaktstrukturen auf den Außenflächen beziehungsweise die Anordnung des Halbleiterchips auf einem Träger erleichtert.

15 Gemäß zumindest einer Ausführungsform ist zumindest eine Schicht der Halbleiterschichtenfolge aus $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$ gebildet, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$. Die Halbleiterschichtenfolge umfasst vorzugsweise einen n-leitenden Bereich, einen p-leitenden Bereich und eine
20 dazwischen angeordnete aktive Zone. Vorzugsweise ist der n-leitende Bereich zwischen der aktiven Zone und dem Substrat angeordnet, während der p-leitende Bereich auf einer dem Substrat abgewandten Seite der aktiven Zone angeordnet ist. Die aktive Zone ist insbesondere zur Strahlungserzeugung
25 vorgesehen.

Gemäß zumindest einer Ausführungsform ist das Substrat aus Saphir gebildet. Ein derartiges Substrat ist vorteilhafterweise für blaues Licht, das vorzugsweise von einer auf AlInGaN-basierenden aktiven Zone emittiert wird,
30 durchlässig. Mit anderen Worten, das Substrat kann für blaues Licht einen Transmissionskoeffizienten von wenigstens 80 %, bevorzugt wenigstens 90 %, aufweisen.

Gemäß zumindest einer Ausführungsform eines Verfahrens zur Herstellung eines Halbleiterchips umfasst dieses folgende Schritte:

- Strukturieren eines Substrats , wobei in das Substrat
5 Vertiefungen eingebracht werden oder aus dem Substrat Erhebungen herausgebildet werden derart, dass das Substrat an einer Oberfläche eine Struktur von Vertiefungen aufweist, die jeweils unterseitig durch einen glatten Endbereich begrenzt werden, oder eine Struktur von Erhebungen aufweist, die
10 jeweils oberseitig durch einen glatten Endbereich begrenzt werden, wobei die Endbereiche zueinander lateral beabstandet angeordnet sind,
- Aufwachsen einer Halbleiterschichtenfolge auf die Oberfläche derart, dass die Halbleiterschichtenfolge mit der
15 Oberfläche in Kontakt steht.

Beispielsweise können die Vertiefungen oder Erhebungen im Substrat mittels Ätzen wie etwa reaktivem Ionenätzen, sogenanntem RIE, erzeugt werden. Ferner kann die
20 Halbleiterschichtenfolge insbesondere mittels metallorganischer Gasphasenepitaxie, sogenannter MOVPE, hergestellt werden.

Bei einer bevorzugten Ausführungsform des Verfahrens findet
25 eine Bekeimung der Oberfläche durch Halbleitermaterial der Halbleiterschichtenfolge auf den glatten Endbereichen statt. Damit dienen vorzugsweise die glatten Endbereiche als Anwachsfläche. Durch die laterale Beabstandung beziehungsweise Separation der glatten Endbereiche und der
30 damit verbundenen verkleinerten Anwachsfläche kann die Versetzungsdichte im Vergleich zu herkömmlichen Strukturen reduziert werden. Auf der Anwachsfläche entstehen dabei weniger Versetzungen. Außerdem kann die Versetzungsdichte

durch die Wahl geeigneter Prozessbedingungen weiter kontrolliert werden. Hierbei spielen insbesondere das Verhältnis der für die Halbleiterschichtenfolge verwendeten Ausgangsmaterialien wie etwa Trimethylgallium und Ammoniak, 5 die Änderung der Temperatur, der Prozessdruck und die Wachstumsrate eine entscheidende Rolle.

Vorzugsweise werden bei der Herstellung der Halbleiterschichtenfolge die Vertiefungen ausgehend von den 10 glatten Endbereichen mit Halbleitermaterial der Halbleiterschichtenfolge gefüllt. Im fertigen Halbleiterchip sind also die Vertiefungen mit Halbleitermaterial der Halbleiterschichtenfolge gefüllt und von Material des Substrats umgeben. Wird auf den glatten Endbereichen der 15 Erhebungen aufgewachsen, so sind zwischen den glatten Endbereichen angeordnete ausgesparte Substratbereiche nach der Fertigstellung der Halbleiterschichtenfolge vorzugsweise ebenfalls mit Halbleitermaterial der Halbleiterschichtenfolge gefüllt. Im fertigen Halbleiterchip sind also die Erhebungen, 20 die aus dem Material des Substrats gebildet sind, von Halbleitermaterial der Halbleiterschichtenfolge umgeben.

Bei einer alternativen Ausführungsform des Verfahrens findet eine Bekeimung der Oberfläche durch Halbleitermaterial der 25 Halbleiterschichtenfolge auf den Seitenflächen statt. Hierbei werden die Seitenflächen vorzugsweise mit einem größeren Winkel zur Flächennormale des Endbereichs angeordnet, als dies bei der Bekeimung der glatten Endbereiche der Fall ist.

30 Weitere Vorteile und vorteilhafte Ausführungsformen und Weiterbildungen ergeben sich aus den im Folgenden in Verbindung mit den Figuren 1 bis 9 beschriebenen Ausführungsformen.

Es zeigen:

Figur 1 eine schematische Querschnittsansicht eines
5 Halbleiterchips gemäß einem Ausführungsbeispiel,

Figuren 2A bis 2D schematische Querschnittsansichten
verschiedener Ausführungsbeispiele von Strukturen, mit denen
die Oberfläche eines hier beschriebenen strukturierten
10 Substrats versehen werden kann,

Figuren 3A bis 3D und 4A bis 4C schematische Draufsichten auf
die Oberfläche eines hier beschriebenen strukturierten
Substrats gemäß verschiedener Ausführungsbeispiele,
15

Figuren 5A bis 5C verschiedene Herstellungsschritte eines
Verfahrens zur Herstellung eines Halbleiterchips gemäß einem
ersten Ausführungsbeispiel,

20 Figuren 6A bis 6C verschiedene Herstellungsschritte eines
Verfahrens zur Herstellung eines Halbleiterchips gemäß einem
zweiten Ausführungsbeispiel,

Figuren 7A bis 7C und Figuren 8A bis 8B verschiedene
25 Ansichten einer Struktur eines herkömmlichen Substrats,

Figur 9 ein Schaubild darstellend den Anteil an schrägen
Seitenflächen bei verschiedenen Oberflächenstrukturen eines
strukturierten Substrats.
30

Figur 1 zeigt ein Ausführungsbeispiel eines wie hier
beschriebenen Halbleiterchips 10. Der Halbleiterchip 10
umfasst eine Halbleiterschichtenfolge 20. Dabei ist zumindest

eine Schicht der Halbleiterschichtenfolge 20 aus $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$ gebildet, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$. Weiterhin weist die Halbleiterschichtenfolge 20 eine aktive Zone 21, die insbesondere zur Strahlungserzeugung vorgesehen ist, sowie einen n-leitenden Bereich 22 und einen p-leitenden Bereich 23 auf. Die aktive Zone 21 ist zwischen dem n-leitenden Bereich 22 und dem p-leitenden Bereich 23 angeordnet.

Der Halbleiterchip 10 umfasst ferner ein strukturiertes Substrat 30, auf welchem die Halbleiterschichtenfolge 20 angeordnet ist. Vorzugsweise ist das Substrat 30 aus Saphir gebildet und damit besonderes gut dafür geeignet, blaues Licht, das bei einer Verwendung von AlInGaN für die aktive Zone 21 von dieser vorzugsweise emittiert wird, auszukoppeln. Das Substrat 30 steht an einer Oberfläche 31 mit der Halbleiterschichtenfolge 20 in Kontakt. Bei diesem Ausführungsbeispiel grenzt der n-leitende Bereich 22 der Halbleiterschichtenfolge 20 an die Oberfläche 31 an. Die Oberfläche 31 ist beispielsweise innerhalb des Halbleiterchips 10 angeordnet und zur Steigerung der Strahlungsausbeute vorgesehen.

Das Substrat 30 weist an der Oberfläche 31 eine Struktur von Vertiefungen 32 auf. Die Vertiefungen 32 werden unterseitig jeweils durch einen glatten Endbereich 34 begrenzt. Die glatten Endbereiche 34 sind in einer gemeinsamen Ebene angeordnet. Vorzugsweise befinden sich die glatten Endbereiche 34 auf gleicher Höhe. Weiterhin werden die Vertiefungen 32 lateral jeweils durch eine Seitenfläche 35 begrenzt. Bei dem in Figur 1 dargestellten Ausführungsbeispiel sind die Seitenflächen 35 im Querschnitt mit einer Krümmung versehen. Die Vertiefungen 32 sind hierbei

rotationssymmetrisch ausgebildet und weisen insbesondere die Form eines Hyperboloidstumpfes auf.

Die in das Substrat 30 eingebrachten Vertiefungen 32 sind von Substratbereichen 36 umgeben, die uneben, das heißt nicht
5 glatt, ausgebildet sind. Die Substratbereiche 36 weisen im Querschnitt die Form einer invertierten Parabel auf.

Die Figuren 2A bis 2D zeigen weitere mögliche Strukturen, mit denen die Oberfläche des Substrats versehen sein kann.
Beispielsweise kann die dreidimensionale Gestalt der Vertiefungen 32 einem invertierten Kegelstumpf oder
Pyramidenstumpf gleichen (vergleiche Figur 2A). Dabei können die Vertiefungen 32 von Substratbereichen 36 umgeben sein,
15 welche im Querschnitt eine dreieckige Form aufweisen. Die Seitenflächen 35 der Vertiefungen 32 schließen mit den Flächennormalen der Endbereiche 34 vorzugsweise einen Winkel α zwischen 5° und 85° , insbesondere zwischen 30° und 70° , ein. Weiterhin können die Seitenflächen 35 der Vertiefungen
20 32 im Querschnitt einen Knick aufweisen (vergleiche Figur 2B). Hierbei verläuft insbesondere ein an den jeweiligen Endbereich 34 angrenzender Teil der Seitenflächen 35 in einem Winkel α zwischen 5° und 85° , insbesondere zwischen 30° und 70° , zum Endbereich 34. Die in Figur 2C dargestellte Struktur
25 weist wie die in Figur 1 dargestellte Struktur Vertiefungen 32 mit gekrümmten Seitenflächen 35 auf. Im Unterschied zu der in Figur 1 dargestellten Struktur weisen die umgebenden Substratbereiche 36 allerdings nicht einen abgerundeten, sondern einen spitz zulaufenden Endbereich auf.

30

Während die Figuren 1 und 2A bis 2C Strukturen von Vertiefungen 32 zeigen, ist in Figur 2D eine Struktur von Erhebungen 33 dargestellt, die oberseitig jeweils durch einen

glatten Endbereich 34 begrenzt werden. Die Erhebungen 33 weisen jeweils eine dreidimensionale Gestalt auf, die symmetrisch ist. Die dreidimensionale Gestalt gleicht einem Hyperboloidstumpf. Die in Figur 2D dargestellte Struktur stellt eine Inversion der in Figur 1 dargestellten Struktur dar.

Die Größe der Endbereiche 34 wird durch eine erste laterale Abmessung B entlang einer ersten Ausdehnungsrichtung R1 und durch eine zweite laterale Abmessung L entlang einer zweiten Ausdehnungsrichtung R2 bestimmt, wobei die erste und zweite Ausdehnungsrichtung R1, R2 die Ebene, in der sich der Endbereich 34 erstreckt, aufspannen (vergleiche Figur 3A). Die lateralen Abmessungen B, L liegen insbesondere in einem Bereich zwischen $0.3\ \mu\text{m}$ und $2\ \mu\text{m}$. Die Höhe H der Vertiefungen 32 oder Erhebungen 33 wird entlang einer dritten Ausdehnungsrichtung R3 bestimmt, die vorzugsweise parallel zu der Flächennormalen N des Endbereichs 34 und senkrecht zu der ersten und zweiten Ausdehnungsrichtung R1, R2 verläuft. Die Vertiefungen 32 oder Erhebungen 33 weisen zum Beispiel eine Höhe H zwischen $0.5\ \mu\text{m}$ und $5\ \mu\text{m}$ auf (vergleiche Figuren 2A und 2D).

Figur 3A zeigt eine schematische Draufsicht auf die Oberfläche 31 des in Figur 1 dargestellten Substrats 30, wobei Figur 1 einen Querschnitt des Substrats 30 entlang der gestrichelten Linie R1 zeigt. Wie aus Figur 3A hervorgeht, weisen die glatten Endbereiche 34 eine kreisförmige zweidimensionale Gestalt auf. Außerdem sind die glatten Endbereiche 34 zueinander lateral beabstandet angeordnet. Dies bedeutet, dass es sich bei den glatten Endbereiche 34 um separate Bereiche handelt, die in Draufsicht auf die Oberfläche 31 keine Verbindung, insbesondere keine in

derselben Ebene wie die Endbereiche 34 angeordnete Verbindung, miteinander aufweisen. Beispielsweise beträgt der kleinste Abstand A zwischen unmittelbar benachbarten Endbereichen 34 0.5 μm bis 15 μm .

5

In den Figuren 3B und 3C sind weitere mögliche Formen der zweidimensionalen Gestalt der glatten Endbereiche 34 dargestellt. Beispielsweise kann die Form oval oder elliptisch sein (vergleiche Figur 3B). Ferner kann die Form
10 einem regelmäßigen Vieleck, insbesondere einem regelmäßigen Sechseck, gleichen (vergleiche Figur 3C).

Figur 3D zeigt einen Grenzfall einer Struktur, bei der sich unmittelbar benachbarte Endbereiche 34 nur in einem Punkt
15 berühren. Dabei gleicht die Form der zweidimensionalen Gestalt der glatten Endbereiche 34 einem Dreieck, wobei die Seiten des Dreiecks gekrümmt verlaufen.

Die Endbereiche 34 der in den Figuren 3A bis 3D dargestellten
20 Strukturen sind regelmäßig angeordnet und folgen in ihrer Anordnung einem erkennbaren regelmäßigen Muster.

Beispielsweise können die Endbereiche 34 an Gitterpunkten eines hexagonalen Gitters (vergleiche hierzu Figur 4A) oder eines kubischen Gitters (vergleiche hierzu Figur 4B)
25 angeordnet sein oder einem beliebigen anderen regelmäßigen Muster folgen, wobei insbesondere die Endbereiche 34, die entlang einer der beiden lateralen Ausdehnungsrichtungen R1, R2 angeordnet sind, durch eine einzige Translation entlang der Ebene, die durch die beiden lateralen
30 Ausdehnungsrichtungen R1, R2 aufgespannt wird, ineinander überführt werden können (vgl. Figur 4C).

In Verbindung mit den Figuren 5A bis 5C wird ein erstes Ausführungsbeispiel eines Verfahrens zur Herstellung eines Halbleiterchips beschrieben. Hierbei wird ein Substrat 30 strukturiert, wobei in das Substrat 30 Vertiefungen 32
5 eingebracht werden derart, dass das Substrat 30 an einer Oberfläche 31 eine Struktur von Vertiefungen 32 aufweist, die unterseitig jeweils durch einen glatten Endbereich 34 begrenzt werden, wobei die Endbereiche 34 zueinander lateral beabstandet angeordnet sind (vergleiche Figur 5A). In einem
10 nächsten Schritt wird die Oberfläche 31 durch Halbleitermaterial 24 der Halbleiterschichtenfolge bekeimt, wobei die Bekeimung auf den glatten Endbereichen 34 stattfindet. Somit dienen die glatten Endbereiche 34 als Anwachsfläche (vgl. Figur 5B). Bei Fortsetzung des Wachstums
15 werden die Vertiefungen 32 ausgehend von den glatten Endbereichen 34 mit Halbleitermaterial 24 der Halbleiterschichtenfolge gefüllt (vergleiche Figur 5C). Bei weiterem Wachstum schließen sich die Lücken in der Halbleiterschichtenfolge, so dass diese am Ende des
20 Wachstumsprozesses mit der gesamten Oberfläche 31 in Kontakt steht (nicht dargestellt).

Bei einer alternativen Ausführungsform des Verfahrens findet eine Bekeimung der Oberfläche 31 durch Halbleitermaterial der
25 Halbleiterschichtenfolge auf den Seitenflächen 35 statt (vergleiche Figuren 6A bis 6C). Hierbei werden die Seitenflächen 35 vorzugsweise mit einem größeren Winkel zur Flächennormale des Endbereichs 34 angeordnet, als dies bei der Bekeimung der glatten Endbereiche der Fall ist.

30

In den Figuren 7A bis 7C ist eine Struktur eines herkömmlichen Substrats 30 dargestellt. Wie die Figuren 7A und 7C zeigen, weist die Struktur kegelförmige Erhebungen 33

auf. Figur 7A zeigt einen Querschnitt entlang der gestrichelten Linie, die in Figur 7B dargestellt ist. Figur 7B zeigt eine Draufsicht auf die Oberfläche 31 des Substrats 30. Figur 7C zeigt eine REM (Rasterelektronenmikroskop)-

5 Aufnahme einer derartigen Struktur. Die kegelförmigen Erhebungen 33 sind von glatten Substratbereichen 36 umgeben, die zusammenhängend ausgebildet sind (vergleiche Figur 7C). Die vorliegend beispielsweise in Verbindung mit den Figuren 1, 2A bis 2D und 3A bis 3D beschriebene Struktur stellt also
10 insbesondere die Inversion der herkömmlichen Struktur dar, da bei der vorliegend beschriebenen Struktur die glatten Endbereiche unterbrochen sind und in Draufsicht auf die Oberfläche keine Verbindung miteinander aufweisen.

15 Herkömmlicherweise erfolgt das Wachstum der Halbleiterschichtenfolge auf den glatten zusammenhängend ausgebildeten Substratbereichen 36. Die Substratbereiche 36 weisen jedoch zwischen unmittelbar benachbarten Erhebungen 33 asymmetrische Engstellen auf, an denen es zu einer stark
20 verringerten oder erhöhten Nukleation von AlInGaN und damit zu Kristalldefekten kommen kann, insbesondere dann, wenn die Engstellen infolge von schrägen Seitenflächen relativ schmal ausgebildet sind. Dieses Problem wird in den Figuren 8A und 8B veranschaulicht. Der eingekreiste Bereich in Figur 8A
25 weist dabei an der Engstelle ein Gebiet verringerter Nukleation von AlInGaN auf, während der eingekreiste Bereich in Figur 8B an der Engstelle ein Gebiet erhöhter Nukleation von AlInGaN aufweist, wobei die schwarzen Bereiche Gebiete erhöhter Nukleation von AlInGaN und die grauen Bereiche
30 Gebiete verringerter Nukleation von AlInGaN darstellen. Vorteilhafterweise kann mittels der vorliegend beschriebenen Struktur eine derartige ungleichmäßige Bekeimung weitgehend verhindert werden. Dies kann insbesondere durch die

symmetrische Form der glatten Endbereiche und deren laterale Beabstandung erreicht werden.

Ferner ermöglicht die Separation der glatten Endbereiche beziehungsweise deren symmetrische Form eine Erhöhung des Anteils an schrägen Seitenflächen, ohne dass dabei Engstellen mit stark verringerter oder erhöhter Nukleation von AlInGaN zu befürchten sind.

Figur 9 zeigt ein Schaubild, wobei die horizontale Achse den Abstand A zwischen unmittelbar benachbarten glatten Endbereichen in μm und die vertikale Achse P den Anteil an schrägen Seitenflächen angibt. Die Kurve I stellt die Situation bei einer herkömmlichen Struktur mit kegelförmigen Erhebungen in hexagonaler Anordnung dar. Die Kurve II stellt die Situation bei einer hier beschriebenen Struktur mit kubischer Anordnung, und die Kurve III stellt die Situation bei einer hier beschriebenen Struktur mit hexagonaler Anordnung dar. Wie dem Schaubild zu entnehmen ist, lässt sich bei den hier beschriebenen Strukturen vorteilhafterweise der Anteil an schrägen Seitenflächen gegenüber einer herkömmlichen Struktur erhöhen. Den Berechnungen haben die Erfinder die Annahmen zugrunde gelegt, dass die kleinsten lateralen Abmessungen der Endbereiche bei $0.3\ \mu\text{m}$ liegen und beim Überwachsen der Vertiefungen beziehungsweise Erhebungen ungefähr die gleiche Höhe an abgeschiedener Dicke wie die lateralen Abmessungen benötigt wird. Abhängig von der Wahl der Annahmen variieren die Werte leicht, aber die oben beschriebenen Ergebnisse bleiben erhalten.

Die vorliegende Anmeldung beansprucht die Priorität der deutschen Anmeldung DE 10 2014 108 301.6, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von

5 Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Halbleiterchip (10) umfassend
 - eine Halbleiterschichtenfolge (20)
 - 5 - ein strukturiertes Substrat (30), das an einer Oberfläche (31) mit der Halbleiterschichtenfolge (20) in Kontakt steht und an der Oberfläche (31) eine Struktur von Vertiefungen (32) aufweist, die unterseitig jeweils durch einen glatten Endbereich (34) begrenzt werden, oder eine Struktur von
 - 10 Erhebungen (33) aufweist, die oberseitig jeweils durch einen glatten Endbereich (34) begrenzt werden, wobei die Endbereiche (34) zueinander lateral beabstandet angeordnet sind.
- 15 2. Halbleiterchip (10) nach dem vorherigen Anspruch, wobei die Endbereiche (34) in einer gemeinsamen Ebene angeordnet sind.
- 20 3. Halbleiterchip (10) nach dem vorherigen Anspruch, wobei die Endbereiche (34) in der gemeinsamen Ebene nebeneinander angeordnet sind und keine in der gemeinsamen Ebene angeordnete Verbindung aufweisen, wobei sich unmittelbar benachbarte Endbereiche (34) höchstens in einem Punkt berühren.
- 25 4. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Endbereiche (34) eine zweidimensionale Gestalt aufweisen, die rund oder vieleckig ist.
- 30 5. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Endbereiche (34) eine zweidimensionale Gestalt aufweisen, die symmetrisch ist.

6. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Endbereiche (34) regelmäßig angeordnet sind.

5 7. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Endbereiche (34) an Gitterpunkten eines hexagonalen oder kubischen Gitters angeordnet sind.

8. Halbleiterchip (10) nach einem der vorhergehenden
10 Ansprüche, wobei die Vertiefungen (32) oder Erhebungen (33) jeweils durch einen Endbereich (34) und mindestens eine Seitenfläche (35) begrenzt werden, und wobei die Seitenfläche (35) in einer Querschnittsansicht höchstens bereichsweise rechtwinklig zu dem Endbereich (34) angeordnet ist.

15

9. Halbleiterchip (10) nach dem vorherigen Anspruch, wobei die Seitenfläche (35) in einer Querschnittsansicht einen Knick oder eine Krümmung aufweist.

20 10. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Vertiefungen (32) jeweils eine dreidimensionale Gestalt aufweisen, die einem invertierten Rotationskörperstumpf oder Polyederstumpf gleicht.

25 11. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Erhebungen (33) jeweils eine dreidimensionale Gestalt aufweisen, die einem Rotationskörperstumpf oder Polyederstumpf gleicht.

30 12. Halbleiterchip (10) nach einem der vorhergehenden Ansprüche, wobei die Halbleiterschichtenfolge (20) $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$ umfasst, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$, und das Substrat (30) aus Saphir gebildet ist.

13. Verfahren zur Herstellung eines Halbleiterchips (10) gemäß einem der vorhergehenden Ansprüche umfassend folgende Schritte:

- Strukturieren eines Substrats (30), wobei in das Substrat
5 (30) Vertiefungen (32) eingebracht werden oder aus dem Substrat (30) Erhebungen (33) herausgebildet werden derart, dass das Substrat (30) an einer Oberfläche (31) eine Struktur von Vertiefungen (32) aufweist, die jeweils unterseitig durch einen glatten Endbereich (34) begrenzt werden, oder eine
10 Struktur von Erhebungen (33) aufweist, die jeweils oberseitig durch einen glatten Endbereich (34) begrenzt werden, wobei die Endbereiche (34) zueinander lateral beabstandet angeordnet sind,
- Aufwachsen einer Halbleiterschichtenfolge (20) auf die
15 Oberfläche (31) derart, dass die Halbleiterschichtenfolge (20) mit der Oberfläche (31) in Kontakt steht.

14. Verfahren nach dem vorherigen Anspruch, wobei eine Bekeimung der Oberfläche (31) durch Halbleitermaterial der
20 Halbleiterschichtenfolge (20) auf den glatten Endbereichen (34) stattfindet.

15. Verfahren nach Anspruch 13, wobei die Vertiefungen (32) oder Erhebungen (33) jeweils durch einen Endbereich (34) und
25 mindestens eine Seitenfläche (35) begrenzt werden, und wobei eine Bekeimung der Oberfläche (31) durch Halbleitermaterial der Halbleiterschichtenfolge (20) auf den Seitenflächen (35) stattfindet.

FIG 1

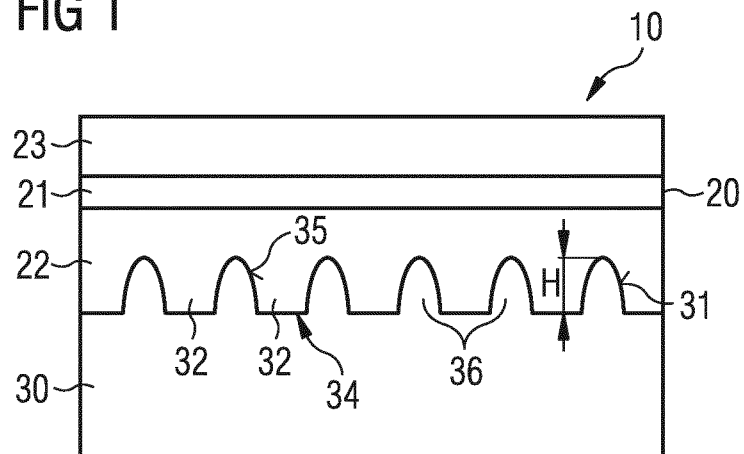


FIG 2A

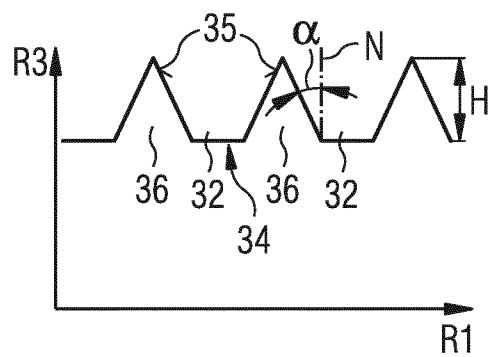


FIG 2B

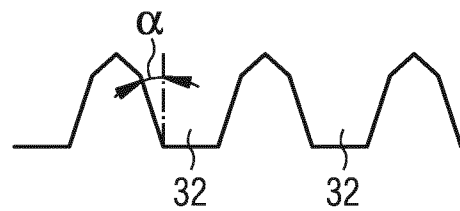


FIG 2C

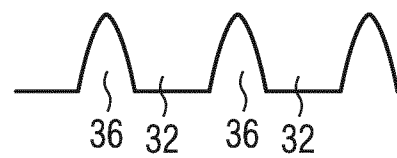


FIG 2D

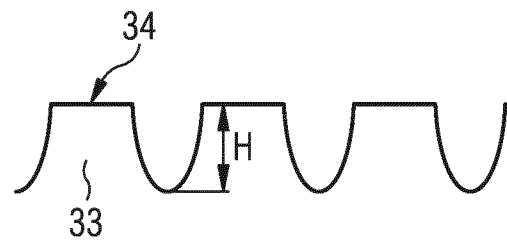


FIG 3A

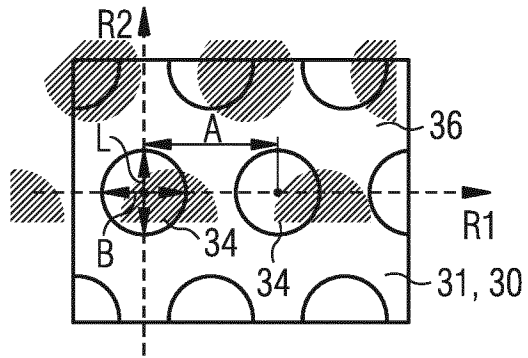


FIG 3B

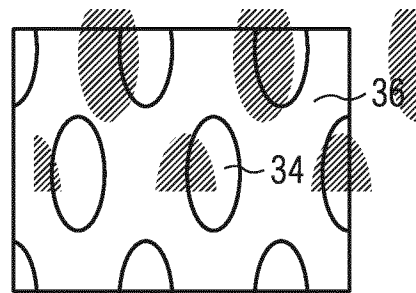


FIG 3C

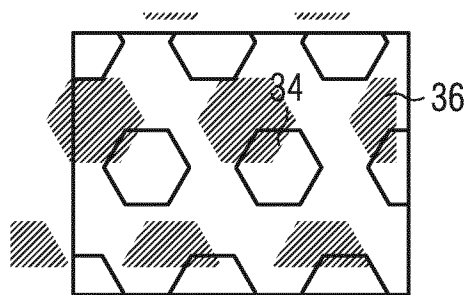


FIG 3D

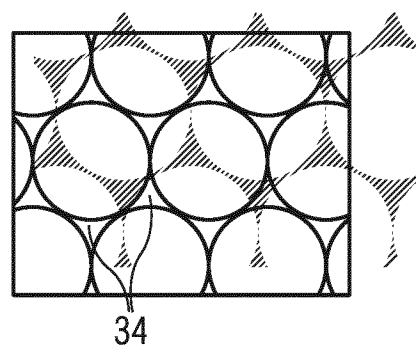


FIG 4A

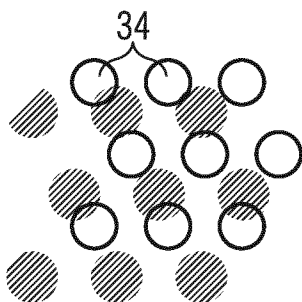


FIG 4B

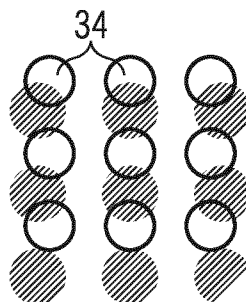


FIG 4C

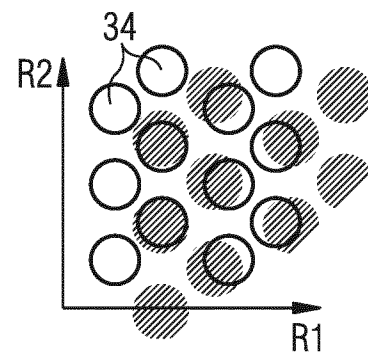


FIG 5A

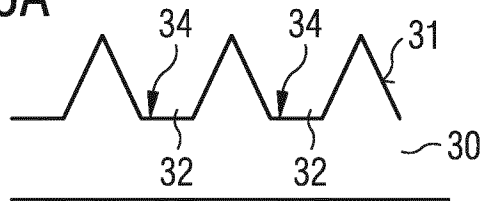


FIG 5B

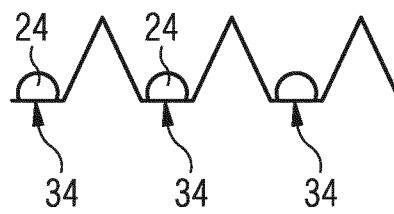


FIG 5C

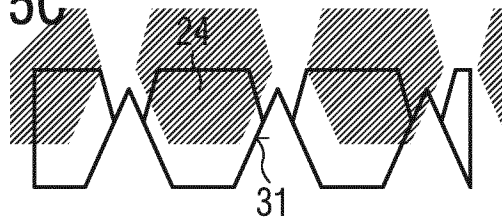


FIG 6A



FIG 6B

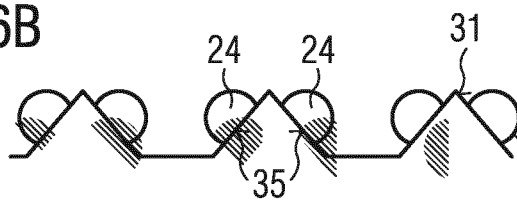


FIG 6C

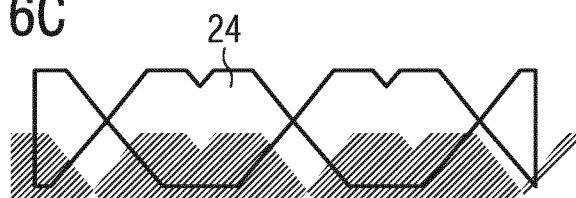


FIG 7A

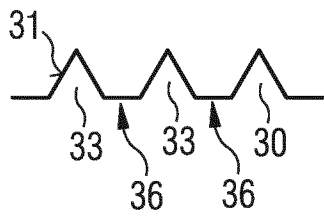


FIG 7B

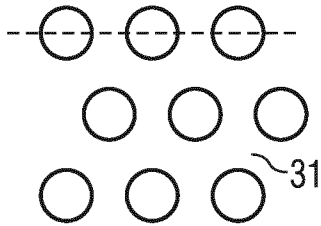


FIG 7C

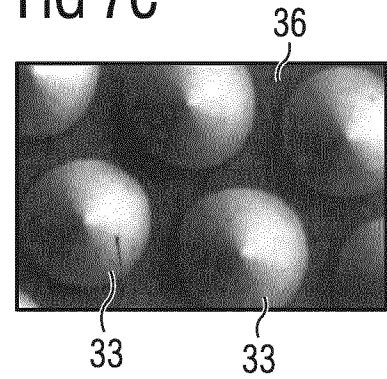


FIG 8A

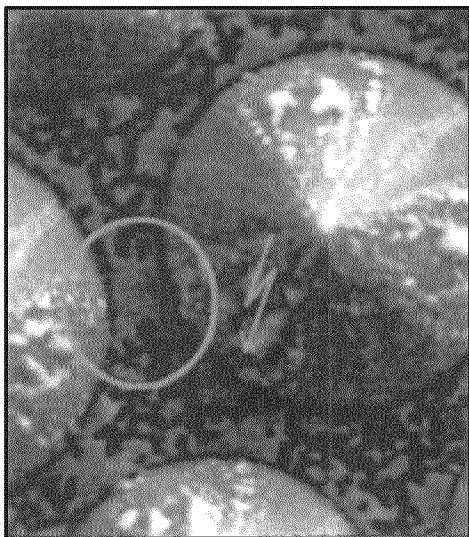


FIG 8B

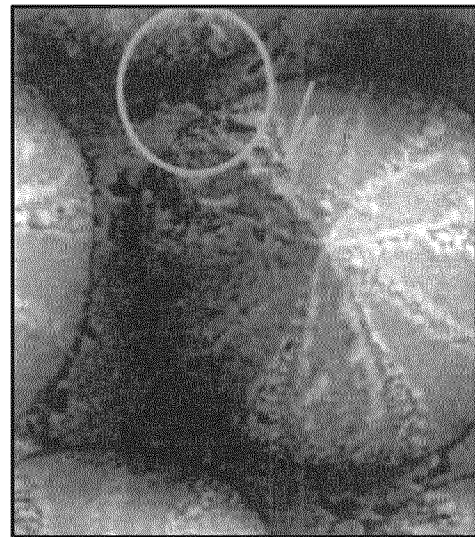
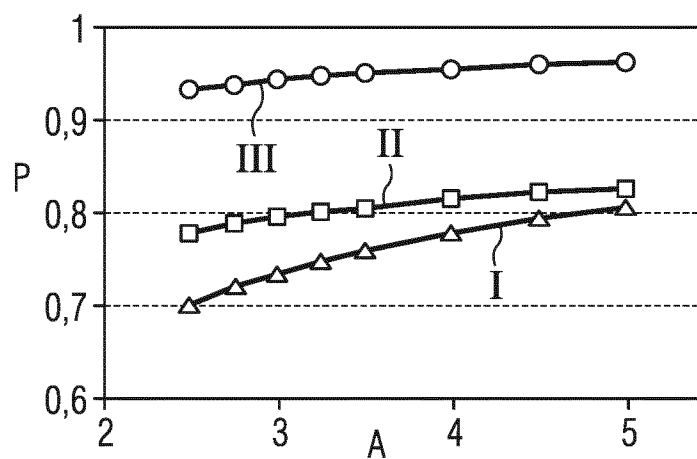


FIG 9



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/062446

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/22
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2009/142265 A1 (SHOWA DENKO KK [JP]; SHINOHARA HIRONAO [JP]) 26 November 2009 (2009-11-26) abstract; figures 1-3 -----	1-15
X	EP 1 855 327 A2 (LG ELECTRONICS INC [KR]; LG INNOTEK CO LTD [KR]) 14 November 2007 (2007-11-14) paragraph [0148] - paragraph [0156] figures 14-16 -----	1-15
A	EP 1 858 090 A2 (SAMSUNG ELECTRO MECH [KR]; SEOUL NAT UNIV IND FOUNDATION [KR]) 21 November 2007 (2007-11-21) paragraph [0006] - paragraph [0009] figure 2 ----- -/-	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 August 2015

Date of mailing of the international search report

25/08/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

But, Gabriela-Ileana

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/062446

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 2 157 623 A1 (ROHM CO LTD [JP]) 24 February 2010 (2010-02-24) paragraph [0079] - paragraph [0081] -----	1-15
A	WO 2012/059862 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; GARDNER NATHAN FREDRICK [US]; EPL) 10 May 2012 (2012-05-10) paragraph [0031] figure 3 -----	1-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2015/062446

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2009142265 A1	26-11-2009	JP 2009283620 A WO 2009142265 A1	03-12-2009 26-11-2009
EP 1855327 A2	14-11-2007	CN 101071840 A CN 103928580 A EP 1855327 A2 EP 2362439 A2 EP 2362440 A2 EP 2362441 A2 EP 2362442 A2 EP 2808909 A1 JP 5179087 B2 JP 2007305998 A JP 2013062552 A US 2007257269 A1 US 2010090234 A1 US 2010090242 A1 US 2010090243 A1 US 2010093123 A1 US 2011297993 A1 US 2013001625 A1 US 2014124814 A1	14-11-2007 16-07-2014 14-11-2007 31-08-2011 31-08-2011 31-08-2011 31-08-2011 03-12-2014 10-04-2013 22-11-2007 04-04-2013 08-11-2007 15-04-2010 15-04-2010 15-04-2010 15-04-2010 08-12-2011 03-01-2013 08-05-2014
EP 1858090 A2	21-11-2007	EP 1858090 A2 JP 5206923 B2 JP 2007311784 A KR 20070110688 A US 2007262330 A1	21-11-2007 12-06-2013 29-11-2007 20-11-2007 15-11-2007
EP 2157623 A1	24-02-2010	CN 101681970 A EP 2157623 A1 JP 5123573 B2 JP 2008311352 A KR 20100020515 A US 2010133505 A1 WO 2008152988 A1	24-03-2010 24-02-2010 23-01-2013 25-12-2008 22-02-2010 03-06-2010 18-12-2008
WO 2012059862 A2	10-05-2012	CN 103180972 A EP 2636077 A2 JP 2013541221 A KR 20130140048 A US 2014048817 A1 WO 2012059862 A2	26-06-2013 11-09-2013 07-11-2013 23-12-2013 20-02-2014 10-05-2012

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. H01L33/22
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 2009/142265 A1 (SHOWA DENKO KK [JP]; SHINOHARA HIRONAO [JP]) 26. November 2009 (2009-11-26) Zusammenfassung; Abbildungen 1-3 -----	1-15
X	EP 1 855 327 A2 (LG ELECTRONICS INC [KR]; LG INNOTEK CO LTD [KR]) 14. November 2007 (2007-11-14) Absatz [0148] - Absatz [0156] Abbildungen 14-16 -----	1-15
A	EP 1 858 090 A2 (SAMSUNG ELECTRO MECH [KR]; SEOUL NAT UNIV IND FOUNDATION [KR]) 21. November 2007 (2007-11-21) Absatz [0006] - Absatz [0009] Abbildung 2 ----- -/-	1-15



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

19. August 2015

Absendedatum des internationalen Recherchenberichts

25/08/2015

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

But, Gabriela-Ileana

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 2 157 623 A1 (ROHM CO LTD [JP]) 24. Februar 2010 (2010-02-24) Absatz [0079] - Absatz [0081] -----	1-15
A	WO 2012/059862 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; GARDNER NATHAN FREDRICK [US]; EPL) 10. Mai 2012 (2012-05-10) Absatz [0031] Abbildung 3 -----	1-15

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2015/062446

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
WO 2009142265	A1	26-11-2009	JP	2009283620 A	03-12-2009
			WO	2009142265 A1	26-11-2009

EP 1855327	A2	14-11-2007	CN	101071840 A	14-11-2007
			CN	103928580 A	16-07-2014
			EP	1855327 A2	14-11-2007
			EP	2362439 A2	31-08-2011
			EP	2362440 A2	31-08-2011
			EP	2362441 A2	31-08-2011
			EP	2362442 A2	31-08-2011
			EP	2808909 A1	03-12-2014
			JP	5179087 B2	10-04-2013
			JP	2007305998 A	22-11-2007
			JP	2013062552 A	04-04-2013
			US	2007257269 A1	08-11-2007
			US	2010090234 A1	15-04-2010
			US	2010090242 A1	15-04-2010
			US	2010090243 A1	15-04-2010
			US	2010093123 A1	15-04-2010
			US	2011297993 A1	08-12-2011
			US	2013001625 A1	03-01-2013
			US	2014124814 A1	08-05-2014

EP 1858090	A2	21-11-2007	EP	1858090 A2	21-11-2007
			JP	5206923 B2	12-06-2013
			JP	2007311784 A	29-11-2007
			KR	20070110688 A	20-11-2007
			US	2007262330 A1	15-11-2007

EP 2157623	A1	24-02-2010	CN	101681970 A	24-03-2010
			EP	2157623 A1	24-02-2010
			JP	5123573 B2	23-01-2013
			JP	2008311352 A	25-12-2008
			KR	20100020515 A	22-02-2010
			US	2010133505 A1	03-06-2010
			WO	2008152988 A1	18-12-2008

WO 2012059862	A2	10-05-2012	CN	103180972 A	26-06-2013
			EP	2636077 A2	11-09-2013
			JP	2013541221 A	07-11-2013
			KR	20130140048 A	23-12-2013
			US	2014048817 A1	20-02-2014
			WO	2012059862 A2	10-05-2012
