

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年12月8日(08.12.2016)



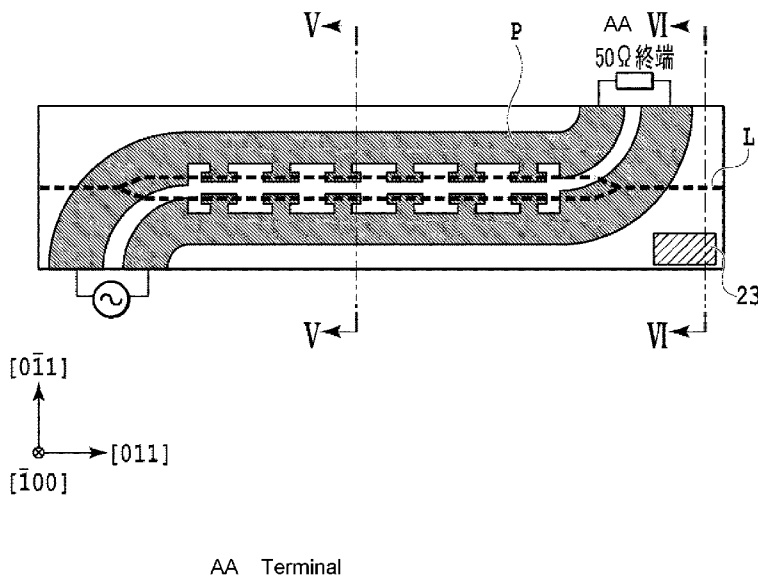
(10) 国際公開番号
WO 2016/194369 A1

- (51) 国際特許分類:
G02F 1/025 (2006.01) G02F 1/225 (2006.01)
- (21) 国際出願番号: PCT/JP2016/002649
- (22) 国際出願日: 2016年6月1日(01.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-112448 2015年6月2日(02.06.2015) JP
- (71) 出願人: 日本電信電話株式会社(NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).
- (72) 発明者: 小木曾 義弘(OGISO, Yoshihiro); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センター内 Tokyo (JP). 尾崎 常祐(OZAKI, Josuke); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センター内 Tokyo (JP). 柏尾 典秀(KASHIO, Norihide); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センター内 Tokyo (JP). 菊池 順裕(KIKUCHI, Nobuhiro); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センター内 Tokyo (JP). 神徳 正樹(KOHTOKU, Masaki); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センター内 Tokyo (JP).
- (74) 代理人: 特許業務法人 谷・阿部特許事務所(TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6-2 O Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SEMICONDUCTOR OPTICAL MODULATION ELEMENT

(54) 発明の名称: 半導体光変調素子



(57) Abstract: The purpose of the present invention is to provide a Mach-Zehnder (MZ) type semiconductor optical modulation element usable as an ultrafast modulator having excellent electrical stability. The present invention provides a semiconductor optical modulation element, which is a Mach-Zehnder type semiconductor optical modulation element that modulates light using a refractive index modulation region for modulating the refractive index of the light guided to an optical waveguide and an input and output region for multi/demultiplexing the light split in the refractive index modulation region, said semiconductor optical modulation element being characterized in that: in the refractive index modulation region of the optical waveguide, an n-type clad layer, an i core layer, and a p-type clad layer are laminated from top to bottom in that order on the substrate surface equivalent to the (100) plane of a sphalerite-type semi-insulating semiconductor crystal substrate; and the n-type clad layer is formed in a ridge shape along a reverse-mesa direction, and a capacity charged electrode is provided on the n-type clad layer.

(57) 要約:

[続葉有]

WO 2016/194369 A1

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

超高速かつ電氣的安定性に優れた変調器として使用できるマッハツェンダ型 (MZ) の半導体光変調素子を提供すること。光導波路に導波する光の屈折率を変調する屈折率変調領域と該屈折率変調領域で分岐する光の合分波を行う入出力領域とによって光の変調を行うマッハツェンダ型の半導体光変調素子であって、前記光導波路は、屈折率変調領域においては、閃亜鉛鉱形半絶縁性の半導体結晶基板の (100) 面と等価な基板面上に、上層から n 型クラッド層と i コア層と p 型クラッド層とが積層されており、前記 n 型クラッド層は逆メサ方向にリッジ形状に形成され、該 n 型クラッド層上に容量装荷電極を設けたことを特徴とする半導体光変調素子。

明 細 書

発明の名称：半導体光変調素子

技術分野

[0001] 本発明は光通信分野における高速な光変調器として機能する半導体光変調素子に関する。

背景技術

[0002] 光通信容量の増大に加えてそこで用いられる光デバイスの小型・低消費電力化が求められている。マッハツェンダ型 (MZ) 光変調器はそれらの特性を司る重要な要素デバイスとして挙げられ、多くの研究開発が進められてきた。特に近年では、更なる小型・低消費電力化を実現すべく、ニオブ酸リチウム (LN) を材料とする光変調器から InPをはじめとする化合物半導体材料の光変調器が注目を集めている。

[0003] 化合物半導体光変調器の特徴に関して以下で簡単に説明する。光変調器として動作させるためには電気 (電界) と伝搬光の相互作用を利用する。一般に光を閉じ込めるコア層をノンドープ層として、当該層を上層から順に p 型及び n 型のクラッド層で挟み、逆バイアス電圧を印加させることで、光と電気の強い相互作用を実現している。ところで、ここで用いられる p 型半導体は n 型半導体に比べて材料の電気抵抗率及び光学吸収率がおよそ一桁以上高いため、変調動作の高速化、低光損失化に大きな課題を有している。加えて、p 型半導体と電極との接触面積は n 型に比べて十分小さいため、コンタクト抵抗増大が更なる帯域劣化を招いている。これら課題を解決すべく以下に示す主に 2 手段のアプローチ (半導体層の改良、電極構造の改良) がこれまでなされてきた。

[0004] 半導体層改良によるアプローチとして、図 1 に示すような断面構造の半導体光変調素子が過去に提案された (例えば特許文献 1、2)。図 1 に示す半導体光変調素子は、基板 10 上に、ハイメサ形状の導波路構造を積層する。図 1 では、ハイメサ導波路が用いられているが、通常、半導体の MZ 変調器

では、光電器の相互作用を強め、寄生容量を低減するために一般的な構成である。信号電極 16 は導波路構造上に n 型コンタクト層 15 を介して設けられている。接地電極 17 は n 型クラッド層 11 上に設けられている。図 1 はノンドープ層 12 の上下のクラッド層 11、14 を n 型として、両 n 層間の電子電流を抑制するためのキャリアブロック層 13 として薄い p 型層を挿入した npin 型光変調器である。この npin 型は、光損失が大きい p 型クラッドを使わないため、比較的長い導波路を用いることが可能となる。また、空乏層の厚さを任意に最適設計できるという自由度があるため、駆動電圧の低減と電気速度／光速度の整合を同時に満足しやすく、変調器の応答速度を上げるうえで有利である。なお、図 2 中に計算シミュレーションにより算出した npin 層構造における RF 帯域特性を示す。

[0005] しかしながら、図 1 のようなハイメサ形状を有する npin 型変調器においては、電気サージ耐性のバラつきが大きいことや、変調動作の不安定性が問題として挙げられる。サージ耐性バラつきはドライエッチング加工による導波路側壁へのダメージによって p 型半導体のキャリアブロック層としての機能を低下させることが主要因とされる。変調動作の不安定性は、具体的には、変調効率の入射光パワー依存性が発生すること、変調効率のバイアス電圧依存性が発生すること、耐圧の低下などの問題がある。これは、ハイメサ導波路の p 層にホールキャリアが集中的に蓄積されることが主要因であると考えられる。すなわち、ハイメサ導波路内の p 層にホールキャリアが集中的に蓄積することで、変調効率の光パワー、バイアス電圧依存性が生じたり、耐圧低下したり等の懸念がある。これらの問題に対してはこれまでに様々な提案がなされてきたが（特許文献 3、4）、何れも複雑な構造や材料抵抗の最適化が要求されるため、実用デバイスとしての課題が多く残る。結果として現在の研究開発では、電氣的安定性の観点で従来からの pin 構造を採用する研究機関が大半を占めている（非特許文献 1）。

[0006] なお、その他にもコンタクト抵抗低減を目指して上層クラッドを n 型、下層クラッド及び基板を p 型とする（nip 構造）電界吸収型（EA）変調器

も提案されている（特許文献5）。しかし、一般にEA変調器の電極構造は集中定数型であるため、特性インピーダンス及び光波とマイクロ波の速度整合条件を満たす必要がない。一方、電極長がEA変調器よりも大よそ一桁長いMZ変調器においては、単に半導体層構造のみを反転させるだけでは、変調帯域の改善は十分とは言えない。これは図2のp-i-nとn-i-pを比較すると、高々、5GHz程度の帯域改善しか見込めないことから明らかである。また、特許文献4のように、導電性基板（P型基板）を用いた場合には寄生容量が半絶縁性基板に比べて大きくなるため、進行波型電極構造を用いるMZ変調器に当該技術をそのまま転用するには課題が残る。

[0007] 電極構造改良によるアプローチとしては、図3に示すような断面構造が提案された（例えば非特許文献1）。図3は断面積の大きい電極を有するコプレーナストリップラインを主線路として、光導波路上にマイクロ波よりも十分短い長さで区切った集中定数電極（容量）を付加した容量装荷電極構造を採用している。p型クラッド層19の上にp型コンタクト層20を介して信号電極16と接地電極17とが設けられている。これにより、主線路の低損失化による高速化が期待できるほか、特性インピーダンスと、速度整合条件を独立に制御することができるため、設計の自由度が非常に高い。

先行技術文献

特許文献

- [0008] 特許文献1：特開2008-233710号公報
特許文献2：特開2005-099387号公報
特許文献3：特開2005-114868号公報
特許文献4：特開2008-107468号公報
特許文献5：特開平8-122719号公報

非特許文献

- [0009] 非特許文献1：R. Kaiser, et al.” High Performance Travelling Wave Mach-Zehnder Modulators for Emerging Generations of High Capacity Transmitter” Components International Conference on. Transparent Optical Net

works ICTON 2013, We. D2.2

発明の概要

発明が解決しようとする課題

[0010] しかしながら、図3に示す電極構造は上層からpin構造を有する半導体素子においてのみ適用されたに過ぎず、半導体層及び電極構造双方の最適化による究極的な高速変調動作化には至っていない。また、pin構造では、[0*1]面方向に導波路が形成されるため、上部のクラッド層を図3のように垂直にエッチング加工するためにはドライエッチングプロセスを用いなければならない。なお、本明細書においては、結晶面の表記について、アスタリスク（*）で示した数字は、「1に上線」を意味する。ウェットエッチングプロセスではいわゆる順メサ方位となるため、加工形状が台形形状になってしまい電气的特性劣化を招くためである。したがって、エッチング深さの制御性が担保できず、また加工時の界面ダメージによる光学特性劣化や電气的な不安定動作を招く恐れがある。

[0011] このようにnpin層構造のハイメサ導波路型光変調素子においては、電气的サージと不安定動作への課題が残り、従来の容量装荷型光変調素子では高いコンタクト抵抗と材料抵抗を有する上層のp型クラッド層によって高速化への弊害とリッジ導波路加工時の高い加工精度が要求されていた。

[0012] 本発明は上記従来の問題に鑑みなされたものであって、本発明の課題は、超高速かつ電气的安定性に優れた変調器として使用できるマッハツェンダ型（MZ）の半導体光変調素子を提供することにある。

課題を解決するための手段

[0013] 上記の課題を解決するために、一実施形態に記載された発明は、導波する光の屈折率を変調する屈折率変調領域と該屈折率変調領域で分岐する光の合分波を行う入出力領域とによって光の変調を行うマッハツェンダ型の半導体光変調素子であって、前記光導波路は、屈折率変調領域においては、閃亜鉛鉱形半絶縁性の半導体結晶基板の（100）面と等価な基板面上にp型クラッド層とiコア層とn型クラッド層とが積層されており、前記n型クラッド

層および前記 InP クラッド層は逆メサ方向にリッジ形状に形成され、屈折率変調領域において該 n 型クラッド層上に容量装荷電極を設けたことを特徴とする半導体光変調素子。

図面の簡単な説明

- [0014] [図1]従来の半導体光変調素子の構成の一例を示す図である。
- [図2]コプレーナ電極構造を有する光変調器の RF 帯域の層構造依存性を示す図である。
- [図3]従来の半導体光変調素子の構成の他の一例を示す図である。
- [図4]本発明にかかる半導体光変調素子の平面図である。
- [図5]半導体光変調素子の屈折率変調領域の断面を示す図である。
- [図6]半導体光変調素子の入出力領域の断面を示す図である。
- [図7]実施例 2 の半導体光変調素子の屈折率変調領域を示す図である。
- [図8]実施例 2 の半導体光変調素子の入出力領域の断面を示す図である。
- [図9]実施例 2 の半導体光変調素子の入出力領域の断面を示す図である。

発明を実施するための形態

- [0015] 以下、本発明の実施の形態について、詳細に説明する。
- [0016] 図 4 は本発明の半導体光変調素子の平面図であり、図 5 は半導体光変調素子の屈折率変調領域 ($V-V'$) の断面図であり、図 6 は半導体光変調素子の光の屈折率を変調しない部分である入出力領域 ($V I-V I'$) の断面図である。屈折率変調領域とは、電気信号を印加してコア層に二次の光学効果を引き起こすことによりコア層の屈折率を変調する領域をいう。本発明の半導体光変調素子は、図 4 に示すように、上面に容量装荷型の進行波電極パターン P が形成されたマッハツェンダ型の光導波路 L として構成される。
- [0017] 光導波路は、図 4 に示すように、導波する光の屈折率を変調する屈折率変調領域と該屈折率変調領域で分岐する光の合分波を行う入出力領域とによって光の変調を行うマッハツェンダ型の半導体光変調素子であって、前記光導波路は、屈折率変調領域においては、閃亜鉛鉱形半絶縁性の半導体結晶基板 10 の (100) 面と等価な基板面上に上層から n 型クラッド層 14 と i コ

ア層12とp型クラッド層19とが積層されており、前記n型クラッド層14は逆メサ方向にリッジ形状に形成され、該n型クラッド層14上に容量装荷電極を設けた構成を備えている。好ましくは図6に示すように、光導波路は、光の屈折率を変調しない部分においては、閃亜鉛鉱形半絶縁性の半導体結晶基板10の(100)面と等価な基板面上に上層から半絶縁性のInPクラッド層22とiコア層12とp型クラッド層19とが積層されている。閃亜鉛鉱形半絶縁性の半導体結晶基板10は例えばInP基板を用いることができる。

[0018] 例えば、閃亜鉛鉱形半絶縁性の半導体結晶基板10の(100)面と等価な基板面上に、上層からn型クラッド層14とiコア層12とp型クラッド層(p型キャリアストップ層)19とを順次積層し、光の屈折率を変調しない部分のn型クラッド層14を除去して半絶縁性のInPクラッド層22で埋め戻した後、クラッド層に対して[011]面方向と等価な方向にマッハツェンダ型導波路形状のエッチングを施すことにより、光変調導波路のクラッド層が逆メサ方向にリッジ形状となるように形成することができる。屈折率変調領域において、該n型クラッド層14の上面には、容量装荷型電極構造を形成することができる。

[0019] クラッド層14、22に対して[011]面方向と等価な方向にマッハツェンダ型導波路形状のエッチングを施すことにより、光変調導波路のクラッド14、22が逆メサ方向にリッジ形状に形成される。

[0020] 容量装荷型電極構造は、n型クラッド層14の上面にn型コンタクト層15を介して信号電極16と接地電極17とを形成し、導波路の両脇の絶縁膜上に設けた信号電極16または接地電極17にボンディングワイヤwで電氣的に接続して設けられている。容量装荷電極は、差動線路配線板を介して差動信号源と接続されることができる。

[0021] また、図6に示すように、p型クラッド層19はp型コンタクト層21を介して電源に接続された電極23と接触されている。

[0022] 図4、5、6に示す半導体光変調素子は、iコア層12において二次の電

気光学効果が発生させることにより屈折率を変調し、マッハツェンダ型の光導波路を導波する光の変調を行っている。

[0023] 上記構成の半導体光素子では、まず第1に、従来の容量装荷型電極変調器で問題となっていたコンタクト抵抗低減を実現すべく電極との接触面積が小さい導波路メサ上部（コアの上層）をp型ではなくn型クラッドとしている。これにより、従来よりもコンタクト抵抗が約1ケタ低減される。

[0024] 第2に、リッジ導波路加工の容易化等を目指して、導波路ストライプ方向（導波路長手方向）を[0 1 1]面方向と等価な方向にしており、絶縁膜を逆メサ方向にエッチングする。

[0025] 第3に、n型よりもバルク材料抵抗が大きいp型のクラッド層厚を薄膜化させ、コア層及び薄膜p層の上下をn型クラッド層で挟み込むことで半導体抵抗を究極的に低減させ高速な変調器を提供している。

[0026] 第4に、変調器を電氣的により安定化させるために、ホールキャリアが蓄積されるp型半導体に電極を接触させて、蓄積キャリアを引き抜くこととしている。これらの構成により変調器の高速化を実現できる。

[0027] 本発明によれば、コンタクト抵抗低減及びp型クラッド層の薄膜化（低抵抗化）による高速動作を担保しつつ、変調領域にリッジ構造導波路を採用することで、電氣的サージ耐性をもった高速変調器として利用される半導体光素子を作製することができる。また、リッジ構造ではp型層に蓄積されるホールが光伝搬領域外のスラブ導波路側へ拡散するため、ハイメサ導波路構造に比べて、単位体積当たりのホール濃度を低下させることができる。また、これらp型層を電源に接続された電極と導通させることで更なるホール濃度低下が期待できる。その結果、不安定な変調動作の抑制につながる。

[0028] さらに、p型層をノンドープ層の下層に堆積し（nip、nipn構造）、これらデバイスを[0 1 1]面方向と等価な方向にエッチングを施してn型クラッド層を埋め戻すことにより、光変調導波路のクラッドが逆メサ方向にリッジ形状となるように形成することで、ウェットエッチングによるリッジ導波路形成が容易となるため、ドライエッチング加工のみの場合よりも、

リッジ形状加工の制御性及び導波路界面の電氣的安定性が向上する。

[0029] [実施例 1]

実施例 1 では、図 5、6 に示す断面を有する光半導体素子を作製した。本実施例の半導体光変調素子は、n i p 型の構成を有する。半導体層は上層から n 型コンタクト層 15、n 型クラッド層 14、ノンドープクラッド・コア層 12、p 型クラッド 19、p 型コンタクト層 21 の順に基板 10 上に積層されている。

[0030] 例えば上層 n 型コンタクト層 15 はキャリア濃度が $5 E + 18 \text{ cm}^{-3}$ の In Ga As とし、n 型クラッド層 14 はキャリア濃度が $1 E + 18 \text{ cm}^{-3}$ の In P とする。また、p 型 In P クラッド層 19 のキャリア濃度は光吸収係数及び電気抵抗率から鑑みて $5 E + 17 \sim 1 E + 18 \text{ cm}^{-3}$ とした。p 型コンタクト層 21 はコンタクト抵抗を低減すべく、 $5 E + 18 \text{ cm}^{-3}$ 以上にホールキャリアがドーピングされた In Ga As を用いた。なお、ノンドープ層 12 の最上層はウェットエッチングにおける In P の n 型クラッド層 14 との選択性を利用すべく In Ga As P 層 15 を挿入した。

[0031] 結晶成長は有機金属気相成長 (MOVPE) により、半絶縁性 In P (100) 基板 10 上に堆積した。コア層 12 のバンドギャップ波長は動作光波長で高効率に電気光学効果を有効に作用させ、且つ光吸収が問題にならない範囲で決定させる。例えば 1.55 ミクロン帯の場合にはコア層 12 の発光波長を 1.4 ミクロンメートル程度とする。コア層 12 は高効率変調の観点で望ましくは $\text{In Ga Al As} / \text{In Al As}$ の多重量子井戸構造で形成させるが、例えば $\text{In Ga As P} / \text{In P}$, $\text{In Ga As P} / \text{In Ga As P}$ のような多重構造としても本発明の有用性が失われないことは明らかである。また、コンタクト層 15、21、クラッド層 14、19 の組成は上記に限定されず、例えば In Ga As P 組成を用いたとして問題ない。

[0032] 前記 n i p 半導体層を成膜後、素子間の電気分離を目的として光の屈折率変調をしない領域の上部 n 型クラッド層 14 をドライエッチング及びウェットエッチングで除去する。また、光学損失低減の観点から当該除去箇所を更

に半絶縁性 $1nP22$ によって埋め戻す。

[0033] その後、 $[011]$ 面方向と等価な方向に形成された SiO_2 からなる MZ 干渉計導波路パターンを形成し、ドライエッチング及びウェットエッチング加工を用いて逆メサ方向にリッジ形状の光導波路を形成する。具体的には、 n 型コンタクト層 15 と n 型クラッド層 14 の一部とをドライエッチングした後、 n 型クラッド層 14 をウェットエッチングすることにより逆メサ方向にリッジ形状の光導波路を形成する。続いて下層 p 型クラッド層 19 にバイアス電圧を印加させるために、ドライ・ウェットエッチングを更に行い、図 6 に示すように p 型コンタクト層 21 の一部を露出させて電極 23 と接触させる。

[0034] p 型コンタクト層 21 の一部露出した箇所に絶縁膜 18 としてベンゾシクロブテン (BCB) を塗布して導波路の凹凸を平坦化する。その後、図 4 に示したような容量装荷型の進行波電極パターン P を金メッキ法により形成する。なお、BCB 以外にも絶縁性の低屈折率材料であるポリイミド等を用いても問題はない。

[0035] 作成した半導体光素子を変調器として駆動させるためには、 pn 接合に逆方向電界が印加されるように DC バイアス電極 23 に所定のバイアスを印加させた後、高周波信号を信号電極 (コプレーナ・ストリップ線路) に給電する。その結果、単相信号を給電させて駆動させることができるが、低消費電力化の観点から差動信号を給電させて変調器を駆動させても問題はないことが判った。

[0036] [実施例 2]

図 7 、 8 は本発明の実施例 2 に係る半導体光変調素子の断面を示す図である。図 7 は図 4 の $V-V'$ 断面図であり、図 6 は図 4 の $V1-V1'$ 断面図である。本実施例の半導体光変調素子は、 $nipn$ 型の構成を有する。同図において、半導体光変調素子は、上層から n 型コンタクト層 15 、 n 型クラッド層 14 、ノンドープクラッド・コア層 12 、 p 型キャリアブロック層 (25 、 n 型コンタクト 24 、 n 型クラッド層 11 の順に基板 10 上に積層さ

れている。

- [0037] 例えば上層n型コンタクト層15のキャリア濃度を $5E+18\text{ cm}^{-3}$ のInGaAsとし、n型クラッド層14のキャリア濃度を $1E+18\text{ cm}^{-3}$ のInPとする。また、p型キャリアブロック層25は電子に対して十分な障壁となるようにバンドギャップの大きなInAlAsに $1E+18\text{ cm}^{-3}$ のホールキャリアをドーピングさせた。なお、ノンドープ層の最上層はウェットエッチングにおけるInPのn型クラッド層14との選択性を利用すべくInGaAsP層15を挿入した。
- [0038] 結晶成長は有機金属気相成長(MOVPE)により、半絶縁性InP(100)基板10上に堆積した。コア層12のバンドギャップ波長は動作光波長で高効率に電気光学効果を有効に作用させ、且つ光吸収が問題にならない範囲で決定させる。例えば1.55ミクロン帯の場合にはコア層12の発光波長を1.4ミクロンメートル程度とする。コア層12は高効率変調の観点で望ましくはInGaAlAs/InAlAsの多重量子井戸構造で形成させるが、例えばInGaAsP/InP, InGaAsP/InGaAsPのような多重構造としても本発明の有用性が失われないことは明らかである。また、コンタクト・クラッド・キャリアブロック層13の組成は上記に限定されず、例えばInGaAsP組成を用いてもよい。
- [0039] 前記nipn半導体層を成膜後、素子間の電気分離を目的として光の屈折率変調をしない領域の上部n型クラッド層14をドライエッチング及びウェットエッチングで除去する。また、光学損失低減の観点から当該除去箇所を更に半絶縁性InP22によって埋め戻す。
- [0040] その後、[011]面方向と等価な方向に形成されたSiO₂からなるMZ干渉計導波路パターンを形成し、ドライエッチング及びウェットエッチング加工を用いてリッジ形状光導波路を形成する。
- [0041] 続いて、入出力領域において、下層n型クラッド11にバイアス電圧を印加させるために、ドライ・ウェットエッチングを更に行い、図8に示すようにn型コンタクト層24の一部を露出させて電極23と接触させる。なお、

変調動作をより安定化（p層内のホールキャリア蓄積防止）させるために図8に示す構成に代えて図9に示すようにn型コンタクト層24以外にp型キャリアブロック層25の一部も露出させ電極23と接触させてもよい。

[0042] p型キャリアブロック層25の一部露出した箇所に絶縁膜18としてベンゾシクロブテン（BCB）を塗布して導波路の凹凸を平坦化する。その後、図4に示したような容量装荷型の進行波電極パターンPを金メッキ法により形成する。なお、BCB以外にも絶縁性の低屈折率材料であるポリイミド等を用いても問題はない。

[0043] 作成した半導体光素子を変調器として駆動させるためには、pn接合に逆方向電界が印加されるようにDCバイアス電極23に所定のバイアスを印加させた後、高周波信号を信号電極（コプレーナ・ストリップ線路）に給電する。その結果、単相信号を給電させて駆動させることができるが、低消費電力化の観点から差動信号を給電させて変調器を駆動させても問題はないことが判った。

符号の説明

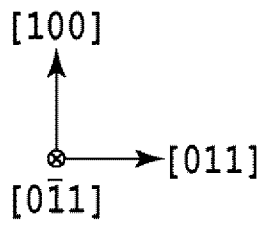
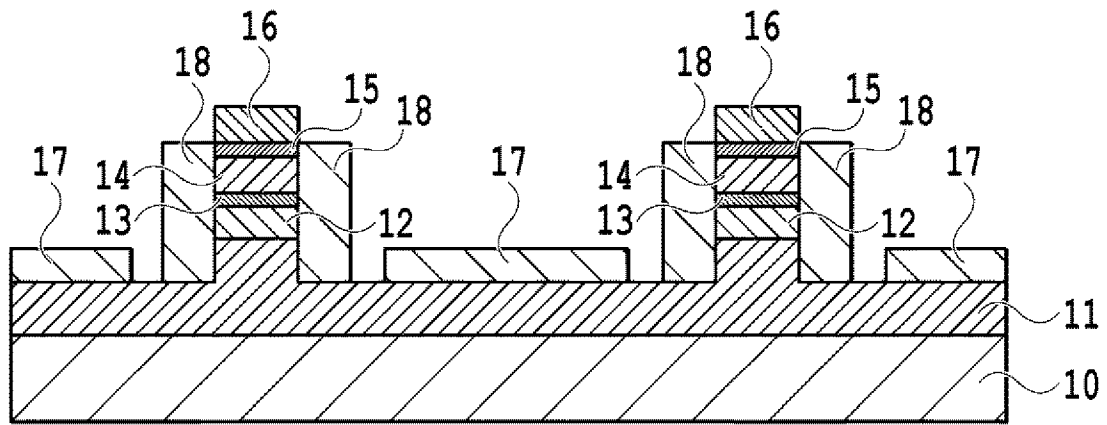
- [0044] 10 半導体結晶基板
11 n型クラッド層
12 iコア層
13 p型キャリアブロック層
14 n型クラッド層
15 n型コンタクト層
16 信号電極
17 接地電極
18 絶縁膜
19 p型クラッド層
20 p型コンタクト層
21 p型コンタクト層
22 SI型クラッド層

- 2 3 DCバイアス電極
- 2 4 n型コンタクト層
- 2 5 p型キャリアブロック層
- L 光導波路
- P 進行波電極パターン
- w ボンディングワイヤ

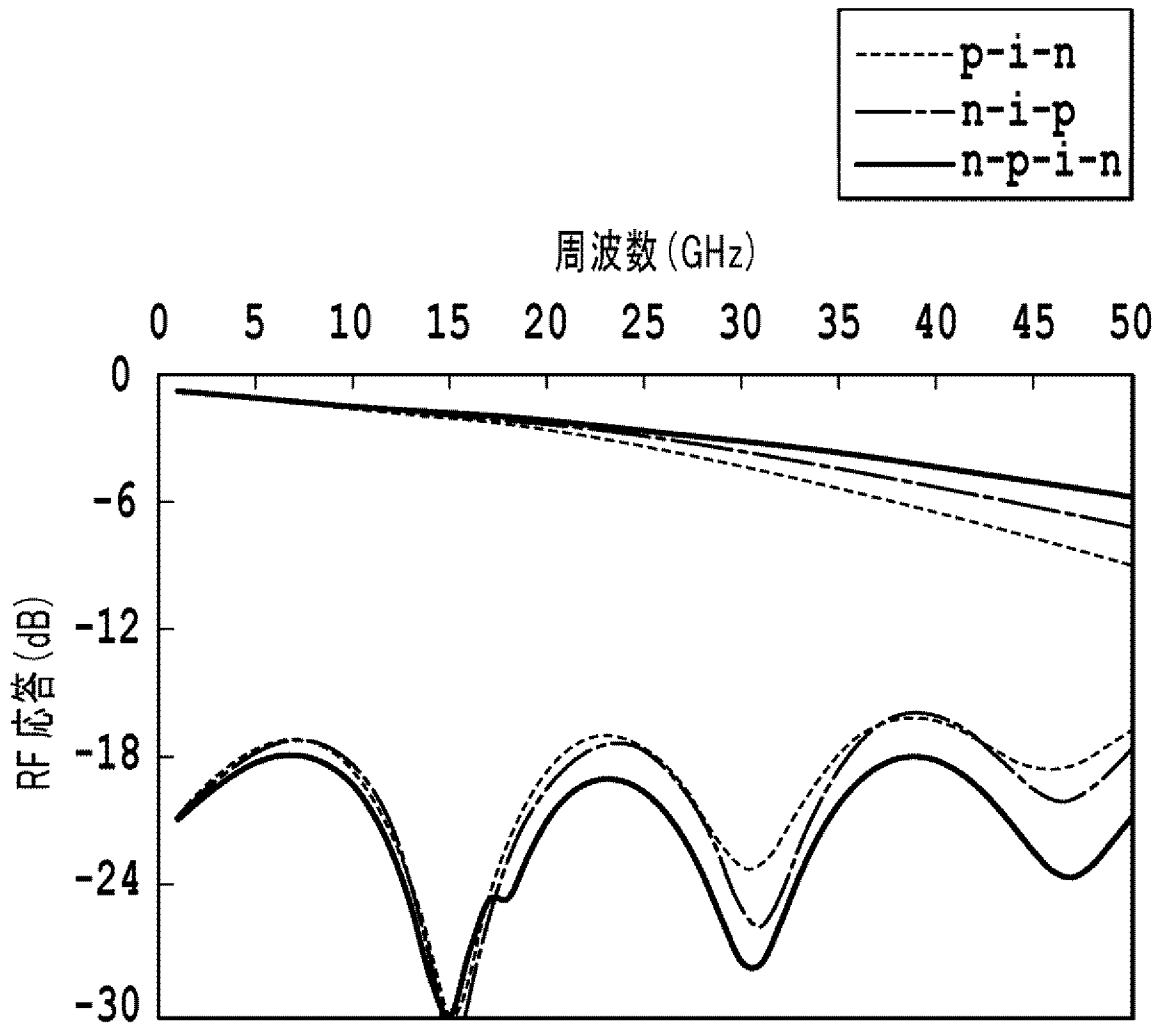
請求の範囲

- [請求項1] 光導波路に導波する光の屈折率を変調する屈折率変調領域と該屈折率変調領域で分岐する光の合分波を行う入出力領域とによって光の変調を行うマッハツェンダ型の半導体光変調素子であって、
- 前記光導波路は、屈折率変調領域においては、閃亜鉛鉱形半絶縁性の半導体結晶基板の(100)面と等価な基板面上に、上層から基板面に向かって少なくともn型クラッド層とiコア層とp型クラッド層とが積層されており、前記n型クラッド層は逆メサ方向にリッジ形状に形成され、該n型クラッド層上に容量装荷電極を設けたことを特徴とする半導体光変調素子。
- [請求項2] 前記光導波路は、光の屈折率を変調しない部分においては、閃亜鉛鉱形半絶縁性の半導体結晶基板の(100)面と等価な基板面上に、上層から基板面に向かって少なくとも半絶縁性のInPクラッド層とiコア層とp型クラッド層とが積層されていることを特徴とする請求項1に記載の半導体光変調素子。
- [請求項3] 前記n型クラッド層は、[011]面方向と等価な方向にマッハツェンダ型導波路形状にエッチングが施されることによって、逆メサ方向にリッジ形状となるように形成されることを特徴とする請求項1または2に記載の半導体光変調素子。
- [請求項4] 前記光導波路が上層から基板面に向かって順に少なくともn型クラッド層、iコア層、p型クラッド層、n型クラッド層を含む半導体多層構造から構成されることを特徴とする請求項1から3のいずれかに記載の半導体光変調素子。
- [請求項5] 前記p型クラッド層と電源に接続された電極とを電氣的に接触させていることを特徴とする請求項4に記載の半導体光変調素子。
- [請求項6] 前記容量装荷電極が差動線路配線板を介して差動信号源と接続されていることを特徴とする請求項1から5のいずれかに記載の半導体光変調素子。

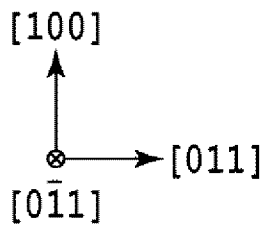
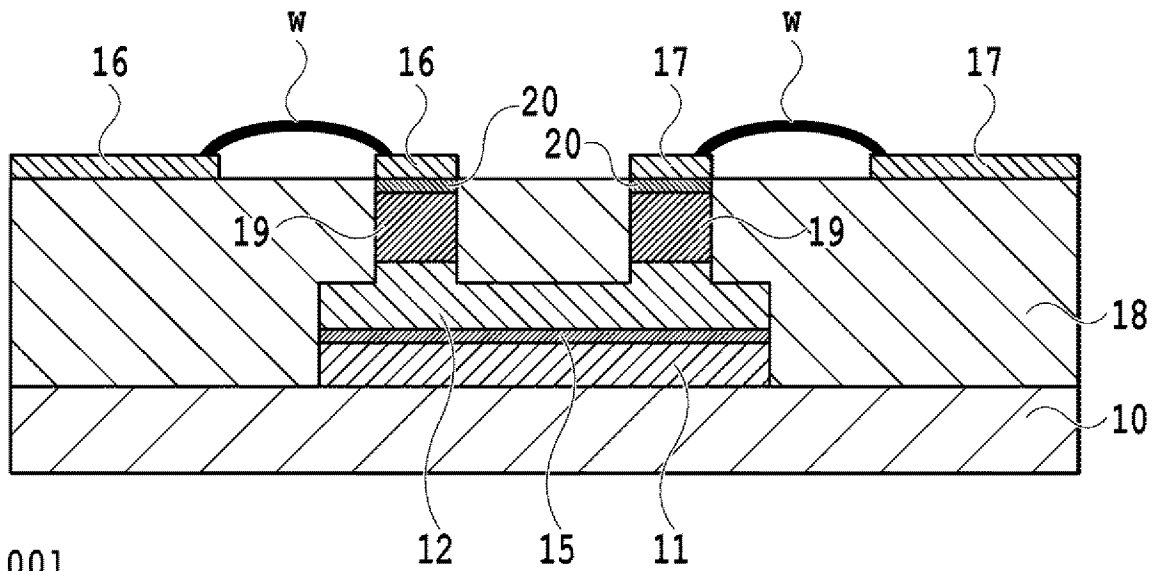
[図1]



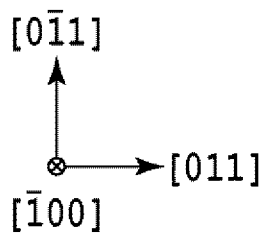
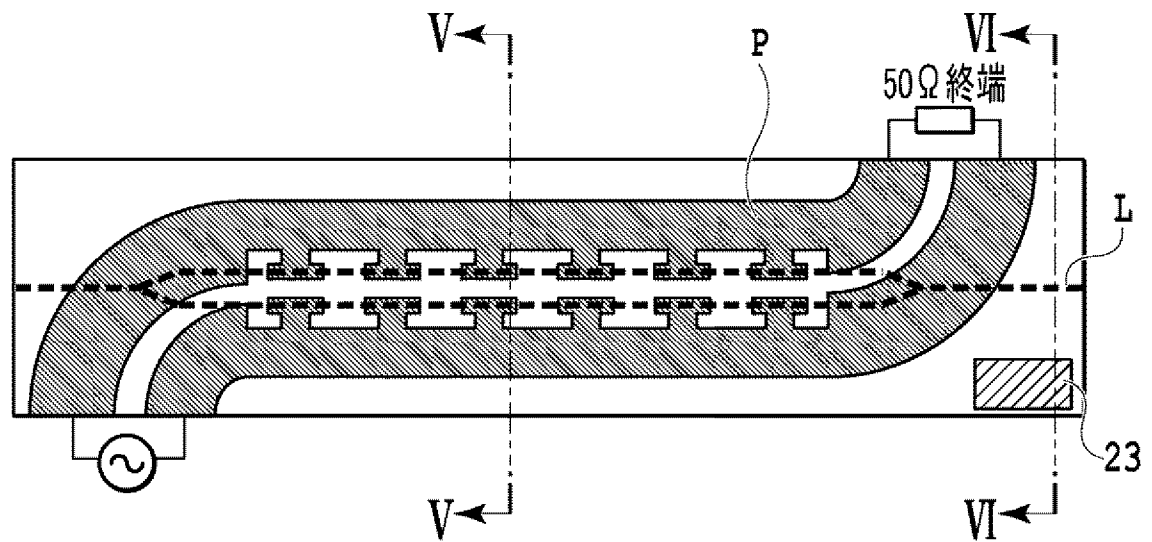
[図2]



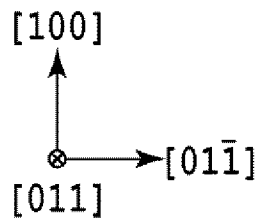
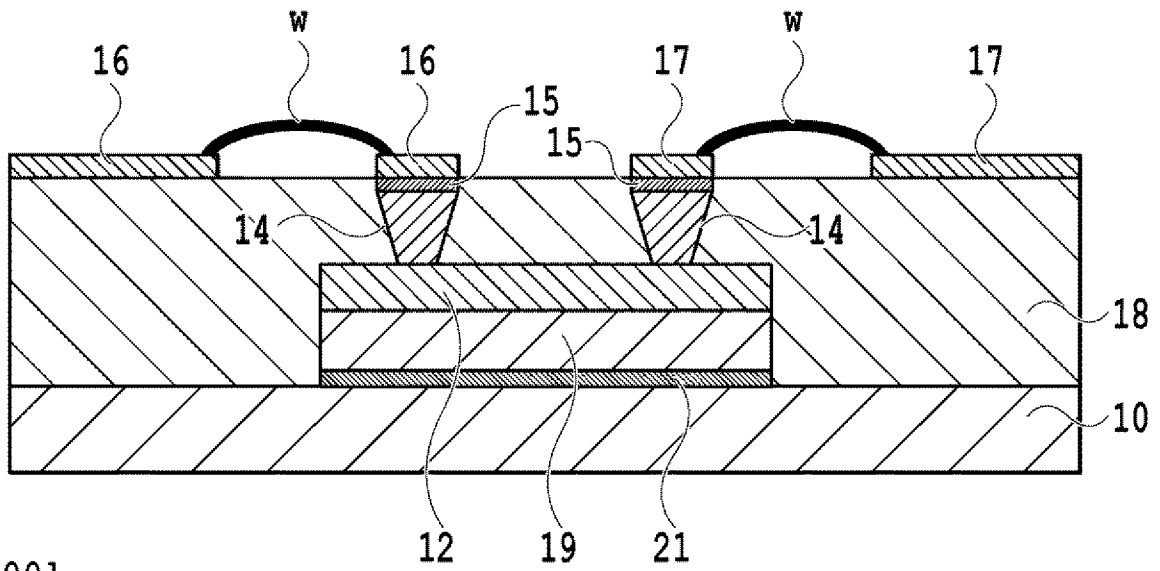
[図3]



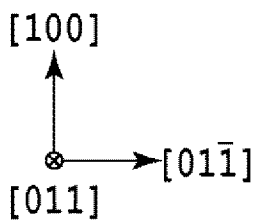
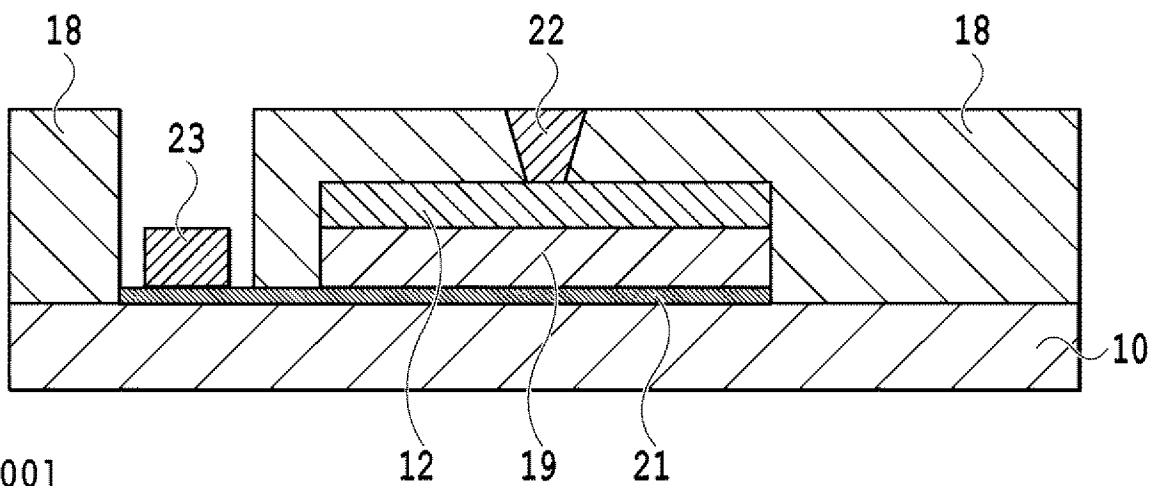
[図4]



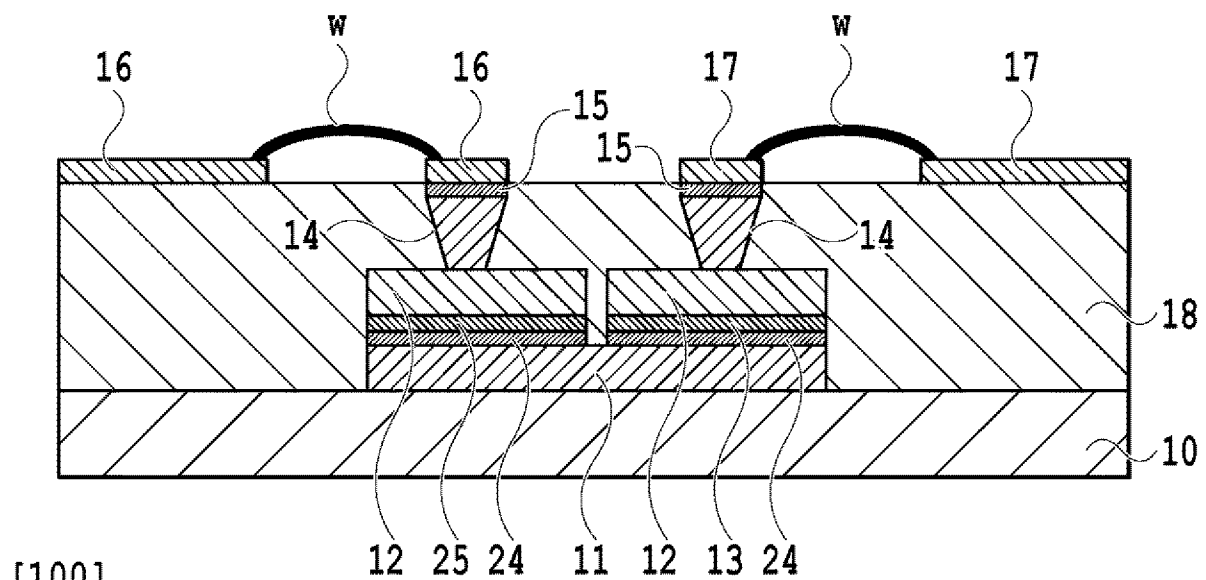
[図5]



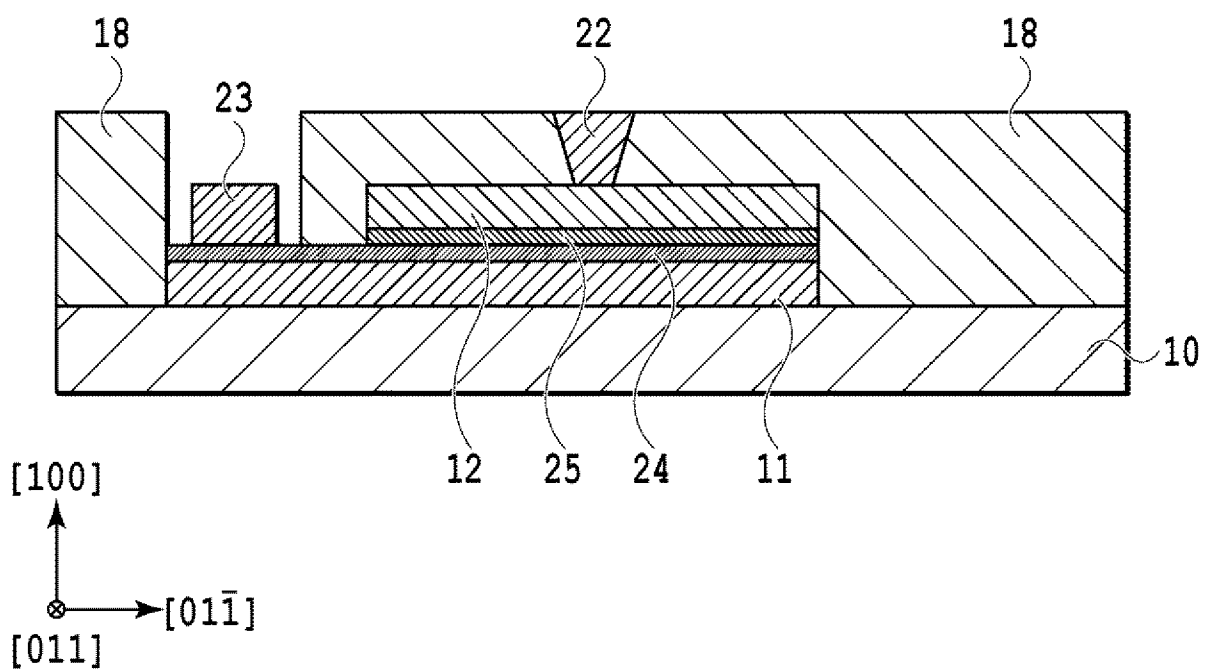
[図6]



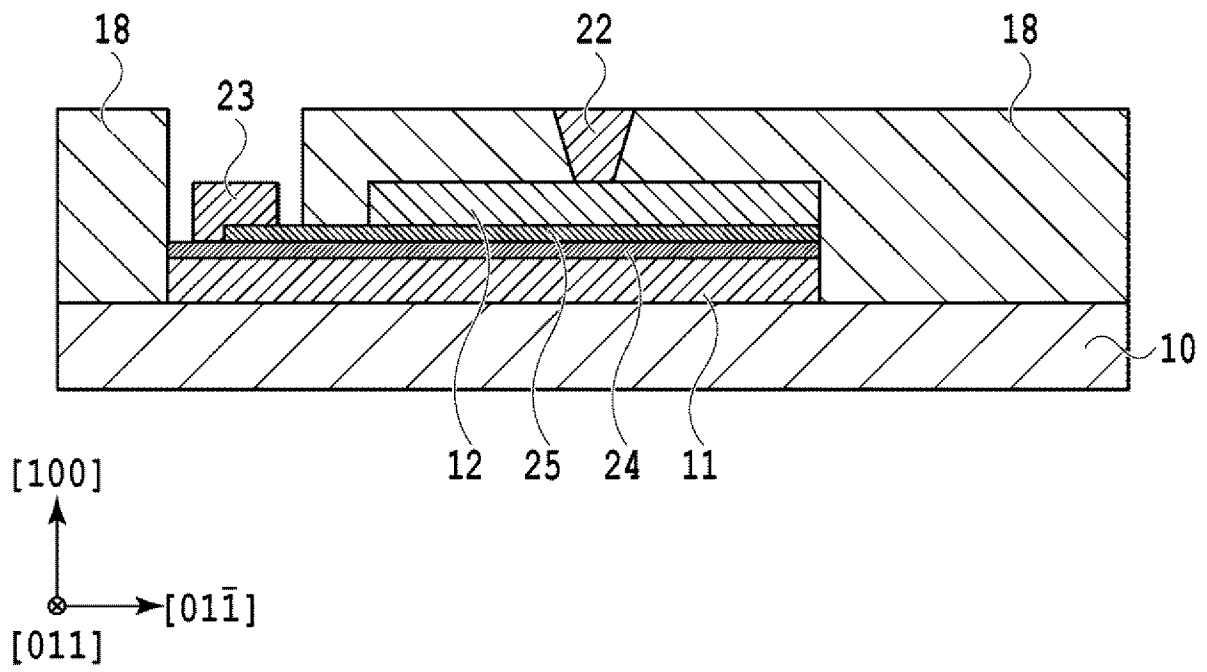
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/002649

<p>A. CLASSIFICATION OF SUBJECT MATTER <i>G02F1/025(2006.01) i, G02F1/225(2006.01) i</i></p> <p>According to International Patent Classification (IPC) or to both national classification and IPC</p>														
<p>B. FIELDS SEARCHED</p> <p>Minimum documentation searched (classification system followed by classification symbols) <i>G02F1/015-1/035, G02F1/225</i></p> <p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <i>Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2016</i> <i>Kokai Jitsuyo Shinan Koho 1971-2016 Toroku Jitsuyo Shinan Koho 1994-2016</i></p> <p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) <i>IEEE Xplore, JSTPlus(JDreamIII)</i></p>														
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:10%;">Category*</th> <th style="width:70%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width:20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td align="center">Y</td> <td>JP 2012-168356 A (Nippon Telegraph and Telephone Corp.), 06 September 2012 (06.09.2012), paragraphs [0026] to [0065]; fig. 1 to 5 (Family: none)</td> <td align="center">1-6</td> </tr> <tr> <td align="center">Y</td> <td>US 6647158 B2 (Massachusetts Institute of Technology), 11 November 2003 (11.11.2003), fig. 2, 3, 5, 6A; column 4, line 9 to column 5, line 54; column 6, line 10 to column 8, line 54 & WO 2002/023257 A2 & US 2002/071622 A1</td> <td align="center">1-6</td> </tr> <tr> <td align="center">Y</td> <td>KAISER,R. et al., High Performance Travelling Wave Mach-Zehnder Modulators for Emerging Generations of High Capacity Transmitter Components, ICTON, 2013, We.D2.2, 1-4</td> <td align="center">1-6</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	JP 2012-168356 A (Nippon Telegraph and Telephone Corp.), 06 September 2012 (06.09.2012), paragraphs [0026] to [0065]; fig. 1 to 5 (Family: none)	1-6	Y	US 6647158 B2 (Massachusetts Institute of Technology), 11 November 2003 (11.11.2003), fig. 2, 3, 5, 6A; column 4, line 9 to column 5, line 54; column 6, line 10 to column 8, line 54 & WO 2002/023257 A2 & US 2002/071622 A1	1-6	Y	KAISER,R. et al., High Performance Travelling Wave Mach-Zehnder Modulators for Emerging Generations of High Capacity Transmitter Components, ICTON, 2013, We.D2.2, 1-4	1-6
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
Y	JP 2012-168356 A (Nippon Telegraph and Telephone Corp.), 06 September 2012 (06.09.2012), paragraphs [0026] to [0065]; fig. 1 to 5 (Family: none)	1-6												
Y	US 6647158 B2 (Massachusetts Institute of Technology), 11 November 2003 (11.11.2003), fig. 2, 3, 5, 6A; column 4, line 9 to column 5, line 54; column 6, line 10 to column 8, line 54 & WO 2002/023257 A2 & US 2002/071622 A1	1-6												
Y	KAISER,R. et al., High Performance Travelling Wave Mach-Zehnder Modulators for Emerging Generations of High Capacity Transmitter Components, ICTON, 2013, We.D2.2, 1-4	1-6												
<p><input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.</p>														
<p>* Special categories of cited documents:</p> <table style="width:100%;"> <tr> <td style="width:50%;"> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="width:50%;"> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p> </td> </tr> </table>			<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>										
<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>													
<p>Date of the actual completion of the international search 12 August 2016 (12.08.16)</p>		<p>Date of mailing of the international search report 23 August 2016 (23.08.16)</p>												
<p>Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan</p>		<p>Authorized officer</p> <p>Telephone No.</p>												

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/002649

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 8-122719 A (Oki Electric Industry Co., Ltd.), 17 May 1996 (17.05.1996), fig. 1 (Family: none)	1-6
A	US 2014/0199014 A1 (VELTHAUS, Karl-Otto), 17 July 2014 (17.07.2014), fig. 1 to 8; paragraphs [0056] to [0078] & WO 2012/175551 A1 & EP 2538272 A1 & EP 2538272 B1	1-6
A	OGISO, Y. et al., [011] waveguide stripe direction n-i-p-n heterostructure InP optical modulator, ELECTRONICS LETTERS, 2014.04.24, VOL.50, NO.9, 688-690	1-6

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G02F1/025(2006.01)i, G02F1/225(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F1/015-1/035, G02F1/225		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2016年 日本国実用新案登録公報 1996-2016年 日本国登録実用新案公報 1994-2016年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) IEEE Xplore, JSTPlus (JDreamIII)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-168356 A (日本電信電話株式会社) 2012.09.06, [0026]-[0065], [図1]-[図5] (ファミリーなし)	1-6
Y	US 6647158 B2 (Massachusetts Institute of Technology) 2003.11.11, FIG. 2, FIG. 3, FIG5, FIG. 6A, 第4欄9行-第5欄54行, 第 6欄10行-第8欄54行 & WO 2002/023257 A2 & US 2002/071622 A1	1-6
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 12.08.2016	国際調査報告の発送日 23.08.2016	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 佐藤 宙子 電話番号 03-3581-1101 内線 3295	2L 9316

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	KAISER, R. et al., High Performance Travelling Wave Mach-Zehnder Modulators for Emerging Generations of High Capacity Transmitter Components, ICTON, 2013, We.D2.2, 1-4	1-6
Y	JP 8-122719 A (沖電気工業株式会社) 1996.05.17, [図1] (ファミリーなし)	1-6
A	US 2014/0199014 A1 (VELTHAUS, Karl-Otto) 2014.07.17, FIG. 1-8, [0056]-[0078] & WO 2012/175551 A1 & EP 2538272 A1 & EP 2538272 B1	1-6
A	OGISO, Y. et al., [011] waveguide stripe direction n-i-p-n heterostructure InP optical modulator, ELECTRONICS LETTERS, 2014.04.24, VOL. 50, NO. 9, 688-690	1-6