

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-545563

(P2024-545563A)

(43)公表日 令和6年12月10日(2024.12.10)

(51)国際特許分類	F I	テーマコード(参考)
H 0 5 H 1/46 (2006.01)	H 0 5 H 1/46 R	2 G 0 8 4
H 0 1 L 21/3065(2006.01)	H 0 1 L 21/302 1 0 1 G	5 F 0 0 4

審査請求 未請求 予備審査請求 未請求 (全33頁)

(21)出願番号	特願2024-524631(P2024-524631)	(71)出願人	519027693
(86)(22)出願日	令和4年10月18日(2022.10.18)		エーイーエス グローバル ホールディングス, プライベート リミテッド
(85)翻訳文提出日	令和6年6月20日(2024.6.20)		シンガポール国 5 3 9 7 7 5 シンガポール, タイ セン 1 8 , ナンバー 0 5 - 0 7
(86)国際出願番号	PCT/US2022/047059	(74)代理人	100078282
(87)国際公開番号	WO2023/076079		弁理士 山本 秀策
(87)国際公開日	令和5年5月4日(2023.5.4)	(74)代理人	100113413
(31)優先権主張番号	17/509,539		弁理士 森下 夏樹
(32)優先日	令和3年10月25日(2021.10.25)	(74)代理人	100181674
(33)優先権主張国・地域又は機関	米国(US)		弁理士 飯田 貴敏
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,	(74)代理人	100181641
	最終頁に続く		弁理士 石川 大輔
		(74)代理人	230113332
			最終頁に続く

(54)【発明の名称】 ロバストなテンソル化成形設定点波形ストリーミング制御

(57)【要約】

種々の例証的側面は、システムを対象とする。システムは、所望の設定点波形を示す入力を受信し、少なくとも部分的に所望の設定点波形を示す入力に基づいて、データパッケージを出力するように構成された設定点波形ストリーミング原形モジュールを備え、データパッケージは、複数の点、補間法、および1つ以上の補間パラメータを備えている。システムは、データパッケージを設定点波形ストリーミング原形モジュールから受信し、少なくとも部分的にデータパッケージに基づいて、ストリーミング設定点波形を出力するように構成された設定点波形ストリーミング処理モジュールをさらに備えている。

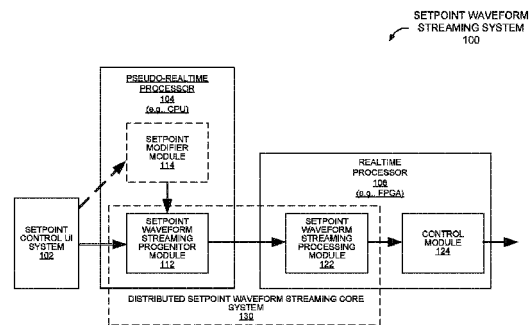


FIG. 1

**【特許請求の範囲】****【請求項 1】**

システムであって、前記システムは、

設定点波形ストリーミング原形モジュールであって、前記設定点波形ストリーミング原形モジュールは、所望の設定点波形を示す入力を受信し、少なくとも部分的に前記所望の設定点波形を示す前記入力に基づいて、データパッケージを出力するように構成され、前記データパッケージは、複数の点、補間法、および 1 つ以上の補間パラメータを備えている、設定点波形ストリーミング原形モジュールと、

設定点波形ストリーミング処理モジュールと、  
を備え、

前記設定点波形ストリーミング処理モジュールは、前記データパッケージを前記設定点波形ストリーミング原形モジュールから受信し、少なくとも部分的に前記データパッケージに基づいて、ストリーミング設定点波形を出力するように構成されている、システム。

**【請求項 2】**

入力への応答を処理するために第 1 の応答処理速度で動作する第 1 のプロセッサと、  
入力への応答を処理するために第 2 の応答処理速度で動作する第 2 のプロセッサと  
をさらに備え、

第 2 の応答処理速度は、前記第 1 の応答処理速度より高速であり、

前記設定点波形ストリーミング原形モジュールは、前記第 1 のプロセッサ上で実行されるように構成され、

前記設定点波形ストリーミング処理モジュールは、前記第 2 のプロセッサ上で実行されるように構成されている、請求項 1 に記載のシステム。

**【請求項 3】**

前記第 1 のプロセッサは、擬似リアルタイムプロセッサを備え、前記第 2 のプロセッサは、リアルタイムプロセッサを備えている、請求項 2 に記載のシステム。

**【請求項 4】**

コントローラをさらに備え、前記擬似リアルタイムプロセッサおよび前記リアルタイムプロセッサの両方は、前記コントローラに含まれる、請求項 3 に記載のシステム。

**【請求項 5】**

前記コントローラは、無線周波数 ( R F ) 発生器に含まれ、前記 R F 発生器は、R F 増幅器も備え、前記コントローラは、少なくとも部分的に前記ストリーミング設定点波形に基づく制御信号を前記 R F 増幅器に出力するように構成されている、請求項 4 に記載のシステム。

**【請求項 6】**

前記 R F 発生器は、少なくとも部分的に前記ストリーミング設定点波形に基づいて、プラズマ処理チャンバを備えている R F 負荷を駆動するように構成されている、請求項 5 に記載のシステム。

**【請求項 7】**

前記第 1 のプロセッサは、C P U を備え、前記第 2 のプロセッサは、F P G A を備えている、請求項 2 に記載のシステム。

**【請求項 8】**

前記設定点波形ストリーミング処理モジュールは、前記設定点波形を制御モジュールに出力するように構成されている、請求項 1 に記載のシステム。

**【請求項 9】**

リアルタイムプロセッサをさらに備え、前記設定点波形ストリーミング処理モジュールおよび前記制御モジュールの両方は、前記リアルタイムプロセッサ上で実行されるように構成されている、請求項 8 に記載のシステム。

**【請求項 10】**

前記複数の点、前記補間法、および前記 1 つ以上の補間パラメータは、前記設定点波形ストリーミング処理モジュールが前記設定点波形を出力するための十分な情報を備え、そ

10

20

30

40

50

れによって、前記設定点波形は、名目分解能以内まで、前記所望の設定点波形を示す入力によって示されるような前記所望の設定点波形に合致する、請求項 1 に記載のシステム。

【請求項 1 1】

前記補間法は、最近傍補間法、次近傍補間法、前近傍補間法、ホールドサンプル補間法、線形補間法、指数関数的補間法、正弦和補間法、Fourier 級数補間法、三次補間法、Chebyshev 多項式補間法、Hermite 多項式補間法、Gaussian 補間法、Weibull 補間法、およびスプライン補間法のうちの少なくとも 1 つを備えている、請求項 1 に記載のシステム。

【請求項 1 2】

前記設定点波形ストリーミング原形モジュールは、設定点制御ユーザインターフェースシステムから入力を受信するように構成されている、請求項 1 に記載のシステム。 10

【請求項 1 3】

設定点修正器モジュールをさらに備え、前記設定点修正器モジュールは、前記設定点波形ストリーミング原形モジュールに設定点修正器情報を入力するように構成されている、請求項 1 に記載のシステム。

【請求項 1 4】

擬似リアルタイムプロセッサをさらに備え、前記設定点修正器モジュールおよび前記設定点波形ストリーミング原形モジュールの両方は、前記擬似リアルタイムプロセッサに含まれ、前記設定点修正器モジュールおよび前記設定点波形ストリーミング原形モジュールの両方は、設定点制御ユーザインターフェースシステムから入力を受信するように構成されている、請求項 1 3 に記載のシステム。 20

【請求項 1 5】

方法であって、前記方法は、

1 つ以上のプロセッサによって、所望の設定点波形を示す入力を受信することと、

前記 1 つ以上のプロセッサによって、少なくとも部分的に前記所望の設定点波形を示す前記入力に基づいてデータパッケージを発生させることであって、前記データパッケージは、複数の点、補間法、および 1 つ以上の補間パラメータを備えている、ことと、

前記 1 つ以上のプロセッサによって、少なくとも部分的に前記データパッケージに基づいて設定点波形を発生させることと

を含む、方法。 30

【請求項 1 6】

前記データパッケージを発生させることは、設定点波形ストリーミング原形モジュールによって実施され、少なくとも部分的に前記データパッケージに基づいて設定点波形を発生させることは、設定点波形ストリーミング処理モジュールによって実施され、前記設定点波形ストリーミング原形モジュールは、前記データパッケージを前記設定点波形ストリーミング処理モジュールに出力するようにさらに構成され、前記設定点波形ストリーミング処理モジュールは、前記設定点波形を制御モジュールに出力するようにさらに構成されている、請求項 1 5 に記載の方法。

【請求項 1 7】

前記設定点波形ストリーミング原形モジュールは、CPU または他の擬似リアルタイムプロセッサ上で実行するように構成され、前記設定点波形ストリーミング処理モジュールは、FPGA または他のリアルタイムプロセッサ上で実行するように構成されている、請求項 1 6 に記載の方法。 40

【請求項 1 8】

コンピューティングシステムであって、前記システムは、

1 つ以上の処理デバイス、1 つ以上の有形コンピュータ読み取り可能なメモリデバイス、および 1 つ以上の有形コンピュータ読み取り可能なデータ記憶デバイスと、

前記 1 つ以上のメモリデバイスを使用する前記 1 つ以上の処理デバイスによる実行のために前記 1 つ以上のデータ記憶デバイス上に記憶されたプログラム命令であって、前記プログラム命令は、所望の設定点波形を示す入力を受信するためである、プログラム命令と 50

前記 1 つ以上のメモリデバイスを使用する前記 1 つ以上の処理デバイスによる実行のために前記 1 つ以上のデータ記憶デバイス上に記憶されたプログラム命令であって、前記プログラム命令は、少なくとも部分的に前記所望の設定点波形を示す前記入力に基づいてデータパッケージを発生させるためであり、前記データパッケージは、複数の点、補間法、および 1 つ以上の補間パラメータを備えている、プログラム命令と、

前記 1 つ以上のメモリデバイスを使用する前記 1 つ以上の処理デバイスによる実行のために前記 1 つ以上のデータ記憶デバイス上に記憶されたプログラム命令であって、前記プログラム命令は、少なくとも部分的に前記データパッケージに基づいて設定点波形を発生させるためである、プログラム命令と

10

を備えている、コンピューティングシステム。

#### 【請求項 19】

前記データパッケージを発生させるための前記プログラム命令は、設定点波形ストリーミング原形モジュールに含まれ、

少なくとも部分的に前記データパッケージに基づいて設定点波形を発生させるための前記プログラム命令は、設定点波形ストリーミング処理モジュールに含まれ、

前記設定点波形ストリーミング原形モジュールに含まれる前記プログラム命令は、前記データパッケージを前記設定点波形ストリーミング処理モジュールに出力するようにさらに構成され、

前記設定点波形ストリーミング処理モジュールに含まれる前記プログラム命令は、前記設定点波形を制御モジュールに出力するようにさらに構成されている、請求項 18 に記載のコンピューティングシステム。

20

#### 【請求項 20】

前記 1 つ以上の処理デバイスは、CPU または他の擬似リアルタイムプロセッサと、FPGA または他のリアルタイムプロセッサとを備え、

前記設定点波形ストリーミング原形モジュールに含まれる前記プログラム命令は、前記 CPU または他の擬似リアルタイムプロセッサ上で実行するように構成され、

前記設定点波形ストリーミング処理モジュールに含まれる前記プログラム命令は、前記 FPGA または他のリアルタイムプロセッサ上で実行するように構成されている、請求項 19 に記載のコンピューティングシステム。

30

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本開示の側面は、概して、無線周波数 (RF) 発生器に関する制御システムを含む制御システムに関する。

##### 【背景技術】

##### 【0002】

制御システムは、多くの技術領域における重要な用途を有し、用途は、プラズマ用途；半導体処理および他の材料処理；ロボット工学；自動車、航空機、および宇宙船のための乗り物制御システム；および、他の電子、製造、および産業システムを含む。半導体処理および他の高度材料処理は、ますます精巧化されるプラズマプロセスに依拠する。そのようなプラズマプロセスは、次に、本質的に不安定かつ非線形なプラズマに増加している精度および一貫性に従わせるために、ますます精巧化される電力システムおよび制御システムを要求する。そのようなプラズマは、プラズマエッチングプロセス、プラズマ強化型化学的蒸着 (CEPVD) プロセス、プラズマ強化型原子層堆積 (PEALD) プロセス、プラズマ支援型原子層堆積 (PAALD)、RF スパッタリング堆積、および他のプラズマ用途等のプロセスのために使用される。

40

##### 【0003】

実質的な技術的進歩の後、1 つの典型的なプラズマ電力および制御システムは、誘導結合型プラズマ (ICP) リアクタを備え得、ICP リアクタは、RF インピーダンス整合

50

ネットワークを通して接続されるRF発生器によって給電され、測定機器を伴い、測定機器は、整合ネットワークおよびプラズマリアクタから信号および物理的状态を検出し、そのデータをRF発生器に送給する。整合ネットワークは、プラズマの迅速に変化するカオス的な非線形インピーダンスの迅速で高精度な整合を実行し、RF発生器をそれらの迅速な非線形インピーダンスの変化の他の有害な影響から保護する。RF発生器は、電力を増幅し、電力を基本的な入力形態からプラズマに給電するために最適化された形態に変換する。RF発生器は、RF電力増幅器と、ユーザインターフェースと、計測および制御マルチプロセッサシステムオンチップ(M&CMPSoC)等のコントローラとを備え、コントローラは、RF発生器を制御する。

【発明の概要】

10

【課題を解決するための手段】

【0004】

本明細書に開示される種々の側面は、ロバストな成形設定点波形ストリーミング制御を可能にし、提供し得る新規設定点波形ストリーミングシステム、デバイス、および方法と、そのような新規設定点波形ストリーミングシステム、デバイス、および方法を組み込む新規プロセッサ、コントローラ、RF発生器、システム、デバイス、および方法とを提供する。本開示の種々の新規システムは、設定点修正器の概念を新規かつ発明的システム、デバイス、および方法の中でもとりわけ、平均された制御、すなわち、経時的に平均された量に基づく、制御信号の代わりに、事実上瞬間またはリアルタイム制御を提供する設定点波形ストリーミングに拡張し得る。

20

【0005】

種々の例証的側面は、システムを対象とする。システムは、所望の設定点波形を示す入力を受信し、少なくとも部分的に所望の設定点波形を示す入力に基づいて、データパッケージを出力するように構成された設定点波形ストリーミング原形モジュールを備え、データパッケージは、複数の点、補間法、および1つ以上の補間パラメータを備えている。システムは、データパッケージを設定点波形ストリーミング原形モジュールから受信し、少なくとも部分的にデータパッケージに基づいて、ストリーミング設定点波形を出力するように構成された設定点波形ストリーミング処理モジュールをさらに備えている。

【0006】

種々の例証的側面は、方法を対象とする。方法は、1つ以上のプロセッサによって、所望の設定点波形を示す入力を受信することを含む。方法は、1つ以上のプロセッサによって、少なくとも部分的に所望の設定点波形を示す入力に基づいて、データパッケージを発生させることをさらに含み、データパッケージは、複数の点、補間法、および1つ以上の補間パラメータを備えている。方法は、1つ以上のプロセッサによって、少なくとも部分的にデータパッケージに基づいて、設定点波形を発生させることをさらに含む。

30

【0007】

種々の例証的側面は、コンピューティングシステムを対象とする。コンピューティングシステムは、1つ以上の処理デバイスと、1つ以上の有形コンピュータ読み取り可能なメモリデバイスと、1つ以上の有形コンピュータ読み取り可能なデータ記憶デバイスとを備えている。コンピューティングシステムは、プログラム命令をさらに備え、プログラム命令は、1つ以上のメモリデバイスを使用する1つ以上の処理デバイスによる実行のために1つ以上のデータ記憶デバイス上に記憶された所望の設定点波形を示す入力を受信するためである。コンピューティングシステムは、1つ以上のメモリデバイスを使用する1つ以上の処理デバイスによる実行のために1つ以上のデータ記憶デバイス上に記憶されたプログラム命令をさらに備え、プログラム命令は、少なくとも部分的に所望の設定点波形を示す入力に基づいてデータパッケージを発生させるためであり、データパッケージは、複数の点、補間法、および1つ以上の補間パラメータを備えている。コンピューティングシステムは、1つ以上のメモリデバイスを使用する1つ以上の処理デバイスによる実行のために1つ以上のデータ記憶デバイス上に記憶されたプログラム命令をさらに備え、プログラム命令は、少なくとも部分的にデータパッケージに基づいて設定点波形を発生させるため

40

50

である。

【 0 0 0 8 】

種々のさらなる側面は、付随の図に描写され、下記に説明され、それらに基づいて、さらに明白になるであろう。本開示全体を通して、用語「システム」は、別様に規定されない場合、一般的に、システム、デバイス、方法、プロセス、装置、技法、または別の潜在的本発明のカテゴリを指す、または組み込むために使用され得る。なお、「システム、デバイス、および方法」等の言及は、用語「システム」の本意図される汎用意味を無効にしない、またはそれに影響を及ぼさない。

【 図面の簡単な説明 】

【 0 0 0 9 】

本開示の技術の種々の特徴および利点は、それらの技術の特定の実施形態の以下の説明から明白であり、付随の図面に図示される通りである。図面は、必ずしも縮尺通りではなく、代わりに、技術的概念の原理を例証することに重点が置かれている。図面では、同様の参照文字は、異なる図全体を通して、同じ部品を指し得る。図面は、本開示の例証的实施形態を描写するにすぎず、したがって、範囲における限定とは考えられない。

10

【 0 0 1 0 】

【 図 1 】 図 1 は、本開示の側面による設定点波形ストリーミングシステムの概念的ブロック図を図示する。

【 0 0 1 1 】

【 図 2 】 図 2 は、本開示の側面による設定点波形ストリーミングシステムを組み込む例示的プラズマ処理環境の概念的ブロック図を図示する。

20

【 0 0 1 2 】

【 図 3 】 図 3 は、本開示の側面による単一の状態またはパルスレベルのための単一の例示的設定点波形 3 0 0 に関する経時的振幅のグラフを示す。

【 0 0 1 3 】

【 図 4 】 図 4 は、例証的例によるユーザ入力によって示される所望の設定点波形のグラフを示す。

【 0 0 1 4 】

【 図 5 】 図 5 は、例証的例によるシード波形のグラフを示す。

【 0 0 1 5 】

【 図 6 】 図 6 は、例証的例による設定点波形のグラフを示す。

30

【 0 0 1 6 】

【 図 7 】 図 7 は、別の例証的例による設定点波形のグラフを示す。

【 0 0 1 7 】

【 図 8 】 図 8 は、別の例証的例による設定点波形のグラフを示す。

【 0 0 1 8 】

【 図 9 】 図 9 は、別の例証的例による設定点波形のグラフを示す。

【 0 0 1 9 】

【 図 1 0 】 図 1 0 は、本開示の別の側面において、設定点波形ストリーミング原形モジュールと、設定点波形ストリーミング処理モジュールとを備え得るコントローラの動作のための例示的方法のためのフローチャートを描写する。

40

【 0 0 2 0 】

【 図 1 1 】 図 1 1 は、本開示の種々の実施形態における設定点波形ストリーミングシステム、および本明細書に開示される他のシステム、方法、および装置の種々の実施形態のいずれかを具現化、制御、または実行し得る例示的コンピューティングシステムのブロック図を描写する。

【 0 0 2 1 】

【 図 1 2 】 図 1 2 は、本開示の種々の実施形態における設定点波形ストリーミングシステム、および本明細書に開示される他のシステム、方法、および装置の種々の実施形態の 1 つ以上の側面を実施、実行、または具現化し得る例示的物理的コンポーネントの概念的ブ

50

ロック図を描写する。

【発明を実施するための形態】

【0022】

本開示の側面は、ロバストな成形設定点波形ストリーミング制御を可能にし、それを提供し得る新規設定点波形ストリーミングシステム、デバイス、および方法と、そのような新規設定点システム、デバイス、および方法を組み込む新規制御システム、デバイス、および方法を提供する。本開示の種々の新規システムは、平均された制御または制御信号（経時的に平均された量に基づく）の代わりに、事実上瞬間的またはリアルタイムの制御を提供する設定点波形ストリーミングまで設定点修正器の概念を拡張し得る。本開示の目的のために、かつ当業者の理解に照らして、事実上「瞬間」または「リアルタイム」は、制御システムによって制御されるべきシステム、装置、機械、または環境に特有の物理的現象の典型的時間スケールに対して非常に短い時間スケールを指し得る（種々の例において、プラズマ処理チャンバ等、いくつかの例では、プラズマ処理チャンバにおいて、制御されるべきプラズマは、典型的に、非常に短い時間スケールにおいて高速変化を伴う非線形かつ無秩序でさえある挙動を示し得る）。本開示の設定点ストリーミングシステムは、設定点修正器適応非線形処理および/またはフィルタリングと連続して、それと並行して、またはそれから独立して、使用され得、設定点修正器適応非線形処理は、本願と並行して準備中である本譲受人の別の特許出願の主題である。

10

【0023】

本開示の設定点波形ストリーミングシステムは、計算集約的である擬似リアルタイム動作をより比較的到低速のCPUにオフロードし得、実質的に、FPGA上の動作をリアルタイム動作またはそのみに限り、種々の例では、したがって、より多くの利用可能な処理容量を可能にし、SOCおよび/またはFPGA/CPUシステムの寿命を延長し得、それは、次いで、次世代制御により完全に向けられ得る。本開示の設定点ストリーミングシステムは、したがって、より高価な高性能ハードウェア特徴を組み込むために制御システムを再設計することまたは修正することを要求せずに、性能における新しい打開策を達成し得る。

20

【0024】

本開示の設定点波形ストリーミングシステムは、制御システムの分散型モジュール式アーキテクチャを可能にすることに役立ち得、かつ制御システムの中への組み込みを可能にすることにも役立ち、本願と並行して準備中である本譲受人の別の特許出願の主題である新規テンソル信号処理ユニット(TSPU)およびそのデータフローの潜在的足掛かりおよび基礎的要素としての役割を果たし得る。

30

【0025】

本開示の設定点波形ストリーミングシステムは、「基準モデル」の概念を恣意的に成形され、追跡可能である基準設定点波形のより一般化された概念に一般化し得、恣意的に成形され、追跡可能である基準設定点波形は、プラズマ上の電力波形の反復的性質から利益を享受し得る。本開示の設定点ストリーミングシステムは、適応制御がはるかにロバストかつ安定であることを可能にし得る（非線形が強く無秩序な負荷において動作するときを含む）。本開示の設定点ストリーミングシステムは、したがって、古いMIT-MRACルール(Massachusetts Institute of Technology - モデル基準適応制御ルール)に依拠する従来技術システムに優る絶大な利点を提供し得、それらの従来技術システムは、フィードフォワード、適応レートルックアップ、および単入力単出力(SISO)伝達関数を伴うものを含み、それらにおいて、制御されるべきシステムがより非線形になるほど、制御システムの性能がより遅延および脆弱になり、制御システムは、限界に達し、不安定になり、そのハードウェアを破壊する機会がより高くなる。

40

【0026】

図1は、本開示の側面による設定点波形ストリーミングシステム100の概念的ブロック図を図示する。設定点波形ストリーミングシステム100は、設定点ストリーミングユ

50

ーザインターフェース (UI) システム (SSUIS) 102 と、擬似リアルタイムプロセッサ 104 (例えば、CPU) と、リアルタイムプロセッサ 106 (例えば、FPGA) とを備えている。本説明の目的のために、用語「リアルタイム」は、概して、適用可能技術分野において熟知されているものとして解釈され得、いくつかの例では、FPGA に特有の反応時間を伴って、命令を処理し、入力に反応することが日常的に可能なプロセッサに対する適応性を含み得る一方、用語「擬似リアルタイム」は、いくつかの例では、CPU に特有の反応時間を伴って、命令を処理し、入力に反応することが日常的に可能なプロセッサに対する適応性を含み得る。擬似リアルタイムプロセッサ 104 は、擬似リアルタイムプロセッサ 104 上で構成および/または実行される設定点波形ストリーミング原形モジュール 112 を備え、随意に、擬似リアルタイムプロセッサ 104 上で構成および/または実行される設定点修正器 114 を含み得る。リアルタイムプロセッサ 106 は、その上で構成および/または実行される、設定点波形ストリーミング処理モジュール 122 と、制御モジュール 124 とを備えている。

10

**【0027】**

設定点制御 UI システム 102 は、設定点制御 UI を実行し、ユーザが所望の設定点波形を設定点制御 UI に示すユーザ入力を入力することを可能にすることが可能であるコンピュータまたは任意の他のデバイスを備え得る。設定点制御 UI は、少なくとも部分的に設定点制御 UI システム 102 と同じ 1 つ以上のデバイス上で、クラウドにおいて、および/または任意の他のアクセス可能コンピューティングリソース上で実行され得る設定点制御アプリケーションと相互作用し得る。

20

**【0028】**

設定点波形ストリーミング原形モジュール 112 および設定点波形ストリーミング処理モジュール 122 は、分散型設定点波形ストリーミングコアシステム 130 を一緒に形成し、一緒になって、そのように考えられる。分散型設定点波形ストリーミングコアシステム 130 の異なるコンポーネント、機能、および/または側面は、種々の例では、設定点波形ストリーミング原形モジュール 112 および設定点波形ストリーミング処理モジュール 122 を横断して、および擬似リアルタイムプロセッサ 104、リアルタイムプロセッサ 106、および/または追加のプロセッサ、デバイス、またはコンポーネントを横断して、異なる方法において、分散され得る。種々の例では、分散型設定点波形ストリーミングコアシステム 130 は、図 1 に示されるように、それ自体によって、それ自体の中で、かつ設定点波形ストリーミングシステム 100 の任意の他のコンポーネントまたは側面から独立して本開示の発明側面を実施、実行、および/または具現化し得る。いくつかの例では、分散型設定点波形ストリーミングコアシステム 130 は、単一のコントローラ内に組み込まれ得、単一のコントローラは、下記にさらに説明されるように、擬似リアルタイムプロセッサ 104 とリアルタイムプロセッサ 106 とを一体型コンポーネントとして組み込み得る。

30

**【0029】**

設定点ストリーミング UI システム 102 は、ユーザまたはシステムが入力を入力することを可能にし得、設定点波形ストリーミング原形モジュール 112 への送達のために、それらの入力を処理し得、それらの処理された入力を設定点波形ストリーミング原形モジュール 112 に出力し得る。設定点修正器 114 は、設定点修正器出力を設定点ストリーミング原形モジュール 112 に出力し得る。設定点波形ストリーミング原形モジュール 112 は、少なくとも部分的に処理されたユーザ入力に基づいて、いくつかの例では、少なくとも部分的に設定点修正器信号にも基づいて、テンソル化シード波形および対応する波形パラメータを発生させ得る。すなわち、設定点波形ストリーミング原形モジュール 112 は、テンソルの形態におけるシード波形のために、データの全てをエンコーディングし得、それは、有利なこととして、設定点波形ストリーミング処理モジュール 122 によって迅速に処理され得る。設定点波形ストリーミング原形モジュール 112 は、テンソル化シード波形および対応するパラメータをリアルタイムプロセッサ 106 上の設定点波形ストリーミング処理モジュール 122 に出力し得る。設定点波形ストリーミング処理モジュ

40

50

ール122は、設定点波形ストリーミング原形を示すテンソル化設定点波形信号等の出力を設定点波形ストリーミング原形モジュール112から受信し得、出力からのデータを使用および処理し、ストリーミングできる完全設定点波形を発生させ、出力し得る。

#### 【0030】

制御モジュール124は、異なる例では、MRAC（モデル基準適応制御）制御モジュール、1つ以上のPIDモジュールを備えているPID（比例・積分・微分）制御モジュール、利得パラメータ化制御モジュール、または別のタイプの制御モジュールを備え得る。制御モジュール124は、設定点波形ストリーミングを設定点波形ストリーミング処理モジュール122から受信し得、誤差信号およびシステムセンサ読み取り値等の他の入力も受信し得る。制御モジュール124は、制御モジュール124が中間演算のようなアクシオンを実施する必要性を決定する場合、および決定するとき、誤り訂正等の中間演算を適用し得る。制御モジュールは、少なくとも部分的に設定点波形ストリーミング処理モジュール122によって出力されたストリーミング設定点波形に基づく制御信号を発生させ、出力し得る。

10

#### 【0031】

設定点波形ストリーミングシステム100は、設定点制御UIシステム102を介して、ユーザが、プラズマリアクタまたは他のタイプのプラズマチャンバ内のプラズマのための出力電力波形の所望の形状を入力することを可能にする。設定点波形ストリーミングシステム100は、いくつかの例では、設定点波形が、リアルタイムプロセッサ106（例えば、FPGA）のサンプリングレートの最大8倍（8x）等の非常に高分解能を伴う任意の形状およびタイプであることを可能にし得る。一例では、リアルタイムプロセッサ106は、100メガヘルツ（MHz）のサンプリング速度を伴うFPGAを備え得、設定点波形ストリーミングシステム100によって可能にされる設定点波形の分解能は、12.5MHzであり得る。別の例示的RF発生器の中に組み込まれる設定点波形ストリーミングシステム100の別の例では、設定点波形ストリーミングシステム100によって可能にされる設定点波形の分解能は、100MHzであり得る。

20

#### 【0032】

設定点波形ストリーミングシステム100は、ユーザが、設定点制御UIシステム102を介して、単に、各状態のために、所望の波形形状およびタイミング仕様を伴う所望のマルチレベルパルス設定点またはマルチ状態設定点を入力することを可能にし得、設定点波形ストリーミングシステム100は、種々の例では、複数のパルスレベルまたは状態を伴い、かつ各パルスレベルまたは状態のための他の所望の波形形状およびタイミング仕様に従って、設定点波形を生じさせること、発生させること、または伝送することを行い得る。いくつかの従来的例示的プラズマ処理システムは、設定点波形ストリーミングシステム100のための例示的用途として、プラズマ処理システムのためのコントローラの制御モジュールに提供される設定点信号における1つまたは2つの状態または1つまたは2つのレベルパルスに関する要件を有するが、いくつかの新たに出現した例示的システムは、設定点波形ストリーミングシステム100が適応し得る4つの状態または4つのレベルパルスに関する要件を有し、それによって、最大4つの状態のための要件を満たすことが可能であるという新規利点を提供し得る。設定点波形ストリーミングシステム100は、いくつかの例では、同じハードウェアを用いて、単純ソフトウェアパラメータアップグレードで、例えば、最大8または16の状態を提供することが可能であるようにもアップグレード可能であるか、またはそのようにもアップグレードされ得る。設定点波形ストリーミングシステム100は、他の例では、16を上回る状態または他の数の状態を提供することも可能であり得る。設定点波形ストリーミングシステム100は、所望の設定点波形の一部としての複数の所望の入力および複数の所望の出力を伴う設定点ストリーミングを使用し、そのテンソル化性質の固有の特徴として、対応するマルチ入力マルチ出力（MIMO）設定点波形を生じさせ得る。

30

40

#### 【0033】

図2は、本開示の設定点波形ストリーミングシステムを組み込む例示的プラズマ処理環

50

境 2 4 2 の概念的ブロック図を示す。特に、プラズマ処理環境 2 4 2 は、RF 発生器 2 5 2 を備え、それは、RF 電力増幅器 2 5 6 と、コントローラ 2 0 3 とを組み込む。コントローラ 2 0 3 は、分散型設定点波形ストリーミングコアシステム 2 3 0 を備えている。プラズマ処理環境 2 4 2 は、この例では、電源 2 6 0 と、整合ネットワーク 2 7 0 と、プラズマチャンバ 2 8 0 と、センサシステム 2 9 0 とをさらに備えている。分散型設定点波形ストリーミングコアシステム 2 3 0 の種々の例は、本開示の設定点波形ストリーミングシステムの例を備え、および / またはその例のように機能し得る。

#### 【 0 0 3 4 】

プラズマ処理環境 2 4 2 は、その中で本開示の種々の例示的設定点波形ストリーミングシステムが新規利点を提供し得る例示的用途状況を示す。種々の例では、コントローラ 2 0 3 は、分散型設定点波形ストリーミングコアシステム 2 3 0 を実装し、本開示に提示されるように、少なくとも部分的に設定点波形ストリーミングに基づいて、制御信号を発生させ、出力し、RF 電力増幅器 2 5 6 を駆動するためにそれらの制御信号を出力し、それによって、整合ネットワーク 2 7 0 とプラズマチャンバ 2 8 0 とを備えている RF 負荷に RF 電力増幅器 2 5 6 によって出力される RF 電力を制御するように構成され得る。

10

#### 【 0 0 3 5 】

コントローラ 2 0 3 は、擬似リアルタイムプロセッサ 2 0 4 と、リアルタイムプロセッサ 2 0 6 とを組み込み、それらは、一緒に、動作可能に接続され、それらは、一緒に、分散型設定点波形ストリーミングコアシステム 2 3 0 を構成する。擬似リアルタイムプロセッサ 2 0 4 は、いくつかの例では、例えば、CPU であり得、リアルタイムプロセッサ 2 0 6 は、いくつかの例では、例えば、FPGA であり得る。擬似リアルタイムプロセッサ 2 0 4 およびリアルタイムプロセッサ 2 0 6 は、いくつかの例では、統合された相互接続通信チャネルまたは基礎構造とともに、単一の統合された処理チップに含まれ得る。コントローラ 2 0 3 の擬似リアルタイムプロセッサ 2 0 4 は、その上でロードおよび / または実行され、および / またはその上で実行されるように構成されるコンピュータ実行可能ソフトウェア命令の形態等における設定点波形ストリーミング原形モジュール 2 1 2 を備えている。コントローラ 2 0 3 のリアルタイムプロセッサ 2 0 6 は、その上でロードおよび / または実行され、および / またはその上で実行されるように構成される、コンピュータ実行可能ソフトウェア命令の形態等における設定点波形ストリーミング処理モジュール 2 2 2 を備えている。設定点波形ストリーミング原形モジュール 2 1 2 は、出力を設定点波形ストリーミング処理モジュール 2 2 2 に送信、送達、または伝送するように構成される。設定点波形ストリーミング処理モジュール 2 2 2 は、入力、信号、または伝送を設定点波形ストリーミング原形モジュール 2 1 2 から受信するように構成される。設定点波形ストリーミング原形モジュール 2 1 2 および設定点波形ストリーミング処理モジュール 2 2 2 は、一緒に、分散型設定点波形ストリーミングコアシステム 2 3 0 を形成するか、またはその中に含まれる。

20

30

#### 【 0 0 3 6 】

コントローラ 2 0 3 は、制御モジュール 2 2 4 も備え、制御モジュール 2 2 4 は、入力 を設定点波形ストリーミング処理モジュール 2 2 2 から受信し、整合ネットワーク 2 7 0 とプラズマチャンバ 2 8 0 とを含む RF 負荷を駆動するための制御信号を発生させ、RF 電力増幅器 2 5 6 に出力するように構成される。コントローラ 2 0 3 は、設定点制御 UI システム 2 0 2 にも動作可能に接続され、設定点波形ストリーミング原形モジュール 2 1 2 は、設定点制御 UI システム 2 0 2 から入力を受信し、入力は、波形形状、波形パルスレベル形状または状態形状、点、波形パラメータ、および / または 1 つ以上の所望の設定点波形を示す他のデータまたは情報を規定または指定するユーザ入力を含む、。

40

#### 【 0 0 3 7 】

図 3 は、本開示の側面による単一の状態またはパルスレベルのための単一の例示的設定点波形 3 0 0 に関する経時的振幅のグラフを示す。設定点波形 3 0 0 は、同時に、複数の設定点波形および / または設定点波形状態またはパルスレベルに拡張可能であり得る。設定点波形ストリーミングシステム 1 0 0 は、ユーザが所望の設定点波形 ( 図 3 に

50

示されるような例示的所望の設定点波形 300 等) を示すデータ、パラメータ、および / または情報を入力することを可能にし得る。設定点波形ストリーミングシステム 100 は、ユーザが、所望の設定点波形 (例示的所望の設定点波形 300 等) のためのあらゆるパラメータを設定することを可能にし得、複数の状態を備えている波形の例において、所望の設定点波形のあらゆる状態のためのあらゆるパラメータを設定することを可能にし得る。例えば、設定点波形ストリーミングシステム 100 は、ユーザが、所望の設定点波形 (その例として、例えば、設定点波形 300 が、図 3 に示される) を示す以下の波形パラメータの各々を入力することを可能にし得る。

- 設定点

- パーセンテージオーバーシュート (PO) : 設定点波形がその初期立ち上がりにおいて設定点をオーバーシュートする (すなわち、 $1 + PO$  の振幅におけるピーク) 設定点のパーセンテージ

10

- 開始時間 ( $t_0$ ) : 設定点波形が開始する時間

- 10% 時間 ( $t_{10}$ ) : 設定点波形が最初に設定点の 10% に到達する開始時間  $t_0$  後の時間

- 90% 時間 ( $t_{90}$ ) : 設定点波形が最初に設定点の 90% に到達する開始時間  $t_0$  後の時間

- 立ち上がり時間 ( $t_r$ ) : 例えば、設定点波形が設定点の 10% ( $t_{10}$ ) から立ち上がったときと、設定点波形が設定点の 90% ( $t_{90}$ ) まで立ち上がったときとの間の時間の持続時間として定義され得る

20

- オーバーシュート時間 ( $t_{100}$ ) : 設定点波形が最初に設定点 (設定点の値の 100%) に到達し、(そのようなオーバーシュートが適用可能である設定点波形において) 設定点を上回るそのオーバーシュートを開始する開始時間  $t_0$  後の時間

- ピーク時間 ( $t_{peak}$ ) : 設定点波形がそのピーク (すなわち、その設定点 + そのパーセンテージオーバーシュート) に到達する開始時間  $t_0$  後の時間

- 変曲点時間 (TINF) : 設定点波形がそのピークから設定点に定着することに向かうその変曲点に達する開始時間  $t_0$  後の時間、すなわち、設定点波形が凸点から凹点に進むピーク後の時間

- 定着時間 ( $t_{settle}$ ) : 設定点波形が設定点に到達し、定着する開始時間  $t_0$  後の時間、その時間から、その設定点から離れる後の時間まで設定点に留まる (図 2 には図示せず)

30

- 状態時間 ( $t_{state}$ ) : 設定点波形が特定の状態を終える開始時間  $t_0$  後の時間

#### 【0038】

これらは、単に、本開示の設定点波形ストリーミングシステムによって所望の波形を示すユーザ入力として受け取られる設定点波形パラメータの例証的例であり、設定点波形パラメータは、波形パラメータおよび / または受信されたユーザ入力によって示されるような所望の設定点波形を示す任意の他のデータまたは情報に対応し、かつそれらを忠実に守るストリーミング設定点波形を発生させることおよび出力を行うために、本開示の設定点波形ストリーミングシステムによって使用され得る。本開示の設定点波形ストリーミングシステムは、他の例では、波形を規定または定義することに役立つために使用され得る任意の他の数学的に定義されたパラメータ、データ、または情報を受信および処理するようにも構成され得る。

40

#### 【0039】

用語「設定点波形」は、所望の一定の設定点自体において送達される振幅を含み、かつ包囲する波形全体を指し得る。設定点波形は、したがって、立ち上がり、オーバーシュート、設定点後降下、および、設定点波形が一定の設定点自体において一定の振幅に設定された設定点波形の状態、部分、またはセグメントに加え、ユーザが所望の設定点波形に含むことを想起または想定し得る任意の他の潜在的に恣意的波形成分、波形セグメント、波形状態、波形パルスレベル、または任意の他の要素を含み得る。

#### 【0040】

50

いくつかの例では、受信されたユーザデータは、複数の状態（設定点波形における連続した2つ以上の状態またはパルシングレベル等）を備えている設定点波形を規定し得る。いくつかの例では、設定点波形ストリーミングシステム100（例えば、設定点波形ストリーミングシステム100の設定点波形ストリーミング原形モジュール112）は、設定点制御UIシステム102を介して受信されたユーザ入力によって示されるようにいくつかの副波形状態の全てを一緒に組み合わせることによって、完全設定点波形に縫い合わせ得る。設定点波形ストリーミング原形モジュール112は、各状態のために、および各状態内または波形内の各時点のために、レベル正規化された波形のために正規化された振幅を使用し、現在の状態のための開始振幅としての前の状態の設定点の反復使用を可能にするスケール係数を使用し得る。いくつかの例において適用可能であり得るように、これは、式1において示される：

10

【数1】

$$P_{setpoint}(state_k) = (P_{setpoint_k} - P_{setpoint_{k-1}}) * P_{norm} * f_{scale} + P_{setpoint_{k-1}} \quad (式1)$$

式中、 $P_{setpoint}(state_k)$ は、時点kにおける新しい状態のための開始設定点振幅であり、 $P_{setpoint_k}$ は、時間kにおける前の状態の設定点振幅であり、 $P_{setpoint_{k-1}}$ は、（例えば、波形が処理されるクロック速度において1増分だけ）時間kに先立った時点における時間k-1における前の状態の設定点振幅であり、 $P_{norm}$ は、正規化された振幅であり、 $f_{scale}$ は、スケール係数である。新しい状態kの開始時におけるPの値は、前の状態k-1の終了時におけるPの値と同じであり得る。他の例では、いくつかの点において、設定点波形ストリーミング原形モジュール112に相当する、波形ストリーミング原形モジュールは、類似するが、例えば、設定点値以外のPの値を伴う式を実装し得る。

20

【0041】

設定点波形ストリーミング原形モジュール112は、正規化された波形から、開始時間に対する各状態のためのタイミングを取得し、スケール係数を考慮し得、スケール係数は、ある状態のための時間波形が他の状態のための時間波形とシームレスに接続することを可能にする。これは、いくつかの例のために、式2に示される：

【数2】

$$t(state_k) = (t_{state_k} - t_{start_k}) * t_{norm} * f_{scale} + t_{start_k} \quad (式2)$$

30

式中、 $t(state_k)$ は、時点kにおける新しい状態のための開始時間であり、 $t_{setpoint_k}$ は、時間kにおける前の状態の時間であり、 $t_{start_k}$ は、時間kにおける前の状態の時間であり、 $t_{norm}$ は、正規化された時間であり、 $f_{scale}$ は、スケール係数であり、 $t_{norm}$ は、開始時間である。

【0042】

設定点波形ストリーミング原形モジュール112は、したがって、タイミングまたは振幅にかかわらず、それ自体が恣意的に異なる状態および入力のためのユニバーサルストリーミング設定点波形原形として機能し、実践的に任意の形状の設定点波形を発生させることを可能にするために、正規化およびスケールリングを使用し得る。設定点波形ストリーミング原形モジュール112は、本開示の波形制御および成形特徴を欠き、二次線形システム基準に基づく従来技術の基準モデルの短所も回避し得る。設定点波形ストリーミング原形モジュール112は、したがって、従来技術基準モデルの短所を回避し得、従来技術基準モデルにおいて、例えば、オーバーシュート時間および定着時間等の種々のパラメータが、直接、制御されることができず、間接的にのみ、多くの場合、不正確に発生させられ、かつ多くの場合、リングング等（波形が、それに定着するのではなく設定点付近で振動する）の望ましくない副次的影響を誘発する。設定点波形ストリーミング原形モジュール112は、したがって、従来技術基準モデルの短所を回避し得、従来技術基準モデルは、

40

50

時として、著しく非線形および/または無秩序プラズマにおける不安定モードを起こさせ、それは、多くの場合、プラズマチャンバを回避不可能な限定サイクルに陥らせるか、または他の消耗的または壊滅的誤動作または故障モードを引き起こし得る。

**【 0 0 4 3 】**

再び、図 1 の例を参照すると、いくつかの例では、設定点波形ストリーミングシステム 1 0 0 の設定点制御 UI システム 1 0 2 は、ユーザが、ある平均化メトリックまたは複数のメトリックを用いて、所望の設定点レベルを規定することを可能にし得、設定点制御 UI システム 1 0 2 は、それらの 1 つ以上の平均化メトリックを随意的設定点修正器モジュール 1 1 4 ( 随意に、設定点波形ストリーミングシステム 1 0 0 のいくつかの例に含まれ得る ) に出力し得る。設定点修正器モジュール 1 1 4 は、これらの 1 つ以上のメトリックに基づいて、原形パラメータを自動的に合成し、それらの合成された原形パラメータを設定点波形ストリーミング原形モジュール 1 1 2 に送信し得、それによって、設定点波形ストリーミング原形モジュール 1 1 2 は、設定点修正器モジュール 1 1 4 によって発生させられ出力された合成された原形パラメータに基づいて、所望のメトリックをリアルタイムで達成および発生させ得る。したがって、設定点修正器モジュール 1 1 4 は、設定点修正器情報を設定点波形ストリーミング原形モジュール 1 1 2 に出力するように構成され得る。設定点修正器モジュール 1 1 4 および設定点波形ストリーミング原形モジュール 1 1 2 の両方は、擬似リアルタイムプロセッサ 1 0 4 に含まれ得、設定点修正器モジュール 1 1 4 および設定点波形ストリーミング原形モジュール 1 1 2 の両方は、入力を設定点制御 UI システム 1 0 2 から受信するように構成され得る。随意的設定点修正器モジュール 1 1 4 の例のさらなる説明は、本開示と同じ出願人および発明者の同時係属中の特許出願第 1 7 / 4 9 4 , 3 8 3 号に見出され得る。

10

20

**【 0 0 4 4 】**

設定点制御 UI システム 1 0 2 は、ユーザが各状態のために様々なオプションの中から選定し、単一の所望の設定点波形のために、仕様データにおいてそれらを一緒に組み合わせることも可能にし得る。設定点波形ストリーミング原形モジュール 1 1 2 は、ユーザ入力にตอบสนองして、設定点波形を発生させることにおいて、各状態のための選択されたオプションおよび組み合わせを実行し得る。特に、ユーザが設定点制御 UI システム 1 0 2 を介して所望の設定点波形形状およびパラメータを示す入力を入力した後、設定点制御 UI システム 1 0 2 は、それらの設定点波形形状およびパラメータ入力を分散型設定点波形ストリーミングコアシステム 1 3 0 に出力し得、特に、最初に、擬似リアルタイムプロセッサ 1 0 4 上で起動または実行される設定点波形ストリーミング原形モジュール 1 1 2 に出力し得る。

30

**【 0 0 4 5 】**

設定点波形ストリーミング原形モジュール 1 1 2 は、いくつかの例では、所望の設定点波形形状およびパラメータを規定するユーザ入力を設定点制御 UI システム 1 0 2 から受信し得、それにตอบสนองして、シード波形を発生させ得る。シード波形を発生させることにおいて、設定点波形ストリーミング原形モジュール 1 1 2 は、最適化された数の均一および/または非均一にサンプリングされた点を使用し得、それらは、リアルタイムプロセッサ 1 0 6 ( 例えば、FPGA ) における回帰または補間処理負担 ( したがって、時間およびリソース ) を最小化し得るいくつかの点に対応し得る。設定点波形ストリーミング原形モジュール 1 1 2 によって発生させられたシード波形は、いくつかの例では、擬似リアルタイムプロセッサ 1 0 4 の次の 2 つのインタラプトのための単一の設定点波形パルスサイクル全体を定義する点に対応し、設定点波形を構築するための反復的または余計な任意のデータを省略し得る。1 つのインタラプトは、1 つの例証的例では、約 8 ミリ秒 ( 8 m s ) の持続時間を有し得る。設定点波形ストリーミング原形モジュール 1 1 2 は、シード波形データの組を設定点波形ストリーミング処理モジュール 1 2 2 に伝送し得る。

40

**【 0 0 4 6 】**

設定点波形ストリーミング原形モジュール 1 1 2 は、いくつかの例では、所望の波形を示すユーザ入力を基準波形と比較し、サンプル点と補間法とも選択し得、補間法は、基準

50

波形が所望の波形に修正またはそらされるべき方法を決定する。いくつかの例では、方法は、非線形性が所望の波形に従うようにし、それによって、この非線形性の影響に対抗することに貢献する。

【 0 0 4 7 】

設定点波形ストリーミング原形モジュール 1 1 2 は、以下のいずれかを含む補間法のみならず、ここにリストアップされたそれらの例以外の追加の補間法も使用し得る：

- 最近傍
- 次近傍
- 前近傍
- ホールドサンプル
- 線形
- 指数関数的
- 正弦和
- F o u r i e r 級数
- 三次
- C h e b y s h e v 多項式
- H e r m i t e 多項式
- G a u s s i a n
- W e i b u l l
- スプライン

10

20

【 0 0 4 8 】

したがって、設定点波形ストリーミング原形モジュール 1 1 2 は、設定点波形ストリーミング原形モジュール 1 1 2 が発生させ出力するシード波形テンソルまたはテンソル化シード波形または他の波形データパッケージにおいて、以下の例示的補間法のいずれか、および広範囲の追加の補間法のいずれかを使用および規定し得る：設定点波形ストリーミング原形モジュール 1 1 2 は、種々の例では、最近傍補間法、次近傍補間法、前近傍補間法、ホールドサンプル補間法、線形補間法、指数関数的補間法、正弦和補間法、F o u r i e r 級数補間法、三次補間法、C h e b y s h e v 多項式補間法、H e r m i t e 多項式補間法、G a u s s i a n 補間法、W e i b u l l 補間法、スプライン補間法、または任意の他の適用可能補間法を使用および規定し得る。設定点波形ストリーミング原形モジュール 1 1 2 はまた、設定点波形ストリーミング原形モジュール 1 1 2 が発生させ、出力し、設定点波形ストリーミング処理モジュール 1 2 2 に送信または伝送するシード波形テンソルまたは他の波形データパッケージにおいて含むためにも、および規定するためにも、任意の適用可能シード波形点および選択された補間法に適用可能である任意の補間パラメータを使用および規定し得る。用語「シード波形」は、本開示のシード波形を規定する（または、示す）データを含む（備えている、または構成する）シード波形データパッケージまたはデータパッケージを指すために使用され得る。

30

【 0 0 4 9 】

設定点波形ストリーミング原形モジュール 1 1 2 が点を発生させた後、設定点波形ストリーミング原形モジュール 1 1 2 は、設定点波形に関する前述の情報を組み込むテンソル化シード波形信号または他の波形データパッケージにおいて、時間波形と併せて、対応する補間パラメータおよび選択された補間法の識別子またはインジケータと一緒に点を組み合わせ得る。「シード波形テンソル」は、テンソル化シード波形信号、またはシード波形のための情報を指し得、設定点波形ストリーミング原形モジュール 1 1 2 は、シード波形のための情報をテンソルの形態に処理し得、その後、設定点波形ストリーミング原形モジュール 1 1 2 は、そのテンソルおよびそのテンソルによって表される情報を物理的にエンコーディングまたは具現化する信号または伝送を発生させ、出力し得る。

40

設定点波形ストリーミング原形モジュール 1 1 2 は、テンソル化シード波形をエンコーディングし得る信号を発生させ、送信する；シード波形テンソルを送信することの説明は、そのようなテンソルをエンコーディングする、または表す物理的信号とは対照的に、純粹

50

に数学的テンソル自体を送信することを説明するように意図されないこともある。シード波形をエンコーディングするテンソルは、種々の例では、少なくとも二次テンソルであり得るが、設定点波形ストリーミング原形モジュール 1 1 2 は、いくつかの例では、シード波形情報を一次またはゼロ次テンソルにおいてもエンコーディングし得る。設定点波形ストリーミング原形モジュール 1 1 2 が設定点波形ストリーミング処理モジュール 1 2 2 に送信するためにテンソル化波形信号の中に一緒にパッケージ化する波形点、補間法、および補間パラメータは、種々の例では、十分な帯域幅において、設定点波形ストリーミング処理モジュール 1 2 2 が、その機能（下記に説明される）を実施し、所望の設定点波形をリアルタイムプロセッサ 1 0 6 が可能である分解能の限界まで発生させるために必要であり得る全てのデータを含むし得る。次いで、擬似リアルタイムプロセッサ 1 0 4 とリアルタイムプロセッサ 1 0 6 との間の次の通信インタラプトにおいて（例えば、いくつかの例では、8 ミリ秒毎に 1 回）、設定点波形ストリーミング原形モジュール 1 1 2 は、シード波形、補間パラメータ、および補間法識別子を組み込むこのテンソル化設定点波形信号を設定点波形ストリーミング処理モジュール 1 2 2 に送信し得る。

10

#### 【 0 0 5 0 】

設定点波形ストリーミング処理モジュール 1 2 2 は、テンソル化設定点波形信号を設定点波形ストリーミング原形モジュール 1 1 2 から受信し得、テンソル化形態において、設定点波形の時間データ、サイクル持続時間、振幅、および補間法、および/または他の指示データを使用することによって、テンソル化設定点波形信号からのデータの任意の再成形または解凍を実施することを必要とせず、完全設定点波形を発生させ得る。設定点波形ストリーミング処理モジュール 1 2 2 は、入力および補間の完全固有かつスケラブル並列処理を実行し、特に、比較的により多くの状態および比較的により多くの所望の制御入力を備えている所望の設定点波形のために、優れた処理性能および制御の正確さを可能にし得る。設定点波形ストリーミング処理モジュール 1 2 2 は、示される補間法および単一のパルスのタイミングを使用して、リアルタイムプロセッサ 1 0 6 の制御レート（例えば、一例では、約 4 . 1 2 5 メガヘルツ（MHz）、または、いくつかの例では、これより高いまたはそれより低い周波数）に対応する均一時間グリッドにわたって、シード波形テンソルを補間し、そして、均一時間グリッドは、各後続反復的電力サイクルのために、時間においてシフトさせられ得る。

20

#### 【 0 0 5 1 】

設定点波形ストリーミング処理モジュール 1 2 2 は、所望の設定点波形の任意の変化を示す任意の新しいユーザ入力が存在するかどうかをチェックすることによって、擬似リアルタイムプロセッサ 1 0 4 のインタラプトに応答し、任意の新しいユーザ入力に従ってシード波形のためのデータを更新すること、または、所望の設定点波形の変化を示す新しいユーザ入力が存在しない場合にシード波形のための同じデータを保つことのいずれかを行い得る。シード波形データが、同じに保たれる場合、これは、擬似リアルタイムプロセッサ 1 0 4 およびリアルタイムプロセッサ 1 0 6 が他の目的のために使用されるいくつかの数学的演算をインターリーブすることを可能にし、それによって、処理性能を最大化し、処理リソース使用量を最小化することに役立ち得る。多くの用途では、所望の設定点波形への進行中ユーザ更新は、ごく一部の場合にのみ生じるであろうことが予想される（例えば、1 0 % またはそれより少ない）。ある例示的 RF 環境制御用途では、分散型設定点波形ストリーミングコアシステム 1 3 0 は、典型的に、それが無線周波数オン（RF - ON）信号を受信したときから、RF 発生器（図 2 の RF 発生器 2 5 2 等）の制御を開始するために単一の設定点波形形状を使用し、それが RF 発生器をアクティブ化解除するための無線周波数オフ（RF - OFF）信号を受信するまでずっと、同じ設定点波形形状を使用し続け得る。典型的に、単一の設定点波形形状を使用して、数学的演算のインターリーブを可能にすることによって、分散型設定点波形ストリーミングコアシステム 1 3 0 は、図 1 のリアルタイムプロセッサ 1 0 6 または図 2 のリアルタイムプロセッサ 2 0 6 等の設定点波形ストリーミング処理モジュール 1 2 2 を実行するリアルタイムプロセッサの性能およびリソース使用量に対する実質的強化を可能にし得る。

30

40

50

## 【 0 0 5 2 】

図 4 - 6 は、ユーザ入力によって示される所望の設定点波形（図 4）、および分散型設定点波形ストリーミングコアシステム 1 3 0 または 2 3 0 による所望の設定点波形のシード波形（5 0 0）、次いで、完全設定点波形（図 6）への処理の例に関するグラフデータを示す。図 4 は、例証的例によるユーザ入力によって示される所望の設定点波形 4 0 0 のグラフを示し、所望の設定点波形 4 0 0 は、3 つの状態を備えている：、所望の設定点波形 4 0 0 の第 1 の期間中の第 1 の波形状態 1（4 1 0）、所望の設定点波形 4 0 0 の第 2 の第 1 の期間中の第 2 の波形状態 2（4 2 0）、および所望の設定点波形 4 0 0 の第 3 の第 1 の期間中の第 3 の波形状態 3（4 3 0）。この一連の 3 つの連続した 4 1 0、4 2 0、4 3 0 は、無限に繰り返され得る。

10

## 【 0 0 5 3 】

図 5 は、例証的例による（精密なグラフではなく、例証的概念的描写における）シード波形 5 0 0 のグラフを示す。図 1 の例における分散型設定点波形ストリーミングコアシステム 1 3 0 の設定点波形ストリーミング原形モジュール 1 1 2 は、所望の設定点波形 4 0 0 を示すユーザデータを受信し得、このユーザデータを処理し、図 5 に示されるシード波形 5 0 0 を規定するために必要な全ての情報を備えているシード波形テンソルを発生させ得、必要な全ての情報は、波形点（シード波形 5 0 0 に示されるように）、各状態のために規定された補間法（図 5 には図示せず）、および補間パラメータ（図 5 には図示せず）を備えている。この例では、波形点は、シード波形 5 0 0 のグラフに示されるようなものである。すなわち、状態毎の補間法は、それぞれの状態またはパルシングレベルが図 5 に示されるように、状態 1（5 1 0）に関して、スプライン補間、状態 2（5 2 0）に関して、最近傍補間、状態 3（5 3 0）に関して、再び、最近傍補間として示され得る。補間パラメータは、この例では、2 つのインタラプトサイクルとほぼ等しくあり得る 1 6 ミリ秒の波形のサイクル時間のための時間持続時間の持続時間の仕様を備え得る。

20

## 【 0 0 5 4 】

設定点波形ストリーミング原形モジュール 1 1 2 は、シード波形 5 0 0 のためのデータを設定点波形ストリーミング処理モジュール 1 2 2 に送信し得る。設定点波形ストリーミング原形モジュール 1 1 2（例えば、CPU によって実行される）は、情報密度、正確さ、および/または精度等の情報特性を最大化し得る（または最大化しようとし得る、または促進し得る）形態において、シード波形 5 0 0 に関するデータを送信し得る。

30

設定点波形ストリーミング原形モジュール 1 1 2 は、時間的に等しく間隔を置かれていないこともある形態、および正規化されていないこともある形態において、シード波形 5 0 0 に関するデータを送信し得る。何故なら、これらの特性が、設定点波形ストリーミング原形モジュール 1 1 2 がシード波形に関するデータをパッケージ化する方法において、重要ではないことも、それほど重要ではないこともあるからである。設定点波形ストリーミング処理モジュール 1 2 2（例えば、FPGA によって実行される）は、シード波形 5 0 0 に関して受信されたデータを処理し、図 6 に示されるような設定点波形 6 0 0 を発生させ得、設定点波形ストリーミング処理モジュール 1 2 2 は、データをスケールアップおよび補間し得、シード波形データを均一にかつリアルタイムで処理し、所望の波形を正確かつ精密に再現する完全波形（正規化を伴うこと、および均一に分散されかつ高時間密度の分解能を伴うことを含む）を発生させ得る。

40

## 【 0 0 5 5 】

図 6 は、例証的例による（精密なグラフではなく、例証的概念的描写における）設定点波形 6 0 0 のグラフを示す。図 6 に示されるように、設定点波形ストリーミング処理モジュール 1 2 2 は、設定点波形ストリーミング原形モジュール 1 1 2 によってそれに送信される波形点、補間法、および補間パラメータを処理することの関数として、設定点ストリーミング波形 6 0 0 を発生させ得る。設定点波形ストリーミング原形モジュール 1 1 2 は、シード波形テンソルまたは波形データパッケージの他の形態において、図 5 を参照して上記に述べられたように、設定点波形の状態 1 のためスプライン補間法と設定点波形の状態 2 および 3 の両方のための最近傍補間法とを使用するためのインジケータを含み得る。

50

設定点波形ストリーミング処理モジュール 1 2 2 は、シード波形テンソルまたは他の波形データパッケージを設定点波形ストリーミング原形モジュール 1 1 2 から読み取り、またはデコーディングし得、シード波形テンソルまたは他の波形データパッケージにおける情報から、提供される波形点から設定点波形を発生させることを決定し得る。設定点波形ストリーミング処理モジュール 1 2 2 は、設定点波形ストリーミング原形モジュール 1 1 2 からのシード波形テンソルまたは他の波形データパッケージからの情報に従って、図 6 に示されるように、付随の補間パラメータを用いてスプライン補間を波形の状態 1 ( 6 1 0 ) における波形点に適用し、付随の補間パラメータを用いて最近傍補間を設定点波形の状態 2 ( 6 2 0 ) および状態 3 ( 6 3 0 ) の両方における波形点に適用し得る。したがって、設定点波形ストリーミング原形モジュール 1 1 2 によって発生させられたシード波形テンソルまたは他の波形データパッケージに含まれる複数の点、補間法、および 1 つ以上の補間パラメータは、波形ストリーミング処理モジュール 1 2 2 が設定点波形を出力するための十分な情報を備え、それによって、設定点波形ストリーミング処理モジュール 1 2 2 が出力する設定点波形は、名目分解能以内まで、( 例えば、ユーザから ) 受信され、設定点制御 UI システム 1 0 2 によって設定点波形ストリーミング原形モジュール 1 1 2 に伝達されるような所望の設定点波形を示す入力によって示されるような所望の設定点波形に合致する。

10

#### 【 0 0 5 6 】

設定点波形ストリーミング処理モジュール 1 2 2 は、他の例では、設定点波形ストリーミング原形モジュール 1 1 2 によって設定点波形ストリーミング処理モジュール 1 2 2 に送信されるようなシード波形点および補間パラメータと一緒に、上でリストアップされた補間法または他の補間法のいずれかに従って補間を処理することによって、設定点波形状態セグメントおよび完全設定点波形も発生させ得る。設定点波形ストリーミング処理モジュール 1 2 2 は、異なる振幅で異なる時間において、一連の点の形態における設定点波形 6 0 0 を発生させ得るが、設定点波形 6 0 0 は、シード波形 5 0 0 を実質的に上回る時間密度点を備え得る。設定点波形 6 0 0 の量子化または時間密度点は、名目分解能内で、設定点制御 UI システム 1 0 2 を介して受信されるようなオリジナルユーザ入力によって示される所望の設定点波形に合致または一致し得、設定点波形 6 0 0 の量子化または時間密度点は、いくつかの例では、設定点波形が設定点波形ストリーミングシステム 1 0 0 ( 例えば、図 2 の RF 発生器 2 5 2 等 ) によって制御されるハードウェアによって発生させられ得る分解能のハードウェア限界を表し得る。他の状況または他の例では、名目分解能は、概して、当業者によって理解されるようなものとさらに考えられ得る。

20

30

#### 【 0 0 5 7 】

設定点波形ストリーミング処理モジュール 1 2 2 は、上での例で示されるように、設定点波形 6 0 0 のサイクルの時間持続時間毎 ( 1 6 ミリ秒毎に 1 回等 ) に経時的に繰り返される設定点波形 6 0 0 を発生させ得る。設定点波形ストリーミング処理モジュール 1 2 2 が、インタラプト中、所望の設定点波形の変更の指示を受信しない場合、設定点波形ストリーミング処理モジュール 1 2 2 は、反復時間を増加させ ( 例えば、2 4 ミリ秒に ) 、同じ設定点波形 6 0 0 を繰り返し得る。設定点波形 6 0 0 のこの反復は、いくつかの例では、他の計算上集約的である演算を実行するために処理リソースを解放し得る。設定点波形ストリーミング処理モジュール 1 2 2 が、インタラプト中、所望の設定点波形の変更の指示を受信する場合、設定点波形ストリーミング処理モジュール 1 2 2 は、新しく受信されたシード波形に従って、新しい設定点波形を発生させるための上で説明されるプロシージャを再開し、次のインタラプトにおいて開始する新しい設定点波形を規定および発生させ得る。新しい設定点波形のこの発生は、リアルタイムプロセッサ 1 0 6 の計算リソースを占有し得、その計算サイクル中、それらのリソースのための他のプロセスと競合し得る。

40

#### 【 0 0 5 8 】

設定点波形ストリーミング処理モジュール 1 2 2 または 2 2 2 は、したがって、設定点波形 6 0 0 を発生させ、図 2 の例におけるコントローラ 2 0 3 の制御モジュール 2 2 4 等のコントローラの制御モジュールに出力し得る。設定点波形ストリーミング処理モジュール

50

ル 1 2 2 または 2 2 2 は、したがって、高分解能および高速更新を伴う進行中プロセスにおいて、設定点波形 6 0 0 を発生させ、出力し得、したがって、コントローラの制御モジュールにストリーミングされるストリーミング設定点波形を出力し、したがって、この例では、ロバスト、自由、かつ恣意的成形ストリーミング設定点波形において、コントローラの制御信号へのリアルタイムストリーミング設定点入力を実行し得る。

#### 【 0 0 5 9 】

図 7 は、別の例証的例による設定点波形 7 0 0 のグラフを示す。設定点波形 6 0 0 は、設定点波形ストリーミング処理モジュールによって設定点波形 6 0 0 を生成するために使用されるシード波形データの線形補間の例であるが、設定点波形ストリーミング処理モジュールはまた、いくつかの他の補間フォーマットのいずれかを使用して、受信されたシード波形データに基づいて、完全波形を発生させ、出力し得る。いくつかの例では、設定点波形ストリーミング処理モジュールは、例えば、階段補間法 ( *s t a i r s t e p i n t e r p o l a t i o n* ) に従って、入って来る ( または、受信された ) シード波形データを処理し得る。図 7 に示される設定点波形 7 0 0 は、設定点波形ストリーミング処理モジュールが、階段補間パラメータを受信し、最も適切な階段補間をシード波形データに実施することに基づいて、階段補間法を受信されたシード波形に適用することによって発生させ得る完全波形の例である。いくつかの例では、図 7 に示される設定点波形 7 0 0 は、図 3 の波形 3 0 0 を発生させるために使用される同じシード波形データに基づいて、階段補間法に従って発生させられた波形であり得るが、差異は、波形 3 0 0 が、階段補間ではなく、線形補間を使用して、設定点波形ストリーミング処理モジュールによって発生させられることである。これらは、したがって、設定点波形ストリーミング処理モジュールが、補間パラメータによって示され得るような異なる補間法を使用して、同じシード波形から発生させ得る実質的に異なる波形の 2 つの例である。これらの 2 つの例に加え、多くの他の異なる波形も、他のタイプの補間法を使用して、本開示の設定点波形ストリーミング処理モジュールによって、同じシード波形から発生させられ得る。

#### 【 0 0 6 0 】

図 8 は、別の例証的例による設定点波形 8 0 0 のグラフを示す。設定点波形 8 0 0 は、本開示の設定点波形ストリーミング処理モジュールが発生させ得る別の例示的設定点波形である。設定点波形 8 0 0 は、加えて、本開示の設定点波形ストリーミング処理モジュールが任意の恣意的形状の波形を発生させ得る方法を実証する。本開示の設定点波形ストリーミング処理モジュールは、設定点に対する任意の関係において、設定点において、設定点を下回って、または設定点を上回って開始する波形を発生させ得、次いで、オーバーシュートまたはアンダーシュートを伴って、または伴わずに設定点に接近し得、設定点に対する他の恣意的挙動を達成し得る。図 8 の設定点波形 8 0 0 はまた、本開示の設定点波形ストリーミング処理モジュールが、この例証的例では、設定点より下で開始し、設定点よりさらに下に降下し、次いで、他の状態および他の状態における他の挙動に移行する前の設定点上に定着する前、指数関数的に立ち上がり、設定点をオーバーシュートする波形を発生させ得る方法を実証する。

#### 【 0 0 6 1 】

図 9 は、別の例証的例による設定点波形 9 0 0 のグラフを示す。設定点波形 9 0 0 は、本開示の設定点波形ストリーミング処理モジュールが発生させ得る別の例示的設定点波形である。設定点波形 9 0 0 は、本開示の設定点波形ストリーミング処理モジュールが任意の恣意的形状の波形を発生させ得る方法の別の例を実証する。設定点波形 9 0 0 は、本開示の設定点波形ストリーミング処理モジュールが、設定点より上で開始し、設定点に向かって急降下し、設定点に向かって上向きに定着する前、設定点をアンダーシュートする波形を発生させ得る方法を実証する。設定点波形 9 0 0 は、この例証的例によると、本開示の設定点波形ストリーミング処理モジュールが、ある状態のために、設定点より上に初期値に等しい最終値まで指数関数的に立ち上がることによってその状態を終える波形を発生させ得る方法も実証する。多種多様な例の中のいずれの場合も、設定点波形ストリーミング原形モジュール ( 例えば、CPU によって実行される ) は、所望の波形に関する情報の

10

20

30

40

50

密度、正確さ、および/または精度等の情報特性を最大化し得(または最大化しようとする、または促進し得)、かつ時間的に等しく間隔を置かれていないまたは正規化されていないこともある形態において、シード波形に関するデータを送信し得、設定点波形ストリーミング処理モジュール(例えば、FPGAによって実行される)は、シード波形に関して受信されたデータを処理し、設定点波形を発生させ得、データをスケールおよび補間し得、シード波形データを均一にかつリアルタイムで処理し、所望の波形を正確かつ精密に再現する完全波形(正規化を伴うこと、および均一かつ高分解能を伴うことを含む)を発生させ得る。

#### 【0062】

図10は、コントローラ(本開示の別の側面における図2のコントローラ203、または、図1におけるような設定点波形ストリーミング原形モジュール112と設定点波形ストリーミング処理モジュール122とを備えているコントローラ等)の動作のための例示的方法1000のためのフローチャートを描写する。方法1000は、所望の設定点波形を示す入力を受信すること(1010)を含む。所望の設定点波形を示す入力を受信することは、CPUまたは他の擬似リアルタイムプロセッサ上で実行される設定点波形ストリーミング原形モジュール112によって、または、種々の例では、1つ以上のCPUまたは他の擬似リアルタイムプロセッサ、または他のモジュール、アプリケーション、プロセッサ、デバイス、またはシステムによって、またはその上で実行され、いくつかの例では、設定点制御UIシステム102または入力を伝達するための他のシステム、モジュール、デバイス、またはオブジェクトからの入力を受信する別のタイプのモジュールまたはアプリケーションによって、実施、実行、実装、または具現化され得る。方法1000は、少なくとも部分的に所望の設定点波形を示す入力に基づいて、データパッケージを発生させること(1020)をさらに含み、データパッケージは、複数の点、補間法、および1つ以上の補間パラメータを備えている。データパッケージは、種々の例では、シード波形テンソルまたは他の波形データパッケージを備え得、種々の例では、データパッケージは、設定点波形ストリーミング原形モジュール112によって発生させられ、出力され得る。データパッケージは、恣意的ユーザによっておそらく検討される任意の波形を示す点の任意の組を備え得、本開示に示されるもののいずれかを含む任意のタイプの補間法、または任意の他の補間法を備え得、適用可能補間法のパラメータとして機能することが可能な任意のタイプの適用可能補間パラメータを備え得る。「補間法を備えている」とは、当業者によって、補間法を示す情報を備えていることを含み得るという意味を有すると理解されるであろう。方法1000は、少なくとも部分的にデータパッケージに基づいて、設定点波形を発生させること(1030)をさらに含み。少なくとも部分的にデータパッケージに基づいて、設定点波形を発生させることは、種々の例では、設定点波形ストリーミング処理モジュール122、または1つ以上のFPGAまたは他のリアルタイムプロセッサによって、またはその上で実行される、他のモジュールまたはアプリケーション、または他のモジュール、アプリケーション、プロセッサ、デバイス、またはシステムによって実施され得る。

#### 【0063】

図11は、本開示の種々の実施形態における設定点波形ストリーミングシステム182および本明細書に開示される他のシステム、方法、および装置の種々の実施形態のいずれかを具現化、制御、または実行し得る例示的コンピューティングシステム1800のブロック図を描写する。例えば、コンピューティングシステム1800は、図1の擬似リアルタイムプロセッサ104およびリアルタイムプロセッサ106、または図2に描写され、それを参照して上で説明されるようなコントローラ203の実施形態としての役割を果たし得る。さらなる例として、コンピューティングシステム1800は、図3-9に図式的に描写されるような波形300、400、500、600、700、800、および/または900を発生させる任意の方法、および図10に示されるような方法1000(全てが、それらを参照して上でそれぞれ説明されている)、および、任意の他の相当する方法、または任意の他の波形を発生させる方法を実施、実行、または具現化し得る。

## 【 0 0 6 4 】

コンピューティングシステム 1 8 0 0 は、ウェブサーバまたはアプリケーションサーバ等のサーバであり得る。コンピューティングシステム 1 8 0 0 は、任意の数のコンピューティングデバイスから起動される、またはそれを組み込み得る仮想サーバを含む種々の例における設定点波形式リーミング用途を提供するための任意のサーバでもあり得る。コンピューティングデバイスは、実または仮想サーバの全てまたは一部として動作し得、ワークステーション、サーバ、メインフレームコンピュータ、ノートブックまたはラップトップコンピュータ、デスクトップコンピュータ、タブレット、スマートフォン、または任意の種類他のプログラマブルデータ処理装置であり得るか、またはそれを組み込み得る。コンピューティングシステム 1 8 0 0 の他の実装は、本明細書に説明されるもの以外の、またはそれを超える能力またはフォーマットを有するコンピュータを含み得る。

## 【 0 0 6 5 】

図 1 8 の例証的例では、コンピューティングシステム 1 8 0 0 は、通信バス 1 8 8 2 を含み、それは、1 つ以上のプロセッサ 1 8 8 4 と、1 つ以上のメモリデバイス 1 8 8 6 と、1 つ以上の永続データ記憶デバイス 1 8 8 8 と、1 つ以上の通信ユニット 1 8 9 0 と、1 つ以上の入 / 出力 ( I / O ) ユニット 1 8 9 2 との間の通信を提供する。通信バス 1 8 8 2 は、専用システムバス、汎用システムバス、階層的形態において配置される複数のバス、任意の他のタイプのバス、バスネットワーク、スイッチファブリック、または他の相互接続技術を含み得る。通信バス 1 8 8 2 は、コンピューティングシステム 1 8 0 0 の種々のサブシステム間のデータ、コマンド、および他の情報の転送をサポートする。

## 【 0 0 6 6 】

1 つ以上のプロセッサ 1 8 8 4 は、1 つ以上のメモリデバイス 1 8 8 6 内に記憶されるプログラミングされた命令を実行するために構成されたプログラマブル中央処理ユニット ( C P U ) を備え得る。別の例証的例では、1 つ以上のプロセッサ 1 8 8 4 は、メインプロセッサが単一のチップ上に二次プロセッサとともに存在する 1 つ以上の非同次プロセッサシステムを使用して実装され得る。これは、単一の集積回路チップ上の C P U および F P G A、または単一のチップ上の擬似リアルタイムプロセッサおよびリアルタイムプロセッサの他の例を含み得、それは、潜在的に、例えば、追加の処理デバイス、処理基礎構造、および / または他の処理リソースおよび他のリソースも含む図 1 に描写されるような擬似リアルタイムプロセッサ 1 0 4 およびリアルタイムプロセッサ 1 0 6 の実装を具現化し、そのように機能し得る。コンピューティングシステム 1 8 0 0 はまた、いくつかの例では、図 2 のコントローラ 2 0 0 の実装を具現化し、そのように機能し得る。別の例証的例では、1 つ以上のプロセッサ 1 8 8 4 は、同じタイプの複数のプロセッサを含む対称マルチプロセッサシステムであり得る。1 つ以上のプロセッサ 1 8 8 4 は、縮小命令セットコンピューティング ( R I S C ) マイクロプロセッサ、x 8 6 互換可能プロセッサ、または任意の他の好適なプロセッサであり得る。種々の例では、1 つ以上のプロセッサ 1 8 8 4 は、例えば、マルチコアプロセッサを含み得る。1 つ以上のプロセッサ 1 8 8 4 は、例えば、1 つのダイ上の複数の処理チップ、および / または 1 つのパッケージまたは基板上の複数のダイを含み得る。1 つ以上のプロセッサ 1 8 8 4 は、例えば、1 つ以上のレベルの統合型キャッシュメモリも含み得る。種々の例では、1 つ以上のプロセッサ 1 8 8 4 は、1 つ以上の場所を横断して分散される 1 つ以上の C P U を備え得る。

## 【 0 0 6 7 】

データ記憶装置 1 8 9 6 は、通信バス 1 8 8 2 を通して、1 つ以上のプロセッサ 1 8 8 4 と通信している 1 つ以上のメモリデバイス 1 8 8 6 と、1 つ以上の永続データ記憶デバイス 1 8 8 8 とを備えている。メモリデバイス 1 8 8 6 が、処理のために、アプリケーションデータ、すなわち、コンピュータプログラムデータを記憶するための 1 つ以上のランダムアクセス半導体メモリ ( R A M ) デバイスを備え得る。メモリデバイス 1 8 8 6 が、図 1 1 における単一のモノリシックブロックとして概念的に描写されるが、種々の例では、メモリデバイス 1 8 8 6 は、キャッシュの階層内、および他のメモリデバイス内、単一の物理的場所内に配置され得るか、または種々の形態における複数の物理的システムを横

10

20

30

40

50

断して分散され得る。メモリデバイス 1886 が、1つ以上のプロセッサ 1884 およびコンピューティングシステム 1800 の他の要素から物理的に分離して描写されるが、メモリデバイス 1886 は、コンピューティングシステム 1800 全体を通して、任意の場所における任意の中間またはキャッシュメモリを同等に指し得、1つ以上のプロセッサ 1884 または 1つ以上のプロセッサ 1884 の個々の処理コアに近接する、またはそれと統合されるキャッシュメモリを含む。

【0068】

永続データ記憶デバイス 1888 は、1つ以上のハードディスクドライブ、ソリッドステートドライブ、フラッシュドライブ、書換可能光ディスクドライブ、磁気テープドライブ、またはこれらまたは他のデータ記憶媒体の任意の組み合わせを含み得る。永続データ記憶デバイス 1888 は、オペレーティングシステムのためのコンピュータ実行可能命令またはコンピュータ読み取り可能なプログラムコード、プログラムコード、データ構造、またはデータファイルを備えているアプリケーションファイル、および任意の他のタイプのデータを記憶し得る。これらのコンピュータ実行可能命令は、永続データ記憶デバイス 1888 からメモリデバイス 1886 の中にロードされ、1つ以上のプロセッサ 1884 または他のプロセッサによって読み取りおよび実行され得る。データ記憶装置 1896 はまた、例えば、限定ではないが、データ、機能的形態におけるプログラムコード、および/または他の好適な情報等の情報を一時的および/または永続的に記憶することが可能である任意の他のハードウェア要素を含み得る。

【0069】

永続データ記憶デバイス 1888 およびメモリデバイス 1886 は、物理的な有形の非一過性コンピュータ読み取り可能なデータ記憶デバイスの例である。データ記憶装置 1896 は、メモリ内のデータを維持するために能動的に給電され、定期的に電氣的にリフレッシュされることを要求し得る種々の形態の揮発性メモリのいずれかを含み得るが、当業者は、これがまた、物理的な有形の非一過性コンピュータ読み取り可能なデータ記憶デバイスの例の構成要素となることも認識するであろう。実行可能命令は、プログラムコードが非一過性物理的媒体またはデバイス上にロードされ、記憶され、中継され、バッファされ、またはキャッシュされるとき（短い持続時間のみの場合、または揮発性メモリフォーマット内のみである場合も含む）、非一過性媒体上に記憶され得る。これらの例では、任意の形態のメモリ、データ記憶装置、バッファ、キャッシュ、または任意の他のデバイスまたはタイプのメモリまたは任意の持続時間のデータ記憶機構が、本開示の例を具現化および/または実装するコンピュータ実行可能命令を備えている物理的有形非一過性コンピュータ読み取り可能な媒体を構成し得る。

【0070】

1つ以上のプロセッサ 1884 は、上記にさらに詳細に説明されるように、設定点波形式リーミングシステム 1822 のためのコンピュータ実行可能命令および/またはコンピュータ読み取り可能なプログラムコードを読み取り、ロード、および実行するように好適にプログラミングされることができ。本開示の目的のために、用語「プログラムコード」は、コンピュータ実行可能命令を備え得る。このプログラムコードは、メモリデバイス 1886、永続データ記憶デバイス 1888、またはコンピューティングシステム 1800 内の他の場所上に記憶され得る。このプログラムコードは、下記にさらに解説されるように、コンピュータプログラム製品 1810 内に含まれるコンピュータ読み取り可能な媒体 1802 上にも記憶される実行可能プログラムコード 1804 の形態をとり得、様々な局所的または遠隔の手段のいずれかを通して、コンピュータプログラム製品 1810 からコンピューティングシステム 1800 に転送または通信され、1つ以上のプロセッサ 1884 によって実行されることを可能にされ得る。

【0071】

オペレーティングシステムは、デバイスインターフェース管理、メモリ管理、および複数のタスク管理等の機能を提供し得る。オペレーティングシステムは、Unix（登録商標）ベースのオペレーティングシステム、非Unix（登録商標）ベースのオペレーティ

10

20

30

40

50

ングシステム、ネットワークオペレーティングシステム、リアルタイムオペレーティングシステム（RTOS）、または任意の他の好適なオペレーティングシステムであることができる。1つ以上のプロセッサ1884は、好適に、オペレーティングシステムの命令を読み取り、ロード、および実行するようにプログラミングされることができる。

【0072】

通信ユニット1890は、この例では、他のコンピューティングまたは通信システムまたはデバイスとの通信を提供する。通信ユニット1890は、物理的および/または無線通信リンクの使用を通して、通信を提供し得る。通信ユニット1890は、ローカルエリアネットワーク（LAN）、イーサネット（登録商標）アダプタ、トークンリングアダプタ、電話回線等の伝達システムに接続するためのモデム、または任意の他のタイプの通信インターフェースとインターフェースをとるために、ネットワークインターフェースカードを含み得る。通信ユニット1890は、プリンタ、バスアダプタ、および他のコンピュータ等、多くのタイプの周辺コンピューティングデバイスをコンピューティングシステム1800に動作可能に接続するために使用され得る。通信ユニット1890は、例えば、拡張カードとして実装される、またはマザーボードの中に内蔵され得る。

10

【0073】

入/出力ユニット1892は、キーボード、マウス、または他のポインタ、タッチスクリーンインターフェース、プリンタまたは任意の他の周辺デバイスのためのインターフェース、取外可能な磁気または光ディスクドライブ（CD-ROM、DVD-ROM、またはブルーレイを含む）、ユニバーサルシリアルバス（USB）レセプタクル、または任意の他のタイプの入力および/または出力デバイス等、コンピューティングシステム1800に接続され得る他のデバイスを用いて、データの入力および出力にとって好適なデバイスをサポートすることができる。入/出力ユニット1892はまた、種々の例では、任意のタイプの映像出力プロトコルおよび任意のタイプのモニタまたは他の映像ディスプレイ技術において、映像出力のための任意のタイプのインターフェースも含み得る。これらの例のいくつかは、互いに、または通信ユニット1890またはデータ記憶装置1896の例示的コンポーネントと重複し得る。入/出力ユニット92は、任意のタイプの外部デバイスのための適切なデバイスドライバも含み得るか、または、そのようなデバイスドライバは、必要に応じて、コンピューティングシステム1800上の他の場所に常駐し得る。

20

【0074】

コンピューティングシステム1800は、この例証的例では、ディスプレイアダプタ1894も含み、それは、ディスプレイデバイス1898等の1つ以上のディスプレイデバイスのための1つ以上の接続を提供し、それは、様々なタイプのディスプレイデバイスのいずれかを含み得る。これらの例のいくつかは、通信ユニット1890または入/出力ユニット1892の例示的コンポーネントと重複し得る。入/出力ユニット1892はまた、任意のタイプの外部デバイスのための適切なデバイスドライバを含み得るか、または、そのようなデバイスドライバは、必要に応じて、コンピューティングシステム1800上の他の場所に常駐し得る。ディスプレイアダプタ1894は、種々の例では、1つ以上の映像カード、1つ以上のグラフィックス処理ユニット（GPU）、1つ以上の映像対応接続ポート、または映像データを通信することが可能な任意の他のタイプのデータコネクタを含み得る。ディスプレイデバイス1898は、種々の例では、モニタ、テレビ、またはプロジェクタ等の任意の種類映像ディスプレイデバイスであり得る。

30

40

【0075】

入/出力ユニット1892は、コンピュータプログラム製品1810を受け取るためのドライブ、ソケット、または差込口を含み得、それは、その上に記憶される実行可能プログラムコード1804を有する有形の非一過性コンピュータ読み取り可能な媒体1802を備えている。例えば、コンピュータプログラム製品1810は、例証的例として、CD-ROM、DVD-ROM、ブルーレイディスク、磁気ディスク、USBスティック、フラッシュドライブ、または外部ハードディスクドライブ、または任意の他の好適なデータ記憶技術であり得る。

50

## 【 0 0 7 6 】

コンピュータ読み取り可能な媒体 1 8 0 2 は、実行可能プログラムコード 1 8 0 4 をメモリの各ユニット内の異なる物理的状態のバイナリ列として物理的にエンコードする任意のタイプの光学、磁気、または他の物理的媒体を含み得、それは、コンピューティングシステム 1 8 0 0 によって読み取りされるとき、コンピュータ読み取り可能な媒体 1 8 0 2 の基本データ記憶要素の物理的状態に対応する 1 つ以上のプロセッサ 1 8 8 4 によって読み取りされる物理的信号を誘発し、1 つ以上のプロセッサ 1 8 8 4 の物理的状態に対応する変化を誘発する。その物理的プログラムコード信号は、高水準プログラミング言語、アセンブリ言語、または機械語等の種々のレベルの抽象的概念のいずれかにおけるコンピュータ読み取り可能な命令として、モデル化または概念化され得るが、最終的に、1 つ以上のプロセッサ 1 8 8 4 の物理的状態における変化を物理的に誘発する一連の電気的および/または磁氣的相互作用を成し、それによって、実行可能プログラムコード 1 8 0 4 に含まれる実行可能命令をロードすることによって、それが、コンピューティングシステム 1 8 0 0 に、その物理的状態が変化されるまでは有していなかった新しい能力を物理的に仮定させる方法において、1 つ以上のプロセッサ 1 8 8 4 を物理的に再構成し、1 つ以上のプロセッサ 1 8 8 4 に、コンピュータ実行可能命令に対応する物理的出力を発生させる、またはそうするように構成する。

10

## 【 0 0 7 7 】

いくつかの例証的例では、実行可能プログラムコード 1 8 0 4 は、コンピューティングシステム 1 8 0 0 内での使用のために、ネットワークを経由して、データ記憶装置 1 8 9 6 に、別のデバイスまたはコンピュータシステムからダウンロードされ得る。コンピュータ実行可能命令を備えている実行可能プログラムコード 1 8 0 4 は、通信ユニット 1 8 9 0 へのハードラインまたは無線通信リンクを通して、および/または入/出力ユニット 1 8 9 2 への接続を通して、コンピューティングシステム 1 8 0 0 にコンピュータ読み取り可能な媒体 1 8 0 2 から通信または転送され得る。実行可能プログラムコード 1 8 0 4 を備えている、コンピュータ読み取り可能な媒体 1 8 0 2 は、コンピューティングシステム 1 8 0 0 とは別個または遠隔の場所に位置し得、世界中または軌道上のどこかの任意の遠隔の地理的場所においてを含むどの場所にも位置し得、インターネットおよび/または他のパケットデータネットワーク等の任意のタイプの 1 つ以上の通信リンクを経由して、実行可能プログラムコード 1 8 0 4 をコンピューティングシステム 1 8 0 0 に中継し得る。実行可能プログラムコード 1 8 0 4 は、例えば、無線インターネット接続を経由して、または無線 LAN、Bluetooth (登録商標)™、Wi-Fi™、または赤外線接続等のより短距離の直接無線接続を経由して伝達され得る。任意の他の無線または遠隔通信プロトコルも、他の実装において使用され得る。

20

30

## 【 0 0 7 8 】

通信リンクおよび/または接続は、種々の例証的例では、有線および/または無線接続を含み得、実行可能プログラムコード 1 8 0 4 は、実行可能プログラムコード 1 8 0 4 を含む、通信リンクまたは無線伝達等の非有形媒体を経由して、ソースコンピュータ読み取り可能な媒体 1 8 0 2 から伝達され得る。実行可能プログラムコード 1 8 0 4 は、その元のソース媒体からコンピューティングシステム 1 8 0 0 までの途中で、任意の数の物理的バッファ、キャッシュ、メインメモリ、またはサーバ、ゲートウェイ、ネットワークノード、移動性管理エンティティ、または他のネットワーク資産のデータ記憶コンポーネント等、任意の数の中間有形の物理的コンピュータ読み取り可能なデバイスおよび媒体上に、程度の差はあるが、一時的または永続的に記憶され得る。

40

## 【 0 0 7 9 】

本開示の種々の例示の実施形態は、システム、方法、および/またはコンピュータプログラム製品の形態であり得る。コンピュータプログラム製品は、プロセッサに、本開示の実施形態の側面を遂行させるために、その上にコンピュータ読み取り可能なプログラム命令を有するコンピュータ読み取り可能な記憶媒体(または複数の媒体)を含み得る。

## 【 0 0 8 0 】

50

コンピュータ読み取り可能な記憶媒体は、命令実行デバイスによる使用のための命令を保持および記憶し得る有形のデバイスであることができる。コンピュータ読み取り可能な記憶媒体は、例えば、限定ではないが、電子記憶デバイス、磁気記憶デバイス、光記憶デバイス、電磁記憶デバイス、半導体記憶デバイス、または前述の任意の好適な組み合わせ、任意の他のタイプの記憶デバイス、または前述のいずれかと任意の他のシステムの任意の組み合わせであり得る。コンピュータ読み取り可能な記憶媒体のより具体的な例の非包括的リストは、以下、すなわち、ポータブルコンピュータディスク、ハードディスク、ランダムアクセスメモリ（RAM）、読み取り専用メモリ（ROM）、消去可能プログラマブル読み取り専用メモリ（EPROMまたはフラッシュメモリ）、静的ランダムアクセスメモリ（SRAM）、ポータブルコンパクトディスク読み取り専用メモリ（CD-ROM）、デジタル多用途ディスク（DVD）、メモリスティック、フロッピー（登録商標）ディスク、パンチカードまたはその上に記録される命令を有する溝内の隆起構造物等の機械的にエンコーディングされたデバイス、および前述の任意の好適な組み合わせを含む。本明細書に使用されるようなコンピュータ読み取り可能な記憶媒体は、無線波または他の自由に伝搬する電磁波、導波管または他の伝達媒体を通して伝搬する電磁波（例えば、光ファイバケーブルを通して通過する光パルス）等の一過性信号自体、またはワイヤを通して伝達される電気信号であると解釈されないものとする。

10

**【0081】**

本明細書に説明されるコンピュータ読み取り可能なプログラム命令は、ネットワーク、例えば、インターネット、ローカルエリアネットワーク、広域ネットワーク、および/または無線ネットワークを介して、コンピュータ読み取り可能な記憶媒体からそれぞれのコンピューティング/処理デバイスに、または外部コンピュータまたは外部記憶デバイスにダウンロードされることができる。ネットワークは、銅伝達ケーブル、光伝達ファイバ、無線伝達、ルータ、ファイアウォール、スイッチ、ゲートウェイコンピュータ、および/またはエッジサーバを備え得る。各コンピューティング/処理デバイス内のネットワークアダプタカードまたはネットワークインターフェースは、ネットワークからコンピュータ読み取り可能なプログラム命令を受信し、それぞれのコンピューティング/処理デバイス内のコンピュータ読み取り可能な記憶媒体内での記憶のためのコンピュータ読み取り可能なプログラム命令を転送する。

20

**【0082】**

本発明の動作を遂行するためのコンピュータ読み取り可能なプログラム命令は、アセンブラ命令、命令セットアーキテクチャ（ISA）命令、機械命令、機械依存命令、マイクロコード、ファームウェア命令、状態設定データ、または1つ以上のプログラミング言語の任意の組み合わせにおいて書き込まれるソースコードまたはオブジェクトコードのいずれかであり得、C++またはJava（登録商標）等のオブジェクト指向プログラミング言語、C等の命令型プログラミング言語、ハードウェア記述言語（HDL）等の特殊言語、Common Lisp、Racket、またはClojure等のLispプログラミング言語、HaskellまたはErlang等の他の関数型プログラミング言語、またはPythonまたはRust等のマルチパラダイム言語を含む。コンピュータ読み取り可能なプログラム命令は、ユーザのコンピュータ上で完全に、ユーザのコンピュータ上で部分的に、独立型ソフトウェアパッケージとして、ユーザのコンピュータ上で部分的に、および遠隔コンピュータ上で部分的に、または遠隔コンピュータまたはサーバ上で完全に、実行され得る。後者のシナリオでは、遠隔コンピュータは、ローカルエリアネットワーク（LAN）または広域ネットワーク（WAN）または他の接続を含む、任意のタイプのネットワークを通して、ユーザのコンピュータに接続され得るか、または、接続は、（例えば、インターネットサービスプロバイダ（ISP）を使用して、インターネットを通して）外部コンピュータに対して行われ得る。いくつかの実施形態では、例えば、プログラマブル論理回路網、フィールドプログラマブルゲートアレイ（FPGA）、またはプログラマブル論理アレイ（PLA）を含む、電子回路網は、本開示の実施形態の側面を実施するために、コンピュータ読み取り可能なプログラム命令の状態情報を利用することによっ

30

40

50

て、コンピュータ読み取り可能なプログラム命令を実行し、電子回路網をパーソナライズし得る。

【0083】

本開示の側面が、本開示の例による方法、装置（システム）、およびコンピュータプログラム製品のフローチャート図および/またはブロック図を参照して、本明細書に説明される。フローチャート図および/またはブロック図の各ブロック、およびフローチャート図および/またはブロック図内のブロックの組み合わせは、コンピュータ読み取り可能なプログラム命令および/またはコンピュータ実行可能プログラム命令によって実装されることができる。

【0084】

これらのコンピュータ読み取り可能なおよび/またはコンピュータ実行可能プログラム命令は、汎用コンピュータ、特殊目的コンピュータ、または機械を生産するための他のプログラマブルデータ処理装置のプロセッサに提供され得、したがって、コンピュータまたは他のプログラマブルデータ処理装置のプロセッサを介して実行する命令は、フローチャートおよび/またはブロック図のブロックまたは複数のブロック内で規定される機能/作用を実装するための手段を生成する。これらのコンピュータおよび/またはコンピュータ実行可能読み取り可能なプログラム命令は、コンピュータ、プログラマブルデータ処理装置、および/または他のデバイスに、特定の様式において機能するように指示し得るコンピュータ読み取り可能な記憶媒体内にも記憶され得、したがって、その上に記憶される命令を有するコンピュータ読み取り可能な記憶媒体は、フローチャートおよび/またはブロック図のブロックまたは複数のブロック内で規定される機能/作用の側面を実装する命令を備えている製造品を備えている。コンピュータ読み取り可能なおよび/またはコンピュータ実行可能プログラム命令は、コンピュータ、他のプログラマブルデータ処理装置、または他のデバイスの上にもロードされ、コンピュータ、他のプログラマブルデータ処理装置、または他のデバイス上で実施されるべき一連の動作可能なステップにコンピュータ実装型プロセスを生じさせ得、したがって、コンピュータ、他のプログラマブル装置、または他のデバイス上で実行する命令は、フローチャートおよび/またはブロック図のブロックまたは複数のブロック内で規定される機能、作用、またはステップを実装する。

【0085】

図内のフローチャートおよびブロック図は、本開示の種々の実施形態によるシステム、方法、およびコンピュータプログラム製品の可能な実装のアーキテクチャ、機能性、および動作を図示する。この点で、フローチャートまたはブロック図内の各ブロックは、モジュール、区画、または命令の一部を表し得、それは、規定される論理機能を実装するための1つ以上の実行可能命令を備えている。いくつかの実装では、ブロック内で言及される機能は、図内に言及されるものとは異なる順序で生じ得る。例えば、特定の図に描写される特定の例では、連続して示される2つのブロックは、実際、実質的に並行して実行され得るまたはブロックは、時として、関与される機能性に応じて、逆順または重複順序で実行され得る。ブロック図および/またはフローチャート図の各ブロック、およびブロック図および/またはフローチャート図内のブロックの組み合わせは、規定される機能または作用を実施する、または特殊目的ハードウェアとコンピュータ命令との組み合わせを遂行する特殊目的ハードウェアベースのシステムによっても実装され得る。

【0086】

本明細書に開示される例と関連して説明される、種々の例証的論理ブロック、モジュール、回路、およびアルゴリズムステップが、電子ハードウェア、コンピュータソフトウェア、または両方の組み合わせとして実装され得る。ハードウェアおよびソフトウェアの本互換性を明確に図示するために、種々の例証的コンポーネント、ブロック、モジュール、回路、およびステップが、それらの機能性の観点において、概して上で説明される。そのような機能性が、ハードウェアまたはソフトウェアとして実装されるかどうかは、全体的なシステム上に課される特定の用途および設計上の制約に依存する。当業者は、特定の用途毎に、様々な方法において、説明された機能性を実装し得るが、任意のそのような特定

10

20

30

40

50

の実装決定および詳細は、本発明の範囲からの逸脱を引き起こす、構成する、または含意するものではない。

【0087】

本明細書に開示される実施形態と関連して説明される、種々の例証的論理ブロック、モジュール、および回路は、本明細書に説明される機能を実施するように設計される、汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)、または他のプログラマブル論理デバイス、別々のゲートまたはトランジスタ論理、別々のハードウェアコンポーネント、またはそれらの任意の組み合わせを用いて実装または実施され得る。汎用プロセッサは、マイクロプロセッサ、または任意の従来プロセッサ、コントローラ、マイクロコントローラ、または状態マシンであり得る。プロセッサはまた、コンピューティングデバイスの組み合わせ、例えば、DSPとマイクロプロセッサとの組み合わせ、複数のマイクロプロセッサ、DSPコアと併せた1つ以上のマイクロプロセッサ、または任意の他のそのような構成として実装され得る。

10

【0088】

図12は、本開示の種々の側面における設定点波形ストリーミングシステム、および本明細書に開示される他のシステム、方法、および装置の種々の実施形態の1つ以上の側面を実施、実行、または具現化し得る例示的物理的コンポーネントの概念的ブロック図を描写する。示されるように、本実施形態では、ディスプレイ1412および不揮発性メモリ1429は、ランダムアクセスメモリ(「RAM」)1424と、(N個の処理コンポーネントを備えている)処理部分1426と、フィールドプログラマブルゲートアレイ(FPGA)1427と、N個の送受信機を含む送受信機コンポーネント1428とも結合されるバス1422に結合される。図12に描写されるコンポーネントは、物理的コンポーネントを表すが、図12は、詳細なハードウェア図であることが意図されず、したがって、図12に描写されるコンポーネントの多くは、共通の構造体によって現実化される、または追加の物理的コンポーネントの間で分散され得る。さらに、他の既存および未開発の物理的コンポーネントおよびアーキテクチャが、図12を参照して説明される機能的コンポーネントを実装するために利用され得る。

20

【0089】

ディスプレイ1412は、概して、ユーザのためのユーザインターフェースを提供するように動作し、いくつかの実装では、ディスプレイ1412は、タッチスクリーンディスプレイによって現実化される。例えば、ディスプレイ1412は、本明細書に説明されるコンポーネントを制御し、それらと相互作用するために使用されることができる。一般に、不揮発性メモリ1429は、データおよび機械読み取り可能な(例えば、プロセッサ実行可能)コード(本明細書に説明される方法を有効化することに関連付けられる実行可能コードを含む)を記憶する(例えば、永続的に記憶する)ように機能する非一過性メモリである。いくつかの実施形態では、例えば、不揮発性メモリ1429は、本明細書に説明される方法の実行を促進するために、ブートロードコード、オペレーティングシステムコード、ファイルシステムコード、および/または非一過性プロセッサ実行可能コードを含む。

30

40

【0090】

いくつかの実装では、不揮発性メモリ1429は、フラッシュメモリ(例えば、NANDまたはONENANDメモリ)によって実現され得る。他の例では、他のメモリタイプも同様に、利用され得る。いくつかの例は、コードを不揮発性メモリ1429から実行し得るが、他の例では、不揮発性メモリ内の実行可能コードは、典型的に、RAM1424の中にロードされ、処理部分1426内のN個の処理コンポーネントのうちの一つ以上のものによって実行され得る。

【0091】

動作時、RAM1424と接続しているN個の処理コンポーネントは、概して、不揮発性メモリ1429内に記憶される命令を実行するように動作し、本明細書に説明される設

50

定点波形ストリーミングシステムの機能性を現実化し得る。例えば、本明細書に説明される方法を有効化するための非一過性プロセッサ実行可能命令は、不揮発性メモリ 1 4 2 9 内に永続的に記憶され、R A M 1 4 2 4 と接続している N 個の処理コンポーネントによって実行され得る。処理部分 1 4 2 6 は、映像プロセッサと、デジタル信号プロセッサ ( D S P ) と、グラフィックス処理ユニット ( G P U ) と、他の処理コンポーネントとを含み得る。

**【 0 0 9 2 】**

加えて、または他の例では、フィールドプログラマブルゲートアレイ ( F P G A ) 1 4 2 7 は、本明細書に説明される方法体系のうちの一つ以上の側面を有効化するように構成され得る。例えば、非一過性 F P G A 構成命令は、不揮発性メモリ 1 4 2 9 内に永続的に記憶され、(例えば、起動の間) F P G A 1 4 2 7 によってアクセスされ、F P G A 1 4 2 7 を構成し得る。

10

**【 0 0 9 3 】**

入力コンポーネント 1 4 3 1 は、概して、信号を受信するように動作し得る(例えば、上で説明されるように、設定点制御 U I システムから)。出力コンポーネント 1 4 3 2 は、概して、一つ以上のデジタルおよび/またはアナログ信号を提供するように動作し(例えば、本明細書に説明されるような制御モジュールに)、設定点波形ストリーミングシステムおよび/または本明細書に説明される他のシステムの動作可能な側面を有効化し得る。

**【 0 0 9 4 】**

描写される送受信機コンポーネント 1 4 2 8 は、N 個の送受信機チェーンを含み、それは、無線または有線ネットワークを介して、外部デバイス(例えば、外部コントローラ)と通信するために使用され得る。N 個の送受信機チェーンはそれぞれ、特定の通信スキーム(例えば、W i f i、イーサネット(登録商標)、P r o f i b u s 等)に関連付けられる、送受信機を表し得る。

20

**【 0 0 9 5 】**

本開示の方法 1 0 0 0 および他の方法は、種々の他の実施形態では、他のステップまたは変形例を含み得る。方法 1 0 0 0 のいずれかの一部または全ては、ハードウェアによって実施される、またはその中で具現化される、および/またはコントローラ、C P U、F P G A、S o C、測定および制御マルチプロセッサシステムオンチップ ( M P S o C ) によって実施または実行され得、それは、方法の種々の主題を実行、実装、または具現化する際に、他の関連付けられるハードウェア、デバイス、システム、または製品を制御する際に、C P U および F P G A の両方、および/または他の要素と一緒に、一つの統合型 S o C または実行可能命令を処理する他の処理デバイスまたはコンピューティングデバイスに含み得る。

30

**【 0 0 9 6 】**

設定点波形ストリーミングシステム、デバイス、および方法は、したがって、設定点波形ストリーミングのための種々の基礎的側面において、かつ種々の選択された例証的用途、アーキテクチャ、技法、および方法において、本明細書に図示および説明される。当業者は、本開示によって、本開示によって、および下記に記載される、請求項によって包含される、設定点波形ストリーミングのための幅広い一式のさらなる用途、アーキテクチャ、技法、および方法の理解および実践のための情報を得た上での単純化に関して、十分な情報を得るであろう。

40

**【 0 0 9 7 】**

本明細書で使用されるように、「A、B、およびCのうち少なくとも一つ」の列挙は、「A、B、C、またはA、B、およびCの任意の組み合わせのいずれか」を意味することが意図される。開示される例の説明は、任意の当業者が本開示の主題を作製または使用する方法を理解することを可能にするために提供される。これらの実施形態に対する種々の修正は、本開示に基づいて、当業者に容易に明白となり、本明細書内で定義される汎用原理は、本開示の精神または範囲から逸脱することなく、他の例に適用され得る。したが

50

って、本開示は、本明細書に示される実施形態に限定されないが、本明細書に開示される原理および新規の特徴と一致する、最も広い範囲を許容されるものとする。

【0098】

本開示およびその付随する利点の多くは、前述の説明によって理解され、種々の変更が、開示される主題から逸脱することなく、またはその重要な利点の全てを犠牲にすることなく、コンポーネントの形態、構造、および配置において行われ得る。説明される形態は、単に説明的なものであり、以下の請求項は、本明細書に説明されるようなコンポーネントの形態、構造、および配置の任意のそのような変更を包含する、広範囲の例を含む、広範囲の実施形態を包含し、含む。

【0099】

本開示は、種々の例を参照して説明されているが、これらの例が、例証的なものであり、本開示の範囲が、それらに限定されないことが理解されるであろう。全ての本明細書に説明される主題は、それらが説明されるような例として明示的に宣言されるかどうかにかかわらず、排他的実装としてではなく、例証的非限定的例の形態で提示される。多くの変形例、修正、および追加が、本開示の例の範囲内で、可能性として考えられる。より一般的に、本開示による例は、特定の実装の文脈において説明されている。機能性は、本開示の種々の例では、本開示および以下の請求項の精神および範囲から逸脱することなく、異なるようにブロック内で分離される、または組み合わせられる、または異なる専門用語を用いて説明され得る。これらおよび他の変形例、修正、追加、および改良は、後に続く請求項内で定義されるような本開示の範囲内に該当し得る。

【図面】

【図1】

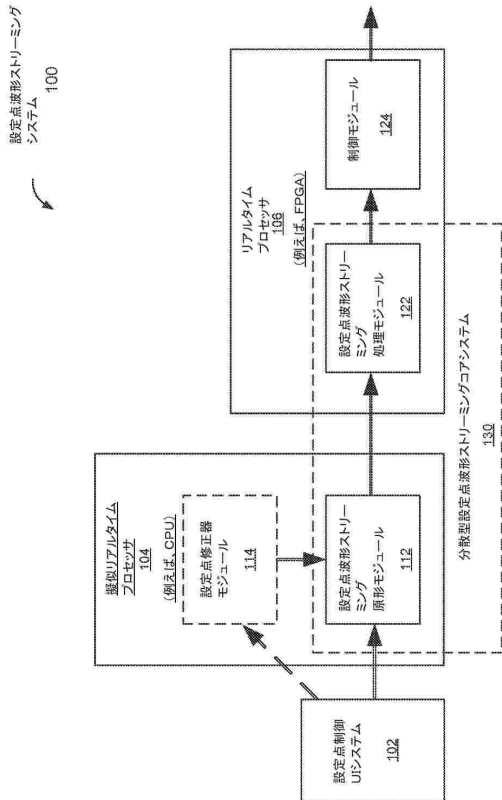


FIG. 1

【図2】

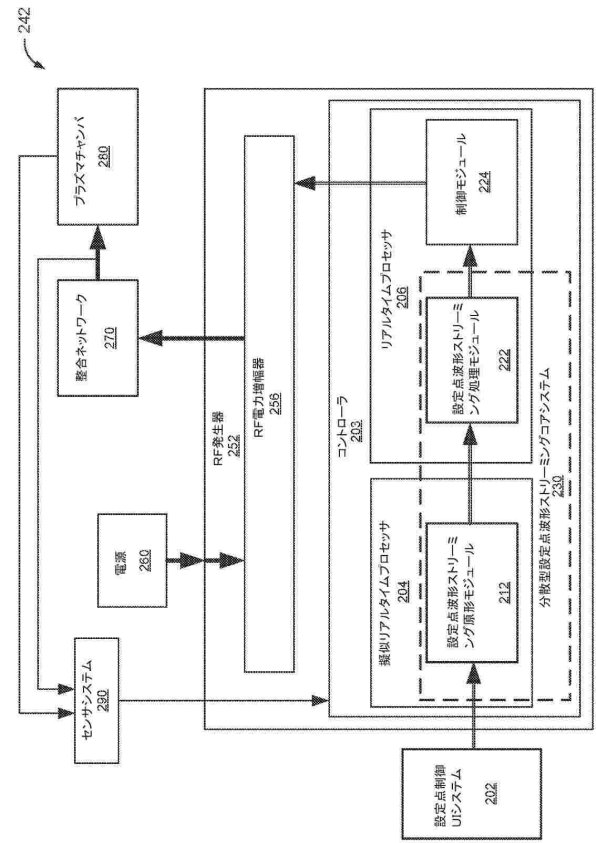


FIG. 2

10

20

30

40

50

【 図 3 】

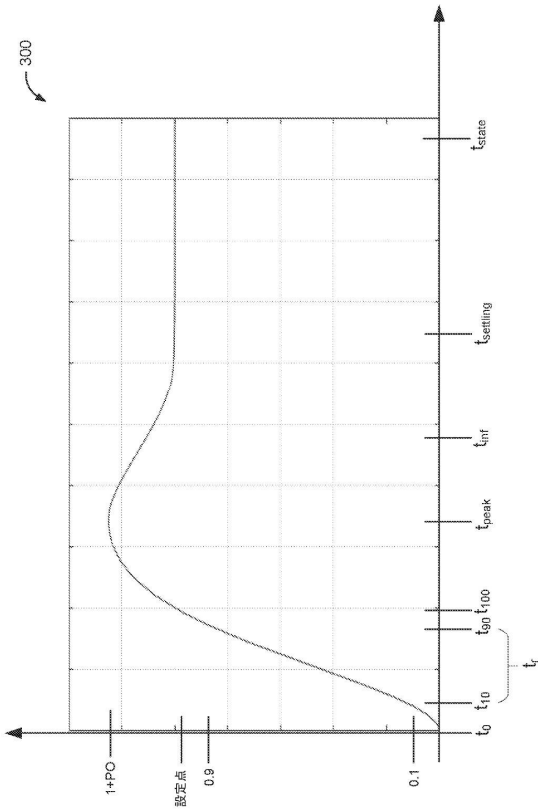


FIG. 3

【 図 4 】

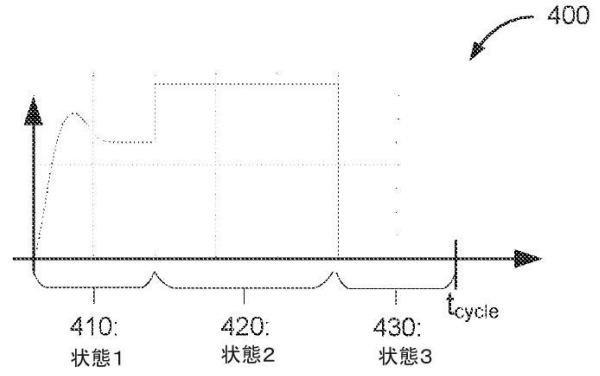


FIG. 4

10

20

【 図 5 】

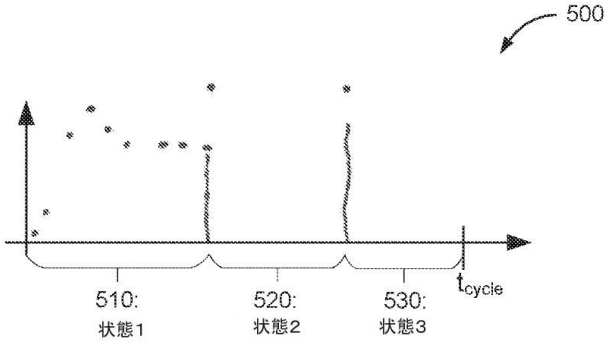


FIG. 5

【 図 6 】

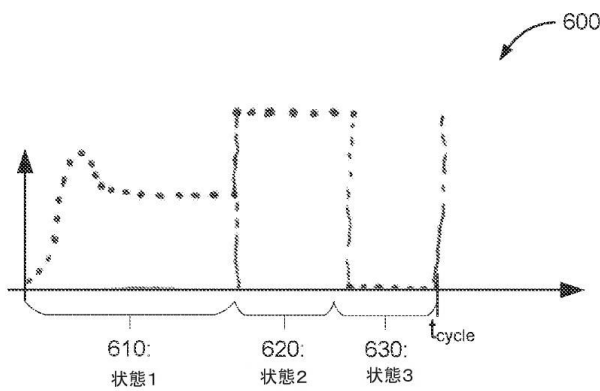


FIG. 6

30

40

50

【 図 7 】

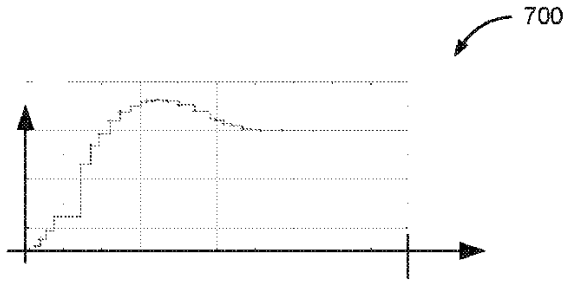


FIG. 7

【 図 8 】

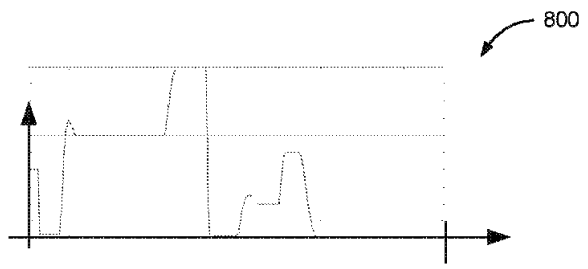


FIG. 8

10

【 図 9 】

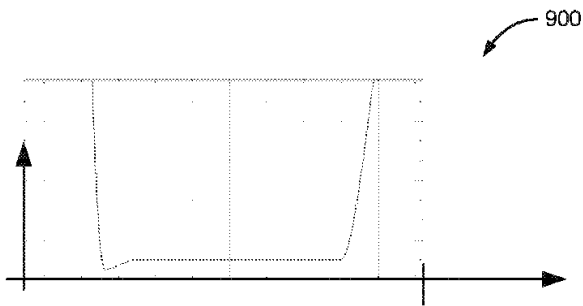


FIG. 9

【 図 10 】

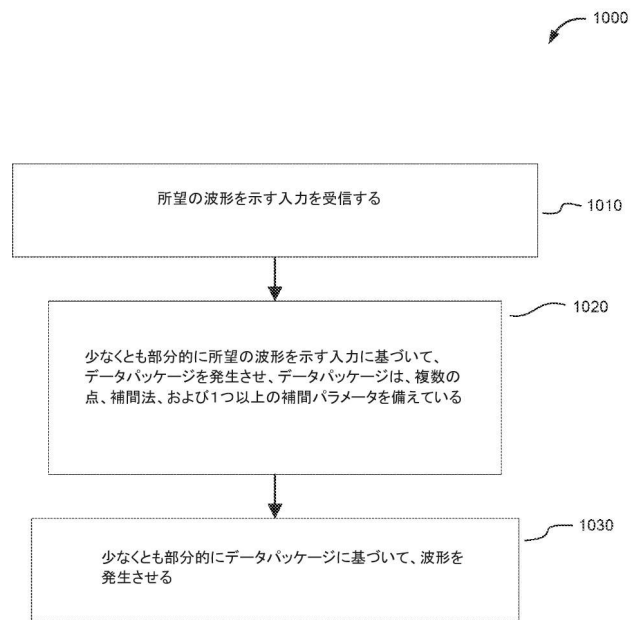


FIG. 10

30

40

50

【 図 1 1 】

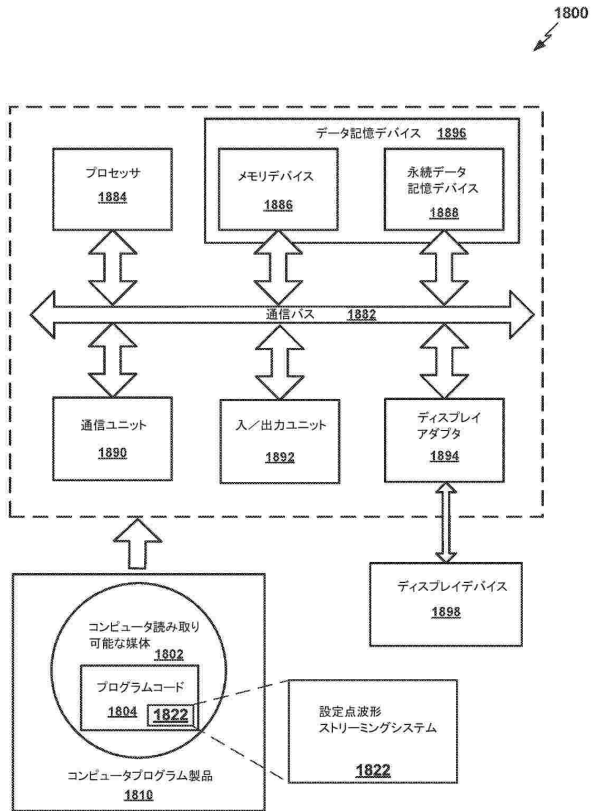


FIG. 11

【 図 1 2 】

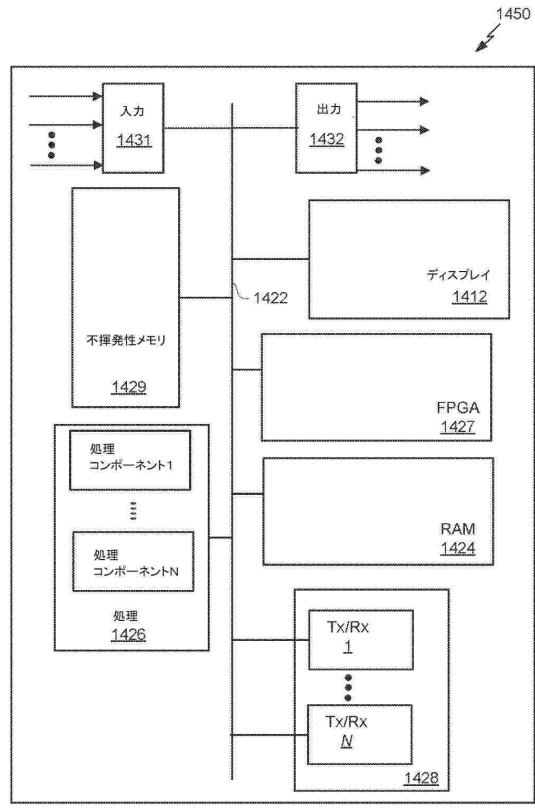


FIG. 12

10

20

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US22/47059

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>	
IPC - INV. H01J 37/32 (2023.01) ADD. CPC - INV. H01J 37/32174; H01J 37/32082; H01J 37/32137; H01J 37/32155 ADD. According to International Patent Classification (IPC) or to both national classification and IPC	
<b>B. FIELDS SEARCHED</b>	
Minimum documentation searched (classification system followed by classification symbols) See Search History document	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched See Search History document	
Electronic database consulted during the international search (name of database and, where practicable, search terms used) See Search History document	
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>	
Category*	Citation of document, with indication, where appropriate, of the relevant passages
X	US 2019/0333738 A1 (MKS INSTRUMENTS, INC.) 31 October 2019; para [0016]-[0129]
A	US 2017/0276752 A1 (SIEMENS SHENZHEN MAGNETIC RESONANCE LTD.) 28 September 2017; see entire document
A	US 2018/0342903 A1 (MKS INSTRUMENTS, INC.) 29 November 2018; see entire document
A	US 2012/0217221 A1 (HOFFMAN D.) 30 August 2012; see entire document
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.	
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 28 February 2023 (28.02.2023)	Date of mailing of the international search report <b>APR 10 2023</b>
Name and mailing address of the ISA/ Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-8300	Authorized officer <b>Shane Thomas</b> Telephone No. PCT Helpdesk: 571-272-4300

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N  
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,  
CV,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,I  
T, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,  
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV,  
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW

(特許庁注：以下のものは登録商標)

1 . P Y T H O N

弁護士 山本 健策

(72)発明者 サミュエルス , チャド エス .

アメリカ合衆国 コロラド 8 0 5 2 8 , フォート コリンズ , リッジ クリーク ロード 2 5 1 8

Fターム(参考) 2G084 DD55 EE06 EE16 HH05 HH08 HH23 HH26 HH54 HH56

5F004 BA20 BB13 CA03