

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年6月1日 (01.06.2017)



(10) 国际公布号
WO 2017/088264 A1

- (51) 国际专利分类号:
G02F 1/136 (2006.01) *G09G 3/36* (2006.01)
- (21) 国际申请号: PCT/CN2015/099662
- (22) 国际申请日: 2015年12月30日 (30.12.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510837578.7 2015年11月26日 (26.11.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (72) 发明人: 杜鹏 (DU, Peng); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE HAVING LOW SWITCHING FREQUENCY OF DATA LINE DRIVING POLARITIES

(54) 发明名称: 具有低切换频率的数据线驱动极性的阵列基板

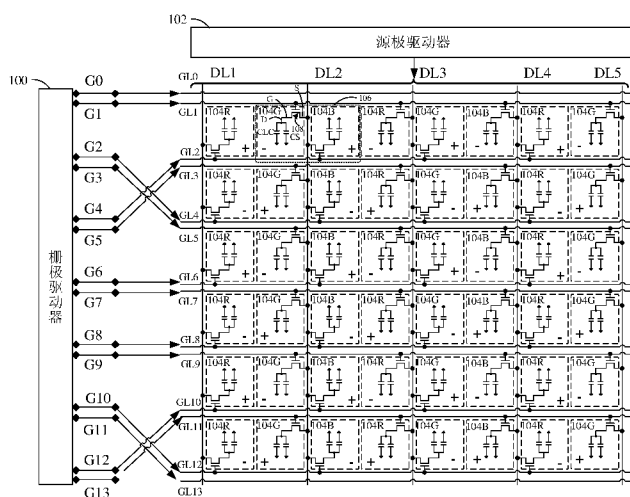


图 1A

100 Gate driver
102 Source driver

(57) Abstract: An array substrate having a low switching frequency of data line driving polarities. Two sub-pixels (104B, 104G, 104R) have different driving polarities, i.e., a first polarity and a second polarity. Some of gate contacts (G0-G13) are correspondingly, directly, and electrically connected to some of scan lines (GL0-GL13), and the remaining gate contacts (G0-G13) are correspondingly and electrically connected to the remaining scan lines (GL0-GL13) in a crossed manner. Therefore, a source driver charges a first sub-pixel group having the first polarity in a plurality of continuous pixel areas, and the source driver can be switched to charge a second sub-pixel group having the second polarity in the plurality of continuous pixel areas. The number of sub-pixels in the first sub-pixel group and the number of sub-pixels in the second sub-pixel group are separately greater than the number of sub-pixels in each pixel area, so that the frequency for driving the first or second sub-pixel group is lower than the frequency for two corresponding sub-pixels in one pixel area, the power consumption of an entire display panel is reduced, and the display quality of the display panel is improved.

(57) 摘要:

[见续页]

WO 2017/088264 A1

一种具有低切换频率的数据线驱动极性的阵列基板，通过两个次像素（104B、104G、104R）分别具有不同驱动极性的第一极性以及第二极性，其中一部分栅极接触部（G0~G13）相对应直接电性连接一部分扫描线（GL0~GL13），另一部分栅极接触部（G0~G13）相对应交叉电性连接另一部分扫描线（GL0~GL13），使得源极驱动器对连续的若干像素区域中具有第一极性的第一次像素群组充电，并且源极驱动器可切换对连续的若干像素区域中具有第二极性的第二次像素群组充电，其中第一次像素群组以及第二次像素群组的次像素之数量分别大于每一像素区域的次像素数量，使驱动第一次像素群组或是第二次像素群组之频率低于一像素区域对应的两个次像素之频率，以减少整个显示面板的功耗，提高显示面板的显示品质。

说明书

发明名称: 具有低切换频率的数据线驱动极性的阵列基板

技术领域

- [1] 本专利申请涉及一种基板，且特别是涉及一种具有低切换频率的数据线驱动极性的阵列基板，当实现显示面板内部的点反转的条件时，通过降低数据线(Data Line)上信号正、负极性的切换频率，以减少整个显示面板的功耗，符合绿色环保要求，提高显示面板的显示品质。

背景技术

- [2] 由于液晶显示器(liquid crystal display, LCD)具有低辐射、体积小及低耗能等优点，因此逐渐取代传统的阴极射线管(cathode ray tube, CRT)显示器，广泛地应用在笔记型计算机、个人数字助理(personal digital assistant, PDA)、平面电视，或行动电话等信息产品上。
- [3] 现有技术中，在液晶面板生产中降低制作成本是一项非常重要的课题。数据线共享(Data Line Sharing, DLS)架构是一种常用的方法，它是将扫描线(Gate Line)的数量加倍，而数据线(Data Line)的数量减半，从而减少源极(Source)驱动器的数量，达到降低成本的目的。
- [4] 现有的液晶面板驱动方式中，点反转(Dot Inversion)是显示效果较佳的一种反转方式。采用数据线共享(DLS)架构的显示面板如果使用传统的驱动方式，以高清(HD)的分辨率(1366×768)，60Hz的工作频率，则当显示面板工作时，数据线的信号每两个像素(Pixel)就需要切换一次极性，即大约每21.7μs(等于 $1/(60 \times 768)$)需要切换一次极性，对应的数据线信号频率为20kHz数量级左右。这样的缺点一方面是增加了数据在线的功率消耗，另一方面数据线共享(DLS)架构像素(Pixel)的充电时间很短，数据线共享上的信号切换的电阻/电容延迟(RC Delay)也会进一步影响像素的充电情况，不利于显示品质的提高，当显示面板的分辨率提高时，这个问题会更加严重。因此需要发展一种新式的阵列基板，以解决上述问题。

对发明的公开

技术问题

- [5] 有鉴于此，本专利申请的目的在于提供一种具有低切换频率的数据线驱动极性的阵列基板，当实现显示面板内部的点反转的条件时，通过降低数据线(Data Line)上信号正、负极性的切换频率，以减少整个显示面板的功耗，符合绿色环保要求，提高显示面板的显示品质。

问题的解决方案

技术解决方案

- [6] 为达到上述发明目的，本专利申请第一实施例中提供一种具有低切换频率的数据线驱动极性的阵列基板，用于液晶面板，其中所述阵列基板包括：一栅极驱动器，设有若干栅极接触部，用以产生若干扫描信号；一源极驱动器，用以产生数据信号；若干扫描线，电性连接所述栅极驱动器的若干栅极接触部，用以相对应接收所述若干扫描信号，所述若干栅极接触部与所述若干扫描线的数量相同并且互相对应；以及若干数据线，电性连接所述源极驱动器，用以相对应接收所述数据信号；其中，所述若干扫描线与所述若干数据线交错形成矩阵方式的行列配置，以形成若干像素区域，每一像素区域包括一条数据线以及两条扫描线，并且每一像素区域是由不同颜色类型的两个次像素所组成，所述两个次像素分别具有不同驱动极性的第一极性以及第二极性，其中一部分栅极接触部相对应直接电性连接一部分扫描线，另一部分栅极接触部相对应交叉电性连接另一部分扫描线，使得在每一数据在线，所述源极驱动器对连续的若干像素区域中具有所述第一极性的第一次像素群组进行充电，并且所述源极驱动器可切换对连续的若干像素区域中具有所述第二极性的第二次像素群组进行充电，其中所述第一次像素群组以及所述第二次像素群组的次像素的数量分别大于每一像素区域的次像素的数量，使驱动所述第一次像素群组或是第二次像素群组的频率低于一像素区域对应的两个次像素的频率。
- [7] 在一实施例中，在每一次像素的驱动极性与其周围的若干次像素的驱动极性不相同。
- [8] 在一实施例中，所述第一极性以及所述第二极性分别为正极性以及负极性，或是所述第一极性以及所述第二极性分别为负极性以及正极性。

- [9] 在一实施例中，所述两种不同颜色类型的次像素是由蓝色次像素、绿色次像素以及红色次像素中任意两种颜色的次像素所组成。
- [10] 在一实施例中，所述两种不同颜色类型的次像素是由白色次像素、蓝色次像素、绿色次像素以及红色次像素中任意两种颜色的次像素所组成。
- [11] 在一实施例中，所述栅极驱动器的若干栅极接触部的编号分别为 $G(0)$ 、 $G(1)$ 、 $G(2)\dots G(n)$ ，所述若干扫描线的编号分别为 $GL(0)$ 、 $GL(1)$ 、 $GL(2)\dots GL(n)$ ，其中 n 为正整数，其中所述若干栅极接触部 $G(8k+2)$ 、 $G(8k+3)$ 、 $G(8k+4)$ 及 $G(8k+5)$ 分别与所述若干扫描线 $GL(8k+4)$ 、 $GL(8k+5)$ 、 $GL(8k+2)$ 及 $GL(8k+3)$ 形成所述相对应交叉电性连接， k 为整数。
- [12] 在一实施例中，所述若干栅极接触部 $G(8k)$ 、 $G(8k+1)$ 、 $G(8k+6)$ 及 $G(8k+7)$ 分别与所述若干扫描线 $GL(8k)$ 、 $GL(8k+1)$ 、 $GL(8k+6)$ 及 $GL(8k+7)$ 形成所述相对应直接电性连接。

发明的有益效果

有益效果

- [13] 提供一种具有低切换频率的数据线驱动极性的阵列基板，当实现显示面板内部的点反转的条件时，通过降低数据线(Data Line)上信号正、负极性的切换频率，以减少整个显示面板的功耗，符合绿色环保要求，提高显示面板的显示品质。

对附图的简要说明

附图说明

- [14] 图1A:为根据本专利申请第一实施例中具有低切换频率的数据线驱动极性的阵列基板的电路示意图。
- [15] 图1B:为根据本专利申请第一实施例中阵列基板的扫描线与数据线的驱动时序波形图。
- [16] 图2A:为根据本专利申请第二实施例中具有低切换频率的数据线驱动极性的阵列基板的电路示意图。
- [17] 图2B:为根据本专利申请第二实施例中阵列基板的扫描线与数据线的驱动时序波形图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [18] 本专利申请说明书提供不同的实施例来说明本专利申请不同实施方式的技术特征。实施例中的各组件的配置是为了清楚说明本专利申请揭示的内容，并非用以限制本专利申请。在不同的图式中，相同的组件符号表示相同或相似的组件。
- [19] 参考图1A及1B，图1A为根据本专利申请第一实施例中具有低切换频率的数据线驱动极性的阵列基板的电路示意图，图1B为根据本专利申请第一实施例中阵列基板的扫描线与数据线的驱动时序波形图。所述阵列基板为数据线共享的架构，用于液晶面板，所述阵列基板设有栅极驱动器100、源极驱动器102、若干扫描线GL0~GL13、若干数据线DL1~DL5以及若干次像素104B、104G、104R。此处为14条扫描线以及5条数据线，但其数量不限于此，例如是更多条的扫描线以及数据线。
- [20] 如图1A及1B所示，栅极驱动器100设有若干栅极接触部G0~G13，用以产生若干扫描信号。源极驱动器102用以产生数据信号。若干扫描线GL0~GL13电性连接所述栅极驱动器100的若干栅极接触部G0~G13，用以相对应接收所述若干扫描信号，所述若干栅极接触部G0~G13与所述若干扫描线GL0~GL13的数量相同并且互相对应。若干数据线DL1~DL5电性连接所述源极驱动器102，用以相对应接收所述数据信号。
- [21] 如图1A及1B所示，所述若干扫描线GL0~GL13与所述若干数据线DL1~DL5交错形成矩阵方式的行列配置，以形成若干像素区域106，每一像素区域106包括一条数据线DL1~DL5以及两条扫描线GL0~GL13，并且每一像素区域106是由不同颜色类型的两个次像素104B、104G、104R所组成，所述两个次像素104B、104G、104R分别具有不同驱动极性的第一极性108P以及第二极性108N，其中一部分栅极接触部G0~G13相对应直接电性连接一部分扫描线GL0~GL13，另一部分栅极接触部G0~G13相对应交叉电性连接另一部分扫描线GL0~GL13，使得在每一数据线DL1~DL5上，所述源极驱动器102对连续的若干像素区域106中具有所述第一极性108P的第一次像素群组例如数据线DL2上与扫描线GL2、GL3、GL6

、GL7交错位置的正极性之次像素进行充电，并且所述源极驱动器102可切换对连续的若干像素区域106中具有所述第二极性108N的第二次像素群组例如数据线DL2上与扫描线GL1、GL4、GL5、GL8交错位置的负极性的次像素进行充电，其中所述第一次像素群组以及所述第二次像素群组的次像素的数量分别大于每一像素区域106的次像素104B、104G、104R的数量，使驱动所述第一次像素群组或是第二次像素群组的频率低于一像素区域106对应的两个次像素的频率。

[22] 如图1A及1B所示，在一实施例中，在每一次像素104B、104G、104R的驱动极性与其周围的若干次像素104B、104G、104R的驱动极性不相同。在一优选实施例中，每一次像素104B、104G、104R的驱动极性与其周围多个次像素104B、104G、104R的驱动极性相反，以形成数据线共享(Data Line Sharing, DLS)的显示面板架构。所述第一极性以及所述第二极性分别为正极性(+)以及负极性(-)，或是所述第一极性以及所述第二极性分别为负极性(-)以及正极性(+)。在一实施例中，所述两种不同颜色类型的次像素104B、104G、104R是由蓝色次像素104B、绿色次像素104G以及红色次像素104R中任意两种颜色的次像素所组成。

[23] 如图1A及1B所示，以高清(HD)的显示面板为例，所述栅极驱动器100的若干栅极接触部的编号分别为G0、G1、G2...Gn，所述若干扫描线的编号分别为GL0、GL1、GL2...GLn，其中n为正整数，其中所述若干栅极接触部G(8k+2)、G(8k+3)、G(8k+4)及G(8k+5)分别与所述若干扫描线GL(8k+4)、GL(8k+5)、GL(8k+2)及GL(8k+3)形成所述相对应交叉电性连接，k为整数。换言之，一组8个栅极接触部G0、G1、G2...G7中的4个在栅极驱动器100和显示面板内部不相同编号的扫描线交叉连接在一起，例如图1A所示。若干栅极接触部G(8k)、G(8k+1)、G(8k+6)及G(8k+7)分别与所述若干扫描线GL(8k)、GL(8k+1)、GL(8k+6)及GL(8k+7)形成所述相对应直接电性连接。换言之，一组8个栅极接触部G0、G1、G2...G7中的另外4个在栅极驱动器100和显示面板内部相同编号的扫描线直接连接在一起。

[24] 如图1A及1B所示，在显示面板正常工作时，G栅极驱动器100按照G1、G2、G3...Gn的顺序依次打开(例如是10μs脉波宽度对应一数据信号对一次像素充电脉波宽度)，但是数据线是每给4个次像素充电(即4个充电脉波宽度)之后才会切换一次极性，在图1A所示的电路中，以数据线DL2为例，栅极接触部G(8k)、G(8k

+1)、G(8k+2)及G(8k+3)对应的次像素为负极性(-)，而栅极接触部G(8k+4)、G(8k+5)、G(8k+6)及G(8k+7)对应的次像素为正极性(+)，数据线每隔43.4 μ s之后才会进行一次极性切换，其与现有技术中DLS架构面板相比，数据线极性切换的频率降低了1/2，在一帧(Frame)的时间段内，例如以高清(HD)的分辨率(1366 $\times$ 768)显示面板为例，60Hz的工作频率，只需要切换384(等于1/(60*768*2))次极性，因为数据线的功率消耗和频率的平方成正比，因此，数据线信号频率降低之后，整个显示面板的功率消耗将会显著下降，符合现在绿色环保的需求。

[25] 这些次像素104B、104G、104R电性连接这些扫描线GL与数据线DL，每一次像素104B、104G、104R具有一晶体管108、液晶电容(liquid-crystal capacitor, CLC)以及储存电容(storage capacitor, CS)，其中每一晶体管108具有一栅极(gate)G、一源极(source)S以及一汲极(drain)D，而栅极G连接扫描线GL，源极S连接数据线DL，且汲极D共同连接液晶电容(CLC)以及储存电容(CS)，所述液晶电容(CLC)以及储存电容(CS)接地(如图1A所示)或是共同连接至共享线(common line)(未图示)。当扫描线上施加足够大的正电压时，连接所述扫描线上的薄膜晶体管108会被开启(switch on)，使这些液晶电容的像素电极与垂直方向的数据线DL电性导通，而经由垂直数据线送入对应的视频信号，以将这些液晶电容充电至适当的电压水平；换言之，对这些次像素所对应的液晶电容进行充电，以驱动液晶层内的液晶分子，使液晶显示器显示影像；同时，对连接所述数据线的这些储存电容(CS)进行充电，所述储存电容(CS)在于使液晶电容(CLC)两端的电压维持在一定值下，亦即在未进行数据更新之前，液晶电容(CLC)的两端电压藉由储存电容(CS)维持住。

[26] 参考图2A及2B，图2A为根据本专利申请第二实施例中具有低切换频率的数据线驱动极性的阵列基板的电路示意图，图2B为根据本专利申请第二实施例中阵列基板的扫描线与数据线的驱动时序波形图。第二实施例之第二实施例中具有低切换频率的数据线驱动极性的阵列基板与第一实施例类似，其差异在于所述两种不同颜色类型的次像素是由白色次像素104W、蓝色次像素104B、绿色次像素104G以及红色次像素104R中任意两种颜色的次像素所组成。

[27] 如图2A及2B所示，在一实施例中，在每一次像素104W、104B、104G、104R

的驱动极性与其周围的若干次像素104W、104B、104G、104R的驱动极性不相同。在一优选实施例中，每一次像素104W、104B、104G、104R的驱动极性与其周围多个次像素104W、104B、104G、104R的驱动极性相反，以形成数据线共享(Data Line Sharing, DLS)的显示面板架构。所述第一极性以及所述第二极性分别为正极性(+)以及负极性(-)，或是所述第一极性以及所述第二极性分别为负极性(-)以及正极性(+)。在一实施例中，所述两种不同颜色类型的次像素104W、104B、104G、104R是由白色次像素104W、蓝色次像素104B、绿色次像素104G以及红色次像素104R中任意两种颜色的次像素所组成。

[28] 如图2A及2B所示，以高清(HD)的显示面板为例，所述栅极驱动器100的若干栅极接触部的编号分别为G0、G1、G2...Gn，所述若干扫描线的编号分别为GL0、GL1、GL2...GLn，其中n为正整数，其中所述若干栅极接触部G(8k+2)、G(8k+3)、G(8k+4)及G(8k+5)分别与所述若干扫描线GL(8k+4)、GL(8k+5)、GL(8k+2)及GL(8k+3)形成所述相对应交叉电性连接，k为整数。换言之，一组8个栅极接触部G0、G1、G2...G7中的4个在栅极驱动器100和显示面板内部不相同编号的扫描线交叉连接在一起，例如图2A所示。若干栅极接触部G(8k)、G(8k+1)、G(8k+6)及G(8k+7)分别与所述若干扫描线GL(8k)、GL(8k+1)、GL(8k+6)及GL(8k+7)形成所述相对应直接电性连接。换言之，一组8个栅极接触部G0、G1、G2...G7中的另外4个在栅极驱动器100和显示面板内部相同编号的扫描线直接连接在一起。

[29] 如图2A及2B所示，在显示面板正常工作时，G栅极驱动器100按照G1、G2、G3...Gn的顺序依次打开(例如是10 μ s脉波宽度对应一数据信号对一次像素充电脉波宽度)，但是数据线是每给4个次像素充电(即4个充电脉波宽度)之后才会切换一次极性，在图2A所示的电路中，以数据线DL2为例，栅极接触部G(8k)、G(8k+1)、G(8k+2)及G(8k+3)对应的次像素为负极性(-)，而栅极接触部G(8k+4)、G(8k+5)、G(8k+6)及G(8k+7)对应的次像素为正极性(+)，数据线每隔43.4 μ s之后才会进行一次极性切换，其与现有技术中DLS架构面板相比，数据线极性切换的频率降低了1/2，在一帧(Frame)的时间段内，例如以高清(HD)的分辨率(1366 $\times$ 768)显示面板为例，60Hz的工作频率，只需要切换384(等于1/(60*768*2))次极性，因为数据线的功率消耗和频率的平方成正比，因此，数据线信号频率降低之后，整

个显示面板的功率消耗将会显着下降，符合现在绿色环保的需求。

[30] 本专利申请之具有低切换频率的数据线驱动极性的阵列基板重新设计了DLS架构的液晶面板的驱动方式，在实现点反转的基础上，显着的降低了数据在线信号的频率，降低面板的功耗，另外也可以改善像素的充电情况，其与现有DLS架构面板相比，这种新的布线设计可以使数据线信正负极性切换的频率降低为原来的至少1/2，例如每4个次像素切换一次信号的极性，相应的数据线功率消耗也会显着降低。

[31] 虽然本专利申请已用较佳实施例揭露如上，然其并非用以限定本专利申请，本专利申请所属技术领域中具有通常知识者，在不脱离本专利申请的精神和范围内，当可作各种的更动与润饰，因此本专利申请的保护范围当视后附的权利要求范围所界定者为准。

权利要求书

- [权利要求 1] 一种具有低切换频率的数据线驱动极性的阵列基板，用于液晶面板，其中所述阵列基板包括：
- 一栅极驱动器，设有若干栅极接触部，用以产生若干扫描信号；
- 一源极驱动器，用以产生数据信号；
- 若干扫描线，电性连接所述栅极驱动器的若干栅极接触部，用以相对应接收所述若干扫描信号，所述若干栅极接触部与所述若干扫描线的数量相同并且互相对应；以及
- 若干数据线，电性连接所述源极驱动器，用以相对应接收所述数据信号；
- 其中，所述若干扫描线与所述若干数据线交错形成矩阵方式的行列配置，以形成若干像素区域，每一像素区域包括一条数据线以及两条扫描线，并且每一像素区域是由不同颜色类型的两个次像素所组成，所述两个次像素分别具有不同驱动极性的第一极性以及第二极性，其中一部分栅极接触部相对应直接电性连接一部分扫描线，另一部分栅极接触部相对应交叉电性连接另一部分扫描线，使得在每一数据在线，所述源极驱动器对连续的若干像素区域中具有所述第一极性的第一次像素群组进行充电，并且所述源极驱动器可切换对连续的若干像素区域中具有所述第二极性的第二次像素群组进行充电，其中所述第一次像素群组以及所述第二次像素群组的次像素的数量分别大于每一像素区域的次像素的数量，使驱动所述第一次像素群组或是第二次像素群组的频率低于一像素区域对应的两个次像素的频率。
- [权利要求 2] 根据权利要求1所述的具有低切换频率的数据线驱动极性的阵列基板，其中在每一次像素的驱动极性与其周围的若干次像素的驱动极性不相同。
- [权利要求 3] 根据权利要求1所述的具有低切换频率的数据线驱动极性的阵列基板，其中所述第一极性以及所述第二极性分别为正极性以及负极

性，或是所述第一极性以及所述第二极性分别为负极性以及正极性。

[权利要求 4] 根据权利要求1所述的具有低切换频率的数据线驱动极性的阵列基板，其中所述两种不同颜色类型的次像素是由蓝色次像素、绿色次像素以及红色次像素中任意两种颜色的次像素所组成。

[权利要求 5] 根据权利要求1所述的具有低切换频率的数据线驱动极性的阵列基板，其中所述两种不同颜色类型的次像素是由白色次像素、蓝色次像素、绿色次像素以及红色次像素中任意两种颜色的次像素所组成。

[权利要求 6] 根据权利要求1所述的具有低切换频率的数据线驱动极性的阵列基板，其中所述栅极驱动器的若干栅极接触部的编号分别为G(0)、G(1)、G(2)...G(n)，所述若干扫描线的编号分别为GL(0)、GL(1)、GL(2)...GL(n)，其中n为正整数，其中所述若干栅极接触部G(8k+2)、G(8k+3)、G(8k+4)及G(8k+5)分别与所述若干扫描线GL(8k+4)、GL(8k+5)、GL(8k+2)及GL(8k+3)形成所述相对应交叉电性连接，k为整数。

[权利要求 7] 根据权利要求6所述的具有低切换频率的数据线驱动极性的阵列基板，其中所述若干栅极接触部G(8k)、G(8k+1)、G(8k+6)及G(8k+7)分别与所述若干扫描线GL(8k)、GL(8k+1)、GL(8k+6)及GL(8k+7)形成所述相对应直接电性连接。

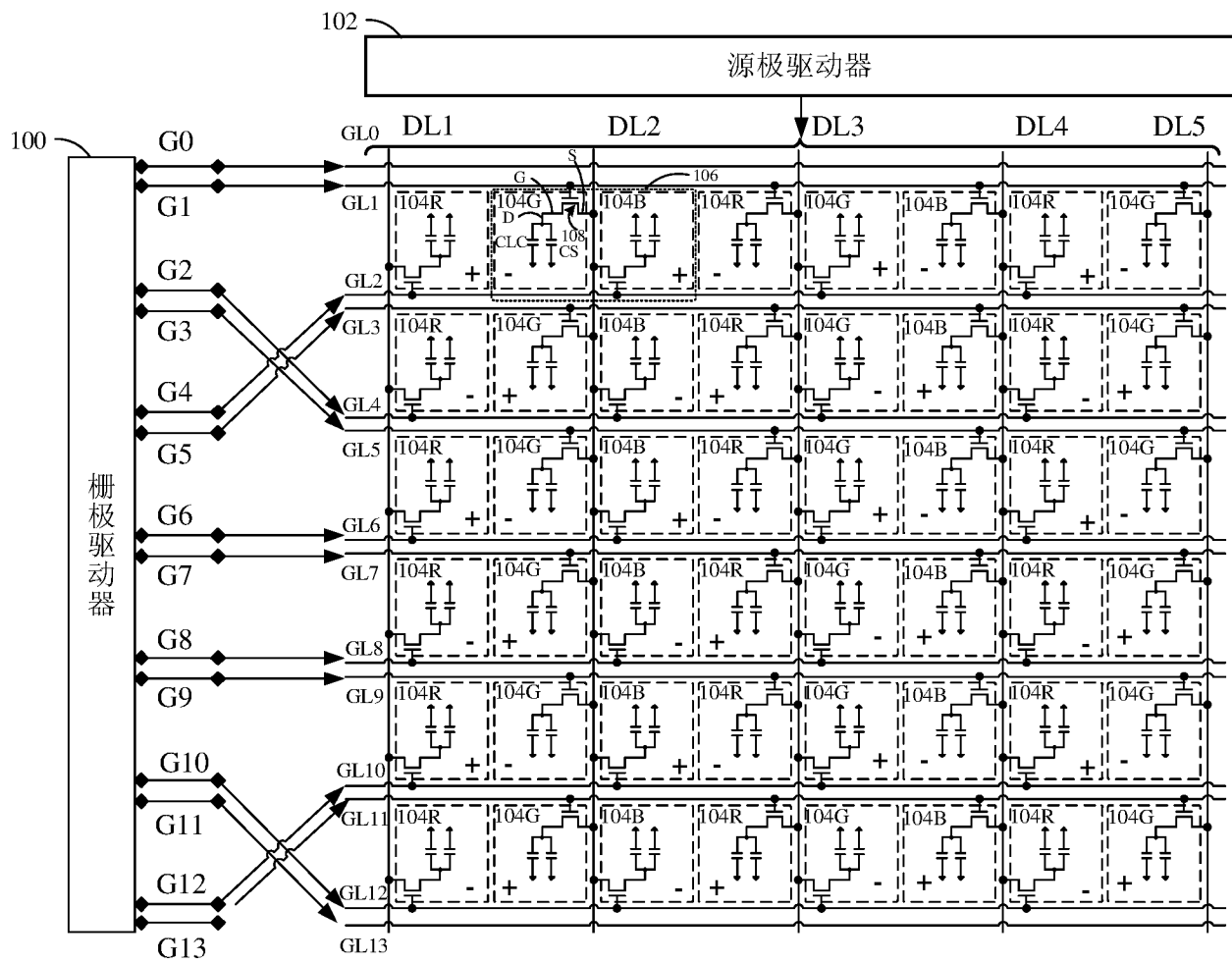


图 1A

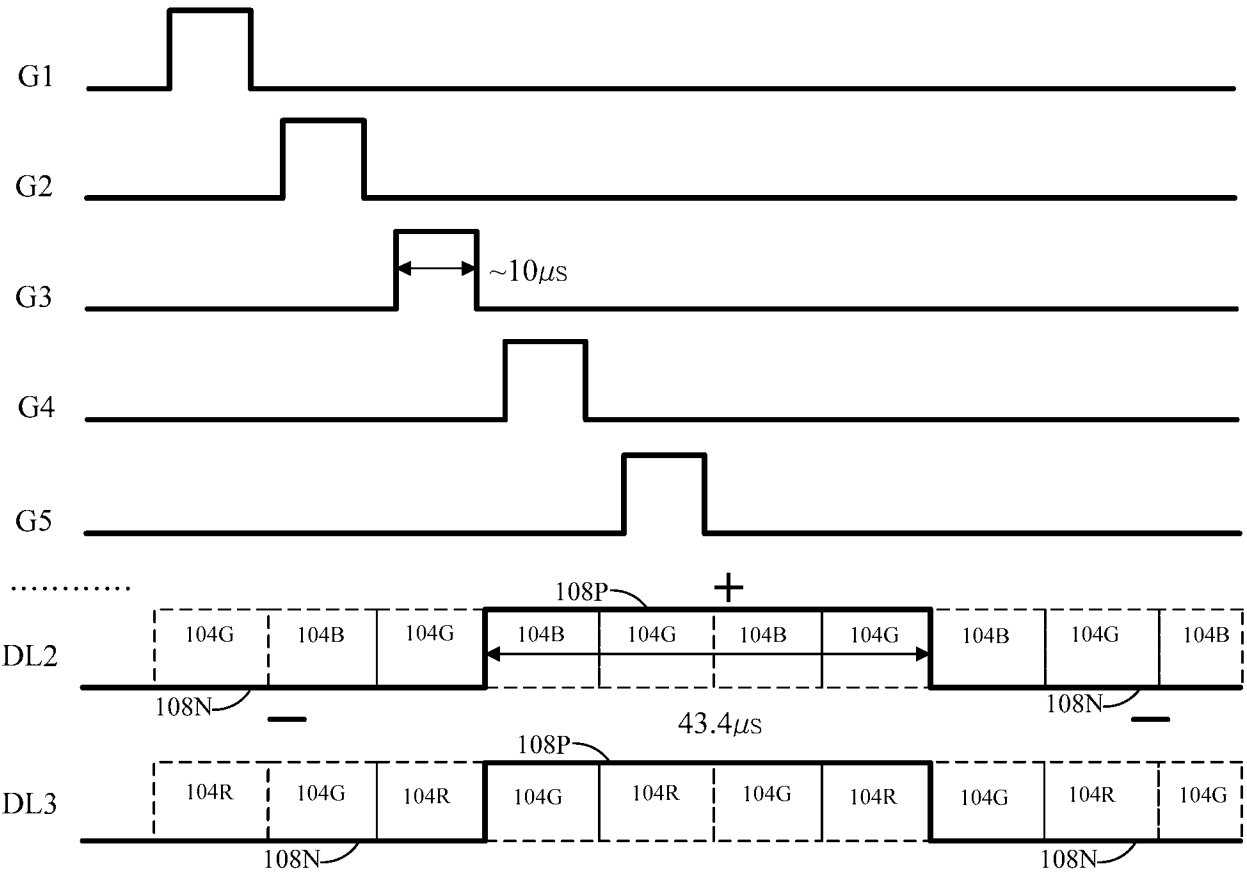


图 1B

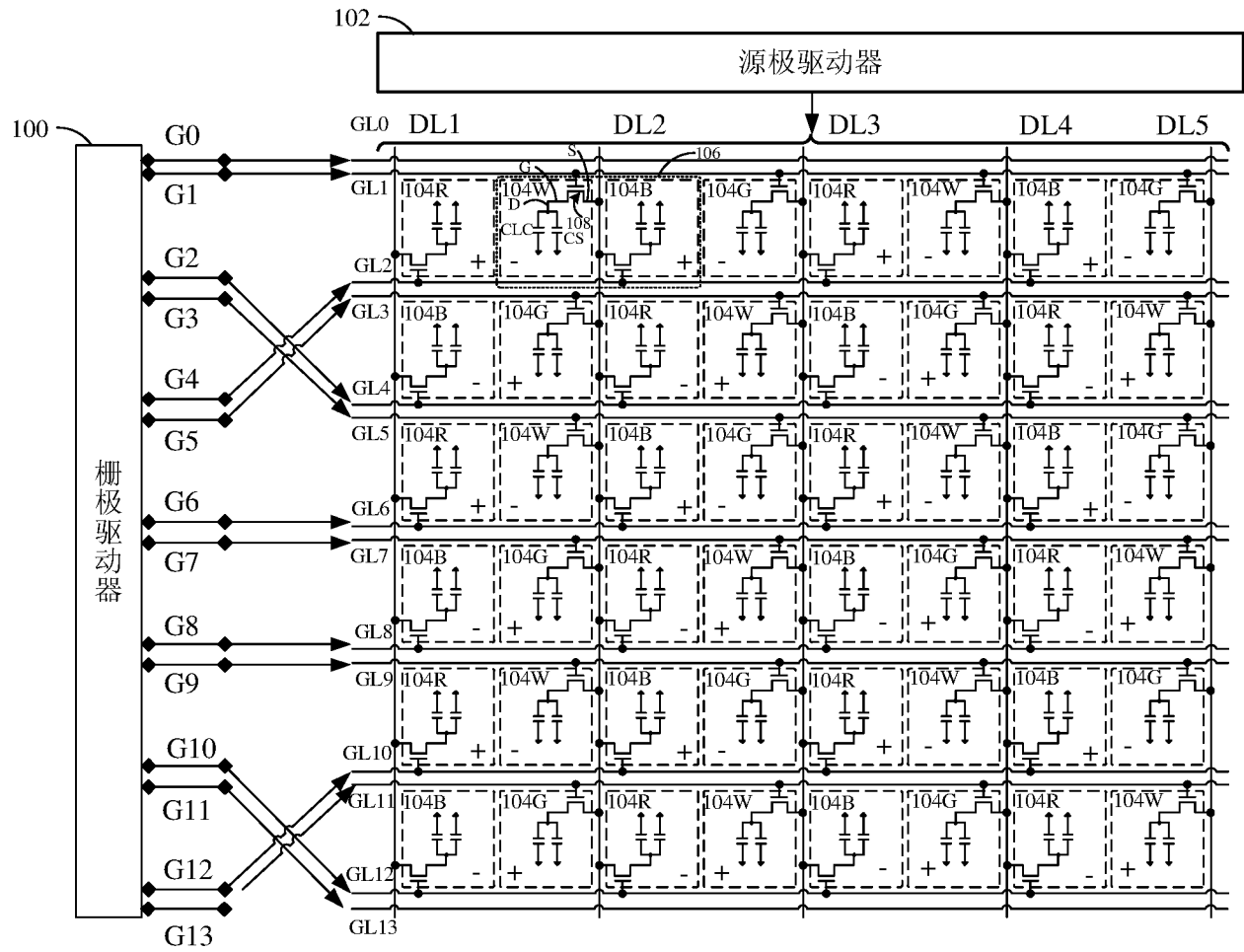


图 2A

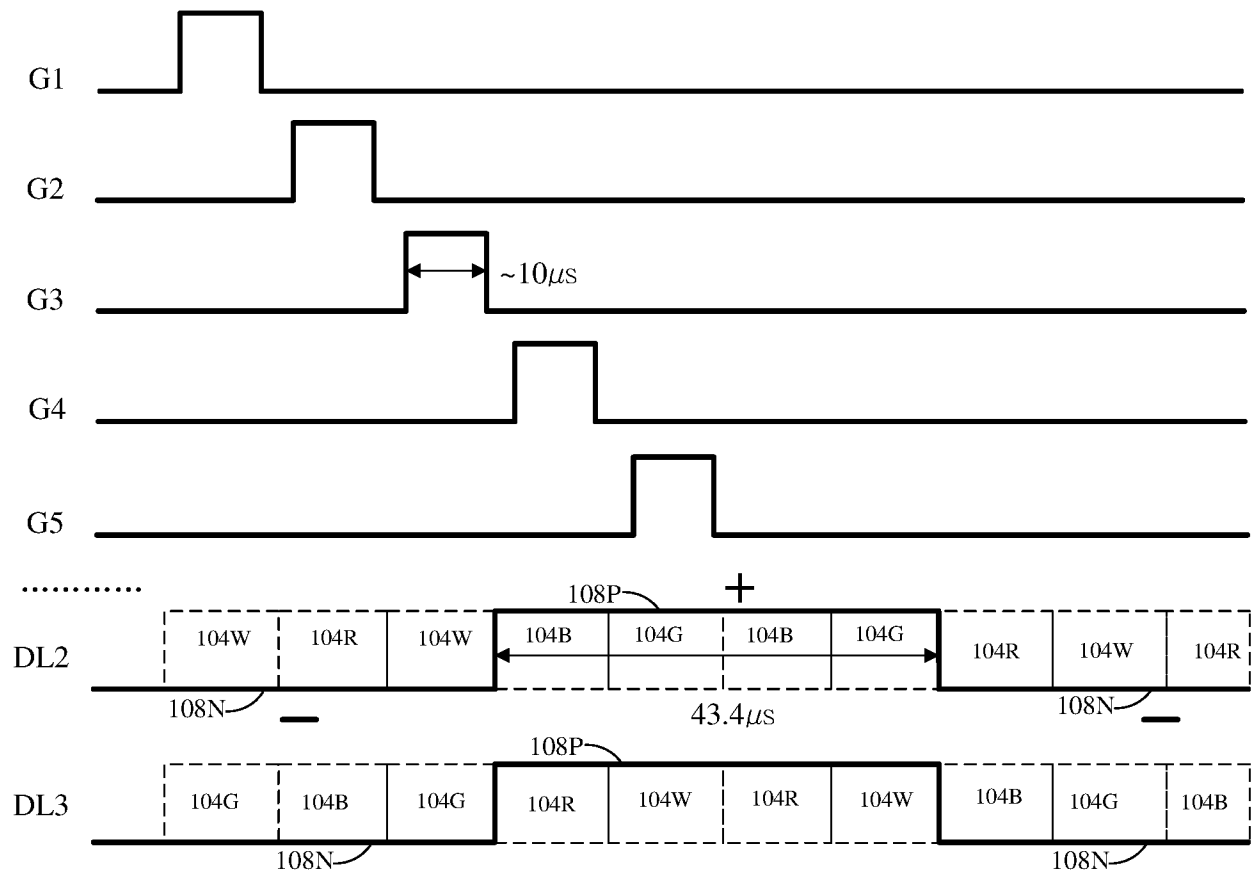


图 2B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/099662

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/136 (2006.01) i; G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN, USTXT, EPTXT, GBTXT, WOTXT: double gate, INVERS+, REVERS+, INVERT+, DUAL, DOUBLE, GATE, SWITCH+, DRIV+, FREQUENCY, INTERSECT+, ACROSS, CROSS+, INTERCROSS+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 103514846 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 15 January 2014 (15.01.2014), description, paragraphs [0004]-[0043], and figures 1-5	1-7
A	US 2009322666 A1 (HSU, G.Y.), 31 December 2009 (31.12.2009), description, paragraphs [0021]-[0029], and figures 1A-3C	1-7
A	CN 105093737 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 November 2015 (25.11.2015), the whole document	1-7
A	CN 101042479 A (LG. PHILIPS LCD CO., LTD.), 26 September 2007 (26.09.2007), the whole document	1-7
A	TW 512298 B (FRONTEC INCORPORATED), 21 November 2015 (21.11.2015), the whole document	1-7
A	CN 101726898 A (NEC ELECTRONICS CORP.), 09 June 2010 (09.06.2010), the whole document	1-7
A	CN 101566744 A (AU OPTRONICS CORP.), 28 October 2009 (28.10.2009), the whole document	1-7

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 August 2016 (17.08.2016)	Date of mailing of the international search report 24 August 2016 (24.08.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHONG, Yu Telephone No.: (86-10) 62085552

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/099662

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103514846 A	15 January 2014	WO 2014000393 A1	03 January 2014
US 2009322666 A1	31 December 2009	None	
CN 105093737 A	25 November 2015	None	
CN 101042479 A	26 September 2007	CN 100501513 C	17 June 2009
		KR 20070095044 A	28 September 2007
		US 7764262 B2	27 July 2010
		KR 101235698 B1	21 February 2013
		JP 4668892 B2	13 April 2011
		US 2007216632 A1	20 September 2007
		JP 2007256916 A	04 October 2007
TW 512298 B	21 November 2015	JP H11326869 A	26 November 1999
		KR 19990087992 A	27 December 1999
		JP 3504496 B2	08 March 2004
		KR 100349207 B1	05 August 2002
		US 6552707 B1	22 April 2003
CN 101726898 A	09 June 2010	JP 2010102189 A	06 May 2010
		US 2010110114 A1	06 May 2010
CN 101566744 A	28 October 2009	None	

A. 主题的分类 G02F 1/136(2006.01)i; G09G 3/36(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F; G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT, VEN, USTXT, EPTXT, GBTXT, WOTXT: 反转, 翻转, 双栅, 切换, 驱动, 频率, 交叉, 交错, INVERS+, REVERS+, INVERT+, DUAL, DOUBLE, GATE, SWITCH+, DRIV+, FREQUENCY, INTERSECT+, ACROSS, CROSS+, INTERCROSS+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 103514846 A (北京京东方光电科技有限公司) 2014年 1月 15日 (2014 - 01 - 15) 说明书第[0004]-[0043]段, 附图1-5	1-7
A	US 2009322666 A1 (HSU GUO-YING) 2009年 12月 31日 (2009 - 12 - 31) 说明书第[0021]-[0029]段, 附图1A-3C	1-7
A	CN 105093737 A (深圳市华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-7
A	CN 101042479 A (LG. 飞利浦LCD株式会社) 2007年 9月 26日 (2007 - 09 - 26) 全文	1-7
A	TW 512298 B (佛朗帝克股份有限公司) 2015年 11月 21日 (2015 - 11 - 21) 全文	1-7
A	CN 101726898 A (恩益禧电子股份有限公司) 2010年 6月 9日 (2010 - 06 - 09) 全文	1-7
A	CN 101566744 A (友达光电股份有限公司) 2009年 10月 28日 (2009 - 10 - 28) 全文	1-7
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2016年 8月 17日		国际检索报告邮寄日期 2016年 8月 24日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 钟宇 电话号码 (86-10)62085552

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/099662

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103514846	A	2014年 1月 15日	WO	2014000393	A1	2014年 1月 3日
US	2009322666	A1	2009年 12月 31日	无			
CN	105093737	A	2015年 11月 25日	无			
CN	101042479	A	2007年 9月 26日	CN	100501513	C	2009年 6月 17日
				KR	20070095044	A	2007年 9月 28日
				US	7764262	B2	2010年 7月 27日
				KR	101235698	B1	2013年 2月 21日
				JP	4668892	B2	2011年 4月 13日
				US	2007216632	A1	2007年 9月 20日
				JP	2007256916	A	2007年 10月 4日
TW	512298	B	2015年 11月 21日	JP	H11326869	A	1999年 11月 26日
				KR	19990087992	A	1999年 12月 27日
				JP	3504496	B2	2004年 3月 8日
				KR	100349207	B1	2002年 8月 5日
				US	6552707	B1	2003年 4月 22日
CN	101726898	A	2010年 6月 9日	JP	2010102189	A	2010年 5月 6日
				US	2010110114	A1	2010年 5月 6日
CN	101566744	A	2009年 10月 28日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)