

[19]中华人民共和国国家知识产权局

[51] Int. Cl⁷

H03L 7/099

H04L 7/033

[12] 发明专利说明书

[21] ZL 专利号 94120486.3

[45] 授权公告日 2001 年 11 月 21 日

[11] 授权公告号 CN 1075290C

[22] 申请日 1994. 12. 23

[21] 申请号 94120486.3

[30] 优先权

[32] 1993. 12. 25 [33] JP [31] 348154/1993

[73] 专利权人 日本电气株式会社

地址 日本东京都

[72] 发明人 谷田贝彻矢

[56] 参考文献

GB 2160375A 1985. 12. 18 H03C3/02

GB 2215539A 1989. 9. 20 H03L7/08

US 3824498 1974. 7. 16 H03K7/06

审查员 田冬青

[74] 专利代理机构 中国专利代理(香港)有限公司

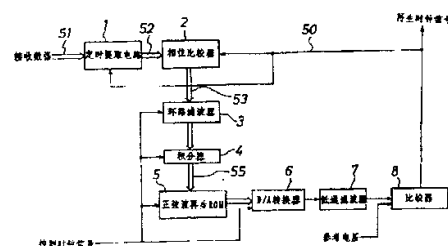
代理人 马铁良 王 岳

权利要求书 2 页 说明书 10 页 附图页数 8 页

[54] 发明名称 时钟信号再生方法和装置

[57] 摘要

一种时钟信号再生方法和装置,该装置包括,一个从接收数据中提取与接收数据率相对应的定时信号的定时提取电路;一个用于比较定时提取电路的定时信号与现再生时钟信号的相位的相位比较器;在一个其频率高于定时信号频率控制时钟信号的周期中重复地叠加相位差信号的积分电路;用于将相位差积分值转换成幅度信息的正弦波再生 ROM;数字模拟转换装置用于将模拟信号与参考电压进行比较的比较器。



权 利 要 求 书

1. 一种用于产生与接收的数据同步的时钟信号的时钟信号再生方法, 其特征在于包括以下步骤:

从接收的数据提取一个与接收的数据率相对应的定时信号;

将提取的定时信号与再生时钟信号进行比较, 产生一个对应于两者间的相位差的相位差信号;

在控制时钟信号的一个周期中, 在再生时钟信号的每个时钟重复地叠加相位差信号, 该控制时钟信号的频率高于定时信号的频率, 从而对每个这样的加法运算产生相位差积分值;

将该相位差积分值转换成幅度信息, 由此, 正弦波的幅度通过一个数字值表示;

将该幅度信息转换成模拟信号; 以及

将该模拟信号与一个参考电压比较, 产生一个新的再生时钟信号, 并作为一个再生时钟信号输出, 用于下一个循环的第一比较步骤。

2. 如权利要求 1 所述的时钟信号再生方法, 其特征在于在每个重复叠加步骤, 一个预定的偏置量被叠加到相位差信号上。

3. 如权利要求 1 所述的时钟信号再生方法, 其特征在于用数字值表示的正弦波的幅度信息被预先储存在存储器中, 指定相位差积分值作为所述存储器的一个读地址, 从所述存储器中读出幅度信息。

4. 一种用于产生与接收的数据同步的时钟信号的时钟信号再生装置, 其特征在于包括:

定时提取电路, 用于从接收的数据提取一个与接收的数据率相对应的定时信号;

相位比较器, 用于将提取的定时信号与再生时钟信号进行比较, 产生一个对应于两者间的相位差的相位差信号;

积分装置，用于在控制时钟信号的一个周期中，在再生时钟信号的每个时钟重复地叠加相位差信号，该控制时钟信号的频率高于定时信号的频率，从而对每个这样的加法运算产生相位差积分值；

幅度信息转换装置，用于将该相位差积分值转换成幅度信息，由此，正弦波的幅度通过一个数字值表示；

数模转换装置，用于将该幅度信息转换成模拟信号；以及

波形修正装置，用于将该模拟信号与一个参考电压比较，产生一个新的再生时钟信号，并作为一个再生时钟信号从所述时钟信号再生装置输出，并送至所述相位比较器。

5. 如权利要求 4 所述的时钟信号再生装置，其特征在于所述幅度信息转换装置包括一个存储了正弦波波形的幅度信息的正弦波再生只读存储器，该幅度信息指定相位差积分值作为所述正弦波再生只读存储器的一个读地址，从所述正弦波再生只读存储器中读出幅度信息。

说明书

时钟信号再生方法和装置

本发明涉及一种用于再生一个与接收的数据同步的时钟信号的时钟信号再生方法和装置,更确切说,涉及用于无线电通讯领域的时钟信号再生方法,它从接收的数据中,提取一个与接收的数据率相对应的定时信号并将其的相位与时钟信号再生装置输出的再生时钟信号的相位进行比较,产生一个与两者间的相位差相对应的相位差信号,然后根据相位差信号校正再生时钟信号的相位。

图八表示出一般已用作时钟信号再生装置,它使用了一个锁相环,参照图八所示的时钟信号再生装置,包括一个用于从接收的数据中提取一个与接收数据率相对应的定时信号的定时提取电路101,一个用于将该定时电路101提取的定时信号的相位与一个来自该时钟信号再生装置的再生时钟信号的相位进行比较并输出一个与两者间的相位差相对应的电压相位差信号的相位比较器102,一个用于消除相位比较器102输入的相位差信号的高频分量的环路滤波器(LPF),一个加法/减法控制电路104,一个计数器校正电路105以及一个用于计数具有N倍于定时信号频率的控制时钟信号(快时钟)的脉冲的计数器106。

加法/减法控制电路104,相应于滤波器103输出的相位差电压,输出一个信号,该信号指示出计数器106的应当加一或者减一,计数值校正电路105相应于加法减法控制电路104的输出校正计数器106

目前的计数值,并且将校正后的值输入计数器106。

在上述的操作过程中,计数器106 根据从接收数据提取的定时信号和再生时钟信号的相位差修正它的计数值,并按照等于接收数据率阶跃的 $1/N$ 的阶跃(step)控制再生时钟信号的相位,该操作起到PLL电路的电压控制型振荡器(VCO) 的作用从而产生一个对应于接收数据率的时钟信号。

然而,上述传统型的时钟信号再生装置的相位控制具有一个由控制时钟信号的一个时钟宽度限制的上限,并且仅仅能够允许在所得的有限的固定宽度内的最小单元的相位控制,特别是当控制时钟信号的频率等于接收数据的频率的 N 倍时,再生时钟信号不能被按照小于数据率阶跃的 $1/N$ 阶跃进行校正,它们之间的关系表示在图九中,参考图九,曲线1表示接收的数据,曲线2表示再生时钟信号,它的相位与接收数据的相位偏离一阶跃的最小相位控制宽度 α ,曲线3表示另一个在相位上得到最佳校正的再生时钟信号,以该例中,最小相位控制宽度 α 等于该数据一个符号的宽度 $1/N$,换言之,等于该控制时钟信号的一个时钟的宽度。

因此,在一个对大量的数据进行高速处理的系统中,当数据率如此之高以至于符号频率和控制时钟信号频率之间的比 N 不能被定为很高,再生时钟信号将表现出很高的相位跳动,因此,不能保证系统的高性能,此外,如果打算抑制再生时钟信号的相位跳动,则必须将控制时钟信号的频率设定为极高,例如,试图将相位跳动抑制在3度之内,而数据率为2.5Mb/S,则控制时钟信号的频率必须为300MHz或更高,这个值实际中不可行,(符号率指在一秒内能传送的符号数量;符号率等于比特率,这里数据是二进制数据,但等于比特率的

1/2,这里,该数据是四值数字调制数据)。

本发明的目的在于提供一种时钟信号再生方法和装置,其中再生时钟信号的相位控制可以在小于一个控制时钟信号的时钟宽度幅度阶跃上进行,从而即使在一个高速系统中,也能提高再生时钟信号的频率和精度,减小相位跳动。

为了实现上述目的,根据本发明的一个方面,提供了一种用于再生与接收的信息同步的时钟信号再生方法,该方法包括以下步骤:从接收的数据中,提取一个与接收的数据率相应的定时信号;将定时信号与再生时钟信号的相位进行比较从而产生一个对应于两者间相位差的相位差信号;按照一个控制时钟信号的周期----其频率高于定时信号的频率----在每个再生时钟信号周期的相位差信号重复叠加从而对每一个加法运算产生一个相位差积分值;将相位差积分值转换成幅度信息,其中正弦波的幅度以一个数字值表示;将幅度信息转换成一个模拟信号,将模拟信号与一个参考电压进行比较从而产生一个以再生时钟信号形式输出的并且被用于下一个循环的第一比较步骤的新的再生时钟信号。

在重复叠加步骤,最好在相位信号上叠加一个预定的偏值量。

用数字值表示正弦波幅度的幅度信息,可以被预先存贮在存贮器中,该幅度信息可以从指定相位差积分值作为该存储器读出地址的存贮器中读出。

最好从在第一比较步骤得到的相位差信号中除去高频成分,并且最好从第二转换步骤获得的模拟信号中除去高频成分。

根据本发明的另外一个方面,提供了一种用于再生与接收信息同步的时钟信号再生装置,它包括:一个从接收数据中提取与接收

数据率相对应的定时信号的定时提取电路;一个用于比较定时提取电路提取的定时信号与再生时钟信号的相位以产生一个对应两者之间的相位差的相位差信号的比较器;按照其频率高于定时信号频率的控制时钟信号将在每个再生时钟信号周期的相位差信号重复地叠加以产生一个用于每次这样的加法运算的相位差积分电路;用于将相位差积分值转换成幅度信息的幅度信息转换装置,借此,一正弦波的幅度可以用一数字值表示;数字模拟转换装置用于将幅度信息转换成模拟信号以及用于将模拟信号与参考电压进行比较,从而产生一个从时钟信号再生装置中以再生时钟信号方式输出的并被输入到相位比较器中的新的时钟再生信号的波形整形装置。

就该时钟信号再生装置和方法而言,其中控制时钟信号的频率等于从接收数据中提取的定时信号的频率的 N 倍,对在每一个再生时钟信号的时钟的相位差信号被按照定时信号的频率的 N 倍的频率重复叠加以产生一个对应于每一个加法运算的相位差积分值,该相位差积分值由一个对应于接收数据 $1/N$ 周期内的,也就是说,在等于控制时钟信号的一个周期的周期内的相位差值递增,对于每个相位差积分值,正弦波的幅度被转换成用数字量表示的幅度信息,幅度信息被转换成一个模拟信号,模拟信号与一个参考电压进行比较,从而进行波形整形,从而获得一个相位经过校正的新的时钟再生信号,而幅度信息在控制时钟信号的同一个周期中获得,由于最新获得的再生时钟信号的相位取决于通过数模转换将正弦波的数字幅度值转换成模拟值而获得的模拟信号,一个阶跃的相位控制宽度不局限于一个值,其下限为如传统的时钟再生信号装置的控制时钟信号周期的 $1/N$,但是可以在一个小于 $1/N$ 周期的阶跃上发生变化。

本发明的上述目的,特点和优点将在下面结合附图所作用说明和权利要求中更容易理解,其中相同的元件用相同的数字表示。

图1是本发明时钟再生装置的一个优选实施例的框图。

图2表示图1 的时钟信号再生装置中的定时提取电路和相位比较器的电路结构实例。

图3表示图2所示的定时电路和相位比较器的工作时序图。

图4表示图1 的时钟再生装置的积分器的电路结构的实例的框图。

图5表示图1所示的积分器D/A转换器,低通滤波器和比较器输出时序图。

图6表示图4 所示的积分器中的积分运算和积分器的输出所指定的正弦波再生ROM的地址之间的关系。

图7表示正弦波再生ROM 的读出地址和相对于正弦波波形的采样输出。

图8表示传统的时钟信号再生装置的框图。

图9是表示图8 所示的传统时钟信号再生装置中控制再生时钟信号的相位的限制。

参照图1,其中所表示的为本发明的时钟信号发生装置,图1的时钟信号发生装置包括一个定时提取电路1,一个相位比较器2,一个环滤波器(低通滤波器)3,一个积分器4,一个正弦波再生ROMS5,一个数模(D/A)转换器6,一个低通滤波器7,和一个比较器8,时钟信号发生装置采取了PLL电路结构,其中,比较器8 的输出作为一个再生时钟信号被反馈到相比较器2。

定时提取电路1从接受到的数字调制信号数据51中提取一个对

应于接收数据51的时间信号52。相位比较器2比较定时提取电路1输出的时间信号52和再生的时钟信号50之间的相位差,并输出一个于上述两个信号52和50之间的相位差相对应的电压相位差信号。图2给出了定时提取电路1和相位比较器电路2的电路结构实施例,它们各部分的工作状态表示在图3中。其中,接收的数据52用经过D/A转换后的波形和已经从模拟波形中除去了高频成分的其他波形表示。

参考图2,定时提取电路1包括一个接收数据51和触发电路201,另一个用于接收触发电路201的输出的触发电路203,一个用于使再生时钟信号50反相的反相器203,用于接收数据51的最大有效位(MSB)的触发电路204,以及另一个用于接收触发电路204的输出的触发电路205,经过处理的再生时钟信号50被输入到触发电路202,204和205中,而经过反相器203反相的再生时钟信号50被输入到触发电路201中。

相位比较器2包括一用于接收触发电路204和205输出的异或电路207,另一个用于接收触发电路202和触发电路205的反相输出的异或电路206,以及一个用于根据异或电路207的输出选择异或电路206的输出的选择电路208。

参考附图3,触发电路201从反相再生时钟信号50的反相器203的输出的上升沿提取接收的数据51,并且当数据偏离0交叉点时,给出一个正负极性对应于偏离的方向,幅度对应于偏离的大小的输出值,触发电路202将触发电路201的输出延迟,延迟量等于再生时钟信号的1/2时钟脉冲宽度,触发电路204在再生时钟信号50的上升沿处提取接收的数据51的MSB的变化。触发电路205将触发电路204的

输出延迟到再生时钟信号50的下一个上升沿。异或电路206异或触发电路202的输出和触发电路205的反相输出以便将触发电路205的输出控制为正或负极性之一。异或电路207异或触发电路204和触发电路205的输出并将所得的输出信号输入到选择电路208,当异或电路206的输出与零点交叉时,选择电路208选择异或电路206的输出,但是当异或电路206的输出不与零点交叉时,选择零,输出的选择值作为一个相位差信号53。相位差信号53表现为一个于相位差相对应的电压,当再生时钟信号50超前接收数据51时,它是一个负值,当再生时钟信号50滞后接收数据51时,它是一个正值。

参考附图1,环路滤波器3去除在再生时钟信号的每个时钟周期相位比较器2输出的相位差信号53中的高频成分,积分器4及按照控制时钟信号54的周期(其频率为定时信号的N倍)重复地或累积地将已经去除了高频成分的相位差信号累加,并对每个叠加运算输出一个相位差信号积分值,图4表示出积分器4的一种电路结构。

参考图4,积分器4包括第一和第二加法电路301和302和一个触发电路303。第一加法电路301将一个预定的偏置量B加到环路滤波器3输出的相位差信号53上,并将结果输出到第二加法电路302中。触发电路303将第二加法电路302的输出延迟,延迟时间等于控制时钟信号54的一个时钟脉冲宽度,然后将延迟后的信号送回到第二加法电路302,第二加法电路302将该信号与已经由第一加法电路301叠加了偏置量B的相位差信号进行迭加。换句话说,第二加法电路302在数据率 $1/N$ 的周期的周期中迭加已经叠加了偏置量B的相位差信号,并以积分器4的相位差积分值形式输出每次加法运算的结果,如图5所示,在数据率 $1/N$ 周期的周期中输出的相位差积分值55被作

为读取地址信号提供给正弦波再生ROM 5。这里,如果正弦波再生ROM 5地址具有8位结构,则仅考虑由积分器4 输出的相位差积分值的低8位,从而地址指定可以在每个周期中重复进行,寻址从第一个8位全为零的地址开始,到8位全为1的地址结束。

正弦波再生ROM 5预先储存了一个正弦波波形作为数字值的表格数据。如上所述,正弦波ROM 5从积分器4接收作为读取地址信号的相位差积分值55,并输出与地址对应的正弦波波形的采样数据。从正弦波ROM 5中的读取操作是与控制时钟信号54同步进行的,但是最大读取速率是控制时钟信号54速率的 $1/N$ 。然而,由于从正弦波再生ROM 5中输出的正弦波波形的采样速率在相位上受到与正弦波再生ROM 5的位长度相应的分辨率的控制,相位可以在此控制时钟信号54的更小的阶跃上变化。

图6表示积分器4的积分运算和积分器4的输出所指定的正弦波再生ROM 5的地址之间的关系,正弦波再生ROM 5的读取地址由等于相位差信号53和偏置量 ΔB 之和的一个值递增。

图7表示读取地址与正弦波再生ROM 5 到正弦波的采样输出之间的关系。读取地址和采样输出是用8位表示的,所有8位均为零的地址和所有8位均为1的地址之间的地址的幅度信息被储存起来。由此构成该正弦波的一个周期。对应于正弦波的采样输出的最大幅度点表现在[11111111],最小幅度点表现在[00000000],中间幅度点表现在[10000000],此外,当控制时钟信号的频率被设置为数据频率的四倍时($n=4$),偏置量被作为地址[01000000]给出,该地址对应于正弦波的90度点。

参考图1,D/A转换器6在控制时钟信号54的一个周期($1/N$ 接收

数据的周期)将上述的正弦波再生ROM 5 的采样输出转换成一个模拟电压,D/A转换器6的输出表现为一个阶梯形波形,其幅度在等于接收数据51的周期的 $1/N$ 周期中变化,如图5所示,低通滤波器7去除D/A转换器6输出中的高频成分,输出一个相位细微变化的正弦波信号。比较器8将低通滤波器的正弦波输出与一个参考电压进行比较,通过波形修整正弦波的波形并输出一个相位细微变化的新的再生时钟信号。

图5表示当控制时钟信号54的频率被设置在数据频率的4倍时,积分器4,D/A转换器6,低通滤波器7和比较器8的输出波形,在图5中,左边的部分表示当接收信号的频率等于再生时钟信号50的频率 F 时的输出波形,中间的部分表示当接收信号51的频率低于再生时钟信号50的频率 f 时的输出波形,右边的部分表示当接收信号的频率高于再生时钟信号50的频率 f 时的输出波形。积分器4 每一次加法运算的和值(第一加法电路301的输出)根据从接收数据51中提取的定时信号52与再生时钟信号50之间的相位差的大小而变化。当"接收的数据率= f_0 .",由于相位差为零时,积分器4的和值等于偏置值 ΔB ,当"接收的数据率小于 f_0 .,相位差的符号为负时,积分器4 的和值低于偏置值 ΔB ,当"接收的数据大于 f_0 .",相位差的符号为正时,积分器4的和值高于偏置值 ΔB 。

和值的大小表示积分器4的输出波形的斜率的大小,正弦波再生ROM 5的所有地址都被指定一次所需的时间随着斜率的变化而变化,对应于图7所示的读取地址采样输出也相应变化,采样输出的变化表现为D/A转换器6输出的正弦波周期的变化。D/A转换器6 的输出被输入到低通滤波器7中以提取一个基波分量,然后比较器8将该

基波分量与一个参考电压进行比较,比较器8 的输出波形形成一个新的再生时钟信号,其相位随着一个控制时钟信号54的时钟宽度的偏移而变化(接收数据51的一个字符的宽度的 $1/N$),如图5所示。

以上详细描述了本发明,对于本领域的普通技术人员来说,可以在此基础上作出许多不超出本发明的思想以及保护范围的变化。

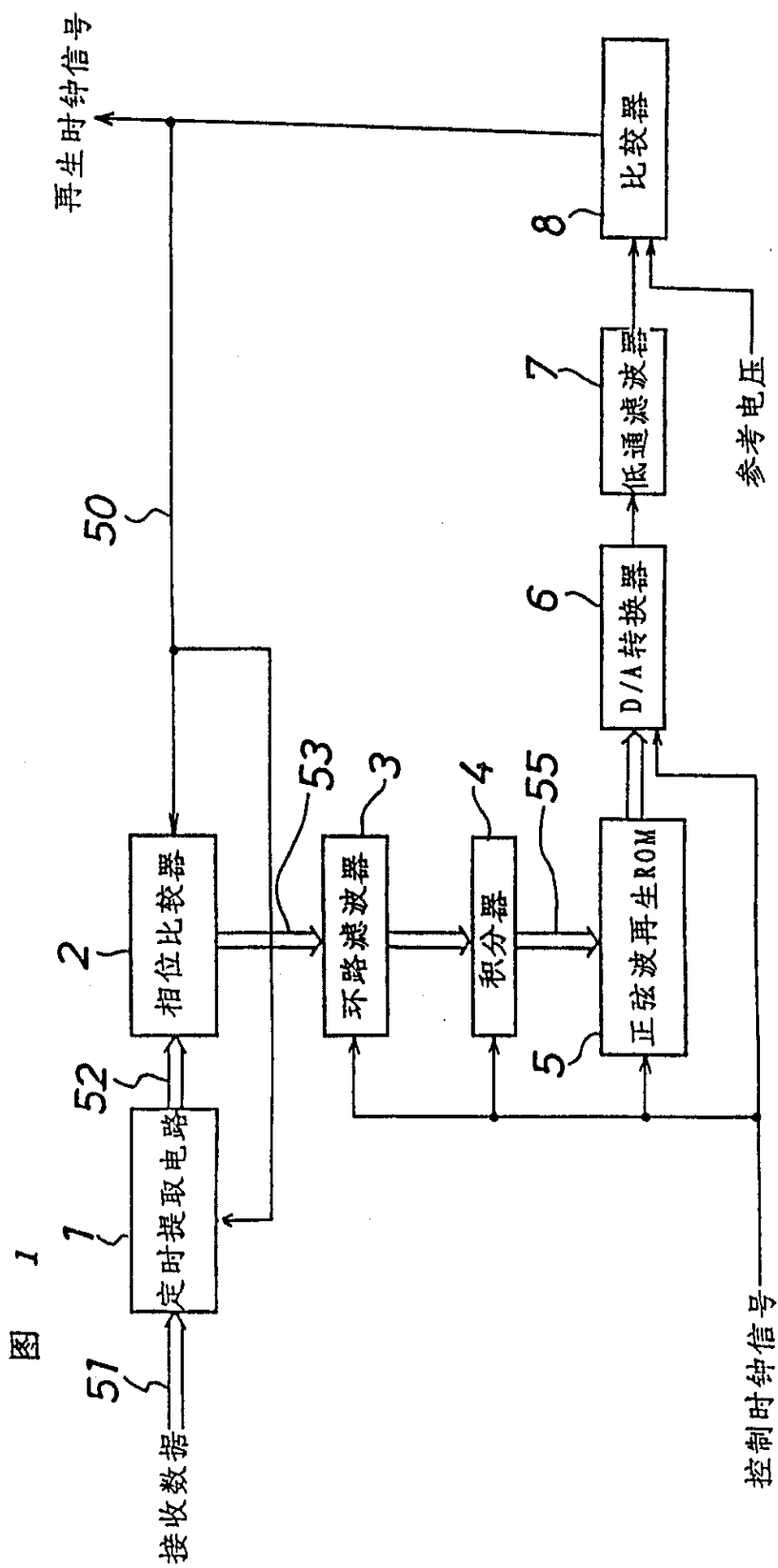


图 2

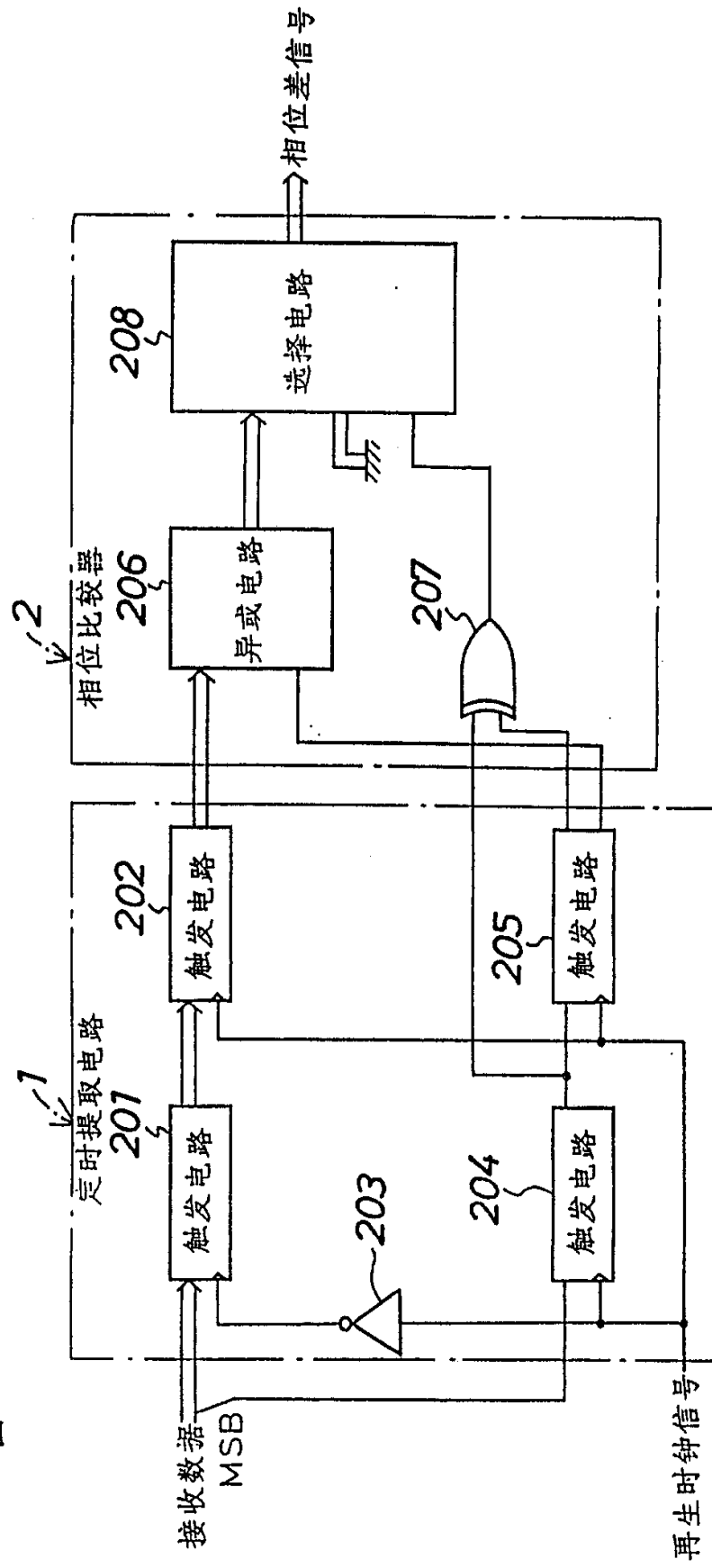
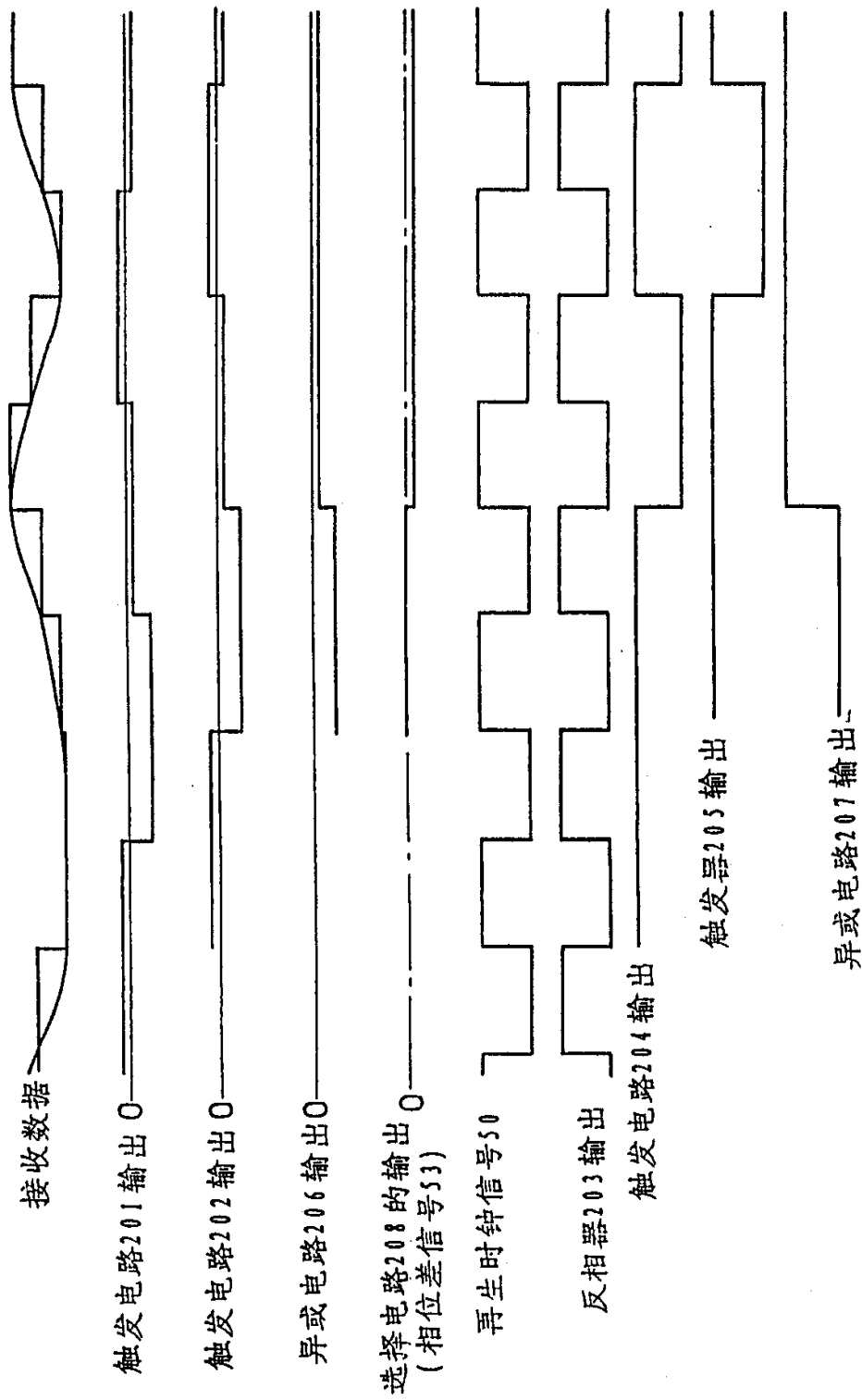


图 3



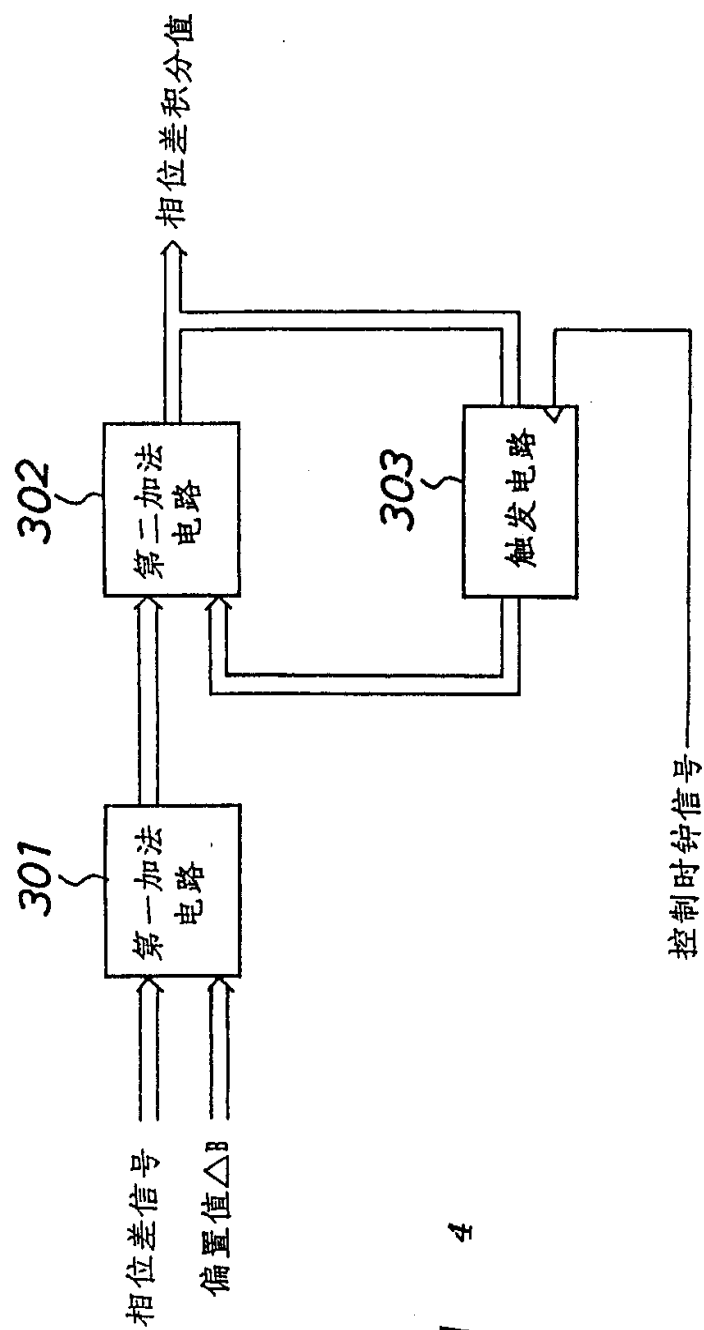


图 4

图 5 控制时钟信号S4的一个时钟宽度(1/N)

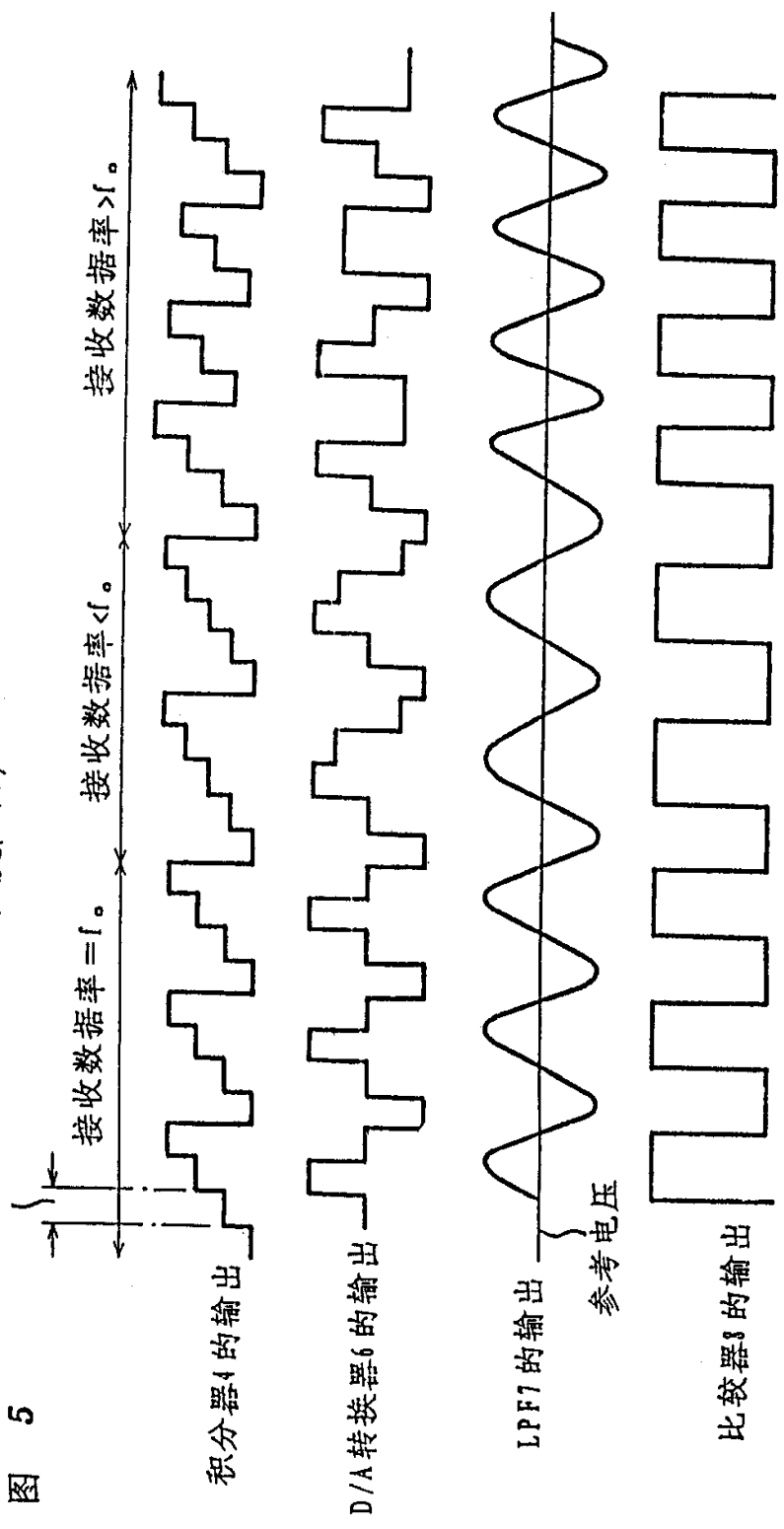


图 9

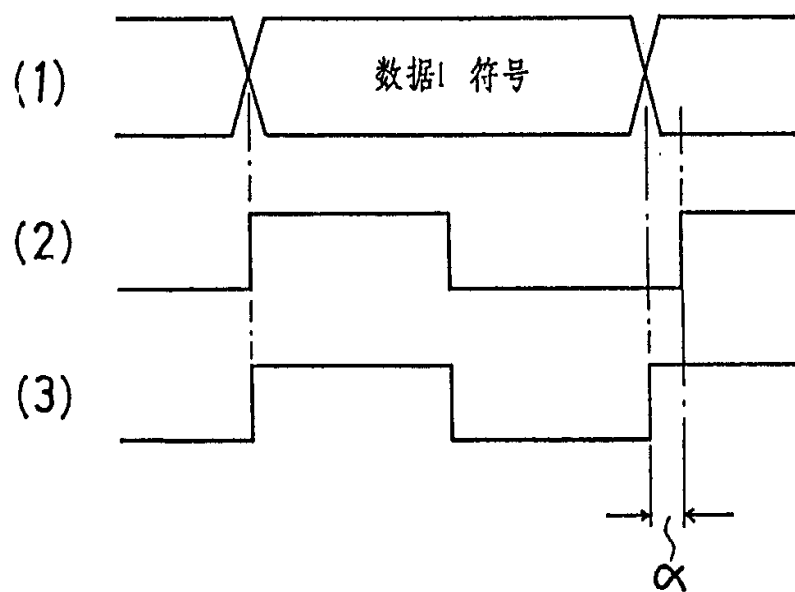


图 6

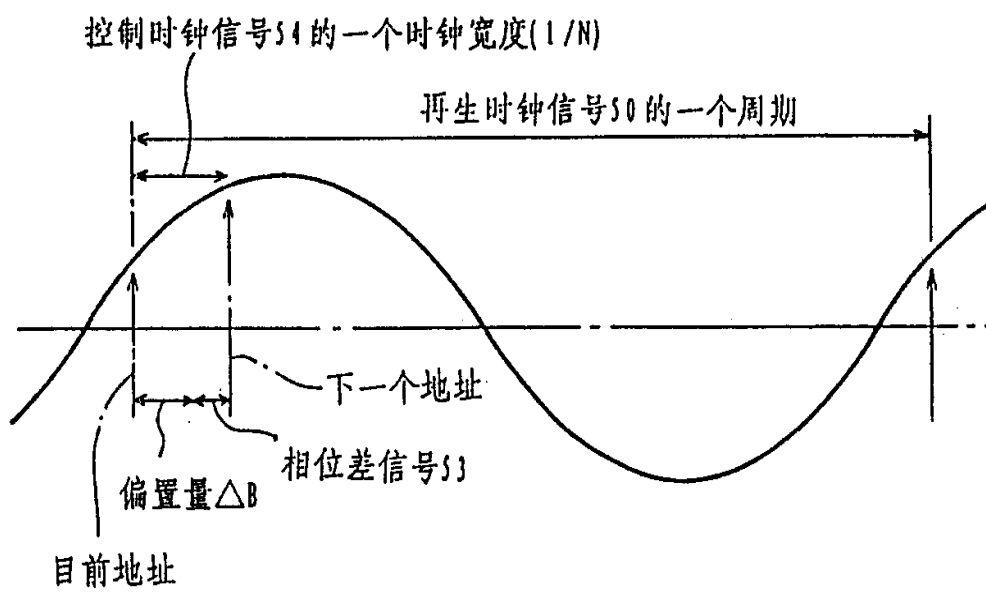


图 7

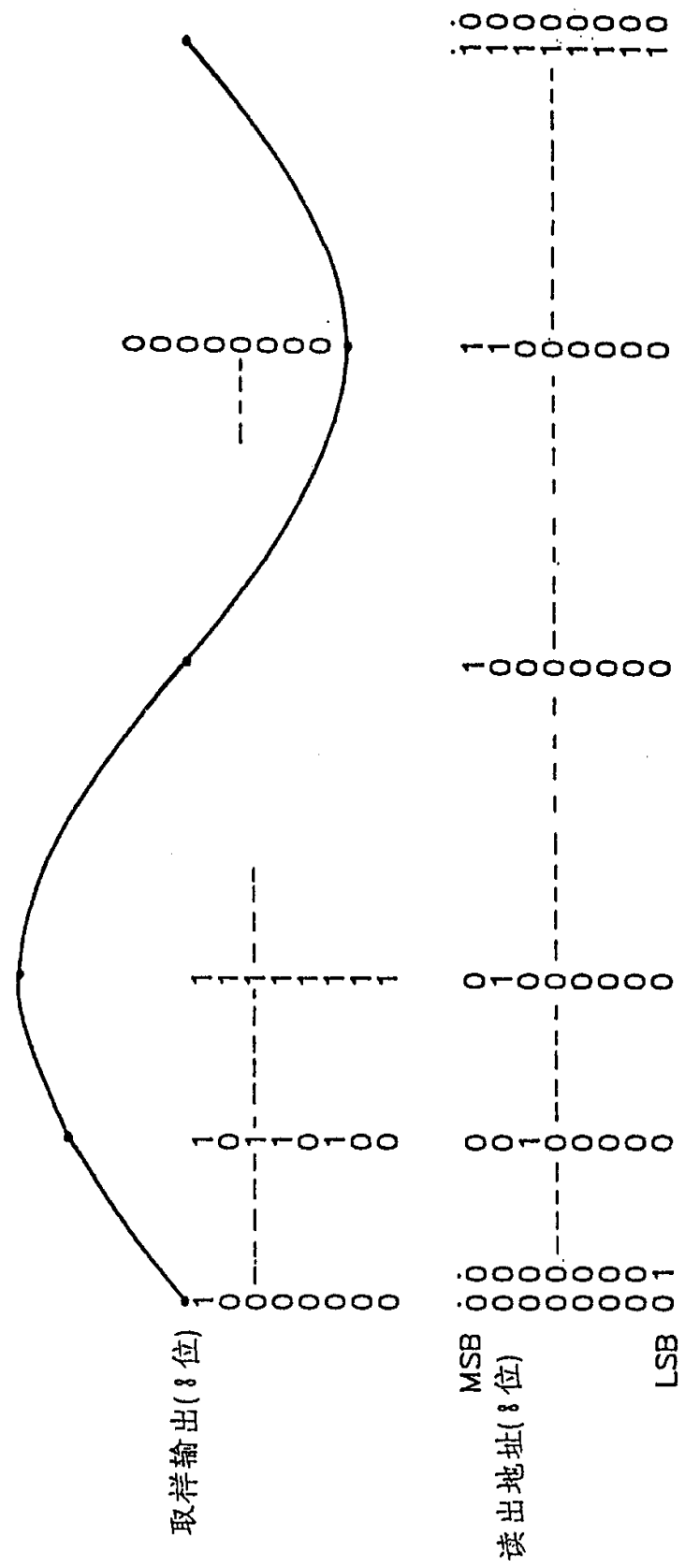


图 8

现有技术

