

發明專利說明書

200529142

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93135679

※申請日期：93.11.19

※IPC 分類：

H01B17/49

一、發明名稱：(中文/英文)

驅動電路及驅動方法

DRIVE CIRCUIT AND DRIVE METHOD

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

富士通日立等離子顯示器股份有限公司

FUJITSU HITACHI PLASMA DISPLAY LIMITED

代表人：(中文/英文)

森本洋一/MORIMOTO, YOICHI

住居所或營業所地址：(中文/英文)

日本國神奈川縣川崎市高津區坂戶 3 丁目 2 番 1 號

2-1, SAKADO 3-CHOME, TAKATSU-KU, KAWASAKI-SHI, KANAGAWA

213-0012 JAPAN

國籍：(中文/英文)

日本/JAPAN

三、發明人：(共 5 人)

姓名：(中文/英文)

1. 松井智哉/MATSUI, TOMOYA

2. 富尾重壽/TOMIO, SHIGETOSHI

3. 高木彰浩/TAKAGI, AKIHIRO

4. 坂本哲也/SAKAMOTO, TETSUYA

5. 岸智勝/KISHI, TOMOKATSU

國籍：(中文/英文)

日本/JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本； 2004.02.20； 特願 2004-045166

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

相關申請案參照

本申請案是以於2004年2月20日提出申請之早前日本
5 專利申請案第2004-045166號案為基礎並且主張該申請案
之優先權的利益，該申請案的整個內容被併合於此中作為
參考。

發明領域

本發明有關於一種驅動電路及一種用於驅動平板顯示
10 器裝置的方法，更特別地，是有關於適於在電漿顯示器裝
置中使用的驅動電路及驅動方法。

【先前技術】

發明背景

習知地，有執行在兩個電極之間之維持放電與選擇放
15 電（位址放電）的兩-電極型電漿顯示器面板（PDP），及使
用第三電極執行位址放電的三-電極型PDP作為像AC驅動
型PDP般的電漿顯示器裝置，其是為其中一種矩陣型平板
顯示器裝置。此外，在該三-電極型中，該第三電極能夠被
形成於一個在其上，執行該維持放電之一第一電極和一第
20 二電極被設置的基板上，或者該第三電極能夠被形成於另
一個相對基板上。

由於以上所述之個別類型PDP裝置中之任一者具有相
同的運作原理，該PDP裝置的一個結構例子將會於此後作
說明，在其中，執行維持放電的第一和第二電極是設置於

該第一基板上而在同一時間，and aside from this，該第三電極是設置於與該第一基板相對的第二基板上。

第12圖是為一個顯示該AC驅動型PDP裝置之整個結構的圖示。

5 第12圖中，該AC驅動型PDP裝置1是設置有彼此平行的掃描電極Y1至Yn及共同電極X於該第一基板上，而在同一時間，位址電極A1至Am是在與這些電極Y1至Yn,和X垂直的方向上設置於與該第一基板相對的第二基板上。該等共同電極X是對應於靠近這些之個別的掃描電極Y1至Yn來被
10 設置，而該等電極在一個末端是彼此共同連接。

該AC驅動型PDP裝置1的顯示面板P是設置有數個以m行和n列之二維矩陣形式設置的細胞。每個細胞Cij是由一掃描電極Yi與一位址電極Aj的相交點，及與該相交點對應相鄰的共同電極X形成。這細胞Cij對應於一顯示影像的一像
15 素，因此該顯示面板P能夠顯示一個二維影像。

該等共同電極X的共同末端是連接到一個X-側電路2的輸出端，而該等個別的掃描電極Y1至Yn是連接到一個Y-側電路3的輸出端。該等位址電極A1至Am是連接到一個位址側電路4的輸出末端。該X-側電路2是由一個重覆放電的
20 電路組成，而該Y-側電路3是由一個連續地線性掃描的電路與一個重覆放電的電路構成。該位址側電路4是由一個選擇要被顯示之列的電路構成。

該X-側電路2、該Y-側電路3與該位址側電路4是由自一個控制電路5供應出來的控制訊號控制。換句話說，該PDP

裝置的顯示運作是藉由以一個在該Y-側電路3與該該位址側電路4內連續線性地掃描之電路決定一個要被點亮的細胞，及藉由以該X-側電路2與該Y-側電路3重覆放電來被執行。

- 5 該控制電路5根據從外部供應的顯示資料D、一個表示一個於其處，該顯示資料D被讀取之時序的時鐘CLK、一個平板同步訊號HS、及一個垂直同步訊號VS來產生該等控制訊號，並且把這些控制訊號供應該X-側電路2、該Y-側電路3、與該位址側電路4。
- 10 第13A圖是為一個顯示一個在行i，列j之是為一個像素之細胞Cij之橫截面結構的圖示。在第13A圖中，該共同電極X與該掃描電極Yi是形成於一個前玻璃基板11上。一個與一放電空間17隔離的介電層12被塗佈於這些電極之上而在它之上，一個MgO(氧化鎂)保護薄膜13被塗佈。
- 15 另一方面，該位址電極Aj是形成於一個面向該前玻璃基板11的後玻璃基板14上。一個介電層15被塗佈於該位址電極Aj之上而且磷18被進一步塗佈於介電層15之上。Ne + Xe 潘寧氣體 (Penning gas) 或其類似是填充於在該MgO保護薄膜13與該介電層15之間的放電空間17內。
- 20 第13B圖是為一個用於說明該AC驅動型PDP裝置之電容Cp的圖示。如在第13B圖中所示，於該AC驅動型PDP裝置的個別細胞中，電容組件Ca,Cb和Cc分別存在於該放電空間17、在該共同電極X與該掃描電極Yi之間，和該前玻璃基板11，而每一個細胞的電容Cp_{cell}是根據這些電容組件的總

數來被決定 ($C_p \text{ cell} = C_a + C_b + C_c$)。所有細胞之電容的總和是為該板電容 C_p 。

第13C圖是為一個用於說明該AC驅動型PDP裝置之發光的圖示。如在第13C圖中所示，紅色、藍色與綠色的磷18是依序設置及塗佈在一個條狀的凸肋16內部因此該磷18是藉著在該共同電極X與該掃描電極Y_i之間的放電來被激勵及發射光線。

如上所述，在該AC驅動型PDP裝置中，由於放電（維持放電）是在一個要發射光線之細胞內的共同電極X與掃描電極Y_i之間被執行，該X-側電路2與該Y-側電路3（於此後亦被稱為“驅動電路”）作用如輸出一個高電壓訊號俾可在該細胞中放電的電路。據此，組成該驅動電路的個別元件需要一個高耐壓，其導致推升該AC驅動型PDP裝置之製造成本的因素的結果。因此，一種降低構成該驅動電路之個別元件之耐壓俾可實現製造成本之降低的技術被提出。例如，一個藉由施加正電壓到一個電極及負電壓到另一個電極來產生電位差於電極之間俾產生放電來執行在電極之間之放電的驅動電路被提出（見專利文件1，及非專利文件1）。

第14圖是為一個顯示在專利文件1中所揭露之AC驅動型PDP裝置中之驅動電路之結構的圖示。

在第14圖中，一個電容性負載（於此後，稱為“負載”）是為形成在一共同電極X與一掃描電極Y之間之每個細胞之電容的總和。在該負載20中，該共同電極X與該掃描電

極Y被形成。在這裡，該掃描電極Y是為在數個掃描電極Y1至Yn當中的一個任意掃描電極。

驅動該掃描電極Y的Y-側電路3包括一個電源電路22與一個驅動電路21。

- 5 該電源電路22包括一個電容器CY1、三個開關SWY1,SWY2和SWY3。該等開關SWY1和SWY2是串聯地連接在一個自該電源供應出來之電壓Vs的電源線與一是為參考電位的地線(GND)之間。該電容器CY1的一個端是連接到一個在兩個開關SWY1與SWY2之間的連接點，而開關
- 10 SWY3是連接在該電容器CY1之另一個端與該地線之間。注意的是，一條連接到該電容器CY1之該一個端的訊號線被稱為一第一訊號線OUTAY，而一條連接到該另一個端的訊號線被稱為一第二訊號線OUTBY。

- 該驅動電路21包括兩個開關SWY4和SWY5。該等開關
- 15 SWY4和SWY5是串聯地連接到該電源電路22之電容器CY1的兩個末端。換句話說，該等開關SWY4和SWY5是串聯地連接在該第一與第二訊號線OUTAY,OUTBY之間。兩個開關SWY4和SWY5的連接點是經由一條輸出線OUTCY來連接到該負載20的掃描電極Y。

- 20 用於驅動該共同電極X的X-側電路2包括一個電源電路24與一個驅動電路23。該電源電路24與該驅動電路23分別相當於在該Y-側電路3中的電源電路22與驅動電路21。由於其之結構是分別與該電源電路22和該驅動電路21的結構相同，說明將會被省略。

於在第14圖中所示之驅動電路的Y側，藉由打開該等開關SWY1,SWY3和SWY4及關閉該等開關SW2和SW5，根據由該等開關SWY1和SWY3所提供之電壓 V_s 的電荷是儲存在該電容器CY1而且該第一訊號線OUTAY的電壓 V_s 是經由該輸出線OUTCY來被施加到該負載20。

此外，在根據該電壓 V_s 之電荷是儲存於該電容器CY1的狀態中，藉由把該等開關SWY2和SWY5打開，及把開關SWY1,SWY3和SWY4關閉，該第二訊號線OUTBY的電壓變成 $(-V_s)$ 而且該電壓 $(-V_s)$ 是經由該輸出線OUTCY來被施加到該負載20。

因此，一個正電壓 V_s 與一個負電壓 $(-V_s)$ 是交替地施加到該負載20的掃描電極Y。相似地，藉由對該負載20的共同電極X執行相似的切換控制，該正電壓 V_s 與該負電壓 $(-V_s)$ 是交替地施加，這時，施加到該掃描電極Y與該共同電極X的電壓 $(\pm V_s)$ 被控制以致於它們的相位是彼此相反。換句話說，當一個正電壓 V_s 被施加到該掃描電極Y時，一個負電壓 $(-V_s)$ 被施加到該共同電極X，藉此致使一電位差的產生，其使得一個在該掃描電極Y與該共同電極X之間的放電是有可能的。

第15圖是為一個顯示該在第12圖中所示之AC驅動型PDP裝置之運作的波形圖。第15圖顯示在數個構成一個圖框之次圖場當中之一個次圖場期間一個被施加到該共同電極X、該掃描電極Y與該位址電極之電壓的波形例子。一個次圖場被分割成一個由一整體寫入周期與整體抹除周期組

成的重置周期、及一個位址周期和一個維持放電周期。

在該重置周期中，首先，施加到該共同電極X的電壓是自地電位位準，基準電位，降低到 $(-V_s)$ 。另一方面，施加到該掃描電極Y的電壓是隨著時間逐漸地增加，而且一個
5 藉由結合該寫入電壓 V_w 與該電壓 V_s 來被得到的最終電壓是施加到該掃描電極Y。

因此，在該共同電極X與該掃描電極Y之間的電位差變成 $(2V_s + V_w)$ ，不管依然處於一個如之前一樣的顯示狀態，放電是在全部顯示線的所有細胞內執行，因此一個壁
10 電荷被形成（整體寫入）。

接著，在該掃描電極Y的電壓返回 V_s 之後，到該共同電極X的電壓是從 $(-V_s)$ 增加到 V_s ，而且在同一時間，一個到該掃描電極Y的外加電壓被降低到 $(-V_s)$ 。藉此，一個放電開始，因為該壁電荷本身的電壓超過在所有細胞之
15 上的放電開始電壓，因此被儲存的壁電荷被抹除（整體抹除）。

接著，於該位址周期期間，為了根據顯示資料來執行個別細胞的ON/OFF，該位址放電被連續線性地執行。這時，該電壓 V_s 被施加到該共同電極X。當一個電壓被施加
20 到對應於某顯示線的掃描電極Y時，一個在 $(-V_s)$ 位準的掃描脈衝被施加到被連續線性地選擇的掃描電極Y，而且在一地電位位準的電壓被施加到一個未被選擇的掃描電極Y。

這時，在電壓 V_a 的位址脈衝被選擇地施加到在個別之位址電極A1至A_m當中之一個對應於一個產生維持放電之

細胞，即，一個要被點亮之細胞的位址電極 A_j 。結果，放電發生在要被點亮之細胞的位址電極 A_j 與被連續線性地選擇的掃描電極 Y 之間，而且下一個維持放電所需之壁電荷的一定量是利用以上的放電作為點火（導引火）來被儲存於在該共同電極 X 與該掃描電極 Y 之上的 MgO 保護薄膜表面上。

應要注意的是，雖然第15圖顯示一個於其中，該位址周期被分割成一個前半位址周期（例如，連續的掃描脈衝被施加到在以奇數編號之線的掃描電極 Y ）和一個後半位址周期（例如，連續的掃描脈衝被施加到在以偶數編號之線的掃描電極 Y ），在沒有分割該位址周期下把連續的掃描脈衝施加到掃描電極 Y 亦是可接受的。

其後，在該維持放電周期期間，維持放電是藉著由在第14圖中所示之驅動電路交替地施加在極性上彼此不同之電壓（ $+V_s$ 和 $-V_s$ ）到個別之顯示線的掃描電極 Y 和共同電極 X 來被執行，而且一個次圖場的影像被顯示。順便一提，一個交替地施加在極性上彼此不同之電壓的運作被稱為一個維持運作，而在該維持運作期間在該等電壓（ $+V_s$ 和 $-V_s$ ）的脈衝被稱為維持脈衝。

注意的是，該電壓（ $V_s + V_x$ ）僅在一個高電壓於維持放電周期期間首先被施加到該掃描電極 Y 時被施加。這電壓 V_x 是為那個要被加入俾藉由加入到在位址周期期間所產生之壁電荷之電壓來產生該維持放電所需的電壓。

（專利文件1）

日本專利申請案早期公開第2002-62844號案

(非專利文件1)

由Kishi等人於2001年SID 01DIGEST第1236至1239頁中所發表的”A new Driving Technology for PDPs with Cost Effective Sustain Circuit”。

在這裡，於在第14圖中所示的驅動電路中，僅三個電位，即， V_s 、地電位位準及 $(-V_s)$ 會被施加到該負載20。然而，當在第12圖中所示的AC驅動型PDP裝置1被運作時，在電位差上比該電位 V_s 和 $(-V_s)$ 大之電位的使用有時為該是為基準電位的地電位位準所必須的。

例如，當位址放電在該位址周期期間被執行時，在該掃描脈衝之電壓 $(-V_s)$ 與該位址脈衝之電壓 V_a 之間的電位差越大，與該掃描脈衝有關的電壓邊界增加更多，因此一個穩定的位址放電能夠被執行。然而，由於能夠增加該位址脈衝之電壓 V_a 的範圍被限制，必須把該掃描脈衝的電壓設定較低，俾可使在該掃描脈衝之電壓與該位址脈衝之電壓之間的電位差巨大。

作為降低該掃描脈衝之電壓的方法，如在第16圖中所示，一驅動電路是可想像的，其是被構築來直接把一個比電壓 $(-V_s)$ 低的電壓 $(-V_{y'})$ 施加到該負載20。順便一提，在第16圖中，僅該Y-側電路被顯示而且相同的符號和標號被用來標示具有與在第14圖中所示之組件之功能相同之功能的組件。

在第16圖中，標號25標示一個負電位供應電路。該負

電位供應電路25包括一個連接在自該電源供應出來之電壓 $(-V_y')$ 之電源線與該輸出線OUTCY之間的開關SWY11。藉由像這樣構築及控制該開關SWY11，要把比 $(-V_s)$ 低的電壓 $(-V_y')$ 施加到該負載20是有可能的。

- 5 然而，於在第16圖中所示的驅動電路中，有一個問題為一個負電位必須被供應到每一輸出末端（輸出線OUTCY）以供該負載20用。再者，由於 $(V_s + V_y')$ 的電壓作用於在該驅動電路21中的開關SWY4和該負電位供應電路25中的開關SWY11，該等開關SWY4和SWY11的材料在耐壓上必須是高，引致製造成本增加。
- 10

【發明內容】

發明概要

- 本發明之目的是為使得要在沒有使構成驅動電路之個別組件所需之耐壓高之下把一個與一基準電位相關之具有比先前可能更大之電位差的電壓施加到一電容性負載是有可能的。
- 15

- 本發明的驅動電路包括：一條連接至該電容性負載之一個末端的輸出線；一條用於把一個在電位上比該基準電位高之第一電位供應到該電容性負載之末端的第一訊號線；一條用於把一個在電位上比該基準電位低之第二電位與一個在電位上比該第二電位低之第三電位供應到該電容性負載之末端的第二訊號線；一個連接在該第一訊號線與該第二訊號線之間的電容器；及一個連接至該第一訊號線且用於把一個比該基準電位低之第四電位供應到該第一訊
- 20

號線的電位供應電路。

根據以上所述的結構，藉由從該電位供應電路供應比該基準電位低的第四電位到該第一訊號線，要使在該經由電容器連接至該第一訊號線之第二訊號線中的電位在沒有
5 把比在該基準電位與該第一和第二電位之間之電位差大的電壓施加到該驅動電路中之個別元件下成為一個比該第二電位低的第三電位變成有可能的。

圖式簡單說明

第1圖是為一個顯示第一實施例之驅動電路之結構例
10 子的圖示；

第2圖是為一個顯示於在第1圖中所示之驅動電路中之在一位址周期期間一驅動波形之例子的圖示；

第3圖是為一個顯示於在第1圖中所示之驅動電路中之在一維持放電周期期間一驅動波形之例子的圖示；

15 第4圖是為一個顯示於在第1圖中所示之驅動電路中之在該維持放電周期期間一驅動波形之另一例子的圖示；

第5圖是為一個顯示第二實施例之驅動電路之結構例子的圖示；

第6圖是為一個顯示於在第5圖中所示之驅動電路中之
20 在該位址周期期間該驅動波形之例子的圖示；

第7圖是為一個顯示於在第5圖中所示之驅動電路中之在該維持放電周期期間該驅動波形之例子的圖示；

第8圖是為一個顯示該第二實施例之驅動電路之另一個結構例子的圖示；

第9圖是為一個顯示該第二實施例之驅動電路之又另一個結構例子的圖示；

第10圖是為一個顯示該第二實施例之驅動電路之再又另一個結構例子的圖示；

5 第11圖是為一個顯示本發明之實施例之AC驅動型PDP裝置之運作的波形圖；

第12圖是為一個顯示該AC驅動型PDP裝置之整體結構的圖示；

10 第13A、13B和13C圖是為顯示一個為該AC驅動型PDP裝置中之一像素之在行i，列j之細胞Cij之橫截面結構的圖示；

第14圖是為一個顯示在該AC驅動型PDP裝置中之驅動電路之結構的圖示；

15 第15圖是為一個顯示在第12圖中所示之AC驅動型PDP裝置之運作的波形圖；及

第16圖是為一個顯示在該AC驅動型PDP裝置中之驅動電路之另一個結構的圖示。

【實施方式】

較佳實施例之詳細說明

20 於此後，本發明的實施例將會配合該等圖式作描述。

在本發明之實施例中的驅動電路可以應用一種使用電容性負載的矩陣型平板顯示器裝置，例如，一種AC驅動型PDP裝置1，該AC驅動型PDP裝置1的整個結構被顯示在第12圖中，而且該AC驅動型PDP裝置1的細胞結構被顯示在第

13圖中。在下面作說明的該等實施例中，說明將會就應用它到在第12圖與第13圖中所示之AC驅動型PDP裝置1的情況作為例子。在該等個別的實施例中1，僅一個Y-側電路3將會配合該圖式作說明，但是一個X-側電路2可以與該Y-側電路3相似地被構築，或者與在第14圖中所示的驅動電路相似地被構築。

-第一實施例-

第1圖是為一個顯示本發明之第一實施例之驅動電路之結構例子的圖示。

10 在第1圖中，一個負載20是為形成於一個共同電極X與一個是為在數個掃描電極Y1至Yn當中之任一任意掃描電極之掃描電極Y之間之細胞的總電容。在該負載20中，該共同電極X與該等掃描電極Y被形成。

除了一個電源電路22與一個驅動電路21之外，該用於
15 驅動該掃描電極Y的Y-側電路包括一個負電位供應電路30。

該電源電路22包括一個電容器CY1，及三個開關SWY1,SWY2,SWY3。該等開關SWY1和SWY2是串聯地連接在一條經由它，一電壓Vs從一第一電源供應出來的第一電源線與是為一基準電位的地線(GND)之間。該電容器
20 CY1的其中一個端是連接到該兩個開關SWY1和SWY2的連接點，而該開關SWY3是連接在該電容器CY1的另一個端與該地線之間。注意的是，一條連接到該電容器CY1之一個端的訊號線是被當作一第一訊號線OUTAY而一條連接到另一個端的訊號線是被當作一第二訊號線OUTBY。

三個開關SWY1,SWY2和SWY3中之每一者通常是由一MOSFET、一IGBT（絕緣閘極雙極性電晶體）或其類似組成。但是該開關SWY3亦能夠僅由一個連接其之陰極至地線側的二極體形成。

- 5 該驅動電路21設置有兩個開關SWY4和SWY5。該等開關SWY4和SWY5是串聯地連接至該電源電路22之電容器CY1的兩側，即，在該第一與第二訊號線OUTAY和OUTBY之間。該兩個開關SWY4和SWY5的連接點是經由一輸出線OUTCY來連接到該負載20的掃描電極Y。
- 10 在這裡，該驅動電路21能夠由一個用於藉由在一個用於根據顯示資料D來選擇一顯示細胞之位址周期（依序處理該等開關SWY4和SWY5之選擇運作的周期）期間之掃描之時輸出一掃描脈衝來處理每一條線之掃描電極Y之選擇運作的電路，及用於藉由在用於處理放電俾使一顯示細胞
- 15 根據該顯示資料D來發射光線之維持放電周期（用於利用開關SWY4和SWY5來重覆地執行對該負載20充電與從該負載20放電的周期）期間輸出維持脈衝來在全部之線之掃描電極Y處理一維持放電運作的電路組成，即，一個線驅動電路。換句話說，該驅動電路21能夠藉由使用一個在該位
- 20 址周期期間施加掃描脈衝到掃描電極Y及在維持放電周期期間施加維持脈衝的掃描驅動電路。

該負電位供應電路30是設置有一個開關SWY6。該開關SWY6是連接在該等開關SWY1和SWY2的連接點（節點A），與一條於其中，一電壓 $(-V_y)$ ($-V_y \leq V_s$) 從該第二

電源供應出來的第二電源線之間。換句話說，該開關SWY6是連接在該第二電源線與該第一訊號線OUTAY之間。

接著，在第1圖中所示之驅動電路的運作將會配合第2圖至第4圖來作說明。

5 第2圖是為一個顯示在第1圖中所示之驅動電路中之位址周期期間之運作的波形圖。

如在第2圖中所示，說明將會在假設一個於其中，該等開關SWY1,SWY3,SWY5, 和 SWY6是關閉，而該等開關SWY2和SWY4是開啟，而且根據電壓 V_s 的電荷已被儲存於該電容器CY1內的初始狀態下開始。這時，第一訊號線OUTAY的電壓是處於地電位位準，第二訊號線OUTBY的電壓是為 $(-V_s)$ ，而且第一訊號線OUTAY的電壓是經由該輸出線OUTCY來被施加到該負載20 (Y電極)。

15 首先，在一時間 t_1 時，該第一訊號線OUTAY的電壓是藉由把該開關SWY2關閉和把該開關SWY6開啟來被降到 $(-V_y)$ ，而且該電壓是經由該輸出線OUTCY來被施加到該負載20。藉著根據被儲存於該電容器CY1內之電荷的電壓 V_s ，即， $(-V_s-V_y)$ ，該第二訊號線OUTBY的電壓變成比該第一訊號線OUTAY的電壓低。

20 接著，在時間 t_2 時，當在電壓 V_a 的位址脈衝與習知形式相似地被施加到該位址電極時，該開關SWY4被關閉，而該開關SWY5被打開。藉此，該第二訊號線OUTBY的電壓 $(-V_s-V_y)$ 是經由該輸出線OUTCY來被施加到該負載20。其後，在時間 t_3 ，藉著把該開關SWY5關閉和把該開關SWY4

開啟，該第一訊號線OUTAY的電壓 ($-V_y$) 是經由該輸出線OUTCY來再次被施加到該負載20。

接著，在時間 t_4 ，該第一訊號線OUTAY的電壓是藉由把該開關SWY6關閉和把該開關SWY2開啟來增加到該地
5 電位位準。藉此，該第二訊號線OUTBY的電壓變成 ($-V_s$)。

如上所述，藉由控制該等開關SWY1至SWY6，一個具有比該習知電位 ($-V_s$) 低之電位 ($-V_s - V_y$) 的掃描脈衝，即，在該地電位位準與該參考電位之間的電位差是巨大，能夠被施加到該負載20 (Y電極)。

10 第3圖是為一個顯示由在第1圖中所示之驅動電路所作用之維持放電周期之運作的波形圖。

如在第3圖中所示，說明將會在假設一個於其中，該等開關SWY1, SWY3, SWY5, 和SWY6是關閉，而該等開關SWY2和SWY4是開啟的初始狀態下開始。這時，該第一訊
15 號線OUTAY的電壓是處於地電位位準，該第二訊號線OUTBY的電壓是為 ($-V_s$)，而該第一訊號線OUTAY的電壓是經由該輸出線OUTCY來被施加到該負載20。

在時間 t_{11} ，該開關SWY2被關閉而在同一時間該等開關SWY1和SWY3被開啟。藉此，在該第一訊號線OUTAY中的電壓增加到 V_s 而在該第二訊號線OUTBY中的電壓變成地電位位準。此外，在該第一訊號線OUTAY中的電壓 V_s 是經由該輸出線OUTCY來被施加到該負載20。這時，對應於
20 由該等開關SWY1和SWY3所給予之該電壓 V_s 的電荷被儲存於該電容器CY1內。

接著，在時間 t_{12} ，在該第一訊號線OUTAY中的電壓是藉由把該等開關SWY1和SWY3關閉及把該開關SWY2開啟來被降低到地電位位準，其是經由該輸出線OUTCY來被施加到該負載20。此外，該第二訊號線OUTBY的電壓變成比該第一訊號線OUTAY的電壓低了該對應於被儲存在該電容器CY1內之電荷的電壓 V_s ，即，電壓 $(-V_s)$ 。

接著，在時間 t_{13} ，該等開關SWY2和SWY4被關閉，而該等開關SWY5和SWY6被開啟。藉此，該第一訊號線OUTAY的電壓 $(-V_y)$ 被進一步降低，其引致該第二訊號線OUTBY的電壓成 $(-V_s-V_y)$ 。此外，由於該開關SWY4被關閉，而該開關SWY5被開啟，該第二訊號線OUTBY的電壓 $(-V_s-V_y)$ 是經由該輸出線OUTCY來被施加到該負載20。

其後，在時間 t_{14} ，藉由把該等開關SWY5和SWY6關閉，及把該等開關SWY2和SWY4開啟，該第一訊號線OUTAY的電壓增加到地電位位準，而該第二訊號線OUTBY的電壓變成 $(-V_s)$ 。此外，由於該開關SWY4被再次開啟，該第一訊號線OUTAY的電壓是經由該輸出線OUTCY來被施加到該負載20。

接著，在時間 t_{15} ，該開關SWY2被關閉而且在同一時間該等開關SWY1和SWY3是以與在時間 t_{11} 之形式相似的形式來被開啟。

於此後，以上所述的運作被重覆預定的次數。

如上所述，藉由控制該等開關SWY1至SWY6，具有比習知 $(-V_s)$ 低之電位 $(-V_s-V_y)$ 的維持脈衝能夠被施加到

該負載20。

第4圖是為一個顯示在第1圖中所示之驅動電路中之在維持放電周期期間之運作之另一個例子的波形圖。在該維持放電周期期間之其之波形圖顯示在第3圖中的運作中，被
5 施加到該負載20的電壓是直接地在該地電位位準與該電壓 $(-V_s - V_y)$ 之間改變，但是在第4圖中所示之在維持放電周期期間的運作是傾向於藉該電壓 $(-V_s)$ 在該地電位位準與該電壓 $(-V_s - V_y)$ 之間改變一次。

由於在時間 t_{22} 期間的運作是與於第3圖中所示之時間
10 t_{12} 期間的運作相似，其之說明將會被省略。在時間 t_{23} ，該開關SWY4被關閉，而該開關SWY5被開啟。藉此，該第二訊號線OUTBY的電壓 $(-V_s)$ 是經由該輸出線OUTCY來被施加到該負載20。

接著，在時間 t_{24} ，藉由把該開關SWY2關閉及把開關
15 SWY6開啟，該第一訊號線OUTAY的電壓被進一步降低到 $(-V_y)$ ，其引致該第二訊號線OUTBY的電壓到達 $(-V_s - V_y)$ 。

其後，於時間 t_{25} ，藉由把開關SWY6關閉及把開關
20 SWY2開啟，該第一訊號線OUTAY的電壓增加到地電位位準，而該第二訊號線OUTBY的電壓到達 $(-V_s)$ 。據此，經由該輸出線OUTCY施加到該負載20的電壓變成 $(-V_s)$ 。

然後，在時間 t_{26} ，該開關SWY5被關閉而開關SWY4被開啟。透過這運作，該第二訊號線OUTBY的電壓是經由輸出線OUTCY來被施加到該負載20。

接著，在時間 t_{27} ，開關SWY2被關閉，而開關SWY1與SWY3被開啟。

於此後，以上所述的運作是相似地重覆預定的次數。

如上所述，藉由控制該等開關SWY1至SWY6，具有
5 (- V_s - V_y) 之電位的維持脈衝能夠與顯示在第3圖中之其之
波形圖之運作相似地被施加到該負載20。

如上所述，根據該第一實施例，在一個根據電壓 V_s 之
電荷被儲存於電容器CY1內的狀態下，一個負電位 (- V_y)
從該負電位供應電路30供應到該第一訊號線OUTAY。藉
10 此，該第二訊號線OUTBY的電壓成為比 (- V_s) 低的
(- V_s - V_y) 因此這電壓能夠經由該輸出線OUTCY來被施加
到該負載20。此外，即使在該負電位 (- V_y) 從該負電位供
應電路30供應到該第一訊號線OUTAY時，被施加到該驅動
電路中之該等包括開關SWY4和SWY6之個別之開關SWY1
15 至SWY6的電壓預多是為 V_s 。據此，比先前可能的更大的電
壓能夠在沒有提高該驅動電路中之個別之開關SWY1至
SWY6的耐壓下被施加到該負載20。

除此之外，例如，當如在第2圖中所示於位址周期期間
所施加之掃描脈衝的電壓成為比 (- V_s) 之習知值低的
20 (- V_s - V_y) 時，要使得在該掃描脈衝與該位址脈衝之間的電
位差巨大變成有可能的，換句話說，要得到一個大的選擇
電位變成有可能的。然後，關於定址的電壓邊界能夠被增
加俾可執行一個穩定的位址放電。

此外，例如，當如在第3和4圖中所示在維持放電周期

期間所施加之維持脈衝的電壓成為比習知 ($-V_s$) 低的 ($-V_s - V_y$) 時，由於該維持脈衝成為巨大而使得在該掃描電極Y與該共同電極X之間的電位差巨大因此每一個維持脈衝的亮度能夠成為巨大變成有可能的，其導致顯示品質的

5 改進。

-第二實施例-

接著，本發明的第二實施例將會被說明。

在下面說明的第二實施例進一步包括一個用於實現電力恢復功能的線圈電路於以上所述之第一實施例的驅動電
10 路內。

第5圖是為一個顯示本發明之第二實施例之驅動電路之結構之例子的圖示。在第5圖中，相同的符號與標號標示具有與在第1圖中所示之組件相同之功能的組件。因此，其
之重覆的說明將會被省略。

15 在第5圖中，一個線圈電路A是連接在兩個開關SWY1和SWY2之連接點與地線之間，而一個線圈電路B是連接在開關SWY3和電容器CY1之連接點與地線之間。換句話說，該線圈電路A是連接在一第一訊號線OUTAY與該地線之間，而該線圈電路B是連接在一第二訊號線OUTBY與該地
20 線之間。

該線圈電路A包括一個二極體DA、一個線圈LA、及一個開關SWY7。該二極體DA的陰極端是連接到該等開關SWY1和SWY2的連接點，而陽極端是經由該線圈LA與該開關SWY7來連接到該地線。該SWY7被設置俾可防止當該負

電位 ($-V_y$) 從一負電位供應電路30供應到該第一訊號線
OUTAY時電流從該線圈電路A流入。該線圈電路B包括一個
二極體DB和一個線圈LB。該二極體DB的陽極端是連接到
該開關SWY3與該電容器CY1的連接點，而陰極端是經由線
5 圈LB來連接到該地線。

該等線圈LA和LB被組成俾可執行一個經由該等開關
SWY4和SWY5來與一負載20的L-C諧振。如圖所示在二極
體DA和DB的正向方向中，該線圈電路A是為一個用於經由
開關SWY4來把電荷供應到負載20的充電電路，而線圈電路
10 B是為一個用於經由開關SWY5來把電荷釋放到該負載20
的放電電路。對該負載20之電力恢復功能是藉著適當地控
制由線圈電路A、開關SWY4、與負載20組成之充電電路之
充電處理，及由線圈電路B、開關SWY5與負載20組成之放
電電路之放電處理的時序來被實現。

15 順便一提，在第5圖中所示的線圈電路B是在沒有包括
一個開關下被構築，但是包括一個與線圈電路A相似之開關
亦是可接受的。

第6圖是為一個顯示在第5圖中所示之驅動電路中之在
位址周期期間之運作的波形圖。

20 由在第6圖中之波形圖所表示之在位址周期期間的運
作不同的地方僅在於在該線圈電路A中的開關SWY7在開
關SWY6被開啟時，即，僅在負電位從該負電位供應電路30
供應到該第一訊號線OUTAY時（在第6圖中之t31到t34之時
間期間），被關閉，而且是與在第2圖中所示之第一實施例

中之驅動電路之位址周期期間的運作相似。

在第6圖中的時間 t_{31} , t_{32} , t_{33} 和 t_{34} 分別相當於在第2圖中的時間 t_1 , t_2 , t_3 和 t_4 。據此，藉由控制如在第2圖中所示之開關SWY1至SWY6，及在開關SWY6被開啟期間把開關SWY7關閉，於在第5圖中所示的驅動電路中，要把在電位上比先前可能的更低之 $(-V_s-V_y)$ 的掃描脈衝到該負載20是有可能的。

第7圖是為一個顯示由在第5圖中所示之驅動電路所作用之在維持放電周期期間之運作的波形圖。

10 如在第7圖中所示，說明將會在假設一個於其中，開關SWY1,SWY2,SWY3,SWY5和SWY6被關閉，而開關SWY4和SWY7被開啟的初始狀態下開始。這時，該第一訊號線OUTAY的電壓由於線圈電路A的功能而逐漸地增加，而且該第一訊號線OUTAY的電壓是經由該輸出線OUTCY來被
15 施加到該負載20。

該第一訊號線OUTAY的電壓把該等開關SWY1和SWY3開啟俾可在時間 t_{41} 掛夾該第一訊號線OUTAY的電壓在 V_s ，在時間 t_{41} ，該電壓是接近其之上升的頂峰（在到達電壓 V_s 之前）。

20 接著，開關SWY1,SWY3，和SWY4是在時間 t_{42} 被關閉，而然後在時間 t_{43} ，開關SWY5被開啟。藉此，該第二訊號線OUTBY與該輸出線OUTCY是電氣地連接。據此，該輸出線OUTCY的電壓是逐漸地降低而且在同一時間，電荷的一部份是由線圈電路B恢復。

在一個於其之時，該電壓是接近其之下降之最低點（即，在到達電壓 $(-V_s)$ 之前）的時間 t_{44} ，該第二訊號線 OUTBY 的電壓是藉由把開關 SWY7 關閉及把開關 SWY6 開啟來被拮夾到 $(-V_s - V_y)$ 。

5 接著，於時間 t_{45} ，在開關 SWY5 和 SWY6 被關閉而且開關 SWY7 被開啟之後，開關 SWY4 在時間 t_{46} 被開啟。藉此，該第一訊號線 OUTAY 和該輸出線 OUTCY 是彼此電氣地連接。據此，該第一訊號線 OUTAY 的電壓是藉著該第一線圈電路 A 的功能（電荷的釋放，即，放電）來被增加，而且由
10 於它增加，該輸出線 OUTCY 的電壓亦被逐漸地增加。

於此後，以上所述的運作被相似地重覆預定的次數。

如上所述，藉由控制開關 SWY1 至 SWY7，要在實現歸功於線圈電路 A 和 B 之電力恢復功能時把具有比 $(-V_s)$ 之習知電位低之 $(-V_s - V_y)$ 之電位的維持脈衝施加到負載 20
15 是有可能的。

如上所述，根據該第二實施例，要得到與由先前所述之第一實施例之驅動電路所得到之效果相同的效果，而且在同一時間實現由線圈電路所作用之電力恢復功能以致於該 AC 驅動型 PDP 裝置的電力消耗能夠被降低，是有可能的。

20 應要注意的是，在以上所述的第二實施例中，該在其中，如在第 5 圖中所示之用於供應電荷到負載 20 的線圈電路 A 是連接至該第一訊號線 OUTAY，而用於把電荷釋放到負載 20 的線圈電路 B 是連接到該第二訊號線 OUTBY 的驅動電路是被說明作為例子，但是本發明不受限於如此。

例如，如在第8圖中所示，要應用本實施例到一個於其中，一個設置有一個供應電荷到負載20之功能且一起設置有一個把電荷釋放到該負載20之功能之線圈電路C是連接到該第二訊號線OUTBY的驅動電路亦是有可能的。

5 第8圖是為一個顯示第二實施例之驅動電路之結構之另一個例子的圖示。在這第8圖中，相同的符號和標號標示具有與在第5圖中所示之組件及其類似相同之功能的組件及其類似，因此其之重覆的說明將會被省略。

10 在第8圖中，線圈電路C包括二極體DC1和DC2、線圈LC1和LC2、及開關SWY8和SWY9。一個把電荷釋放到該負載20的功能是由二極體DC1、線圈LC1和開關SWY8實現。二極體DC1的陽極端是連接到一第二訊號線OUTBY，而二極體DC1的陰極端是經由線圈LC1和開關SWY8來連接到地線。類似地，一個把電荷供應到負載20的功能是由二
15 極體DC2、線已LC2和開關SWY9實現。二極體DC2的陰極端是連接到該第二訊號線OUTBY而二極體DC2的陽極端是經由線圈LC2和開關SWY9來連接到地線。

此外，例如，如在第9圖中所示，要應用本發明到一個驅動電路，在該驅動電路中，一個用於把電荷釋放到一負
20 載20的線圈電路A是連接到一第一訊號線OUTAY，而一個用於把電荷供應到該負載20的線圈電路B是連接到一第二訊號線OUTBY，亦是有可能的。

第9圖和第10圖是為顯示該第二實施例之驅動電路之又另一個例子的圖示。在這些第9圖和第10圖中，相同的符

號和標號標示具有與在第5圖中所示之組件相同之功能的組件，因此其之重覆的說明將會被省略。

在第9圖中，線圈電路A包括一個二極體DA、一個線圈LA和一個開關SWY7。該二極體DA的陽極端是連接至開關SWY1和SWY2的連接點（一第一訊號線OUTAY），而陰極端是經由線圈LA和開關SWY7來連接到地線。此外，該線圈電路B包括一個二極體DB、一個線圈LB和一個開關SWY10。該二極體DB的陰極端是連接至一開關SWY3和一電容器CY1之另一個端的連接點（一第二訊號線OUTBY），而陽極端是經由線圈LB和開關SWY10來連接到地線。

在第10圖中，一個斜波產生電路40包括一個電阻器RY1和一個開關SWY11。該斜波產生電路40是為一個產生一個根據時間改變一外加電壓值之斜波波形的電路，其能夠取代一負電位供應電路30把一個負電位（ $-V_y$ ）比該負電位供應電路30更慢地供應到該第一訊號線OUTAY。此外，在一重置周期期間，被產生之斜波的電位是藉由把該斜波產生電路40的SWY11開啟來被降低到（ $-V_s - V_y$ ）。

藉由在第8圖至第10圖中所示之第二實施例的驅動電路，要得到一個與在第5圖中所示之驅動電路之效果相同的效果亦是有可能的。

第11圖是為一個顯示在本發明之該等實施例中之AC驅動型PDP裝置1之運作的波形圖。第11圖顯示在形成一個圖框之數個次圖場中之一次圖場部份中被施加到一共同電

極X、一掃描電極Y和一位址電極之電壓之波形的例子。一個次圖場被分割成該由整個寫入周期與整個抹除周期組成的重置周期、位址周期和維持放電周期。順便一提，在第11圖中所示的波形圖顯示具有以上所述之負電位供應電路
5 30與斜波產生電路40在Y-側驅動電路上之驅動電路的情況。

在該重置周期期間，施加到該共同電極X的電壓是首先從地電位位準，基準電位，降低到 $(-V_s)$ 。另一方面，施加到該掃描電極Y的電壓是隨著時間逐漸增加而一個藉由
10 結合該寫入電壓 V_w 與該電壓 V_s 來被得到的最後電壓被施加到該掃描電極Y。

因此，在該共同電極X與該掃描電極Y之間的電位差變成 $(2V_s + V_w)$ ，不管依然處於如之前一樣的顯示狀態，放電被執行於全部顯示線的所有細胞，因此一個壁電荷被
15 形成（整體寫入）。

接著，在掃描電極Y的電壓被回復到 V_s 之後，被施加到該共同電極X的電壓從 $(-V_s)$ 逐漸增加到 V_s ，而且在同一時間，到該掃描電極Y的外加電壓是隨著時間逝去從電壓 V_s 開始逐漸降低。在該掃描電極Y側，一最後電壓 $(-V_s - V_y)$
20 是藉由把該斜波產生電路40的開關SWY11開啟來被施加到該掃描電極Y。藉此，一個放電開始，因為壁電荷本身的電壓超過所有細胞之上的放電開始電壓，因此被儲存的壁電荷被抹除（整體抹除）。

接著，在該位址周期期間，為了根據顯示資料執行個

別細胞的ON/OFF，該位址放電被連續線性地執行。這時，該電壓 V_s 被施加到該共同電極X。藉由控制在如於第2圖或第6圖中所示之掃描電極Y側上之個別的開關SWY1至SWY6，處於 $(-V_s - V_y)$ 位準的掃描脈衝被施加到被連續線性地選擇的掃描電極Y，而該電壓 $(-V_y)$ 被施加到一個未被選擇的掃描電極Y，當一個電壓被施加到一個對應於某顯示線的掃描電極Y時。

這時，處於電壓 V_a 的位址脈衝被選擇地施加到在個別之位址電極A1至A_m當中之一個對應於一個產生維持放電之細胞，即，一個要被點亮之細胞，之位址電極A_j。結果，放電發生在該要被點亮之細胞之位址電極A_j與被連續線性地選擇的掃描電極Y之間，而下一個維持放電所需之一定量的壁電荷是使用以上之放電作為點火（導引火）來被儲存於在該共同電極X與該掃描電極Y上的MgO保護薄膜上。

應要注意的是，雖然第11圖顯示一個於其中，位址周期被分割成一個前半位址周期（例如，連續掃描脈衝被施加到以奇數編號之線中的掃描電極Y）和一個後半位址周期（例如，連續掃描脈衝被施加到以偶數編號之線中的掃描電極Y）的例子，要在沒有分割該位址周期下施加連續掃描脈衝到該掃描電極Y亦是可接受的。

其後，在該維持放電周期期間，維持放電是藉由施加相位彼此顛倒的預定電壓（維持脈衝）到個別之顯示線的共同電極X和掃描電極Y來被執行，因此一個次圖場的影像被顯示。這時，作為一個維持脈衝，電壓 $(+V_s, -V_s)$ 是交

替地被施加到該共同電極X。而且如在第3圖中所示，藉由控制個別的開關SWY1至SWY6，電壓 (+Vs, -Vs-Vy) 是被交替地施加到該掃描電極Y作為維持脈衝。注意的是，該開關控制不受限於以上在第3圖中所示的那種，要藉由控制如

5 在以上所述之第4圖和第7圖中之開關來交替地把電壓 (+Vs, -Vs-Vy) 施加到掃描電極Y是可接受的。

注意的是，該電壓 ($V_s + V_x$) 僅在一個高電壓於維持放電周期期間首先被施加到該掃描電極Y時被施加。這電壓 V_x 是為那個要被加入俾藉由加入到在位址周期期間所產生

10 之壁電荷之電壓來產生該維持放電所需的電壓。

目前的實施例是被視為例證而不是限利，而且在申請專利範圍之等效性的意義和範圍之內的所有改變因此是傾向於被涵蓋在其之內。在沒有離開本發明之精神或本質特徵下，本發明能夠以其他特定的形式實施。

15 根據本發明，藉由從該電位供應電路供應一個比基準電位低的電位到該第一訊號線，經由該電容器來連接到該第一訊號線之第二訊號線的電位成為一個比該第二電位低的第三電位因此該第三電位從該第二訊號線施加到該電容性負載。據此，由於無比在該基準電位與該第一和第二電

20 位之間之電位差更大的電壓被施加到該驅動電路中的個別元件，與該基準電位有關之一個具有比先前可能的更大之電位差的電壓能夠在沒有增加個別元件的耐壓下被施加到該電容性負載。

【圖式簡單說明】

第1圖是為一個顯示第一實施例之驅動電路之結構例子的圖示；

第2圖是為一個顯示於在第1圖中所示之驅動電路中之在一位址周期期間一驅動波形之例子的圖示；

5 第3圖是為一個顯示於在第1圖中所示之驅動電路中之在一維持放電周期期間一驅動波形之例子的圖示；

第4圖是為一個顯示於在第1圖中所示之驅動電路中之在該維持放電周期期間一驅動波形之另一例子的圖示；

10 第5圖是為一個顯示第二實施例之驅動電路之結構例子的圖示；

第6圖是為一個顯示於在第5圖中所示之驅動電路中之在該位址周期期間該驅動波形之例子的圖示；

第7圖是為一個顯示於在第5圖中所示之驅動電路中之在該維持放電周期期間該驅動波形之例子的圖示；

15 第8圖是為一個顯示該第二實施例之驅動電路之另一個結構例子的圖示；

第9圖是為一個顯示該第二實施例之驅動電路之又另一個結構例子的圖示；

20 第10圖是為一個顯示該第二實施例之驅動電路之再又另一個結構例子的圖示；

第11圖是為一個顯示本發明之實施例之AC驅動型PDP裝置之運作的波形圖；

第12圖是為一個顯示該AC驅動型PDP裝置之整體結構的圖示；

第13A、13B和13C圖是為顯示一個為該AC驅動型PDP裝置中之一像素之在行 i ，列 j 之細胞 C_{ij} 之橫截面結構的圖示；

第14圖是為一個顯示在該AC驅動型PDP裝置中之驅動
5 電路之結構的圖示；

第15圖是為一個顯示在第12圖中所示之AC驅動型PDP裝置之運作的波形圖；及

第16圖是為一個顯示在該AC驅動型PDP裝置中之驅動
電路之另一個結構的圖示。

10 【主要元件符號說明】

1	AC驅動型PDP裝置	11	前玻璃基板
Y_1 至 Y_n	掃描電極	12	介電層
X	共同電極	13	MgO保護薄膜
A_1 至 A_m	位址電極	14	後玻璃基板
P	顯示面板	15	介電層
C_{ij}	細胞	16	凸肋
2	X-側電路	17	放電空間
3	Y-側電路	18	磷
4	位址側電路	Ca	電容組件
5	控制電路	Cb	電容組件
D	顯示資料	Cc	電容組件
CLK	時鐘	20	電容性負載
HS	平板同步訊號	21	驅動電路
VS	垂直同步訊號	22	電源供應電路

Vs	電壓	24	電源供應電路
OUTAY	第一訊號線	25	負電位供應電路
OUTBY	第二訊號線	30	負電位供應電路
OUTCY	輸出線	A	線圈電路
SWY1	開關	B	線圈電路
SWY2	開關	C	線圈電路
SWY3	開關	DA	二極體
SWY4	開關	DB	二極體
SWY5	開關	DC1	二極體
SWY6	開關	DC2	二極體
SWY7	開關	LA	線圈
SWY8	開關	LB	線圈
SWY9	開關	LC1	線圈
SWY10	開關	LC2	線圈
SWY11	開關	40	斜波產生電路
CY1	電容器	RY1	電阻器
Vw	寫入電壓		
23	驅動電路		

五、中文發明摘要：

一種驅動電路包括：一條連接至該負載之一個末端的輸出線；一條用於供應一個在電位上比一基準電位高之第一電位的第一訊號線；一條用於供應比該基準電位低之第二電位及一個比該第二電位低之第三電位的第二訊號線；及一個連接至該第一訊號線的電位供應電路，其用於把一個比該基準電位低的第四電位 ($-V_y$) 供應到該第一訊號線，其中，藉由供應比該基準電位低的第四電位到該第一訊號線，經由該電容器來連接至該第一訊號線之第二訊號線的電位成為一個第三電位，因此該第三電位是從該第二訊號線供應到該電容性負載。

六、英文發明摘要：

A drive circuit includes: an output line connected to one end of the load; a first signal line for supplying a first potential higher in potential than a reference potential; a second signal line for supplying a second potential lower than the reference potential and a third potential still lower than the second potential; and a potential supply circuit connected to the first signal line for supplying a fourth potential ($-V_y$) lower than the reference potential to the first signal line, wherein a potential of the second signal line connected to the first signal line via the capacitor is made to be a third potential by supplying the fourth potential lower than the reference potential to the first signal line so that the third potential is supplied to the capacitive load from the second signal line.

十、申請專利範圍：

1.一種用於施加電壓到電容性負載之矩陣型平板顯示器裝置的驅動電路，該驅動電路包含：

一條連接至該電容性負載之一個末端的輸出線；

5 一第一訊號線，該第一訊號線用於經由該輸出線來把在電位上比一基準電位高的第一電位供應到該電容性負載的一個末端；

一第二訊號線，該第二訊號線用於經由該輸出線來把在電位上比該基準電位低的第二電位和在電位上比該第二電位低的第三電位供應到該電容性負載的一個末端；

10 一個連接在該第一訊號線與該第二訊號線的電容器；及

一個連接到該第一訊號線的電位供應電路，該電位供應電路用於把一個比該基準電位低的第四電位供應到該第一訊號線。

15

2.如申請專利範圍第1項所述的驅動電路，其中，該電位供應電路包含一個連接在一條用於供應該第四電位之第一電源線與該第一訊號線之間的第一開關。

3.如申請專利範圍第1項所述的驅動電路，更包含：

20 一個連接在該用於供應該第四電位之第一電源線與該第一訊號線之間的斜波產生電路。

4.如申請專利範圍第2項所述的驅動電路，其中，該第四電位是為一個比該基準電位低了一個在該第二電位與該第三電位之間之電位差的電位。

- 5.如申請專利範圍第1項所述的驅動電路，其中，該驅動電路把一個比該基準電位低的電位從該電位供應電路供應到該第一訊號線，並且把該第三電位經由該輸出線來從該第二訊號線供應到該電容性負載的一個末端。
- 5 6.如申請專利範圍第1項所述的驅動電路，更包含：
一個用於控制在該輸出線與該第一訊號線之間之連接的第二開關；及
一個用於控制在該輸出線與該第二開關之間之連接的第三開關，
10 其中，該電位供應電路是串聯地連接至該第二開關。
- 7.如申請專利範圍第1項所述的驅動電路，其中，一個比該基準電位低的電位是在該第二開關與該第三開關依序選擇地運作時從該電位供應電路被供應到該第一訊號線。
- 8.如申請專利範圍第1項所述的驅動電路，其中，一個比該
15 基準電位低的電位是在該第二開關與該第三開關重覆地對該電容性負載充電/放電時從該電位供應電路被供應到該第一訊號線。
- 9.如申請專利範圍第1項所述的驅動電路，更包含：
一個連接在至少該第一訊號線或該第二訊號線與一
20 條供應該基準電位之第二電源線之間的線圈電路。
- 10.如申請專利範圍第9項所述的驅動電路，其中，該線圈電路包括一個線圈和一個開關。
- 11.如申請專利範圍第10項所述的驅動電路，其中，在該線圈電路中的開關在一個比該基準電位低的電位從該電位

供應電路被供應到該第一訊號線時被關閉。

12.如申請專利範圍第1項所述的驅動電路，其中，該基準電位是為地電位位準。

13.一種用於施加電壓到電容性負載之矩陣型平板顯示器
5 裝置的驅動電路，該驅動電路包含：

一條連接至該電容性負載的輸出線；

串聯地連接在一條用於供應與一基準電位不同之第一電位之第一電源線與一條用於供應該基準電位之第二電源線之間的第一和第二開關；

10 一電容器，其之一個端是連接到一個在該第一與第二開關之間的連接點；

一個連接在該電容器之另一個端與該第二電源線之間的第三開關；

15 一條連接至該電容器之一個端，及經由該輸出線來連接至該電容性負載之一個末端的第一訊號線；

一條經由該輸出線來連接至該電容性負載之一個末端和連接至該電容器之另一個端的第二訊號線；

20 一個連接在一條用於供應一個比該基準電位低且比在該基準電位與該第一電位之間之電位差小之第二電位的第三電源線之間的第四開關。

14.如申請專利範圍第13項所述的驅動電路，更包含：

一個控制在該輸出線與該第一訊號線之間之連接的第五開關；及

一個控制在該輸出線與該第二訊號線之間之連接的

第六開關。

15.如申請專利範圍第13項所述的驅動電路，更包含：

一個連接在至少該第一訊號線或該第二訊號線與該第二電源線之間的線圈電路。

5 16.如申請專利範圍第13項所述的驅動電路，更包含：

一個斜波產生電路，在該斜波產生電路中，一個電阻器和一個第七開關是串聯地連接在該第三電源線與該第一訊號線之間。

17.如申請專利範圍第15項所述的驅動電路，至少更包含：

10 一個線圈電路，在該線圈電路中，一個線圈和一個第八開關是串聯地連接在該第一訊號線與該第二電源線之間。

18.如申請專利範圍第13項所述的驅動電路，其中，該基準電位是為地電位位準。

15 19.一種驅動方法，使用用於施加電壓至電容性負載之矩陣型平板顯示器裝置的驅動電路，該驅動電路包含：

一條連接至該電容性負載之一個末端的輸出線；

20 一第一訊號線，該第一訊號線用於經由該輸出線來把一個在電位上比一基準電位高的第一電位供應到該電容性負載的一個末端；

一第二訊號線，該第二訊號線用於經由該輸出線來把一個在電位上比該基準電位低的第二電位及一個在電位上比該第二電位低的第三電位供應到該電容性負載的一個末端；

一個連接在該第一訊號線與該第二訊號線之間的電容器；及

5 一個連接至該第一訊號線的電位供應電路，該電位供應電路用於把一個比該基準電位低的電位供應到該第一訊號線，

其中，該驅動方法包含：

從該電位供應電路供應一個比該基準電位低的電位到該第一訊號線；及

10 經由該輸出線從該第二訊號線供應該第三電位到該電容性負載的一個末端。

20. 一種驅動方法，使用用於施加電壓至電容性負載之矩陣型平板顯示器裝置的驅動電路，該驅動電路包含：

一條連接至該電容性負載之一個末端的輸出線；

15 串聯地連接在一條用於供應一個與該基準電位不同之第一電位之第一電源線與一條用於供應該基準電位之第二電源線之間的第一和第二開關；

一電容器，其之一個端是連接至該第一和第二開關的連接點；

20 一個連接在該電容器之另一個端與該第二電源線之間的第三開關；

一條經由該輸出線來連接至該電容性負載之一個末端及連接至該電容器之一個端的第一訊號線；

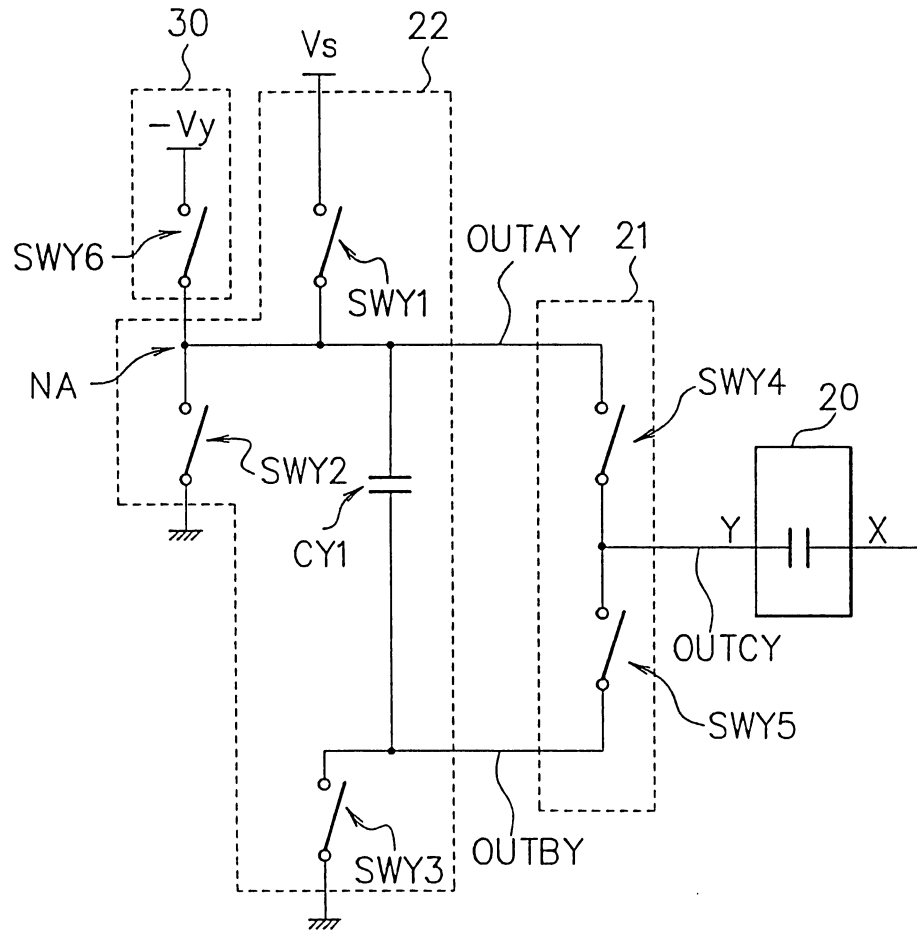
一條經由該輸出線來連接至該電容性負載之一個末端及連接至該電容器之另一個端的第二訊號線；及

一個連接在一條用於供應一個比該基準電位低，且比在該基準電位與該第一電位之間之電位差小之第二電位之第三電源線之間的第四開關，

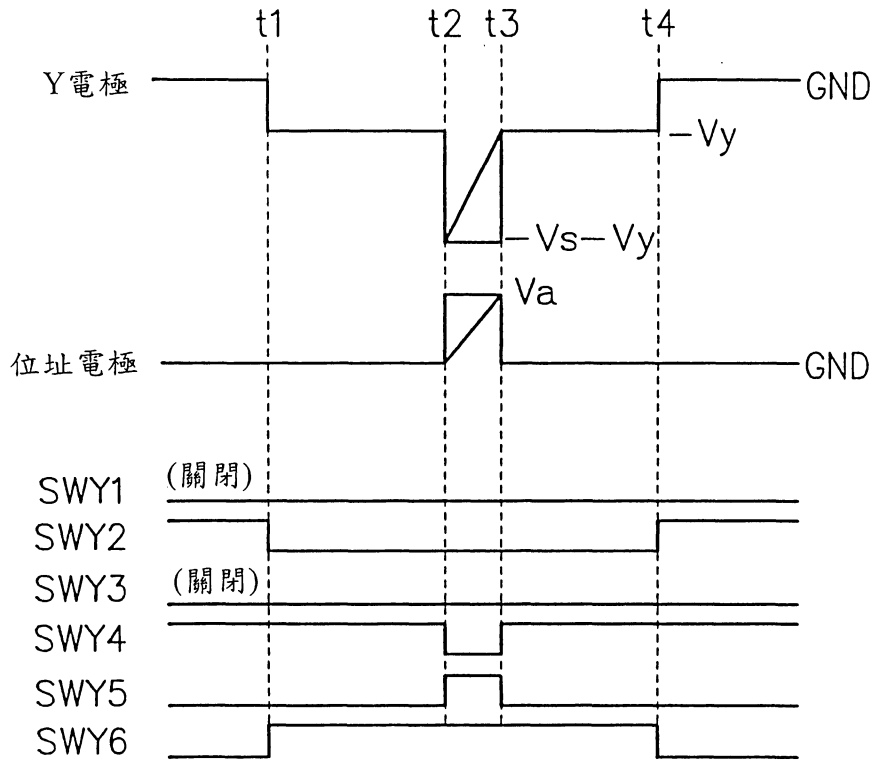
其中，該驅動方法包含：

- 5 藉由把該第一至第三開關關閉及把該第四開關開啟來從該第二訊號線供應一個電位到該電容性負載的一個末端。

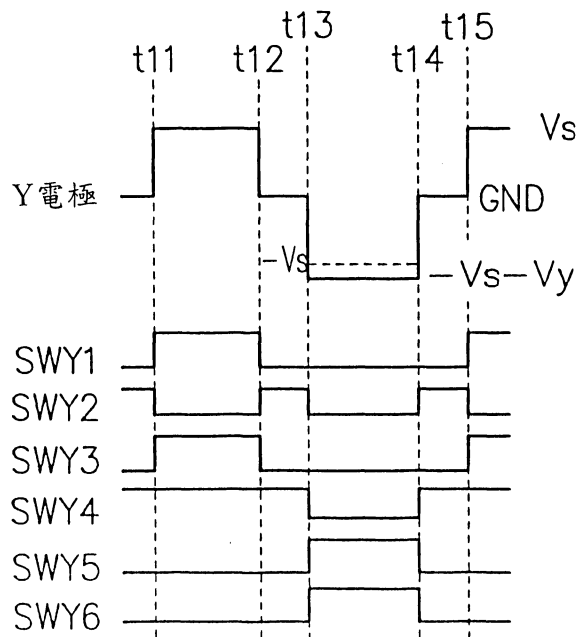
第 1 圖



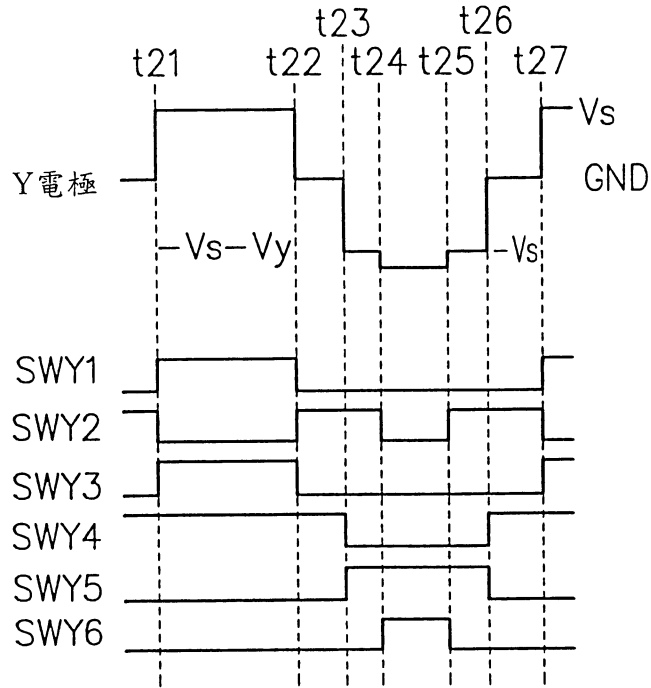
第 2 圖



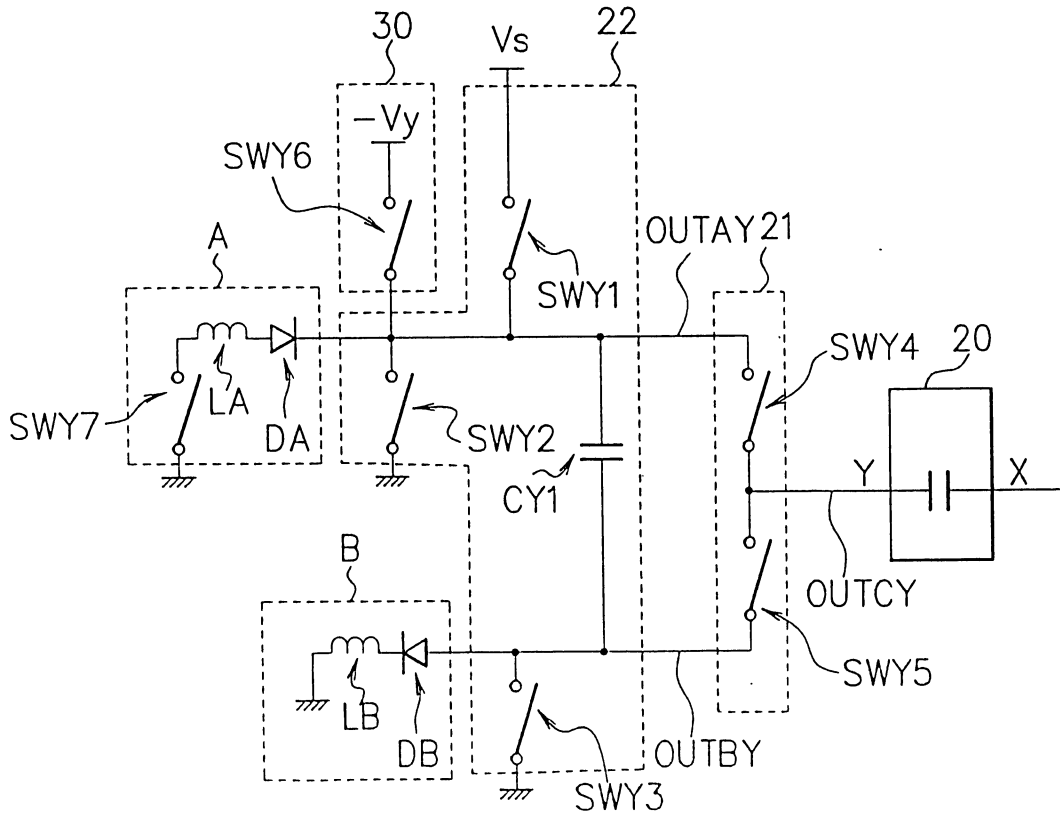
第 3 圖



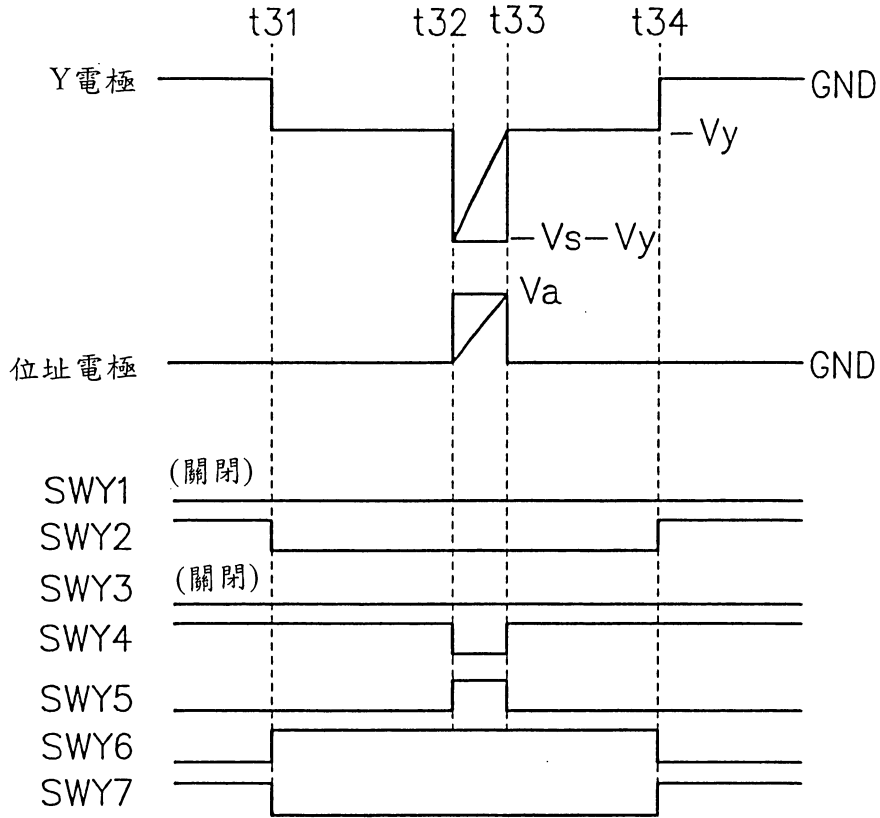
第 4 圖



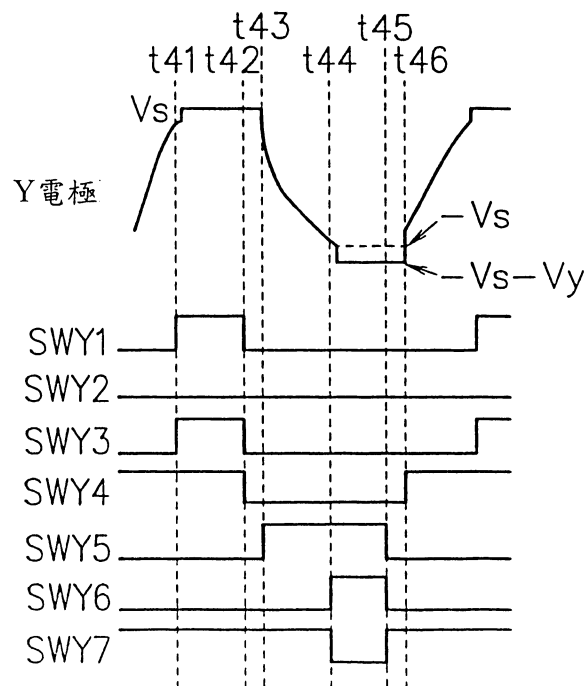
第 5 圖



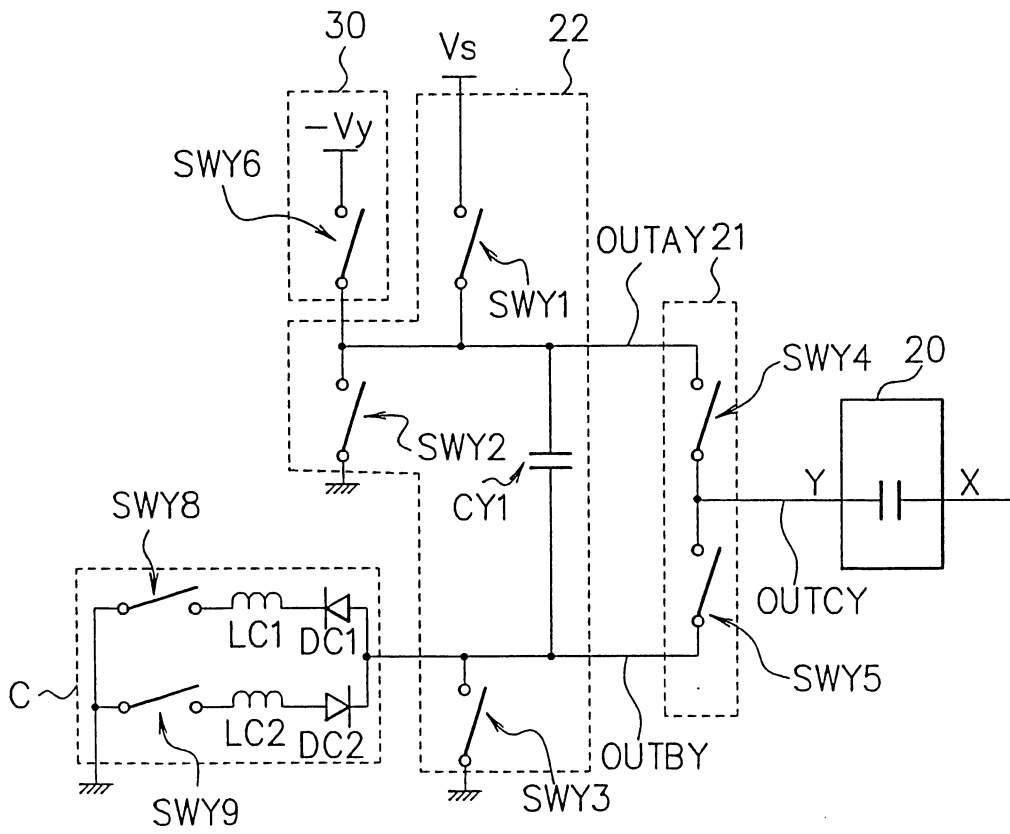
第 6 圖



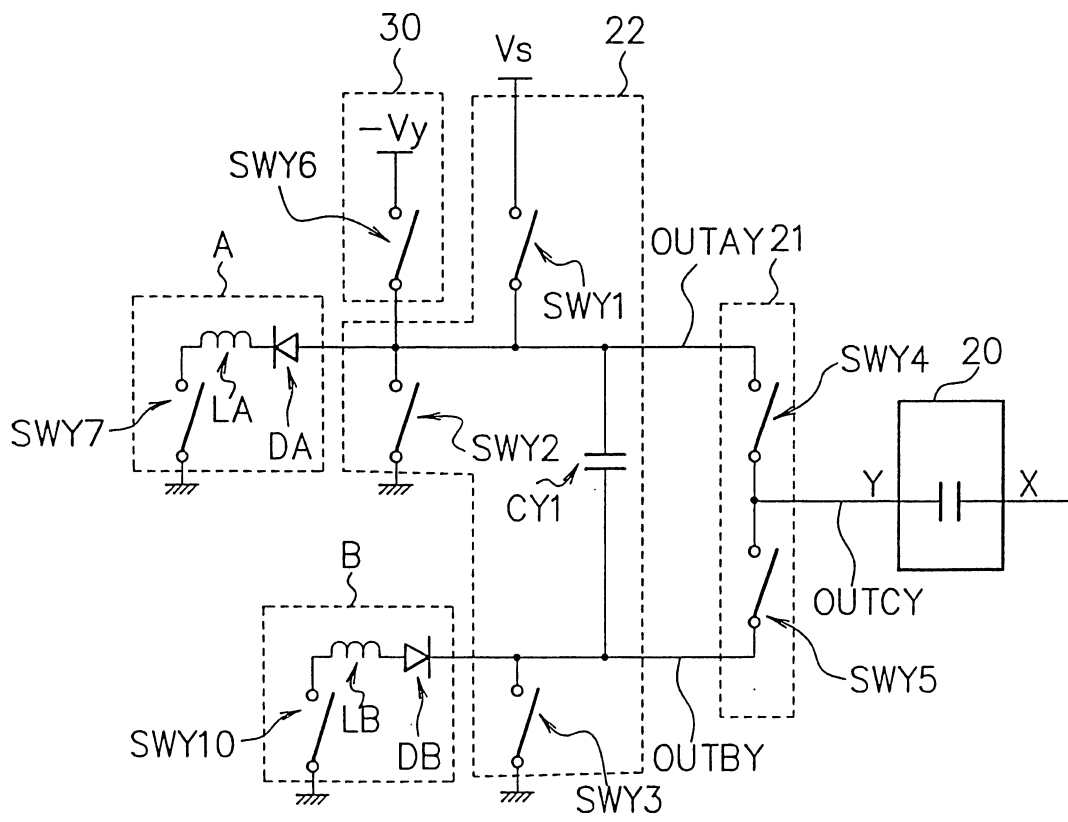
第 7 圖



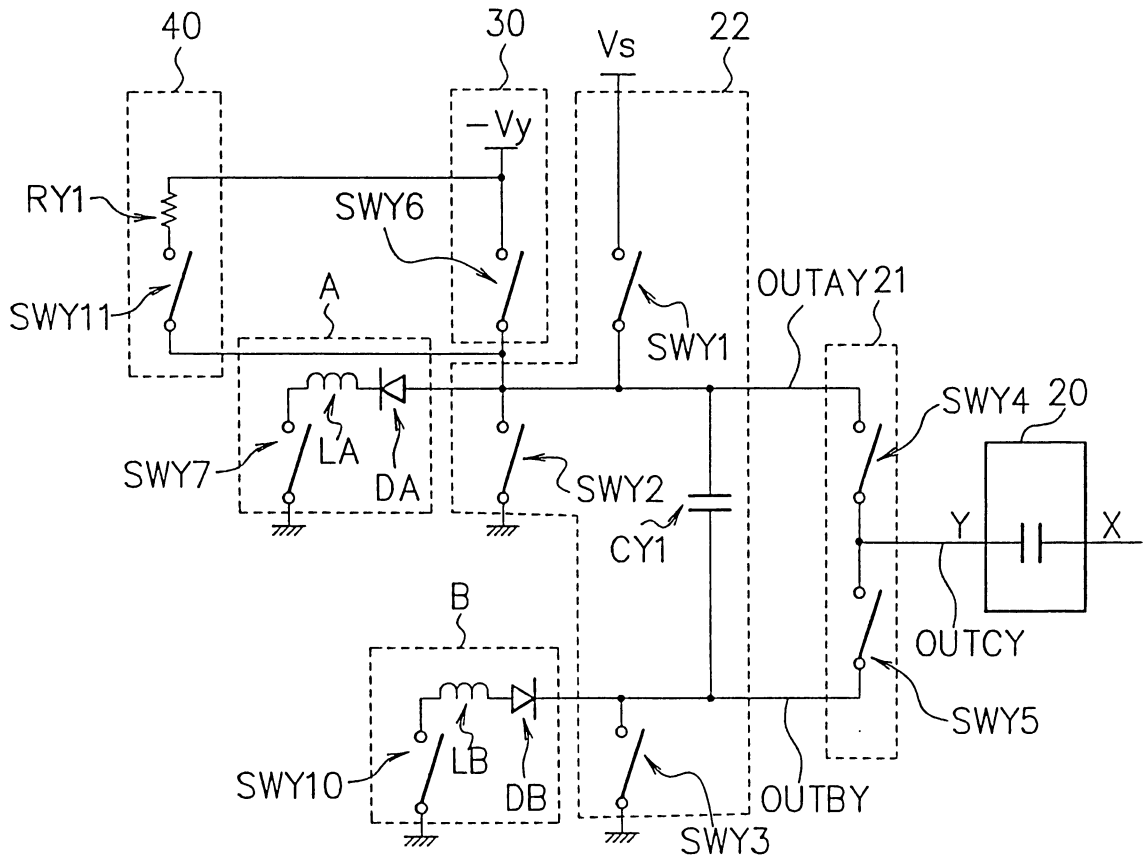
第 8 圖



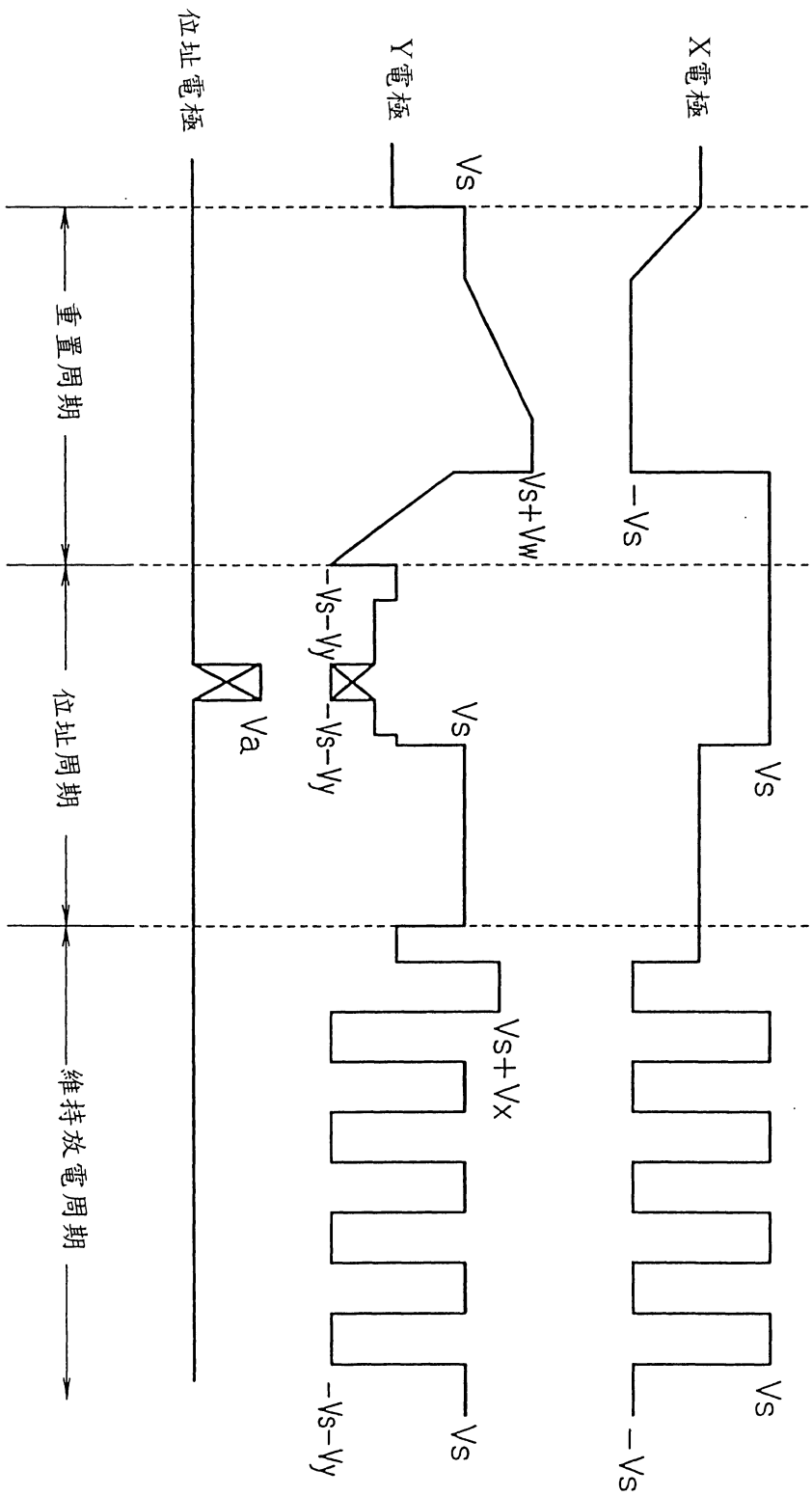
第 9 圖



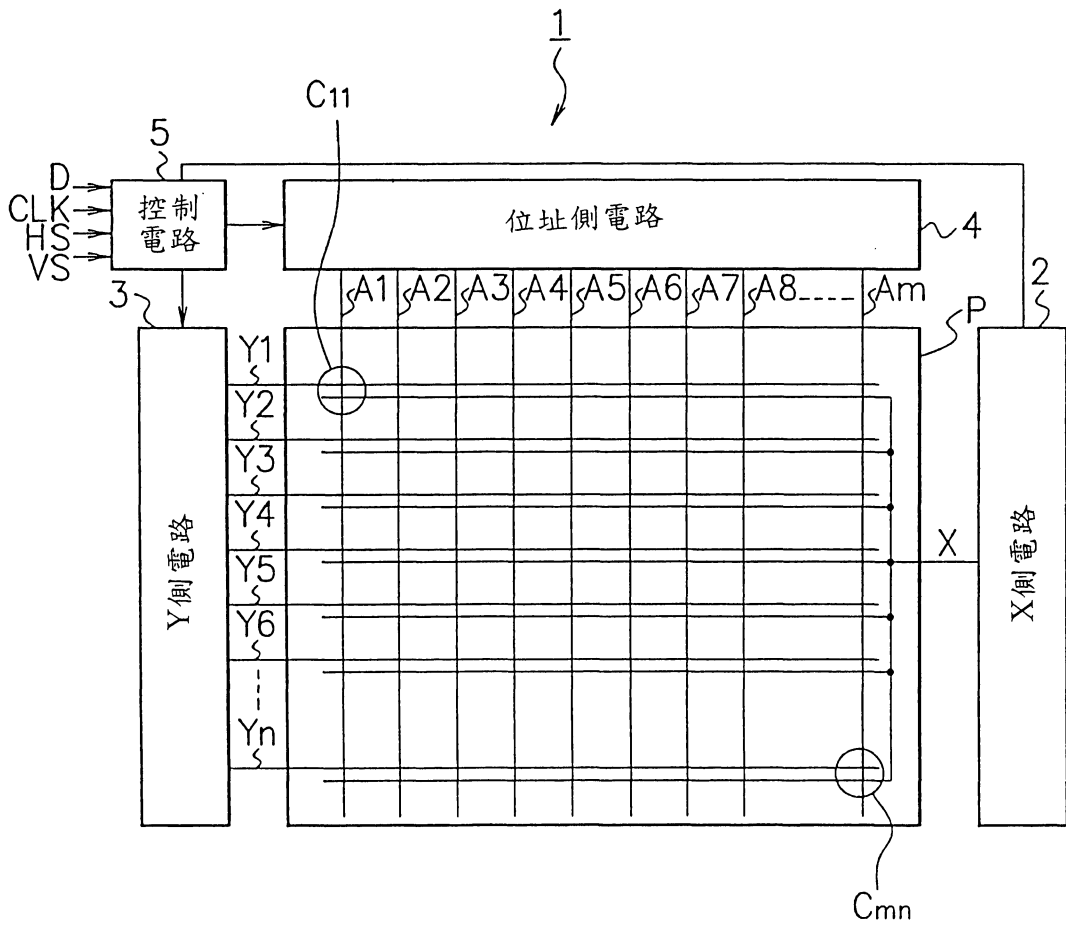
第 10 圖



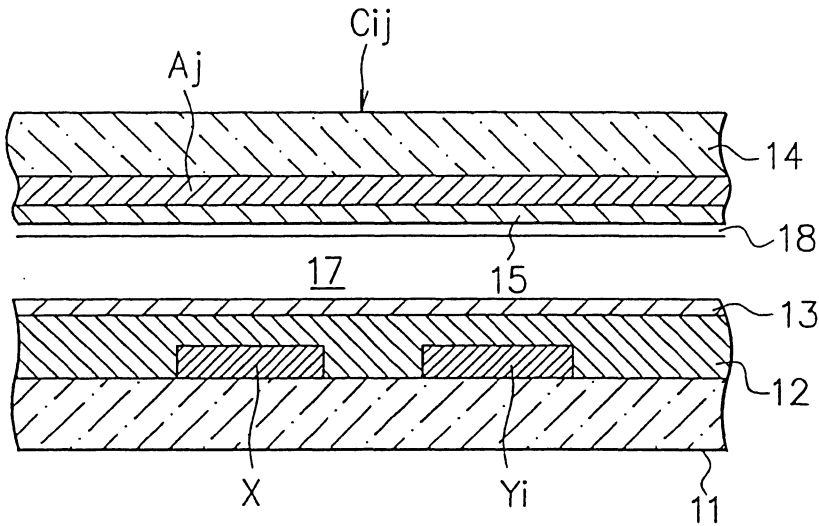
第 11 圖



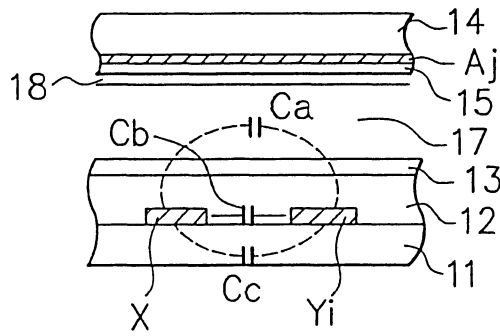
第 12 圖



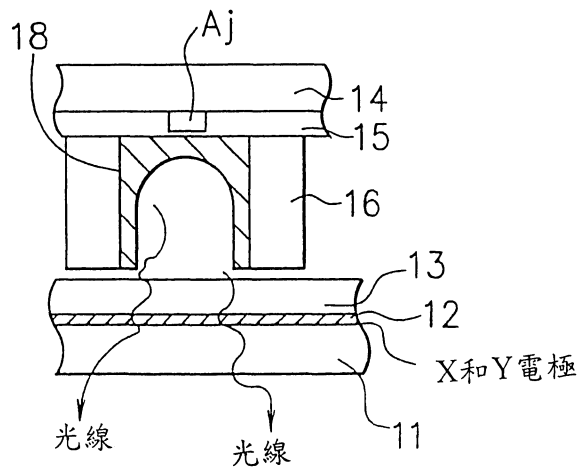
第13A圖

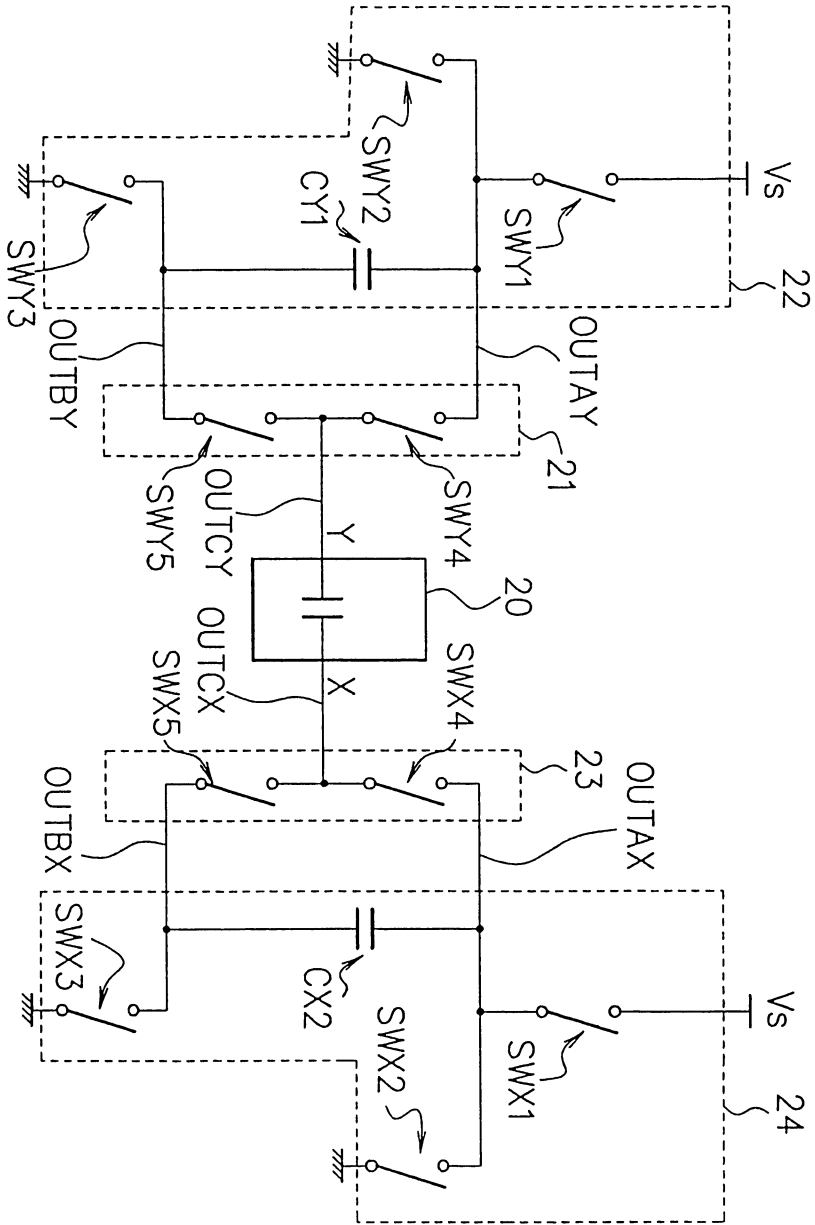


第13B圖



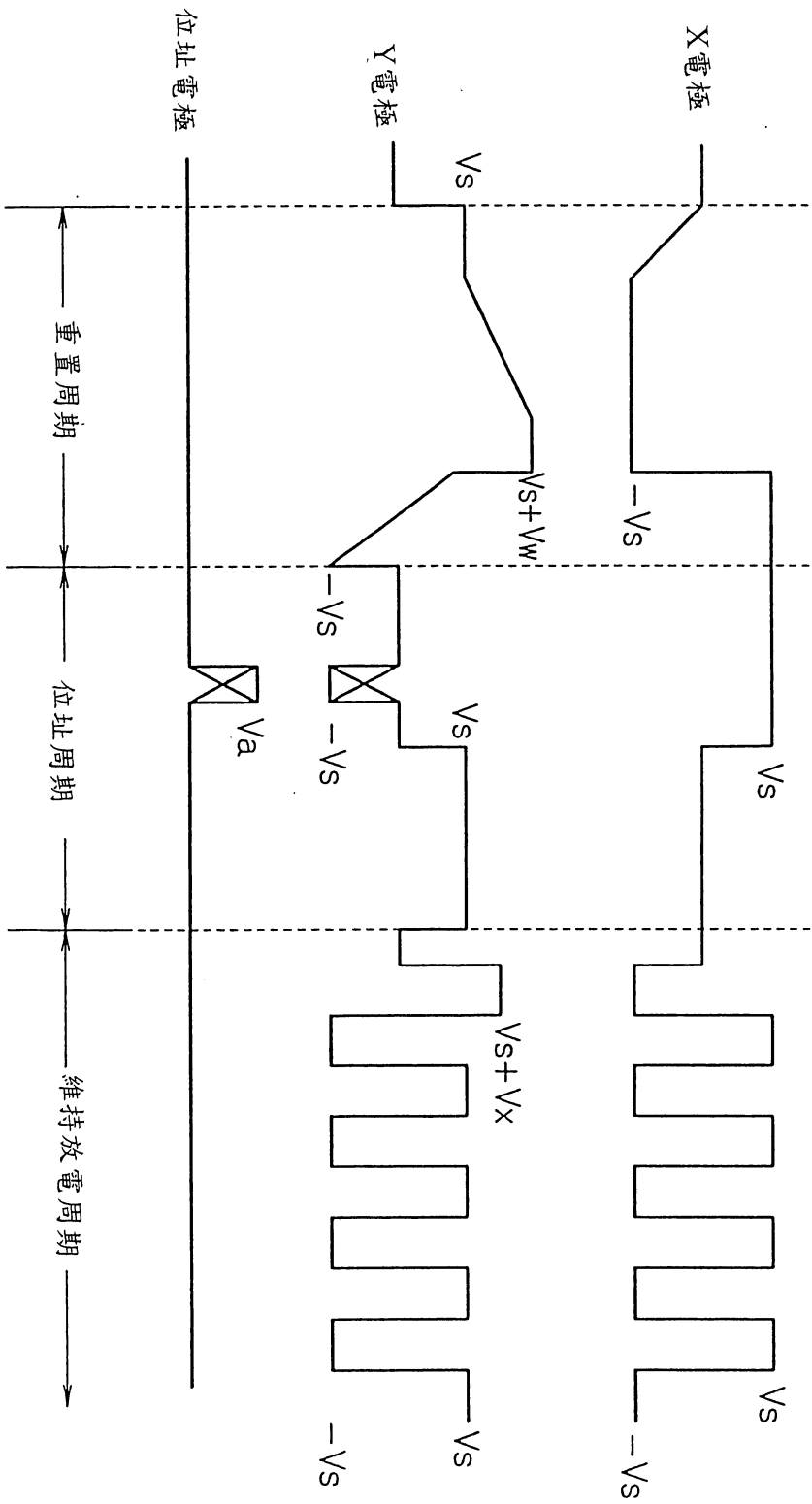
第13C圖



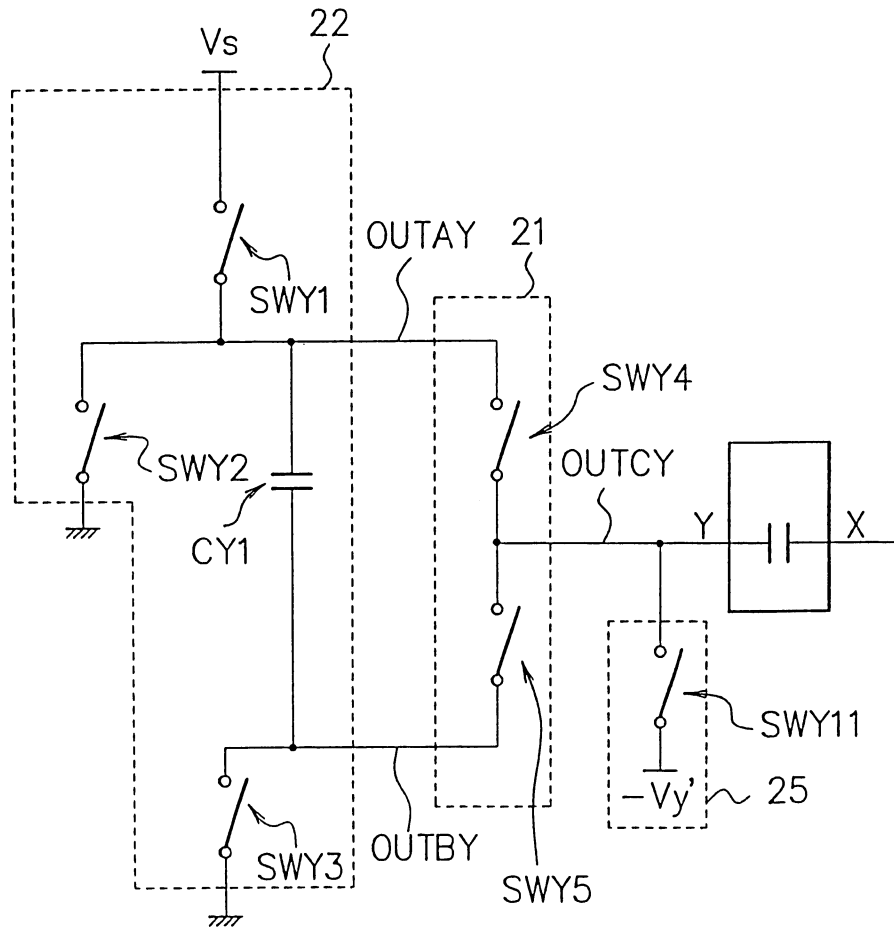


第 14 圖

第 15 圖



第 16 圖



七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

20	電容性負載	Vs	電壓
21	驅動電路	-Vy	電壓
22	電源電路	NA	節點
30	負電位供應電路	SWY6	開關
OUTAY	第一訊號線	X	共同電極
OUTBY	第二訊號線	Y	掃描電極
OUTCY	輸出線		
CY1	電容器		
SWY1	開關		
SWY2	開關		
SWY3	開關		
SWY4	開關		
SWY5	開關		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：