(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年10月10日(10.10.2019)

WIPO | PCT

(10) 国際公開番号
WO 2019/193643 A1

(51) 国際特許分類:
H01S 5/022 (2006.01)

(21) 国際出願番号： PCT/JP2018/014216

(22) 国際出願日： 2018年4月3日(03.04.2018)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人:三菱電機株式会社(**MITSUBISHI ELECTRIC CORPORATION**) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目７番３号 Tokyo (JP).

(72) 発明者: 楠 政諭 (**KUSUNOKI, Masatsugu**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 Tokyo (JP). 蔵本 恭介 (**KURAMOTO, Kyosuke**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 Tokyo (JP). 西田 武弘(**NISHIDA, Takehiro**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 Tokyo (JP).

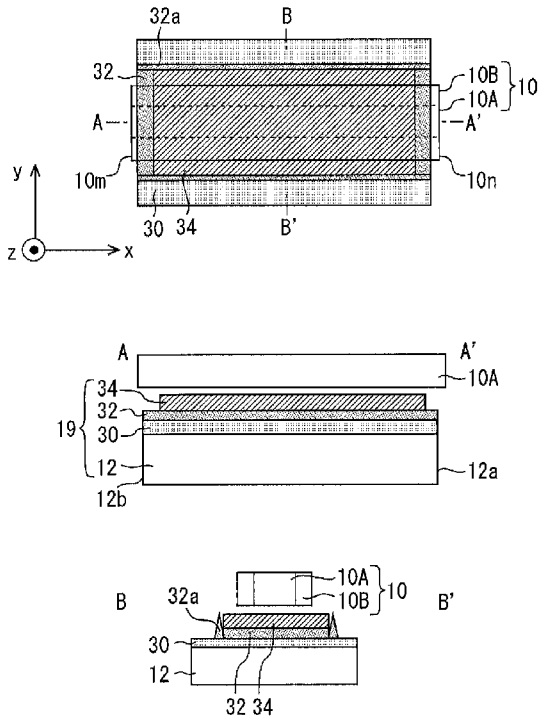
(74) 代理人:高田 守, 外(**TAKADA, Mamoru** et al.); 〒1040045 東京都中央区築地１丁目１２番２２号 コンワビル７階 特許業務法人 高田・高橋国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) **Title:** METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置の製造方法



(57) **Abstract:** Provided is a method for manufacturing a semiconductor device, the method including: providing a submount including a submount substrate having a first end face and a second end face, an electrode layer provided on the submount substrate, a barrier layer formed on the electrode layer extending to at least one of the first end face an the second end face among end faces of the submount substrate in a plan view, a burr higher than the barrier layer on a side face of the barrier layer, and a solder provided on the barrier layer to recede from all the end faces of the submount substrate in a plan view; placing a laser chip having a light emitting stripe area and an adjacent area on the solder, and positioning the laser chip directly on the first end face and directly on the second end face; causing the heated solder to wet-spread in the direction of the first end face or the second end face to form a stretching section, while the wet-spreading is being restricted by the burr, and connecting the stretching section directly with the laser chip and the barrier layer.

WO 2019/193643 A1

[続葉有]

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：第１端面と第２端面とを有するサブマウント基板と、該サブマウント基板の上に設けられた電極層と、該電極層の上に設けられ平面視で該サブマウント基板の端面のうち該第１端面又は該第２端面の少なくとも一方にのみ及ぶバリア層と、該バリア層の側面にあり該バリア層より高いバリと、該バリア層の上に平面視で該サブマウント基板のすべての端面から後退して設けられた半田と、を有するサブマウントを用意することと、発光ストライプ領域と隣接領域とを有するレーザチップを、該半田の上にのせ、該第１端面の直上と該第２端面の直上に該レーザチップを位置させることと、加熱された該半田が、該バリによって濡れ広がりの制限を受けつつ、該第１端面又は該第２端面の方向に濡れ広がって延伸部を形成し、該延伸部が該レーザチップと該バリア層を直接接続することと、を備える。

明　細　書

発明の名称 ： 半導体装置の製造方法

技術分野

[0001] この発明は半導体装置の製造方法に関する。

背景技術

[0002] 周知の光モジュールでは、サブマウント電極と、例えばＡｕＳｎを材料とする半田との間にバリア層を設けることにより半田の広がりを抑制している。バリア層の材料はＰｔである。半田の濡れ広がりを抑制する効果は、バリア層により半田とサブマウント電極のＡｕの反応を防ぐことで得られる。加えて、Ｐｔパターン形成時のリフトオフの際に発生したバリが障壁となり半田の広がりを防いでいることも考えられる。バリア層を設けることにより半田の広がりを抑制することで、半田がサブマウント全体に濡れ広がってワイヤボンド領域が確保できなくなることを防止できる。

[0003] 特許文献１には、ＡｕＳｎ半田層の溶融に際して、バリア層であるＰｔ層の存在によりＡｕ層と反応せずはんだとしての性質を保つことが開示されている。

先行技術文献

特許文献

[0004] 特許文献1：日本特開平５－１９０９７３号公報

発明の概要

発明が解決しようとする課題

[0005] サブマウントの端、つまり、切断ラインまで半田が存在すると、切断時に半田バリが発生し、特性悪化及び信頼性低下につながる可能性がある。これを防ぐため、半田をサブマウントの端より内側に引っ込めて形成する必要がある。つまり、半田をサブマウントの端面より後退させたい場所にだけ設ける。このように用意したサブマウントにレーザチップを半田付けする際、レーザチップの下で押された半田は、半田の存在する領域である共振器とは９

０°異なる方向に進みやすく、半田の存在しない共振器方向には進みにくい。そのためレーザチップの端面は半田が濡れにくく放熱性が悪い問題があった。

[0006] 本発明は上述の問題を解決するためになされたものであり、ワイヤボンド領域を確保するため共振器とは９０°異なる方向には半田の濡れ広がりを抑制しつつ、放熱性を向上させるためサブマウントの端またはその近傍まで半田が濡れ易い半導体装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0007] 本願の発明にかかる半導体装置の製造方法は、第１端面と該第１端面に対向する第２端面とを有するサブマウント基板と、該サブマウント基板の上に設けられた電極層と、該電極層の上に設けられ、平面視で該サブマウント基板の端面のうち該第１端面又は該第２端面の少なくとも一方にのみ及ぶバリア層と、該バリア層の側面にあり該バリア層より高いバリと、該バリア層の上に平面視で該サブマウント基板のすべての端面から後退して設けられた半田と、を有するサブマウントを用意することと、発光ストライプ領域と、該発光ストライプ領域の左右の隣接領域と、を有するレーザチップを、該半田の上にのせ、該第１端面の直上と該第２端面の直上に該レーザチップを位置させることと、加熱された該半田が、該バリによって濡れ広がりの制限を受けつつ、該第１端面又は該第２端面の方向に濡れ広がって延伸部を形成し、該延伸部が該レーザチップと該バリア層を直接接続することと、を備えたことを特徴とする。

[0008] 本発明のその他の特徴は以下に明らかにする。

発明の効果

[0009] 溶融した半田の延伸方向をバリア層のバリによって制限し、半田をレーザチップの前端面側又は後端面側に延伸させるので、ワイヤボンド領域を確保しつつ、サブマウントの端またはその近傍まで半田を濡れ広げることができる。

図面の簡単な説明

[0010] [図1]半導体装置の斜視図である。

[図2]レーザチップの断面図である。

[図3A]実施の形態１に係る半導体装置の平面図である。

[図3B]実施の形態１に係る半導体装置の断面図である。

[図3C]実施の形態１に係る半導体装置の断面図である。

[図4A]実施の形態１に係る半導体装置の平面図である。

[図4B]実施の形態１に係る半導体装置の断面図である。

[図4C]実施の形態１に係る半導体装置の断面図である。

[図5A]第１比較例に係る半導体装置の平面図である。

[図5B]第１比較例に係る半導体装置の断面図である。

[図5C]第１比較例に係る半導体装置の断面図である。

[図6A]第２比較例に係る半導体装置の平面図である。

[図6B]第２比較例に係る半導体装置の断面図である。

[図6C]第２比較例に係る半導体装置の断面図である。

[図7A]実施の形態２に係る半導体装置の平面図である。

[図7B]実施の形態２に係る半導体装置の断面図である。

[図7C]実施の形態２に係る半導体装置の断面図である。

[図8A]実施の形態２に係る半導体装置の平面図である。

[図8B]実施の形態２に係る半導体装置の断面図である。

[図8C]実施の形態２に係る半導体装置の断面図である。

[図9A]実施の形態３に係る半導体装置の平面図である。

[図9B]実施の形態３に係る半導体装置の断面図である。

[図9C]実施の形態３に係る半導体装置の断面図である。

[図10A]実施の形態３に係る半導体装置の平面図である。

[図10B]実施の形態３に係る半導体装置の断面図である。

[図10C]実施の形態３に係る半導体装置の断面図である。

[図11A]実施の形態４に係る半導体装置の平面図である。

[図11B]実施の形態４に係る半導体装置の断面図である。

[図11C]実施の形態４に係る半導体装置の断面図である。

[図12A]実施の形態４に係る半導体装置の平面図である。

[図12B]実施の形態４に係る半導体装置の断面図である。

[図12C]実施の形態４に係る半導体装置の断面図である。

発明を実施するための形態

[0011] 実施の形態に係る半導体装置の製造方法について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

[0012] 実施の形態１．

図１は、実施の形態１の半導体装置の斜視図である。少なくとも一部が半導体で形成されたレーザチップ１０はサブマウント１９に実装されている。サブマウント１９はヒートシンク１４に実装されている。ヒートシンク１４はステム１６に固定されている。ステム１６を貫通する端子１８が複数設けられている。この端子１８とレーザチップ１０が電気的に接続されている。例えば、レーザチップ１０の上面と端子１８がワイヤで接続され、サブマウント１９と別の端子１８が別のワイヤで接続される。

[0013] 図２は、レーザチップ１０をレーザの進行方向に対し垂直に切断した断面図である。レーザチップ１０は半導体基板１０ａを有している。この半導体基板１０ａの上には、ｎ型のＡｌＩｎＰからなる下クラッド層１０ｂが形成されている。半導体基板１０ａと下クラッド層１０ｂは直接接合している。下クラッド層１０ｂの上にはアンドープのＡｌＩｎＰからなる下光ガイド層１０ｃが形成されている。下光ガイド層１０ｃの上にはＧａＩｎＰからなる活性層１０ｄが形成されている。

[0014] 活性層１０ｄの上にはアンドープのＡｌＧａＩｎＰからなる上光ガイド層１０ｅが形成されている。上光ガイド層１０ｅの上にはｐ型のＡｌＩｎＰからなる上クラッド層１０ｆが形成されている。上クラッド層１０ｆの上にはｐ型のＧａＡｓからなるコンタクト層１０ｇが形成されている。

[0015] 半導体基板１０ａの厚さは５０～１５０μｍである。下クラッド層１０ｂ

の厚さは０．５～４．０μｍである。下クラッド層１０ｂのキャリア濃度は０．５～１．５×10^{18}ｃｍ$^{-3}$である。下光ガイド層１０ｃおよび上光ガイド層１０ｅの厚さは０．０２～０．４μｍである。活性層１０ｄの厚さは３．０～２０ｎｍである。上クラッド層１０ｆの厚さは０．５～４．０μｍである。上クラッド層１０ｆのキャリア濃度は０．５～２．０×10^{18}ｃｍ$^{-3}$である。コンタクト層１０ｇの厚さは０．０５～０．５μｍである。コンタクト層１０ｇのキャリア濃度は１．０～４．０×10^{19}ｃｍ$^{-3}$である。

[0016] コンタクト層１０ｇの横にはシリコン窒化膜などの絶縁膜１０ｈが形成されている。発光領域すなわち電流が注入される領域ではこの絶縁膜１０ｈがエッチングされて開口を持つようになっている。この開口部以外のコンタクト層はエッチングにより除去されている。コンタクト層１０ｇおよび絶縁膜１０ｈの上にはｐ側電極１０ｉが形成されている。ｐ側電極１０ｉはＴｉ、Ｐｔ、Ａｕなどの薄膜を積層したものである。ｐ側電極１０ｉの厚さは０．０５～１．０μｍである。絶縁膜１０ｈの開口を通してコンタクト層１０ｇとｐ側電極１０ｉが低抵抗接合している。ｐ側電極１０ｉの上には金メッキ層１０ｊが形成されている。金メッキ層１０ｊの厚さは１．０～６．０μｍである。

[0017] 半導体基板１０ａの下面にはｎ側電極１０ｋが接合されている。ｎ側電極１０ｋの下には金メッキ層１０ｌが形成されている。ｎ側電極１０ｋはＴｉ、Ｐｔ、Ａｕなどの薄膜を積層したものである。ｎ側電極１０ｋの厚さは０．０５～１．０μｍであり、金メッキ層１０ｌの厚さは１．０～６．０μｍである。レーザチップ１０の幅Ｌ１は４００μｍである。

[0018] レーザチップ１０は、発光ストライプ領域１０Ａと、発光ストライプ領域１０Ａの左右の隣接領域１０Ｂを有している。発光ストライプ領域１０Ａは発光領域のみ残るようにエッチングされたコンタクト層１０ｇが形成された部分である。発光ストライプ領域１０Ａの幅は１００μｍである。なお、上述の材料と数値は例示であり別の材料と数値としてもよい。以下の記述も例示であり、限定的なものではない。

[0019] このレーザチップ１０は上下を反対にしてｐ側の金メッキ層１０ｊがサブマウント１９にダイボンドされる。そして、金メッキ層１０Ｉにワイヤボンドし、そのワイヤを介してレーザチップ１０に電流供給される。

[0020] 図３Ａ、３Ｂ、３Ｃはレーザチップ１０をサブマウントに半田付けする前の状態を示す図である。図３Ａは平面図である。サブマウントの表面が見えるようにレーザチップ１０については輪郭のみが描かれている。図３Ｂは図３ＡのＡ－Ａ’線における断面図である。図３Ｂは共振器方向の断面図となっている。図３Ｃは図３ＡのＢ－Ｂ’線における断面図である。図３Ｃは共振器方向とは９０°異なる方向の断面図となっている。

[0021] 図３Ａにはレーザチップ１０が前端面１０ｎと後端面１０ｍを有することが示されている。前端面１０ｎと後端面１０ｍはサブマウント基板よりも突出しているが、前端面１０ｎと後端面１０ｍの直下にサブマウント基板の端面が位置するようにしてもよい。

[0022] 図３Ｂを参照してサブマウント１９について説明する。サブマウント１９は、サブマウント基板１２と、サブマウント基板１２の上に設けられた電極層３０と、電極層３０の上に設けられたバリア層３２と、バリア層３２に接した半田３４と、を有している。

[0023] サブマウント基板１２の材料は例えばＳｉＣである。サブマウント基板１２は第１端面１２ａと第１端面１２ａに対向する第２端面１２ｂとを有する。電極層３０はサブマウント基板１２のレーザチップ１０側に設けた層である。電極層３０は例えば、Ｔｉ、Ｔａ、Ｍｏ、Ｐｔ又はＡｕを含む。Ｔｉ、Ｔａ、Ｍｏ、Ｐｔ、Ａｕのいずれか１つで電極層３０を形成してもよい。電極層３０はサブマウント基板１２の上面全体に形成することができる。

[0024] バリア層３２は、図３Ｂに示されるように第１端面１２ａと第２端面１２ｂの直上まで及んでいる。バリア層３２は、パターニングされたレジストを形成した後に、Ｐｔを蒸着し、その後、リフトオフすることで形成する。リフトオフとはレジストパターン上に蒸着されたＰｔをレジストごと除去することにより、レジストパターン以外に蒸着されたＰｔを残す工程である。こ

のリフトオフの際、パターンの境目のバリア層にバリ３２ａが発生する。具体的には、バリア層３２のバリ３２ａが発生するように、Ｐｔパターン形成時のレジスト形状を設定する。レジスト厚が厚すぎる場合はレジストが影となり、パターンの境目のレジストの側面にＰｔが蒸着されないためバリは発生しない。また、レジスト厚が薄すぎる場合はパターンの境目のレジストの側面にＰｔが蒸着されるが、レジストパターン以外に蒸着されたＰｔと、レジスト側面に蒸着されたＰｔと、レジストパターン上に蒸着されたＰｔとが繋がってしまうためリフトオフができない。そのため、レジスト厚をＰｔの厚みの１．５倍以上から４倍以下、より好ましくは２倍以上から３倍以下とすることでバリを形成しつつリフトオフが可能となる。

[0025] 図３Ａにはバリ３２ａが示されている。このバリ３２ａはバリア層３２の側面にある。バリア層３２は第１端面１２ａと第２端面１２ｂの直上まで及んでいるので、バリ３２ａは、図３Ａにおいてバリア層３２の上下に形成されバリア層３２の左右に形成されない。バリア層３２は、平面視でサブマウント基板１２の端面のうち第１端面１２ａ又は第２端面１２ｂの少なくとも一方にのみに及ぶように形成される。図３Ｂにはバリア層３２が、平面視でサブマウント基板１２の端面のうち第１端面１２ａと第２端面１２ｂに及ぶことが示されている。図３Ｃにはバリア層３２がサブマウント基板１２の端面に及んでいないことが示されている。バリア層３２は、サブマウント基板１２の端面のうち、図３Ａの上側の端面にも図３Ａの下側の端面にも及ばない。

[0026] 半田３４は、例えばＡｕＳｎ合金などの材料で形成されている。図３Ａに示されているように、半田３４はバリア層３２の上に平面視でサブマウント基板のすべての端面から後退して設けられている。図３Ｂには、共振器方向についてサブマウント１９の端面から後退した位置に設けられた半田３４が示されている。図３Ｃには、共振器方向と９０°異なる方向についてサブマウント基板１２の端面から後退した位置に設けられた半田３４が示されている。サブマウント基板の端面から後退した位置に半田３４を設けることで、

サブマウント切断時の半田バリを防ぐことができる。半田切断により生じる半田バリの高さは数十μｍと大きいため半田バリによって光が遮られるなどの不具合が生じえるので、半田バリは回避する。これに対し、サブマウント切断により生じるバリア層３２のバリ３２ａの高さは数μｍと微小であるため、発生しても問題ない。半田バリの高さと、バリア層のバリ３２ａの高さの違いは、半田３４は柔らかいため切断時に延びるが、Ｐｔのバリア層３２は固いため切断時に延びないことが原因で生じる。

[0027] 図３Ｃには、バリ３２ａがバリア層３２より高く形成されたことが示されている。図３Ｃにおいて、半田３４はこのバリ３２ａに挟まれた位置にある。そのため、半田３４が共振器方向とは９０°異なる方向へ濡れ広がることが抑制され、電極層３０が露出したワイヤボンド領域を確保することができる。このように、共振器方向と９０°異なる方向であるｙ方向については、バリア層３２と半田３４の両方が、サブマウント基板１２の端から内側に引っ込めて形成され、しかもバリ３２ａによって半田の濡れ広がりが抑制されている。共振器方向であるｘ方向について言えば、バリア層３２はサブマウント端まで存在し、半田３４はサブマウント端より内側に引っ込めて形成している。

[0028] サブマウント基板１２の厚みは１００～３００μｍであり、電極層３０の厚みは０．１～１．０μｍである。サブマウント基板１２と電極層３０の幅は８００～１２００μｍである。幅とは、図３Ａのｙ方向の長さのことである。バリア層３２の厚みは０．１～１．０μｍである。半田３４の厚さは０．５～１０μｍである。半田３４の幅は５００～９００μｍである。

[0029] 実施の形態１の半導体装置の製造方法ではまずこのようなサブマウント１９を用意する。図３Ｂ、３Ｃ、３Ｄには、サブマウント１９の上にレーザチップ１０がのせられる直前の状態が示されている。

[0030] 図４Ａ、４Ｂ、４Ｃは、レーザチップ１０をサブマウント１９に半田付けした後の状態を示す図である。図４Ａは平面図である。図４Ｂは図４ＡのＡ－Ａ’線における断面図である。図４Ｂは共振器方向の断面図となっている

。図４Ｃは図４ＡのＢ－Ｂ’線における断面図である。図４Ｃは共振器方向とは９０°異なる方向の断面図となっている。

[0031] 実施の形態１に係る半導体装置の製造方法では、図４Ｂに示されるように、レーザチップ１０を半田３４の上にのせ、第１端面１２ａの直上と第２端面１２ｂの直上にレーザチップ１０を位置させる。次いで、半田３４を加熱する。図４Ａには、この加熱により半田が濡れ広がって延伸部３４ａ、３４ｂが形成されたことが示されている。延伸部３４ａは半田が共振器方向に濡れ広がって形成される。図４Ｂには、半田３４が第１端面１２ａと第２端面１２ｂの方向に濡れ広がって延伸部３４ａを形成し、その延伸部３４ａがレーザチップ１０とバリア層３２を直接接続することが示されている。延伸部３４ａは平面視で第１端面１２ａと第２端面１２ｂに及ぶ。延伸部３４ａは、発光ストライプ領域１０Ａの端部とバリア層３２の端部とを接続するので、レーザチップ１０の放熱性を高めるものである。延伸部３４ａを設けること自体が放熱性改善に寄与するが、この延伸部３４ａをレーザチップ１０の端又はその近くに接触させると高い放熱性を提供できる。図４Ｂでは第１端面１２ａ側と第２端面１２ｂ側の両方に延伸部３４ａが存在するが、どちらか一方だけに延伸部３４ａがあってもよい。

[0032] 延伸部３４ｂは、半田３４がレーザチップ１０に沿って図４Ａのｚ正方向に進んで形成されたものである。図４Ａにおいて、半田３４のｙ正負方向への塗れ広がりはバリ３２ａによって抑制される。このように、加熱された半田３４が、バリ３２ａによって濡れ広がりの制限を受けつつ、第１端面１２ａ又は第２端面１２ｂの方向に濡れ広がって延伸部３４ａを形成し、その延伸部３４ａがレーザチップ１０とバリア層３２を直接接続する。

[0033] 実施の形態１のバリア層３２は共振器方向のサブマウント端まで存在するので、共振器方向のバリア層３２のリフトオフはなく、バリは発生しない。つまり、バリア層３２のｘ正負方向にはバリがない。そのため、半田３４は、バリによる制限を受けることなく共振器方向に濡れ広がり、延伸部３４ａを形成する。延伸部３４ａは、レーザチップ１０の端又はその近傍に接し、

レーザチップ１０の放熱性を高める。

[0034] ここで、第１比較例について説明する。図５Ａ、５Ｂ、５Ｃは第１比較例におけるレーザチップ実装後の状態を示す図である。図５Ａは第１比較例の半導体装置の平面図である。図５Ｂは図５ＡのＡ－Ａ’線における断面図である。図５Ｃは図５ＡのＢ－Ｂ’線における断面図である。図５Ａ、５Ｂには半田３４がサブマウント１９の端面直上に及んでいることが示されている。この場合、サブマウントの切断時に半田バリ３４Ａが発生し、特性が悪化したり信頼性が低下したりする可能性がある。

[0035] 次いで、第２比較例について説明する。図６Ａ、６Ｂ、６Ｃは第２比較例におけるレーザチップ実装後の状態を示す図である。図６Ａは第２比較例の半導体装置の平面図である。図６Ｂは図６ＡのＡ－Ａ’線における断面図である。図６Ｃは図６ＡのＢ－Ｂ’線における断面図である。図６Ａには半田３４がサブマウント基板の端から後退した位置にのみ設けられたことが示されている。図６Ｂには、共振器方向において半田３４が２つのバリ３２ａで挟まれていることが示されている。この場合、半田３４の共振器方向の濡れ広がりが抑制され、レーザチップの端又はその近傍に半田を接触させることができない。

[0036] 本実施形態の半導体装置の製造方法では、上述のとおり、半田３４をサブマウント１９のすべての端面から後退させ、バリア層３２のバリ３２ａによって半田３４の濡れ広がり方向をコントロールすることで、第１比較例と第２比較例の問題は生じない。

[0037] 本実施形態の半導体装置の製造方法は、その特徴を失わない範囲で様々な変形が可能である。上述の具体的な材料および数値はすべて例示である。例えば、本実施形態では、サブマウント基板１２をＳｉＣ、半田３４をＡｕとＳｎの合金、電極層３０をＴｉ、Ｔａ、Ｍｏ、Ｐｔ、Ａｕなどからなるものとして説明したが、別の材料を用いてもよい。また、バリア層３２の材料はＰｔとしたが、最終構造としてバリが形成されるものであればＰｔ以外のバリア層を用いることができる。Ｐｔ以外に例えば、Ｎｉ、Ｃｕ、Ｐｄ、Ｃｏ

などでもよい。

[0038] 実施の形態１で説明した変形は以下の実施の形態に係る半導体装置の製造方法に応用することができる。なお、以下の実施の形態に係る半導体装置の製造方法は実施の形態１との類似点が多いので実施の形態１との相違点を中心に説明する。

[0039] 実施の形態２.

実施の形態２は、図７Ａ、７Ｂ、７Ｃと図８Ａ、８Ｂ、８Ｃを参照して説明する。図７Ａ、７Ｂ、７Ｃはレーザチップ１０をサブマウント１９に半田付けする前の状態を示す図である。図７Ａは平面図である。図７Ｂは図７ＡのＡ－Ａ’線における断面図である。図７Ｂは共振器方向の断面図となっている。図７Ｃは図７ＡのＢ－Ｂ’線における断面図である。図７Ｃは共振器方向とは９０°異なる方向の断面図となっている。

[0040] レーザチップ１０の共振器方向と直交する方向を直交方向という。直交方向はｙ方向である。実施の形態２では、直交方向のバリア層３２および半田３４の長さを、直交方向のレーザチップ１０の長さ以下とした。図７Ｃには、直交方向のバリア層３２および半田３４の長さｙ１を、直交方向のレーザチップ１０の長さｙ２以下としたことが示されている。

[0041] 図８Ａ、８Ｂ、８Ｃはレーザチップ１０をサブマウント１９に半田付けした後の状態を示す図である。図８Ａは平面図である。図８Ｂは図８ＡのＡ－Ａ’線における断面図である。図８Ｂは共振器方向の断面図となっている。図８Ｃは図８ＡのＢ－Ｂ’線における断面図である。図８Ｃは共振器方向とは９０°異なる方向の断面図となっている。上述のとおり、直交方向の半田３４の長さをレーザチップ１０の長さ以下とすることにより、直交方向への半田３４の濡れ広がりを抑制できる。そのため、実施の形態１よりもレーザチップ１０の前端面１０ｎ又は後端面１０ｍ側に半田３４を濡れ広がりやすくすることができる。

[0042] 実施の形態３.

実施の形態３は、図９Ａ、９Ｂ、９Ｃと図１０Ａ、１０Ｂ、１０Ｃを参照

して説明する。図９Ａ、９Ｂ、９Ｃはレーザチップ１０をサブマウント１９に半田付けする前の状態を示す図である。図９Ａは平面図である。図９Ｂは図９ＡのＡ－Ａ’線における断面図である。図９Ｂは共振器方向の断面図となっている。図９Ｃは図９ＡのＢ－Ｂ’線における断面図である。図９Ｃは共振器方向とは９０°異なる方向の断面図となっている。

[0043] 図９Ａのｙ方向が先ほど定義した直交方向である。実施の形態３では、後端面１０ｍ側より前端面１０ｎ側で直交方向の半田３４の長さが小さい。例えば、半田３４の側面は平面視で共振器方向に対して傾斜している。言いかえれば半田３４は、前端面１０ｎ側に向かって幅が小さくなっていく先細りの形状となっている。さらに、例えば、前端面１０ｎ側の半田３４の直交方向長さは発光ストライプ領域１０Ａの幅以下とし、後端面１０ｍ側の半田３４の直交方向長さは発光ストライプ領域１０Ａの幅以上とすることができる。

[0044] 図１０Ａ、１０Ｂ、１０Ｃはレーザチップ１０をサブマウント１９に半田付けした後の状態を示す図である。図１０Ａは平面図である。図１０Ｂは図１０ＡのＡ－Ａ’線における断面図である。図１０Ｃは図１０ＡのＢ－Ｂ’線における断面図である。前述のとおり、半田３４の直交方向長さを前端面１２ｎ側で後端面１２ｍ側より小さくしたことにより、半田３４は前端面１０ｎの方向に濡れ広がりやすくなっている。そのため、延伸部３４ａによってレーザチップの前端面１０ｎ側とバリア層３２を接続できるので、レーザチップ１０の前端面１０ｎにおける放熱性向上による特性改善が可能となる。

[0045] 実施の形態３では、レーザチップ１０の前端面１０ｎ側で半田の直交方向の長さを短くしたが、逆に、レーザチップ１０の後端面１０ｍ側で半田３４の直交方向の長さを短くしてもよい。この場合は、延伸部３４ａによってレーザチップ１０の後端面１０ｍ側とバリア層３２を接続できるので、後端面１０ｍ側の放熱性を高めることができる。したがって、直交方向の半田３４の長さは、第１端面１２ａ側と第２端面１２ｂ側の一方から他方に進むほど

小さくすればよい。そして、半田３４の一端では直交方向の長さが発光ストライプ領域１０Ａの直交方向の長さより短く、半田３４の他端では直交方向の長さが発光ストライプ領域１０Ａの直交方向の長さより長くすれば、前端面１０ｎ又は後端面１０ｍ側への延伸部３４ａの形成を促進できる。

[0046] 実施の形態４．

実施の形態４は、図１１Ａ、１１Ｂ、１１Ｃと図１２Ａ、１２Ｂ、１２Ｃを参照して説明する。図１１Ａ、１１Ｂ、１１Ｃはレーザチップ１０をサブマウント１９に半田付けする前の状態を示す図である。図１１Ａは平面図である。図１１Ｂは図１１ＡのＡ－Ａ’線における断面図である。図１１Ｂは共振器方向の断面図となっている。図１１Ｃは図１１ＡのＢ－Ｂ’線における断面図である。図１１Ｃは共振器方向とは９０°異なる方向の断面図となっている。

[0047] 図１１Ａ、１１Ｂに示すように、バリア層３２は平面視でサブマウント基板１２の端面のうち第１端面１２ａのみに及んでいる。そのため、平面視でバリア層３２と半田３４のｙ正負方向だけでなく、第２端面１２ｂとバリア層３２の間にもバリ３２ａがある。このように、前端面１０ｎ側については、バリア層３２が共振器方向のサブマウント端まで存在し、半田３４は共振器方向のサブマウント端より内側に設けられている。一方、後端面１０ｍ側については、バリア層３２と半田３４が両方ともサブマウント端より内側に設けられている。

[0048] 図１１Ｂには、バリア層３２が第１端面１２ａの直上に及んだことが示されている。また、バリア層３２と第２端面１２ｂの間にはバリ３２ａが形成されている。このバリ３２ａは、半田３４が後端面１０ｍの方向に濡れ広がることを抑制する。よって、前端面１０ｎの方向に半田３４が濡れ広がりやすくなる。

[0049] 図１２Ａ、１２Ｂ、１２Ｃはレーザチップ１０をサブマウント１９に半田付けした後の状態を示す図である。図１２Ａは平面図である。図１２Ｂは図１２ＡのＡ－Ａ’線における断面図である。図１２Ｃは図１２ＡのＢ－Ｂ’

線における断面図である。前述のとおり、バリア層３２の後端面１０ｍ側にバリ３２ａを形成したので、このバリ３２ａによって半田３４が後端面１０ｍの方に濡れ広がることが抑制される。そして、前端面１０ｎ側への半田３４の濡れ広がりが促進され延伸部３４ａができる。また、実施の形態３で説明したとおり、前端面１０ｎ側に進むほど直交方向の長さが短くなるように半田３４を設ければ、さらに前端面１０ｎ側への半田３４の濡れ広がりが促進される。

[0050] なお、上記の各実施の形態の特徴を組み合わることができる。

符号の説明

[0051] １０ レーザチップ、 １２ サブマウント基板、 １９ サブマウント、 ３０ 電極層、 ３２ バリア層、 ３４ 半田

請求の範囲

[請求項1] 第１端面と前記第１端面に対向する第２端面とを有するサブマウント基板と、前記サブマウント基板の上に設けられた電極層と、前記電極層の上に設けられ、平面視で前記サブマウント基板の端面のうち前記第１端面又は前記第２端面の少なくとも一方にのみ及ぶバリア層と、前記バリア層の側面にあり前記バリア層より高いバリと、前記バリア層の上に平面視で前記サブマウント基板のすべての端面から後退して設けられた半田と、を有するサブマウントを用意することと、

発光ストライプ領域と、前記発光ストライプ領域の左右の隣接領域と、を有するレーザチップを、前記半田の上にのせ、前記第１端面の直上と前記第２端面の直上に前記レーザチップを位置させることと、

加熱された前記半田が、前記バリによって濡れ広がりの制限を受けつつ、前記第１端面又は前記第２端面の方向に濡れ広がって延伸部を形成し、前記延伸部が前記レーザチップと前記バリア層を直接接続することと、を備えた半導体装置の製造方法。

[請求項2] 前記バリア層は、平面視で前記第１端面と前記第２端面に及び、前記延伸部は平面視で前記第１端面と前記第２端面に及ぶことを特徴とする請求項１に記載の半導体装置の製造方法。

[請求項3] 前記レーザチップの共振器方向と直交する方向である直交方向の前記バリア層および前記半田の長さは、前記直交方向の前記レーザチップの長さ以下であることを特徴とする請求項１又は２に記載の半導体装置の製造方法。

[請求項4] 前記レーザチップの共振器方向と直交する方向である直交方向の前記半田の長さは、前記第１端面側と前記第２端面側の一方から他方に進むほど小さくなること特徴とする請求項１又は２に記載の半導体装置の製造方法。

[請求項5] 前記半田の一端では前記直交方向の長さが前記発光ストライプ領域の前記直交方向の長さより短く、前記半田の他端では前記直交方向の

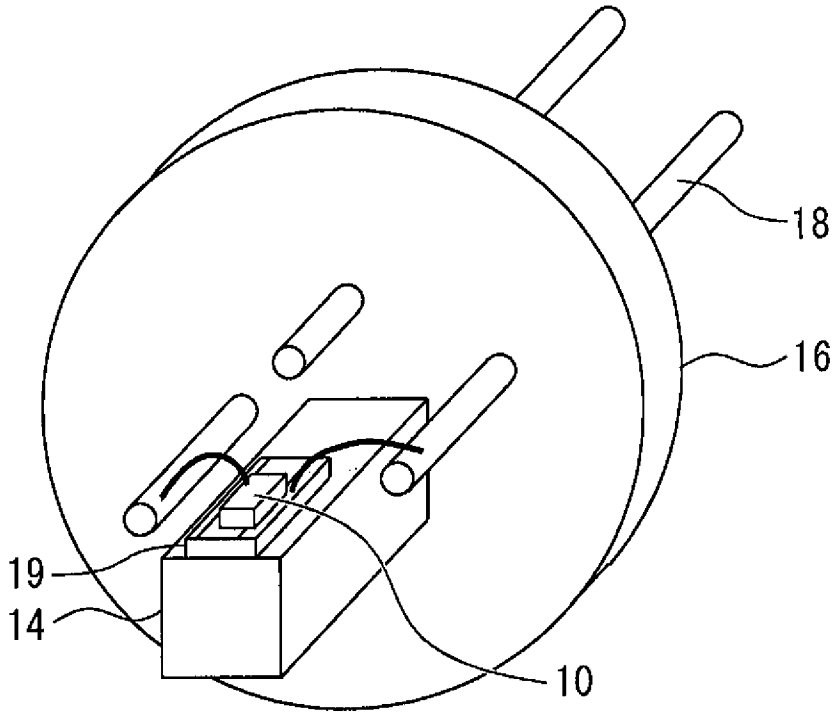
長さが前記発光ストライプ領域の前記直交方向の長さより長いことを特徴とする請求項４に記載の半導体装置の製造方法。

[請求項6] 前記バリア層は平面視で前記サブマウント基板の端面のうち前記第１端面のみに及び、平面視で前記第２端面と前記バリア層の間には前記バリがあることを特徴とする請求項１に記載の半導体装置の製造方法。

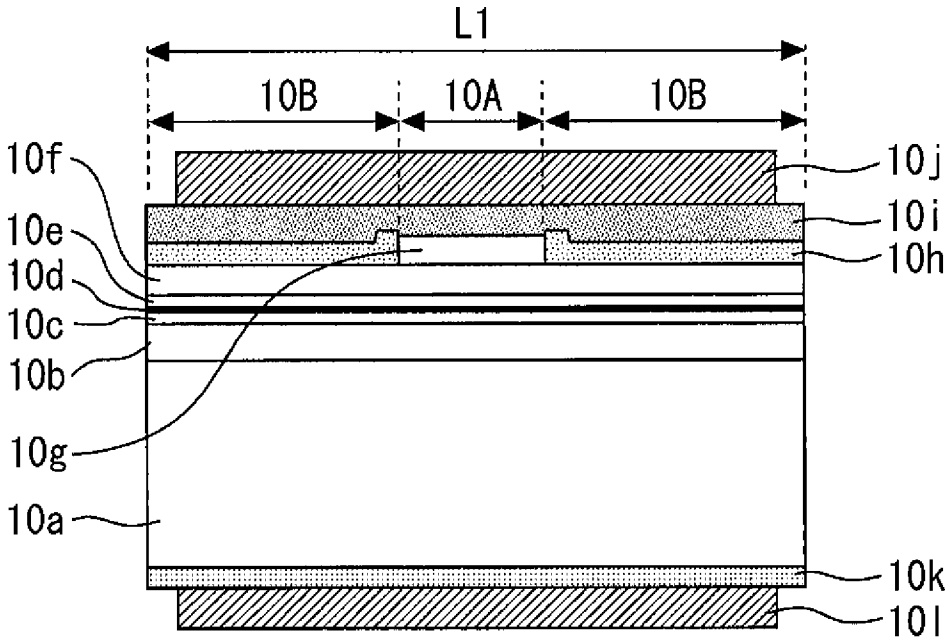
[請求項7] 前記半田は、前記第１端面側に進むほど、前記レーザチップの共振器方向と直交する方向である直交方向の長さが短くなることを特徴とする請求項６に記載の半導体装置の製造方法。

[請求項8] 前記バリア層はリフトオフ法によって形成され、リフトオフの際に前記バリが生じることを特徴とする請求項１から７のいずれか１項に記載の半導体装置の製造方法。

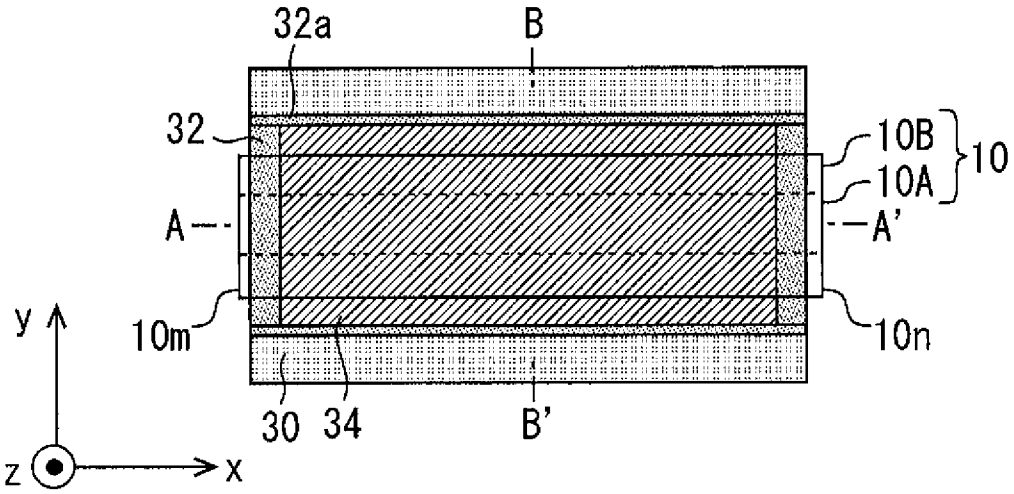
[図1]


18
16
19
14
10

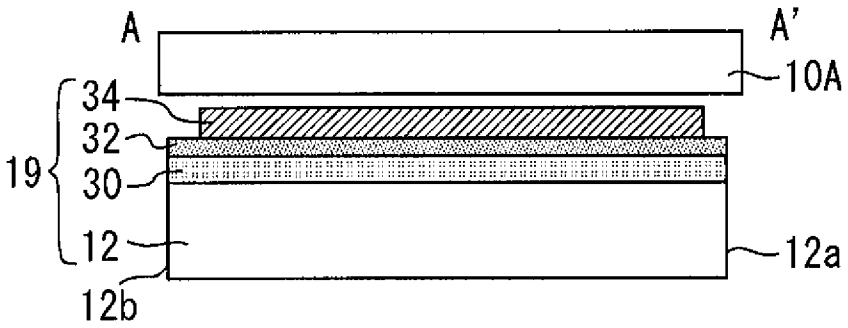
[図2]


L1
10B
10A
10B
10f
10e
10d
10c
10b
10g
10a
10j
10i
10h
10k
10l

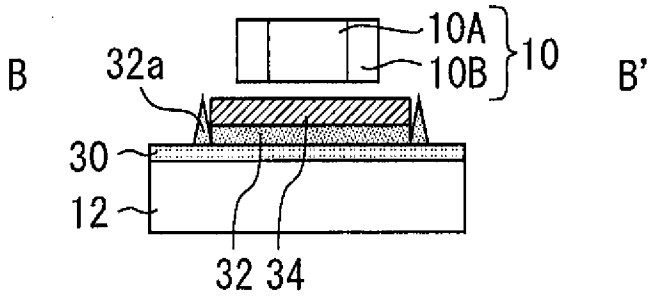
[図3A]



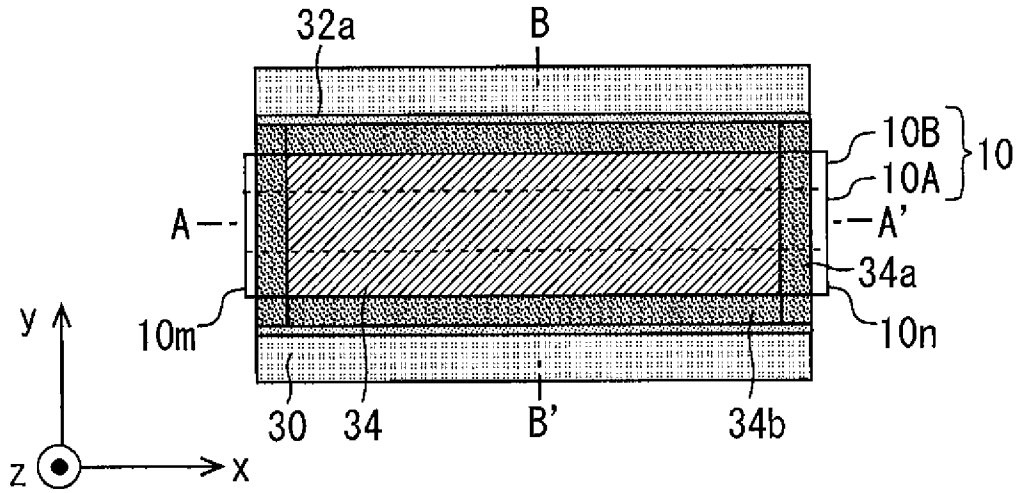
[図3B]



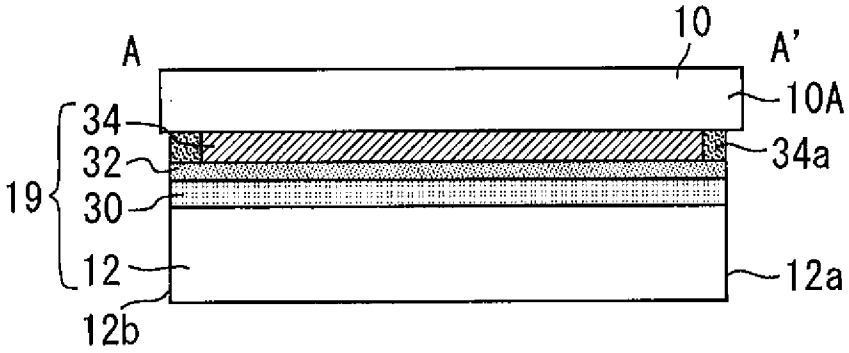
[図3C]



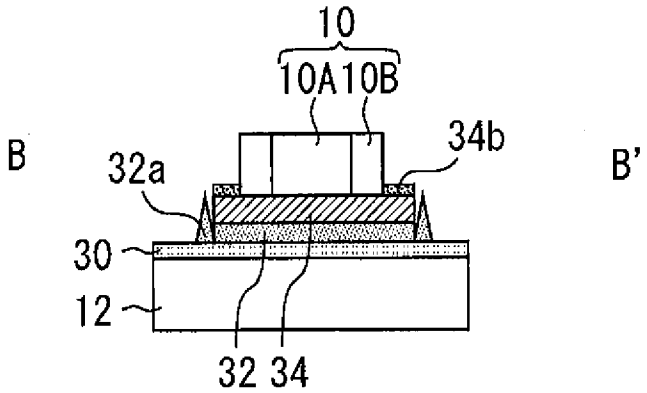
[図4A]



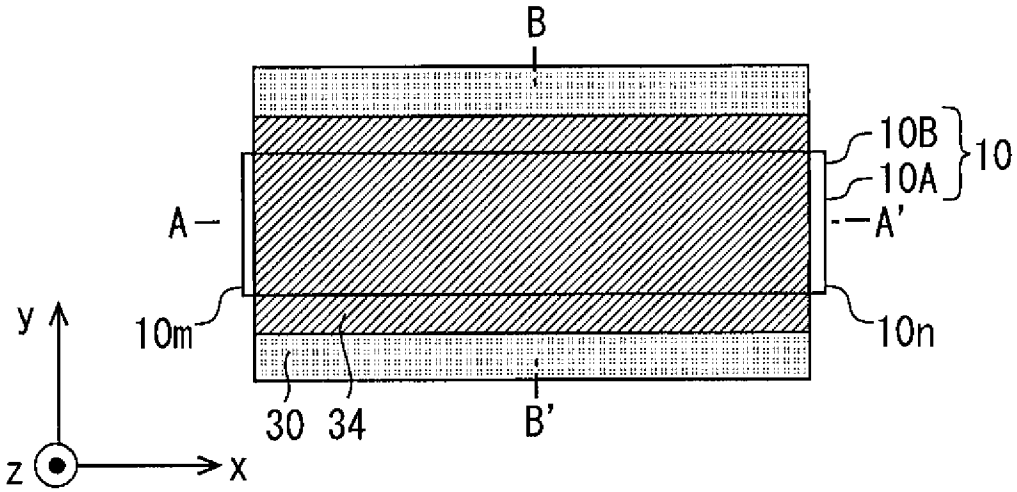
[図4B]



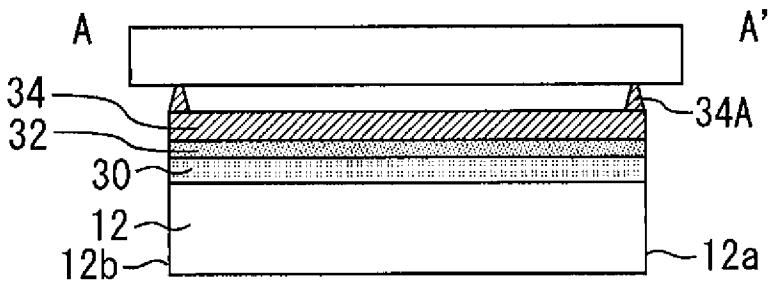
[図4C]



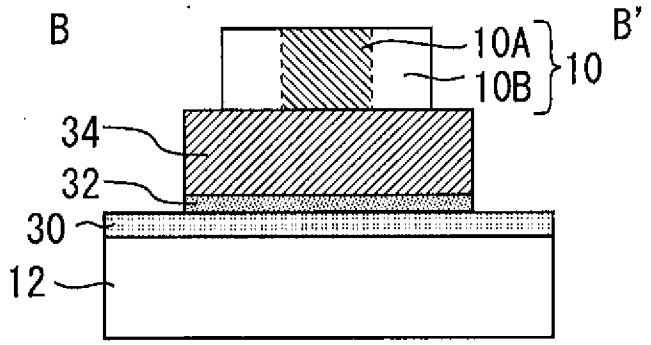
[図5A]



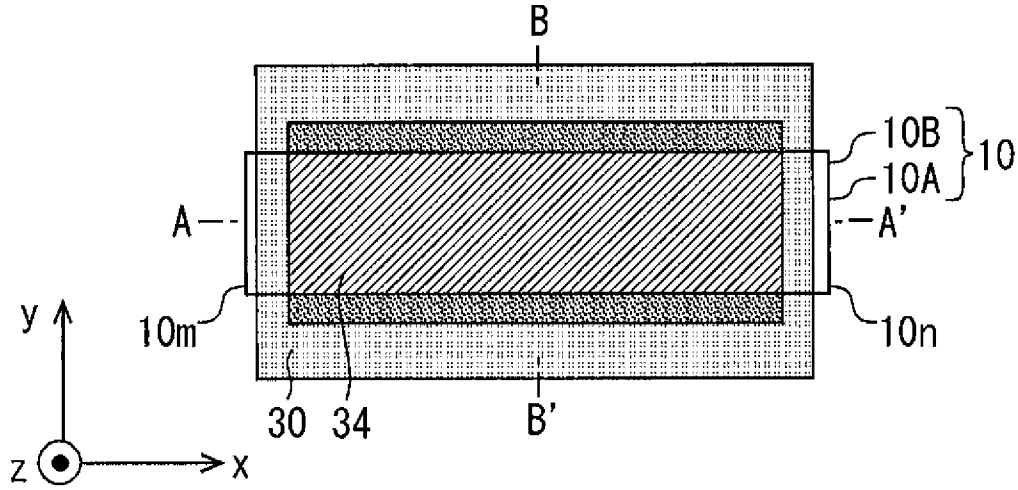
[図5B]



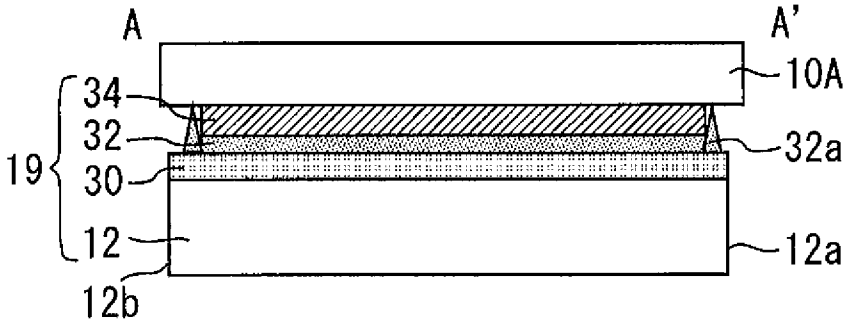
[図5C]



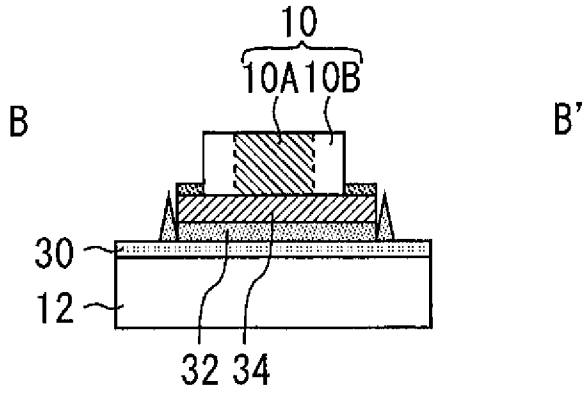
[図6A]



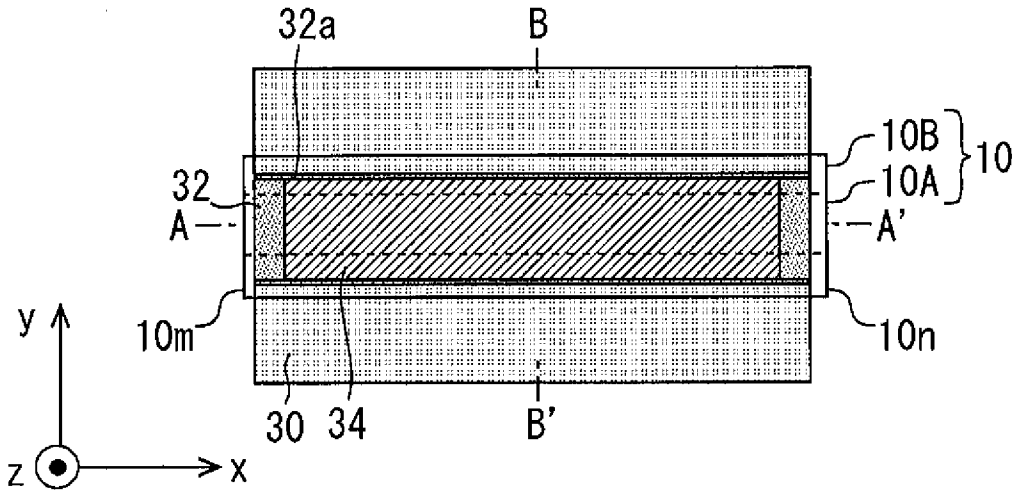
[図6B]



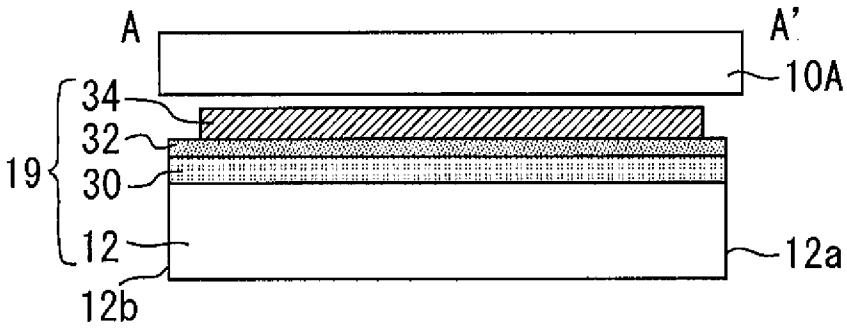
[図6C]



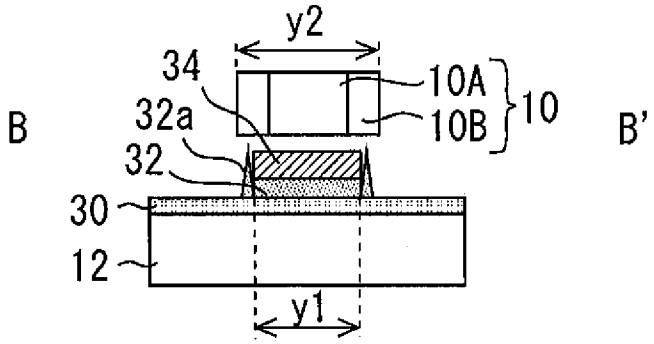
[図7A]



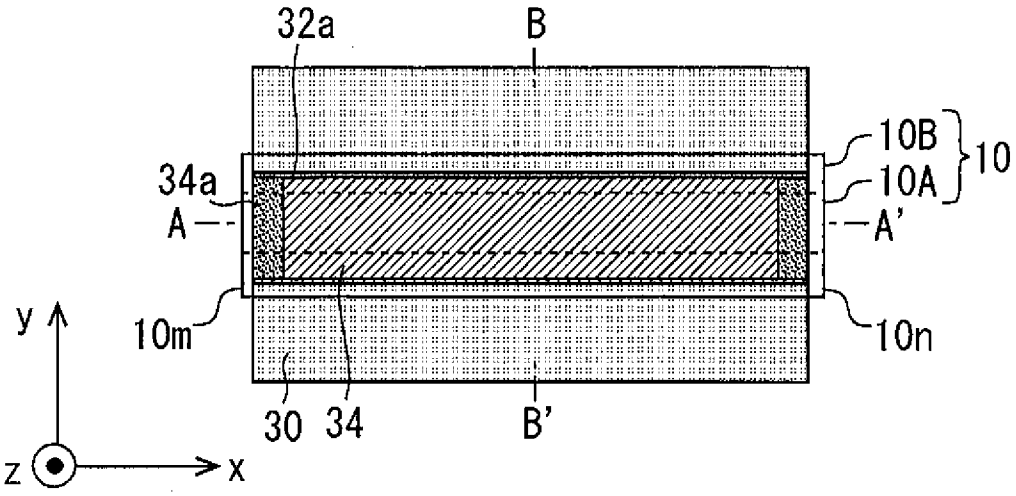
[図7B]



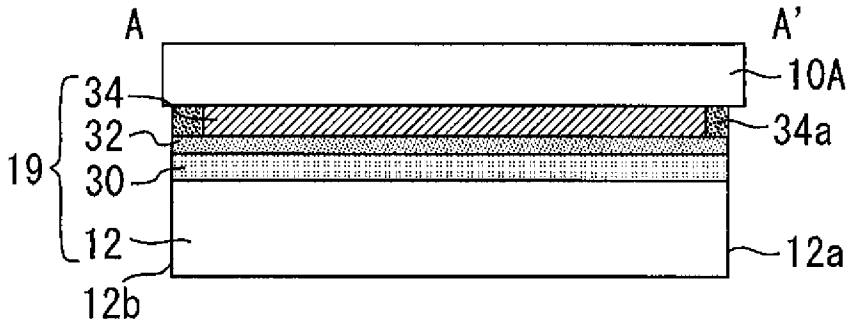
[図7C]



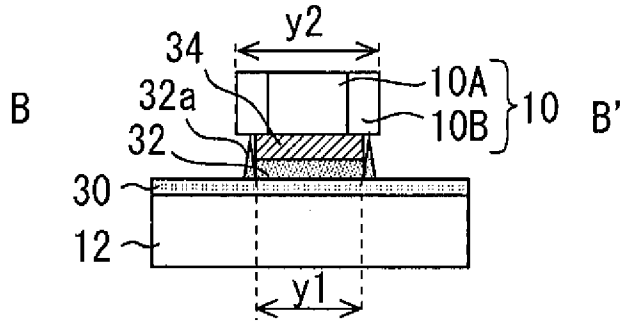
[図8A]



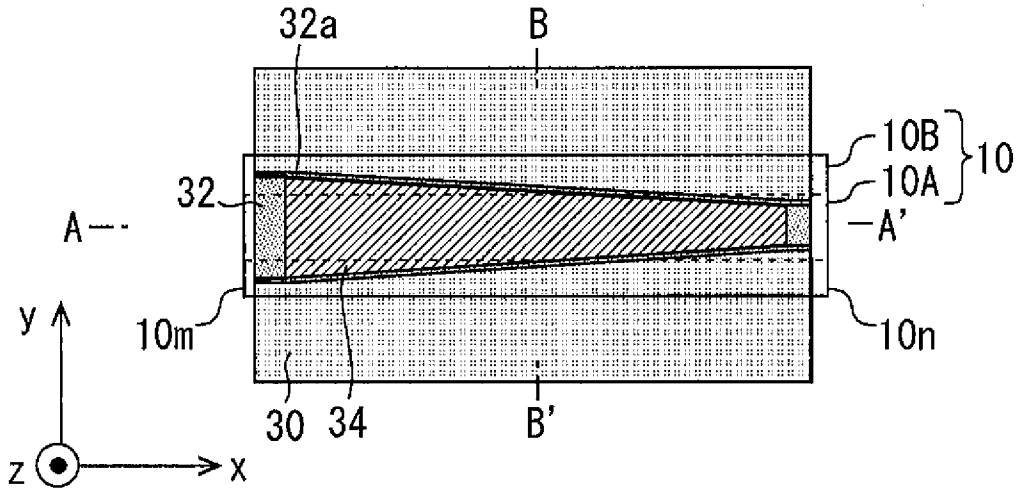
[図8B]



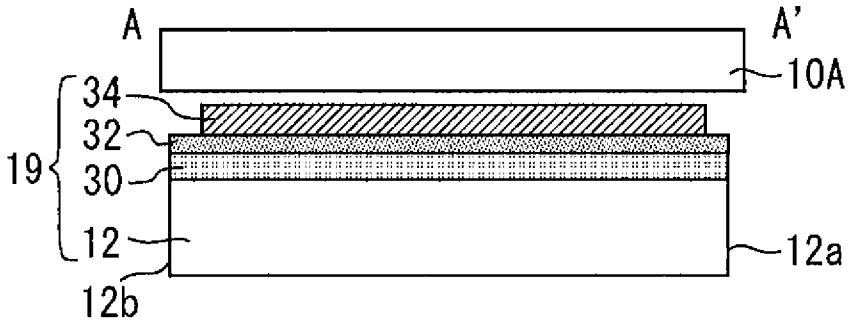
[図8C]



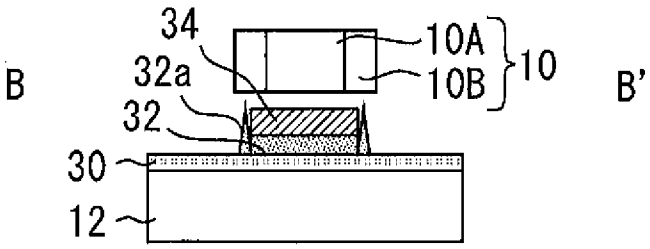
[図9A]



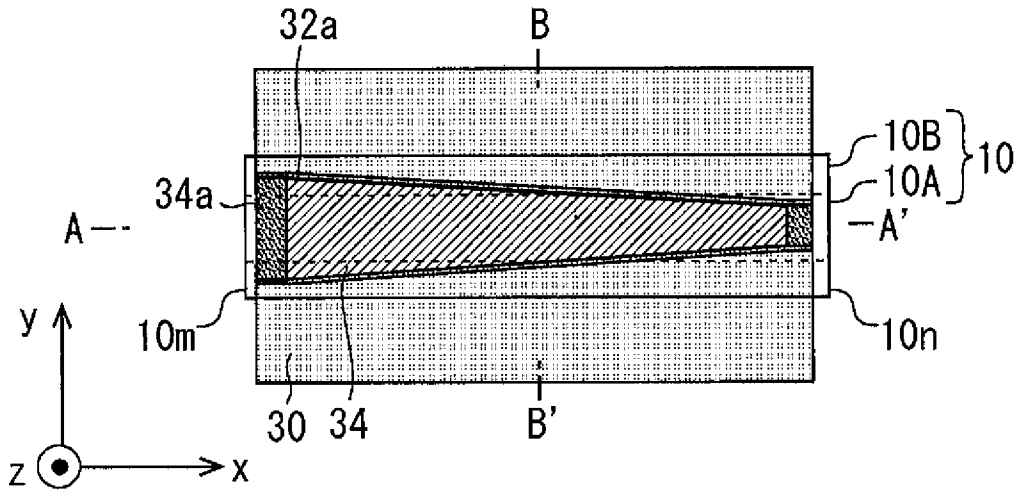
[図9B]



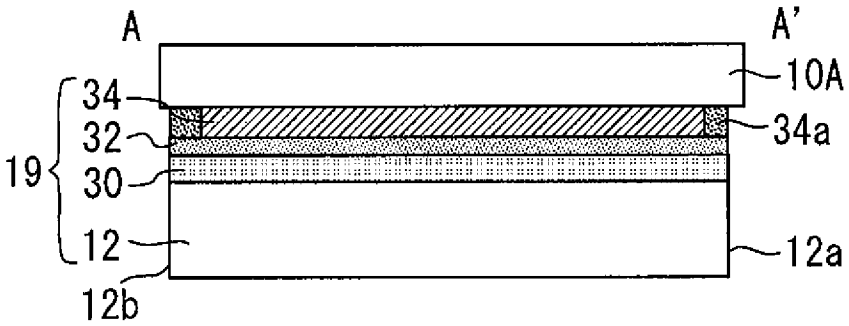
[図9C]



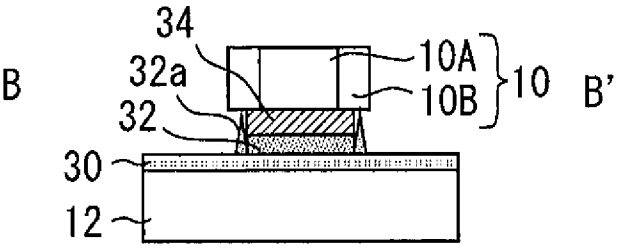
[図10A]



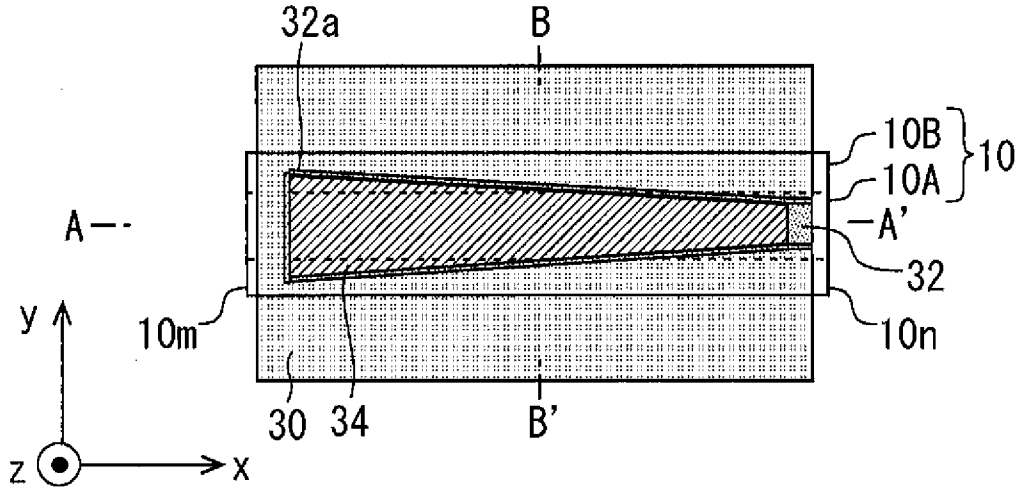
[図10B]



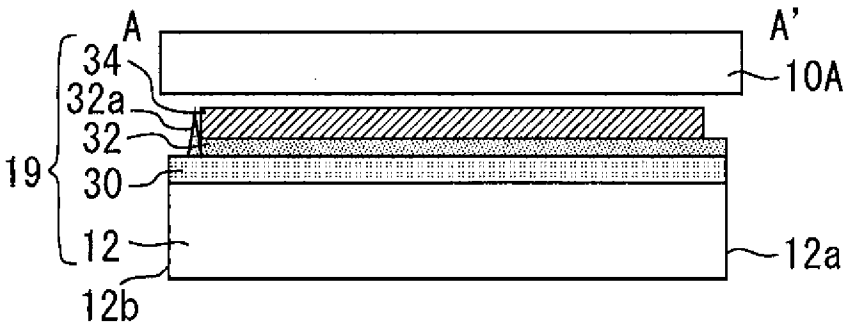
[図10C]



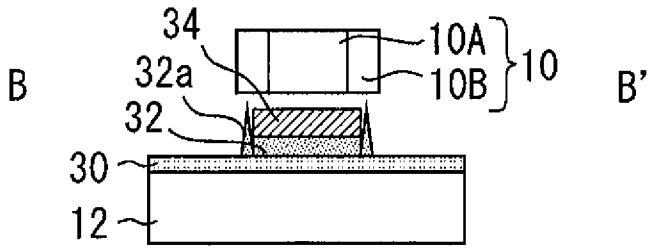
[図11A]



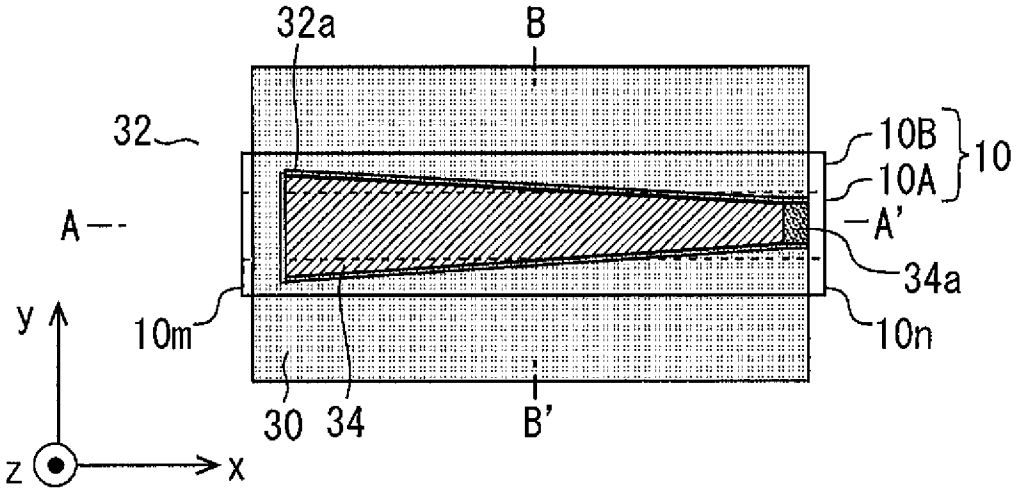
[図11B]



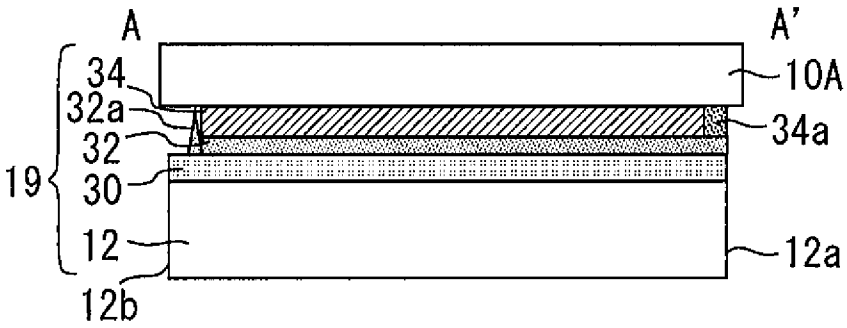
[図11C]



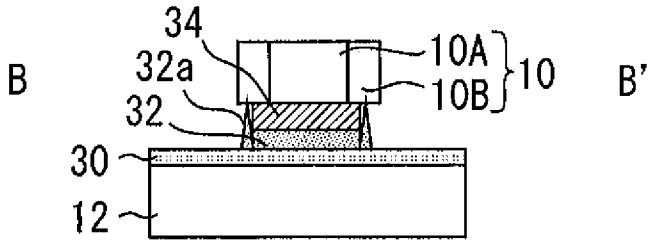
[図12A]



[図12B]



[図12C]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2018/014216

A. CLASSIFICATION OF SUBJECT MATTER
Int. Cl. H01S5/022(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int. Cl. H01S5/022

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2018
Registered utility model specifications of Japan 1996-2018
Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2015-173218 A (MITSUBISHI ELECTRIC CORP.) 01 October 2015, paragraphs [0015]-[0033], fig. 1-5 & US 2015/0263487 A1, fig. 1-5 & EP 2922156 A1 & CN 104917047 A & CA 2874992 A1	1, 2, 6, 8 3 4, 5, 7
Y	JP 2009-111080 A (HITACHI KYOWA ENGINGEERING CO., LTD.) 21 May 2009, paragraphs [0026]-[0042], fig. 1-6 (Family: none)	3
Y	JP 2011-222675 A (MITSUBISHI ELECTRIC CORP.) 04 November 2011, paragraph [0029], fig. 7 & US 2011/0249694 A1, fig. 7 & CN 102214895 A & TW 201140972 A1	3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05.06.2018	19.06.2018
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１８／０１４２１６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01S5/022(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01S5/022

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１８年
日本国実用新案登録公報	１９９６－２０１８年
日本国登録実用新案公報	１９９４－２０１８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y A	JP 2015-173218 A（三菱電機株式会社）2015.10.01, [0015]-[0033],図1-5 & US 2015/0263487 A1, 図1-5 & EP 2922156 A1 & CN 104917047 A & CA 2874992 A1	1,2,6,8 3 4,5,7
Y	JP 2009-111080 A （日立協和エンジニアリング株式会社）2009.05.21, [0026]-[0042],図1-6 （ファミリーなし）	3

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０５．０６．２０１８	１９．０６．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｋ　４００９
小濱　健太
電話番号　０３－３５８１－１１０１　内線　３２５５

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2011-222675 A（三菱電機株式会社）2011.11.04, [0029],図 7 & US 2011/0249694 A1, 図 7 & CN 102214895 A & TW 201140972 A1	3