

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成21年8月27日(2009.8.27)

【公開番号】特開2008-21040(P2008-21040A)

【公開日】平成20年1月31日(2008.1.31)

【年通号数】公開・登録公報2008-004

【出願番号】特願2006-190907(P2006-190907)

【国際特許分類】

G 0 6 F 13/24 (2006.01)

【F I】

G 0 6 F 13/24 3 1 0 A

【手続補正書】

【提出日】平成21年7月10日(2009.7.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

プロセッサ及び 1 つ以上のハードウェアとバスを介して相互に接続されたバスマスタ回路であって、

前記バスにバスマスタとしてアクセスして、前記バスを介して相互に接続されたハードウェアの状態を検出する検出手段と、

前記検出手段により検出されたハードウェアの状態を判別する判別手段と、

前記判別手段により判別されたハードウェアの状態に基づいて制御信号を生成する生成手段と、

前記生成手段により生成された制御信号を前記バスに出力する出力手段とを有することを特徴とするバスマスタ回路。

【請求項 2】

前記生成手段は、前記判別手段により判別されたハードウェアの状態に基づいて、前記バスを介して相互に接続されたプロセッサに対する割り込み信号を生成し、

前記出力手段は、前記生成手段により生成された割り込み信号を、前記バスを介して、前記プロセッサに出力することを特徴とする請求項 1 に記載のバスマスタ回路。

【請求項 3】

前記生成手段は、前記判別手段により判別されたハードウェアの状態に基づいて、そのハードウェアと異なる第 2 のハードウェアの動作に関わる制御信号を生成し、

前記出力手段は、前記生成手段により生成された制御信号を、前記バスを介して、前記第 2 のハードウェアに出力することを特徴とする請求項 1 に記載のバスマスタ回路。

【請求項 4】

前記生成手段は、前記判別手段により判別されたハードウェアの状態に基づいて、前記バスを介して相互に接続されたプロセッサへ供給されるクロックを制御するための制御信号を生成することを特徴とする請求項 3 に記載のバスマスタ回路。

【請求項 5】

前記バスを介して相互に接続されたハードウェアの状態を検出する間隔がプログラマブルに設定される間隔設定手段を有し、

前記検出手段は、バスを介して相互に接続されたハードウェアの状態を前記間隔設定手段に設定された間隔で検出することを特徴とする請求項 1 ~ 4 の何れか 1 項 に記載のバス

マスタ回路。

【請求項 6】

前記制御信号の出力先のアドレスがプログラマブルに設定される出力先アドレス設定手段と、

前記制御信号に含めるデータがプログラマブルに設定されるデータ設定手段とを有し、

前記生成手段は、前記データ設定手段に設定されたデータを含む制御信号を生成し、

前記出力手段は、前記バスを介して、前記出力先アドレス設定手段に設定されたアドレスに、前記生成手段により生成された制御信号を出力することを特徴とする請求項 1 ~ 5 の何れか 1 項に記載のバスマスタ回路。

【請求項 7】

前記検出手段により検出されるハードウェアのアドレスがプログラマブルに設定されるハードウェアアドレス設定手段を有し、

前記検出手段は、前記ハードウェアアドレス設定手段に設定されたアドレスのハードウェアの状態を検出することを特徴とする請求項 1 ~ 6 の何れか 1 項に記載のバスマスタ回路。

【請求項 8】

前記検出手段により検出されたハードウェアの状態を判別するための条件がプログラマブルに設定される条件設定手段を有し、

前記判別手段は、前記検出手段により検出されたハードウェアの状態が、前記条件設定手段に設定された条件に該当するか否かを判別することを特徴とする請求項 1 ~ 7 の何れか 1 項に記載のバスマスタ回路。

【請求項 9】

バスにバスマスタとしてアクセスして、前記バスを介して相互に接続されたハードウェアの状態を検出する検出ステップと、

前記検出ステップにより検出されたハードウェアの状態を判別する判別ステップと、

前記判別ステップにより判別されたハードウェアの状態に基づいて制御信号を生成する生成ステップと、

前記生成ステップにより生成された制御信号を前記バスに出力する出力ステップとを有することを特徴とするバス制御方法。

【請求項 10】

前記生成ステップは、前記判別ステップにより判別されたハードウェアの状態に基づいて、前記バスを介して相互に接続されたプロセッサへ供給されるクロックを制御するための制御信号を生成し、

前記出力ステップは、前記生成ステップにより生成された制御信号を、前記バスを介して、前記プロセッサに供給されるクロックを制御するハードウェアに出力することを特徴とする請求項 9 に記載のバス制御方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】バスマスタ回路、及びバス制御方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、バスマスタ回路、及びバス制御方法に関し、特に、バスに接続されたハードウェアの状態を検出するために用いて好適なものである。

## 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 3

【補正方法】削除

【補正の内容】

## 【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 0

【補正方法】変更

【補正の内容】

【0 0 3 0】

条件判定ブロック 2 0 7 は、状態検出ブロック 2 0 6 からレジスタ 2 0 6 b の出力信号 (data) 2 4 1 を受け取り、その出力信号 (data) 2 4 1 (すなわちリードデータ) と判定条件とを比較し、条件を満たしているか否かを判定するブロックである。そして、条件判定ブロック 2 0 7 は、判定した条件を満たしているか否かを示す条件判定フラグの信号 (flag) 2 4 2 を生成する。また、条件判定ブロック 2 0 7 は、制御レジスタ群 2 0 9 の判定データレジスタ 2 1 3 から信号 (Cond\_Val) 2 2 3 を、判定マスクレジスタ 2 1 4 から信号 (Cond\_Mask) 2 2 4 を受け取る。尚、信号 (Cond\_Val、Cond\_Mask) 2 2 3 、2 2 4 の詳細については後述する。

## 【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 1

【補正方法】変更

【補正の内容】

【0 0 5 1】

ステップ S 7 0 4 に進むと、リード要求制御機能ブロック 2 0 6 a は、リードリクエスト信号 (req) 2 3 2 をネゲート (negate) する。すなわち、「0」を示すリードリクエスト信号 (req) 2 3 2 をバスマスタ機能ブロック 2 0 5 に出力する (req=0)。

次に、ステップ S 7 0 5 において、リード要求制御機能ブロック 2 0 6 a は、バスマスタ機能ブロック 2 0 5 から出力されたリードデータ (rdata) 2 3 4 と、レジスタ 2 0 6 b に設定されているリードデータとを比較する。そして、リード要求制御機能ブロック 2 0 6 a は、リードデータに変化があるか否かを判断する。この判断の結果、リードデータに変化がない場合には処理を終了する。一方、リードデータに変化がある場合には、ステップ S 7 0 6 に進む。ステップ S 7 0 6 に進むと、リード要求制御機能ブロック 2 0 6 a は、バスマスタ機能ブロック 2 0 5 から出力されたリードデータ (rdata) 2 3 4 の値を、レジスタ 2 0 6 b に設定する。

## 【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 4

【補正方法】変更

【補正の内容】

【0 0 7 4】

次に、リード要求制御機能ブロック 2 0 6 a は、リードデータに変化があるか否かを判断する (ステップ S 1 1 0 5)。この判断の結果、リードデータに変化がない場合にはステップ S 1 1 0 6 を省略して後述するステップ S 1 1 0 7 に進む。一方、リードデータに変化がある場合には、リード要求制御機能ブロック 2 0 6 a は、バスマスタ機能ブロック 2 0 5 から出力されたリードデータ (rdata) 2 3 4 の値を、レジスタ 2 0 6 b に設定する。

## 【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】 0 0 8 6

【補正方法】 変更

【補正の内容】

【 0 0 8 6 】

状態検出ブロック 2 0 6 は、前述したように、システムバスに接続されたハードウェアの内部状態を検出する。本実施形態では、状態検出ブロック 2 0 6 は、ポートステータスレジスタ 1 2 0 4 の内部状態を検出する。

条件判定ブロック 2 0 7 は、前述したように、状態検出ブロック 2 0 6 の検出結果に基づいて、条件を満たしているか否かを判定する。本実施形態では、条件判定ブロック 2 0 7 は、クロックコントロールレジスタ 1 2 0 6 へ書き込みを行うための条件を満たしているか否かを判定する。

【手続補正 9】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 8 8

【補正方法】 変更

【補正の内容】

【 0 0 8 8 】

バス転送制御ブロック 1 2 0 8 は、バスマスタ機能ブロック 3 2 0 5 とのインターフェースを有する。バス転送制御ブロック 1 2 0 8 は、ライトリクエスト信号 (req) 3 2 3 2 とアクセス終了信号 (done) 3 2 3 3 のハンドシェイクで、アドレス信号 (addr) 3 2 3 3 1 とライトデータ (wdata) 3 2 3 4 をバスマスタ機能ブロック 3 2 0 5 に渡す。また、バス転送制御ブロック 1 2 0 8 は、制御レジスタ群 2 0 9 から、信号 (Trf\_\_Addr、Trf\_\_Val) 3 2 1 6、3 2 1 7 を受け取る。この信号 (Trf\_\_Addr、Trf\_\_Val) 3 2 1 6、3 2 1 7 の詳細については後述する。更に、バス転送制御ブロック 1 2 0 8 は、状態検出ブロック 2 0 6 によるポーリング動作を停止させる場合に、ポーリング制御レジスタ 2 1 1 へ信号 (Clear) 3 2 2 6 を出力する。

【手続補正 1 0】

【補正対象書類名】 明細書

【補正対象項目名】 0 1 0 6

【補正方法】 変更

【補正の内容】

【 0 1 0 6 】

ステップ S 1 6 0 2 に進むと、バス転送制御ブロック 1 2 0 8 は、ポーリング動作を停止させるために、信号 (Clear) 3 2 2 6 をポーリング制御レジスタ 1 2 1 8 に出力する。

次に、ステップ S 1 6 0 2 において、バス転送制御ブロック 1 2 0 8 は、転送アドレスレジスタ 1 2 1 6 の設定値「0xA020\_\_0000」をアドレス信号 (addr) に含める。また、バス転送制御ブロック 1 2 0 8 は、ライトデータ (wdata) 3 2 3 4 に転送データレジスタの設定値「0x1」を含める。そして、バス転送制御ブロック 1 2 0 8 は、ライトリクエスト信号 (req) 3 2 3 2 をアサートする (req=1)。すなわち、バス転送制御ブロック 1 2 0 8 は、「1」を示すライトリクエスト信号 (req) 3 2 3 2 をバスマスタ機能ブロック 3 2 0 5 に出力する。これにより、バス転送制御ブロック 1 2 0 8 からバスマスタ機能ブロック 2 0 5 へ、ライト転送の要求がなされる。

【手続補正 1 1】

【補正対象書類名】 図面

【補正対象項目名】 図 2

【補正方法】 変更

【補正の内容】

【図 2】

