

(19)



SUOMI - FINLAND

(FI)

PATENTTI- JA REKISTERIHALLITUS

PATENT- OCH REGISTERSTYRELSEN

FINNISH PATENT AND REGISTRATION OFFICE

(10) FI 962297 A7

**(12) JULKISEKSI TULLUT PATENTTIHAKEMUS
PATENTANSÖKAN SOM BLIVIT OFFENTLIG
PATENT APPLICATION MADE AVAILABLE TO THE
PUBLIC**

(21) Patentihakemus - Patentansökan - Patent application **962297**

(51) Kansainvälinen patenttiluokitus - Internationell patentklassifikation -
International patent classification
H03K 19/094

(22) Tekemispäivä - Ingivningsdag - Filing date **01.12.1994**

(23) Saapumispäivä - Ankomstdag - Reception date **31.05.1996**

(41) Tullut julkiseksi - Blivit offentlig - Available to the public **31.05.1996**

(43) Julkaisupäivä - Publiceringsdag - Publication date **13.06.2019**

(86) Kansainvälinen hakemus - **01.12.1994 PCT/SE1994/001156**
Internationell ansökan - International
application

(32) (33) (31) Etuoikeus - Prioritet - Priority

03.12.1993 SE 9304025

(71) Hakija - Sökande - Applicant

1 • Telefonaktiebolaget L M Ericsson, 126 25 Stockholm, SVERIGE, (SE)

(72) Keksijä - Uppfinnare - Inventor

1 • Hedberg, Mats Olof Joakim, Haninge, SVERIGE, (SE)

(74) Asiamies - Ombud - Agent

Kolster Oy Ab, Salmisaarenaukio 1, 00180 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning - Title of the invention

Merkinantojärjestelmä

Signaleringssystem

Merkinantojärjestelmä

Tekniikan ala

5 Esillä oleva keksintö koskee merkinantojärjestelmää, ja tarkemmin ottaen, mutta ei yksinomaan, merkinantojärjestelmää joka on sovitettu digitaalityyppisille signaaleille, erityisesti digitaalista informaatiota kuljettaville signaaleille.

10 Merkinantojärjestelmät, jotka ovat keksinnössä käsiteltävää tyyppiä, käyttävät signaalilähetintä ja signaalivastaanotinta, joihin viedään järjestelmäjännitteen kautta jännite jolla on ensimmäinen jännitetaso, ja ne sisältävät yhteyden, joka ulottuu lähettimestä vastaanottimeen.

15 Signaalilähetin, joka on sovitettu tähän sovellutukseen, sisältää ajoasteen ja antopuskurin, joka on kytketty mainittuun yhteyteen kuuluvaan yhteen tai kahteen johtimeen.

20 Signaalivastaanotin sisältää terminointipiirin, joka on kytketty yhdistävään johtimeen tai johtimiin, ja yksi tai kaksi vastaanotinpiiriä.

25 Keksinnön perusominaisuutena on, että lähettimeen liittyvä antopuskuripiiri sisältää useita transistoreita, joita ajopiiri voi ohjata, ja johon virta syötetään syöttöjännitteestä tai teholähteestä.

30 Tarkemmin ottaen keksinnön perusominaisuutena on, että antopuskuripiiri muodostuu, tunnetulla tavalla, kahdesta sarjaan kytketystä transistorista kytkettyinä korkean jännitetason ja matalan jännitetason välille digitaalityyppisen antosignaalin muodostamiseksi.

35 Jotta yksi digitaalinen arvo voitaisiin erottaa vastakkaisesta digitaalisesta arvosta, keksintö perustuu myös oivallukseen, että mainitun digitaalisen signaalin lähetyksessä antopuskurin mainittuja sarjaan kytkettyjä transistoreita käytetään edullisesti siten, että niillä on

korkea impedanssi yhdessä tilassa ja ne siten sulkevan virran kulun, ja että niillä on alhainen impedanssi toisessa tilassa ja ne siten sallivat virran kulkea läpi. Tilasiirtymä mainittujen tilojen välillä generoi jännitteen tai virran reunan, jonka on tarkoitus erottaa yksi digitaalisen informaation bitti toisesta digitaalisen informaation bitistä.

Ajallista kestoa lähimmän jännitteen tai virran reunojen välillä nimitetään "pulssiksi".

Digitaalisten informaatiota kuljettavien signaalien tapauksessa ajallinen kesto lähimpien jännitteen tai virran reunojen välillä vaihtelee, vaikka myös tätä nimitetään pulssiksi seuraavassa.

Tekniikan tason kuvaus

Alalla tunnetaan suuri määrä edellä määriteltäviä tyyppiä olevia merkinantojärjestelmiä, ja ne tunnetaan myös useista erilaisista konstruktioista lähettimen ja yhteyden ja yhteyden vastaanottimen välisille rajapinnoille valitun signaalin luonteen suhteen. Tiedetyistä signaalin ominaispiirteistä on myös standardoitu.

Vain muutamia alalla tunnetuista järjestelmistä mainitaan esimerkkinä tekniikan nykytasosta tässä suhteessa ja vertailukohtana esillä olevan keksinnön merkittävillä ominaisuuksilla:

LVDS (matalajännitteinen differentiaalisignaali);
 ECL (emittelikytketty logiikka), varustettuna positiivisella syöttöjärjestelmällä;
 PECL (näennäisemitterikytketty logiikka);
 CML (virtamoodilogiikka); ja
 GTL (Gunning lähetin/vastaanotinlogiikka).

Viitataan julkaisuun IEEE P1596.3, 9. syyskuuta 1993, lähemmän kuvauksen saamiseksi LVDS-järjestelmästä, samalla kun viitataan julkaisuun Motorola ECL System Design Handbook lähemmän kuvauksen saamiseksi PECL-järjestelmästä (ECL-järjestelmä on negatiivinen järjestelmä,

joka siirrettynä +5 V:n syöttöjärjestelmään tai syöttöjännitteeseen antaa PECL:n). Viitataan julkaisuun IEEE/ISSCC 92, WP 3,7, B. Gunning, XEROX PARC lähemmän kuvauksen saamiseksi GTL-järjestelmästä.

5 Kukin näistä järjestelmistä kuvataan yksityiskoh-
taisemmin seuraavassa kuvioita 1 - 6 tarkastellen.

Tässä kohden voidaan kuitenkin mainita, että LVDS-järjestelmä on rakennettu siten, että merkinannon aikana virta, joka ajetaan yhteyden läpi, aktivoidaan ohjaussignaali-
10 naalilla aktivoimalla puskuripiiriin sisältyvät kaksi ensimmäistä transistoria. Tämä tuottaa virtapulssin ja suunnan (tunnistus), joka generoi negatiivisen jännitteen terminoivan resistanssin yli.

Tässä tapauksessa huomataan, että kahden ensimmäisen ja kahden toisen vastuksen lisäksi järjestelmä vaatii
15 myös kaksi lisätransistoria, joista toinen on kytketty syöttöjännitteeseen transistorin (Cra) kautta ja toinen on kytketty "0"-potentiaaliin tai maapotentiaaliin transistorin (Crb) kautta.

20 Huomataan myöskin, että kaksi ensimmäistä transistoria ja kaksi toista transistoria on kytketty siten, että kaksi kerrallaan tulee johtavaksi niiden vastaavien ohjaussignaalien avulla "differentiaalisen" signaalimallin tai merkinannon tuottamiseksi.

25 Tämän "differentiaalisen" signaalimallin lisäksi transistoreita voidaan poikkeustapauksissa ohjata siten, että saadaan "yksipuoleinen" signaalimalli tai merkinanto.

Tässä tapauksessa tulisi huomata, että järjestelmä ei sisällä transistorin kytkentää 0-tasoon tai maatasoon,
30 ja että neljän transistorin käyttäminen tarjoaa "differentiaalisen" signaalimallin.

Käytetään myös lähettimeen liittyvää "vakiota" syöttövirtaa, jonka mainitun ohjaussignaalin aktivoitavissa olevat transistorit kytkevät vastaanottoon yhdysjoh-
35 timien kautta.

Tässä voidaan mainita, että transistorit Cra ja Crb on kytketty kahteen sisäiseen ohjauspiiriin, jotka liittyvät ajopiiriin, ja joista yhden tehtävänä on säätää virran arvo "I" siten, että virta on annetun arvon, esimerkiksi arvon 4 mA, sisällä, kun taas toisen ohjauspiirin tehtävänä on säätää signaalijännitteen keskimääräinen arvo siten, että mainittu jännite on annetussa arvossa, esimerkiksi noin arvossa 1,2 V.

PECL-merkinantojärjestelmä sisältää merkinantomallin, joka generoidaan lähettimen antopiirin avulla, joka muodostuu kahden puskuripiirityyppisen transistorin emitteriannoista, joita voidaan käyttää "differentiaalisen" signaalimallin tuottamiseksi.

Tässä tapauksessa käytetään neljää bipolaarista transistoria, joista kaksi on asetettu itse puskuripiiriin ja kaksi on asetettu välttämättömään ajopiiriin.

Yhtä puskuripiirin transistoreista voidaan ohjata ajopiirin transistorilla siten, että kun jälkimmäinen saa ensimmäisen tilansa, puskuripiirissä oleva transistori joutuu toiseen tilaan, ja päin vastoin.

Nämä transistorit ovat siten ohjattavissa pareittain signaalin lähettämiseksi.

Tässä esitetään kuitenkin bipolaarinen ratkaisu, joka voidaan toteuttaa myös CMOS-piireissä olevien komponenttien avulla.

Ajoasteen muodostaa vakiovirtageneraattori.

CML-järjestelmän mukaan merkinanto saadaan aikaan virran alentavalla antosignaaliilla muodostamalla vaadittu signaalireuna, ja kaksi antotransistoria on järjestetty ja kytketty keskenään differentiaalisesti pariksi yhteisen virtalähteen ollessa kytketty "0"-potentiaaliin tai maapotentiaaliin. Tämän transistoriparin puskuripiiri toimii tasonsiirtäjänä, joka siirtää signaalin alas alemmalle tasolle kasvattaen siten ajopiirin CM-aluetta (yhteismuotoinen alue).

GTL-järjestelmä käyttää yhtä ainoata ajotransistoria lähetinpiirissä, vaikka tämä transistori on kytketty "0"-tasoon tai maatasoon. Järjestelmä käyttää positiivista syöttöjännitettä tai teholähdettä.

5 GTL-järjestelmä on sovitettu pelkästään niin kutsuttua yksipuoleista merkinantoa varten, ja yhdistävässä johtimessa olevat signaalit vaihtelevat välillä 1,2 V ja 0,4 V kyseisillä kahdella logiikkatasolla.

10 Lisäksi järjestelmä on rakennettu alentamaan vain yhtä virran tasoa; se ei tarjoa mitään sovitettua antoimpedanssia, siinä ei ole sisäistä terminointia ja se on pohjimmiltaan sovitettu lähettämään signaalit väylälinjojen yli.

15 Yleinen ominaisuus kaikilla aiemmin mainituilla aiemmin tunnetuilla merkinantojärjestelmillä on, että niiden tulee kyetä muuntamaan kussakin sisäisessä piirissä muodostettu signaalipulssi signaalipulssiksi tai signaalirakenteeksi, joka kykenee siirtämään yksinkertaisesti ja luotettavasti sykkiviä signaaleja yhdellä yhteyslinjalla tai -linjoilla vastaanottoon, joka kykenee vastaanotta-

20 maan ja ilmaisemaan nämä sykkivät signaalit ja muuntamaan kunkin mainituista pulsseista sisäisen piirin signaalipulssiksi, joka soveltuu vastaanottimelle. Tämä pätee erityisesti CMOS-tyyppiseen järjestelmään tai vastaavaan järjestelmään.

25

Aiemmin kuvatusta tekniikan tasosta nähdään, että yksijohtiminen tai kaksijohtiminen yhteys on olemassa lähettimen ja vastaanottimen välillä, ja että merkinantomalli voi perustua periaatteeseen jossa virran tasoa kasvataan tai jännitteen tasoa nostetaan yhdessä johtimessa

30 niin kutsutun yksipuoleisen signaalinsiirron saamiseksi aikaan, tai virran kasvattamiseksi tai jännitteen nostamiseksi yhdessä johtimessa ja jännitteen tason pienentämiseksi tai alentamiseksi toisessa johtimessa, ja päin vas-

toin, niin kutsutun "differentiaalisen" signaalinsiirron saamiseksi aikaan.

On myös tunnettua sovittaa liitäntää koskevat piirit, kuten puskuripiirit, LVDS-järjestelmää varten merkinannon ajamiseksi lähettimen kautta yhden jännitetason (1,2 V) ympärillä ja siten lähetettyjen signaalien vastaanottamiseksi vastaanottimessa, kun nämä signaalit esiintyvät määrätyllä jännitealueella tai määrättyssä "jänniteikkunassa" (CM-alue 0 - 2,4 V).

Tässä tapauksessa signaalivastaanotin on herkkä reunatyypisille jännitevaihteluille tai jännitehyppäyksille (esimerkiksi 0,4 V), jotka esiintyvät sovitetulla CM-alueella.

Yksipuoleisen järjestelmän mukainen signaalinsiirto vaatii reunatyypisen sykkivän signaalin ympäristön, kuten "0"-taso, ollessa vertailukohtana, ja signaalien syöttöjännitteen ja/tai syöttöjännitteen. Tämä merkitsee käytännössä, että järjestelmä käyttää yhtä johdinta ja sitä voidaan käyttää lyhyisiin merkinantoetäisyyksiin ja edullisesti piirilevyjä varten tai piirilevyn sisäisiin lyhyisiin merkinantoetäisyyksiin.

"Differentiaalisen" järjestelmän mukainen signaalinsiirto vaatii kaksi johdinta sykkivälle signaalille, ja vastaanotin arvioi sykkivän informaation siten, että pulssireunojen välillä esiintyvien jännitteiden erotus kuljettaa signaali-informaation, jolloin vertailu reunoihin tulee vähemmän tärkeäksi. Järjestelmää voidaan myös käyttää pitemmille signaalietäisyyksille tai reiteille. Ei ole mitään mikä estäisi signaalien generoimisen yhdessä piirikortissa tai piirilevyssä ja vastaanottamisen toisessa piirikortissa tai piirilevyssä. Korteilla tai levyillä voi olla erilaiset jännitetasot syöttöjännitteen tai syöttöjärjestelmän ja/tai syöttöjännitteen suhteen.

Seuraavat julkaisut myös muodostavat osan tekniikan tasosta:

WO-A1-82/03 737

Tämä julkaisu opettaa sellaisen antopuskurin käytön, joka sisältää sarjaan kytketyt transistorit 28 ja 30, joilla on virranrajoituspiiri, ja joka sisältää transistoripiirin, jossa on transistorit 18, 20 ja 22.

Informaatiota kuljettava antosignaali on asetettu valituille logiikkatasoille ottosignaalin mukaan.

Antopuskuripiiri on esitetty tässä tapauksessa kahdena sarjaan kytkettynä transistorina 28 ja 30, joista ensimmäinen transistori 28 on kytketty signaalinsyöttöjännitteeseen, joka on järjestelmäjännitteen muodossa, ja toinen transistori 30 on kytketty maapotentiaaliin.

Tällä tavoin ottosignaali voi aiheuttaa antosignaalin vaihtumisen korkean tason, järjestelmäjännitettä vastaava taso, ja matalan tason välillä.

Tämän tyyppistä signaalirakennetta voidaan nimittää CMOS-signaaleiksi tai CMOS-piirityypiksi signaaliksi.

EP-hakemusjulkaisu 20 348 894

Tämä julkaisu esittää myös puskurityyppisen piiri-järjestelyn, joka sisältää kaksi sarjaan kytkettyä transistoria 70 ja 72 kytkettyinä järjestelmäjännitteen (Vdd) ja maapotentiaalin 73 väliin.

Tässä tapauksessa transistorit ovat eri tyyppisiä ja antosignaali vaihtelee järjestelmäjännitteen ja maapotentiaalin välillä kuten CMOS-signaali.

US-patenttijulkaisu 4 794 283

Tämä julkaisu esittää myös puskurityyppisen piiri-järjestelyn, joka sisältää kaksi sarjaan kytkettyä transistoria 50 ja 52 kytkettyinä järjestelmäjännitteen (Vdd) ja maapotentiaalin 23 väliin.

Tämän järjestelyn transistorit ovat myös eri tyyppisiä ja antosignaali vaihtelee järjestelmäjännitteen ja maapotentiaalin välillä kuten CMOS-signaali.

EP-hakemusjulkaisu 20 315 473

Tämä julkaisu esittää myös puskuripiirin, jossa on kaksi sarjaan kytkettyä transistoria 20 ja 42, jotka on kytketty järjestelmäjännitteen (Vdd) ja maapotentiaalin välille.

Transistorit 20 ja 42 ovat eri tyyppisiä ja antosignaali vaihtelee järjestelmäjännitteen ja maapotentiaalin välillä kuten CMOS-signaali.

EP-hakemusjulkaisu 10 261 528

Tämä julkaisu opettaa piirin, jossa on ottoliitännä 11 ja antoliitännä 12 ja logiikkapiiri 13.

Piiri 13 sisältää ensimmäisen bipolaarisen NPN-transistorin 15 kytkettynä antoliitännän 12 ja vertailupotentiaalin väliin, maapotentiaalin ja toisen bipolaarisen transistorin 14 kytkettynä antoliitännän 12 ja järjestelmäjännitteen väliin.

Antosignaali vaihtelee järjestelmäjännitteen (Vdd) ja maapotentiaalin välillä.

Bipolaarista tekniikkaa ei voida käyttää esillä olevan keksinnön tapauksessa.

IEEE Design & Test of Computers, Dec. 1993

Artikkeli "Trends in Silicon-on-Silicon Multichip Modules", kirjoittajana Robert C. Fryes et al, sivu 15, kuvio 8 ja siihen liittyvä teksti, esittää ajopiirin, joka sisältää sarjaan kytkettyjä transistoreita ja joka käyttää järjestelmäjännitteen alapuolella olevaa signaalinsyöttöjännitettä.

Myös ajopiiri käyttää kahta samankaltaista transistoria sarjakytkenä.

IEEE Journal of Solid-State Circuits, Vol. 28, No. 4, April 1993

Artikkelissa "Sub-1-V Swing Internal Bus Architecture for Future Low-Power ULSI's", kirjoittajana Y. Nakagome et al, selitetään ja kuvataan merkinantojärjestelmä, joka sisältää jännitehyppäyksen lähetetyille informaatiota

kuljettaville signaaleille 0,6 V:n heilahtelun tapahtuessa välillä 0,7 V - 1,3 V, jossa transistoripiiri muodostuu kahdesta sarjaan kytketystä eri tyyppisestä transistorista.

5 "Syöttöjännitteellä" ja "järjestelmäjännitteellä" tässä selityksessä käytettynä tarkoitetaan jännitettä, jolla piirilevyyn liittyviä piirejä käytetään, kun taas "signaalinsyöttöjännitteellä" tarkoitetaan jännitettä, joka ajaa tai käyttää lähettimeen liittyvää puskuripiiriä
10 ja/tai edullisesti myös vastaanottimeen liittyvää terminointipiiriä.

Jännite, joka vaaditaan vastaanotinpiirissä terminointipiirien ajamiseen, voi olla sama kuin lähettimessä, vaikka voidaan käyttää siitä poikkeavia jännitteitä.

15 **Keksinnön yhteenveto**

Teknisiä ongelmia

Tarkasteltaessa yllä kuvattua tunnettua tekniikan tasoa nähdään, että tekninen ongelma sijoittuu sellaisen järjestelmän tarjoamiseen, joka lähettää digitaalittyyppisiä sykkiviä signaaleja, ja joka lähettimeen, ja erityisesti puskuripiirin, puolelta katsottuna kykenee tarjoamaan yksinkertaisen piiriratkaisun puskuripiiriin kuuluville transistoreille, ja tarjoamaan vähän virtaa kuluttavan toiminteen käyttämällä matalajännitteistä signaalinsyöttöjännitettä tai signaaliteholähdettä ja jännitteen arvoa,
20 joka on järjestelmäjännitteen tai syöttöjännitteen jännitearvon alapuolella, ja joka myös sallii puskuripiiriin liittyvien transistorien toiminnan impedanssinsovituspierinä liitännän osalta.

30 Toinen tekninen ongelma on sen ymmärtäminen, että lähettimeen liittyvä puskuripiiri voi CMOS-teknologian mukaisesti tuotettuja piirejä hyödyntäen käsittää kaksi tai useampia NMOS-transistoreita, jotka on yhdistetty pareiksi ja joilla on liitäntäjohdin joka on kytketty tran-

sistoriparien väliin, tai yksittäinen johdin kytkettynä vastaaviin sarjakytkettyihin transistoripareihin.

Lisäksi teknisenä ongelmana on ymmärtää yksinkertaistuminen, joka voidaan saavuttaa näiden NMOS-transistorien ohjauksessa ohjaamalla mainittuja transistoreita "differentiaalisella" merkinantoprosessilla samalla tavoin ja kahdella jännitetasolla.

Edelleen teknisenä ongelmana on ymmärtää piiri/tek-niset edut, jotka liittyvät samanlaisten transistorien, tai ainakin sellaisten transistorien, jotka on sovitettu toistensa suhteen valittua signaalinsiirtoa varten, käyttämiseen.

Lisäksi teknisenä ongelmana on ymmärtää yksinkertaisuus käyttää positiivista syöttöjännitettä tai signaalinsyöttöjännitettä, jonka jännitetaso sijaitsee huomattavasti syöttöjännitteen jännitetason alapuolella, yhdessä aiemmin mainitulla tavalla aktivoitujen transistorien kanssa.

Lisäksi teknisenä ongelmana on tarjota yksinkertaisesti signaalinlähetyspiiri, jolla on laaja toiminta-alue, so. joka kykenee hyväksymään laajat vaihtelut puskuripiiriin kuuluvien transistorien ohjausjännitteessä, kuten vaihtelu hiukan "0"-tason yläpuolelta periaatteessa käytetyn syöttöjännitteen tasoon saakka, ja sallia siten transistorien täyden ohjausalueen käyttäminen.

Tullaan myös näkemään, että teknisenä ongelmana on sallia NMOS-transistorien, joita käytetään normaaleissa piirikytkentäprosesseissa, alentaa käytettävä virta signaalilähettimien kuuluvassa puskuripiirissä, ja luoda olosuhteet, jotka sallivat näiden transistorien nostaa virtaa.

Myöskin nähdään, että teknisenä ongelmana on ymmärtää edut jotka saadaan, kun ensimmäinen NMOS-transistori, jonka ensimmäinen liitäntäjohdin (emitteri tai kollektori) on kytkettynä suoraan signaalinsyöttöjännitteeseen tai

signaaliteholähteeseen, ja jonka toinen liitosjohdin on kytkettynä suoraan toisen NMOS-transistorin ensimmäiseen yhdistävään johtimeen (emitteri tai kollektori) ja myöskin suoraan yhdistävään johtimeen.

5 Edelleen teknisenä ongelmana on ymmärtää erityinen aktivointi, joka vaaditaan lähetinpiirin puskuriin liittyvillä transistoreilla, kun näiden transistorien tulee kyettä kytkeytymään tunnetulla tavalla korkeaimpedanssisesta tilasta matalaimpedanssiseen (ja myös alhaisen resistiivisyyden) tilaan signaaleja lähetettäessä, ja transistoripiirin muiden parametrien valinta siten, että signaalimuutos voidaan havaita vastaanotinpiirissä jopa silloin kun piiriä on ajettu jännitetyyppisesti suhteessa "0"-tasoon tai maatasoon ylös tai alas syöttöjännitteen arvoon saak-
15 ka.

Lisäksi teknisenä ongelmana on on tarjota merkinantojärjestelmä, joka suurilla nopeuksilla, esimerkiksi yli 50 Mbittiä/s, voi käyttää niin alhaisia syöttöjännitteitä kuin alle 1,5 V:n, edullisesti alle 0,8 V:n, jännitteet, ja edullisemmin jopa alhaisinta mahdollista jännitettä.
20

Eräs tekninen ongelma sijoittuu niiden signaalinsyöttöjännitteen vaihteluiden ymmärtämiseen ja huomioon ottamiseen, jotka voidaan sallia valittujen siirtonopeuksien vaihteluiden pohjalta, kuten korkeampi jännite korkeammilla siirtonopeuksilla ja päin vastoin.
25

Edelleen teknisenä ongelmana on sen ymmärtäminen, että alhainen signaalinsyöttöjännite yhdessä siihen liittyvän alhaisen reunan muodostavan signaalimuutoksen tai signaaliamplitudin kanssa antaa alhaisen signaali-kohinasuhteen seurauksen ollessa korkeampi tehovaatimus, ja myös että ymmärretään sen pohjalta, ottaen huomioon piiriin liittyvät ehdot, että asianmukainen signaalinsyöttöjännitteen taso lähetinpiirissä voidaan valita tarkastelemalla
30

vastaanottimen vaatimuksia vaadittavien signaali-kohina-suhteiden osalta.

Lisänä oleva tekninen ongelma on luoda yksinkertaisella tavalla lähettimeen liittyvät antopiirit, ja erityisesti puskuripiirit, jotka kykenevät käyttämään erilaisia signaalinsyöttöjännitteitä ja myöskin ajamaan puskuripiiriin liittyviä transistoreita siten, että mainitut transistorit, pulssin reunaa tai signaalin reunaa lähetettäessä, kytkeytyvät korkeaimpedanssisista ominaisuuksista matalaimpedanssisiin ominaisuuksiin (mukaan lukien korostuneet resistiiviset ominaisuudet) ja sovittavat lähettimien impedanssin (resistanssin) yhteyden impedanssiin (resistanssi ja kapasitanssi ja/tai induktanssi) ja vastaanottimen impedanssiin (resistanssi).

Nähdään myös, että teknisenä ongelmana on tarjota merkinantojärjestelmä, joka ei ainoastaan tarjoa ratkaisun yhteen tai useampaan aiemmin mainituista teknisistä ongelmista, vaan jolla on myös kyky toimia korkeammilla bittinopeuksilla digitaalisten signaalien suhteen, esimerkiksi bittinopeuksilla jotka ovat suurempia kuin 50 Mbittiä/s ja edullisesti suurempia kuin 100 Mbittiä/s, ja joka sallii lähetinpiirin, signaalinsyöttöjännitteen, yhteyksien ja vastaanotinpiirin sovittamisen valittuun bittinopeuteen.

Toinen tekninen ongelma on tarjota yksinkertaisilla välineillä luotettava ja vähän tehoa vievä merkinantojärjestelmä, joka sallii suhteellisen alhaisen signaalinsyöttöjännitteen tason valinnan ja soveltamisen pienillä virta- tai jännite-eroilla, jotka on sovitettu bittinopeuksiin.

Tarkasteltaessa aiemmin sanottua nähdään, että on olemassa tekninen ongelma tarjota merkinantojärjestelmä, joka voi toimia erilaisten piiriteknologioiden kanssa.

Toinen tekninen ongelma on ymmärtää se merkitys, että rakennetaan ainakin signaalia lähettävä ajo- ja puskuripiiri yhdestä ja samasta piiriteknologiasta, ja että

myös rakennetaan signaalivastaanottimen terminointipiiri ja vastaanotinpiiri yhdestä ja samasta piiriteknologiasta, ja että nämä kaksi teknologiaa eivät välttämättä ole samat.

5 Vallitsee myös tekninen ongelma tarjota merkinantojärjestelmä, joka ei yksinomaan vaadi piirien rakentamista yhdestä ja samasta teknologiasta, vaan joka sallii piirien rakentamisen useista teknologioista, kuten CMOS-teknologiat, BiCMOS-teknologia ja GaAs-teknologiat.

10 Rakennettaessa piiri CMOS-teknologioiden mukaan on teknisenä ongelmana ainakin luoda olosuhteet saman signaalinopeuden saavuttamiseksi kuin BiCMOS-teknologiassa tai bipolaarisessa teknologiassa, mikä tarjoaa nopeat lähetys- ja vastaanottovälineet, koska antoimpedanssi on
15 alhainen, ja siten luoda olosuhteet jotka sallivat nopeuden, jolla digitaalisia signaaleja lähetetään, kasvattamisen.

Eräänä teknisenä ongelmana on tarjota keksinnöllinen merkinantojärjestelmä, jossa vaaditut piirijärjestelyt
20 on toteutettu nykypäivän menetelmillä CMOS-teknologian mukaisesti samalla kun ymmärretään, että tässä suhteessa puskuripiireissä tarvitaan valittu määrä NMOS-transistoreita, jolloin yksi pari sarjaan kytkettyjä transistoreita vaaditaan "yksipuoleiseen" lähetykseen, ja kaksi paria
25 transistoreita vaaditaan "differentiaaliseen lähetykseen.

Teknisenä ongelmana on kyky ymmärtää edut jotka antaa ja sovitus jonka järjestelmä, joka käyttää positivistista signaalinsyöttöjännitettä sekä lähetyspiirin puskuripiireissä että vastaanotinpiirin terminointi- ja/tai
30 vastaanottopiireissä.

Teknisenä ongelmana on myös ymmärtää edut jotka antaa ja sovitus jonka vaatii järjestelmä, joka sisältää kaksi puskuripiiriin liittyvää transistoria "yksipuoleisessa" merkinannossa ja neljä puskuripiiriin liittyvää
35 transistoria "differentiaalisessa" merkinannossa, jossa

joko yksi tai kaksi näistä transistoreista on kytketty suoraan signaalinsyöttöjännitteen alhaisimpaan potentiaaliin, normaalisti "0"-potentiaali, ja jossa signaloitijohdin on kytketty kahden transistorin väliin, jotka on
 5 kytketty sarjaan signaalinsyöttöjännitteen ja maapotentiaalin ja/tai "0"-potentiaalin väliin.

Teknisenä ongelmana on myös ennakoida ja valita piirijärjestelyn ominaisuudet tarjoamalla ajoyksikölle ympäristö, joka kärsii vähemmistä häiriöistä, sallimalla
 10 syöttöjännitteen "0"-potentiaalin ja/tai maapotentiaalin poiketa signaalinsyöttöjännitteen "0"-potentiaalista ja/tai maapotentiaalista.

Edelleen teknisenä ongelmana on ymmärtää, että korkeampi bittinopeus asettaa suuremmat vaatimukset vastaan-
 15 otinpiirin impedanssin tai resistanssin sovitukselle, jotta sallittaisiin tehon hyödyntäminen paremmin ja saavutettaisiin suurempi luotettavuus, ja että lähetinpiirin valitut resistanssin dominoimat arvot, kytkennän impedanssin (resistanssin) arvot ja vastaanotinpiirin impedanssin tai
 20 resistanssin arvot tulee pitää keskenään yhtä suurina ja edullisesti alhaisina.

Teknisenä ongelmana on myös ymmärtää yksinkertaistumiset ja parannettu luotettavuus, joka voidaan saavuttaa "differentiaalisella" signaalin siirrolla sallimallaannon
 25 puskuripiirin sisältää neljä transistoria, kahden ollessa tasavertaisia ja sovitettuja reagoimaan tai antamaan vasteen käännettyyn signaaliin, ja kahden ollessa tasavertaisia ja sovitettuja reagoimaan tai antamaan vasteen kääntämättömään samenvaiheiseen signaaliin, joka on peräisin
 30 piirin sisäisestä otto- tai ohjaussignaalista, ja samanaikaisesti aiheuttamalla kunkin mainituista signaaleista aktivoida ja vaikuttaa vastaavaan transistoriin kahdesta puskuriin liittyvästä transistorista.

Saadaan etua kun lähettimen otto- tai ohjaussignaali
 35 li voidaan syöttää läpi parittomasta määrästä signaalin

vahvistus- ja/tai signaalin kääntöasteita aiemmin mainitun käännetyin signaalin muodostamiseksi, ja se voidaan myös syöttää läpi parillisesta määrästä (mukaan lukien 0) signaalin vahvistus- ja/tai signaalin kääntöasteita mainitun kääntämättömän signaalin muodostamiseksi, jolloin ongelmana on ymmärtää tarve koordinoita käännetty signaali ja kääntämätön signaali yhden tai useamman viivepiirin avulla siten, että mainitut signaalit esiintyvät samanaikaisesti puskuripiiriin kuuluvien transistorien ajamiseksi samanaikaisesti.

Teknisenä ongelmana on myös luoda ja toteuttaa olosuhteet joissa valittu signaalinsyöttöjännite tuottaa digitoidun signaalijännitteen liitäntäjohtimeen, mikä ollessaan vastaanottoimeen sovittamaton voi saavuttaa signaalinsyöttöjännitteen, ja ollessaan sovitettu yhteyden molemmissa päissä voi saavuttaa suunnilleen puolet arvosta.

Lisäksi teknisenä ongelmana on valita signaalinsyöttöjännitteen taso halutun sovellutuksen mukaisesti ja myös sallia alhaisimman signaalinsyöttöjännitteen ja/tai signaalin jännitetason olla negatiivinen.

Nähdään myös, että teknisenä ongelmana on ymmärtää tarve suunnitella ja sovittaa aiemmin mainittu antopuskuri, ja samalla siihen liittyvät NMOS-transistorit, kytkeytymään korkeaimpedanssisesta tilasta matalaimpedanssiseen tilaan (resistiivisempään tilaan) signaalin reunaa lähetettäessä, jolloin muodostuu resistanssin dominoima lähettimen impedanssi, joka tarvittaessa voidaan kytkeä sarjaan tai rinnakkain linjaan liittyvän sarjaaimpedanssin kanssa, jolla on korostuneen resistiiviset ominaisuudet, tai sarjaresistanssiin.

Lisäksi teknisenä ongelmana on ymmärtää aiemmin mainitussa merkinantojärjestelmässä sen merkitys, että signaalin vastaanottoimeen sisällytetään terminointipiiri jolla on korostuneen resistiiviset ominaisuudet, ja sovitaa tunnetulla tavalla valitut lähettimen resistanssiar-

vot, relevantin yhteyden (impedanssin) resistanssiarvot ja valitut vastaanottimen resistanssiarvot optimaalisen tai ainakin oleellisesti optimoidun signaalin siirron saavuttamiseksi vähin häviöin.

5 Tullaan myös näkemään, että teknisenä ongelmana on ymmärtää edut jotka saadaan vastaanotinpiirissä, kun valitaan hyvin alhainen jännite tai jännitetaso informaatiota yhdysjohtimessa kuljettavalle signaalille ja hyvin alhainen signaaliamplitudi.

10 Toisena teknisenä ongelmana on ymmärtää tarve sijoittaa informaatiota kuljettava, johtimeen liittyvä signaali lähelle "0"-potentiaalia tai maapotentiaalia siten, että kyetään käyttämään pelkästään yhtä vastaanottoimeen liittyvää differentiaaliastetta.

15 Teknisenä ongelmana on myös ymmärtää sen merkitys, että tarvitsee valita vain alhaisempi CM-alue vastaanotinpiiriä varten.

Eräänä teknisenä ongelmana on rakentaa vähän tehoa vievä vastaanotinpiiri, joka antaa vain pieniä ajallisia virheitä tai ei lainkaan ajallisia virheitä, ja jolla on 20 tehoa säästävät resistanssin dominoimat impedanssiarvot johtimen ja "0"-potentiaalin tai maapotentiaalin välillä, tai signaalinsyöttöjännitteen suhteen "differentiaalisen" signaalinsiirron tapauksessa.

25 Eräänä teknisenä ongelmana on ymmärtää, että aiemmin mainitun merkinantojärjestelmän tapauksessa aiemmin mainittu vastaanottimessa sijaitseva terminointipiiri voi muodostua kahdesta transistorista, kuten yhdestä tai kahdesta NMOS-transistorista tai vastaavasta, jotka on sovitettu ja suunniteltu sisältämään korostuneen resistiiviset ominaisuudet. 30

Eräs tekninen ongelma on ymmärtää joustavuus joka saavutetaan tekemällä valinta eri merkinantojärjestelmien välillä ja käyttämällä vastaanotinpiirissä ohjattavia 35 transistoreita, jotka voidaan aktivoida ja deaktivoida

valituilla ohjaussignaaleilla, ja myös ymmärtää edut jotka voidaan saavuttaa lähetin-vastaanottimen avulla tapahtuvassa viestinnässä ja tehonalennus joka silloin on odotettavissa.

5 Eräänä teknisenä ongelmana on ymmärtää ne edut, jotka saavutetaan lähetin-vastaanotin-viestinnässä kun puskuriin liittyviä transistoreita käytetään terminointipiirinä.

10 Vielä yhtenä teknisenä ongelmana on ymmärtää, että terminointipiirin kautta vastaanotetun signaalin tulee sallia kulkea signaalinvahvistuspiirin, signaalinmuunto-
piirin ja portin kautta ennen kuin se näkyy antojohtimessa piirin sovittamana signaalina.

15 Tullaan myös näkemään, että teknisenä ongelmana on kyky käyttää signaalin vastaanottimessa vain yhtä hyvän vasteellisuuden omaavaa differentiaalista astetta, tämän
asteen ollessa sovitettu pienille jännitehyppäyksille ja alhaiselle jännitetasolle, ja myöskin ymmärtää erityisesti, että sellainen differentiaaliaste voidaan tuottaa
20 CMOS-teknologioiden avulla ja että se sisältää PMOS-transistoriparin.

Eräänä teknisenä ongelmana on ymmärtää sen merkitys, että valitaan yksi terminointipiirin rakenne useiden
saatavilla olevien terminointipiirirakenteiden joukosta
25 signaloitaessa "differentiaalisesti" tai "yksipuoleisesti".

Teknisenä ongelmana on myös tarjota signaalilähetin, jossa puskuripiiri tuottaa ajallisesti viivästetyn
tai ajallisesti laajennetun (laajennettu nousuaika) nousevan pulssireunan ja samankaltaisen laskevan pulssireunan,
30 ja ohjata pulssireunarakennetta kondensaattorin ja/tai loiskondensaattoreiden avulla.

Sellaisen puskuripiirikytkennän tapauksessa, joka sisältää eri transistorit joilla on erilaiset aktivointi-
35 ajat, teknisenä lisäongelmana on generoida pulssireunoja

joilla on erilaiset ajalliset viiveet, ja myös tarjota olosuhteet joissa näiden pulssireunojen ajallinen konfiguraatio voidaan saada noudattamaan sinimuotoista käyrää ja parantaa siten vastaanottopiirissä tapahtuvaa vastaanottoa
 5 johtuen seikasta, että sellainen käyrän muoto alentaa harmonista spektriä ja myös häiritsevää säteilyä.

Tullaan myös näkemään, että teknisenä ongelmana on ymmärtää ne edut, jotka saavutetaan alentamalla signaalinsyöttövirran virtamuutoksen derivaattaa kytkennän tapahtuessa puskuripiirin sisällä.
 10

Sellaisen käyrämuodon tapauksessa, joka noudattaa sinimuotoa, teknisenä ongelmana on ymmärtää merkitys ja edut, jotka saavutetaan toimittamalla ohjaussignaalit puskuripiireihin yhdestä ja samasta signaalinkääntöasteiden tai -yksiköiden signaaliketjusta.
 15

Eräänä teknisenä ongelmana on luoda yksinkertaisin keinoin signaalivastaanottimen sisälle olosuhteet vastaanotettujen signaalien sovittamiseksi terminointipiirin avulla valittuun CM-alueeseen, so. sovittaa vastaanotettujen signaalien jännitetaso vastaanottimeen liittyville piireille.
 20

Eräänä teknisenä ongelmana on sovittaa vastaanottopiiri vähän energiaa vievään piiriin yksinkertaisin keinoin.
 25

Eräänä teknisenä ongelmana on luoda yksinkertaisin keinoin olosuhteet, jotka sallivat kahden ohjauspiirin, jotka LVDS-merkinannossa vaaditaan, jättäminen pois ilman negatiivista vaikutusta signaalin siirtoon ja signaalin vastaanottoon.
 30

Tullaan myös näkemään, että teknisenä ongelmana on käyttää yhtä tai useampaa keksinnön aiemmin mainituista ominaisuuksista lähetin/vastaanottimessa ja vastaanotin/lähettimessä, niin kutsutussa lähetin-vastaanottimessa.

Ratkaisu

Tarkoituksena ratkaista yksi tai useampia aiemmin mainituista teknisistä ongelmista esillä oleva keksintö ottaa lähtökohdaksi merkinantojärjestelmän, joka on sovitettu digitaalisille signaaleille ja joka sisältää signaalilähettimen ja signaalivastaanottimen, johon jännite syötetään järjestelmäjännitteen kautta, jolle on annettu ensimmäinen taso, ja joka myös sisältää yhteyden, joka liittyy toisiinsa lähettimen ja vastaanottimen ja joka sisältää yhden tai kaksi johdinta, jossa signaalilähetin sisältää antopuskuripiirin, joka on kytketty mainittuun yhteyteen, ja joka sisältää kaksi sarjaan kytkettyä transistoria, jotka on kytketty jännitteen, joka on sovitettu ylhäällä olevalle informaatiota kuljettavalle digitaalityyppiselle antosignaaliin, jännitteen, joka on sovitettu alhaalla olevalle informaatiota kuljettavalle ja digitaalityyppiselle antosignaaliin, välille, jossa ainakin yksi mainituista transistoreista on kytketty alhaisimpaan syöttöjännitetasoon, kuten "0"-potentiaali tai maapotentiaali.

Keksintö myös käyttää tunnetulla tavalla kahta sarjaan kytkettyä transistoria, joista kahdesta transistorista yksi on kytketty mainitun signaalinsyöttöjännitteen alhaisimpaan tasoon, kuten "0"-potentiaali tai maapotentiaali, ja joista kahdesta transistorista toinen on kytketty signaalinsyöttöjännitteen korkeimpaan tasoon, jossa mainittujen kahden sarjaan kytketyn transistorin yhteinen ajo tai ohjaus lähettimen vastaanottaman ohjaussignaalin vastena on sovitettu siten, että mainitut transistorit kytkeytyvät korkeaimpedanssisesta tilasta matalaimpedanssiin tilaan, jolla on resistiiviset tai ainakin vallitsevasti resistiiviset ominaisuudet, informaatiota kuljettavan antosignaalin pulssireunan muodostamiseksi.

Lisäksi yhteyden johdin lähettimen ja vastaanottimen välillä mainitun informaatiota kuljettavan antosignaalin lähettämiseksi lähettimestä on kytketty kyseisten

kahden sarjaan kytketyn transistorin yhteiseen liitospisteeseen.

Keksinnön mukaisesti ylhäällä olevaan informaatiota kuljettavaan signaaliin sovitettu jännite on valittu
 5 jännitetasoksi, joka sijaitsee järjestelmäjännitteelle asetetun ensimmäisen jännitetason alapuolella, ja että mainittujen transistorien ohjaaminen tai ajaminen vastaanotetun ohjaussignaalin vasteena mainitun informaatiota kuljettavan antosignaalin muodostamiseksi saa mainitut
 10 transistorit kytkeytymään korkeaimpedanssisesta tilasta matalaimpedanssiseen tilaan.

Keksinnön mukaisesti matalaimpedanssisessa tilassa ollessaan mainitut transistorit omaavat resistiiviset, tai ainakin vallitsevasti resistiiviset ominaisuudet, impe-
 15 danssiarvon ollessa sovitettu yhteyden impedanssiarvoon, ja sarjaan kytketyt transistorit ovat keskenään samaa tyyppiä ja niitä ohjataan samanaikaisesti eri tiloihin ohjaussignaalin avulla.

Ehdotettujen suoritusmuotojen mukaisesti, jotka
 20 sijaitsevat keksinnöllisen konseptin piirissä, lähetinpiiriin kuuluvan puskuripiirin mainituista kahdesta transistorista ensimmäisen transistorin yksi liitäntä on kytketty "0"-potentiaaliin ja/tai maapotentiaaliin, kun taas toinen liitäntä on kytketty suoraan mainittuun johtimeen ja toisen transistorin ensimmäiseen liitäntään, toisen transistorin toisen liitännän ollessa kytketty suoraan positiiviseen signaalinsyöttöjännitteeseen.

Yhden suoritusmuodon mukaisesti puskuripiirin transistorien resistanssin dominoimat impedanssiarvot (valinnaisesti lisäresistanssilla varustettuna), kuten sarjaresistanssi tai rinnakkaisresistanssi, yhteyden resistanssin tai impedanssin arvo ja vastaanottimen resistanssin dominoiva impedanssiarvo ovat samat tai yleisesti samat.

Toiseen transistoriin vietävä signaalinsyöttöjännite voi sen vuoksi olla alle 1,2 V, normaalisti välillä 0,8 V - 0,4 V.

5 Keksinnön mukaisesti signaalinsyöttöjännitteen arvon tai tason valinta riippuu vastaanottimessa pienimmän vaadittavan signaali-kohina-suhteen vaatimuksesta, siirtonopeuden valinta mukaan lukien.

10 Lähettimessä olevat ajo- tai puskuripiirit on rakennettu yhdestä ja samasta teknologiasta, ja vastaanottoyksikössä olevat terminointi- ja vastaanottopiirit on myös rakennettu yhdestä ja samasta teknologiasta, vaikka nämä teknologiat eivät välttämättä ole samat.

15 On erityisen edullista, että transistorit on valmistettu CMOS-teknologian mukaisesti, jolloin puskuripiirissä käytetyt transistorit muodostuvat NMOS-transistoreista.

20 Tämän sovellutuksen tapauksessa saadaan etua, kun signaalinsyöttöjännite kytketään toiseen transistoriin ja kun se on positiivinen jännite.

Edullisen suoritusmuodon mukaisesti kahta sarjaan kytkettyä transistoria voidaan käyttää "yksipuoleisessa" signaloinnissa, kun taas neljää transistoria sarjaan kytkettyinä pareiksi voidaan käyttää "differentiaalisessa" signaloinnissa.

25 CMOS-teknologioita käytettäessä ehdotetaan, että antopuskuripiiri sisältää neljä NMOS-transistoria, joista kaksi on yhteistoiminnessa ja sovitettu käännetyin signaalin ohjattaviksi tai ajettaviksi, ja joista kaksi on yhteistoiminnessa ja sovitettu kääntämättömän signaalin ohjattaviksi tai ajettaviksi, jolloin kyseiset kaksi transistoria aktivoituvat samanaikaisesti vastaavan toisen mainituista kahdesta ohjaussignaalista ohjatessa.

30 Lähetin, johon ottosignaali tai ohjaussignaali toimitetaan, voidaan toteuttaa parittomalla määrällä signaalia vahvistavia ja/tai signaalin kääntäviä asteita mai-

nitun käännetyin signaalin tuottamiseksi, ja se voidaan myös syöttää läpi parillisesta määrästä (0 mukaan lukien) signaalia vahvistavia ja/tai signaalin kääntäviä asteita mainitun kääntämättömän signaalin muodostamiseksi.

5 Käännetty signaali ja kääntämätön signaali järjestetään aikaviivepiirien avulla esiintymään samanaikaisesti mukana olevien transistorien vastaavassa transistoriparis-
sa.

10 Keksinnön tavoitteena on ajaa aiemmin mainittuja NMOS-transistoreita matalatasoisella signaalinsyöttöjännitteellä energian säästämiseksi, ja käytännön sovellutukset ovat osoittaneet, että tämä jännitetaso voi hyvin olla alhaisempi kuin 1,0 V, edullisesti noin 0,8 - 0,4 V.

15 Keksinnön yhden suoritusmuodon mukaan antopuskuri-
piiri ja sen transistorit on suunniteltu ja sovitettu siten, että ajoasteessa muodostuu signaalipulssia tai pulssireunaa lähetettäessä valittu vallitsevasti resistiivinen lähettimen impedanssi.

20 Sellaisen merkinantopiirin tapauksessa, joka on sovitettu parhaalla mahdollisella tavalla ja joka sisältää lähettimeen liittyvät ja vastaanottimeen liittyvät NMOS-transistorit, joita ajetaan resistanssivoittoisina impedansseina, johtimessa informaatiota kuljettava antosignaali kohdennetaan yhteen tai useampaan pulssireunaan liittyvään jännitehyppäykseen tai virtahyppäykseen, joka ainakin
25 normaalisti sijaitsee signaalinsyöttöjännitteen tason alapuolella, ja joka sovitetuilla impedanssin ja/tai resistanssin arvoilla vastaa tai ainakin enimmäkseen vastaa puolta signaalinsyöttöjännitteestä kaksoisterminoituna.

30 Viittaus ominaisuuteen, että signaalin vastaanot-
timen tulee sisältää terminointipiiri, jolla on korostuneen resistiiviset ominaisuudet, sisältää myös valittujen impedanssin (resistanssin) arvojen sovittamisen yhteyden impedanssiin.

Keksinnön yhden suoritusmuodon mukaisesti terminointipiiri voi myös muodostua ainakin kahdesta transistorista, jotka ovat edullisesti NMOS-transistoreita CMOS-teknologioiden tapauksessa.

5 Vastaanottopiirin terminointipiirin kautta vastaanotetun signaalin sallitaan edullisesti kulkea signaalinvahvistuspiiristä, signaalinmuunnospiiristä ja portista läpi ennen kuin signaali näkyy antolinjalla piirin sovit-

10 tamana signaalina. Esillä oleva keksintö sisältää myös signaalivastaa-

15 taanottoimeen liittyvät rakentamis- ja mitoitusvaiheet siten, että mainittu signaalivastaa-

20 ti differentiaaliasteen, joka on sovitettu vastaanottamaan signaaleja pieninä matalatasoisina jännitehyppäyksinä. Differentiaaliaste on rakennettu CMOS-teknologioiden mukaisesti ja se sisältää PMOS-transistoriparin.

"Differentiaalisen" signaalin lähetyksen tapauksessa myös ehdotetaan, että terminointipiiri sisältää ainakin kaksi piiriä, joilla on korostuneen resistiiviset ominai-

25 suudet ja jotka on kytketty yhteyden vastaavien johtimien ja "0"-potentiaalin, maapotentiaalin, signaalinsyöttöjännitteen tai syöttöjännitteen väliin.

30 "Yksipuoleisen" signaalin lähetyksen tapauksessa ainakin kaksi piiriä, joilla on korostuneen resistiiviset ominaisuudet, on kytketty yhteyden johtimen ja toisaalta "0"-potentiaalin tai maapotentiaalin ja toisaalta signaalinsyöttöjännitteen tai syöttöjännitteen väliin.

Ehdotetaan myös, että puskuripiiriin liittyvien transistorien eri kytkennät voidaan aktivoida aikaviiveellä siten, että informaatiota kuljettavan signaalin nouseva pulssireuna ja/tai laskeva pulssireuna viivästyy ajan suhteen useita sellaisia piirejä sekventiaalisesti aktivoi-

35 taessa. Siten viivästetyt tai laajennetut pulssireunat ekvalisoituvat sinimuotoisiksi kapasitanssien avulla.

Useiden peräkkäisestä viivästettyjen transistoriparien kytkennän tapauksessa vaadittavat ohjaussignaalit otetaan yhdestä ja samasta signaalinkääntöasteiden ketjusta.

5 Vastaanottimen terminointipiirit on suunniteltu ja sovitettu sallimaan vastaanotettujen signaalin sijaitsemisen valitulla alhaisella CM-alueella vastaanotinpiirin suhteen.

10 Keksintö sisältää myös lähetin-vastaanotin-yksiköiden ja vastaanotin-lähetin-yksiköiden käytön.

Edut

Pääasiallisina etuina merkinantojärjestelmällä, joka on sovitettu digitaalisille signaaleille keksinnön mukaisesti on, että digitaaliset signaalit voidaan lähettää suuremmalla nopeudella ja alhaisemmalla energiankulutuksella.

20 Tehokas sähköinen sovitus saavutetaan valitsemalla alhainen signaalitaso järjestelmäjännitteen alapuolelta, pienet virtahyppäykset ja/tai jännitehyppäykset digitaalisten signaalien pulssireunojen muodostamiseksi ja resistanssin dominoima lähettimen impedanssi, joka muodostuu lähettimeen liittyvillä transistoreilla jotka on sovitettu yhteyden impedanssiin, ja resistanssin dominoima vastaanottimen impedanssi.

25 Vaadittava lähetin- ja vastaanotinpiirin järjestely on yksinkertainen ja pulssisignaalin lähetys on luotettavaa.

30 Keksintö myös sallii vastaavan lähettimen ja vastaanottimen maareferenssien poikkeamisen toisistaan jopa +/- syöttöjännitteen verran käyttämällä molempia ajopiirejä vastaanotinpiirin CM-alueena.

Keksinnöllisen merkinantojärjestelmän pääasialliset ominaispiirteet esitetään oheisen patenttivaatimuksen 1 karakterisoivassa lauseessa.

35 Piirrosten lyhyt kuvaus

Nyt tullaan kuvaamaan yksityiskohtaisemmin tekniikan taso ja useita esillä olevan keksinnön mukaan rakennettuja signaalinlähetyspiirejä ja signaalinvastaanotto-
piirejä oheisia piirroksia tarkastelemalla, joissa:

5 Kuvio 1 on periaatepiirikaavio tunnetun LVDS-järjestelmän toiminnasta;

 Kuvio 2 kuvaa valitun jännitevaihtelun välillä 1,0 V - 1,4 V tarkoituksen ollessa kuvata kuviossa 1 esitetyn järjestelmän toiminta "yksipuoleisella" signaalointiperiaatteella;

10 Kuvio 3 kuvaa valitun jännitevaihtelun välillä 1,0 V - 1,4 V tarkoituksen ollessa kuvata kuviossa 1 esitetyn järjestelmän toiminnan "differentiaalisella" signaalointiperiaatteella;

15 Kuvio 4 on periaatepiirikaavio, joka kuvaa aiemmin tunnetun PECL-järjestelmän toiminnan;

 Kuvio 5 on periaatepiirikaavio, joka kuvaa aiemmin tunnetun CML-järjestelmän toiminnan;

20 Kuvio 6 on periaatepiirikaavio, joka kuvaa aiemmin tunnetun GTL-järjestelmän toiminnan;

 Kuvio 7 on lohkokaaavio, osaksi yksityiskohtaisessa muodossa, joka kuvaa signaalinlähetyksikön, joka on rakennettu keksinnöllisten periaatteiden mukaisesti ja joka on sovitettu "yksipuoleiseen" merkinantoon;

25 Kuvio 8 on lohkokaaavio, osaksi yksityiskohtaisessa muodossa, joka kuvaa signaalinlähetyksikön, joka on rakennettu keksinnöllisten periaatteiden mukaisesti ja joka on sovitettu "differentiaaliseseen" merkinantoon;

30 Kuvio 9 on lohkokaaavio, osaksi yksityiskohtaisessa muodossa, joka kuvaa signaalinvastaanottoyksikön, joka on rakennettu keksinnöllisten periaatteiden mukaisesti, ja joka on sovitettu vastaanottamaan signaalit "differentiaalisessa" (ja myös "yksipuoleisessa") merkinannossa;

Kuvio 10 kuvaa ajallisen viiveen jännitevaihte-
luille, jotka esiintyvät lähettimen otto- tai ohjauslin-
jalla ja yhteydellä;

5 Kuvio 11 on yksinkertaistettu piirikaavio, joka
kuvaa relevantit resistanssin ja/tai impedanssin arvot
keksinnöllisten periaatteiden mukaisessa pulssigeneroidus-
sa pulssin reunaan liittyvässä signaalinlähetysvaiheessa
"differentiaalisen" merkinannon tapauksessa;

10 Kuvion 12 on tarkoitus kuvata ajasta riippuva sig-
naalimalli viestintäyhteydellä "differentiaalisessa" sig-
naalin lähetyksessä, jossa on alhaiset signaalihyppäykset
tai amplitudi;

Kuvion 13 on tarkoitus kuvata vastaava signaalimal-
li valitulla korkeammalla jännitehyppäyksellä;

15 Kuvion 14 on tarkoitus kuvata ajasta riippuva sig-
naalinsyöttöjännite ja "0"-jännite tai maajännite CMOS-
piirin häiritsemänä;

20 Kuvio 15 on periaatteellinen piirikaavio, joka ku-
vaa puskuripiirin ja ajopiirin transistorikytkennän ta-
pauksessa, jossa signaali lähetetään "aikalaajennetun"
pulssinreunan avulla;

Kuvio 16 kuvaa ajasta riippuvan signaalimallin ku-
vion 15 mukaisen piirikytkennän pulssireunalle;

25 Kuvio 17 kuvaa ajasta riippuvan signaalimallin ja
kuvion 15 mukaisen laajennetun, kahdennetun piirin;

Kuvio 18 kuvaa "idealisoitua" signaalimallin puls-
sireunalle yhdessä edelleen laajennetun kuvion 15 mukaisen
piirin kanssa;

30 Kuvio 19 kuvaa signaalivastaanottimen terminointi-
piirin ensimmäisen suoritusmuodon;

Kuvio 20 kuvaa signaalivastaanottimen terminointi-
piirin toisen suoritusmuodon;

Kuvio 21 kuvaa signaalivastaanottimen terminointi-
piirin kolmannen suoritusmuodon;

Kuvio 22 kuvaa signaalivastaanottimen terminointipiirin neljännen suoritusmuodon;

Kuvio 23 kuvaa signaalivastaanottimen ensimmäisen suoritusmuodon;

5 Kuvio 24 kuvaa signaalivastaanottimen toisen suoritusmuodon;

Kuvio 25 kuvaa signaalivastaanottimen kolmannen suoritusmuodon;

10 Kuvio 26 kuvaa puskuripiirin, jossa on ensimmäisen konfiguraation mukainen täydennysresistanssi;

Kuvio 27 kuvaa ensimmäisen konfiguraation mukaisella täydennysresistanssilla varustetun puskuripiirin, mutta varustettuna erilaisilla resistanssiarvoilla kuin kuviossa 26 on annettu;

15 Kuvio 28 kuvaa piirijärjestelyn, jossa kaikki puskuripiiriin kuuluvat transistorit voidaan ohjata korkeaimpedanssiseen tilaan;

Kuvio 29 kuvaa piirijärjestelyn, jossa kaikki vastaanottimessa olevat terminointiin liittyvät transistorit voidaan ohjata korkeaimpedanssiseen tilaan;

20 Kuvio 30 on yksinkertaistettu piirikaavio lähetinvastaanottimesta ja vastaanotin-lähettimestä (lähetin-vastaanotin), jossa keksinnöllisiä periaatteita voidaan soveltaa;

25 Kuvio 31 kuvaa keksinnöllisten periaatteiden soveltamisen väyläjohtinjärjestelmään, jossa on terminointi molemmissa päissä; ja

Kuvio 32 kuvaa piirijärjestelyn, jossa lähetin on sovitettu lähettämään informaatiota kuljettavat signaalit rinnakkain useisiin (kolmeen) vastaanottimeen, ja jonka avulla keksinnöllisiä periaatteita voidaan soveltaa.

Kuvioiden 1 - 6 mukaisen tekniikan tason kuvaus

35 LVDS-järjestelmä tullaan nyt kuvaamaan yksityiskoh-
taiseemmin kuviota 1 ja kuvioissa 2 ja 3 esitettyjä ajan
suhteen tapahtuvia signaalivaihteluita tarkastellen.

Järjestelmä vaatii pulssinlähetyspiirin (T), yhteyden ja lähetysvälineet (TL) ja pulssinvastaanottoapiirin (R).

5 Kuvattu yhteys (TL) käsittää kaksi linjaa tai johdinta vaadittuine suojapiireineen (S), joiden on tarkoitus suojata epätoivottavia purkausvirtoja vastaan.

Transistori "Cra" määrää lähetinpiirille (T) menevän virran "I". Virran suuruus määrätään transistorin "Cra" hilalle tuotavalla jännitteellä.

10 Virta I kulkee maapotentiaaliin joko kahden ensimmäisen yhteistoiminnassa olevan transistorin tai kahden toisen yhteistoiminnassa olevan transistorin kautta, ja sitten transistorin Crb kautta.

15 Tässä tapauksessa tarkastellaan "differentiaalista" signaalinlähetystä, ja kun ohjaussignaali "+A" tuodaan kahdelle yhteistoiminnassa olevalle transistorille, kehittyy korkea "IH" virran taso ja jännitetaso, joka vastaanotinpiirissä (R) johtaa positiiviseen jännitteeseen vastaanottimessa sijaitsevan terminointiresistanssin RTd yli.

20 Kun ohjaussignaali "-A" tuodaan toisille yhteistoiminnassa oleville transistoreille, kehittyy matala "IL" virran taso ja jännitetaso, joka johtaa vastaanotinpiirissä (R) virtaan, joka antaa negatiivisen jännitteen terminointiresistanssin RTd yli.

25 Sellaisella LVDS-järjestelmällä on ominaisuuksia, jotka vastaavat komplementaarista differentiaalista CMOS-antesignaalia, ja se kykenee ajamaan virran, tyypillisesti noin 3 mA:n virran, molemmissa suunnissa terminointiresistanssin RTd yli.

30 Tässä kohden tulisi huomata, että järjestelmää voidaan käyttää "yksipuoleisena" merkinantojärjestelmänä (kuvion 2 mukaisesti) tai "differentiaalisena" merkinantojärjestelmänä (kuvion 3 mukaisesti).

35 Transistorit Cra ja Crb määräävät valitun ajovirran I, jotka voidaan myös sovittaa säätämään signaalin

"Voa":n ja "Vob":n ja keskilinjaa suunnilleen 1,2 V:iin kuvioiden 2 ja 3 mukaisesti.

Esillä olevassa tapauksessa signaalin ominaiskäyrän ajallinen vaihtelu on esitetty digitaalisena arvona "1" ja digitaalisena arvona "0" varustettuna erottavalla jännitereunalla kuvioita 2 ja 3 tarkasteltaessa, mikä kuvaa että LVDS-signaalin amplitudi on 0,4 V huipusta huipuun.

Kuviossa 1 kuvattua järjestelmää voidaan käyttää CMOS- ja BiCMOS-teknologioissa ja niin ollen transistorit voivat olla NMOS- ja/tai PMOS-tyyppiä.

Tässä kohden voidaan huomata, että vaikka transistorit voivat olla NMOS-transistorien ja PMOS-transistorien muodossa, PMOS-transistorit vaativat määrätyn korkean signaalinsyöttöjännitteen tai ajojännitteen toimiakseen, mikä merkitsee että ajojännitettä ei voida alentaa liikaa. PMOS-transistorin toiminta luultavasti vaarantuisi alle 2V:n jännitteillä, mikä tekisi vaikeaksi käyttää sellaista piiriä käytännössä.

Yhden signaalireunana nimitys on "Fa" kuviossa 2, kun taas lähimmän viereisen reunan nimitys on "Fb". Signaalin "F" tasaisen osan nimitys on "Fc".

Kuviossa 3 signaalin reunojen nimet ovat Fa ja Fa', kun taas signaalin muiden reunojen nimet ovat Fb ja Fb'. Signaalitasojen merkinnät ovat Fc ja Fc'.

Kuvio 4 kuvaa aiemmin tunnetun PECL-järjestelmän periaatteen, jossa lähetinpiiri käyttää kahden lähettimeen liittyvän transistorin emitteripiirejä.

Tässä tapauksessa lähetinpiiri (T) on esikytetty ajopiirillä (D), jossa on kaksi transistoria ja vakiovirtalähde maapotentiaaliin kytkettyinä.

Tämä järjestelmä voidaan sovittaa myös CMOS-teknologiaan ja se käyttää neljää transistoria, jotka on kytketty yhteistoimintaan pareittain siten, että ajopiirin D ottosignaali tai ohjaussignaali aktivoi kaksi transistoria

(yhden ajopiiristä ja yhden signaalinlähetyspiiristä tai puskuripiiristä) siten, että virta ajetaan yhteyden ja terminointiresistanssin (impedanssin) läpi.

5 Kuvio 5 on periaatepiirikaavio, joka kuvaa CML-järjestelmän toiminnan, joka on oleellisesti sama kuin se joka kuviota 4 tarkastellen kuvattiin muiden muassa sen vuoksi, että vakiovirtalähde on kytketty maapotentiaaliin.

10 Tässä tapauksessa kuitenkin lähetinpiirin kahden transistorin kollektoripiirit on kytketty yhteyden (TL) vastaavaan johtimeen.

Kuviossa 6 esitetyn GTL-järjestelmän suhteen voidaan sanoa, että järjestelmä muodostuu pelkästään yhdestä yksipuoleisesta merkinantojärjestelmästä jossa on yksi lähettimeen liittyvä transistori, vaikka tämä transistori 15 on kytketty suoraan "0"-potentiaaliin tai maapotentiaaliin.

Tämä järjestelmä sisältää lähettimen (T) ja suoja-
piirin (S), siirtolinjan (TL) ja vastaanottimen (R).

20 Lähettimen transistori (T1) on kytketty "0"-potentiaaliin tai maapotentiaaliin, ja transistori (T1) kytkeytyy korkeaimpedanssisesta tilasta matalaimpedanssiseen tilaan, jolla on korostuneen resistiiviset ominaisuudet, "hilalla" esiintyvän ohjaussignaalin vasteena, tämän muutoksen lähettäessä pulssin vastaanottoon (R) johtimen 25 tai linjan (TL) yli.

Tässä tapauksessa jännite vaihtelee signaalinsyöttöjännitteestä 1,2 V suunnilleen 0,4 V:iin kuvatus aika-
kaavion mukaisesti pulssireunojen Fa ja Fb rajoittamalla pulssilla.

30 Nähdään myös, että tätä tyyppiä olevaa järjestelmää ei voida sovittaa valittuun antoimpedanssiin, ja että virran kulutus on karkeasti 20 - 40 mA.

Signaalin lähetys tässä järjestelmässä saadaan aikaan pelkästään alentamalla valittu signaalijännitteen

tasoa (1,2 V) yhteydellä (TL), ja vastaanottimessa ei ole mitään sisäistä terminointia.

Tällä hetkellä edullisten keksinnön suoritusmuotojen kuvaus

5 Nyt tullaan kuvaamaan keksinnöllisen merkinantojärjestelmän ehdotetut esimerkkisuoritusmuodot tarkastelemalla kuviota 7 ja sitä seuraavia kuvioita CMOS-teknologiaan ja pääasiassa NMOS-transistoreihin rajoittuvan sovellutuksen osalta.

10 Seuraavassa selityksessä oletetaan, että tarvittaviksi terminointiarvoiksi valitaan 50 ohmia, vaikka alan ammattimies on selvillä siitä, että voidaan valita muitakin terminointiarvoja kuin 50 ohmia.

15 Kuvio 7 on yksityiskohtaisempi kuvaus signaalinlähetyspiiristä, joka muodostuu kahdesta puskuripiiriin liittyvästä NMOS-transistorista ja joka on sovitettu yksipuoleiseen merkinantoon, ja kuvio 8 on yksityiskohtaisempi kuvaus signaalinlähetyspiiristä (T), joka muodostuu neljästä puskuripiiriin liittyvästä NMOS-transistorista ja
20 joka on sovitettu differentiaaliseen signalointiin.

 Kuvio 9 on lohkokaavio, vaikkakin osaksi yksityiskohtainen, joka kuvaa signaalinvastaanottoapiirin (R), joka on sovitettu ensisijaisesti differentiaaliseen merkinantoon. Linja 90b yhdessä terminointipiirin 81 kanssa on
25 jätetty pois yksipuoleisessa merkinannossa, ja vertailujännite (Ref) tuodaan vastaanotinpiiriin 82.

 Siten on esitetty merkinantojärjestelmä, joka on sovitettu digitaalisille signaaleille ja joka sisältää signaalilähettimen (T) 70 ja signaalivastaanottimen (R) 80
30 ja yhteyden (TL) 90, joka yhdistää lähettimen vastaanottiin. Lähettimeen on asetettu ajoaste 71 ja antopuskuripiiri 71', joka sisältää tietyn määrän, kaksi (kuvion 7 mukaisesti) tai neljä (kuvion 8 mukaisesti) NMOS-transistoria.

Kuvion 7 on tarkoitus kuvata piiri yksipuoleiseen merkinantoon siirtolinjalla 90, jossa on vain yksi johdin 90a.

Piiri sisältää kaksi yhteistoiminnassa olevaa transistoria 71a ja 71b, joista ensimmäinen transistori 71a on
 5 kytketty "0"-potentiaaliin tai maapotentiaaliin tietyn kytkennän avulla, kuten emitterikytkentä', ja toinen transistori 71b on kytketty johtimessa 72 esiintyvän signaalinsyöttöjännitteen korkeimpaan positiiviseen tasoon toisen
 10 kytkennän avulla, kuten kollektorikytkentä.

Ensimmäisen transistorin 71a yksi liitäntä, esimerkiksi kollektorikytkentä, on kytketty suoraan toiseen liitäntään, kuten toisen transistorin 71b emitterikytkentä, johtimen 90a lähtiessä tästä liitännästä.

Kyseistä kahta NMOS-transistoria 71a ja 71b ohjataan tai ajetaan yhteisesti vastaanotetun ohjaussignaalin, piirin sisällä generoitu signaali, vasteena, joka kuvatussa tapauksessa muodostuu CMOS-tyyppisestä signaalista linjalla 73 omaten amplitudin, joka vastaa järjestelmäjännitettä tai syöttöjännitettä, esimerkiksi 3,3 V. Tämä transistorien yhteinen ohjaus on sovitettu siten, että yksi
 15 mainituista transistoreista joutuu matalaimpedanssiseen tilaan, jolla on resistanssin dominoimat ominaisuudet, kun taas toinen transistori joutuu korkeaimpedanssiseen tilaan, ja päin vastoin. Tämä kuvataan yksityiskohtaisemmin
 20 kuviota 11 tarkastellen valittujen impedanssiarvojen ja/tai resistanssiarvojen osalta.

Ajopiiri 71 on rakenteeltaan samanlainen kuin kuviossa 8 esitetty ajopiiri, ja se tullaan sen vuoksi kuvaamaan pelkästään kuviota 8 tarkastellen.
 30

Kun ohjaussignaali vastaanotetaan johtimelta 73, transistori 71a tulee johtavaksi tai sulkeutuu, ja sillä on matalaimpedanssiset ominaisuudet, kun taas transistori 71b avautuu ja sillä on siten korkeaimpedanssiset ominaisuudet.
 35

Tarkemmin ottaen kuvion 8 suoritusmuodon tapauksessa valittu antopuskuri 71' sisältää neljä NMOS-transistoria, joista kaksi (71a ja 71d) on yhteistoiminnassa ja sovitettu reagoimaan yhdessä linjalla 74 esiintyvään käännettyyn signaaliin, ja joista jäljellä olevat kaksi (71b ja 71c) ovat yhteistoiminnassa ja sovitetut reagoimaan yhdessä johtimessa 74a esiintyvään kääntämättömään signaaliin.

Kumpikin signaaleista vastaavalla johtimella 74 ja 74a on tarkoitettu aktivoimaan ja vaikuttamaan samanaikaisesti vastaavasti kumpaankin transistoripareista 71a, 71d ja 71b, 71c, joihin vastaavat signaalit kuuluvat.

Lähetintä 70, johon ottosignaali tai ohjaussignaali toimitetaan johdinta tai linjaa 73 pitkin, voidaan syöttää johtimen 73a kautta läpi parittoman määrän signaalinvahvistus- ja/tai signaalininvertointiasteita 75, jotka kuuluvat ajopiiriin, mainittujen asteiden ollessa esitetty kolmena sekventiaalisesti kytkettynä asteena 75a, 75b ja 75c käännetyin signaalin muodostamiseksi, ja sitä voidaan myös syöttää johtimen 73b kautta läpi parillisen määrän (0 mukaan lukien) signaalinvahvistus- ja/tai signaalininvertointiasteita 76, jotka kuuluvat ajopiiriin, tämän asteiden 76 parillisen määrän ollessa kuvattu kahtena sekventiaalisesti kytkettynä asteena 76a ja 76b mainitun kääntämättömän signaalin muodostamiseksi. Kaikki nämä asteet ovat yhteistoiminnassa niin kutsutun ajoasteen 71 sisällä ja ne muodostavat mainitun ajoasteen.

Käytännössä on välttämätöntä, että johtimessa 74a oleva käännetty signaali ja johtimessa 74 oleva kääntämättömän signaali esiintyvät samanaikaisesti, mikä saadaan aikaan aikaviivepiirien avulla. Näitä aikaviivepiirejä ei ole esitetty yksityiskohtaisesti, mutta ne voidaan sisällyttää yhteen tai useampaan aiemmin mainituista asteista, kuten asteeseen 76a, piirin 76a' muodossa, tai piirien 76a ja 76b tai piirien 75a - 75c rakenteesta riippuen.

Signaalinsyöttöjännite, joka esiintyy johtimessa tai linjassa 72 ja joka ajaa antopuskuripiiriin 71' sisältyviä NMOS-transistoreita, valitaan tasoltaan alle 1,0 V:ksi, edullisesti noin tasoksi 0,8 V - 0,4 V, esitetyssä tapauksessa 0,5 V.

Aiemmin mainittu antopuskuri 70' ja siihen sisältyvät NMOS-transistorit on suunniteltu ja sovitettu muodostamaan käytännössä mahdollisimman puhtaan "resistiivisen" lähettimen impedanssin, ja ne sisältävät terminointiimpedanssin, jolla on korostuneen resistiiviset ominaisuudet, ja joka on kytketty vastaanottoon 80 ja joka myös sisältää vastaavan impedanssiliitännän esimerkiksi signaalin lähetyksen optimoinnin sallimiseksi, kuten myöhemmin tullaan kuvaamaan kuviota 11 tarkastellen, ja se siten vaimentaa heijastukset väärin sovitettuun päähän liittyvistä piireistä, mikä muuten aiheuttaisi vääristyneitä signaaleja, jotka puolestaan johtaisivat aikavirheisiin ja lisääntyneeseen häiriösaiteilyyn.

Tämän optimoinnin tuloksena kullekin lähettimen lähettämälle signaalille annetaan reunamuotoinen jännitehyppäys, joka tulee normaalisti olemaan johtimen tai linjan 72 signaalinsyöttöjännitteen alapuolella, ja joka hyvin sovitettujen optimoitujen resistanssin ja/tai impedanssin arvojen tapauksessa vastaa, tai ainakin oleellisesti vastaa, puolta johtimen 72 signaalinsyöttöjännitteestä.

Kukin vastaava signaalininvertointiaste 75a, 75b, 75c ja 76a, 76b muodostuu vastaavasti kahdesta transistorista 78a ja 78b, ja ne on kytketty kuvion 7 tai 8 mukaisesti.

Kunkin aikaviiveen 75a' ja 75b', jotka on valittu asteisiin 75a ja 75b, tulee vastata asteeseen 76a valittua aikaviivettä 76a'.

Kuvio 9 on signaalivastaanottimen (R) 80 lohkokaavio, jossa tietyt lohkot on tehty selvemmäksi CMOS-adap-

teripiiriratkaisulla, joka on sovitettu "differentiaali-
seen" merkinantoon johtimilla tai linjoilla 90a ja 90b.

Tässä tapauksessa on erityisen tärkeää, että sig-
naalivastaanotin 80 sisältää terminointipiirin 81, jolla
5 on matalaimpedanssiset resistiiviset ominaisuudet ja joka
käsittää kaksi transistoria, edullisesti kaksi NMOS-tran-
sistoria, kummankin ollessa varustettu yhteydellä tai joh-
timella 90a ja 90b.

Kuviossa 9 esitetty transistorien 81a ja 81b kyt-
10 kentä on sopii yksipuoleisen merkinannon tapauksessa refe-
renssin tarjoamiseen vastaanottopiirin 82 kytkemättömälle
otolle (Ref).

Differentiaalisen merkinannon tapauksessa kumman-
kin johtimen 90a ja 90b transistori voidaan kytkeä "0"-
15 potentiaaliin tai maapotentiaaliin, tai vaihtoehtoisesti
syöttöjännitteeseen tai signaalinsyöttöjännitteeseen,
vaikkakin puoleen kuviossa 11 luetelluista arvoista. Tämä
johtaa tehon säästöön vastaanottopiirissä suuren herkkyy-
den vaatimuksesta poikkeamatta.

20 Terminointipiirin 81 kautta vastaanotetun signaa-
lin sallitaan kulkea signaalinvahvistuspiirin 82, signaa-
linmuuntopiirin 83, joiden rakenne tunnetaan, ja raken-
teelta tunnetun CMOS-portin 84 kautta, ennen kuin se näkyy
antojohtimessa 85 CMOS-sovitettuna ja piirin sisäisesti
25 sovitettuna signaalipulssina, joka vaihtelee järjestelmä-
jännitteen tason ja 0-tason välillä.

Kuvio 10 kuvaa yhteyden 90 kahdella johtimella 90a
ja 90b kulkevan signaalimallin, jossa huipusta-huippuun-
jännitteet, jotka muodostavat keskiarvon, vaihtelevat vä-
30 lillä 0,15 V - 0,35 V, keskiarvon ollessa 0,25 V.

Kuvio 10 esittää myös CMOS-sovitetun otto- tai oh-
jaussignaalin, joka esiintyy johtimessa 73.

Johtimessa 85 kulkevalla CMOS-sovitetulla antosig-
naalilla on sama muoto kuin johtimessa 73 kulkevalla esi-
35 tetyllä ottosignaalilla.

Kuvio 11 kuvaa piirijärjestelyn, jossa lähetinpiirissä aktivoituilla puskuripiiriin liittyvillä NMOS-transistoreilla on haluttu resistanssi ja/tai impedanssisovitus lähettimeen liittyvien antopiirien ja vastaanottimeen liittyvien ottopiirien ja yhteyden 90 impedanssin välillä. Ymmärretään, että kuvattu tila on ihanteellinen tila varustettuna esimerkinomaisilla ja määritellyillä resistanssiarvoilla.

Kuviossa 8 annetut transistorien tunnisteet on annettu myös kuviossa 11 selvyuden vuoksi.

Kuvio 12 kuvaa ajan suhteen signaalimallin yhteyden 90 kahdella johtimella 90a ja 90b tapauksessa jossa signaali lähetetään matalin jännitehyppäyksin tai amplitudin ja alhaisilla signaali-kohina-suhteilla.

Tässä tapauksessa signaalihyppäys on välillä 0,1 V - 0,4 V ja signaalinsyöttöjännite 72 on 0,5 V.

Kuvio 13 kuvaa signaalimallin ajan suhteen yhteyden 90 kahdella johtimella 90a ja 90b suuremmalla jännitehyppäyksellä tai amplitudilla ja korkeammalla signaalikohina-suhteella.

Tässä tapauksessa jännitehyppäys on välillä 0,2 V - 0,6 V ja signaalinsyöttöjännite 72 on 0,8 V.

Kuvioissa 12 ja 13 esitetyt signaalireunat tai pulssireunat on merkitty samoilla viitteillä kuin kuviossa 3 käytetyt.

Kuvio 14 kuvaa ajan suhteen häiriintyneen (CMOS-piirien vuoksi) signaalinsyöttöjännitteen 72 keskiarvon ollessa 0,8 V. Kuvio 14 kuvaa myös ajan suhteen vaihtelun "0"-potentiaalille tai maapotentiaalille, joka on myös sisäisten piirien häiritsemä.

Havaitaan, että kuvatut ajan suhteen vaihtelut pulssissa ja jännitteessä johtuvat piirin sisäisistä kytkimistä ja voivat siten vaihdella tapauksesta toiseen.

Ei kuitenkaan ole epätavallista, että jännitteessä esiintyvät vaihtelut ovat pienempiä kuin tässä esitetyt.

Palattaessa kuviossa 9 esitettyyn vastaanotinpiiriin tullaan siten näkemään, että tämä piiri kykenee vastaanottamaan ja tunnistamaan alhaisen informaatiota kuljettavan jännitteen pienin jännitevaihteluin ja/tai 0-siirtymän.

Niin ollen vastaanotin 82 voi sisältää yhden ainoan differentiaaliasteen, joka voi puolestaan sisältää parin PMOS-transistoreita tunnettujen menetelmien mukaisesti (katso kuvio 9).

Differentiaaliaste toimii alhaisemmalla CM-alueella ja on siten vähemmän tehoa vaativa ja tuottaa vähemmän aikavirheitä.

Alhaisemmalla CM-alueella tarkoitetaan normaalisti "0":sta hiukan yli puoleen syöttöjännitteestä, vaikka tietysti voi esiintyä alle "0":n tasoja, esimerkiksi aina -0,6 V saakka.

Jos alhaiset impedanssiarvot, joilla on korostuneen resistiiviset ominaisuudet transistorien osalta, vaativat säätöä, tämä voidaan saavuttaa kytkemällä sarjaresistansseja tai rinnakkaisresistansseja yhteyden 90 johtimiin 90a ja 90b, kuten alla selitetään tarkemmin kuvioita 26 ja 27 tarkasteltaessa.

Kuvio 15 on periaatepiirikaavio, joka kuvaa puskuripiirin 71', transistorijärjestelyn ja ajopiirin 71 signaalilähetykselle jossa on "aikaviive" tai ajan suhteen laajennettu signaalireunan aika.

On havaittu, että kun reunan muodostaminen tapahtuu kuvioiden 7 tai 8 mukaisesti, kytkentäaika voi olla liian lyhyt, mistä seuraa lyhyt nousu- ja laskuaika, jolloin generoituneet harmoniset tuottavat säteilyä ja heikentävät vastaanottoa heijastuneiden häiriöiden seurauksena.

Kuvio 15 kuvaa näihin ongelmiin ratkaisun, jossa yhteistoiminnassa olevat transistoriparit aktivoidaan peräkkäin.

Kuvion 15 mukaisesti transistorit 71a ja 71d aktivoidaan ensimmäisen aikaosuuden t1 aikana, annettu kuviossa 16, johtimilla 74 esiintyvällä pulssilla, kun taas transistorit 71c ja 71b deaktivoidaan samaan aikaan johtimella 74a esiintyvällä pulssilla.

Seuraavan aikaosuuden t2 aikana transistorit 71b' ja 71c' deaktivoidaan johtimilla 74' esiintyvällä pulssilla, kun taas transistorit 71d' ja 71a' aktivoidaan samaan aikaan johtimessa 74a' esiintyvällä pulssilla.

Jos oletetaan, että transistoreilla on aktivoitussa tilassa jokin resistanssiarvo tai impedanssin arvo (esimerkiksi 100 ohmia), lähetinpiirin kokonaisresistanssin arvo putoaa puoleen mainitusta arvosta aikaosuudesta t1 aikaosuuteen t2 johtimen läpi kulkevan virran kasvaessa.

Tasoitettu tai ekvalisoitu aktivoitujen kapasitanssien 79 nousu on esitetty katkoviivoilla kuviossa 16.

Ajallinen etäisyys t2 - t1 valitaan kääntävässä ja/tai aikaviiveasteessa 75d ja 76c.

Kuvio 16 osoittaa, että signaalireunalle Fa voidaan antaa jonkin verran sinimuotoinen muoto pelkästään kaksivaiheisella valittujen resistanssiarvojen tai impedanssiarvojen (100 ohmia) aktivoinnilla.

Kuvio 17 esittää signaalireunan Fa muodon käytettäessä neljää astetta, jotka on viivästetty keskenään saman määrän tasoitetulla jännitenousulla, joka voidaan saavuttaa helposti modifioimalla kuviossa 15 esitettyjä piirejä, kuten helposti ymmärretään.

Kuvion 18 on tarkoitus kuvata mahdollisuus muodostaa sinimuotoisemmin sovitettu signaalireuna valitsemalla asteet yksitellen useista olemassa olevista asteista ja sovittamalla ajallinen etäisyys kunkin yksittäisen asteen aktivoinnin välillä.

Aivan ilmeisesti vastaavat toimenpiteet käänteisessä merkityksessä johtavat vastaavaan signaalireunan Fb ai-

kalaajennukseen, vaikka tätä ei kuvata yksityiskohtaisesti.

Kuviossa 15 esitetyn piirijärjestelyn on siten tarkoitus tarjota edellytykset sovitettun, hitaasti nousevan tai laskevan (vaikkakaan sitä ei ole esitetty) signaalireunan, jossa transistoriparin 71a ja 71d impedanssiarvo (esimerkiksi 100 ohmia) aktivoidaan ja toinen transistoripari 71b ja 71c deaktivoidaan (johtaa äärettömään impedanssiin), jonka jälkeen lisätransistoripari 71a' ja 71d' deaktivoidaan ja lisätransistoripari 71b' ja 71c' aktivoidaan, mikä antaa yhteensä puolet resistanssin arvosta.

Säteilyä voidaan vähentää ja induktiivisen syötön induktiivista vaikutusta voidaan vähentää hitaasti nousevalla tai laskevalla reunalla.

Lisäksi kuvatut kapasitanssit 79 tasoittavat jännitevaihteluja, joita esiintyy signaalireunaa muodostettaessa.

Kun valitaan useita osuuksia (kuten kuviossa 18 on esitetty), transistoripareille vaadittavat signaalit voidaan ottaa yhdestä ainoasta invertointiasteiden ketjusta 75a - 75d, ja niin edelleen.

Kuvio 19 kuvaa ensimmäisen esimerkinomaisen suoritustemuodon terminointipiiristä 81, joka kuuluu signaalivastaanottoon 80.

Tässä tapauksessa symmetriset 100 ohmin vastukset tai resistanssit kytketään signaalijohtimen 90a ja maan tai "0"-potentiaalin ja signaalinsyöttöjännitteen välille. Tässä tapauksessa signaali-informaatio esiintyy symmetrisesti 0,25V:n keskiarvopisteen ympärillä.

Havaitaan, että "0"-potentiaalin ei välttämättä tarvitse olla "0"- tai maapotentiaali, vaan se voi olla myös positiivinen ja joissakin tapauksissa jopa negatiivinen keskiarvopisteen muuttuessa vastaavasti.

Kuvion 20 on tarkoitus kuvata epäsymmetristä sovutusta, jossa valitut 60 ohmin resistanssit ja 300 ohmin

resistanssit nostavat signaali-informaation jännitetasoa. Jännitetaso laskee päinvastaisilla resistanssiarvoilla.

Syöttöjännitettä voidaan käyttää signaalinsyöttöjännitteen (0,5V) sijasta yksipuoleisen merkinannon ja myöhemmän aktivoinnin tapauksessa.

Valittuja resistanssiarvoja voidaan tietysti vaihdella eri jännitteiden muodostamiseksi.

Kuvio 21 esittää 50 ohmin resistanssin kytkettynä "0"-potentiaaliin differentiaalista merkinantoa varten, ja kuvio 22 esittää 50 ohmin resistanssin kytkettynä signaalinsyöttöjännitteeseen signaali-informaation jännitetason yhdistämiseksi "0"-potentiaaliin tai signaalinsyöttöjännitteen tasoon (syöttöjännitteen taso).

Tämä sovitus tulee suorittaa suhteessa siihen vastaanottotasoon jota varten vastaanotin on suunniteltu tai sovitettu.

Kuvioissa 19 - 22 kuvattu terminointipiiri voidaan tehdä piirin sisäiseksi tai piirin ulkopuoliseksi.

Kuvioissa 21 ja 22 kuvatut piirit on myös rakennettu ilman sisäistä virtalähdettä.

Keksinnön piiriin sisältyy kuvioiden 19 - 22 esimerkinomaisissa suoritusmuodoissa esitettyjen resistanssien korvaaminen transistoreilla, jotka ajetaan matalaimpedanssiseen tilaan, jolla on edullisesti korostuneen resistiiviset ominaisuudet, aktivoimalla lisäresistansseja tarpeen mukaan.

Kuvion 23 on tarkoitus kuvata ensimmäinen esimerkinomainen suoritusmuoto signaalivastaanottimesta, jossa on sisäinen referenssi tilasiirtymälle tai kytkentäjännitteelle tai tasolle, jossa lähettimen puolella esiintyvät ohjaussignaalien aiheuttamat jännitevaihtelut voidaan arvioida.

Kuvion 24 on tarkoitus osoittaa, että kuviossa 23 kuvattu piiri voi sisältää ulkoisen jännitereferenssin.

Kuvion 25 on tarkoitus osoittaa, että jännitereferenssi voi olla yhdistetty maapotentiaaliin tai jännitearvoon suuriohmisten resistanssien R1 ja R2 välityksellä, joilla on samat tai eri arvot.

5 Kuvioissa 23 - 25 esitetyt terminoimattomat vastaanottimet voidaan kytkeä valittuun terminointipiiriin jonkin kuvioista 19 - 22 mukaisesti, tai näiden kuvioiden yhdistelmän mukaisesti.

10 Tässä oletetaan, että vastaavasti signaalinsyöttöjännitteet lähettimessä ja vastaanottimessa on sovitettu siten, että signaalitaso sijaitsee symmetrisesti vastaanottimen tilasiirtymän tai kytkentätason ympärillä.

Lähettimen signaalinsyöttöjännite voi olla sama tai erilainen kuin vastaanottimen signaalinsyöttöjännite.

15 Kuvioiden 26 ja 27 on tarkoitus havainnollistaa vaihtoehtoja esitetyille puskuripiireille ja/tai esitetyille terminointipiireille 81.

20 Kuvio 26 osoittaa, että käytetyt transistorit 71a ja 71b tarjoavat matalaimpedanssisen arvon 5 ohmia tai äärettömän impedanssin valitusta tilasta riippuen, ja että sarjavastus R3 (45 ohmia) on kytketty johtimen 90 ja vastaanottimen sovitusta varten (80), jotta sovitukselle saataisiin valittu arvo, esimerkiksi 50 ohmia.

25 Kuvio 27 esittää transistorit 71a ja 71b kytkettyinä sarjaan resistanssiin R4 (40 ohmia), ja linjaan liittyvän resistanssin R5 (5 ohmia).

30 Periaatteita yhden tai useamman resistanssin sekoittamiseksi yhden tai useamman transistorin kanssa, kuten kuvioissa 26 ja 27 on esitetty, voidaan myös soveltaa signaalivastaanottimessa 80 olevaan terminointipiiriin 81.

35 Kun prosessin toleranssit ovat paremmat, so. ne ovat alhaisemmat resistanssien suhteen, voi olla hyödyllistä sallia näiden olla dominoivia (suurempia) suhteessa transistorien arvoihin niiden aktivoituvissa tilassa kokonaistoleranssin parantamiseksi.

Tullaan myös havaitsemaan, että ajopiirin syöttöjännitteellä ja puskuripiirin signaalinsyöttöjännitteellä voi olla poikkeavat "0"-potentiaalit ja/tai maapotentiaalit.

5 "0"-potentiaali voidaan myös kytkeä maahan, tai maasubstraattiin, valitun resistanssin kautta (R10 kuviossa 20).

 On myös mahdollista alentaa signaalinsyöttöjännitettä 77 siten, että mainittu jännite siirtyy suhteessa
10 maapotentiaaliin tai "0"-potentiaaliin, esimerkiksi välille $+0,2\text{ V}$ ja $-0,2\text{ V}$.

 Signaalinsyöttöjännitteen valinta on jossain määrin nopeudesta riippuva, mikä tarkoittaa että arvo on edullisesti $0,3\text{ V} - 0,4\text{ V}$ tiettyjen edullisten CMOS-tekno-
15 logioiden tapauksessa ja nopeuden 50 Mbittiä/s yläpuolella, ja alhaisemmalla $+0,2\text{ V}$:n tasolla korkeampien nopeuksien tapauksessa.

 Valittu lähettimen syöttöjännite ja vastaanottimen syöttöjännite ei vaikuta signaalin tuottoon ja signaalin
20 lähetykseen, kuten valittu signaalinsyöttöjännite vaikuttaa.

 Kuuluu myös keksinnön piiriin sallia differentiaalinen merkinanto terminoimattoman vastaanotinpiirin osalta kuvioden 23 - 25 mukaisesti.

25 Kuvion 28 on tarkoitus kuvata piirijärjestely, jossa kaikki puskuripiirin transistorit voidaan ohjata korkeaimpedanssiseen tilaan.

 Tähän tarkoitukseen käytetään PMOS-transistoria 75e, joka voidaan saattaa ohjaussignaalin avulla tilaan
30 jolla on korkeaimpedanssiset ominaisuudet, jossa aste 75c ja aste 76b voivat molemmat ottaa tilan jossa "0"-potentiaali esiintyy johtimilla 74 ja 74a aktivoitujen matalaresistiivisten transistorien 75f ja 75f' kautta, josta seuraa, että puskuripiirin kaikki transistorit ottavat
35 tilan jolla on korkeaimpedanssiset ominaisuudet.

Nämä transistorit valitaan nyt siten, että niillä on vaadittavat resistanssiin liittyvät impedanssiarvot terminointipiiriin nähden.

5 Kuvion 29 on tarkoitus kuvata piirijärjestely, jossa kaikki vastaanottimen terminointipiiriin 81 kuuluvat transistorit voidaan ohjata korkeaimpedanssiseen tilaan.

Tätä varten transistoreille 75g, 75h, 75i ja 75j tuodaan ohjaussignaalit, jotka vievät transistorit korkeaimpedanssiseen tilaan.

10 Lisäresistanssit ja/tai impedanssit voidaan akti-voida aiemmin kuvatulla tavalla.

Kuvio 30 on yksinkertaistettu piirikaavio lähetin-vastaanotin-yksiköstä, jossa voidaan käyttää keksinnön mukaisia puskuripiirejä/terminointipiiriä (tai ilman sitä).

15 Lähetin 70 on lähetysmoodissa vastaanottimen 80 kanssa yhteyden 90 kautta, ja vastaanotin 80' voi olla estetty vastaanottamasta signaalia tai se avoin signaalin vastaanotolle.

20 Tässä suhteessa puskuripiiriin liittyvät transistorit (71a', 71b' ja 71c', 71d' vastaavasti) voidaan sisällyttää mukaan sovitetun terminointipiirin muodostamiseksi.

25 Tämä piiri kytketään signaalin vastaanottaville puolille.

Kuvio 31 esittää keksinnölliset periaatteet sovellettuina väyläjohtimeen 90', jossa on sovitettu terminointi 81 molemmissa päissä. Samalla tavoin kuvion 30 suoritustemuodon kanssa lähetin 70 kykenee lähettämään informaatiota kuljettavat signaalit yhdelle tai useammalle vastaanottimelle 80' ja/tai 80".

Terminointipiiri 81 voisi olla myös vastaanottimen piirinsisäinen piiri.

35 Kuvio 32 esittää piirijärjestelyn, jossa lähetin 70 lähettää informaatiota kuljettavat digitaaliset signaalit

rinnakkain usealle (kolmelle) vastaanottimelle 80, 80' ja 80", jossa piirikytkennässä voidaan soveltaa keksinnöllisiä periaatteita.

5 Tämä tarjoaa olosuhteet joissa signaalit voidaan haaroittaa tarkasteltavaan jakeluverkkoon.

Tämä vaatii lisäyksen ajokapasiteettiin ja vähennyksen antoimpedanssiin signaalitason ylläpitämiseksi (katso myös kuvio 31).

10 Irroitettavissa olevaa ajoyksikköä, kuvion 28 mukaisesti, voidaan myös käyttää ajoyksikössä, jossa halutaan säädettävää ajokapasiteettia.

Kun on saatavilla kaksi puskuripiiriä, joilla on erilaiset ajokapasiteetit, yksi jolla on yksittäisajokapasiteetti (tai 50 ohmia), ja yksi jolla on toinen ajokapasiteetti, kuten kaksittaisajokapasiteetti (tai 25 ohmia),
15 ajokapasiteettia voidaan vaihdella neljässä portaassa 0, 1, 2 tai 3 kertaa, Z_{ut} = ääretön, 50 ohmia, 25 ohmia ja 17 ohmia, yhdistämällä mainitut ajokapasiteetit.

20 Luonnollisesti lisäportaita voidaan lisätä yksinkertaisena lisätoimenpiteenä.

Edellä esitetyssä, ja myös seuraavissa patenttivaatimuksissa, ilmaisua "resistiiviset" ominaisuudet on käytetty tarkoituksena selventää keksinnön merkittäviä ominaisuuksia ja tiettyä valittujen transistorien astetta
25 määriteltäessä.

Valittujen ilmaisujen normaalin tulkinnan lisäksi ilmaisuille annetaan myös erikoismerkitys.

Siten on patenttihakemuksen piirissä, että transistoreille valitut jännitearvot sovitetaan manuaalisesti
30 siten, että lineaarinen resistiivinen komponentti kollektorikytkennän ja emitterikytkennän välillä dominoi.

Tarkemmin ottaen tämä merkitsee, että NMOS-transistorien resistanssiarvo tulee olemaan vakio, tai ainakin yleisesti vakio, vaihtelevalla jännitteellä.

Ymmärretään, että keksintö ei rajoitu sen edellä selitettyihin ja kuvattuihin esimerkkisuoritusmuotoihin, ja että muunnelmia voidaan tehdä keksinnöllisen konseptin puitteissa, joka määritellään seuraavissa patenttivaatimuksissa.

5

Patenttivaatimukset

1. Merkinantojärjestelmä, joka on sovitettu digitaalisiin signaaleille ja joka sisältää signaalilähettimen ja signaalivastaanottimen, joihin syötetään jännitejärjestelmäjännitteestä jolle on annettu ensimmäinen jännitetaso, ja yhteyden joka kytkee lähettimen vastaanottiin, jossa signaalilähettimeen on asetettu antopuskuri, joka sisältää kaksi sarjaan kytkettyä transistoria kytkettynä informaatiota kuljettavalle ylhäällä olevalle digitaalityyppiselle antosignaaliin sovitettun jännitteen ja alhaalla olevalle informaatiota kuljettavalle digitaalityyppiselle antosignaaliin sovitettun jännitteen väliin, jossa yksi mainituista transistoreista (71a) on kytketty signaalinsyöttöjännitteen alhaisimpaan tasoon, kuten "0"-potentiaali tai maapotentiaali, ja jossa toinen transistori (71b) on kytketty mainitun signaalinsyöttöjännitteen (72) korkeimpaan tasoon, jossa yhteyden (90) yksi johdin (90a), joka lähettää informaatiota kuljettavan signaalin, on kytketty mainittujen transistorien väliin, jossa ylhäällä olevalle informaatiota kuljettavalle signaaliin sovitettu mainittu signaalinsyöttöjännite on valittu jännitetasoksi joka on järjestelmäjännitteen mainitun ensimmäisen jännitetason alapuolella, ja jossa mainittuja transistoreita (71a, 71b) ohjataan ja ajetaan vastaanotetun ohjaussignaalin vasteena siten, että mainitun informaatiota kuljettavan antosignaalin muodostamiseksi mainitut transistorit laitetaan kytkeytymään korkeaimpedanssisesta tilasta matalaimpedanssiseen tilaan, t u n n e t t u siitä, että matalaimpedanssisessa tilassa ollessaan transistorit ajetaan esittämään resistiiviset, tai ainakin valitsevasti resistiiviset, ominaisuudet, impedanssiarvon ollessa sovitettu yhteyden impedanssiarvoon, että sarjaan kytketyt transistorit ovat keskenään samaa tyyppiä ja että mainitut ohjaussignaalit on sovitettu ajamaan yksi tran-

sistori korkeaimpedanssiseen tilaan ja toinen transistori matalaimpedanssiseen tilaan.

2. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että ensimmäisen transistorin (71a) yksi liitäntä on kytketty "0"-potentiaaliin ja/tai maapotentiaaliin, kun taas toinen liitäntä on kytketty mainittuun johtimeen (90a) ja toisen transistorin (71b) ensimmäiseen liitäntään, ja toinen liitäntä on kytketty positiiviseen signaalinsyöttöjännitteeseen (72), ja
 5
 10 että molemmat transistorit (71a, 71b) on suunniteltu muuttamaan tilojaan samanaikaisesti vastaanotettujen ohjaussignaalien (73) vasteena.

3. Patenttivaatimuksen 1 tai 2 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että puskuripiirin transistorien valitut resistanssin dominoimat impedanssiarvot, valinnaisesti lisäresistanssin, yhteyden impedanssiarvon ja vastaanottimen impedanssiarvon kanssa, ovat samat tai oleellisesti samat.
 15

4. Patenttivaatimuksen 1, 2 tai 3 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että toiselle transistorille viety signaalinsyöttöjännite on alle 1,5V.
 20

5. Patenttivaatimuksen 4 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että signaalinsyöttöjännitteen arvo valitaan vastaanottimen vaatimusten mukaan pienimmän signaali-kohina-suhteen saamiseksi.
 25

6. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että signaalinlähetyksen ajo- ja puskuripiirejä varten on valittu keskenään samat teknologiat, ja että keskenään samat teknologiat on valittu signaalin vastaanottaville terminointipiireille ja vastaanotinpiireille.
 30

7. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että puskuripiiriin liittyvät transistorit on tuotettu CMOS-teknologioiden mukaisesti.
 35

8. Patenttivaatimuksen 1 tai 7 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että transistorit ovat NMOS-transistoreita.

5 9. Patenttivaatimuksen 1, 7 tai 8 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että toiselle transistorille (71b) viety signaalinsyöttöjännite on positiivinen jännite.

10 10. Patenttivaatimuksen 1, 7, 8 tai 9 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että kyseistä kahta sarjaan kytkettyä transistoria voidaan käyttää yksipuoleiseen merkinantoon, ja että neljää pareittain sarjaan kytkettyä transistoria voidaan käyttää differentiaaliseen merkinantoon.

15 11. Patenttivaatimuksen 1, 7 tai 10 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että mainittu antopuskuripiiri sisältää ainakin kaksi NMOS-transistoria, joista yksi tai kaksi on yhteistoiminnassa ja sovitettu kontrolloitavaksi tai ohjattavaksi käännetyllä ohjaussignaalilla, ja joista yksi tai kaksi on yhteistoiminnassa ja
20 sovitettu kontrolloitavaksi tai ohjattavaksi kääntämättömällä ohjaussignaalilla, ja että kummankin mainituista ohjaussignaaleista on tarkoitus aktivoida ja vaikuttaa samanaikaisesti vastaavaan transistoriin.

25 12. Patenttivaatimuksen 11 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että lähettimelle toimitettu otto- tai ohjaussignaali voidaan syöttää parittomalla määrällä signaalinvahvistus- ja/tai signaalinkääntöasteita, jotka muodostavat mainitun käännetyin signaalin, ja se voidaan syöttää myös parillisella määrällä (0 mukaan
30 lukien) signaalinvahvistus- ja/tai signaalinkääntöasteita, jotka muodostavat mainitun kääntämättömän signaalin.

35 13. Patenttivaatimuksen 12 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että käännetty signaali ja kääntämätön signaali voidaan saada esiintymään samanaikaisesti aikaviivepiirien avulla.

14. Patenttivaatimuksen 1, 9 tai 11 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että mainittujen NMOS-transistorien läpi ajettava signaalinsyöttöjännite on alle 1,0V, edullisesti noin 0,8 V - 0,4 V.

5 15. Patenttivaatimuksen 1, 11 tai 12 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että mainittu antopuskuripiiri on rakennettu ja sovitettu vastaavan transistorin avulla valitun resistanssin dominoiman lähe-
tinimpedanssin muodostamiseksi signaalin lähetyksessä.

10 16. Patenttivaatimuksen 1 tai 5 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että informaatiota kuljettavalle antosignaalille määrätään yksi tai useampia reunariippuvia jännitehyppäyksiä tai virtahyppäyksiä, jotka sovitetuissa impedanssiarvoissa vastaavat, tai ainakin
15 yleisesti vastaavat, puolta signaalinsyöttöjännitteestä.

17. Patenttivaatimuksen 1 tai 11 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että signaalivastaa-
taanotin sisältää terminointipiirin, jolla on korostuneen resistiiviset ominaisuudet.

20 18. Patenttivaatimuksen 17 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että terminointipiiri muodostuu ainakin kahdesta transistorista, edullisesti kahdesta NMOS-transistorista.

25 19. Patenttivaatimuksen 17 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että terminointipiirin kautta vastaanotetun signaalin sallitaan kulkea signaalin-
vahvistuspiirin, signaalinmuuntopiirin ja portin kautta ennen kuin mainittu signaali esiintyy antojohtimessa pii-
rin sovittamana signaalina.

30 20. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että signaalivastaa-
notin sisältää differentiaaliasteen, joka on sovitettu vastaanottamaan signaalit joissa on pieniä jännitehyppäyksiä ja joilla on alhaiset jännitetasot.

21. Patenttivaatimuksen 7 tai 20 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että differentiaaliaste muodostuu yhdestä PMOS-transistorien parista.

5 22. Patenttivaatimuksen 17 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että differentiaalisen signaalinlähetyksen tapauksessa terminointipiiri muodostuu ainakin kahdesta piiristä, joilla on korostuneen resistiiviset ominaisuudet ja jotka on kytketty yhteyden vastavien johtimien ja "0"-potentiaalin, maapotentiaalin, signaalinsyöttöjännitteen tai syöttöjännitteen väliin.
10

23. Patenttivaatimuksen 17 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että yksipuoleisen signaalinlähetyksen tapauksessa terminointipiiri muodostuu ainakin kahdesta piiristä, joilla on korostuneen resistiiviset ominaisuudet ja jotka on kytketty yhteyden johtimen ja toisaalta "0"-potentiaalin tai maapotentiaalin, ja toisaalta signaalinsyöttöjännitteen tai syöttöjännitteen väliin.
15

24. Patenttivaatimuksen 1 tai 11 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että puskuripiiriin sisältyviä transistoreita voidaan käyttää aikaviiveellä informaatiota kuljettavan signaalin nousureunan ja/tai laskureunan viivästämiseksi tai laajentamiseksi.
20

25. Patenttivaatimuksen 24 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että viivästetty signaalireuna on ekvalisoitu sinimuotoiseksi kapasitanssien avulla.
25

26. Patenttivaatimuksen 24 tai 25 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että ohjaussignaalit useille pareille peräkkäin aikaviivästettyjä transistoreita otetaan yhdestä ja samasta signaalinkääntöasteiden ketjusta.
30

27. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että vastaanottimen terminointipiirit on rakennettu ja sovitettu vastaanottamaan
35

signaaleja, jotka sijaitsevat vastaanotinpiirin valitulla CM-alueella.

28. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, joka sisältää ensimmäisen lähetin-vastaanotin-yksikön (70, 80' kuviossa 30), lähetysjohtimen tai -linjan (90) ja toisen vastaanotin-lähetin-yksikön (80), t u n n e t t u siitä, että lähetin sisältää puskuripiirin, jossa on kaksi sarjaan kytkettyä matalaimpedanssista ja johtimeen sovitettua transistoria (71a, 71b).

29. Patenttivaatimuksen 28 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että lähetin sisältää neljä transistoria, jotka on kytketty sarjaan pareittain.

30. Patenttivaatimuksen 28 tai 29 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että lähetin sisältää lisäksi pareittain sarjaan kytketyt transistorit pitkän nousuajan omaavan pulssireunan muodostamiseksi.

31. Patenttivaatimuksen 28 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että kaikkien puskuripiiriin (71') kuuluvien transistorien on tarkoitus ottaa korkeaimpedanssiset arvot ohjaussignaalin vasteena lähetinpiirin sulkemiseksi.

32. Patenttivaatimuksen 1 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että mainittu ohjaussignaali aktivoi transistorin (75e).

33. Patenttivaatimuksen 31 tai 32 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että purkuripiiriin liittyvät transistorit (71a', 71b' ja 71c', 71d' vastaavasti), jotka kuuluvat valittuun lähettimeen, aktivoidaan lisäpiirin (71k) avulla esittämään matalan impedanssin ja resistanssin dominoivat arvot sovitettun terminointipiirin muodostamiseksi, vastaanotettaessa signaaleja viereiseen vastaanottoimeen.

34. Patenttivaatimuksen 31 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että useita lähetin-vastaanotin-yksiköitä (70, 80') on kytketty väyläjohtimeen

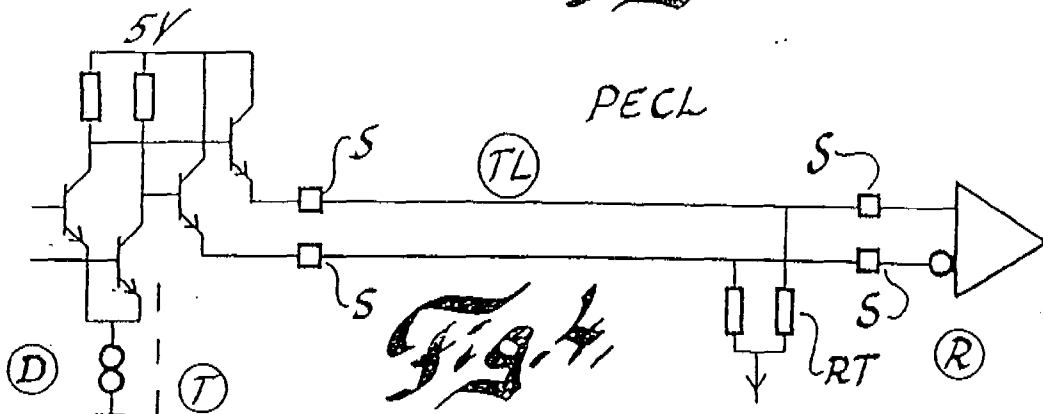
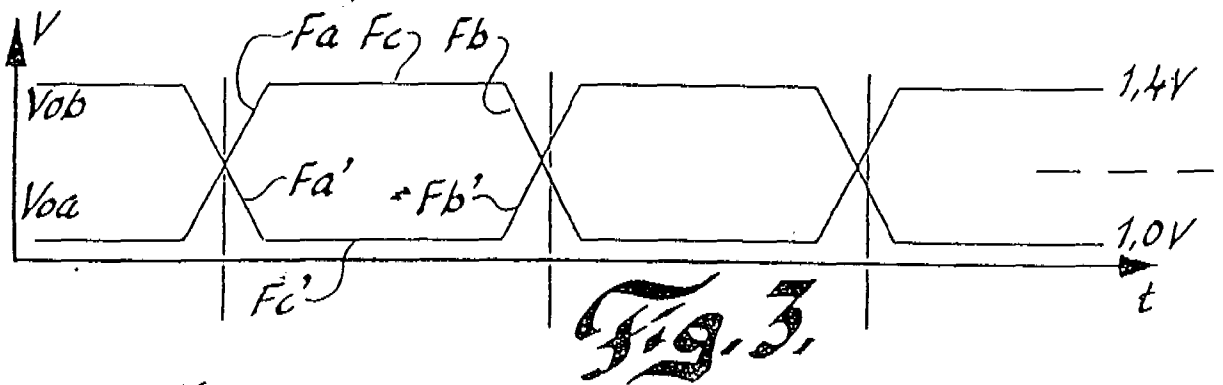
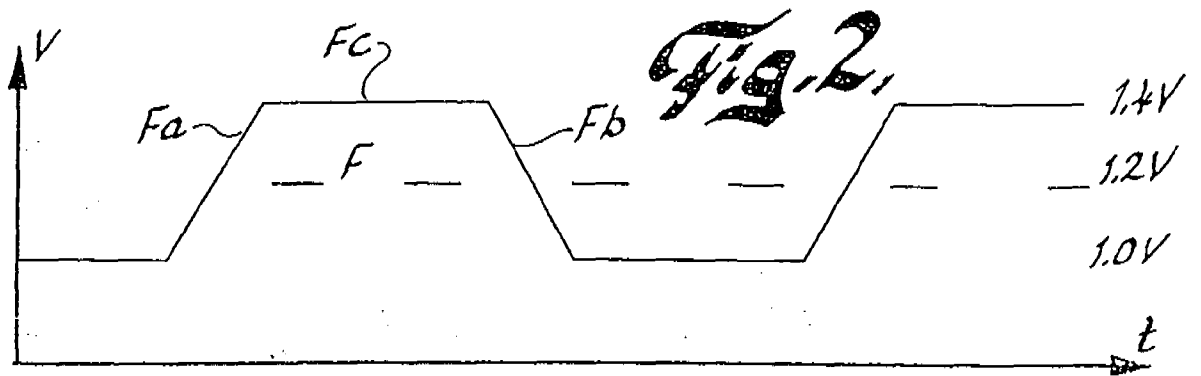
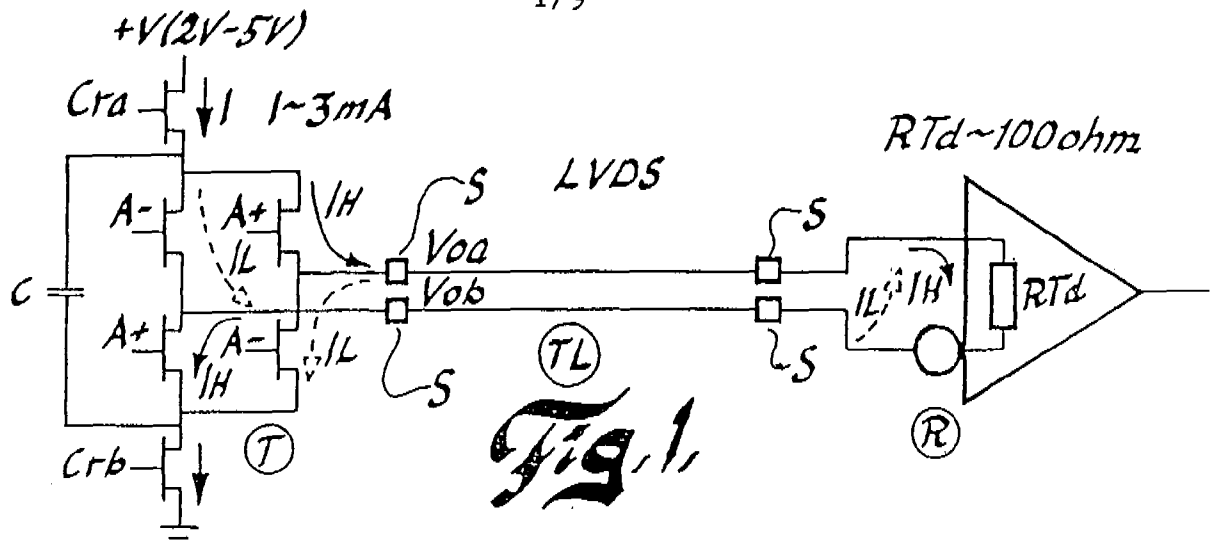
(90'), ja että mainittu väyläjohdin sisältää terminointipiirin.

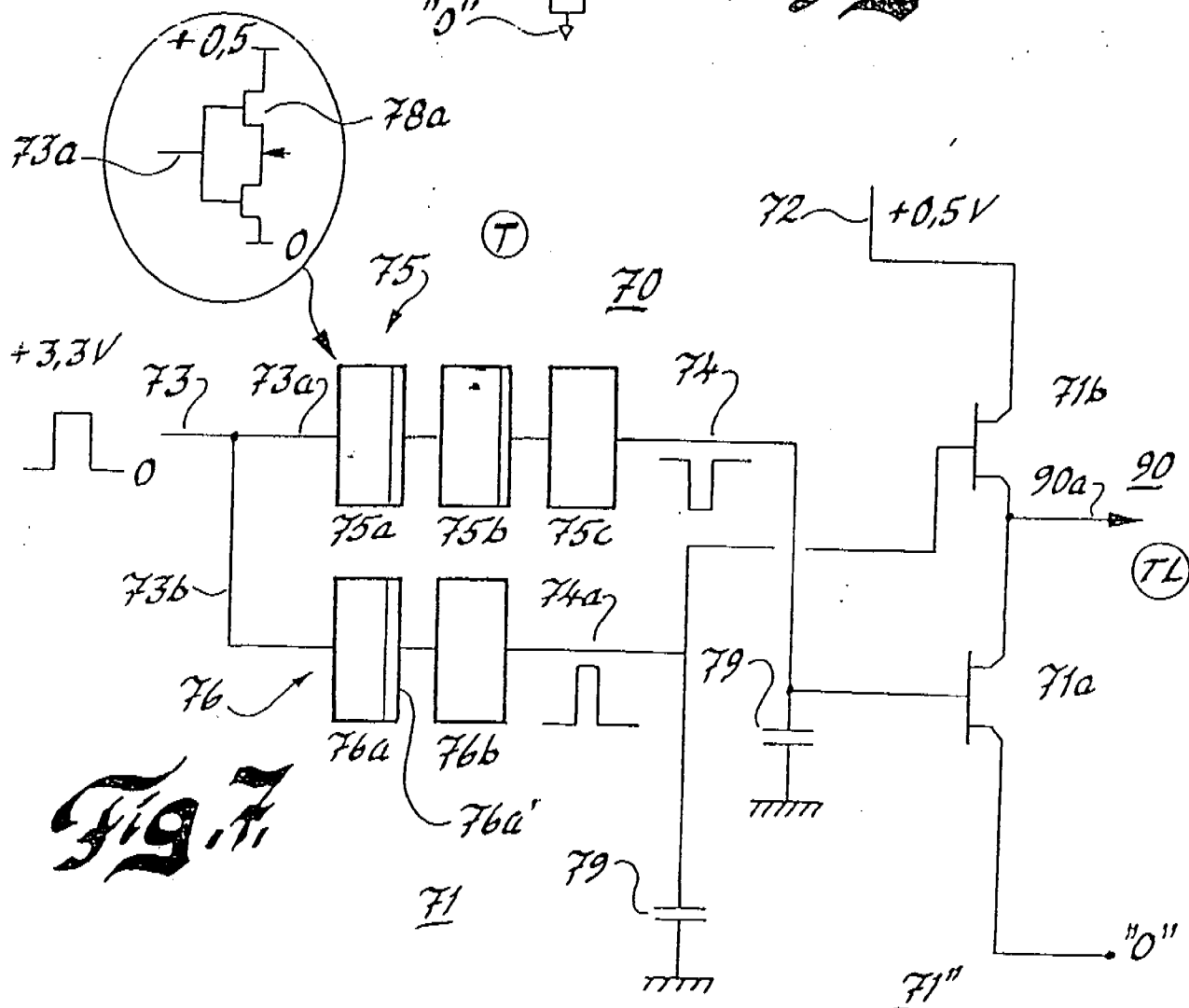
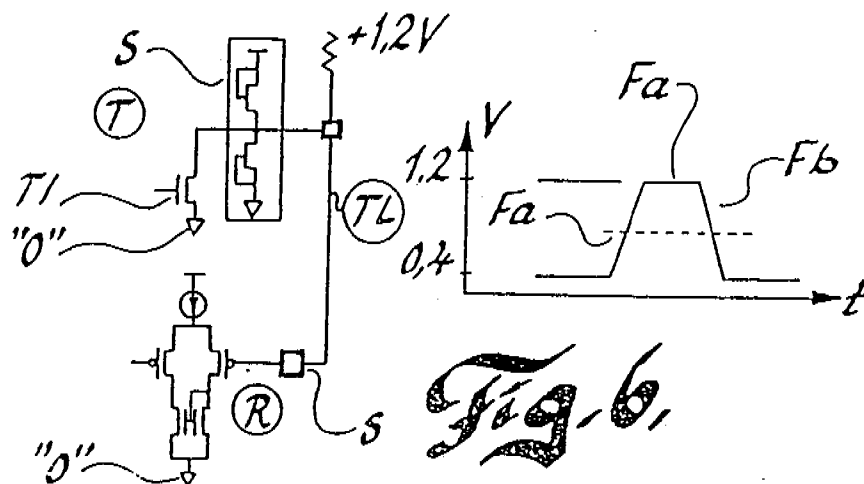
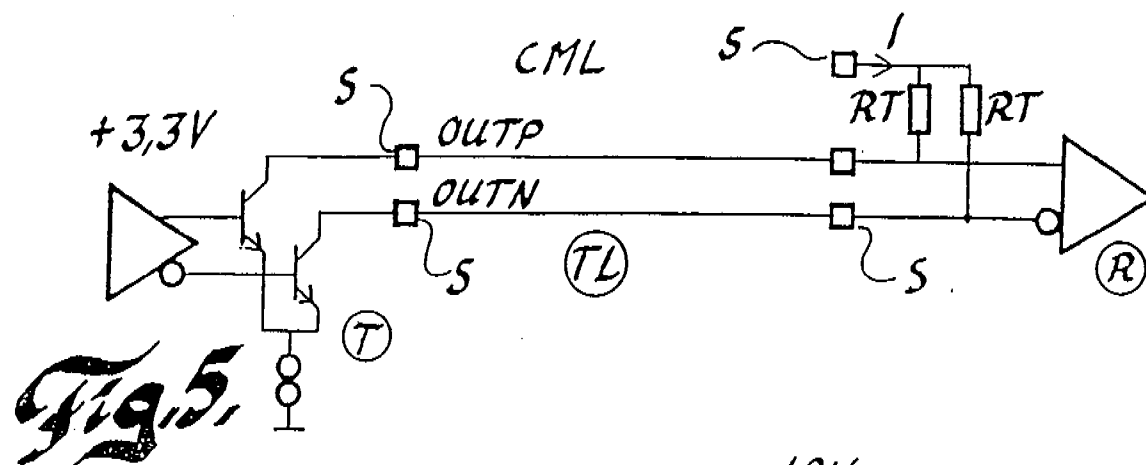
5 35. Patenttivaatimuksen 34 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että ainakin yksi terminointipiiri muodostuu signaalivastaanottimen piirinsisäisestä piiristä.

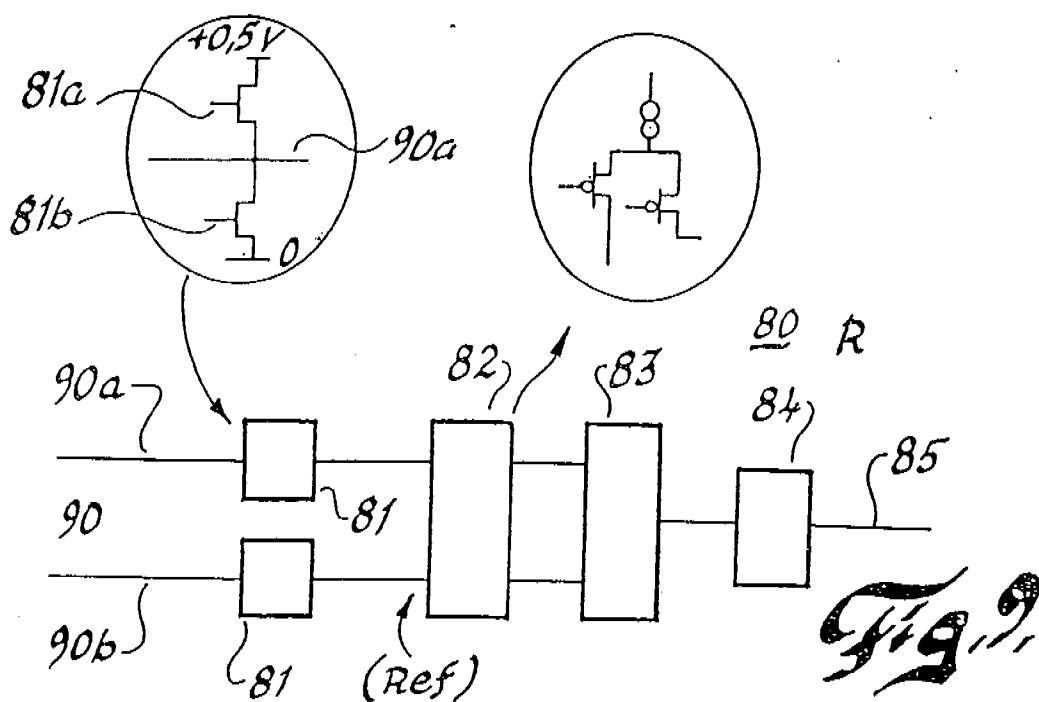
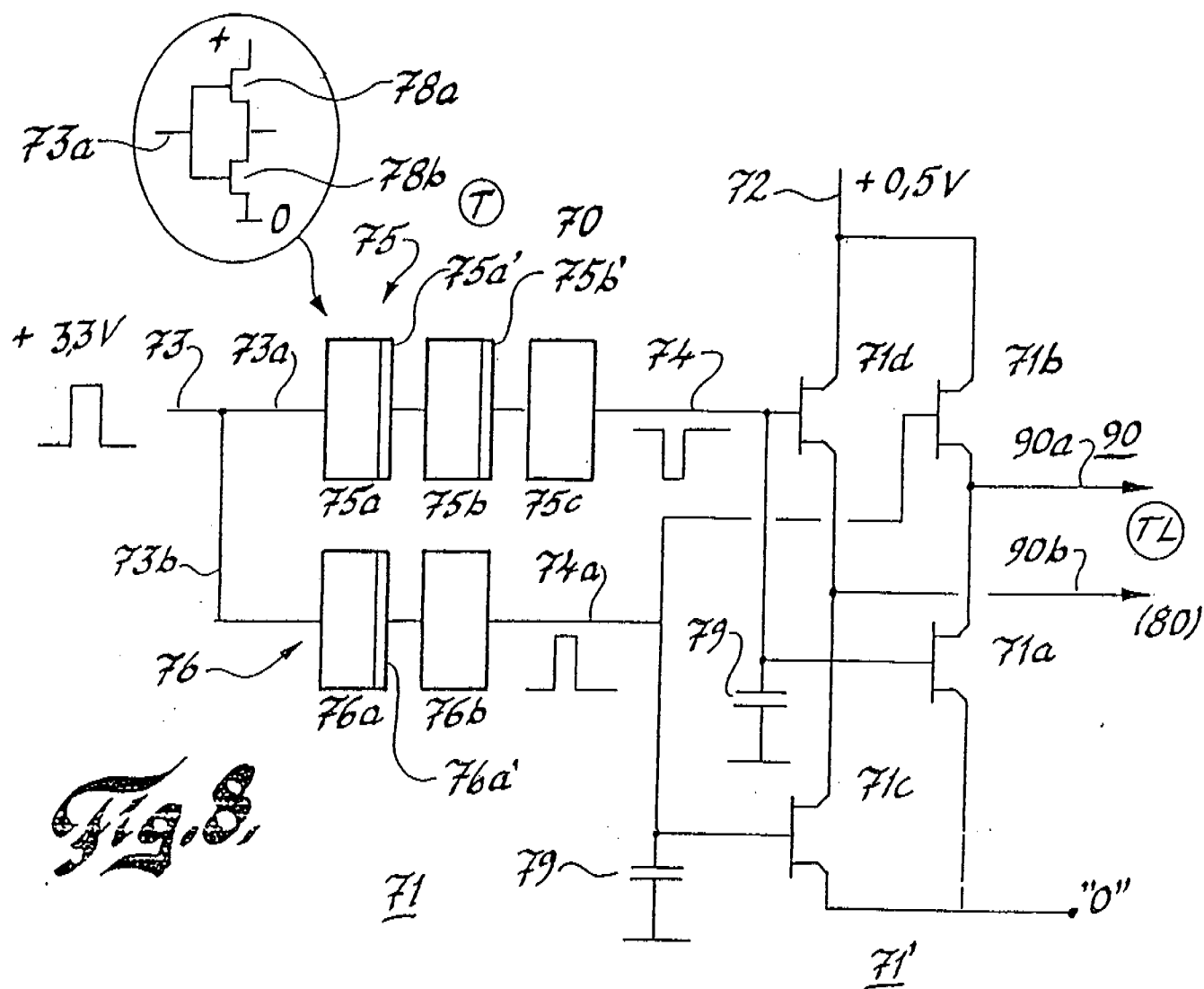
10 36. Patenttivaatimuksen 28 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että terminointipiiri (81), joka on sisällytetty vastaanotinpiiriin ja jossa on transistorit (75g, 75h, 75i, 75j), joilla on korostuneen resistiiviset ominaisuudet, voidaan aktivoida ja deaktivoida ohjaussignaaleilla.

15 37. Patenttivaatimuksen 36 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että deaktivoidut transistorit antavat korkeaimpedanssiset arvot, jolloin vastaanottimella on terminoimattomat ominaisuudet.

20 38. Patenttivaatimuksen 1 tai 28 mukainen merkinantojärjestelmä, t u n n e t t u siitä, että lähetin ja/tai vastaanotin sisältää puskuripiiriin tai terminointipiiriin liittyvät transistorit, jotka on koordinoitu ryhmäksi, jolla on ensimmäinen yksittäisajokapasiteetti, ja toiseksi ryhmäksi, jolla on kaksoisajokapasiteetti, ja että nämä ryhmät voidaan yhdistää ohjaussignaalien välityksellä.







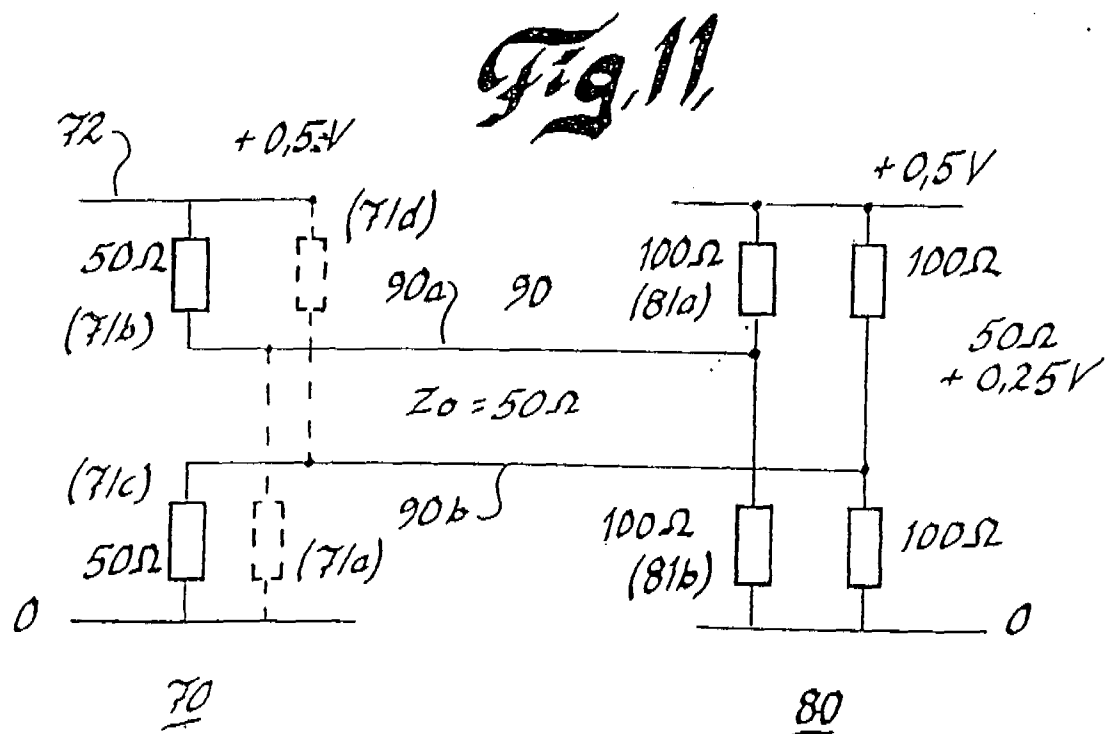
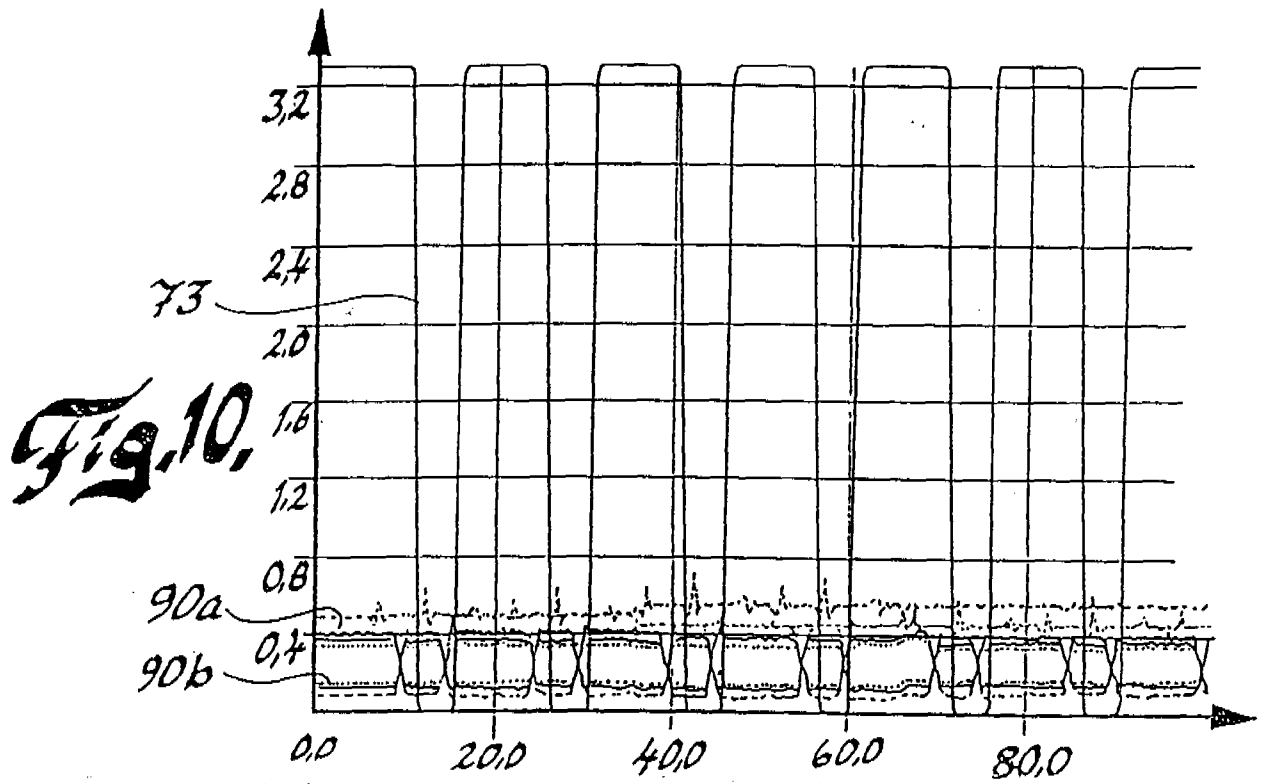


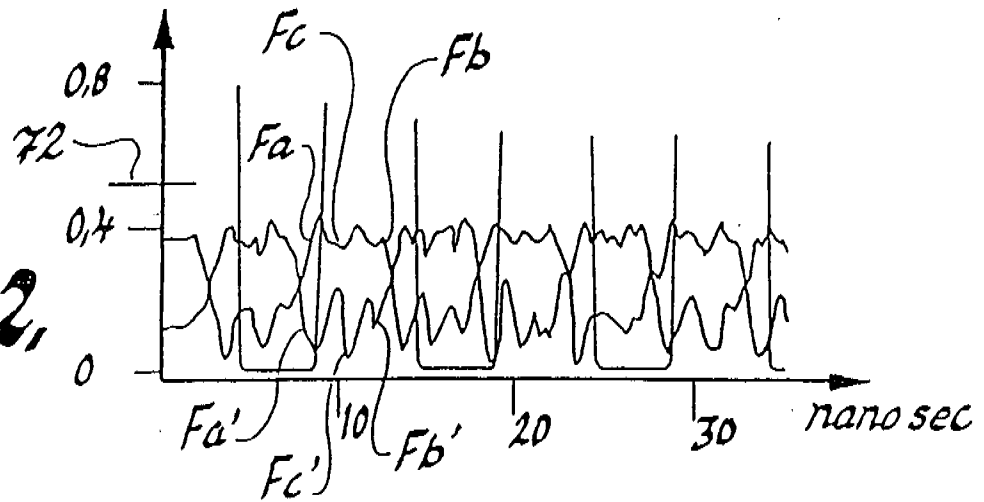
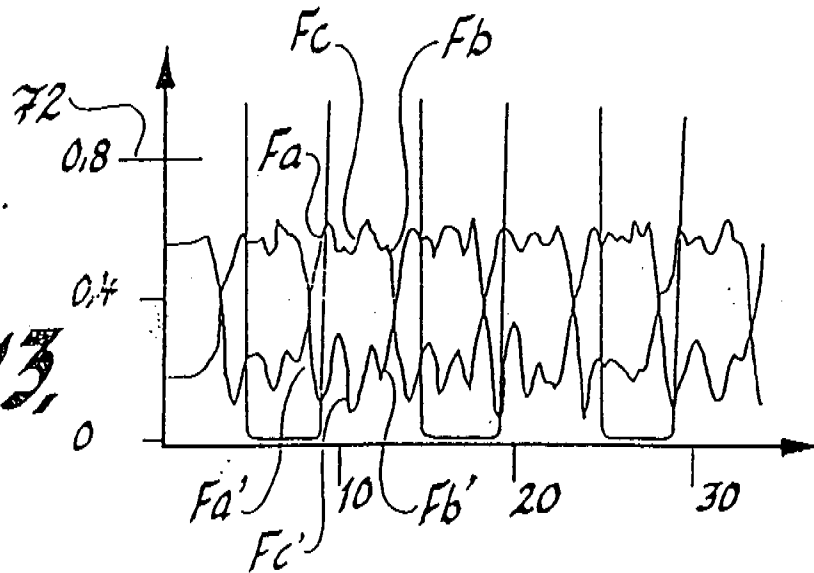
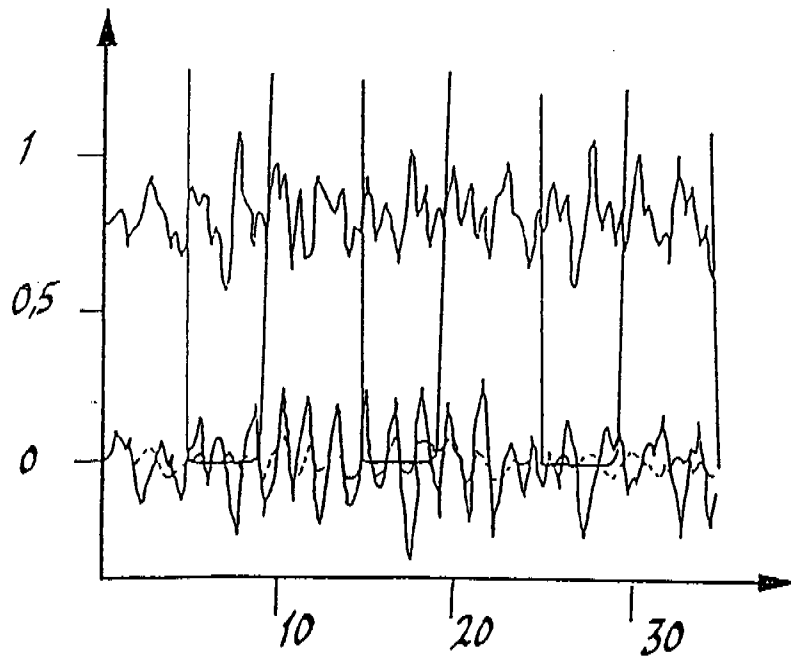
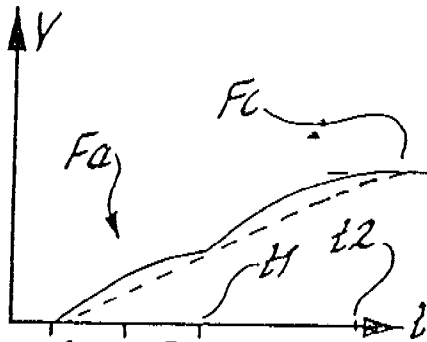
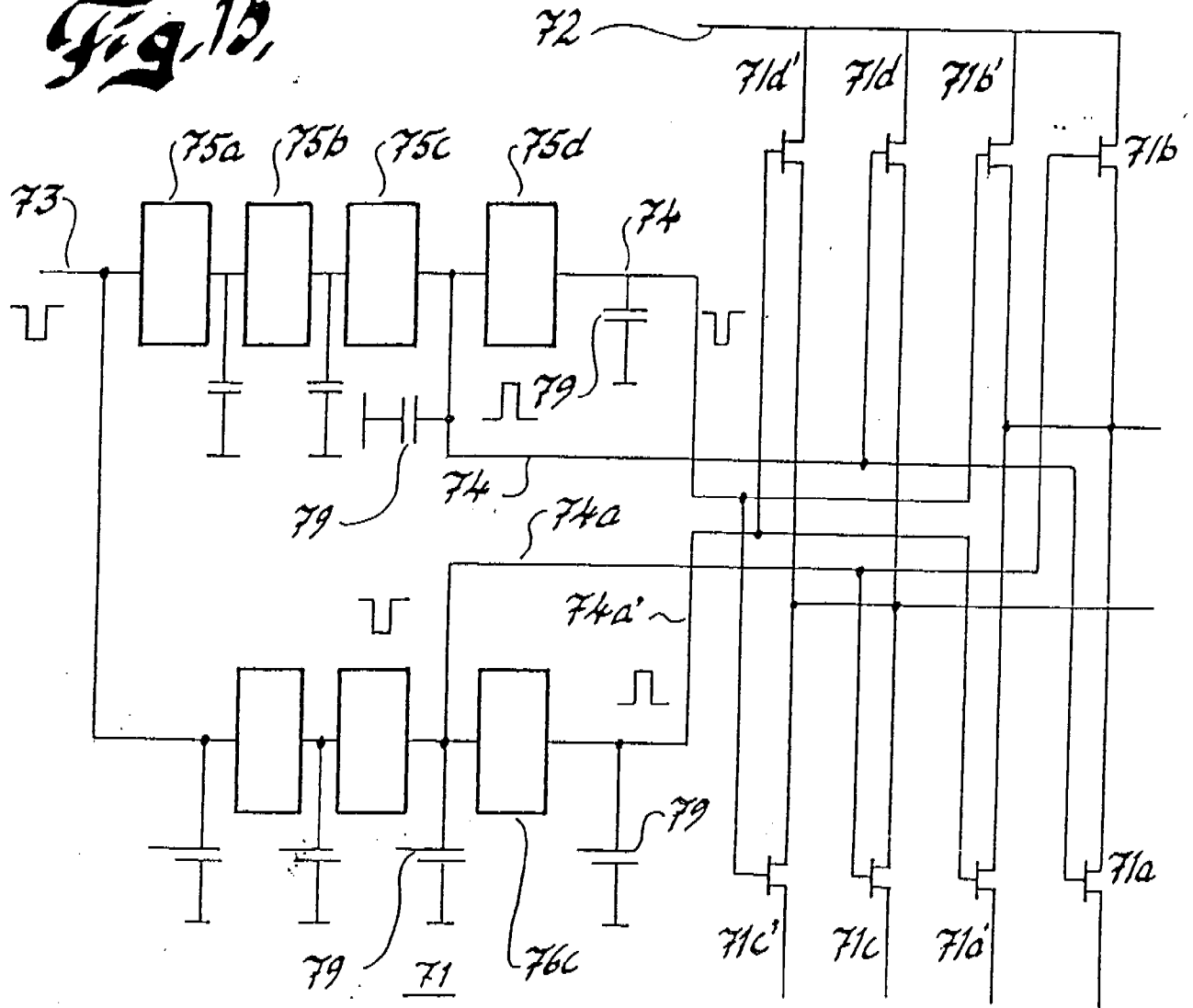
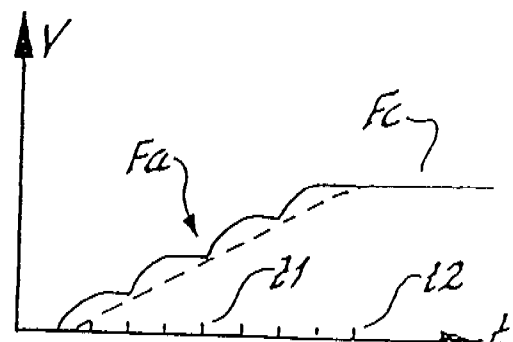
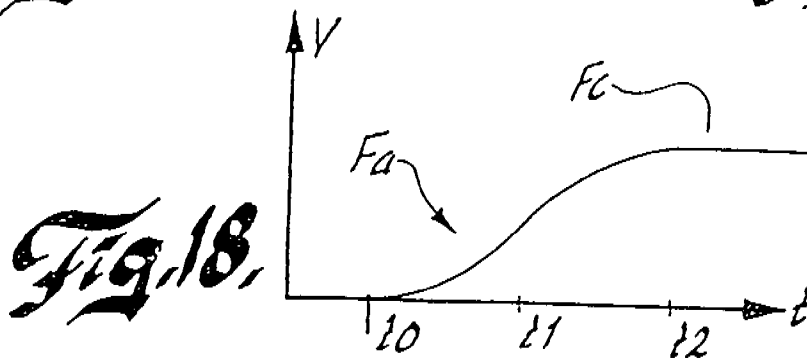
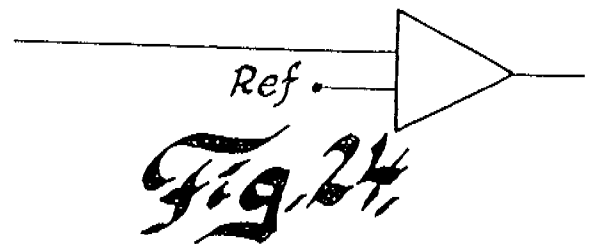
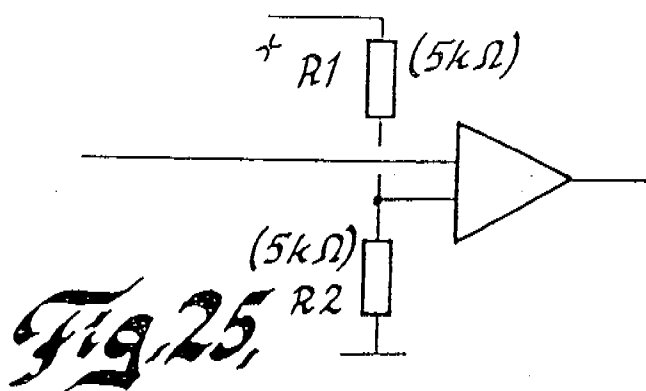
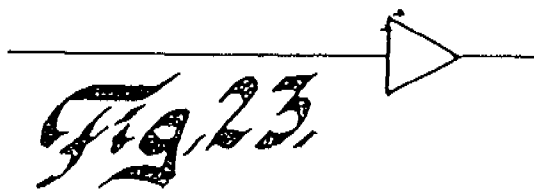
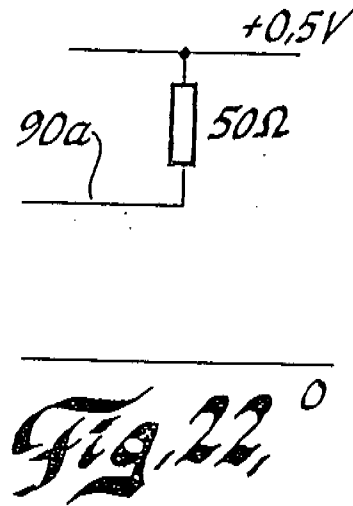
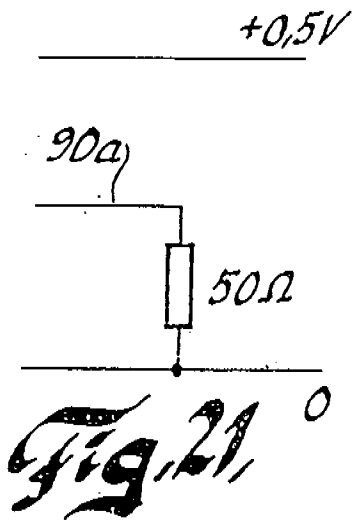
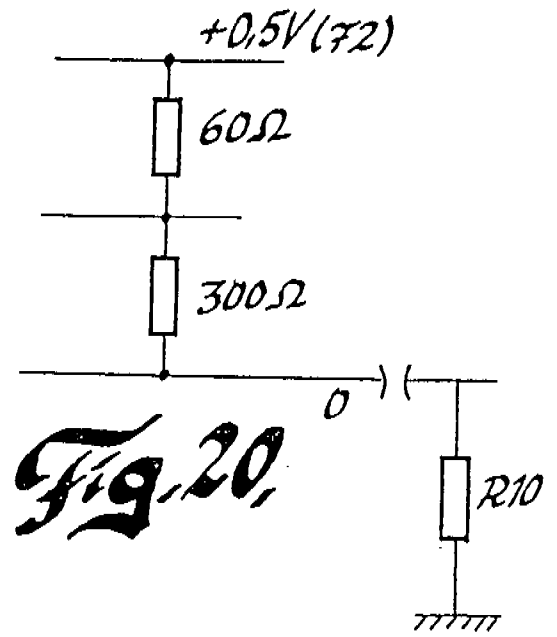
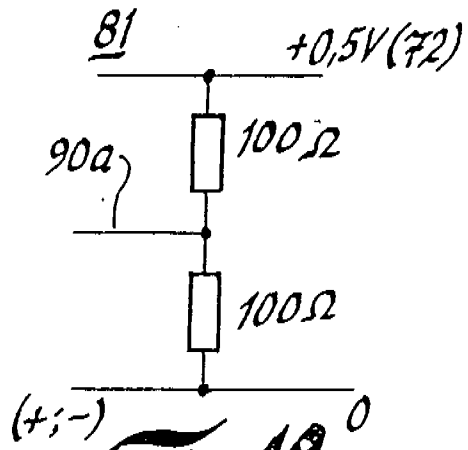
Fig. 12.**Fig. 13.****Fig. 14.**

Fig. 15,**Fig. 16,****Fig. 17,****Fig. 18,**



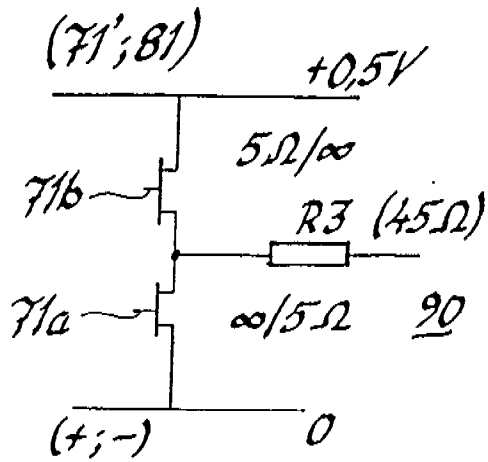


Fig. 26,

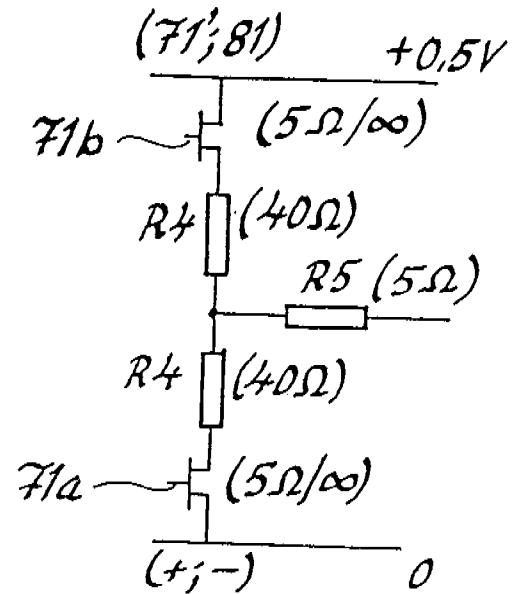


Fig. 27,

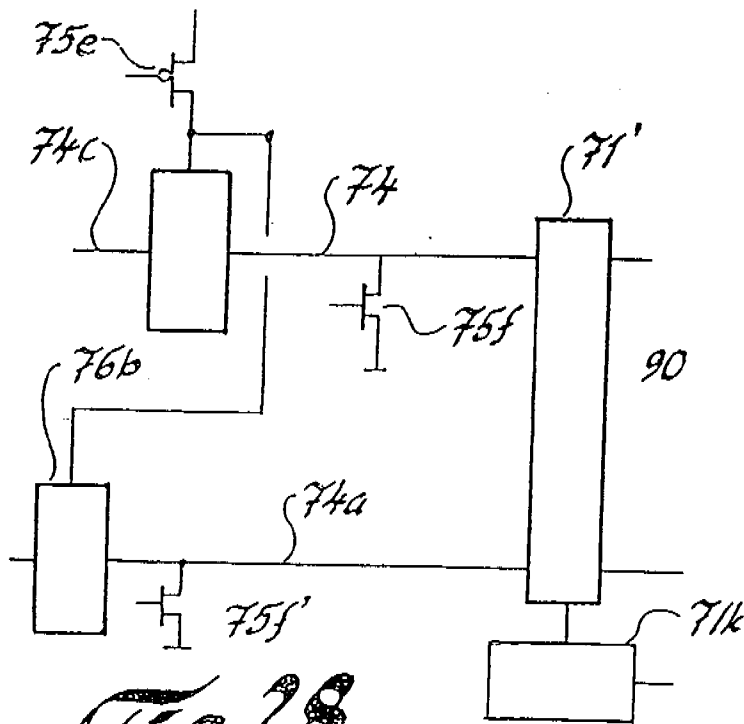


Fig. 28,

Fig. 29,

