

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年12月21日 (21.12.2017)



(10) 国际公布号
WO 2017/215290 A1

- (51) 国际专利分类号:
G09G 3/3208 (2016.01)
- (21) 国际申请号: PCT/CN2017/075191
- (22) 国际申请日: 2017年2月28日 (28.02.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610407475.1 2016年6月12日 (12.06.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路10号,
Beijing 100015 (CN)。
- (72) 发明人: 董甜(DONG, Tian); 中国北京市经济技术
开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所(LIU, SHEN &
ASSOCIATES); 中国北京市海淀区彩和坊路10
号1号楼10层, Beijing 100080 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) Title: PIXEL CIRCUIT, DISPLAY PANEL AND DRIVING METHOD

(54) 发明名称: 像素电路、显示面板及驱动方法

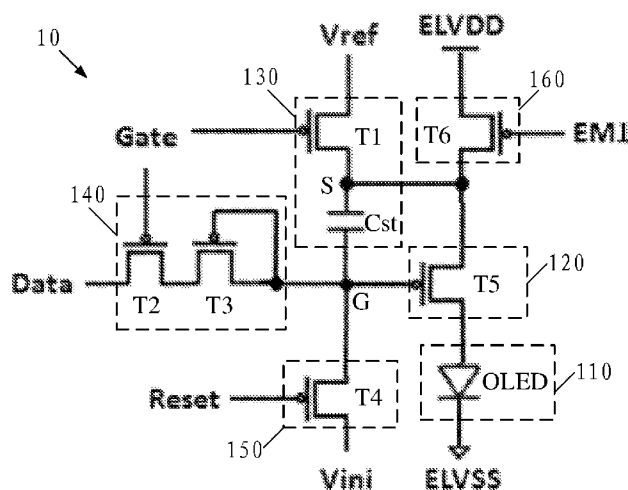


图 2

(57) Abstract: A pixel circuit (10), display panel (1) and driving method. The pixel circuit (10) comprises: a light-emitting circuit (110) used to emit light when in operation; a drive circuit (120) used to drive the light-emitting circuit (110); a compensation circuit (130) used to compensate the drive circuit (120); a data writing circuit (140) used to write data to the drive circuit (120); a reset circuit (150) used to reset the compensation circuit (130) and the drive circuit (120); a first light-emitting control circuit (160) used to control the operation and switching off of the light-emitting circuit (110). Compensation for resistance voltage drops and threshold voltage (V_{th}) may be carried out for the display panel (1), increasing uniformity of a drive current (iOLED), and in turn increasing display uniformity of the display panel (1).



WO 2017/215290 A1

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种像素电路(10)、显示面板(1)和驱动方法。像素电路(10)包括: 用于在工作时发光的发光电路(110); 用于驱动发光电路(110)的驱动电路(120); 用于补偿驱动电路(120)的补偿电路(130); 用于向驱动电路(120)写入数据的数据写入电路(140); 用于将补偿电路(130)和驱动电路(120)复位的复位电路(150); 用于控制发光电路(110)的工作和关断的第一发光控制电路(160)。可对显示面板(1)进行电阻压降和阈值电压(V_{th})补偿, 提高了驱动电流(Ioled)的均匀性, 进而提高了显示面板(1)显示的均匀性。

像素电路、显示面板及驱动方法

技术领域

- 5 本公开的实施例涉及一种像素电路、显示面板及驱动方法。

背景技术

- 在显示领域，有机电致发光二极管（OLED）显示面板具有自发光、对比度高、厚度薄、视角广、反应速度快、可用于挠曲性面板、使用温度范围
10 广、制造简单等特点，具有广阔的发展前景。

由于上述特点，有机电致发光二极管（OLED）显示面板可以适用于手机、显示器、笔记本电脑、数码相机、仪器仪表等具有显示功能的装置。

发明内容

- 15 本公开的实施例提供一种像素电路，包括：发光电路，用于在工作时发光；驱动电路，用于驱动所述发光电路；补偿电路，用于补偿所述驱动电路；数据写入电路，用于向所述驱动电路写入数据；复位电路，用于将所述补偿电路和所述驱动电路复位；第一发光控制电路，用于控制所述发光电路的工作和关断；第一电源端和第二电源端，用于向所述发光电路提供发光电压；
20 复位电源端，用于向所述复位电路提供复位电压；参考电源端，用于向所述补偿电路提供补偿电压；扫描控制端，用于提供控制所述补偿电路和所述数据写入电路的工作和关断的信号；数据信号端，用于向所述数据写入电路提供数据信号；复位控制端，用于提供控制所述复位电路的工作和关断的信号；
25 以及第一发光控制端，用于提供控制所述第一发光控制电路的工作和关断的信号。

例如，在本公开实施例提供的像素电路中，所述补偿电路包括彼此串联的第一晶体管和存储电容，所述数据写入电路包括彼此串联的第二晶体管和第三晶体管，所述复位电路包括第四晶体管，所述驱动电路包括第五晶体管，所述第一发光控制电路包括第六晶体管，所述发光电路包括有机发光二极管。

- 30 例如，在本公开实施例提供的像素电路中，所述第一晶体管的源极与所

述参考电源端电连接，所述第一晶体管的栅极与所述扫描控制端电连接，所述第一晶体管的漏极与第一节点电连接；所述第二晶体管的源极与所述数据信号端电连接，所述第二晶体管的栅极与所述扫描控制端电连接，所述第二晶体管的漏极与所述第三晶体管的源极电连接；所述第三晶体管的栅极与
5 所述第三晶体管的漏极电连接，所述第三晶体管的漏极与第二节点电连接；所述第四晶体管的源极与所述复位电源端电连接，所述第四晶体管的栅极与所述复位控制端电连接，所述第四晶体管的漏极与所述第二节点电连接；所述第五晶体管的源极与所述第一节点电连接，所述第五晶体管的栅极与所述第二节点电连接；所述第六晶体管的源极与所述第一电源端电连接，所述第六
10 晶体管的栅极与所述第一发光控制端电连接，所述第六晶体管的漏极与所述第一节点电连接；所述存储电容的第一端与所述第一节点电连接，所述存储电容的第二端与所述第二节点电连接；所述有机发光二极管的第一端与所述第五晶体管的漏极电连接，所述有机发光二极管的第二端与所述第二电源端电连接。

15 例如，本公开实施例提供的像素电路，还包括：第二发光控制电路，用于控制所述发光电路的工作和关断；以及第二发光控制端，用于提供控制所述第二发光控制电路的工作和关断的信号。

例如，在本公开实施例提供的像素电路中，所述第一发光控制端和所述第二发光控制端彼此电连接。

20 例如，在本公开实施例提供的像素电路中，所述补偿电路包括第一晶体管和存储电容，所述数据写入电路包括彼此串联的第二晶体管和第三晶体管，所述复位电路包括第四晶体管，所述驱动电路包括第五晶体管，所述第一发光控制电路包括第六晶体管，所述第二发光控制电路包括第七晶体管，所述发光电路包括有机发光二极管。

25 例如，在本公开实施例提供的像素电路中，所述第一晶体管的源极与所述参考电源端电连接，所述第一晶体管的栅极与所述扫描控制端电连接，所述第一晶体管的漏极与第一节点电连接；所述第二晶体管的源极与所述数据信号端电连接，所述第二晶体管的栅极与所述扫描控制端电连接，所述第二晶体管的漏极与所述第三晶体管的源极电连接；所述第三晶体管的栅极与
30 所述第三晶体管的漏极电连接，所述第三晶体管的漏极与第二节点电连接；所

述第四晶体管的源极与所述复位电源端电连接，所述第四晶体管的栅极与所述复位控制端电连接，所述第四晶体管的漏极与所述第二节点电连接；所述第五晶体管的源极与所述第一节点电连接，所述第五晶体管的栅极与所述第二节点电连接；所述第六晶体管的源极与所述第一电源端电连接，所述第六晶体管的栅极与所述第一发光控制端电连接，所述第六晶体管的漏极与所述第一节点电连接；所述存储电容的第一端与所述第一节点电连接，所述存储电容的第二端与所述第二节点电连接；所述第七晶体管的源极与所述第五晶体管的漏极电连接，所述第七晶体管的栅极与所述第二发光控制端电连接，所述有机发光二极管的第一端与所述第七晶体管的漏极电连接，所述有机发光二极管的第二端与所述第二电源端电连接；或者，所述有机发光二极管的第一端与所述第五晶体管的漏极电连接，所述有机发光二极管的第二端与所述第七晶体管的源极电连接，所述第七晶体管的栅极与所述第二发光控制端电连接，所述第七晶体管的漏极与所述第二电源端电连接。

例如，在本公开实施例提供的像素电路中，所述第三晶体管的阈值电压与所述第五晶体管的阈值电压相同。

例如，在本公开实施例提供的像素电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为薄膜晶体管。

例如，在本公开实施例提供的像素电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为P型晶体管。

本公开的实施例还提供一种显示面板，其包括本公开任一实施例所述的像素电路。

本公开的实施例还提供一种像素电路的驱动方法，所述像素电路包括：
发光电路，用于在工作时发光；驱动电路，用于驱动所述发光电路；补偿电路，用于补偿所述驱动电路；数据写入电路，用于向所述驱动电路写入数据；复位电路，用于将所述补偿电路和所述驱动电路复位；第一发光控制电路，用于控制所述发光电路的工作和关断；第一电源端和第二电源端，用于向所述发光电路提供发光电压；复位电源端，用于向所述复位电路提供复位电压；参考电源端，用于向所述补偿电路提供补偿电压；扫描控制端，用于提供控

制所述补偿电路和所述数据写入电路的工作和关断的信号；数据信号端，用于向所述数据写入电路提供数据信号；复位控制端，用于提供控制所述复位电路的工作和关断的信号；以及第一发光控制端，用于提供控制所述第一发光控制电路的工作和关断的信号，所述驱动方法包括复位阶段、阈值补偿及数据写入阶段、压降补偿及发光阶段。

例如，在本公开实施例提供的驱动方法中，在所述复位阶段，所述复位控制端输出有效信号，所述扫描控制端输出无效信号，所述第一发光控制端输出无效信号。

例如，在本公开实施例提供的驱动方法中，在所述阈值补偿及数据写入阶段，所述复位控制端输出无效信号，所述扫描控制端输出有效信号，所述第一发光控制端输出无效信号。

例如，在本公开实施例提供的驱动方法中，在所述压降补偿及发光阶段，所述复位控制端输出无效信号，所述扫描控制端输出无效信号，所述第一发光控制端输出有效信号。

本公开的实施例还提供一种像素电路的驱动方法，所述像素电路包括：发光电路，用于在工作时发光；驱动电路，用于驱动所述发光电路；补偿电路，用于补偿所述驱动电路；数据写入电路，用于向所述驱动电路写入数据；复位电路，用于将所述补偿电路和所述驱动电路复位；第一发光控制电路，用于控制所述发光电路的工作和关断；第一电源端和第二电源端，用于向所述发光电路提供发光电压；复位电源端，用于向所述复位电路提供复位电压；参考电源端，用于向所述补偿电路提供补偿电压；扫描控制端，用于提供控制所述补偿电路和所述数据写入电路的工作和关断的信号；数据信号端，用于向所述数据写入电路提供数据信号；复位控制端，用于提供控制所述复位电路的工作和关断的信号；以及第一发光控制端，用于提供控制所述第一发光控制电路的工作和关断的信号；第二发光控制电路，用于控制所述发光电路的工作和关断；以及第二发光控制端，用于提供控制所述第二发光控制电路的工作和关断的信号，所述驱动方法包括复位阶段、阈值补偿及数据写入阶段、压降补偿及发光阶段。

例如，在本公开实施例提供的驱动方法中，在所述复位阶段，所述复位控制端输出有效信号，所述扫描控制端输出无效信号，所述第一发光控制端

和所述第二发光控制端输出无效信号。

例如，在本公开实施例提供的驱动方法中，在所述阈值补偿及数据写入阶段，所述复位控制端输出无效信号，所述扫描控制端输出有效信号，所述第一发光控制端和所述第二发光控制端输出无效信号。

- 5 例如，在本公开实施例提供的驱动方法中，在所述压降补偿及发光阶段，所述复位控制端输出无效信号，所述扫描控制端输出无效信号，所述第一发光控制端和所述第二发光控制端输出有效信号。

附图说明

- 10 为了更清楚地说明本公开实施例的技术方案，下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，并非对本公开的限制。

图 1 是本公开实施例提供的一种像素电路的示意图之一；

图 2 是本公开实施例提供的一种像素电路的示意图之二；

- 15 图 3A 是本公开实施例提供的一种如图 2 所示的像素电路在复位阶段导通状态的示意图；

图 3B 是本公开实施例提供的一种如图 2 所示的像素电路在阈值补偿及数据写入阶段导通状态的示意图；

- 20 图 3C 是本公开实施例提供的一种如图 2 所示的像素电路在压降补偿及发光阶段导通状态的示意图；

图 4 是本公开实施例提供的一种如图 2 所示的像素电路的驱动波形图；

图 5 是本公开实施例提供的一种像素电路的示意图之三；

图 6 是本公开实施例提供的一种像素电路的示意图之四；

图 7 是本公开实施例提供的一种像素电路的示意图之五；

- 25 图 8 是本公开实施例提供的一种像素电路的示意图之六；

图 9 是本公开实施例提供的一种如图 7 或图 8 所示的像素电路的驱动波形图；以及

图 10 是本公开实施例提供的一种显示面板的示意图。

- 30 具体实施方式

下面将结合附图，对本公开实施例中的技术方案进行清楚、完整地描述参考在附图中示出并在以下描述中详述的非限制性示例实施例，更加全面地说明本公开的示例实施例和它们的多种特征及有利细节。应注意的是，图中示出的特征不是必须按照比例绘制。本公开省略了已知材料、组件和工艺技术5 的描述，从而不使本公开的示例实施例模糊。所给出的示例仅旨在有利于理解本公开示例实施例的实施，以及进一步使本领域技术人员能够实施示例实施例。因而，这些示例不应被理解为对本公开的实施例的范围的限制。

除非另外特别定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、10 “第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。此外，在本公开各个实施例中，相同或类似的参考标号表示相同或类似的构件。

在有机发光二极管（Organic Light-Emitting Diode, OLED）显示面板中，会存在电阻压降（IR drop）现象，电阻压降是由于显示面板中导线的自身电15 阻分压造成的，即电流经过显示面板中的导线时，根据欧姆定律，导线上会产生一定的电压降。因此，位于不同位置的像素单元受到电阻压降影响的程度也不相同，这会导致显示面板显示不均匀。因此，需要对 OLED 显示面板中的电阻压降进行补偿。

而且，在 OLED 显示面板中，各个像素单元中的驱动晶体管的阈值电压20 由于制备工艺可能存在差异，而且由于例如温度变化的影响，驱动晶体管的阈值电压也会产生漂移的现象。因此，各个驱动晶体管的阈值电压的不同也可能导致显示面板显示不均匀。因此，这样也导致需要对阈值电压进行补偿。

本公开的实施例提供一种像素电路、显示面板及驱动方法，可对显示面25 板进行电阻压降和阈值电压补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性。

第一实施例

例如，如图 1 所示，本公开的实施例提供一种像素电路 10，包括：发光30 电路 110，用于在工作时发光；驱动电路 120，用于驱动发光电路 110；补偿电路 130，用于补偿驱动电路 120；数据写入电路 140，用于向驱动电路 120

写入数据；复位电路 150，用于将补偿电路 130 和驱动电路 120 复位；第一发光控制电路 160，用于控制发光电路 110 的工作和关断；第一电源端 ELVDD 和第二电源端 ELVSS，用于向发光电路 110 提供发光电压；复位电源端 Vini，用于向复位电路 150 提供复位电压；参考电源端 Vref，用于向补偿电路 130 提供补偿电压；扫描控制端（Gate），用于提供控制补偿电路 130 和数据写入电路 140 的工作和关断的信号；数据信号端（Data），用于向数据写入电路 140 提供数据信号；复位控制端（Reset），用于提供控制复位电路 150 的工作和关断的信号；第一发光控制端 EM1，用于提供控制第一发光控制电路 160 的工作和关断的信号。

10 例如，如图 2 所示，在本公开实施例提供的像素电路 10 的一个具体示例中，补偿电路 130 包括彼此串联的第一晶体管 T1 和存储电容 Cst，数据写入电路 140 包括彼此串联的第二晶体管 T2 和第三晶体管 T3，复位电路 150 包括第四晶体管 T4，驱动电路 120 包括第五晶体管 T5，第一发光控制电路 160 包括第六晶体管 T6，发光电路 110 包括有机发光二极管（OLED）。

15 需要说明的是，图 2 所示的像素电路 10 只是实现图 1 所示的像素电路 10 的一个示例，本公开的实施例包括但不限于图 2 所示的情形。

例如，如图 2 所示，为方便描述，引入第一节点 S 和第二节点 G，第一节点 S 和第二节点 G 只是用于描述各元件之间的连接关系，并非一定要在像素电路 10 中设置例如焊点或焊盘作为实际的节点。

20 例如，如图 2 所示，在本公开实施例提供的像素电路 10 中，第一晶体管 T1 的源极与参考电源端 Vref 电连接，第一晶体管 T1 的栅极与扫描控制端 Gate 电连接，第一晶体管 T1 的漏极与第一节点 S 电连接；第二晶体管 T2 的源极与数据信号端 Data 电连接，第二晶体管 T2 的栅极与扫描控制端 Gate 电连接，第二晶体管 T2 的漏极与第三晶体管 T3 的源极电连接；第三晶体管 T3 的栅极与第三晶体管 T3 的漏极电连接，第三晶体管 T3 的漏极与第二节点 G 电连接；第四晶体管 T4 的源极与复位电源端 Vini 电连接，第四晶体管 T4 的栅极与复位控制端 Reset 电连接，第四晶体管 T4 的漏极与第二节点 G 电连接；第五晶体管 T5 的源极与第一节点 S 电连接，第五晶体管 T5 的栅极与第二节点 G 电连接；第六晶体管 T6 的源极与第一电源端 ELVDD 电连接，第六晶体管 T6 的栅极与第一发光控制端 EM1 电连接，第六晶体管 T6 的漏

25

30

极与第一节点 S 电连接；存储电容 Cst 的第一端与第一节点 S 电连接，存储电容 Cst 的第二端与第二节点 G 电连接；OLED 的第一端与第五晶体管 T5 的漏极电连接，OLED 的第二端与第二电源端 ELVSS 电连接。

需要说明的是，在本公开的实施例中，晶体管的源极和漏极可以互换。

5 例如，如图所示，OLED 的第一端为阳极，OLED 的第二端为阴极。根据第一电源端 ELVDD 和第二电源端 ELVSS 电压的不同情况，OLED 的第一端也可以为阴极，OLED 的第二端也可以为阳极，在此不做限定。

例如，第三晶体管 T3 的栅极与第三晶体管 T3 的漏极电连接，构成类似于一个二极管的结构。

10 例如，在本公开实施例提供的像素电路中，第三晶体管 T3 的阈值电压与第五晶体管 T5 的阈值电压相同。

例如，在本公开实施例提供的像素电路中，第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5 以及第六晶体管 T6 均为薄膜晶体管（Thin film transistor, TFT），但不限于此，例如也可以为其他
15 场效应晶体管。

例如，在本公开实施例提供的像素电路中，第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5 以及第六晶体管 T6 均为 P 型晶体管。

需要说明的是，本公开的实施例包括但不限于第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5 以及第六晶体管 T6 均为 P 型晶体管的情形。本公开的实施例中，像素电路中的部分或者所有晶体管也可以为 N 型晶体管，并且可以根据实际需要选择各个晶体管的类型，相应地对像素电路的结构和/或驱动方法进行相应的改变。
20

例如，本公开的实施例还提供一种像素电路的驱动方法，以图 2 所示的像素电路进行说明。图 4 是本公开实施例提供的一种如图 2 所示的像素电路的驱动波形图。如图 4 所示，该驱动方法包括复位阶段 t1、阈值补偿及数据写入阶段 t2、压降补偿及发光阶段 t3。
25

例如，在本公开实施例提供的驱动方法中，在复位阶段 t1，复位控制端 Reset 输出有效信号，扫描控制端 Gate 输出无效信号，第一发光控制端 EM1 输出无效信号。
30

例如,在本公开实施例提供的驱动方法中,在阈值补偿及数据写入阶段,复位控制端 Reset 输出无效信号,扫描控制端 Gate 输出有效信号,第一发光控制端 EM1 输出无效信号。

5 例如,在本公开实施例提供的驱动方法中,在压降补偿及发光阶段,复位控制端 Reset 输出无效信号,扫描控制端 Gate 输出无效信号,第一发光控制端 EM1 输出有效信号。

这里,“有效信号”是指加载在晶体管的栅极时能使晶体管开启的信号,即能使晶体管的源极和漏极之间处于导通状态的信号,也就是说能使相应电路工作的信号。例如,当晶体管为 P 型晶体管时,有效信号为低电平信号(即
10 低于该晶体管阈值电压的信号);当晶体管为 N 型晶体管时,有效信号为高电平信号(即高于该晶体管阈值电压的信号)。

这里,“无效信号”是指加载在晶体管的栅极时能使晶体管关断的信号,即能使晶体管的源极和漏极之间处于断路状态的信号,也就是说能使相应电路关断的信号。例如,当晶体管为 P 型晶体管时,无效信号为高电平信号(即
15 高于该晶体管阈值电压的信号);当晶体管为 N 型晶体管时,无效信号为低电平信号(即低于该晶体管阈值电压的信号)。

例如,参阅图 3A 和图 4,在复位阶段 t1,复位控制端 Reset 输出有效信号,从而使第四晶体管 T4 导通;扫描控制端 Gate 输出无效信号,从而使第一晶体管 T1 关断、第二晶体管 T2 关断;第一发光控制端 EM1 输出无效信号,从而使第六晶体管 T6 关断。由于第四晶体管 T4 导通,复位电源端 Vini
20 通过第四晶体管 T4 与第二节点 G 导通,使得第二节点 G 的电压等于复位电源端提供的复位电压 Vvini,即使得补偿电路 130 中存储电容 Cst 的第二端的电压为 Vvini,驱动电路 120 中第五晶体管 T5 栅极的电压为 Vvini,也就是说,在复位阶段 t1,复位电路 150 将补偿电路 130 和驱动电路 120 复位。

25 例如,参阅图 3B 和图 4,在阈值补偿及数据写入阶段 t2,复位控制端 Reset 输出无效信号,从而使第四晶体管 T4 关断;扫描控制端 Gate 输出有效信号,从而使第一晶体管 T1 导通、第二晶体管 T2 导通;第一发光控制端 EM1 输出无效信号,从而使第六晶体管 T6 关断。由于第一晶体管 T1 导通,参考电源端 Vref 通过第一晶体管 T1 与第一节点 S 导通,使得第一节点 S 的
30 电压等于参考电源端提供的补偿电压 Vvref,即使得补偿电路 130 中存储电

容 Cst 的第一端的电压为 V_{vref} ; 由于第二晶体管 T2 导通, 数据信号端 Data 通过第二晶体管 T2 和第三晶体管 T3 与第二节点 G 连接, 并且, 由于第三晶体管 T3 的栅极和漏极电连接, 第三晶体管 T3 相当于一个二极管, 因此, 第二节点 G 的电压为数据信号端 Data 的电压 V_{data} 加上第三晶体管 T3 的阈值电压 V_{th} , 即补偿电路 130 中存储电容 Cst 的第二端的电压为 $V_{data}+V_{th}$, 驱动电路 120 中第五晶体管 T5 栅极的电压为 $V_{data}+V_{th}$ 。需要说明的是, 由于上个阶段 (复位阶段 t_1) 第二节点 G 的电压等于复位电源端提供的复位电压 V_{vini} , 需要满足 $V_{vini}-V_{th}<V_{data}$ 。这样, 在阈值补偿及数据写入阶段 t_2 , 数据写入电路 140 向驱动电路 120 写入了数据, 同时进行了阈值补偿。此时, 存储电容 Cst 第二端和第一端之间的电压差为 $V_{data}+V_{th}-V_{vref}$ 。例如, 当第五晶体管 T5 的阈值电压与第三晶体管 T3 的阈值电压相等均为 V_{th} , 这样, 第五晶体管 T5 栅极的电压为 $V_{data}+V_{th}$, 当多个像素电路中第五晶体管 T5 (即驱动晶体管) 的阈值电压不同或阈值电压漂移时, 驱动晶体管的栅极电压为驱动晶体管的阈值电压与数据信号端 Data 的电压 V_{data} 之和, 也就是说, 在补偿了驱动晶体管的阈值电压的基础上叠加了数据信号端 Data 的电压 V_{data} , 相比于第五晶体管 T5 的阈值电压与第三晶体管 T3 的阈值电压不相等的情形, 阈值补偿的效果更好。

例如, 参阅图 3C 和图 4, 在压降补偿及发光阶段 t_3 , 复位控制端 Reset 输出无效信号, 从而使第四晶体管 T4 关断; 扫描控制端 Gate 输出无效信号, 从而使第一晶体管 T1 关断、第二晶体管 T2 关断; 第一发光控制端 EM1 输出有效信号, 从而使第六晶体管 T6 导通。第一电源端 ELVDD、第六晶体管 T6、第五晶体管 T5、OLED 和第二电源端 ELVSS 形成通路, 在第一电源端 ELVDD 和第二电源端 ELVSS 向发光电路 110 中 OLED 提供的发光电压 (第一电源端 ELVDD 提供第一发光电压 V_{elvdd} , 第二电源端 ELVSS 提供第二发光电压 V_{elvss}) 的作用下, 以及驱动电路 120 中第五晶体管 T5 的驱动下, 发光电路 110 中的 OLED 发光。由于第六晶体管 T6 导通, 第一电源端 ELVDD 通过第六晶体管 T6 与第一节点 S 导通, 使得第一节点 S 的电压变为第一电源端 ELVDD 提供的第一发光电压 V_{elvdd} , 即存储电容 Cst 第一端的电压为 V_{elvdd} , 第五晶体管 T5 源极的电压为 V_{elvdd} 。由于存储电容 Cst 的自举效应, 即存储电容 Cst 存储的电荷没有发生变化时, 其第一端电压的变化会引

起第二端电压的变化，且第二端与第一端的电压差不变，存储电容 Cst 第二端的电压变化为第一端的电压 Velvdd 加上上一阶段(阈值补偿及数据写入阶段 t2) 中存储电容 Cst 第二端和第一端之间的电压差为 Vdata+Vth-Vvref，也就是说，此时，第二节点 G 的电压为 Velvdd+Vdata+Vth-Vvref，第五晶体管 T5 栅极的电压为 Velvdd+Vdata+Vth-Vvref。此时，第五晶体管 T5 的栅源电压 Vgs (即第五晶体管 T5 栅极电压与源极电压之差) 为如下等式：

$$Vgs = Velvdd + Vdata + Vth - Vvref - Velvdd = Vdata + Vth - Vvref$$

在正常工作时，OLED 处于饱和区，流过 OLED 的驱动电流 Ioled 满足如下等式：

$$I_{oled} = 0.5 \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

其中， μ_n 为第五晶体管 T5 的沟道迁移率，Cox 为第五晶体管 T5 单位面积的沟道电容，W 和 L 分别为第五晶体管 T5 的沟道宽度和沟道长度。

根据之前的计算，

$$V_{gs} - V_{th} = V_{data} + V_{th} - V_{vref} - V_{th} = V_{data} - V_{vref}$$

因此，

$$I_{oled} = 0.5 \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 = 0.5 \mu_n C_{ox} \frac{W}{L} (V_{data} - V_{vref})^2$$

由上式可知，流过 OLED 的驱动电流 Ioled 与第五晶体管 T5 的阈值电压 Vth、第一电源端 ELVDD 提供第一发光电压 Velvdd 以及第二电源端 ELVSS 提供第二发光电压 Velvss 均无关；仅与数据信号端 Data 的电压 Vdata 以及参考电源端 Vref 提供的补偿电压 Vvref 有关，只要数据信号端 Data 的电压 Vdata 与参考电源端提供的补偿电压 Vvref 之差恒定，则流过 OLED 的驱动电流 Ioled 就恒定。因此，实现了对阈值电压以及电阻压降的补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性。

例如，在本公开的实施例中，第一电源端 ELVDD 提供第一发光电压 Velvdd、第二电源端 ELVSS 提供第二发光电压 Velvss、参考电源端 Vref 提供的补偿电压 Vvref 以及复位电源端 Vini 提供的复位电压均为恒定电压。

例如，在本公开的实施例的一个示例中，Velvdd=8V，Velvss=-1V，Vvref=4V，Vvini=-3V，Vdata=3V，Cst=0.35PF。

第二实施例

如图 5 所示，与第一实施例的区别之处在于，本实施例提供的像素电路

10, 还包括: 第二发光控制电路 170, 用于控制发光电路 110 的工作和关断; 第二发光控制端 EM2, 用于提供控制第二发光控制电路 170 的工作和关断的信号。

例如, 如图 6 所示, 在本公开实施例提供的像素电路 10 中, 补偿电路包
5 括第一晶体管 T1 和存储电容 Cst, 数据写入电路 140 包括彼此串联的第二晶体管 T2 和第三晶体管 T3, 复位电路 150 包括第四晶体管 T4, 驱动电路 120 包括第五晶体管 T5, 第一发光控制电路 160 包括第六晶体管 T6, 第二发光控制电路 170 包括第七晶体管 T7, 发光电路包括 OLED。

例如, 第二发光控制电路 170 和第二发光控制端 EM2 可以避免驱动电
10 路 120 中的 OLED 在发光时间段之外可能发生的微亮现象而导致的显示效果变差。

例如, 如图 7 所示, 在本公开实施例提供的像素电路 10 中, 第一发光控制端 EM1 和第二发光控制端 EM2 彼此电连接。例如, 第一发光控制端 EM1 和第二发光控制端 EM2 均连接至发光控制端 EM。

15 例如, 如图 7、图 8 所示, 在本公开实施例提供的像素电路 10 中, 第一晶体管 T1 的源极与参考电源端 Vref 电连接, 第一晶体管 T1 的栅极与扫描控制端 Gate 电连接, 第一晶体管 T1 的漏极与第一节点 S 电连接; 第二晶体管 T2 的源极与数据信号端 Data 电连接, 第二晶体管 T2 的栅极与扫描控制端 Gate 电连接, 第二晶体管 T2 的漏极与第三晶体管 T3 的源极电连接; 第
20 三晶体管 T3 的栅极与第三晶体管 T3 的漏极电连接, 第三晶体管 T3 的漏极与第二节点 G 电连接; 第四晶体管 T4 的源极与复位电源端 Vini 电连接, 第四晶体管 T4 的栅极与复位控制端 Reset 电连接, 第四晶体管 T4 的漏极与第二节点 G 电连接; 第五晶体管 T5 的源极与第一节点 S 电连接, 第五晶体管 T5 的栅极与第二节点 G 电连接; 第六晶体管 T6 的源极与第一电源端 ELVDD 电连接, 第六晶体管 T6 的栅极与第一发光控制端 EM1 电连接, 第六晶体管
25 T6 的漏极与第一节点 S 电连接; 存储电容 Cst 的第一端与第一节点 S 电连接, 存储电容 Cst 的第二端与第二节点 G 电连接; 如图 7 所示, 第七晶体管 T7 的源极与第五晶体管 T5 的漏极电连接, 第七晶体管 T7 的栅极与第二发光控制端 EM2 电连接, OLED 的第一端与第七晶体管 T7 的漏极电连接, OLED
30 的第二端与第二电源端 ELVSS 电连接; 或者, 如图 8 所示, OLED 的第一端

与第五晶体管 T5 的漏极电连接, OLED 的第二端与第七晶体管 T7 的源极电连接, 第七晶体管 T7 的栅极与第二发光控制端 EM2 电连接, 第七晶体管 T7 的漏极与第二电源端 ELVSS 电连接。也就是说, OLED 和第七晶体管 T7 的位置可以互换, 在此不做限定。

5 例如, 在本公开实施例提供的像素电路中, 第三晶体管 T3 的阈值电压与第五晶体管 T5 的阈值电压相同。

例如, 在本公开实施例提供的像素电路中, 第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6 以及第七晶体管 T7 均为薄膜晶体管或其他类型的场效应晶体管。

10 例如, 在本公开实施例提供的像素电路中, 第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6 以及第七晶体管 T7 均为 P 型晶体管。

需要说明的是, 本公开的实施例包括但不仅限于第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6
15 以及第七晶体管 T7 均为 P 型晶体管的情形, 像素电路中的部分或者所有晶体管也可以为 N 型晶体管, 并且可以根据实际需要选择各个晶体管的类型, 相应地对像素电路的结构和/或驱动方法进行相应的改变。

本公开的实施例还提供一种像素电路的驱动方法, 以图 7 所示的像素电路进行说明, 图 9 是本公开实施例提供的一种如图 7 或图 8 所示的像素电路
20 的驱动波形图, 如图 9 所示, 该驱动方法包括复位阶段 t1、阈值补偿及数据写入阶段 t2、压降补偿及发光阶段 t3。

例如, 在本公开实施例提供的驱动方法中, 在复位阶段, 复位控制端 Reset 输出有效信号, 扫描控制端 Gate 输出无效信号, 第一发光控制端 EM1 和第二发光控制端 EM2 输出无效信号, 即发光控制端 EM 输出无效信号。

25 例如, 在本公开实施例提供的驱动方法中, 在阈值补偿及数据写入阶段, 复位控制端 Reset 输出无效信号, 扫描控制端 Gate 输出有效信号, 第一发光控制端 EM1 和第二发光控制端 EM2 输出无效信号, 即发光控制端 EM 输出无效信号。

例如, 在本公开实施例提供的驱动方法中, 在压降补偿及发光阶段, 复位控制端 Reset 输出无效信号, 扫描控制端 Gate 输出无效信号, 第一发光控
30

制端 EM1 和第二发光控制端 EM2 输出有效信号，即发光控制端 EM 输出有效信号。

关于有效信号和无效信号的含义请参照第一实施例中的描述，在此不再赘述。

5 例如，参阅图 7 和图 9，在复位阶段 t1，复位控制端 Reset 输出有效信号，从而使第四晶体管 T4 导通；扫描控制端 Gate 输出无效信号，从而使第一晶体管 T1 关断、第二晶体管 T2 关断；发光控制端 EM 输出无效信号，从而使第六晶体管 T6 关断、第七晶体管 T7 关断。由于第四晶体管 T4 导通，复位电源端 Vini 通过第四晶体管 T4 与第二节点 G 导通，使得第二节点 G 的电压
10 等于复位电源端提供的复位电压 Vvini，即使得补偿电路 130 中存储电容 Cst 的第二端的电压为 Vvini，驱动电路 120 中第五晶体管 T5 栅极的电压为 Vvini，也就是说，在复位阶段 t1，复位电路 150 将补偿电路 130 和驱动电路 120 复位。由于第七晶体管 T7 关断，避免了可能由于流过第五晶体管 T5 的漏电流造成的 OLED 微亮现象。

15 例如，在阈值补偿及数据写入阶段 t2，复位控制端 Reset 输出无效信号，从而使第四晶体管 T4 关断；扫描控制端 Gate 输出有效信号，从而使第一晶体管 T1 导通、第二晶体管 T2 导通；发光控制端 EM 输出无效信号，从而使第六晶体管 T6 关断、第七晶体管 T7 关断。由于第一晶体管 T1 导通，参考电源端 Vref 通过第一晶体管 T1 与第一节点 S 导通，使得第一节点 S 的电压
20 等于参考电源端提供的补偿电压 Vvref，即使得补偿电路 130 中存储电容 Cst 的第一端的电压为 Vvref；由于第二晶体管 T2 导通，数据信号端 Data 通过第二晶体管 T2 和第三晶体管 T3 与第二节点 G 连接，并且，由于第三晶体管 T3 的栅极和漏极电连接，第三晶体管 T3 相当于一个二极管，因此，第二节点 G 的电压为数据信号端 Data 的电压 Vdata 加上第三晶体管 T3 的阈值电压
25 Vth，即补偿电路 130 中存储电容 Cst 的第二端的电压为 Vdata+Vth，驱动电路 120 中第五晶体管 T5 栅极的电压为 Vdata+Vth。需要说明的是，由于上个阶段(复位阶段 t1)第二节点 G 的电压等于复位电源端提供的复位电压 Vvini，需要满足 $Vvini - Vth < Vdata$ 。这样，在阈值补偿及数据写入阶段 t2，数据写入电路 140 向驱动电路 120 写入了数据，同时进行了阈值补偿。此时，存储电
30 容 Cst 第二端和第一端之间的电压差为 $Vdata + Vth - Vvref$ 。例如，当第五晶体

管 T5 的阈值电压与第三晶体管 T3 的阈值电压相等均为 V_{th} ，此时，阈值补偿的效果更好。由于第七晶体管 T7 关断，避免了可能由于流过第五晶体管 T5 的漏电流造成的 OLED 微亮现象。

例如，在压降补偿及发光阶段 t3，复位控制端 Reset 输出无效信号，从而
5 而使第四晶体管 T4 关断；扫描控制端 Gate 输出无效信号，从而使第一晶体管 T1 关断、第二晶体管 T2 关断；发光控制端 EM 输出有效信号，从而使第六晶体管 T6 导通、第七晶体管导通。第一电源端 ELVDD、第六晶体管 T6、第五晶体管 T5、第七晶体管 T7、OLED 和第二电源端 ELVSS 形成通路，在第一电源端 ELVDD 和第二电源端 ELVSS 向发光电路 110 中 OLED 提供的
10 发光电压(第一电源端 ELVDD 提供第一发光电压 V_{elvdd} ，第二电源端 ELVSS 提供第二发光电压 V_{elvss}) 的作用下，以及驱动电路 120 中第五晶体管 T5 的驱动下，发光电路 110 中的 OLED 发光。由于第六晶体管 T6 导通，第一电源端 ELVDD 通过第六晶体管 T6 与第一节点 S 导通，使得第一节点 S 的电压变为第一电源端 ELVDD 提供的第一发光电压 V_{elvdd} ，即存储电容 Cst
15 第一端的电压为 V_{elvdd} ，第五晶体管 T5 源极的电压为 V_{elvdd} 。由于存储电容 Cst 的自举效应，即存储电容 Cst 存储的电荷没有发生变化时，其第一端电压的变化会引起第二端电压的变化，且第二端与第一端的电压差不变，存储电容 Cst 第二端的电压变化为第一端的电压 V_{elvdd} 加上上一阶段(阈值补偿及数据写入阶段 t2) 中存储电容 Cst 第二端和第一端之间的电压差为
20 $V_{data}+V_{th}-V_{vref}$ ，也就是说，第二节点 G 的电压为 $V_{elvdd}+V_{data}+V_{th}-V_{vref}$ ，第五晶体管 T5 栅极的电压为 $V_{elvdd}+V_{data}+V_{th}-V_{vref}$ 。此时，第五晶体管 T5 的栅源电压 V_{gs} (即第五晶体管 T5 栅极电压与源极电压之差) 为下面的等式：

$$V_{gs}=V_{elvdd}+V_{data}+V_{th}-V_{vref}-V_{elvdd}=V_{data}+V_{th}-V_{vref}$$

25 在正常工作时，OLED 处于饱和区，流过 OLED 的驱动电流 I_{oled} 满足下面的等式：

$$I_{oled} = 0.5\mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

其中， μ_n 为第五晶体管 T5 的沟道迁移率， C_{ox} 为第五晶体管 T5 单位面积的沟道电容，W 和 L 分别为第五晶体管 T5 的沟道宽度和沟道长度。

30 根据之前的计算，

$$V_{gs}-V_{th}=V_{data}+V_{th}-V_{vref}-V_{th}=V_{data}-V_{vref}$$

因此，

$$I_{oled} = 0.5\mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 = 0.5\mu_n C_{ox} \frac{W}{L} (V_{data} - V_{vref})^2$$

由上式可知，流过 OLED 的驱动电流 I_{oled} 与第五晶体管 T5 的阈值电压 V_{th} 、第一电源端 ELVDD 提供第一发光电压 V_{elvdd} 以及第二电源端 ELVSS 提供第二发光电压 V_{elvss} 均无关；仅与数据信号端 Data 的电压 V_{data} 以及参考电源端提供的补偿电压 V_{vref} 有关，只要数据信号端 Data 的电压 V_{data} 与参考电源端提供的补偿电压 V_{vref} 之差恒定，则流过 OLED 的驱动电流 I_{oled} 就恒定。因此，实现了对阈值电压以及电阻压降的补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性。

需要说明的是，第二实施例与第一实施例相同的部分可参照第一实施例中的相关描述，在此不再赘述。

第三实施例

例如，如图 10 所示，本公开的实施例还提供一种显示面板 1，包括本公开任一实施例所述的像素电路 10 以及驱动装置 20。

例如，显示面板 1 可以包括多个呈矩阵排布的像素电路 10。

例如，本公开的实施例提供的显示面板 1 还包括驱动装置 20，该驱动装置 20 可以集成在显示面板 1 的电路中，也可以将单独制备的驱动装置（例如驱动 IC）安装在显示面板 1 的基板上。例如，该驱动装置可以是专用的硬件器件，用来实现本公开任一实施例所述的驱动方法。例如，该驱动装置被配置为能够产生本公开任一实施例所述的驱动方法中复位阶段 t_1 、阈值补偿及数据写入阶段 t_2 、压降补偿及发光阶段 t_3 的驱动波形。例如，所述专用的硬件器件可以是 PLC、FPGA、ASIC、DSP 或其他可编程的逻辑控制器件。又例如，该驱动装置可以是一个电路板或多个电路板的组合，用于实现如上所述的驱动方法。在本公开的实施例中，该一个电路板或多个电路板的组合可以包括：（1）一个或多个处理器；（2）与处理器相连接的一个或多个非暂时的计算机可读的存储器；和/或（3）存储在存储器中的固件。

例如，本公开实施例提供的显示面板可以用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

本公开的实施例提供一种像素电路、显示面板及驱动方法，可对显示面

板进行电阻压降和阈值电压补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性。

虽然上文中已经用一般性说明及具体实施方式，对本公开作了详尽的描述，但在本公开实施例基础上，可以对之作一些修改或改进，这对本领域技术人员而言是显而易见的。因此，在不偏离本公开精神的基础上所做的这些修改或改进，均属于本公开要求保护的范围。

本专利申请要求于 2016 年 6 月 12 日递交的中国专利申请第 201610407475.1 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

- 1、一种像素电路，包括：
 - 发光电路，用于在工作时发光；
 - 5 驱动电路，用于驱动所述发光电路；
 - 补偿电路，用于补偿所述驱动电路；
 - 数据写入电路，用于向所述驱动电路写入数据；
 - 复位电路，用于将所述补偿电路和所述驱动电路复位；
 - 第一发光控制电路，用于控制所述发光电路的工作和关断；
 - 10 第一电源端和第二电源端，用于向所述发光电路提供发光电压；
 - 复位电源端，用于向所述复位电路提供复位电压；
 - 参考电源端，用于向所述补偿电路提供补偿电压；
 - 扫描控制端，用于提供控制所述补偿电路和所述数据写入电路的工作和关断的信号；
 - 15 数据信号端，用于向所述数据写入电路提供数据信号；
 - 复位控制端，用于提供控制所述复位电路的工作和关断的信号；以及
 - 第一发光控制端，用于提供控制所述第一发光控制电路的工作和关断的信号。
- 2、根据权利要求1所述的像素电路，其中，
 - 20 所述补偿电路包括彼此串联的第一晶体管 and 存储电容，
 - 所述数据写入电路包括彼此串联的第二晶体管和第三晶体管，
 - 所述复位电路包括第四晶体管，
 - 所述驱动电路包括第五晶体管，
 - 所述第一发光控制电路包括第六晶体管，
 - 25 所述发光电路包括有机发光二极管。
- 3、根据权利要求2所述的像素电路，其中，
 - 所述第一晶体管的源极与所述参考电源端电连接，所述第一晶体管的栅极与所述扫描控制端电连接，所述第一晶体管的漏极与第一节点电连接；
 - 所述第二晶体管的源极与所述数据信号端电连接，所述第二晶体管的栅极与所述扫描控制端电连接，所述第二晶体管的漏极与所述第三晶体管的源
 - 30

极电连接;

所述第三晶体管的栅极与所述第三晶体管的漏极电连接, 所述第三晶体管的漏极与第二节点电连接;

5 所述第四晶体管的源极与所述复位电源端电连接, 所述第四晶体管的栅极与所述复位控制端电连接, 所述第四晶体管的漏极与所述第二节点电连接;

所述第五晶体管的源极与所述第一节点电连接, 所述第五晶体管的栅极与所述第二节点电连接;

10 所述第六晶体管的源极与所述第一电源端电连接, 所述第六晶体管的栅极与所述第一发光控制端电连接, 所述第六晶体管的漏极与所述第一节点电连接;

所述存储电容的第一端与所述第一节点电连接, 所述存储电容的第二端与所述第二节点电连接;

所述有机发光二极管的第一端与所述第五晶体管的漏极电连接, 所述有机发光二极管的第二端与所述第二电源端电连接。

15 4、根据权利要求 1 所述的像素电路, 还包括:

第二发光控制电路, 用于控制所述发光电路的工作和关断; 以及

第二发光控制端, 用于提供控制所述第二发光控制电路的工作和关断的信号。

20 5、根据权利要求 4 所述的像素电路, 其中, 所述第一发光控制端和所述第二发光控制端彼此电连接。

6、根据权利要求 4 所述的像素电路, 其中,

所述补偿电路包括第一晶体管和存储电容,

所述数据写入电路包括彼此串联的第二晶体管和第三晶体管,

所述复位电路包括第四晶体管,

25 所述驱动电路包括第五晶体管,

所述第一发光控制电路包括第六晶体管,

所述第二发光控制电路包括第七晶体管, 所述发光电路包括有机发光二极管。

7、根据权利要求 6 所述的像素电路, 其中,

30 所述第一晶体管的源极与所述参考电源端电连接, 所述第一晶体管的栅

极与所述扫描控制端电连接,所述第一晶体管的漏极与第一节点电连接;

所述第二晶体管的源极与所述数据信号端电连接,所述第二晶体管的栅极与所述扫描控制端电连接,所述第二晶体管的漏极与所述第三晶体管的源极电连接;

5 所述第三晶体管的栅极与所述第三晶体管的漏极电连接,所述第三晶体管的漏极与第二节点电连接;

所述第四晶体管的源极与所述复位电源端电连接,所述第四晶体管的栅极与所述复位控制端电连接,所述第四晶体管的漏极与所述第二节点电连接;

10 所述第五晶体管的源极与所述第一节点电连接,所述第五晶体管的栅极与所述第二节点电连接;

所述第六晶体管的源极与所述第一电源端电连接,所述第六晶体管的栅极与所述第一发光控制端电连接,所述第六晶体管的漏极与所述第一节点电连接;

15 所述存储电容的第一端与所述第一节点电连接,所述存储电容的第二端与所述第二节点电连接;

20 所述第七晶体管的源极与所述第五晶体管的漏极电连接,所述第七晶体管的栅极与所述第二发光控制端电连接,所述有机发光二极管的第一端与所述第七晶体管的漏极电连接,所述有机发光二极管的第二端与所述第二电源端电连接;或者,所述有机发光二极管的第一端与所述第五晶体管的漏极电连接,所述有机发光二极管的第二端与所述第七晶体管的源极电连接,所述第七晶体管的栅极与所述第二发光控制端电连接,所述第七晶体管的漏极与所述第二电源端电连接。

8、根据权利要求 2、3、6、7 任一项所述的像素电路,其中,所述第三晶体管的阈值电压与所述第五晶体管的阈值电压相同。

25 9、根据权利要求 6 或 7 所述的像素电路,其中,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为薄膜晶体管。

30 10、根据权利要求 6 或 7 所述的像素电路,其中,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为 P 型晶体管。

11、一种显示面板，包括权利要求 1-10 任一项所述的像素电路。

12、一种如权利要求 1-3 任一项所述的像素电路的驱动方法，包括复位阶段、阈值补偿及数据写入阶段、压降补偿及发光阶段。

13、根据权利要求 12 所述的驱动方法，其中，在所述复位阶段，所述复位控制端输出有效信号，所述扫描控制端输出无效信号，所述第一发光控制端输出无效信号。

14、根据权利要求 12 所述的驱动方法，其中，在所述阈值补偿及数据写入阶段，所述复位控制端输出无效信号，所述扫描控制端输出有效信号，所述第一发光控制端输出无效信号。

15 10 15、根据权利要求 12 所述的驱动方法，其中，在所述压降补偿及发光阶段，所述复位控制端输出无效信号，所述扫描控制端输出无效信号，所述第一发光控制端输出有效信号。

16、一种如权利要求 4-10 任一项所述的像素电路的驱动方法，包括复位阶段、阈值补偿及数据写入阶段、压降补偿及发光阶段。

15 17、根据权利要求 16 所述的驱动方法，其中，在所述复位阶段，所述复位控制端输出有效信号，所述扫描控制端输出无效信号，所述第一发光控制端和所述第二发光控制端输出无效信号。

18、根据权利要求 16 所述的驱动方法，其中，在所述阈值补偿及数据写入阶段，所述复位控制端输出无效信号，所述扫描控制端输出有效信号，所述

20 所述第一发光控制端和所述第二发光控制端输出无效信号。

19、根据权利要求 16 所述的驱动方法，其中，在所述压降补偿及发光阶段，所述复位控制端输出无效信号，所述扫描控制端输出无效信号，所述第一发光控制端和所述第二发光控制端输出有效信号。

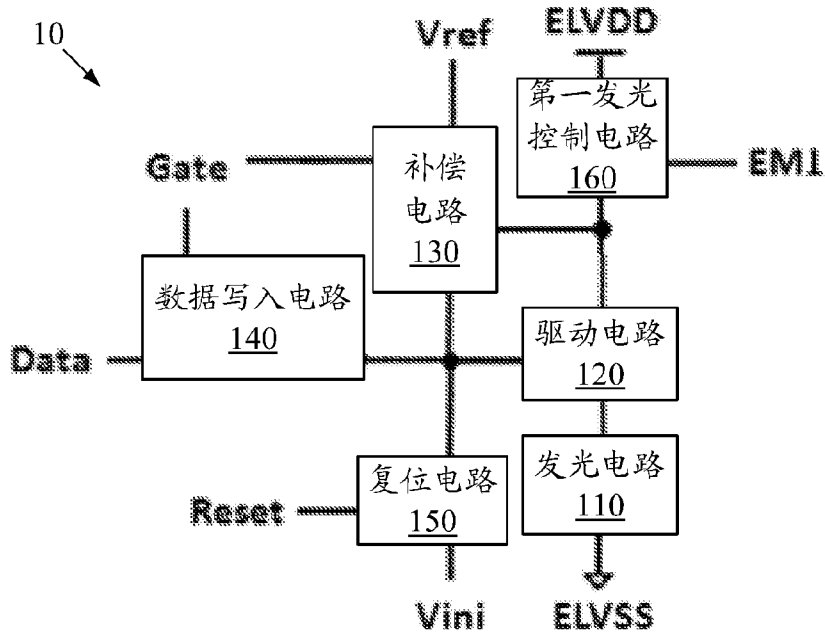


图 1

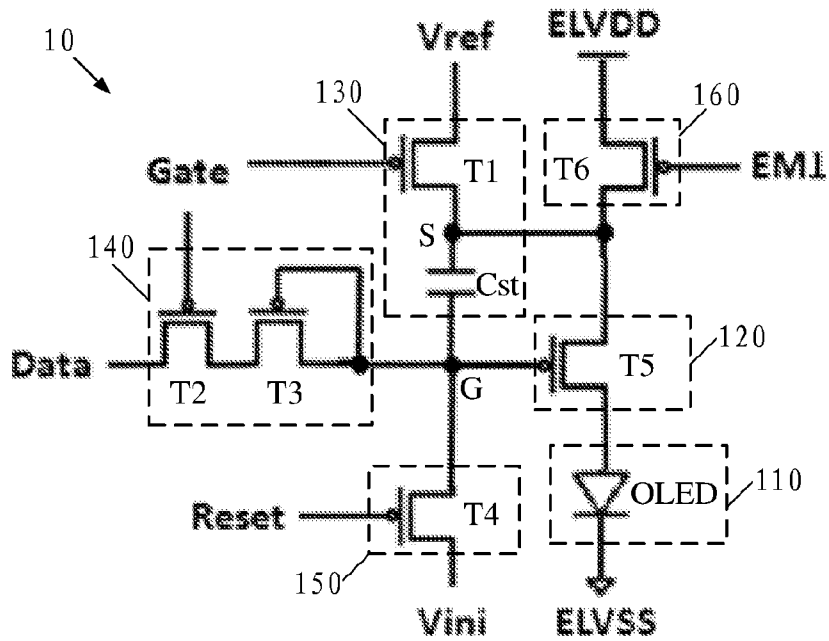


图 2

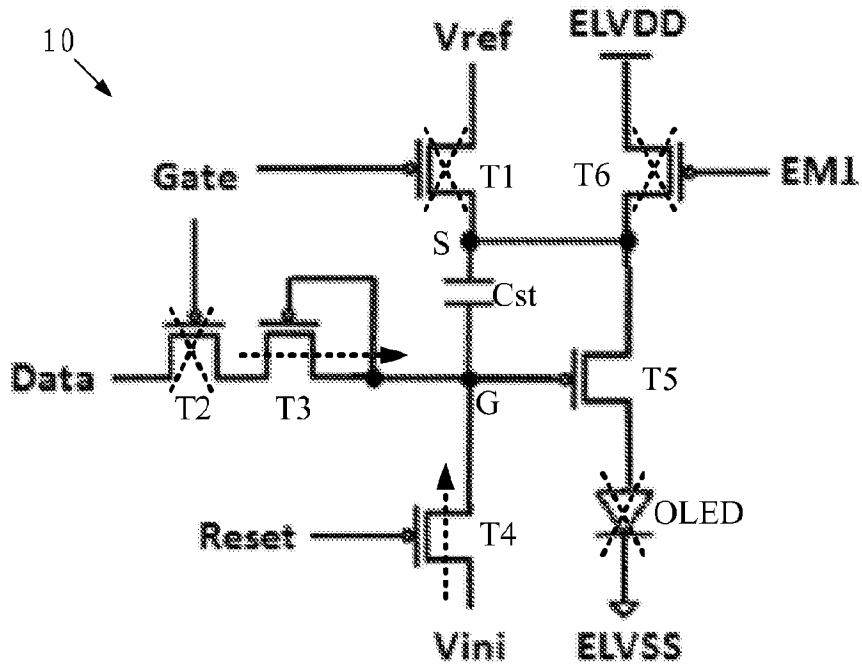


图 3A

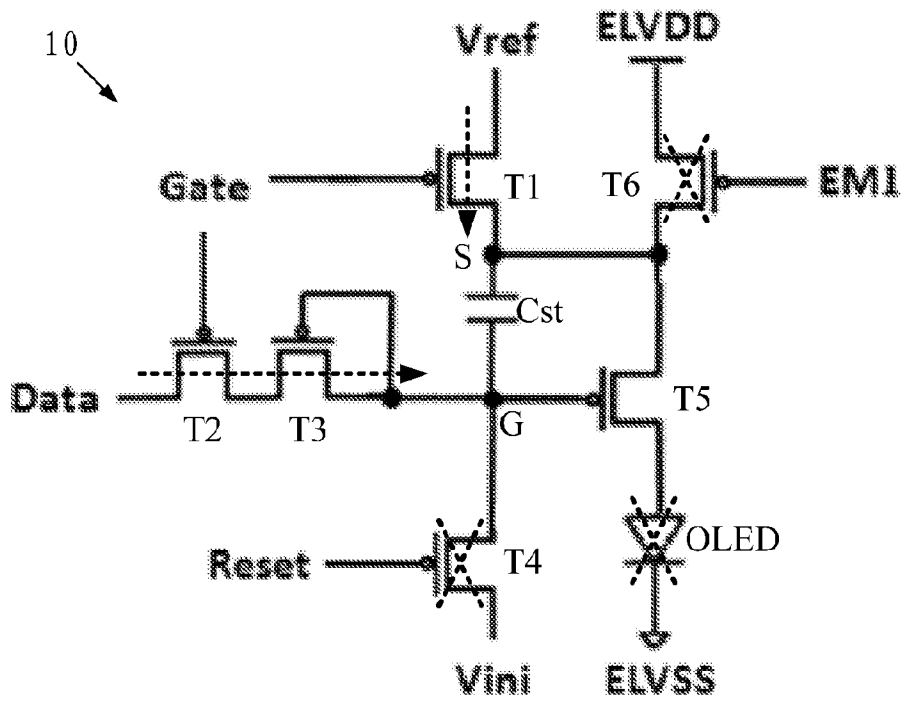


图 3B

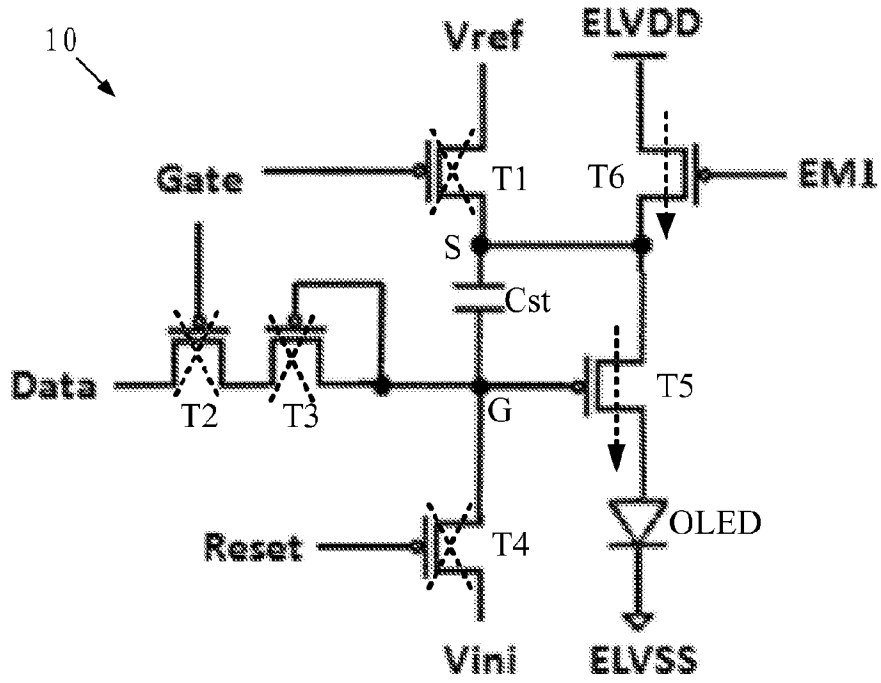


图 3C

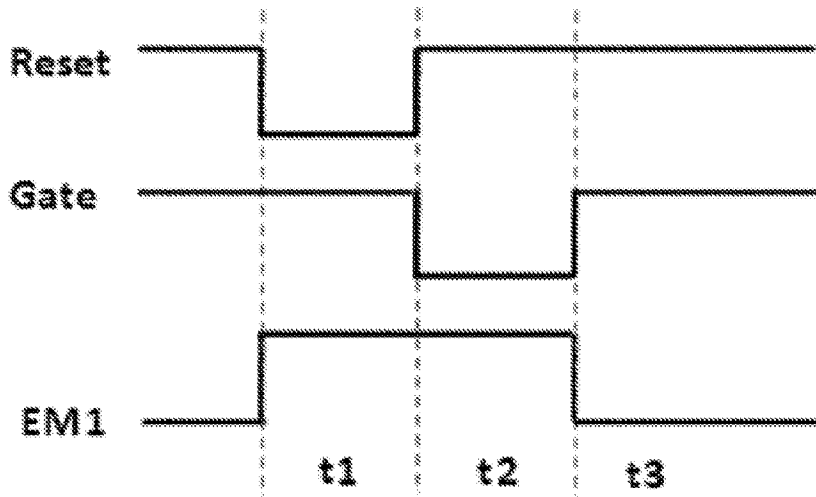


图 4

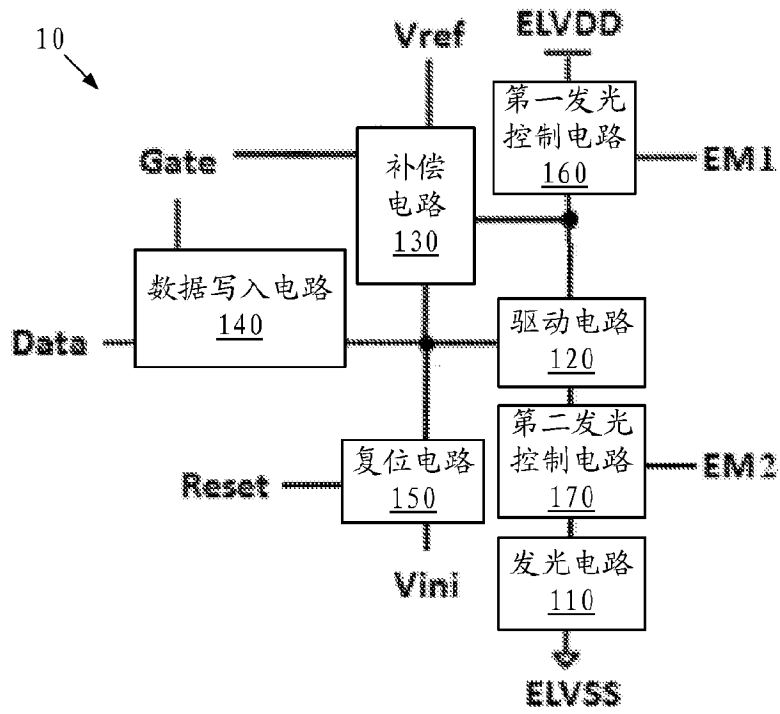


图 5

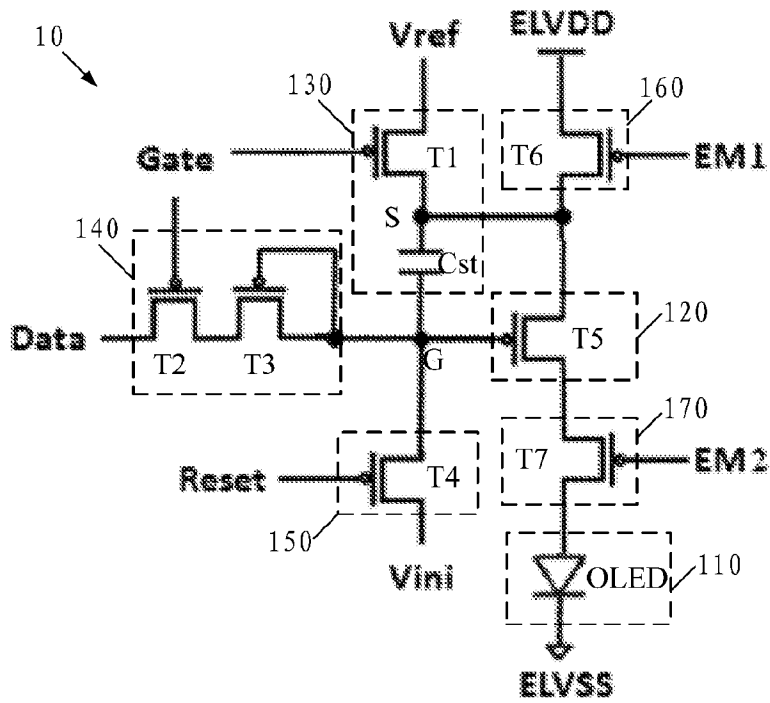


图 6

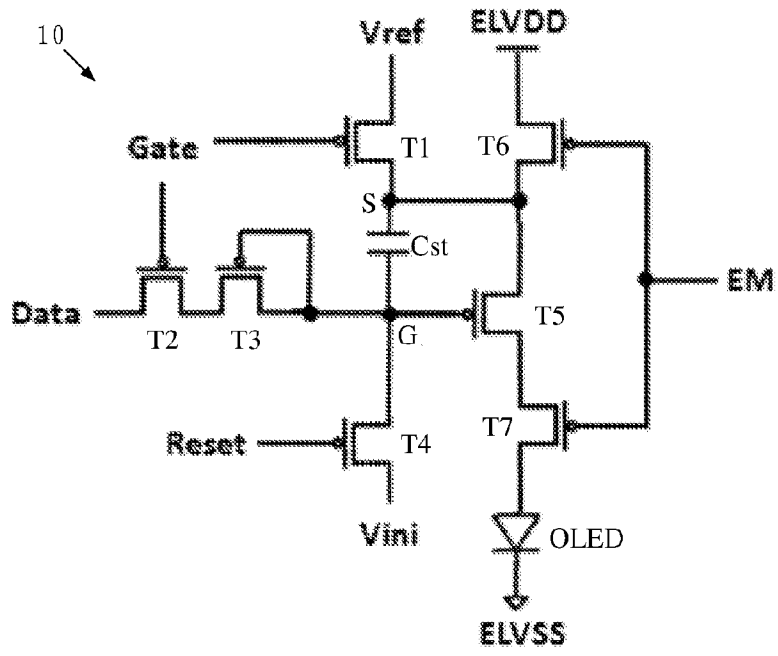


图 7

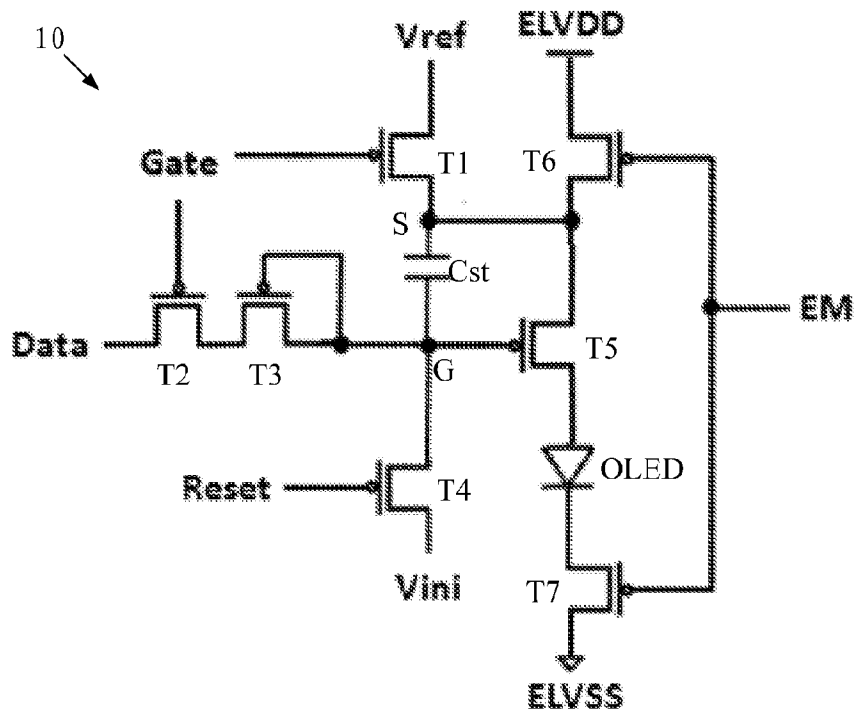


图 8

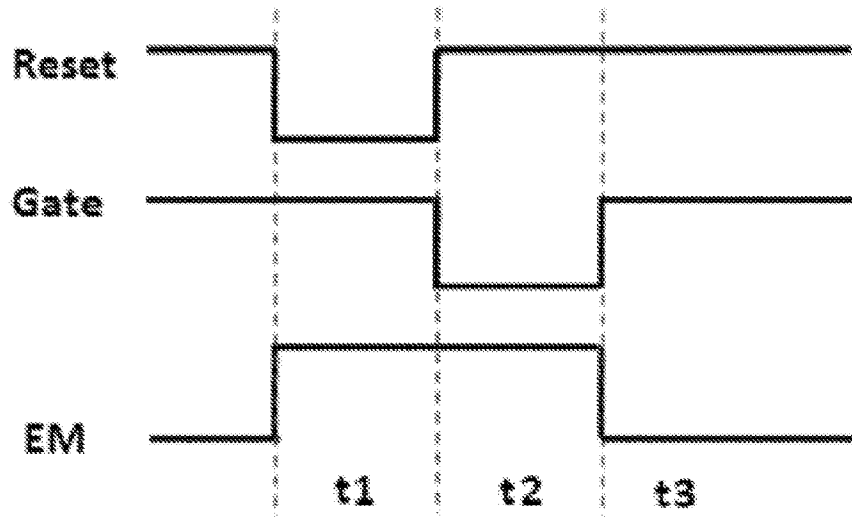


图 9

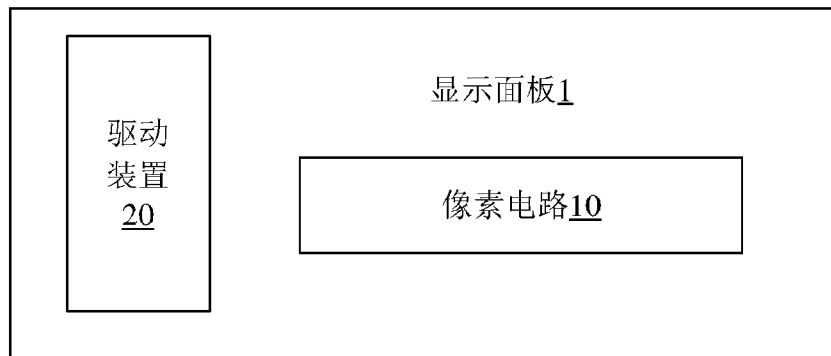


图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/075191

A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/3208(2016.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNPAT, CNKI, WPI, EPODOC: OLED, VTH, voltage drop, luminescence, organic, pixel, threshold, same, identical, equal, drop, compensat+, diode, connection, structure, reset, initializ+, emission, write		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105845081 A (BOE TECHNOLOGY GROUP CO., LTD.), 10 August 2016 (10.08.2016), claims 1-19, description, paragraphs [0041]-[0107], and figures 1-10	1-19
X	CN 105096831 A (BOE TECHNOLOGY GROUP CO., LTD.), 25 November 2015 (25.11.2015), description, paragraphs [0063]-[0102], and figures 5 and 6	1-19
X	CN 104835452 A (BOE TECHNOLOGY GROUP CO., LTD.), 12 August 2015 (12.08.2015), description, paragraphs [0074]-[0076], and figures 3c and 4a	1-19
X	US 2010127955 A1 (CHOI, S.M.), 27 May 2010 (27.05.2010), description, paragraphs [0037]-[0065], and figures 1-3	1, 2, 4-6, 8-19
A	CN 104809989 A (BOE TECHNOLOGY GROUP CO., LTD.), 29 July 2015 (29.07.2015), the whole document	1-19
A	CN 105448234 A (KUNSHAN NEW FLAT PANEL DISPLAY TECHNOLOGY CENTER CO., LTD. et al.), 30 March 2016 (30.03.2016), the whole document	1-19
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 25 April 2017 (25.04.2017)		Date of mailing of the international search report 22 May 2017 (22.05.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451		Authorized officer YAN, Jingwen Telephone No.: (86-10) 62414451

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/075191

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105845081 A	10 August 2016	None	
CN 105096831 A	25 November 2015	None	
CN 104835452 A	12 August 2015	WO 2016188012 A1	01 December 2016
US 2010127955 A1	27 May 2010	KR 20100059317 A	04 June 2010
		US 8791889 B2	29 July 2014
		KR 101008438 B1	14 January 2011
CN 104809989 A	29 July 2015	WO 2016187990 A1	01 December 2016
CN 105448234 A	30 March 2016	None	

国际检索报告

国际申请号

PCT/CN2017/075191

<p>A. 主题的分类</p> <p>G09G 3/3208(2016. 01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>G09G</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNPAT, CNKI, WPI, EPODOC; OLED, 有机, 像素, 象素, 画素, 阈值, VTH, 相同, 相等, 压降, 补偿, 二极管, 连接, 结构, 复位, 发光, 写入, organic, pixel, threshold, same, identical, equal, drop, compensat+, diode, connection, structure, reset, initializ+, emission, write</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105845081 A (京东方科技集团股份有限公司) 2016年 8月 10日 (2016 - 08 - 10) 权利要求1-19, 说明书第[0041]-[0107]段, 附图1-10</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 105096831 A (京东方科技集团股份有限公司) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0063]-[0102]段, 附图5、6</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 104835452 A (京东方科技集团股份有限公司) 2015年 8月 12日 (2015 - 08 - 12) 说明书第[0074]-[0076]段, 附图3c、4a</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>US 2010127955 A1 (CHOI, SANG-MOO) 2010年 5月 27日 (2010 - 05 - 27) 说明书第[0037]-[0065]段, 附图1-3</td> <td>1, 2, 4-6, 8-19</td> </tr> <tr> <td>A</td> <td>CN 104809989 A (京东方科技集团股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 105448234 A (昆山工研院新型平板显示技术中心有限公司 等) 2016年 3月 30日 (2016 - 03 - 30) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105845081 A (京东方科技集团股份有限公司) 2016年 8月 10日 (2016 - 08 - 10) 权利要求1-19, 说明书第[0041]-[0107]段, 附图1-10	1-19	X	CN 105096831 A (京东方科技集团股份有限公司) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0063]-[0102]段, 附图5、6	1-19	X	CN 104835452 A (京东方科技集团股份有限公司) 2015年 8月 12日 (2015 - 08 - 12) 说明书第[0074]-[0076]段, 附图3c、4a	1-19	X	US 2010127955 A1 (CHOI, SANG-MOO) 2010年 5月 27日 (2010 - 05 - 27) 说明书第[0037]-[0065]段, 附图1-3	1, 2, 4-6, 8-19	A	CN 104809989 A (京东方科技集团股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文	1-19	A	CN 105448234 A (昆山工研院新型平板显示技术中心有限公司 等) 2016年 3月 30日 (2016 - 03 - 30) 全文	1-19
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 105845081 A (京东方科技集团股份有限公司) 2016年 8月 10日 (2016 - 08 - 10) 权利要求1-19, 说明书第[0041]-[0107]段, 附图1-10	1-19																					
X	CN 105096831 A (京东方科技集团股份有限公司) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0063]-[0102]段, 附图5、6	1-19																					
X	CN 104835452 A (京东方科技集团股份有限公司) 2015年 8月 12日 (2015 - 08 - 12) 说明书第[0074]-[0076]段, 附图3c、4a	1-19																					
X	US 2010127955 A1 (CHOI, SANG-MOO) 2010年 5月 27日 (2010 - 05 - 27) 说明书第[0037]-[0065]段, 附图1-3	1, 2, 4-6, 8-19																					
A	CN 104809989 A (京东方科技集团股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文	1-19																					
A	CN 105448234 A (昆山工研院新型平板显示技术中心有限公司 等) 2016年 3月 30日 (2016 - 03 - 30) 全文	1-19																					
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																							
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																							
<p>国际检索实际完成的日期</p> <p>2017年 4月 25日</p>		<p>国际检索报告邮寄日期</p> <p>2017年 5月 22日</p>																					
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>受权官员</p> <p>晏静文</p> <p>电话号码 (86-10)62414451</p>																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/075191

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105845081	A	2016年 8月 10日	无			
CN	105096831	A	2015年 11月 25日	无			
CN	104835452	A	2015年 8月 12日	WO	2016188012	A1	2016年 12月 1日
US	2010127955	A1	2010年 5月 27日	KR	20100059317	A	2010年 6月 4日
				US	8791889	B2	2014年 7月 29日
				KR	101008438	B1	2011年 1月 14日
CN	104809989	A	2015年 7月 29日	WO	2016187990	A1	2016年 12月 1日
CN	105448234	A	2016年 3月 30日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)