

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7520697号
(P7520697)

(45)発行日 令和6年7月23日(2024.7.23)

(24)登録日 令和6年7月12日(2024.7.12)

(51)国際特許分類

F I

H 1 0 K	50/824 (2023.01)	H 1 0 K	50/824		
G 0 9 F	9/30 (2006.01)	G 0 9 F	9/30	3 6 5	
H 1 0 K	50/10 (2023.01)	H 1 0 K	50/10		
H 1 0 K	50/80 (2023.01)	H 1 0 K	50/80		
H 1 0 K	50/88 (2023.01)	H 1 0 K	50/88		

請求項の数 6 (全14頁) 最終頁に続く

(21)出願番号 特願2020-190930(P2020-190930)
 (22)出願日 令和2年11月17日(2020.11.17)
 (65)公開番号 特開2022-80004(P2022-80004A)
 (43)公開日 令和4年5月27日(2022.5.27)
 審査請求日 令和5年10月19日(2023.10.19)

(73)特許権者 502356528
株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号
 (74)代理人 110001737
弁理士法人スズエ国際特許事務所
 (72)発明者 柳澤 昌
東京都港区西新橋三丁目7番1号 株式
会社ジャパンディスプレイ内
 (72)発明者 森田 哲生
東京都港区西新橋三丁目7番1号 株式
会社ジャパンディスプレイ内
 (72)発明者 原田 賢治
東京都港区西新橋三丁目7番1号 株式
会社ジャパンディスプレイ内
 (72)発明者 田島 弘志

最終頁に続く

(54)【発明の名称】 表示装置

(57)【特許請求の範囲】

【請求項1】

基材と、

前記基材の上に配置された第1絶縁層と、

表示領域に位置する画素において前記第1絶縁層の上に配置された第1画素電極と、

前記表示領域の外側の周辺領域に位置するダミー画素において前記第1絶縁層の上に配置された第2画素電極と、

前記第1絶縁層の上に配置され、前記第1画素電極に重畳する開口部を有する第2絶縁層と、

前記画素に配置され、前記開口部を通じて前記第1画素電極に接する第1有機層と、

前記ダミー画素に配置された第2有機層と、

前記第2絶縁層の上に配置された第1給電線および第2給電線と、

前記第1給電線の上に配置された第1隔壁と、

前記第2給電線の上に配置された第2隔壁と、

前記第1有機層を覆う第1部分および前記第2有機層を覆う第2部分を含む共通電極と、
を備え、

前記第1有機層は、前記第1隔壁と前記第2隔壁の間に位置し、かつ前記第1隔壁および前記第2隔壁から離間しており、

前記第2給電線および前記第2隔壁は、前記第1有機層と前記第2有機層の間に位置し、

前記第1隔壁および前記第2隔壁は、上部の幅が下部の幅よりも大きい形状を有し、

10

20

前記第 1 部分は、前記第 1 隔壁と前記第 1 有機層の間において前記第 1 給電線に接しており、前記第 2 給電線に接していない、
表示装置。

【請求項 2】

前記第 2 有機層は、前記第 2 隔壁から離間しており、
前記第 2 部分は、前記第 2 隔壁と前記第 2 有機層の間において前記第 2 給電線に接している、
請求項 1 に記載の表示装置。

【請求項 3】

前記第 2 給電線は、前記第 1 有機層の側の第 1 端部と、前記第 2 有機層の側の第 2 端部とを有し、
前記第 1 端部は、前記第 2 隔壁により覆われ、
前記第 2 端部は、前記第 2 隔壁により覆われていない、
請求項 1 に記載の表示装置。

【請求項 4】

前記共通電極は、前記第 1 隔壁および前記第 2 隔壁の上部にそれぞれ配置された第 3 部分をさらに含み、
前記第 3 部分は、前記第 1 部分および前記第 2 部分から離間している、
請求項 1 乃至 3 のうちいずれか 1 項に記載の表示装置。

【請求項 5】

前記周辺領域において前記第 2 絶縁層の上に配置され、前記第 1 給電線および前記第 2 給電線が接続された第 1 導電層と、
前記周辺領域において前記第 1 絶縁層と前記第 2 絶縁層の間に配置された第 2 導電層と、
をさらに備え、
前記第 2 絶縁層は、前記周辺領域において第 1 コンタクトホールを有し、
前記第 1 導電層は、前記第 1 コンタクトホールを通じて前記第 2 導電層に接している、
請求項 1 乃至 4 のうちいずれか 1 項に記載の表示装置。

【請求項 6】

前記周辺領域において前記基材と前記第 1 絶縁層の間に配置された第 3 導電層をさらに備え、
前記第 1 絶縁層は、前記周辺領域において第 2 コンタクトホールを有し、
前記第 2 導電層は、前記第 2 コンタクトホールを通じて前記第 3 導電層に接している、
請求項 5 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、表示装置に関する。

【背景技術】

【0002】

近年、表示素子として有機発光ダイオード（OLED）を適用した表示装置が実用化されている。この表示素子は、画素電極と、共通電極と、これら画素電極および共通電極の間に配置された有機層とを備えている。

【0003】

表示領域において繰り返し配置される電極や配線などの要素をパターンニングする際に、これら要素のうち最外周に位置するものの形状が設計通りにならないことがある。例えば、各画素の画素電極をエッチングによりパターンニングする場合、最外周の画素電極が過度に侵食され得る。このような形状不良が生じると、表示装置の表示品位が低下する。

【先行技術文献】

【特許文献】

【0004】

10

20

30

40

50

【文献】特開 2000 - 195677 号公報
 【文献】特開 2004 - 207217 号公報
 【文献】特開 2008 - 135325 号公報
 【文献】特開 2009 - 32673 号公報
 【文献】特開 2010 - 118191 号公報
 【文献】国際公開第 2018 / 179308 号

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の目的は、表示品位を改善することが可能な表示装置を提供することにある。

10

【課題を解決するための手段】

【0006】

一実施形態に係る表示装置は、基材と、前記基材の上に配置された第 1 絶縁層と、表示領域に位置する画素において前記第 1 絶縁層の上に配置された第 1 画素電極と、前記表示領域の外側の周辺領域に位置するダミー画素において前記第 1 絶縁層の上に配置された第 2 画素電極と、前記第 1 絶縁層の上に配置され、前記第 1 画素電極に重畳する開口部を有する第 2 絶縁層と、前記画素に配置され、前記開口部を通じて前記第 1 画素電極に接する第 1 有機層と、前記ダミー画素に配置された第 2 有機層と、前記第 2 絶縁層の上に配置された第 1 給電線および第 2 給電線と、前記第 1 給電線の上に配置された第 1 隔壁と、前記第 2 給電線の上に配置された第 2 隔壁と、前記第 1 有機層を覆う第 1 部分および前記第 2 有機層を覆う第 2 部分を含む共通電極と、を備えている。前記第 1 有機層は、前記第 1 隔壁と前記第 2 隔壁の間に位置し、かつ前記第 1 隔壁および前記第 2 隔壁から離間している。前記第 2 給電線および前記第 2 隔壁は、前記第 1 有機層と前記第 2 有機層の間に位置している。前記第 1 隔壁および前記第 2 隔壁は、上部の幅が下部の幅よりも大きい形状を有している。前記第 1 部分は、前記第 1 隔壁と前記第 1 有機層の間において前記第 1 給電線に接しており、前記第 2 給電線に接していない。

20

【図面の簡単な説明】

【0007】

【図 1】図 1 は、第 1 実施形態に係る表示装置の一構成例を示す図である。

【図 2】図 2 は、副画素およびダミー副画素のレイアウトの一例を示す図である。

30

【図 3】図 3 は、図 2 の III - III 線に沿う表示装置の概略的な断面図である。

【図 4】図 4 は、有機層に適用し得る層構成の一例を示す断面図である。

【図 5】図 5 は、図 3 に示した画素電極および有機層の概略的な平面図である。

【図 6】図 6 は、図 3 に示した給電線、隔壁、共通電極および導電層の概略的な平面図である。

【図 7】図 7 は、第 2 実施形態に係る表示装置の概略的な断面図である。

【発明を実施するための形態】

【0008】

以下、本発明の実施形態について、図面を参照しながら説明する。

なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一または類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

40

【0009】

なお、図面には、必要に応じて理解を容易にするために、互いに直交する X 軸、Y 軸、及び、Z 軸を記載する。X 軸に沿った方向を X 方向または第 1 方向と称し、Y 軸に沿った方向を Y 方向または第 2 方向と称し、Z 軸に沿った方向を Z 方向または第 3 方向と称する

50

。X軸およびY軸によって規定される面をX-Y平面と称し、X軸およびZ軸によって規定される面をX-Z平面と称する。X-Y平面を見ることを平面視という。

【0010】

本実施形態に係る表示装置DSPは、表示素子として有機発光ダイオード(OLED)を備える有機エレクトロルミネッセンス表示装置であり、テレビ、パソコン、車載機器、携帯端末、携帯電話等に搭載される。

【0011】

[第1実施形態]

図1は、第1実施形態に係る表示装置DSPの一構成例を示す図である。表示装置DSPは、絶縁性の基材10の上に、画像を表示する表示領域DAと、表示領域DAの外側の周辺領域SAとを有している。基材10は、ガラスであってもよいし、可撓性を有する樹脂フィルムであってもよい。

10

【0012】

表示領域DAは、第1方向Xおよび第2方向Yにマトリクス状に配列された複数の画素PXを備えている。画素PXは、複数の副画素SPを備えている。一例では、画素PXは、赤色の副画素SP1、緑色の副画素SP2および青色の副画素SP3を備えている。なお、画素PXは、上記の3色の副画素の他に、白色などの他の色の副画素を加えた4個以上の副画素を備えていてもよい。

【0013】

副画素SPは、画素回路1と、画素回路1によって駆動制御される表示素子20とを備えている。画素回路1は、画素スイッチ2と、駆動トランジスタ3と、キャパシタ4とを備えている。画素スイッチ2および駆動トランジスタ3は、例えば薄膜トランジスタにより構成されたスイッチング素子である。

20

【0014】

画素スイッチ2において、ゲート電極は走査線GLに接続され、ソース電極は信号線SLに接続され、ドレイン電極はキャパシタ4を構成する一方の電極および駆動トランジスタ3のゲート電極に接続されている。駆動トランジスタ3において、ソース電極はキャパシタ4を構成する他方の電極および電源線PLに接続され、ドレイン電極は表示素子20のアノードに接続されている。表示素子20のカソードは、共通電圧が供給される給電線FL(補助配線)に接続されている。なお、画素回路1の構成は図示した例に限らない。

30

【0015】

表示素子20は、発光素子としての有機発光ダイオード(OLED)である。例えば、副画素SP1は赤波長に対応した光を出射する表示素子を備え、副画素SP2は緑波長に対応した光を出射する表示素子を備え、副画素SP3は青波長に対応した光を出射する表示素子を備えている。表示素子20の構成については後述する。

【0016】

周辺領域SAは、画像を表示しない複数のダミー画素DPを備えている。例えば、複数のダミー画素DPは、表示領域DAを囲っている。すなわち、ダミー画素DPは、最外周の画素PXと基材10の各辺との間に位置している。

【0017】

ダミー画素DPは、複数のダミー副画素DSを備えている。一例では、ダミー画素DPは、副画素SP1に類似した構造を有するダミー副画素DS1と、副画素SP2に類似した構造を有するダミー副画素DS2と、副画素SP3に類似した構造を有するダミー副画素DS3とを備えている。

40

【0018】

図2は、副画素SP1, SP2, SP3およびダミー副画素DS1, DS2, DS3のレイアウトの一例を示す図である。ここでは、図1において一点鎖線の枠で囲った4個の画素PXとその周囲の5個のダミー画素DPに着目する。

【0019】

それぞれの画素PXにおいて、副画素SP1および副画素SP2は第2方向Yに並び、

50

副画素 S P 1 および副画素 S P 3 は第 1 方向 X に並び、副画素 S P 2 および副画素 S P 3 は第 1 方向 X に並んでいる。副画素 S P 1 は第 1 方向 X に延びた略長形状に形成され、副画素 S P 2 および副画素 S P 3 は第 2 方向 Y に延びた略長形状に形成されている。副画素 S P 2 の面積は副画素 S P 1 の面積より大きく、副画素 S P 3 の面積は副画素 S P 2 の面積より大きい。なお、副画素 S P 1 の面積は、副画素 S P 2 の面積と同一であってもよい。

【 0 0 2 0 】

表示領域 D A に配置された複数の画素 P X に着目すると、副画素 S P 1 および副画素 S P 3 が第 1 方向 X において交互に並んでいる。副画素 S P 2 および副画素 S P 3 も第 1 方向 X において交互に並んでいる。また、副画素 S P 1 および副画素 S P 2 が第 2 方向 Y において交互に並んでいる。副画素 S P 3 は、第 2 方向 Y において副画素 S P 1 , S P 2 を介さずに並んでいる。

10

【 0 0 2 1 】

ダミー副画素 D S 1 は副画素 S P 1 と同じ形状を有し、ダミー副画素 D S 2 は副画素 S P 2 と同じ形状を有し、ダミー副画素 D S 3 は副画素 S P 3 と同じ形状を有している。ダミー画素 D P におけるダミー副画素 D S 1 , D S 2 , D S 3 の配置態様は、画素 P X における副画素 S P 1 , S P 2 , S P 3 の配置態様と同様である。

【 0 0 2 2 】

なお、図 2 に示した副画素 S P 1 , S P 2 , S P 3 およびダミー副画素 D S 1 , D S 2 , D S 3 の外形は、表示素子の画素電極、あるいは、表示素子の発光領域の外形に相当するが、簡略化して示したものであり、必ずしも実際の形状を反映したものとは限らない。また、ダミー副画素 D S 1 , D S 2 , D S 3 のそれぞれの形状は、副画素 S P 1 , S P 2 , S P 3 のそれぞれの形状に類似した形状であればよく、必ずしも同じ形状に限定されない。

20

【 0 0 2 3 】

図 3 は、図 2 の III - III 線に沿う表示装置 D S P の概略的な断面図である。表示装置 D S P は、基材 1 0 の上に配置された絶縁層 1 1 (第 1 絶縁層) と、絶縁層 1 1 の上に配置された絶縁層 1 2 (第 2 絶縁層) とを備えている。図 1 に示した画素回路 1、走査線 G L、信号線 S L および電源線 P L は、基材 1 0 の上に配置され、絶縁層 1 1 によって覆われているが、ここでは図示を省略する。絶縁層 1 1 , 1 2 は、例えば有機絶縁層である。絶縁層 1 1 は、表示素子 2 0 の下地層と称される場合がある。絶縁層 1 2 は、表示素子 2 0 あるいは副画素 S P を区画するように形成されており、リブや隔壁などと称される場合がある。

30

【 0 0 2 4 】

図 3 に示した副画素 S P 3 のように、各副画素 S P の表示素子 2 0 は、画素電極 P E 1 (第 1 画素電極) と、有機層 O R 1 (第 1 有機層) と、共通電極 C E とを備えている。画素電極 P E 1 は、副画素 S P 毎あるいは表示素子 2 0 毎に配置された電極であり、下部電極またはアノードなどと称される場合がある。共通電極 C E は、複数の副画素 S P または複数の表示素子 2 0 に対して共通に配置された電極であり、対向電極、上部電極またはカソードなどと称される場合がある。

40

【 0 0 2 5 】

画素電極 P E 1 は、絶縁層 1 1 の上に配置され、その周縁部が絶縁層 1 2 によって覆われている。画素電極 P E 1 は、図 1 に示した駆動トランジスタ 3 と電氣的に接続されている。画素電極 P E 1 は、例えば、インジウム錫酸化物 (I T O) やインジウム亜鉛酸化物 (I Z O) などの透明導電材料によって形成された透明電極である。なお、画素電極 P E 1 は、銀、アルミニウムなどの金属材料によって形成された金属電極であってもよい。また、画素電極 P E 1 は、透明電極および金属電極の積層体であってもよい。例えば、画素電極 P E 1 は、透明電極、金属電極および透明電極の順に積層された積層体として構成されてもよいし、3 層以上の積層体として構成されてもよい。

【 0 0 2 6 】

50

絶縁層 1 2 は、各副画素 S P において画素電極 P E 1 に重畳する開口部 O P を有している。有機層 O R 1 は、絶縁層 1 2 の上に配置され、開口部 O P を通じて画素電極 P E 1 に接している。

【 0 0 2 7 】

図 4 は、有機層 O R 1 に適用し得る層構成の一例を示す断面図である。例えば、有機層 O R 1 は、画素電極 P E 1 から共通電極 C E に向けて順に積層された機能層 F 1、発光層 E L および機能層 F 2 を含んでいる。機能層 F 1、F 2 は、例えば、ホール注入層、ホール輸送層、ホールブロック層、電子注入層、電子輸送層、電子ブロック層であるが、その他の機能層であってもよい。機能層 F 1、F 2 の各々は、単層体に限らず、複数の機能層が積層された積層体であってもよい。また、機能層 F 1、F 2 の少なくとも一方が省略されてもよい。

10

【 0 0 2 8 】

図 3 および図 4 に示すように、共通電極 C E は、有機層 O R 1 を覆っている。共通電極 C E は、例えば、I T O や I Z O などの透明導電材料によって形成された透明電極である。なお、共通電極 C E は、透明な保護膜（無機絶縁膜および有機絶縁膜の少なくとも 1 つを含む）によって覆われる場合があり得る。

【 0 0 2 9 】

画素電極 P E 1 の電位が共通電極 C E の電位よりも相対的に高い場合、画素電極 P E 1 がアノードに相当し、共通電極 C E がカソードに相当する。また、共通電極 C E の電位が画素電極 P E 1 の電位よりも相対的に高い場合、共通電極 C E がアノードに相当し、画素電極 P E 1 がカソードに相当する。

20

【 0 0 3 0 】

一例として、画素電極 P E 1 がアノードに相当する場合、機能層 F 1 はホール注入層およびホール輸送層の少なくとも 1 つを含み、機能層 F 2 は電子輸送層および電子注入層の少なくとも 1 つを含んでいる。

【 0 0 3 1 】

図 3 に示したダミー副画素 D S 1、D S 3 のように、ダミー副画素 D S は、画素電極 P E 2（第 2 画素電極）と、有機層 O R 2（第 2 有機層）とを含んでいる。画素電極 P E 2 は、画素電極 P E 1 と同じく絶縁層 1 1 の上に配置され、絶縁層 1 2 によって覆われている。画素電極 P E 2 は、画素電極 P E 1 と同じプロセスで、画素電極 P E 1 と同じ材料によって形成されている。有機層 O R 2 は、有機層 O R 1 と同じく絶縁層 1 2 の上に配置され、共通電極 C E によって覆われている。有機層 O R 2 は、有機層 O R 1 と同じ構造を有しており、一例では発光層 E L および機能層 F 1、F 2 を含んでいる。

30

【 0 0 3 2 】

図 3 の例において、絶縁層 1 2 は、ダミー副画素 D S において開口部を有していない。これにより、各ダミー副画素 D S の画素電極 P E 2 と有機層 O R 2 は、絶縁層 1 2 を介して対向している。このような構成のダミー副画素 D S においては、仮に画素電極 P E 2 と共通電極 C E の間に電位差が形成された場合であっても、有機層 O R 2 が発光しない。

【 0 0 3 3 】

ダミー副画素 D S は、副画素 S P と同様の画素回路 1 を備えてもよい。この画素回路 1 は、画素電極 P E 2 に接続されてもよいし、接続されていなくてもよい。ダミー副画素 D S が画素回路 1 を備える場合には、この画素回路 1 により、表示装置 D S P の製造プロセス等で生じる静電気放電から副画素 S P の画素回路 1 を保護することができる。

40

【 0 0 3 4 】

隣り合う 2 つの副画素 S P のそれぞれに配置された有機層 O R 1 の間、副画素 S P に配置された有機層 O R 1 とこの副画素 S P に隣り合うダミー副画素 D S に配置された有機層 O R 2 の間、隣り合う 2 つのダミー副画素 D S のそれぞれに配置された有機層 O R 2 の間には、給電線 F L および隔壁 P T が配置されている。図 3 の例においては、ダミー副画素 D S 3 の右方にも隔壁 P T が配置されている。給電線 F L は、金属材料で形成されている。隔壁 P T は、例えば有機絶縁層である。

50

【 0 0 3 5 】

以下の説明においては、図 3 に示された 3 つの給電線 F L を、左方から順に給電線 F L 1 (第 1 給電線)、給電線 F L 2 (第 2 給電線) および給電線 F L 3 (第 3 給電線) と称することがある。また、図 3 に示された 4 つの隔壁 P T を、左方から順に隔壁 P T 1 (第 1 隔壁)、隔壁 P T 2 (第 2 隔壁)、隔壁 P T 3 (第 3 隔壁) および隔壁 P T 4 (第 4 隔壁) と称することがある。

【 0 0 3 6 】

隔壁 P T 1 は、給電線 F L 1 の上に配置されている。隔壁 P T 2 は、給電線 F L 2 の上に配置されている。隔壁 P T 3 は、給電線 F L 3 の上に配置されている。隔壁 P T 4 は、導電層 C L 1 (第 1 導電層) の上に配置されている。導電層 C L 1 は、絶縁層 1 2 の上に配置されており、各給電線 F L と同じプロセスで、各給電線 F L と同じ金属材料によって形成されている。

10

【 0 0 3 7 】

各隔壁 P T は、逆テーパ形状を有している。ここで、逆テーパ形状とは、図 3 において隔壁 P T 1 に示すように、上部の幅 W 1 が下部の幅 W 2 よりも大きい形状を意味する。隔壁 P T の側面は、第 3 方向 Z に対して傾斜した平面であってもよいし、曲面であってもよい。また、隔壁 P T は、上部から下部に向けて段階的に幅が小さくなる複数の部分によって構成されてもよい。

【 0 0 3 8 】

副画素 S P 3 の有機層 O R 1 は、隔壁 P T 1 と隔壁 P T 2 の間に位置し、かつ隔壁 P T 1 および隔壁 P T 2 から離間している。ダミー副画素 D S 1 の有機層 O R 2 は、隔壁 P T 2 と隔壁 P T 3 の間に位置し、かつ隔壁 P T 2 および隔壁 P T 3 から離間している。ダミー副画素 D S 3 の有機層 O R 2 は、隔壁 P T 3 と隔壁 P T 4 の間に位置し、かつ隔壁 P T 3 および隔壁 P T 4 から離間している。

20

【 0 0 3 9 】

給電線 F L の幅は、隔壁 P T の下部の幅 W 2 よりも大きい。さらに、図 3 の例においては、給電線 F L の幅が隔壁 P T の上部の幅 W 1 よりも大きい。給電線 F L の両端部は、この給電線 F L の上に配置された隔壁 P T から突出している。すなわち、例えば第 2 給電線 F L 2 に着目すると、この第 2 給電線 F L 2 は、副画素 S P 3 の有機層 O R 1 の側の第 1 端部 E 1 1 と、ダミー副画素 D S 1 の有機層 O R 2 の側の第 2 端部 E 1 2 とを有している。第 1 端部 E 1 1 は、隔壁 P T 2 よりも有機層 O R 1 の側に突出しており、隔壁 P T 2 によって覆われていない。第 2 端部 E 1 2 は、隔壁 P T 2 よりも有機層 O R 2 の側に突出しており、隔壁 P T 2 によって覆われていない。第 1 端部 E 1 1 は、有機層 O R 1 によって覆われている。第 2 端部 E 1 2 は、有機層 O R 2 によって覆われている。第 1 端部 E 1 1 と有機層 O R 1 の間には隙間が形成されている。第 2 端部 E 1 2 と有機層 O R 2 の間には隙間が形成されている。なお、隔壁 P T の上部の幅 W 1 と高さ、および、給電線 F L の幅との条件によっては、有機層 O R は給電線 F L の端部を覆っていてもよい。

30

【 0 0 4 0 】

導電層 C L 1 は、ダミー副画素 D S 3 に配置された有機層 O R 2 の側の第 1 端部 E 2 1 と、その反対側の第 2 端部 E 2 2 とを有している。これら端部 E 2 1 , E 2 2 は、隔壁 P T 4 によって覆われていない。

40

【 0 0 4 1 】

共通電極 C E は、例えば蒸着により、副画素 S P およびダミー副画素 D S を含む領域に対して全体的に形成される。このとき、有機層 O R 1 , O R 2 や隔壁 P T の上部は共通電極 C E で覆われる。図 3 の例においては、導電層 C L 1 も共通電極 C E で覆われている。一方、隔壁 P T が上述の逆テーパ形状であるために、隔壁 P T の側面には共通電極 C E が殆ど形成されない。したがって、共通電極 C E は、隔壁 P T の位置において分断されている。

【 0 0 4 2 】

ここで、共通電極 C E のうち、有機層 O R 1 を覆う部分を第 1 部分 P 1、有機層 O R 2

50

を覆う部分を第 2 部分 P 2、隔壁 P T の上部を覆う部分を第 3 部分 P 3、導電層 C L 1 を覆う部分を第 4 部分 P 4 と称する。第 3 部分 P 3 は、第 1 部分 P 1、第 2 部分 P 2 および第 4 部分 P 4 のいずれからも離間している。

【 0 0 4 3 】

図 3 に示すように、副画素 S P 3 の有機層 O R 1 を覆う第 1 部分 P 1 は、隔壁 P T 1 と有機層 O R 1 の間の隙間を通じて給電線 F L 1 に接している。さらに、この第 1 部分 P 1 は、隔壁 P T 2 と有機層 O R 1 の間の隙間を通じて給電線 F L 2 に接している。他の副画素 S P も、図 3 に示す副画素 S P 3 と同様の構造を有している。

【 0 0 4 4 】

ダミー副画素 D S 1 の有機層 O R 2 を覆う第 2 部分 P 2 は、隔壁 P T 2 と有機層 O R 2 10 の間の隙間を通じて給電線 F L 2 に接している。さらに、この第 2 部分 P 2 は、隔壁 P T 3 と有機層 O R 2 の間の隙間を通じて給電線 F L 3 に接している。ダミー副画素 D S 3 の有機層 O R 2 を覆う第 2 部分 P 2 は、隔壁 P T 3 と有機層 O R 2 の間の隙間を通じて給電線 F L 3 に接している。さらに、この第 2 部分 P 2 は、隔壁 P T 4 と有機層 O R 2 の間の隙間を通じて導電層 C L 1 に接している。他のダミー副画素 D S も、図 3 に示すダミー副画素 D S 1 またはダミー副画素 D S 3 と同様の構造を有している。

【 0 0 4 5 】

表示装置 D S P は、絶縁層 1 1 , 1 2 の間に配置された導電層 C L 2 (第 2 導電層) と、基材 1 0 と絶縁層 1 1 の間に配置された導電層 C L 3 (第 3 導電層) とをさらに備えている。周辺領域 S A において、絶縁層 1 2 はコンタクトホール C H 1 (第 1 コンタクトホール) を有し、絶縁層 1 1 はコンタクトホール C H 2 (第 2 コンタクトホール) を有している。例えば、導電層 C L 2 は、画素電極 P E 1 , P E 2 と同じプロセスで、画素電極 P E 1 , P E 2 と同じ材料により形成される。 20

【 0 0 4 6 】

導電層 C L 1 は、コンタクトホール C H 1 を通じて導電層 C L 2 に接している。導電層 C L 2 は、コンタクトホール C H 2 を通じて導電層 C L 3 に接している。導電層 C L 3 には、共通電圧が供給される。この共通電圧は、導電層 C L 2、導電層 C L 1 および給電線 F L を介して共通電極 C E の第 1 部分 P 1、第 2 部分 P 2 および第 4 部分 P 4 に供給される。

【 0 0 4 7 】

図 3 の例において、導電層 C L 1 の上には、有機層 O R 3 が配置されている。有機層 O R 3 は、第 4 部分 P 4 によって覆われている。例えば、有機層 O R 1 , O R 2 のうち上述の発光層 E L は、副画素 S P やダミー副画素 D S の色ごとに個別に形成される。一方、上述の機能層 F 1 , F 2 に含まれる層の少なくとも一部は、副画素 S P およびダミー副画素 D S を含む領域に対して全体的に同時形成される。例えば、有機層 O R 3 は、このように各副画素 S P および各ダミー副画素 D S に対して同時形成される層 (共通層) が隔壁 P T 4 により分断された部分である。この場合において、有機層 O R 3 は、発光層 E L を含まなくてもよい。 30

【 0 0 4 8 】

なお、隔壁 P T の上部に有機層 O R 1 , O R 2 を構成する層の少なくとも一部が配置されてもよい。例えば、隔壁 P T と重なる範囲に発光層 E L および機能層 F 1 , F 2 を成膜した場合、隔壁 P T の上部と第 3 部分 P 3 の間に発光層 E L および機能層 F 1 , F 2 の一部が配置される。当該一部は、隔壁 P T が逆テーパ形状であるため、有機層 O R 1 , O R 2 からは分断される。 40

【 0 0 4 9 】

図 5 は、画素電極 P E 1 , P E 2 および有機層 O R 1 , O R 2 , O R 3 の概略的な平面図である。画素電極 P E 1 は、副画素 S P 1 , S P 2 , S P 3 のそれぞれに対し、互いに離間して配置されている。これら画素電極 P E 1 は、上述の開口部 O P と重なっている。画素電極 P E 2 は、ダミー副画素 D S 1 , D S 2 , D S 3 のそれぞれに対し、互いに離間して配置されている。 50

【 0 0 5 0 】

有機層OR1は、副画素SP1, SP2, SP3のそれぞれにおいて画素電極PE1と重なっている。図5の例においては、第2方向Yに並ぶ複数の副画素SP3に対し、連続した有機層OR1が配置されている。

【 0 0 5 1 】

有機層OR2は、ダミー副画素DS1, DS2, DS3のそれぞれにおいて画素電極PE2と重なっている。図5の例においては、第2方向Yに並ぶ複数のダミー副画素DS3に対し、連続した有機層OR2が配置されている。副画素SP3と第2方向Yに隣り合うダミー副画素DS3の有機層OR2は、当該副画素SP3の有機層OR1と繋がっている。

【 0 0 5 2 】

有機層OR3は、第1方向Xに延びる部分と、第2方向Yに延びる部分とを有している。例えば、有機層OR3は、周辺領域SAにおいて環状に形成されている。ダミー副画素DS1, DS2, DS3は、表示領域DAと有機層OR3の間に位置している。

【 0 0 5 3 】

図6は、給電線FL、隔壁PT、共通電極CEおよび導電層CL1, CL2, CL3の概略的な平面図である。給電線FLは、第1方向Xに延びる給電線FLxと、第2方向Yに延びる給電線FLyとを含んでいる。

【 0 0 5 4 】

給電線FLx, FLyは、隣り合う2つの副画素SPの間、隣り合う2つのダミー副画素DSの間、および、隣り合う副画素SPとダミー副画素DSの間に配置され、全体として格子状に形成されている。図3に示した給電線FL1, FL2, FL3は、いずれも給電線FLyである。

【 0 0 5 5 】

隔壁PTは、図中のドットを付した領域に相当する。隔壁PTは、第1方向Xに延びる隔壁PTxと、第2方向Yに延びる隔壁PTyとを含んでいる。図3に示した隔壁PT1, PT2, PT3, PT4は、いずれも隔壁PTyである。

【 0 0 5 6 】

隔壁PTyは、給電線FLyの上に配置されている。第1方向Xにおける最端の隔壁PTyは、導電層CL1と重なっている。隔壁PTxは、給電線FLxの上に配置され、第2方向Yに並ぶ副画素SP1, SP2の間、および、第2方向Yに並ぶダミー副画素DS1, DS2の間において、隣り合う隔壁PTyに繋がっている。隔壁PTxは、第2方向Yに並ぶ副画素SP3の間、および、第2方向Yに並ぶダミー副画素DS3の間には配置されていない。なお、第2方向Yにおける最端の隔壁PTxは、導電層CL1と重なって他の隔壁PTxよりも長尺に延び、全ての隔壁PTyと繋がっている。

【 0 0 5 7 】

例えば、導電層CL1, CL2, CL3は、周辺領域SAにおいて環状に形成されている。ダミー副画素DS1, DS2, DS3は、表示領域DAと導電層CL1, CL2, CL3の間に位置している。給電線FLx, FLyは、導電層CL1に接続されている。

【 0 0 5 8 】

図6の例においては、多数のコンタクトホールCH1, CH2がダミー副画素DS1, DS2, DS3の周囲に形成されている。コンタクトホールCH1は、コンタクトホールCH2よりも表示領域DAの側に位置している。他の例として、コンタクトホールCH1は、図6において第1方向Xに並ぶ複数のコンタクトホールCH1や第2方向Yに並ぶ複数のコンタクトホールCH1を1つに繋げた長尺な形状を有してもよい。同様に、コンタクトホールCH2は、図6において第1方向Xに並ぶ複数のコンタクトホールCH2や第2方向Yに並ぶ複数のコンタクトホールCH2を1つに繋げた長尺な形状を有してもよい。

【 0 0 5 9 】

図6において破線で示すように、共通電極CEは、副画素SP1, SP2, SP3およびダミー副画素DS1, DS2, DS3を含む領域に配置されている。共通電極CEの端辺は、コンタクトホールCH1, CH2の間に位置している。

10

20

30

40

50

【 0 0 6 0 】

図 3 においては副画素 S P 3 およびダミー副画素 D S 1 , D S 3 の第 1 方向 X に沿う断面構造を示したが、副画素 S P 1 , S P 2 の第 1 方向 X に沿う断面構造も副画素 S P 3 と同様であり、ダミー副画素 D S 2 の第 1 方向 X に沿う断面構造もダミー副画素 D S 1 と同様である。また、副画素 S P 1 , S P 2 の第 2 方向 Y に沿う断面構造は、図 3 における副画素 S P 3 の断面構造と同様であり、ダミー副画素 D S 1 , D S 2 の第 2 方向 Y に沿う断面構造は、図 3 におけるダミー副画素 D S 1 の断面構造と同様である。

【 0 0 6 1 】

表示領域 D A において各副画素 S P に配置される要素のうち、例えば画素電極 P E 1 は、エッチングによりパターンニングされる。このようにエッチングで複数の要素を同時に形成する際に、これら要素のうち最外周部分が過度に侵食されることがある。そのため、表示領域 D A における最外周の画素電極 P E 1 よりも外側に画素電極 P E 1 と同様の導電層が存在しない場合には、当該最外周の画素電極 P E 1 を含む画素 P X において設計通りの構成が得られず、表示品位が低下し得る。

10

【 0 0 6 2 】

これに対し、本実施形態においては表示領域 D A における最外周の画素 P X の外側に、画素電極 P E 1 と同形状の画素電極 P E 2 を含むダミー画素 D P が配置されている。そのため、最外周の画素 P X の画素電極 P E 1 には過度の侵食が生じにくくなり、結果として表示装置 D S P の表示品位を改善することができる。

【 0 0 6 3 】

また、図 3 に示したような逆テーパ形状の隔壁 P T を副画素 S P とダミー副画素 D S の間に配置する場合には、この隔壁 P T によって共通電極 C E が分断されるため、副画素 S P に配置される共通電極 C E への給電に関する構造を工夫する必要がある。この点に関し、図 3 および図 6 を用いて説明したように給電線 F L を隔壁 P T の下に配置し、この給電線 F L と共通電極 C E を接続する構造であれば、各副画素 S P の共通電極 C E に対し好適に電圧を印加できる。

20

その他にも、本実施形態からは種々の好適な効果を得ることができる。

【 0 0 6 4 】

[第 2 実施形態]

第 2 実施形態について説明する。特に言及しない構成については第 1 実施形態と同様である。

30

図 7 は、本実施形態に係る表示装置 D S P の概略的な断面図である。この図の例においては、給電線 F L の一方の端部が隔壁 P T で覆われている。すなわち、例えば第 2 給電線 F L 2 に着目すると、その第 1 端部 E 1 1 は隔壁 P T 2 によって覆われ、第 2 端部 E 1 2 は隔壁 P T 2 によって覆われていない。給電線 F L 1 と隔壁 P T 1 の関係や、給電線 F L 3 と隔壁 P T 3 の関係も同様である。また、図 7 の例においては、導電層 C L 1 の第 1 端部 E 2 1 は隔壁 P T 4 によって覆われ、第 2 端部 E 2 2 は隔壁 P T 4 によって覆われていない。

【 0 0 6 5 】

共通電極 C E のうち、副画素 S P 3 の有機層 O R 1 を覆う第 1 部分 P 1 は、隔壁 P T 1 と有機層 O R 1 の間の隙間を通じて給電線 F L 1 に接している。給電線 F L 2 の第 1 端部 E 1 1 が隔壁 P T 2 で覆われているために、この第 1 部分 P 1 は、給電線 F L 2 には接していない。他の副画素 S P も、図 7 に示す副画素 S P 3 と同様の構造を有している。

40

【 0 0 6 6 】

共通電極 C E のうち、ダミー副画素 D S 1 の有機層 O R 2 を覆う第 2 部分 P 2 は、隔壁 P T 2 と有機層 O R 2 の間の隙間を通じて給電線 F L 2 に接しているが、給電線 F L 3 には接していない。また、ダミー副画素 D S 3 の有機層 O R 2 を覆う第 2 部分 P 2 は、隔壁 P T 3 と有機層 O R 2 の間の隙間を通じて給電線 F L 3 に接しているが、導電層 C L 1 には接していない。他のダミー副画素 D S も、図 7 に示すダミー副画素 D S 1 またはダミー副画素 D S 3 と同様の構造を有している。

50

【0067】

このように、本実施形態においては、隣り合う副画素SPにそれぞれ配置された2つの第1部分P1が、その間の給電線FLを介して接続されていない。同様に、隣り合う副画素SPとダミー副画素DSにそれぞれ配置された第1部分P1と第2部分P2や、隣り合うダミー副画素DSにそれぞれ配置された2つの第2部分P2も、その間の給電線FLを介して接続されていない。図7においては第1方向Xに沿う断面について説明したが、第2方向Yに沿う断面についても同様である。

【0068】

上述の図3の例のように、隣り合う副画素SPにそれぞれ配置された第1部分P1が給電線FLを介して接続されている場合、一方の副画素SPの表示素子20に流れる電流が他方の副画素SPの表示素子20にリークする可能性がある。このような副画素SP間でのリークが発生すると、表示不良や表示装置DSPの駆動電力上昇の一因となり得る。これに対し、本実施形態の構造であれば、隣り合う副画素SPの表示素子20の間における電流のリークを抑制できる。

10

【0069】

以上の各実施形態において、画素PXおよびダミー画素DPのレイアウトや構成は、図1および図2に示したものに限られない。例えば、各画素PXにおいて、同じ形状の副画素SP(SP1, SP2, SP3)が第1方向Xに並んでもよい。同様に、ダミー画素DPにおいて、同じ形状のダミー副画素DS(DS1, DS2, DS3)が第1方向Xに並んでもよい。図1および図2においては、ダミー画素DPが表示領域DAの周りに1周のみ配置されているが、2周以上配置されてもよい。

20

【0070】

図7においては、給電線FL2の第1端部E11が隔壁PT2で覆われ、第2端部E12が隔壁PT2で覆われない構成を例示した。他の例として、第1端部E11が隔壁PT2で覆われず、第2端部E12が隔壁PT2で覆われてもよい。他の給電線FLと隔壁PTの関係も同様に変更し得る。

【0071】

図3および図7においては、ダミー副画素DSに配置された第2部分P2がいずれかの給電線FLに接続される構成を例示した。他の例として、第2部分P2は、いずれの給電線FLにも接続されなくてもよい。この場合においては、第2部分P2がフローティングとなる。

30

【0072】

以上、本発明の実施形態として説明した表示装置を基にして、当業者が適宜設計変更して実施し得る全ての表示装置も、本発明の要旨を包含する限り、本発明の範囲に属する。

【0073】

本発明の思想の範疇において、当業者であれば、各種の変形例に想到し得るものであり、それら変形例についても本発明の範囲に属するものと解される。例えば、上述の実施形態に対して、当業者が適宜、構成要素の追加、削除、もしくは設計変更を行ったもの、または、工程の追加、省略もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

40

【0074】

また、上述の実施形態において述べた態様によりもたらされる他の作用効果について、本明細書の記載から明らかなもの、または当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

【符号の説明】

【0075】

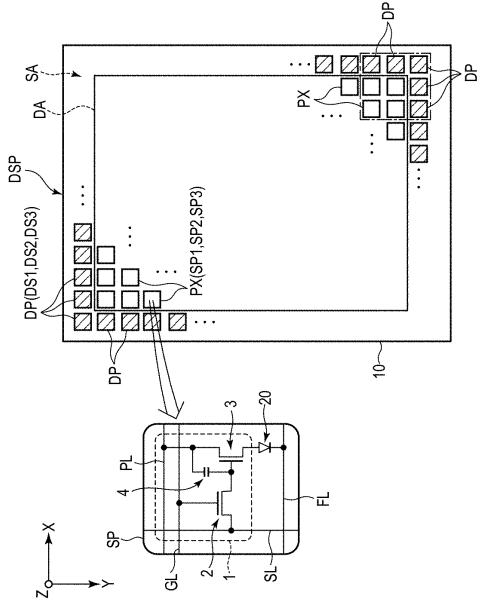
DSP...表示装置、DA...表示領域、SA...周辺領域、PX...画素、SP...副画素、DP...ダミー画素、DS...ダミー副画素、PE...画素電極、CE...共通電極、OR...有機層、FL...給電線、PT...隔壁、10...基材、11, 12...絶縁層、20...表示素子。

50

【図面】

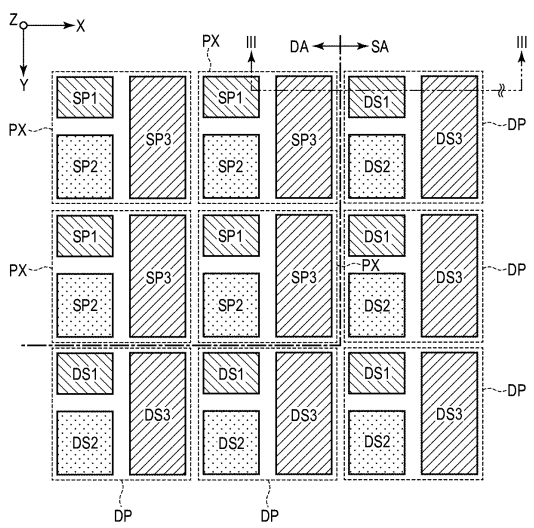
【図 1】

図 1



【図 2】

図 2

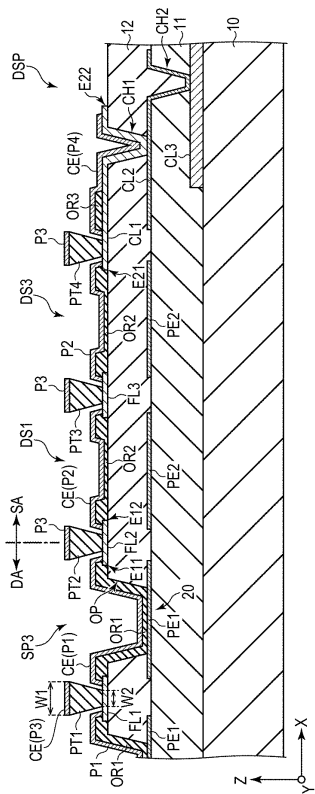


10

20

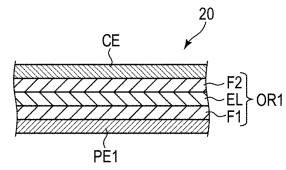
【図 3】

図 3



【図 4】

図 4

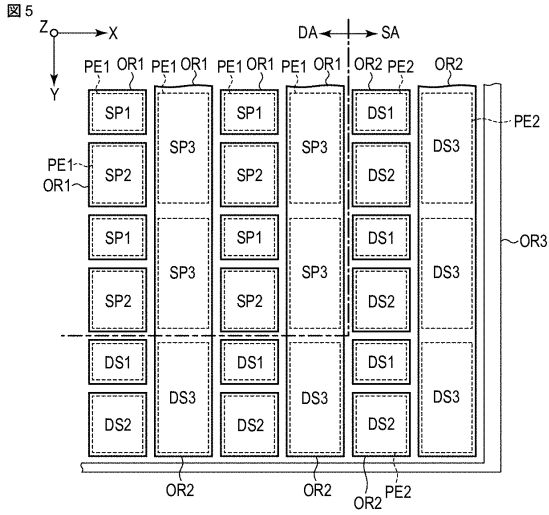


30

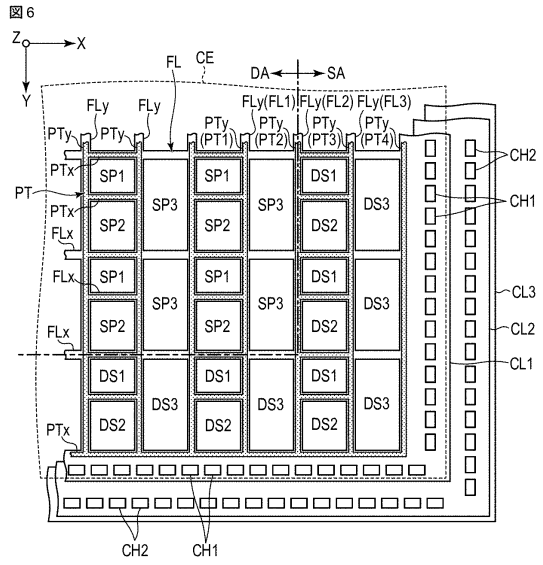
40

50

【 図 5 】



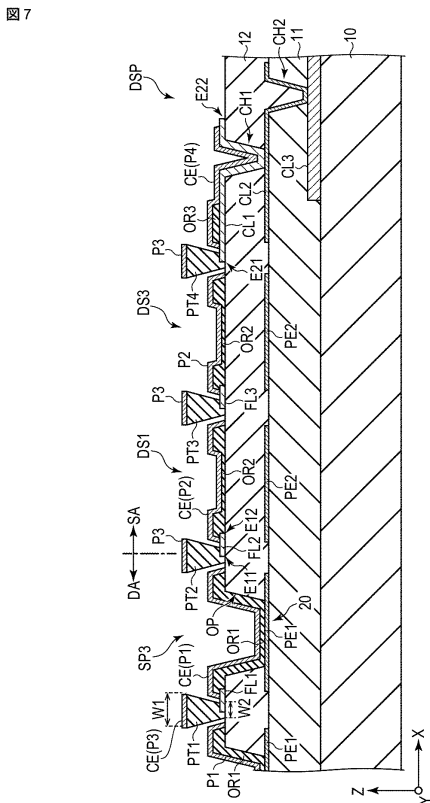
【 図 6 】



10

20

【 図 7 】



30

40

50

フロントページの続き

(51)国際特許分類

F I

H 1 0 K	59/122 (2023.01)	H 1 0 K	59/122
H 1 0 K	59/82 (2023.01)	H 1 0 K	59/82
H 1 0 K	59/88 (2023.01)	H 1 0 K	59/88

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

(72)発明者 高橋 英幸

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

審査官 藤岡 善行

(56)参考文献

特開2009-032673(JP,A)

中国特許出願公開第110212001(CN,A)

特開2017-120782(JP,A)

(58)調査した分野 (Int.Cl., DB名)

H 1 0 K 5 0 / 0 0 - 9 9 / 0 0

G 0 9 F 9 / 3 0