(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 114556572 A
(43)申请公布日 2022.05.27

(21)申请号 202080070972.1

(22)申请日 2020.09.28

(30)优先权数据
2019-197384 2019.10.30 JP

(85)PCT国际申请进入国家阶段日
2022.04.08

(86)PCT国际申请的申请数据
PCT/JP2020/036495 2020.09.28

(87)PCT国际申请的公布数据
WO2021/084994 JA 2021.05.06

(71)申请人 松下知识产权经营株式会社
地址 日本大阪府

(72)发明人 宍戸三四郎 留河优子 町田真一 土居隆典

(74)专利代理机构 永新专利商标代理有限公司 72002
专利代理师 高迪

(51)Int.Cl.
H01L 27/146(2006.01)

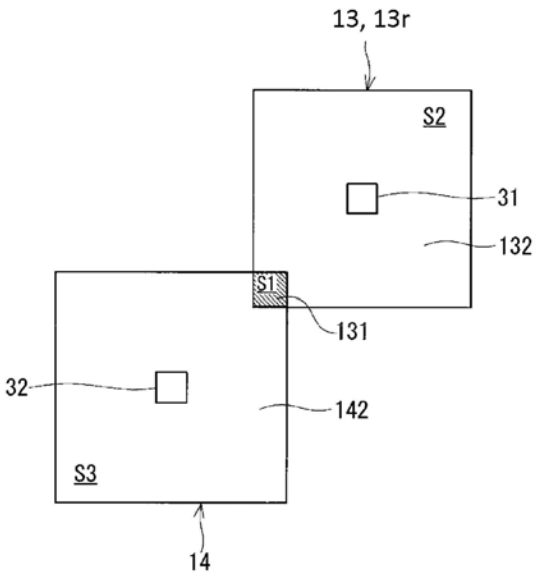
权利要求书2页 说明书18页 附图23页

(54)发明名称

摄像元件

(57)摘要

本公开的一个方式所涉及的摄像元件具备：第1像素阵列，包括吸收第1波段的光的第1光电转换部、以及与第1光电转换部连接的第1像素电极；以及第2像素阵列，包括吸收第2波段的光的第2光电转换部、以及与第2光电转换部连接的第2像素电极。第1波段的中心波长与第2波段的中心波长不同。第1像素阵列与第2像素阵列被层叠。在平面图中，通过第1像素电极与第2像素电极重叠而规定的重叠区域的面积，小于从第1像素电极去除重叠区域后的剩余区域的面积。



CN 114556572 A

1.一种摄像元件,具备:

第1像素阵列,包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的第1像素电极;以及

第2像素阵列,包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极,

所述第1波段的中心波长与所述第2波段的中心波长不同,

所述第1像素阵列与所述第2像素阵列被层叠,

在平面图中,通过所述第1像素电极与所述第2像素电极重叠而规定的重叠区域的面积,小于从所述第1像素电极去除所述重叠区域后的剩余区域的面积。

2.一种摄像元件,具备:

第1像素阵列,包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的至少1个第1像素电极;

第2像素阵列,包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极;

第1滤光器,使所述第1波段的光透射;以及

第2滤光器,使所述第2波段的光透射,

所述第1波段的中心波长与所述第2波段的中心波长不同,

所述第1像素阵列与所述第2像素阵列被层叠,

在平面图中,所述第1滤光器与所述至少1个第1像素电极重叠,所述第2滤光器与所述第2像素电极重叠。

3.一种摄像元件,具备:

第1像素阵列,包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的至少1个第1像素电极;

第2像素阵列,包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极;

第1透镜;以及

第2透镜,

所述第1波段的中心波长与所述第2波段的中心波长不同,

所述第1像素阵列与所述第2像素阵列被层叠,

在平面图中,所述第1透镜的光轴位于所述至少1个第1像素电极的中心区域,所述第2透镜的光轴位于所述第2像素电极的中心区域。

4.如权利要求1所述的摄像元件,

在平面图中,所述第1像素电极与所述第2像素电极不重叠,所述重叠区域的面积为零。

5.如权利要求2所述的摄像元件,

所述至少1个第1像素电极包括多个第1像素电极,

所述摄像元件还具备:第3滤光器,使与所述第1波段及所述第2波段不同的第3波段的光透射,

在平面图中,所述第3滤光器与所述多个第1像素电极之中的、与所述第1滤光器不重叠的第1像素电极重叠。

6.如权利要求3所述的摄像元件，

所述至少1个第1像素电极包括多个第1像素电极，

所述摄像元件还具备第3透镜，

在平面图中，所述第3透镜的光轴位于所述多个第1像素电极之中的、所述第1透镜的光轴不位于其中心区域的第1像素电极的中心区域。

7.如权利要求6所述的摄像元件，

所述第1透镜的光轴相对于所述第2像素电极的中心区域偏离，

所述第2透镜的光轴相对于所述多个第1像素电极各自的中心区域偏离。

8.如权利要求1至7中任一项所述的摄像元件，

所述第1像素阵列被配置为比所述第2像素阵列更靠近所述摄像元件的受光面，

所述第2波段的光的波长比所述第1波段的光的波长长。

9.如权利要求1至7中任一项所述的摄像元件，

所述第2像素阵列被配置为比所述第1像素阵列更靠近所述摄像元件的受光面，

所述第2波段的光的波长比所述第1波段的光的波长长。

10.如权利要求1所述的摄像元件，

所述第1像素电极包含氧化铟锡。

11.如权利要求1至10中任一项所述的摄像元件，

所述第1波段包含可见光的波段。

12.如权利要求1至11中任一项所述的摄像元件，

所述第2波段包含近红外光的波段。

13.如权利要求1所述的摄像元件，还具备：

基板，支承所述第1像素阵列及所述第2像素阵列；

第1插塞，将所述第1像素电极与所述基板连接；以及

第2插塞，将所述第2像素电极与所述基板连接，

在平面图中，所述第1插塞与所述第2像素电极不重叠，所述第2插塞与所述第1像素电极不重叠。

14.如权利要求2或者3所述的摄像元件，

所述至少1个第1像素电极包含氧化铟锡。

15.如权利要求2或者3所述的摄像元件，还具备：

基板，支承所述第1像素阵列及所述第2像素阵列；

第1插塞，将所述至少1个第1像素电极与所述基板连接；以及

第2插塞，将所述第2像素电极与所述基板连接，

在平面图中，所述第1插塞与所述第2像素电极不重叠，所述第2插塞与所述至少1个第1像素电极不重叠。

摄像元件

技术领域

[0001] 本公开涉及摄像元件。

背景技术

[0002] 摄像元件被广泛使用于摄像机、数字照相机、监视相机及车载相机等各种产品领域。作为摄像元件,能够使用CCD(电荷耦合器件(Charge Coupled Device))摄像元件或者CMOS(互补金属氧化物半导体(Complementary Metal Oxide Semiconductor))摄像元件。

[0003] 近年来,随着摄像元件的像素的高密度化,像素的大小有缩小的倾向,光电二极管等光电转换部的面积也不断缩小。

[0004] 专利文献1公开了具有被层叠的多个光电转换膜的摄像元件。这种类型的摄像元件有时被称为层叠型摄像元件。层叠型摄像元件在提高像素密度的观点上是有利的。

[0005] 在先技术文献

[0006] 专利文献

[0007] 专利文献1:日本特许第4320270号公报

发明内容

[0008] 本发明所要解决的课题

[0009] 层叠型摄像元件的1个课题在于提高灵敏度。

[0010] 用于解决课题的手段

[0011] 本公开的一个方式所涉及的摄像元件具备:第1像素阵列,包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的第1像素电极;以及第2像素阵列,包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极。所述第1波段的中心波长与所述第2波段的中心波长不同。所述第1像素阵列与所述第2像素阵列被层叠。在平面图中,通过所述第1像素电极与所述第2像素电极重叠而规定的重叠区域的面积,小于从所述第1像素电极去除所述重叠区域后的剩余区域的面积。

[0012] 发明效果

[0013] 根据本公开的技术,能够减小耦合电容并提高灵敏度。

附图说明

[0014] 图1是本公开的第1实施方式所涉及的摄像装置的构成图。

[0015] 图2A是图1所示的摄像元件的截面图。

[0016] 图2B是表示第1像素阵列与第2像素阵列的其他位置关系的图。

[0017] 图2C是变形例所涉及的摄像元件的截面图。

[0018] 图3A是表示在以平面图观察摄像元件时的单位像素中的第1像素电极与第2像素电极的位置关系的图。

[0019] 图3B是图3A的部分扩大图。

[0020] 图4A是表示第1像素电极及第2像素电极的其他配置的图。

[0021] 图4B是表示第1像素电极及第2像素电极的再其他的配置的图。

[0022] 图4C是表示第1像素电极及第2像素电极的再其他的配置的图。

[0023] 图5A是第1像素电极及第1屏蔽电极的平面图。

[0024] 图5B是第2像素电极及第2屏蔽电极的平面图。

[0025] 图5C是第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0026] 图6是在第2像素阵列为上层且第1像素阵列为下层时的第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0027] 图7是表示参照图5A至图5C说明的例子的变形例的平面图。

[0028] 图8A是其他变形例中的第1像素电极及第1屏蔽电极的平面图。

[0029] 图8B是其他变形例中的第2像素电极及第2屏蔽电极的平面图。

[0030] 图8C是其他变形例中的第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0031] 图9A是再其他的变形例中的第2像素电极及第2屏蔽电极的平面图。

[0032] 图9B是再其他的变形例中的第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0033] 图10是再其他的变形例中的第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0034] 图11A是再其他的变形例中的第1像素电极、第1屏蔽电极、第2像素电极及第2屏蔽电极的平面图。

[0035] 图11B是由相互分离的多个线状的部分构成的第2屏蔽电极的平面图。

[0036] 图12A是表示聚光透镜的配置的平面图。

[0037] 图12B是表示聚光透镜的其他配置的平面图。

[0038] 图12C是表示聚光透镜的再其他的配置的平面图。

[0039] 图13是本公开的第2实施方式所涉及的摄像元件的截面图。

[0040] 图14A是表示滤光器及像素电极的位置关系的概略图。

[0041] 图14B是表示滤光器及像素电极的位置关系的其他概略图。

[0042] 图15A是表示透镜及像素电极的位置关系的概略图。

[0043] 图15B是表示透镜及像素电极的位置关系的其他概略图。

[0044] 图16是其他实施方式所涉及的摄像元件的截面图。

[0045] 图17是再其他的实施方式所涉及的摄像元件的截面图。

[0046] 图18是表示相机系统的构成的框图。

具体实施方式

[0047] (作为本公开的基础的知识)

[0048] 本发明人们针对层叠型摄像元件中的灵敏度降低的原因进行了努力探讨。其结果得到了以下的见识。

[0049] 如果为了提高分辨率而提高像素的密度,则各像素的灵敏度有降低的倾向。特别是在层叠型摄像元件中,在作为上层的光电转换部中设置的电极与作为下层的光电转换部

中设置的电极之间容易产生电容性耦合。电极间的大的耦合电容会使摄像元件中的转换增益即灵敏度降低。如果能够充分减小电极间的耦合电容，则能够提供具有高分辨率及高灵敏度的层叠型摄像元件。基于这样的见识，本发明人们完成了本公开的摄像元件。

[0050] (本公开所涉及的一个方式的概要)

[0051] 本公开的第1方式所涉及的摄像元件具备：

[0052] 第1像素阵列，包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的第1像素电极；以及

[0053] 第2像素阵列，包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极。

[0054] 所述第1波段的中心波长与所述第2波段的中心波长不同。

[0055] 所述第1像素阵列与所述第2像素阵列被层叠。

[0056] 在平面图中，通过所述第1像素电极与所述第2像素电极重叠而规定的重叠区域的面积，小于从所述第1像素电极去除所述重叠区域后的剩余区域的面积。

[0057] 根据第1方式，能够减小第1像素电极与第2像素电极之间的耦合电容。通过减小耦合电容，抑制转换增益降低。换言之，摄像元件的灵敏度提高。

[0058] 本公开的第2方式所涉及的摄像元件具备：

[0059] 第1像素阵列，包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的至少1个第1像素电极；

[0060] 第2像素阵列，包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极；

[0061] 第1滤光器，使所述第1波段的光透射；以及

[0062] 第2滤光器，使所述第2波段的光透射。

[0063] 所述第1波段的中心波长与所述第2波段的中心波长不同。

[0064] 所述第1像素阵列与所述第2像素阵列被层叠。

[0065] 在平面图中，所述第1滤光器与所述至少1个第1像素电极重叠，所述第2滤光器与所述第2像素电极重叠。

[0066] 根据第2方式，能够减小第1像素电极与第2像素电极之间的耦合电容，并且有效地将特定波长的光作为信号读出。能够实现均一的滤色器排列，成品率提高，颜色再现性也变好。

[0067] 本公开的第3方式所涉及的摄像元件具备：

[0068] 第1像素阵列，包括吸收第1波段的光的第1光电转换部、以及与所述第1光电转换部连接的至少1个第1像素电极；

[0069] 第2像素阵列，包括吸收第2波段的光的第2光电转换部、以及与所述第2光电转换部连接的第2像素电极；

[0070] 第1透镜；以及

[0071] 第2透镜。

[0072] 所述第1波段的中心波长与所述第2波段的中心波长不同。

[0073] 所述第1像素阵列与所述第2像素阵列被层叠。

[0074] 在平面图中，所述第1透镜的光轴位于所述至少1个第1像素电极的中心区域，所述

第2透镜的光轴位于所述第2像素电极的中心区域。

[0075] 根据第3方式，能够减小第1像素电极与第2像素电极之间的耦合电容，并且有效地将特定波长的光作为信号读出。能够实现均一的透镜排列，成品率提高，入射角特性的偏差也得到抑制。

[0076] 在本公开的第4方式中，例如，在第1方式所涉及的摄像元件中，也可以在平面图中，所述第1像素电极与所述第2像素电极不重叠，所述重叠区域的面积为零。这样的构成有利于进一步减小电极间的耦合电容。

[0077] 在本公开的第5方式中，例如，在第2方式所涉及的摄像元件中，所述至少1个第1像素电极也可以包括多个第1像素电极，所述摄像元件也可以还具备使与所述第1波段及所述第2波段不同的第3波段的光透射的第3滤光器，在平面图中，所述第3滤光器也可以与所述多个第1像素电极之中的与所述第1滤光器不重叠的第1像素电极重叠。根据这样的构成，能够减小像素电极间的耦合电容，并且将相互不同的3个波段的光作为信号读出。

[0078] 在本公开的第6方式中，例如，在第3方式所涉及的摄像元件中，所述至少1个第1像素电极也可以包括多个第1像素电极，所述摄像元件也可以还具备第3透镜，在平面图中，所述第3透镜的光轴也可以位于所述多个第1像素电极之中的、所述第1透镜的光轴不位于其中心区域的第1像素电极的中心区域。根据这样的构成，能够减小像素电极间的耦合电容，并且有效地将相互不同的3个波段的光作为信号读出。

[0079] 在本公开的第7方式中，例如，在第6方式所涉及的摄像元件中，所述第1透镜的光轴也可以从所述第2像素电极的中心区域偏离，所述第2透镜的光轴也可以从所述多个第1像素电极各自的中心区域偏离。根据这样的构成，能够减小像素电极间的耦合电容，并且有效地将相互不同的3个波段的光作为信号读出。

[0080] 在本公开的第8方式中，例如，在第1至第7方式中任1个所涉及的摄像元件中，所述第1像素阵列也可以配置为比所述第2像素阵列更靠近所述摄像元件的受光面，所述第2波段的光的波长也可以比所述第1波段的光的波长长。根据这样的构成，能够以高灵敏度形成基于第1波段的光的图像。

[0081] 在本公开的第9方式中，例如，在第1至第7方式中任1个所涉及的摄像元件中，所述第2像素阵列也可以配置为比所述第1像素阵列更靠近所述摄像元件的受光面，所述第2波段的光的波长也可以比所述第1波段的光的波长长。这样的构成在串扰及寄生电容的观点上是有利的。

[0082] 在本公开的第10方式中，例如，在第1方式所涉及的摄像元件中，所述第1像素电极也可以包含氧化铟锡(Indium Tin Oxide:ITO)。如果第1像素电极由包含ITO的材料制作，则第2波段的光会透射第1像素电极并被第2光电转换部吸收。

[0083] 在本公开的第11方式中，例如，在第1至第10方式中任1个所涉及的摄像元件中，所述第1波段也可以包含可见光的波段。基于可见光，能够得到鲜明的图像。

[0084] 在本公开的第12方式中，例如，在第1至第11方式中任1个所涉及的摄像元件中，所述第2波段也可以包含近红外光的波段。基于近红外光，能够得到实用性高的图像。

[0085] 在本公开的第13方式中，例如，第1方式所涉及的摄像元件也可以还具备:基板，支承所述第1像素阵列及所述第2像素阵列;第1插塞，将所述第1像素电极与所述基板连接;以及第2插塞，将所述第2像素电极与所述基板连接，也可以在平面图中，所述第1插塞与所述

第2像素电极不重叠，所述第2插塞与所述第1像素电极不重叠。这样的构成也有助于提高灵敏度。

[0086] 在本公开的第14方式中，例如，在第2或者第3方式所涉及的摄像元件中，所述至少1个第1像素电极也可以包含氧化铟锡(Indium Tin Oxide:ITO)。如果至少1个第1像素电极由包含ITO的材料制作，则第2波段的光会透射至少1个第1像素电极并被第2光电转换部吸收。

[0087] 在本公开的第15方式中，例如，第2或者第3方式所涉及的摄像元件也可以还具备：基板，支承所述第1像素阵列及所述第2像素阵列；第1插塞，将所述至少1个第1像素电极与所述基板连接；以及第2插塞，将所述第2像素电极与所述基板连接，也可以在平面图中，所述第1插塞与所述第2像素电极不重叠，所述第2插塞与所述至少1个第1像素电极不重叠。这样的构成也有助于提高灵敏度。

[0088] 以下，关于本公开的实施方式参照附图进行说明。本公开不限定于以下的实施方式。

[0089] (第1实施方式)

[0090] 图1表示了本公开的第1实施方式所涉及的摄像装置100A的构成。摄像装置100A具备摄像元件100。摄像元件100具备半导体基板1及多个单位像素10。多个单位像素10被设置在半导体基板1之上。各单位像素10被半导体基板1支承。单位像素10的一部分也可以由半导体基板1构成。

[0091] 单位像素10包括至少1个第1像素10a和至少1个第2像素10b。第1像素10a是用于生成基于第1波段的光的数据的像素。第2像素10b是用于生成基于第2波段的光的数据的像素。第2波段是具有与第1波段的中心波长不同的中心波长的波段。第2波段的光的波长例如比第1波段的光的波长长。第1波段例如是可见光的波段。第2波段例如是近红外光的波段。要生成的数据典型地是图像数据。基于可见光，能够得到鲜明的图像。图像既可以是全彩图像，也可以是黑白图像。基于近红外光，能够得到实用性高的图像。

[0092] 在本实施方式中，单位像素10包括4个第1像素10a和1个第2像素10b。但是，在单位像素10中，第1像素10a的数量及第2像素10b的数量不特别限定。在单位像素10中，第1像素10a的数量N1相对于第2像素10b的数量N2的比率(N1/N2)既可以是4，也可以是2，也可以是1。在本说明书中，像素的数量等于像素电极的数量。

[0093] 半导体基板1可以是包含各种电子电路的电路基板。半导体基板1例如由Si基板构成。

[0094] 各单位像素10包括光电转换部12。光电转换部12接受光的入射并产生正的电荷及负的电荷、典型的是空穴-电子对。光电转换部12包括被配置在半导体基板1的上方的至少1个光电转换层。在图1中，表示了各单位像素10的光电转换部12在空间上相互分离。但是，这不过是为了便于说明。多个单位像素10的光电转换部12可以相互不隔开间隔而在半导体基板1之上连续地配置。

[0095] 在图1中，单位像素10以m行及n列的多行及多列排列。m及n相互独立，表示1以上的整数。单位像素10通过在半导体基板1上例如以2维排列，从而形成摄像区域。在以平面图观察摄像装置100A时，摄像元件100可以被规定为光电转换层所存在的区域。

[0096] 单位像素10的数量及配置不特别限定。在图1中，各单位像素10的中心位于正方格

子的格点上。也可以按照各单位像素10的中心位于三角格子、六角格子等的格点上的方式配置多个单位像素10。单位通过将像素10以1维排列，可以将摄像元件100用作线传感器。

[0097] 摄像装置100A具有被形成于半导体基板1的周边电路。

[0098] 周边电路包括垂直扫描电路52及水平信号读出电路54。周边电路可以附加地包括控制电路56及电压供给电路58。周边电路也可以还包括信号处理电路、输出电路等。各电路被设置在半导体基板1之上。周边电路的一部分也可以被配置在与形成有单位像素10的半导体基板1不同的其他基板上。

[0099] 垂直扫描电路52也称为行扫描电路。与多个单位像素10的各行对应地设置有地址信号线44，地址信号线44与垂直扫描电路52连接。与多个单位像素10的各行对应地设置的信号线不限定于地址信号线44，在垂直扫描电路52上可以按多个单位像素10的每行连接有多个种类的信号线。水平信号读出电路54也称为列扫描电路。与多个单位像素10的各列对应地设置有垂直信号线45，垂直信号线45与水平信号读出电路54连接。

[0100] 控制电路56受理从摄像装置100A的外部赋予的指令数据、时钟等，对摄像装置100A的整体进行控制。典型地，控制电路56具有定时发生器，向垂直扫描电路52、水平信号读出电路54、电压供给电路58等供给驱动信号。控制电路56例如可以通过包含1个以上处理器的微控制器实现。控制电路56的功能既可以通过通用的处理电路与软件的组合来实现，也可以通过为了进行这样的处理而特殊化的硬件来实现。

[0101] 电压供给电路58经由电压线48向各单位像素10供给规定的电压。电压供给电路58不限定于特定的电源电路，也可以是将从电池等电源供给的电压转换为规定的电压的电路，也可以是生成规定的电压的电路。电压供给电路58也可以是上述的垂直扫描电路52的一部分。构成周边电路的这些电路可以被配置在摄像元件100的外侧的周边区域R2。

[0102] 图2A至图2C表示了摄像元件100的截面。

[0103] 摄像元件100具有第1像素阵列102及第2像素阵列104。第1像素阵列102及第2像素阵列104被半导体基板1支承。在半导体基板1与第1像素阵列102之间配置有第2像素阵列104。第1像素阵列102被层叠在第2像素阵列104的上方。在本实施方式中，在第1像素阵列102与第2像素阵列104之间设置有绝缘层8。在半导体基板1与第2像素阵列104之间设置有绝缘层9。第1像素阵列102与第2像素阵列104也有时相接。“上”及“下”的方向以半导体基板1为基准而决定。从半导体基板1远离的方向为上方向。向半导体基板1接近的方向为下方向。

[0104] 第1像素阵列102具有第1光电转换层121、第1对置电极17及多个第1像素电极13。第1光电转换层121、第1对置电极17及第1像素电极13构成第1像素10a。第1光电转换层121可以是多个第1像素10a所共用的单一的层。在摄像元件100中，多个第1像素电极13以格子状排列。图2A表示了相邻的2个第1像素电极13。

[0105] 第2像素阵列104具有第2光电转换层122、第2对置电极18及多个第2像素电极14。第2光电转换层122、第2对置电极18及第2像素电极14构成第2像素10b。第2光电转换层122可以是多个第2像素10b所共用的单一的层。在摄像元件100中，多个第2像素电极14以格子状排列。图2A仅表示了1个第2像素电极14。

[0106] 第1光电转换层121及第2光电转换层122相当于参照图1说明的光电转换部12。第1光电转换层121相当于第1光电转换部，第2光电转换层122相当于第2光电转换部。第1光电

转换层121及第2光电转换层122各自由光电转换材料制作。光电转换材料典型地是有机材料。

[0107] 第1光电转换层121吸收第1波段的光并生成电荷。第2光电转换层122吸收第2波段的光并生成电荷。第1波段的中心波长与第2波段的中心波长不同。第2波段的光的波长比第1波段的光的波长长。第1波段例如是可见光的波段。第1光电转换层121由对可见光具有灵敏度的材料制作。第2波段例如是近红外光的波段。第2光电转换层122由对近红外光具有灵敏度的材料制作。通过具有相互不同的特性的2个光电转换层，能够得到性质不同的2个种类的数据。

[0108] 在本实施方式中，第1光电转换层121、第2光电转换层122及半导体基板1按照该顺序排列。在半导体基板1的法线方向上，在第1光电转换层121与半导体基板1之间配置有第2光电转换层122。换言之，第1像素阵列102被配置在比第2像素阵列104更靠近受光面。

[0109] 在第1光电转换层121位于相对靠近受光面的位置的情况下，光不会被第2光电转换层122吸收，因此能够以高灵敏度形成全彩图像。另一方面，基于近红外光的图像大多不要求像全彩图像那样的分辨率及灵敏度。另外，不需要在第1光电转换层121中形成用于插通插塞的过孔即可，因此第1光电转换层121不容易由于蚀刻等处理而留下损伤。这有助于减小噪声并提高第1光电转换层121的灵敏度。在摄像元件100的一例中，第1像素电极13的数量比第2像素电极14的数量多。因此，在第1像素阵列102形成基于可见光的图像的情况下，能够形成适于人的视觉的高灵敏度及高分辨率的图像。第2像素阵列104形成基于近红外光的图像。即使第2像素阵列104中的有效灵敏度低，由于能够为了第2像素电极14确保大的受光面积，因此也能够达到充分的灵敏度。基于这样的观点，本实施方式的配置是有利的。

[0110] “插塞”是在半导体基板1的法线方向上延伸且用于形成层与层之间或者层与半导体基板1之间的电连接的导体。“过孔”是将层在厚度方向上贯通的孔。有时也将孔中填充的导体包含在内而称为“过孔”。

[0111] 在摄像元件100中，第1光电转换层121及第2光电转换层122的排列顺序不特别限定。

[0112] 图2B表示了第1像素阵列102与第2像素阵列104的其他位置关系。在该例中，在第2像素阵列104与半导体基板1之间配置有第1像素阵列102。也就是说，在第2光电转换层122与半导体基板1之间配置有第1光电转换层121。第2像素阵列104配置为比第1像素阵列102更靠近受光面。

[0113] 例如，在第2光电转换层122由对近红外光具有灵敏度的材料制作，且该材料具有优异的可见光透射性的情况下，即使生成由于可见光引起的电荷的第1光电转换层121存在于下层，也不容易发生灵敏度降低的问题。另外，为了形成全彩图像需要RGB的信号，因此在第1光电转换层121上连接有较多的电极及插塞。基于串扰及寄生电容的观点，插塞越短则越有利。因此，基于插塞长度的观点，第1光电转换层121位于下层是有利的。第2像素阵列104中包含的第2像素电极14的数量少于第1像素阵列102的第1像素电极13的数量，因此在第2像素阵列104位于上层的情况下，贯通第1光电转换层121的第2插塞32的数量也较少。由于能够减少要形成在第1光电转换层121中的过孔的数量，因此第1光电转换层121不容易由于蚀刻等处理而留下损伤。

[0114] 第1像素电极13与第1光电转换层121电连接。第1像素电极13收集由于第1波段的光引起的电荷(空穴或者电子)。第2像素电极14与第2光电转换层122电连接。第2像素电极14收集由于第2波段的光引起的电荷(空穴或者电子)。

[0115] 第1像素电极13是对于可见光以及/或者近红外光具有透光性的透明电极。透明电极由像ITO(氧化铟锡(Indium Tin Oxide))那样的透明导电性氧化物制造。第2像素电极14是对于可见光以及/或者近红外光不具有透光性的非透明电极。作为非透明电极的材料,可以举出金属、金属氧化物、金属氮化物、导电性多晶硅等。如果第1像素电极13由包含ITO的材料制作,则第2波段的光会透射第1像素电极13并被第2光电转换层122吸收。由此,能够充分地确保第2像素10b的灵敏度。

[0116] 在本说明书中,“具有透光性”,意味着特定的波段的光的透射率为40%以上。可见光的波段例如是400nm至780nm。近红外光的波段例如是780nm至2000nm。透射率可以通过日本工业标准JIS R3106(1998)中规定的方法计算。

[0117] 绝缘层8及9由SiO_2等绝缘材料制作。绝缘层8详细而言被设置在第1像素电极13与第2对置电极18之间。绝缘层9详细而言被设置在第2像素电极14与半导体基板1之间。

[0118] 第1对置电极17与第1光电转换层121电连接。第1对置电极17被多个第1像素10a共用。第2对置电极18与第2光电转换层122电连接。第2对置电极18被多个第2像素10b共用。第1对置电极17及第2对置电极18各自是针对可见光以及/或者近红外光具有透光性的透明电极。

[0119] 第1对置电极17与第1像素电极13对应地设置。第1光电转换层121被夹在第1对置电极17与第1像素电极13之间。第2对置电极18与第2像素电极14对应地设置。第2光电转换层122被夹在第2对置电极18与第2像素电极14之间。

[0120] 第1像素电极13与第1对置电极17的位置关系也可以替换。在该情况下,通过省略绝缘层8,能够使第1对置电极17与第2对置电极18一体化。换言之,也可以在第1光电转换层121与第2光电转换层122之间设置有与两者电相接的单一的对置电极。

[0121] 单位像素10还具有至少1个第1插塞31及至少1个第2插塞32。在本实施方式中,单位像素10具有4个第1插塞31和1个第2插塞32。第1插塞31及第2插塞32在半导体基板1的法线方向上延伸。第1插塞31对半导体基板1与第1像素电极13进行电连接。第2插塞32对半导体基板1与第2像素电极14进行电连接。

[0122] 第1插塞31及第2插塞32由导电性材料制作。作为导电性材料,可以举出金属、金属氧化物、金属氮化物、导电性多晶硅等。

[0123] 半导体基板1具有第1电荷积蓄区域3及第2电荷积蓄区域4。第1电荷积蓄区域3及第2电荷积蓄区域4也可以是单位像素10的一部分。第1电荷积蓄区域3及第2电荷积蓄区域4是n型或者p型的杂质区域。第1插塞31对第1电荷积蓄区域3与第1像素电极13进行电连接。第2插塞32对第2电荷积蓄区域4与第2像素电极14进行电连接。

[0124] 半导体基板1也可以具有用于读出第1电荷积蓄区域3及第2电荷积蓄区域4中积蓄的电荷或者将积蓄的电荷复位的多个晶体管。

[0125] 如果光照射到摄像元件100,则在第1光电转换层121及第2光电转换层122中生成电子-空穴对。

[0126] 例如,如果以第1对置电极17的电位高于第1像素电极13的电位的方式向第1对置

电极17与第1像素电极13之间施加了电压，则作为正的电荷的空穴被收集至第1像素电极13，作为负的电荷的电子被收集至第1对置电极17。第1像素电极13中收集的空穴被积蓄于第1插塞31及第1电荷积蓄区域3。

[0127] 如果以第2对置电极18的电位高于第2像素电极14的电位的方式向第2对置电极18与第2像素电极14之间施加了电压，则作为正的电荷的空穴被收集至第2像素电极14，作为负的电荷的电子被收集至第2对置电极18。第2像素电极14中收集的空穴被积蓄于第2插塞32及第2电荷积蓄区域4。

[0128] 在像素电极与光电转换层之间，也可以设置有阻碍暗时电荷向像素电极流入的阻碍层。

[0129] 本实施方式的摄像元件100具有多层构造。“多层”意味着在半导体基板1的法线方向上存在多个光电转换层。通过多层构造，能够充分确保像素电极的面积，因此有利于提高像素的灵敏度。在本实施方式中，存在作为2个光电转换层的第1光电转换层121及第2光电转换层122，因此可以说摄像元件100具有2层构造。第1光电转换层121及第2光电转换层122典型地具有相互不同的光电转换特性。

[0130] 一般而言，对近红外光具有灵敏度的材料的带隙比对可见光具有灵敏度的材料(全色图像材料)的带隙窄。因此，如果使用对近红外光具有灵敏度的材料形成光电转换层，则在原理上由于常温热激发引起的暗电流变多。在本实施方式中，第1光电转换层121与第2光电转换层122被电绝缘，因此阻止了第2光电转换层122中产生的暗电流向第1光电转换层121流入。结果，能够防止暗电流引起画质劣化。

[0131] 摄像元件100还具备滤色器19。滤色器19被配置在第1光电转换层121的上方。经过了滤色器19的光照射到第1光电转换层121。滤色器19例如是拜耳滤色器。通过滤色器19的作用，能够从第1光电转换层121取得蓝色、绿色及红色的信息并形成全彩图像。在省略了滤色器19的情况下，摄像元件100可以形成黑白的图像。

[0132] 摄像元件100还具备多个聚光透镜21。聚光透镜21被配置在半导体基板1的上方以构成摄像元件100的受光面。聚光透镜21在第1像素电极13的上方以一对一的对应关系配置。通过聚光透镜21，能够减少倾斜入射的光。由此，能够抑制由于倾斜入射引起的混色。

[0133] 摄像元件100还具备第1屏蔽电极23及第2屏蔽电极24。第1屏蔽电极23被设置在相邻的第1像素电极13之间。第1屏蔽电极23位于与第1像素电极13相同的水平。第2屏蔽电极24被设置在相邻的第2像素电极14之间。第2屏蔽电极24位于与第2像素电极14相同的水平。“相同的水平”意味着位于同一层，换言之位于距半导体基板1相等的距离。第1屏蔽电极23及第2屏蔽电极24各自与第1光电转换层121及第2光电转换层122电相接。

[0134] 通过设置第1屏蔽电极23及第2屏蔽电极24，第1像素电极13及第2像素电极14各自中的电荷的收集效率提高。即，通过向被设置在第1像素电极13与第1像素电极13之间的第1屏蔽电极23施加恰当的偏置电压，在第1光电转换层121中产生恰当的电位梯度。通过该电位梯度，电荷的收集效率提高。抑制了电荷从相邻的第1像素10a流入、电荷向相邻的第1像素10a流入。结果，防止了电混色。同样，通过向被设置在第2像素电极14与第2像素电极14之间的第2屏蔽电极24施加恰当的偏置电压，在第2光电转换层122中产生恰当的电位梯度。通过该电位梯度，电荷的收集效率提高。抑制了电荷从相邻的第2像素10b流入、电荷向相邻的第2像素10b流入。结果，防止了电混色。因此，能够兼顾高分辨率及高灵敏度。

[0135] 第1屏蔽电极23是对于可见光以及/或者近红外光具有透光性的透明电极。透明电极由ITO这样的透明导电性氧化物制作。第2屏蔽电极24是对于可见光以及/或者近红外光不具有透光性的非透明电极。作为非透明电极的材料，可以举出金属、金属氧化物、金属氮化物、导电性多晶硅等。第1屏蔽电极23既可以由与第1像素电极13相同的材料制作，也可以由与第1像素电极13不同的材料制作。第2屏蔽电极24既可以由与第2像素电极14相同的材料制作，也可以由与第2像素电极14不同的材料制作。

[0136] 在本实施方式中，第1屏蔽电极23是具有单一电位的单一电极。第2屏蔽电极24是具有单一电位的单一电极。但是，第1屏蔽电极23也可以具有相互绝缘的多个部分。第1屏蔽电极23的多个部分既可以具有相同的电位，也可以具有相互不同的电位。第2屏蔽电极24也可以具有相互绝缘的多个部分。第2屏蔽电极24的多个部分既可以具有相同的电位，也可以具有相互不同的电位。

[0137] 摄像元件100还具备与第1屏蔽电极23及第2屏蔽电极24电连接的至少1个插塞27。插塞27由金属、金属氧化物、金属氮化物、导电性多晶硅等导电性材料制作。在第1屏蔽电极23与第2屏蔽电极24导通的情况下，如果向第1屏蔽电极23及第2屏蔽电极24的一方施加电压，则另一方也被施加相同的电压。也就是说，易于进行电压的施加及其控制。

[0138] 图2C表示变形例所涉及的摄像元件110的截面。在摄像元件110中，第1像素电极13与绝缘层8的上表面相接，第2像素电极14与绝缘层8的下表面相接。也就是说，第1像素电极13与第2像素电极14隔着绝缘层8相邻。以第1像素电极13与第2对置电极18隔着绝缘层8相对的方式，将第1像素阵列102与第2像素阵列104层叠。

[0139] 接下来，详细说明第1像素电极13与第2像素电极14的位置关系。

[0140] 图3A表示在以平面图观察摄像元件100时的单位像素10中的第1像素电极13与第2像素电极14的位置关系。单位像素10包括4个第1像素电极13和1个第2像素电极14。4个第1像素电极13按照拜耳排列，包括收集由于红色的光而产生的电荷的第1像素电极13r、收集由于绿色的光而产生的电荷的2个第1像素电极13g、以及收集由于蓝色的光而产生的电荷的第1像素电极13b。在平面图中，第1像素电极13与第2像素电极14重叠。第1像素电极13的重心的位置与第2像素电极14的重心的位置不同。第1像素电极13的中心区域与第2像素电极14的中心区域在面内方向上偏离。第1像素电极13的一部分与第2像素电极14的一部分重叠。在本实施方式中，各个第1像素电极13与第2像素电极14重叠。在拜耳排列中的各交点上配置有第2像素电极14。

[0141] 图3B将图3A部分扩大表示。通过第1像素电极13与第2像素电极14重叠而规定的重叠区域131的面积S1，小于从第1像素电极13去除重叠区域131后的剩余区域132的面积S2。根据这样的构成，能够减小第1像素电极13与第2像素电极14之间的耦合电容。通过减小耦合电容，抑制转换增益降低。换言之，摄像元件100的灵敏度提高。在一例中，重叠区域131的面积S1相对于第1像素电极13的面积(S1+S2)的比率(S1/(S1+S2))小于1/2，也可以小于1/4。

[0142] 如图3B所示，重叠区域131的面积S1小于从第2像素电极14去除重叠区域131后的剩余区域142的面积S3。该构成也有助于减小电极间的耦合电容。

[0143] 第1像素电极13的形状例如在平面图中是矩形，也可以是正方形。第2像素电极14的形状例如在平面图中是矩形，也可以是正方形。第1插塞31位于第1像素电极13的中心区

域。第2插塞32位于第2像素电极14的中心区域。重叠区域131小，因此第1插塞31及第2插塞32的配置的自由度高。在平面图中，第1插塞31位于第2像素电极14的范围外，第2插塞32位于第1像素电极13的范围外。在平面图中，充分确保了从第1插塞31到第2像素电极14及第2插塞32的距离，因此第1像素电极13与第2像素电极14之间经由第1插塞31的耦合电容充分小。第1插塞31与第2插塞32之间的串扰也得到抑制。这些也有助于提高摄像元件100的灵敏度。

[0144] 并不必须将插塞配置在像素电极的中心区域。插塞的位置可以适宜变更。

[0145] 在本说明书中，“像素电极的中心区域”意味着在以平面图观察像素电极时的包含像素电极的重心且具有一定大小的区域。具体而言，在像素电极在平面图中具有大致矩形的形状时，以被分割而成的区域各自的面积相等的方式将像素电极分割为9个矩形的区域。在9个矩形的区域之中包含像素电极的重心的区域为中心区域。在像素电极设置有缺口等时，包围像素电极的最小的四边形可以被分割为9个。像素电极的重心可以是包围像素电极的最小的四边形的重心。中心区域以外的区域是外周区域。

[0146] 在图3A所示的例子中，各个第1像素电极13与第2像素电极14重叠。从第2像素电极14去除全部重叠区域131后的剩余区域143的面积S4，大于重叠区域131的面积S1。第2像素电极14中的全部重叠区域131的面积S1的合计面积(面积S1的4倍的面积)，小于剩余区域143的面积S4。这些构成也有助于减小电极间的耦合电容。

[0147] 在以平面图观察单位像素10时，第1像素电极13与第2像素电极14的重叠区域也可以不存在。也就是说，在平面图中，第1像素电极13与第2像素电极14也可以相接，也可以分离。换言之，在平面图中，第1像素电极13与第2像素电极14也可以不重叠，其重叠区域的面积为零。这样的构成有利于进一步减小电极间的耦合电容。

[0148] 图4A、图4B及图4C表示第1像素电极13及第2像素电极14的其他配置。“R”“G”“B”“IR”的记号表现各像素电极负责收集电荷的光的波段(颜色)。在图4A、图4B及图4C的各例中，不存在重叠区域。但是，如参照图3A及图3B说明的那样，在图4A、图4B及图4C的各例中，也可以存在重叠区域。

[0149] 在图4A所示的例子中，在单位像素10中包括4个第1像素电极13和1个第2像素电极14。第2像素电极14被4个第1像素电极13包围。第2像素电极14的对角线的方向相对于第1像素电极13的对角线的方向以45度倾斜。根据这样的构成，能够减小耦合电容，并且更充分地确保第2像素电极14的面积，因此有利于提高第2像素10b(参照图2A)的灵敏度。根据图3A及图4A所示的例子，第2像素阵列104的分辨率虽然是第1像素阵列102的分辨率的1/4，但第2像素10b的受光面积大，因此确保了充分的灵敏度。

[0150] 在图4B所示的例子中，在相邻的4个单位像素10的交点上设置有追加的第2像素电极14。第2像素电极14的数量相对于第1像素电极13的数量的比率是1/2。根据图4B所示的例子，第2像素阵列104的分辨率是第1像素阵列102的分辨率的1/2。

[0151] 在图4C所示的例子中，在图4B的例子的基础上，在相邻的2个单位像素10的边界线上还设置有追加的第2像素电极14。第2像素电极14的朝向(orientation)相对于第1像素电极13的朝向以45度倾斜。第2像素电极14的数量相对于第1像素电极13的数量的比率是1。根据图4B所示的例子，第2像素阵列104的分辨率等于第1像素阵列102的分辨率。

[0152] 在本实施方式中，4个第1像素电极13存在于同一层。但是，该构造不是必须的，第1

像素电极13r、第1像素电极13g及第1像素电极13b也可以存在于相互不同的层。

[0153] 接下来，详细说明第1屏蔽电极23及第2屏蔽电极24。

[0154] 图5A是第1像素电极13及第1屏蔽电极23的平面图。图5B是第2像素电极14及第2屏蔽电极24的平面图。图5C是第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的平面图。在以平面图观察摄像元件100时，第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24示出图5C的位置关系。

[0155] 第1屏蔽电极23具有包围第1像素电极13的框形状。在第1像素电极13的周围的全部方向上，电荷的收集效率提高。第2屏蔽电极24也具有包围第2像素电极14的框形状。在第2像素电极14的周围的全部方向上，电荷的收集效率提高。提高电荷的收集效率有助于提高灵敏度。

[0156] 如图5A所示，第1屏蔽电极23包括外周部分23a及划分部分23b。外周部分23a是包围属于单位像素10的4个第1像素电极13的部分。外周部分23a具有框形状。划分部分23b是以第1像素电极13各自被第1屏蔽电极23个别地包围的方式，将被外周部分23a包围的区域划分为4个区域的部分。4个区域的面积相等。划分部分23b具有十字形状。划分部分23b与外周部分23a一体形成，且相互导通。第1屏蔽电极23的划分部分23b与第2屏蔽电极24不重叠。

[0157] 如图5B所示，第2屏蔽电极24包括外周部分24a。外周部分具有框形状。在图5B所示的例子中，在第2屏蔽电极24中，不存在相当于第1屏蔽电极23的划分部分23b的部分。第2屏蔽电极24的设计与第1屏蔽电极23的设计不同。第2屏蔽电极24的外周部分24a具有与第1屏蔽电极23的外周部分23a的设计相同的设计。由此，能够增加第1屏蔽电极23与第2屏蔽电极24的重叠并充分降低屏蔽电阻。

[0158] 图5C是图5A与图5B的重合。在第1像素阵列102与第2像素阵列104的层叠方向上，第1屏蔽电极23的外周部分23a与第2屏蔽电极24重叠。第1屏蔽电极23包括在第1方向D1上延伸的线状的部分作为其外周部分23a。第2屏蔽电极24包括在第2方向D2上延伸的线状的部分作为其外周部分24a。第1方向D1与第2方向D2相互平行。第1方向D1及第2方向D2例如是单位像素10的排列方向上的纵向。在平面图中，第1屏蔽电极23的线状的部分与第2屏蔽电极24的线状的部分重合。至少1个插塞27包括沿着第1屏蔽电极23的线状的部分及第2屏蔽电极24的线状的部分设置的多个插塞27。根据这样的构成，能够更充分地降低屏蔽电阻。

[0159] 根据图5A至图5C所示的例子，在平面图中，第2屏蔽电极24在第2像素电极14的周围的360度上与第1屏蔽电极23重叠。由此，能够更充分地得到上述效果。

[0160] 在图5A至图5C所示的例子中，第1屏蔽电极23与第1像素电极13之间的最短距离，不同于第2屏蔽电极24与第2像素电极14之间的最短距离。第1屏蔽电极23与第1像素电极13之间的最短距离，比第2屏蔽电极24与第2像素电极14之间的最短距离短。第1屏蔽电极23与第1像素电极13之间的最短距离详细而言，是第1屏蔽电极23的外周部分23a与第1像素电极13的最短距离，或者是第1屏蔽电极23的划分部分23b与第1像素电极13的最短距离。通过使第1像素电极13与第1屏蔽电极23充分接近，能够充分提高第1像素10a(图2A)的灵敏度。另一方面，通过充分确保第2像素电极14与第2屏蔽电极24之间的距离，能够在更大范围内提高电荷的收集效率。

[0161] 在平面图中，被第1屏蔽电极23包围的最小的区域的面积M1，与被第2屏蔽电极24包围的最小的区域的面积M2不同。前者的面积M1比后者的面积M2小。第1屏蔽电极23及第2

屏蔽电极24具有分别适于第1像素电极13及第2像素电极14的设计。根据图5A至图5C所示的例子，面积M1相对于面积M2的比率(M1/M2)为大致1/4。

[0162] 图2A的截面可以是沿着图5C所示的直线L的截面。在图5A至图5C所示的例子中，第1屏蔽电极23位于上层，第2屏蔽电极24位于下层。如果将第1像素阵列102的位置与第2像素阵列104的位置替换，则第1屏蔽电极23的位置与第2屏蔽电极24的位置也替换。

[0163] 图6是在第2像素阵列104为上层且第1像素阵列102为下层时的第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的平面图。下层的第1像素阵列102的分辨率高，上层的第2像素阵列104的分辨率低。第2插塞32从第2像素电极14的中心区域延伸到半导体基板1，第1屏蔽电极23的划分部分23b避开第2插塞32设置。

[0164] 图7是参照图5A至图5C说明的例子的变形例。在图7所示的例子中，第2像素电极14的对角线的方向相对于第1像素电极13的对角线的方向以45度倾斜。该配置与参照图4A说明的配置相同。根据图7所示的例子，能够减少第1像素电极13与第2像素电极14的重叠，并且增加第2像素电极14的面积。

[0165] 图8A至图8C表示其他变形例。图8A是第1像素电极13及第1屏蔽电极23的平面图。图8B是第2像素电极14及第2屏蔽电极24的平面图。

[0166] 图8C是第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的平面图。

[0167] 如图8A所示，第1屏蔽电极23的设计与参照图5A说明的相同。但是，第1插塞31的位置从第1像素电极13的中心区域向外周区域移动。

[0168] 如图8B所示，第2屏蔽电极24包括外周部分24a及划分部分24b。外周部分24a是具有框形状的部分。划分部分24b是将被外周部分24a包围的区域划分为多个区域的部分。详细而言，划分部分24b具有矩形的框形状，将构成外周部分24a的4个边的中点连结。划分部分24b与外周部分24a一体形成，且相互导通。

[0169] 图8C是图8A与图8B的重合。在平面图中，第1屏蔽电极23的外周部分23a与第2屏蔽电极24的外周部分24a重叠。外周部分23a具有与外周部分24a相同的设计。第1屏蔽电极23的划分部分23b与第2屏蔽电极24不重叠。第2屏蔽电极24的划分部分24b与第1屏蔽电极23不重叠。换言之，在平面图中，第1屏蔽电极23及第2屏蔽电极24各自具有相互不重叠的部分。第1插塞31被设置在与第2屏蔽电极24的划分部分24b不重叠的位置。根据这样的构成，能够提供分别适于第1像素电极13及第2像素电极14的屏蔽电极。

[0170] 第1插塞31位于被划分部分24b划分的多个区域之中的、与第2像素电极14所存在的区域不同的区域。在图8C的例子中，划分部分24b将被外周部分24a包围的区域划分为1个矩形的区域和4个三角形的区域。第2像素电极14存在于矩形的区域。第1插塞31存在于4个三角形的区域中的各个区域。

[0171] 第1插塞31从第1像素电极13延伸到半导体基板1。第2光电转换层122需要用于使第1插塞31贯通的过孔。如果通过蚀刻等处理来形成过孔，则光电转换层由于朝向横向的蚀刻而留下损伤。光电转换层中留下的损伤成为漏电流的原因。但是，根据图8C所示的例子，在与第2像素电极14相同的水平上，第1插塞31被第2屏蔽电极24包围。也就是说，蚀刻的部分被第2屏蔽电极24包围。通过第2屏蔽电极24所产生的电位梯度，将蚀刻的部分与第2像素电极14分离，因此能够抑制第2像素阵列104中的噪声。参照图8A至图8C说明的例子在低分

辨率的像素阵列位于下层且高分辨率的像素阵列位于上层的情况下特别有效。

[0172] 根据本变形例，由于可靠地实现了第1插塞31与第2像素电极14之间的屏蔽，因此能够进一步减小第1插塞31与第2像素电极14之间的耦合。结果能够期待灵敏度进一步提高。

[0173] 图9A是再其他的变形例中的第2像素电极14及第2屏蔽电极24的平面图。第2屏蔽电极24包括外周部分24a、划分部分24b及多个小划分部分24c。外周部分24a及划分部分24b与参照图8B说明的相同。小划分部分24c具有矩形的框形状。小划分部分24c分别被设置在构成划分部分24b的4个线状的部分，包围第1插塞31。外周部分24a、划分部分24b及小划分部分24c一体形成，且相互导通。

[0174] 图9B是图5A与图9A的重合。在平面图中，第1屏蔽电极23的外周部分23a与第2屏蔽电极24的外周部分24a重叠。外周部分23a具有与外周部分24a相同的设计。第1屏蔽电极23的划分部分23b与第2屏蔽电极24不重叠。第2屏蔽电极24的划分部分24b与第1屏蔽电极23不重叠。换言之，在平面图中，第1屏蔽电极23及第2屏蔽电极24各自具有相互不重叠的部分。

[0175] 第2屏蔽电极24的小划分部分24c包围第1插塞31，并且与第1屏蔽电极23重叠。在平面图中，小划分部分24c的外形既可以比第1屏蔽电极23的外形更靠内侧，也可以与第1屏蔽电极23的外形一致。只要小划分部分24c与第2像素电极14不相接，小划分部分24c的外形的至少一部分也可以位于第1屏蔽电极23的外形的外侧。

[0176] 根据本变形例，能够得到与参照图8A至图8C说明的效果相同的效果。由于可靠地实现了第1插塞31与第2像素电极14之间的屏蔽，因此能够进一步减小第1插塞31与第2像素电极14之间的耦合。结果能够期待灵敏度进一步提高。

[0177] 图10是再其他的变形例中的第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的平面图。在图10所示的例子中，第2像素电极14的数量相对于第1像素电极13的数量的比率相等。第2屏蔽电极24的外周部分24a包围4个第2像素电极14。

[0178] 第1屏蔽电极23及第2屏蔽电极24的设计与参照图5A及图5B说明的相同。另一方面，根据本变形例，第2屏蔽电极24的外周部分24a的对角线的方向相对于第1屏蔽电极23的外周部分23a的对角线的方向以45度倾斜。如果使第2屏蔽电极24的外周部分24a以45度旋转，则其与第1屏蔽电极23的外周部分23a一致。第1屏蔽电极23包括在第1方向D1上延伸的线状的部分作为其外周部分23a。第2屏蔽电极24包括在第2方向D2上延伸的线状的部分作为其外周部分24a。第1方向D1与第2方向D2相互交叉。第1方向D1相对于第2方向D2以45度倾斜。第1屏蔽电极23与第2屏蔽电极24的重叠成为最小。在要向第1屏蔽电极23及第2屏蔽电极24分别施加相互不同的偏置电压时，图10所示的构成是有用的。

[0179] 在图10所示的例子中，第1屏蔽电极23也可以相对于第2屏蔽电极24电绝缘。要向第1屏蔽电极23施加的电压，也可以与要向第2屏蔽电极24施加的电压不同。第1光电转换层121的特性与第2光电转换层122的特性不同。因此，根据本变形例，能够向第1屏蔽电极23施加适于第1光电转换层121的电压，同时向第2屏蔽电极24施加适于第2光电转换层122的电压。结果能够期待进一步提高电荷的收集效率。

[0180] 图11A是再其他的变形例中的第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的平面图。图11A的上图表现第1像素电极13及第1屏蔽电极23所成的组。图

11A的下图表现第2像素电极14及第2屏蔽电极24所成的组。它们上下层叠。在图11A所示的例子中，第2像素电极14的数量相对于第1像素电极13的数量的比率相等。第2屏蔽电极24的外周部分24a包围4个第2像素电极14。

[0181] 在图11A所示的例子中，第1像素电极13与第2像素电极14大致重叠。除了在第2像素电极14设置了用于插通第1插塞31的缺口之外，第2像素电极14的大小与第1像素电极13的大小大致一致。也就是说，通过第1屏蔽电极23及第2屏蔽电极24获得的效果，相对于通过使第1像素电极13与第2像素电极14偏离而获得的效果独立。当然，通过双方的构成，灵敏度会相叠加地提高。

[0182] 在图11A所示的例子中，第2屏蔽电极24的划分部分24b具有十字形状。也就是说，第1屏蔽电极23与第2屏蔽电极24具有相同的设计。因此，能够最大限度地增加第1屏蔽电极23与第2屏蔽电极24的重叠。

[0183] 另外，第2屏蔽电极24并不必须具有框形状。例如，如图11B所示，外周部分24a也可以由相互分离的多个线状的部分构成。划分部分24b也可以由相互分离的多个线状的部分构成。可以经由插塞向各部分施加电压。上述这些构成也适用于第1屏蔽电极23。

[0184] 图12A至图12C分别表示单位像素10中的聚光透镜21的配置。第1像素电极13、第1屏蔽电极23、第2像素电极14及第2屏蔽电极24的构成对应于参照图7说明的例子。

[0185] 如图12A所示，在第1像素电极13各自的上方及第2像素电极14的上方设置有聚光透镜21。通过聚光透镜21的作用，能够提高第1光电转换层121及第2光电转换层122各自的灵敏度。

[0186] 如图12B所示，聚光透镜21也可以仅被设置在第1像素电极13各自的上方。在第2像素电极14的上方未设置聚光透镜，因此能够在第1像素电极13的上方设置尺寸大的聚光透镜21。在该情况下，入射角扩大，灵敏度也得到提高。

[0187] 图12C表示除了聚光透镜21之外还设置有伪透镜22的例子。聚光透镜21被设置在第1像素电极13及第2像素电极14各自的上方。在伪透镜22的下方不存在像素电极。如果在相邻的聚光透镜21之间存在大的空间，则难以制作形状均一的聚光透镜21。如果在相邻的聚光透镜21之间设置有伪透镜22，则聚光透镜21的形状的均一性提高。

[0188] 以下，关于其他几个实施方式进行说明。针对在第1实施方式与其他实施方式中共通的要素赋予相同的参照标记，有时省略它们的说明。与各实施方式相关的说明只要在技术上不矛盾，就能够相互适用。只要在技术上不矛盾，各实施方式也可以相互组合。

[0189] (第2实施方式)

[0190] 图13表示本公开的第2实施方式所涉及的摄像元件200的截面。在本实施方式中，设置有与第2像素电极14对应的滤色器190，以及/或者，在第2像素电极14的上方设置有聚光透镜21。关于这几点，摄像元件200与之前说明的摄像元件100及110不同。

[0191] 滤色器190包括第1滤光器19r、第3滤光器19b及第2滤光器19i。第1滤光器19r是使红色的光透射的滤光器。第3滤光器19b是使蓝色的光透射的滤光器。第2滤光器19i是使近红外光透射的滤光器。在未图示的位置，基于拜耳排列配置有使绿色的光透射的滤光器。

[0192] 在本实施方式中，将红色的光的波段定义为第1波段。将近红外光的波段定义为第2波段。将蓝色的光的波段定义为与第1波段及第2波段不同的第3波段。详细而言，第1波段的中心波长、第2波段的中心波长及第3波段的中心波长相互不同。

[0193] 多个聚光透镜21包括第1透镜21r、第3透镜21b及第2透镜21i。第1透镜21r是在收集由于红色的光而生成的电荷的第1像素电极13的上方配置的透镜。第3透镜21b是在收集由于蓝色的光而生成的电荷的第1像素电极13的上方配置的透镜。第2透镜21i是在收集由于近红外光而生成的电荷的第2像素电极14的上方配置的透镜。在未图示的位置，在收集由于绿色的光而生成的电荷的第1像素电极13的上方也配置有透镜。各透镜的形状既可以相同，也可以不同。各透镜的材料既可以相同，也可以不同。

[0194] 图14A概略地表示滤光器及像素电极的位置关系。在平面图中，第1滤光器19r与第1像素电极13r重叠，第2滤光器19i与第2像素电极14重叠。根据这样的构成，能够减小第1像素电极13与第2像素电极14之间的耦合电容，并且能够有效地将特定波长的光作为信号读出。能够实现均一的滤色器排列，成品率提高，颜色再现性也变好。

[0195] 在平面图中，第3滤光器19b与第1像素电极13b重叠，其中第1像素电极13b不同于与第1滤光器19r重叠的第1像素电极13r。根据这样的构成，能够减小像素电极间的耦合电容，并且有效地将相互不同的3个波段的光作为信号读出。

[0196] 图14B是表示滤光器及像素电极的位置关系的其他概略图。除了第1像素阵列102和第2像素阵列104共用对置电极16之外，图14B所示的例子具有与参照图14A说明的例子相同的配置。

[0197] 图15A概略地表示透镜及像素电极的位置关系。在平面图中，第1透镜21r的光轴位于第1像素电极13r的中心区域，第2透镜21i的光轴位于第2像素电极14的中心区域。详细而言，第1透镜21r的光轴经过第1像素电极13r的中心区域并且相对于第2像素电极14的中心区域偏离。第2透镜21i的光轴经过第2像素电极14的中心区域并且相对于第1像素电极13r的中心区域偏离。根据这样的构成，能够减小第1像素电极13与第2像素电极14之间的耦合电容，并且能够有效地将特定波长的光作为信号读出。能够实现均一的透镜排列，成品率提高，入射角特性的偏差也得到抑制。

[0198] 在平面图中，第3透镜21b的光轴位于第1像素电极13b的中心区域，其中第1像素电极13b与第1透镜21r的光轴位于其中心区域的第1像素电极13r不同。根据这样的构成，能够减小像素电极间的耦合电容，并且有效地将相互不同的3个波段的光作为信号读出。

[0199] 图15B是表示透镜及像素电极的位置关系的其他概略图。除了第1像素阵列102和第2像素阵列104共用对置电极16之外，图15B所示的例子与参照图15A说明的例子相同。在图15B中，第2滤光器19i也可以省略。

[0200] 根据本实施方式，对于1个像素电极仅设置有1个聚光透镜21。这对于缩小像素间距是有利的，能够使摄像元件200高精细化。也可以存在其上方未设置聚光透镜21的像素电极。例如，如第1实施方式所说明的那样，在第1光电转换层121由全色图像材料制作，且第2光电转换层122由对近红外光具有灵敏度的材料制作时，也可以仅在第1像素电极13的上方设置有聚光透镜21。在第2像素电极14的上方未设置专用的聚光透镜。根据这样的构成，能够形成适于人的视觉的高灵敏度及高分辨率的图像。

[0201] 第1屏蔽电极23以及/或者第2屏蔽电极24也可以从摄像元件200中省略。

[0202] (其他实施方式)

[0203] 图16是其他实施方式所涉及的摄像元件300的截面图。摄像元件300还具备聚光透镜40。聚光透镜40在层叠方向上被配置在第1像素阵列102与第2像素阵列104之间且第2像

素电极14的上方。通过聚光透镜40，能够将聚光透镜21所收集的光更多地引导至第2光电转换层122。由此，第2像素10b的灵敏度提高。

[0204] 图17是再其他的实施方式所涉及的摄像元件400的截面图。摄像元件400还具备波导构造42。波导构造42在层叠方向上被配置在第1像素阵列102与第2像素阵列104之间。在平面图中，波导构造42位于第2像素电极14的周围。波导构造42是构成为利用材料的折射率差将光向特定的方向引导的构造。例如，通过氮化硅与二氧化硅的组合，可以制作波导构造42。通过波导构造42，能够将更多的光引导至第2光电转换层122。由此，第2像素10b的灵敏度提高。

[0205] 参照图16说明的聚光透镜40以及参照图17说明的波导构造42也能够适宜地用于其他实施方式。

[0206] (相机系统的实施方式)

[0207] 图18表示相机系统500的构成。相机系统500具备摄像装置100A、近红外光源501、透镜502、ISP(图像信号处理器(Image Signal Processor))503、信号处理电路504、边缘处理电路505及边缘处理电路506。相机系统500构成为：对摄像装置100A所得到的基于2个波段的光的数据进行处理并向外部输出。

[0208] 从近红外光源501朝向被摄体P2照射近红外光P1。摄像装置100A经过透镜502接受来自被摄体P2的光P3。摄像装置100A以2个系统输出基于可见光的数据和基于近红外光的数据。基于可见光的数据由ISP503处理。由此，能够得到全彩图像。全彩图像被传输至外部显示器509a并显示。全彩图像在由边缘处理电路506进行处理之后，被传输至外部设备以及/或者云508a。基于近红外光的数据由信号处理电路504处理。由此，能够得到基于近红外光的图像。信号处理电路504也可以构成为根据基于近红外光的数据计算距被摄体的距离等。基于近红外光的图像被传输至外部显示器509b并显示。基于近红外光的图像在由边缘处理电路505处理之后，被传输至外部设备以及/或者云508a。也能够将全彩图像与基于近红外光的图像叠加并显示在外部显示器509c上。

[0209] 工业实用性

[0210] 本说明书所公开的技术对摄像元件是有用的。摄像元件能够适用于摄像装置、光传感器等。作为摄像装置，可以举出数字照相机、医疗用相机、监视用相机、车载用相机、数字单反相机、数字无反射镜单镜头相机等相机系统。

[0211] 附图标记说明：

[0212] 1 半导体基板

[0213] 3 第1电荷积蓄区域

[0214] 4 第2电荷积蓄区域

[0215] 10 单位像素

[0216] 10a 第1像素

[0217] 10b 第2像素

[0218] 12 光电转换部

[0219] 13、13r、13g、13b 第1像素电极

[0220] 14 第2像素电极

[0221] 17 第1对置电极

[0222] 18 第2对置电极

[0223] 19、190 滤色器

[0224] 19r 第1滤光器

[0225] 19i 第2滤光器

[0226] 19b 第3滤光器

[0227] 21 聚光透镜

[0228] 21r 第1透镜

[0229] 21i 第2透镜

[0230] 21b 第3透镜

[0231] 22 伪透镜

[0232] 23 第1屏蔽电极

[0233] 23a 外周部分

[0234] 23b 划分部分

[0235] 24 第2屏蔽电极

[0236] 24a 外周部分

[0237] 24b 划分部分

[0238] 24c 小划分部分

[0239] 27 插塞

[0240] 31 第1插塞

[0241] 32 第2插塞

[0242] 40 聚光透镜

[0243] 42 波导构造

[0244] 100、110、200、300、400 摄像元件

[0245] 100A 摄像装置

[0246] 102 第1像素阵列

[0247] 104 第2像素阵列

[0248] 121 第1光电转换层

[0249] 122 第2光电转换层

[0250] 131 重叠区域

[0251] 132、142、143 剩余区域

[0252] 500 相机系统

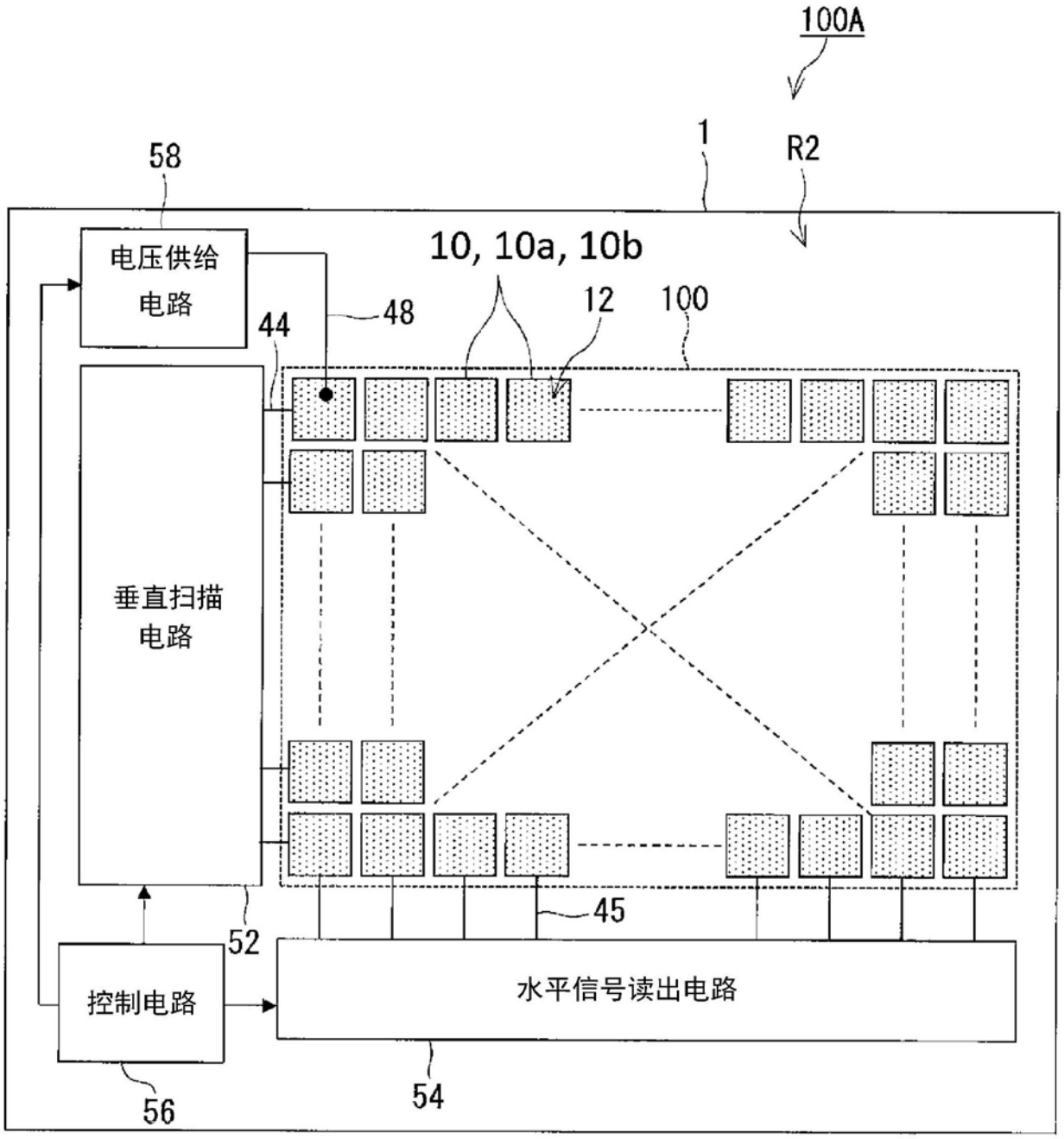

100A
1
R2
58
电压供给
电路
10, 10a, 10b
12
100
48
44
垂直扫描
电路
45
52
控制电路
水平信号读出电路
56
54

图1

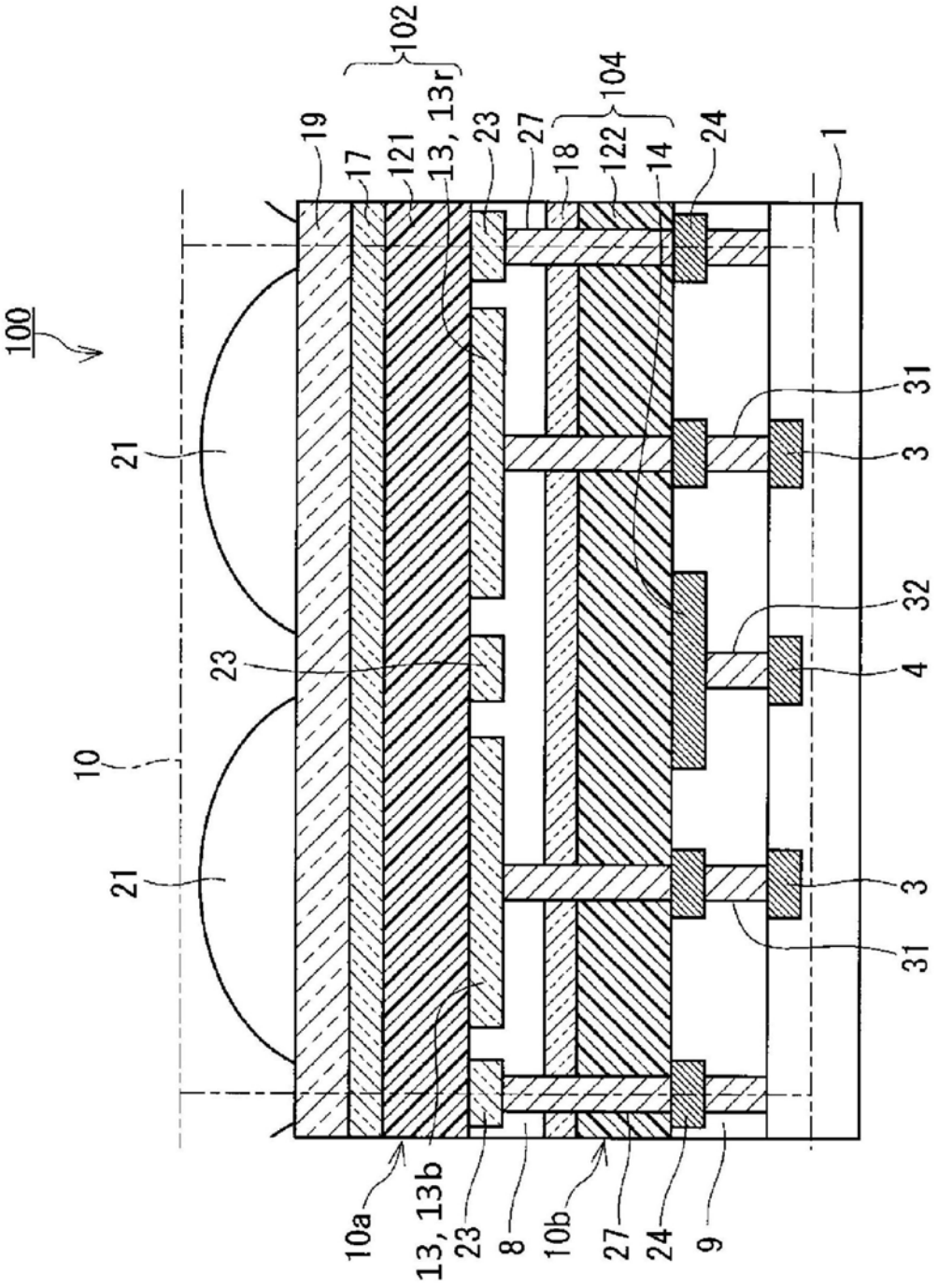

100
102
104
19
17
121
13, 13r
23
27
18
122
14
24
1
31
3
32
4
21
10
23
21
3
31
10a
13, 13b
23
8
10b
27
24
9

图2A

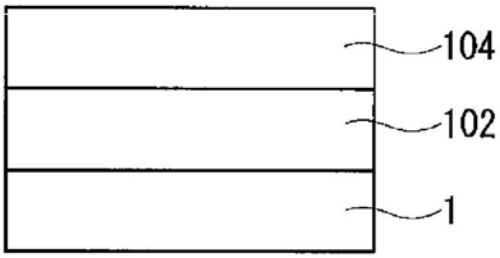


图2B

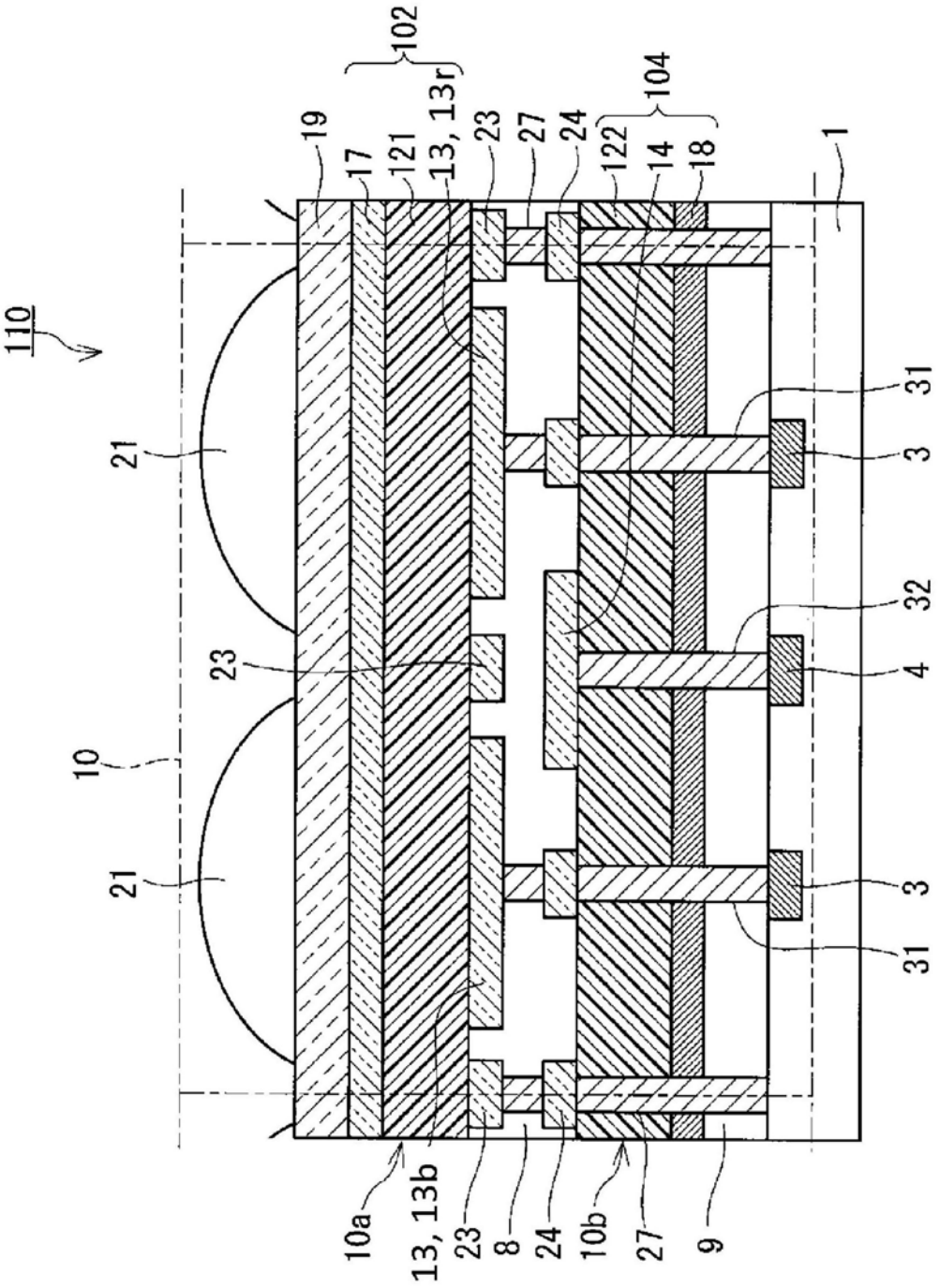

102
104
19
17
121
13, 13r
23
27
24
122
14
18
1
110
21
31
3
32
4
23
10
21
3
31
10a
13, 13b
23
8
24
10b
27
9

图2C

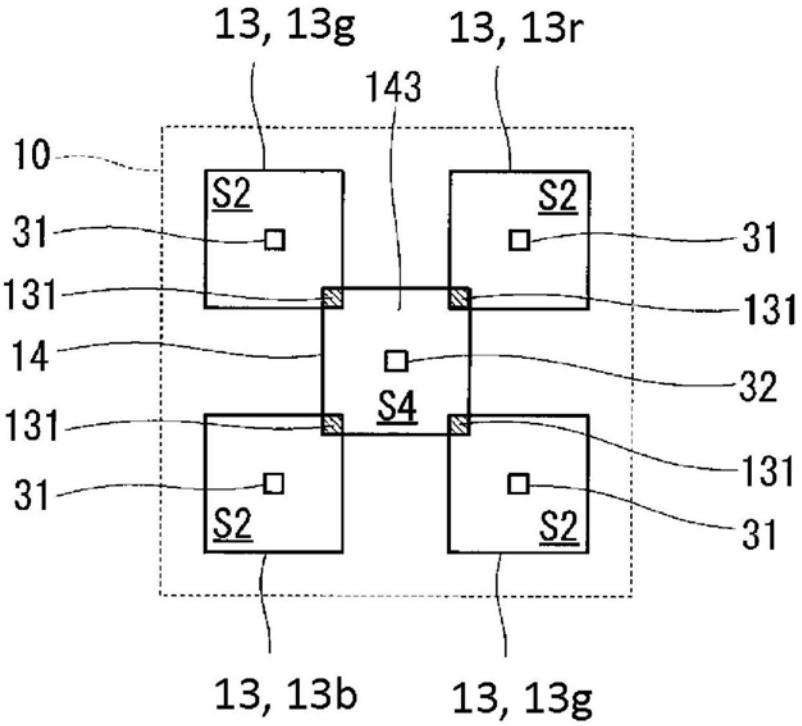

13, 13g
13, 13r
143
10
S2
S2
31
31
131
131
14
32
S4
131
131
31
31
S2
S2
13, 13b
13, 13g

图3A

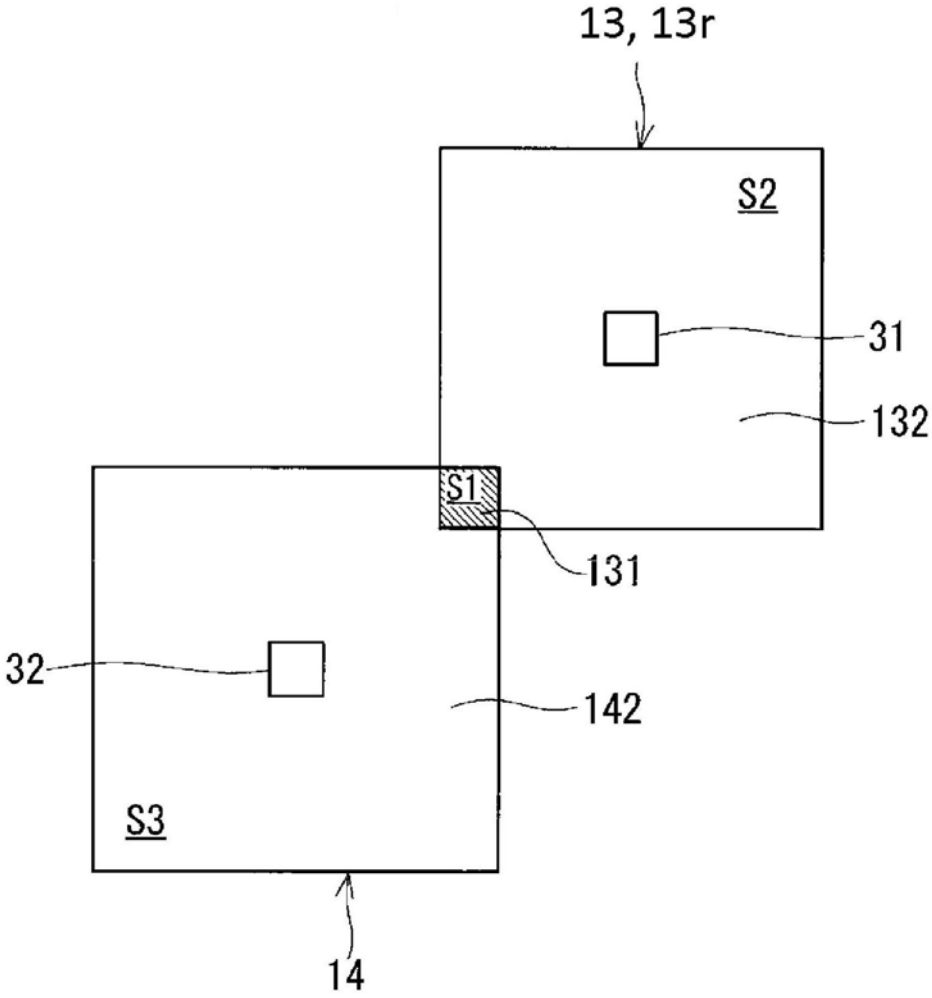


图3B

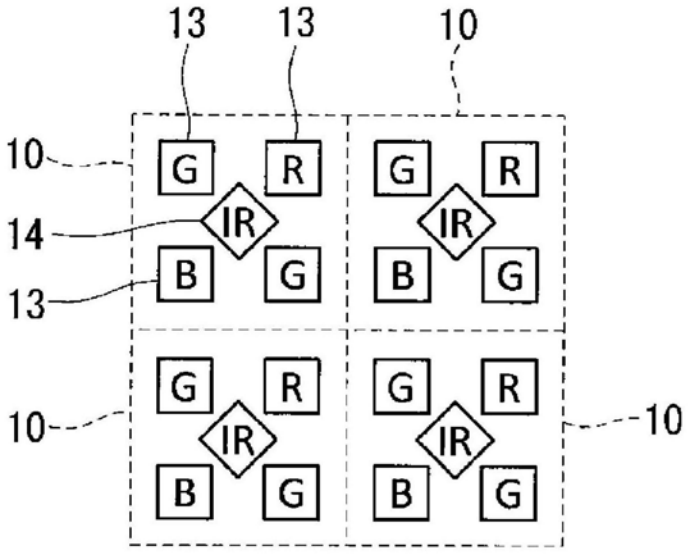


图4A

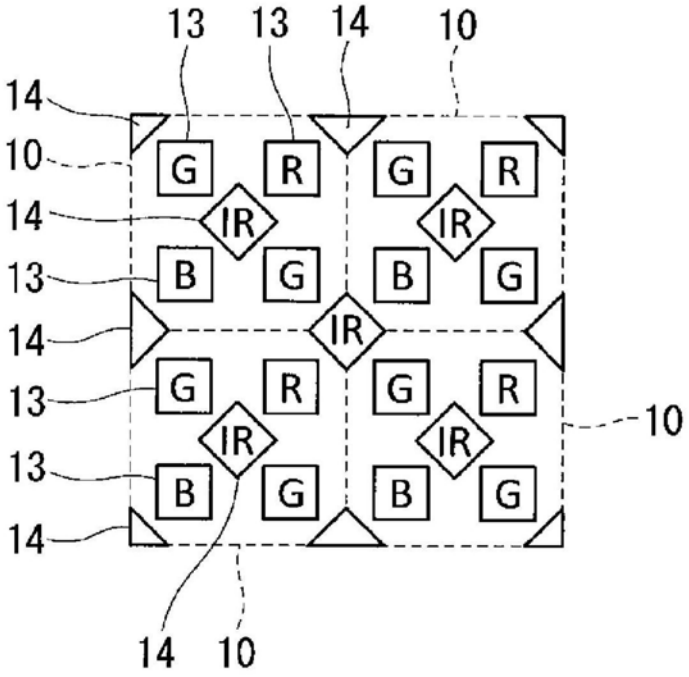

13
13
14
10
14
10
14
13
14
13
13
14
14
10
G
R
IR
B
10

图4B

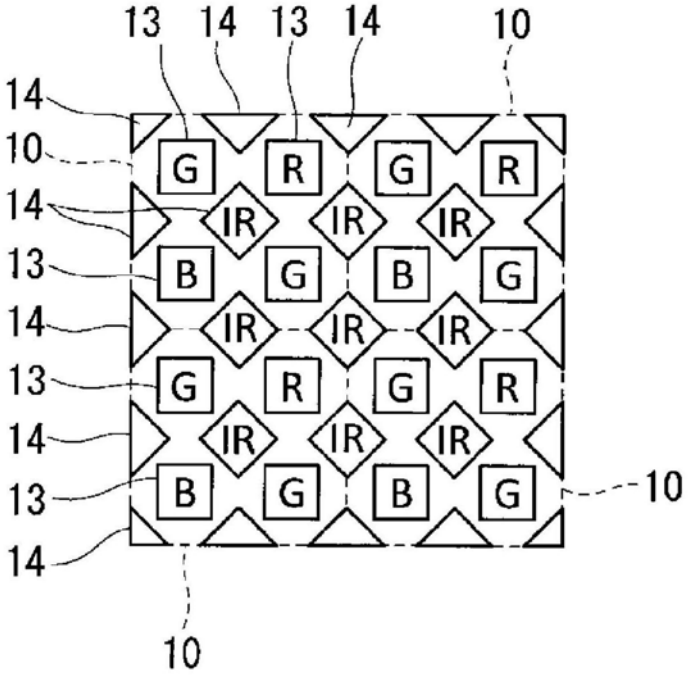

13
14
13
14
10
14
10
14
13
14
13
14
13
14
10
G
R
IR
B
10

图4C

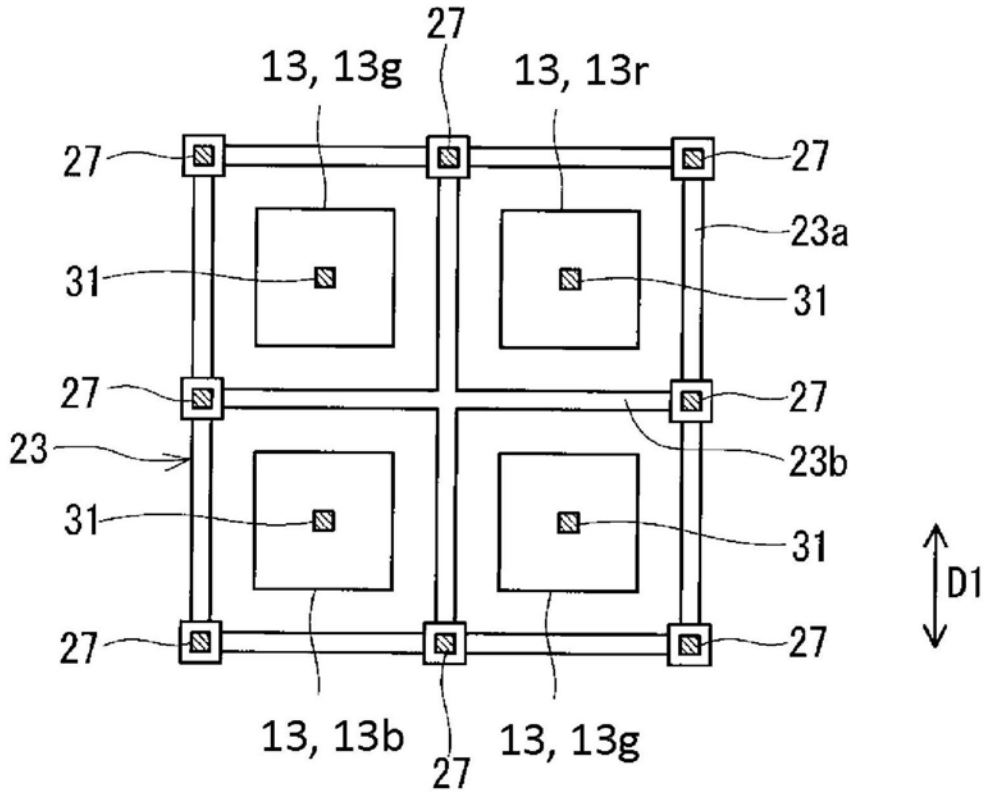

27
13, 13g
13, 13r
27
27
23a
31
31
27
27
23
23b
31
31
D1
27
27
13, 13b
27
13, 13g

图5A

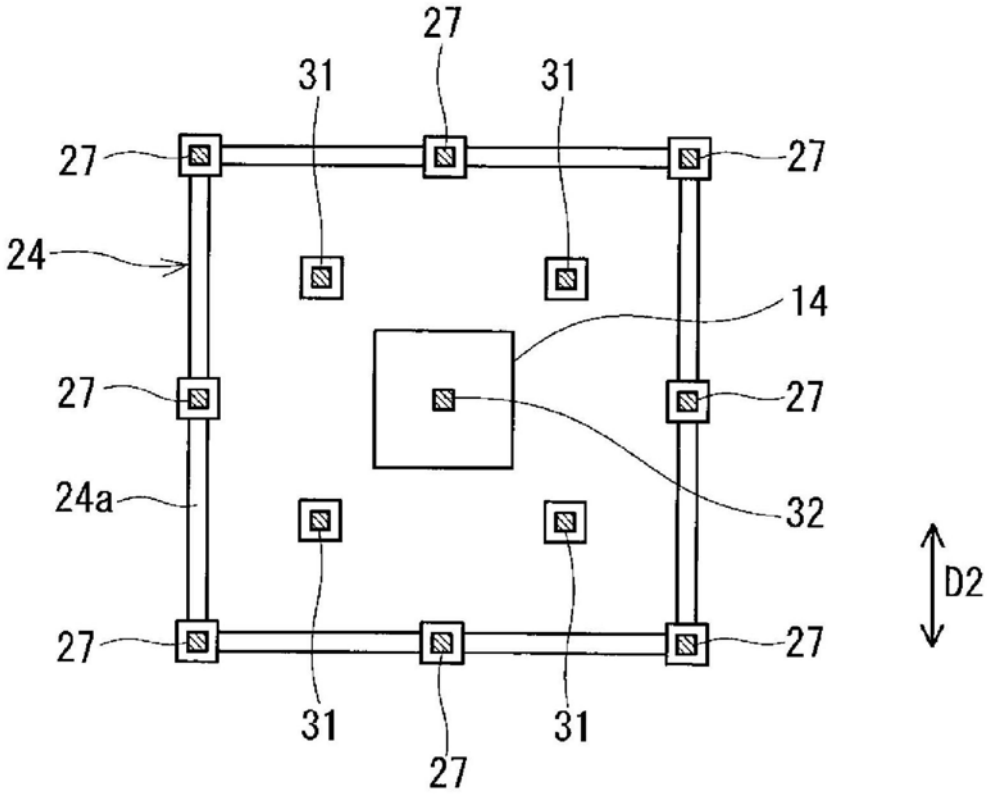

27
31
31
27
27
24
14
27
27
24a
32
D2
27
27
31
27
31

图5B

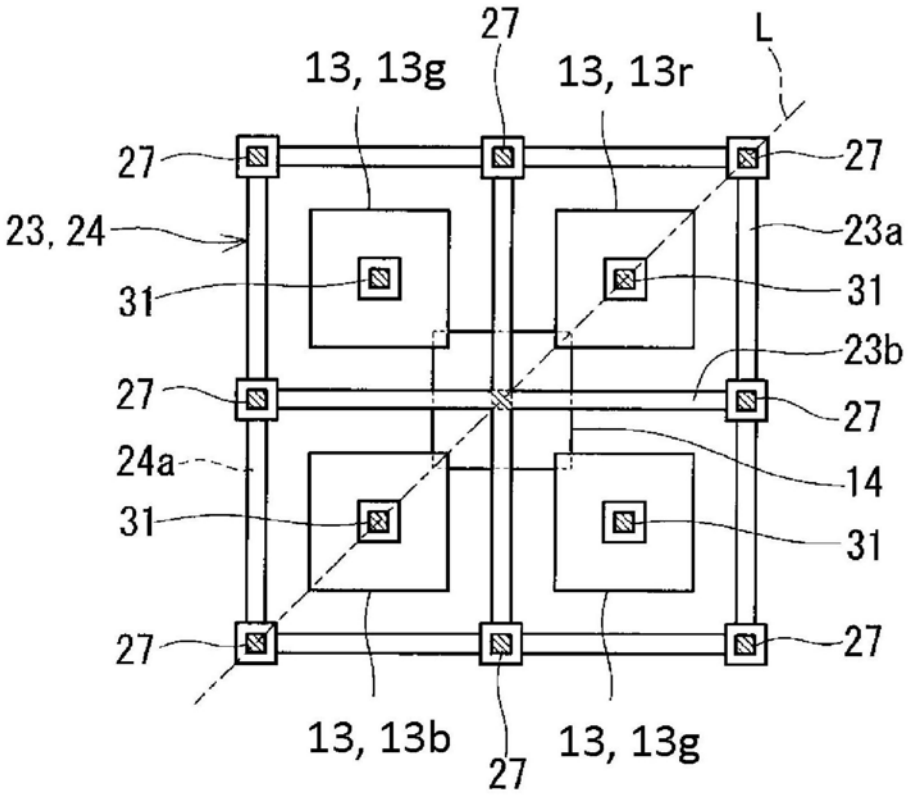

27
L
13, 13g
13, 13r
27
27
23, 24
23a
31
31
23b
27
27
24a
14
31
31
27
27
13, 13b
27
13, 13g

图5C

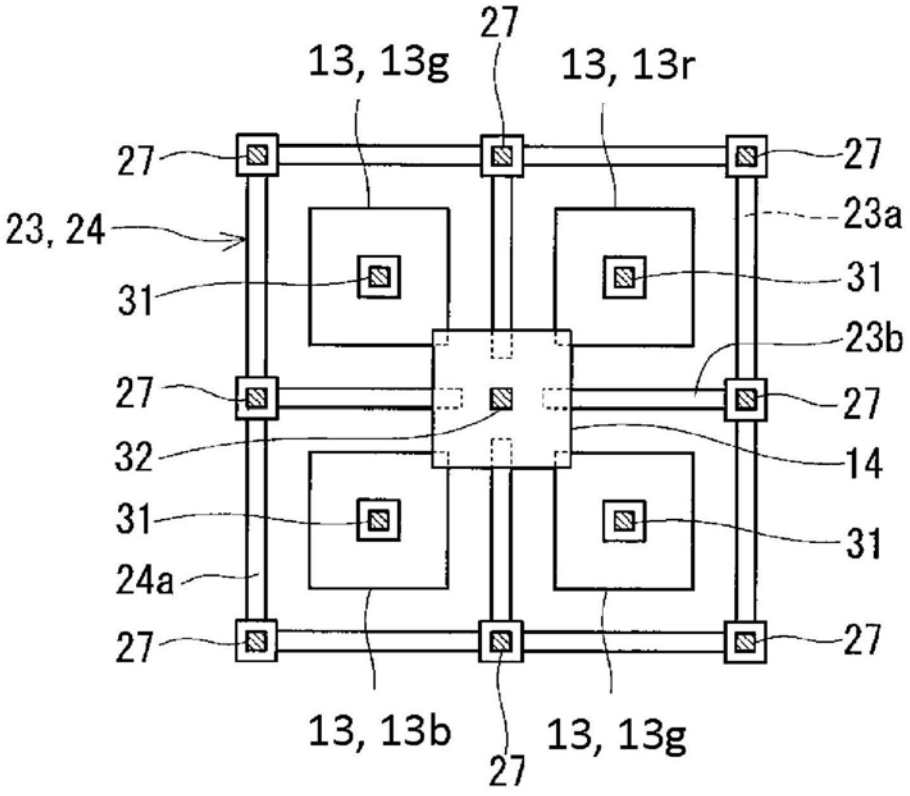

27
13, 13g
13, 13r
27
27
23, 24
23a
31
31
23b
27
27
32
14
31
31
24a
27
27
13, 13b
27
13, 13g

图6

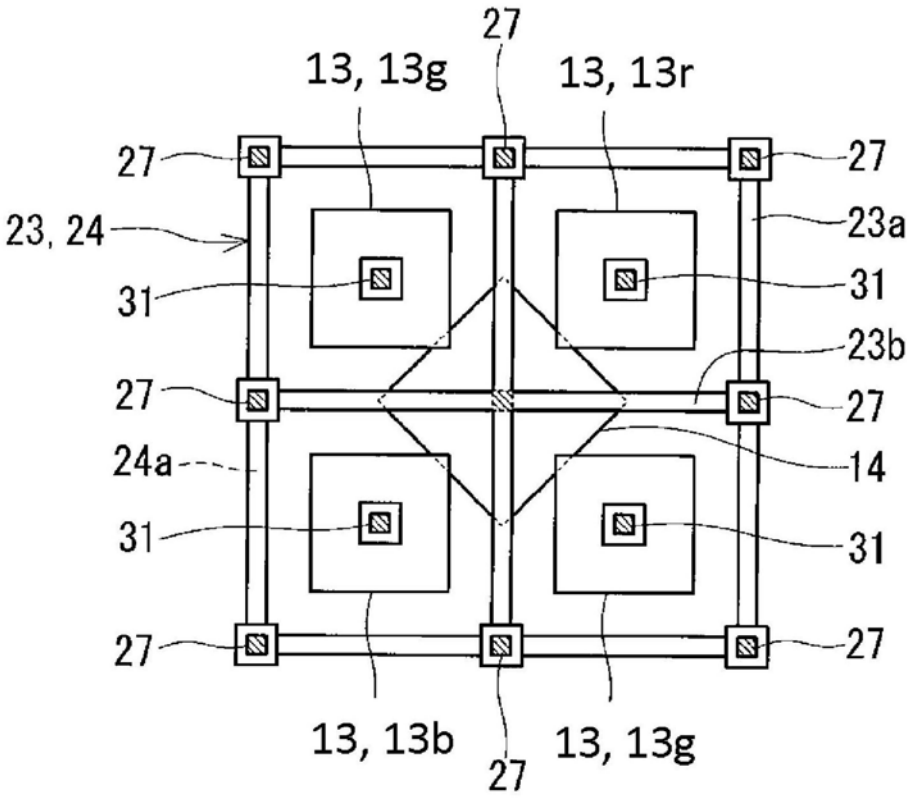

27
13, 13g
13, 13r
27
27
23, 24
23a
31
31
23b
27
27
24a
14
31
31
27
27
13, 13b
27
13, 13g

图7

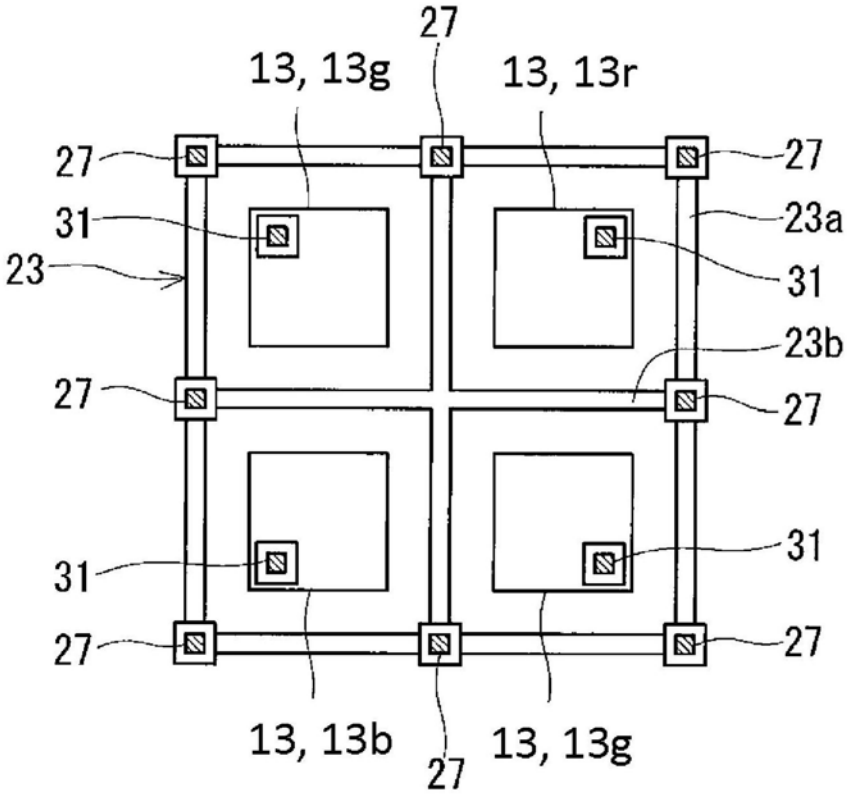

27
13, 13g
13, 13r
27
27
31
23a
23
31
23b
27
27
31
31
27
27
13, 13b
27
13, 13g

图8A

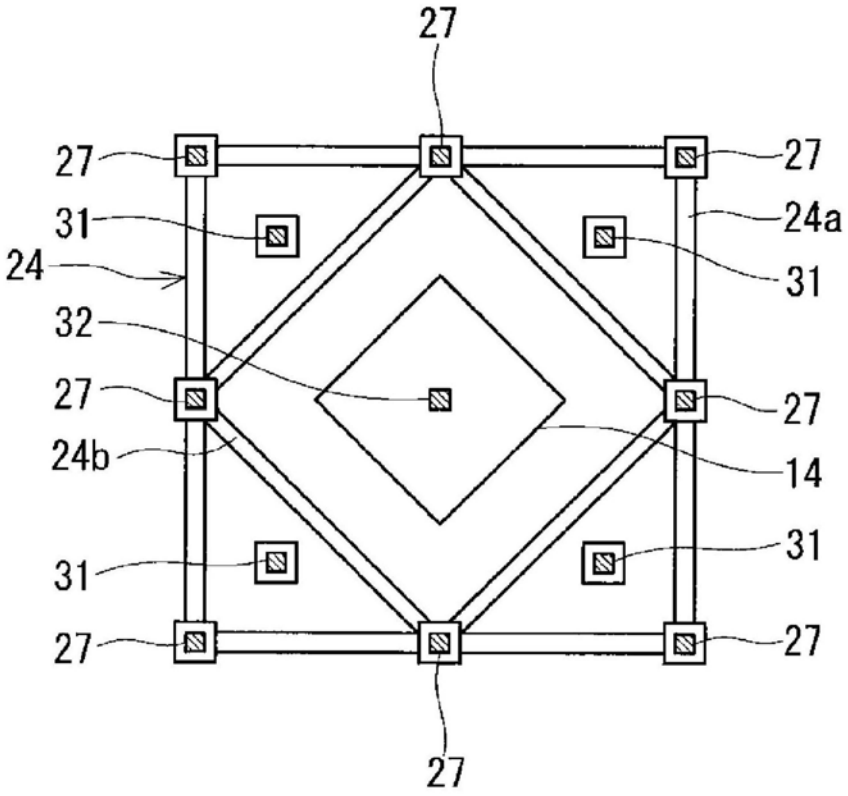

27
27
27
31
24a
24
31
32
27
27
24b
14
31
31
27
27
27

图8B

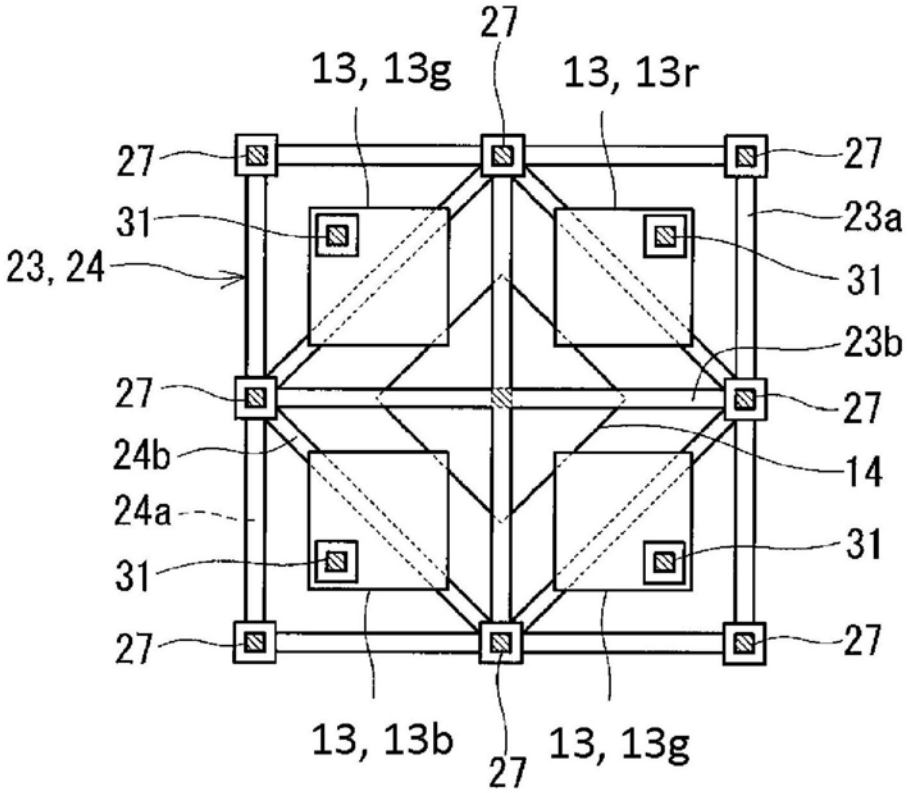

27
13, 13g
13, 13r
27
27
31
23a
23, 24
31
23b
27
27
24b
14
24a
31
31
27
27
13, 13b
27
13, 13g

图8C

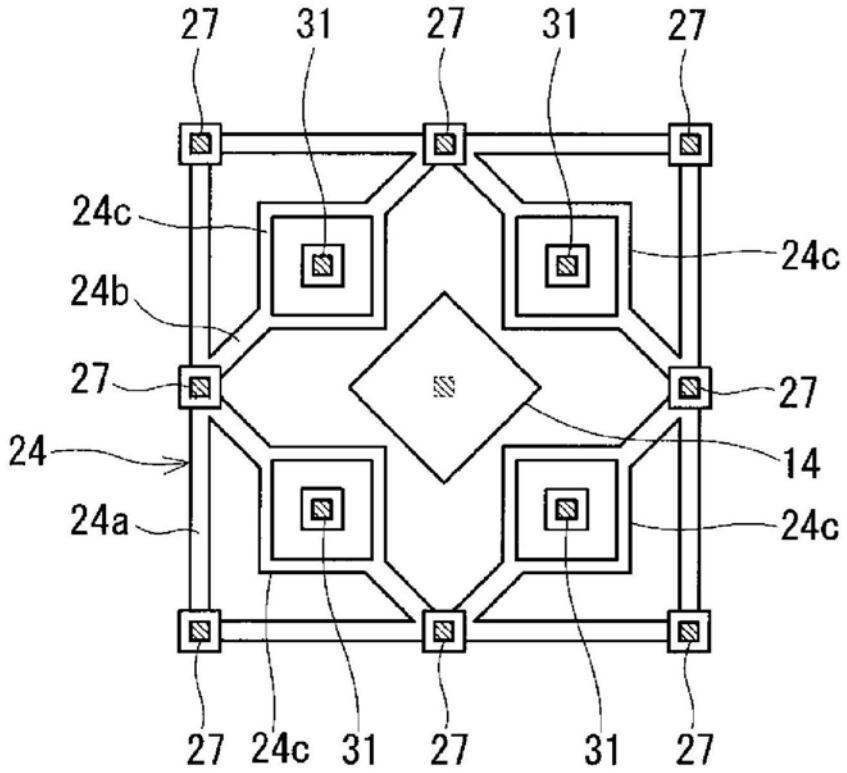

27
31
27
31
27
24c
24c
24b
27
27
24
14
24a
24c
27
24c
31
27
31
27

图9A

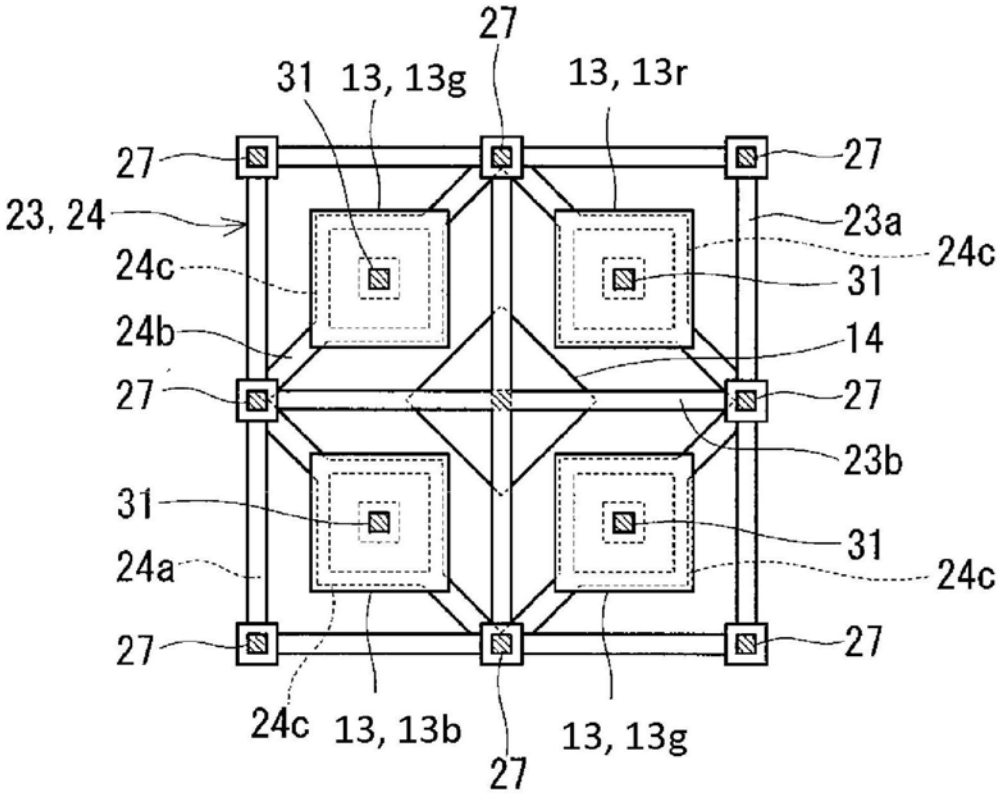

27
31
13, 13g
13, 13r
27
27
23, 24
23a
24c
24c
31
24b
14
27
27
23b
31
31
24a
24c
27
27
24c
13, 13b
13, 13g
27

图9B

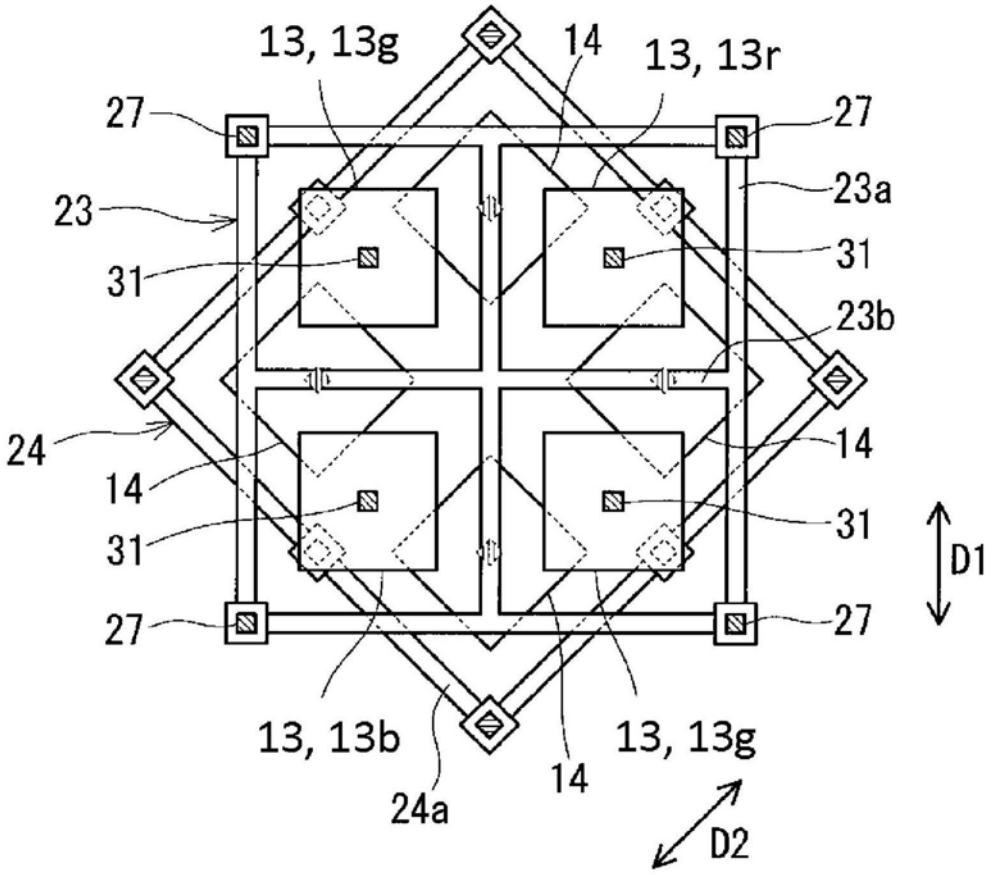

13, 13g
14
13, 13r
27
27
23
23a
31
31
23b
24
14
14
31
31
D1
27
27
13, 13b
14
13, 13g
24a
D2

图10

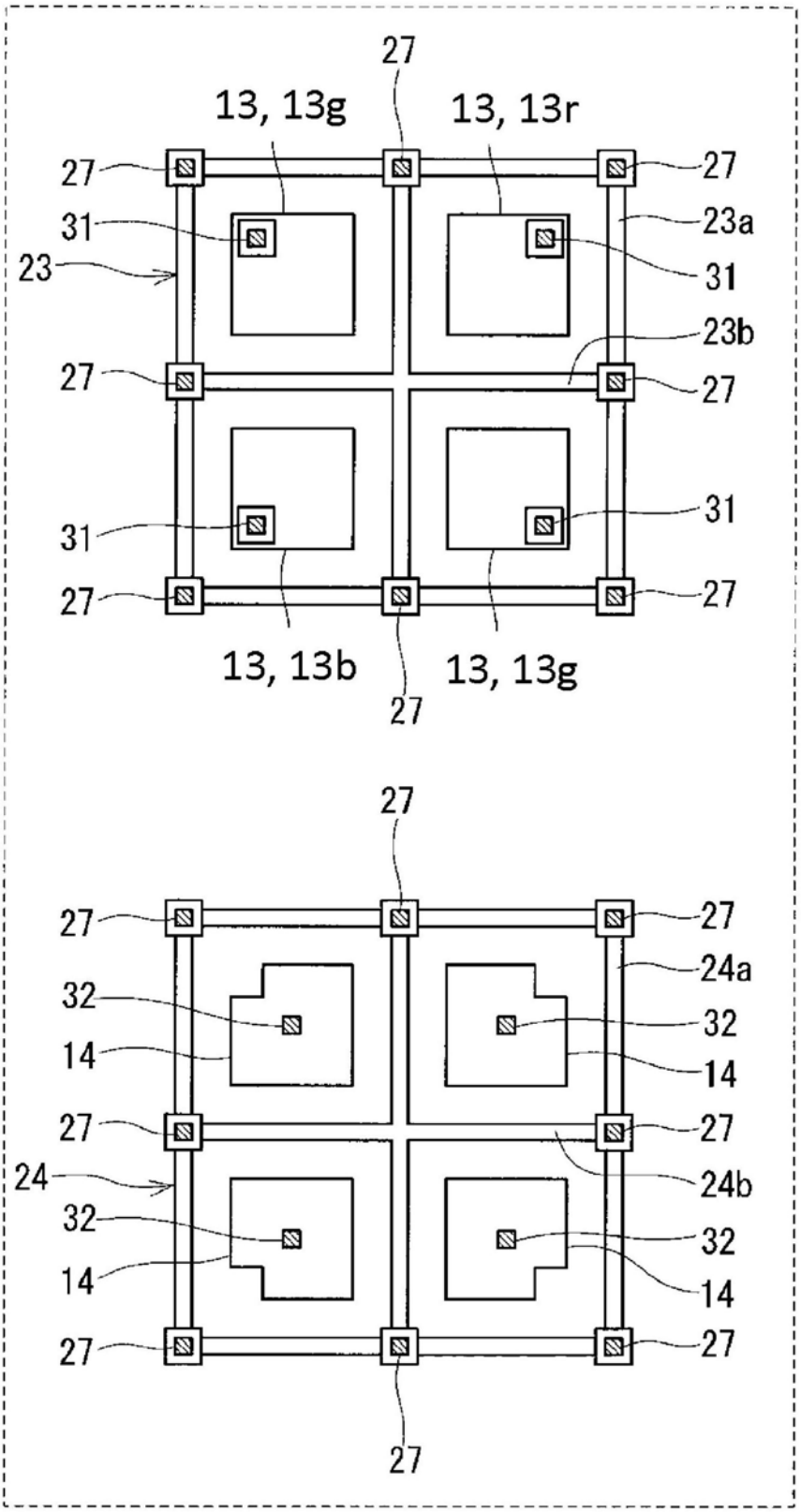

27
13, 13g
13, 13r
27
27
23a
31
31
23
23b
27
27
31
31
27
27
13, 13b
13, 13g
27
27
27
27
24a
32
32
14
14
27
27
24
24b
32
32
14
14
27
27
27

图11A

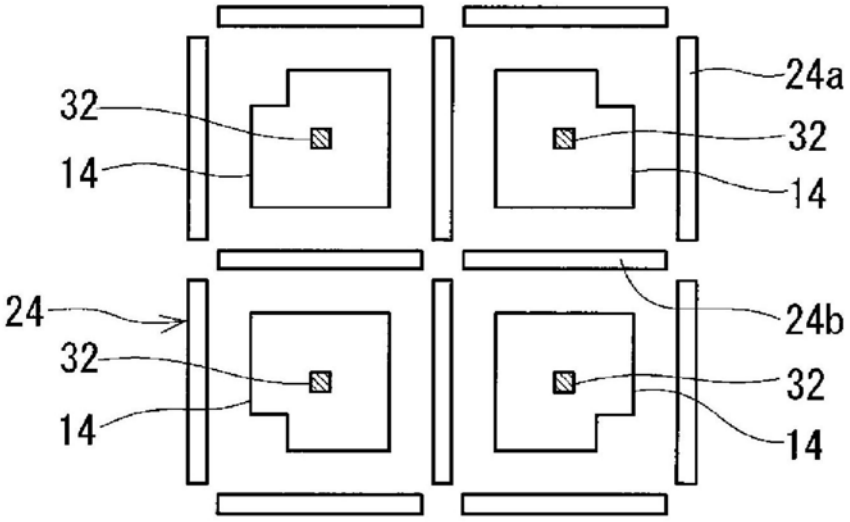

32
14
24a
32
14
24
32
14
24b
32
14

图11B

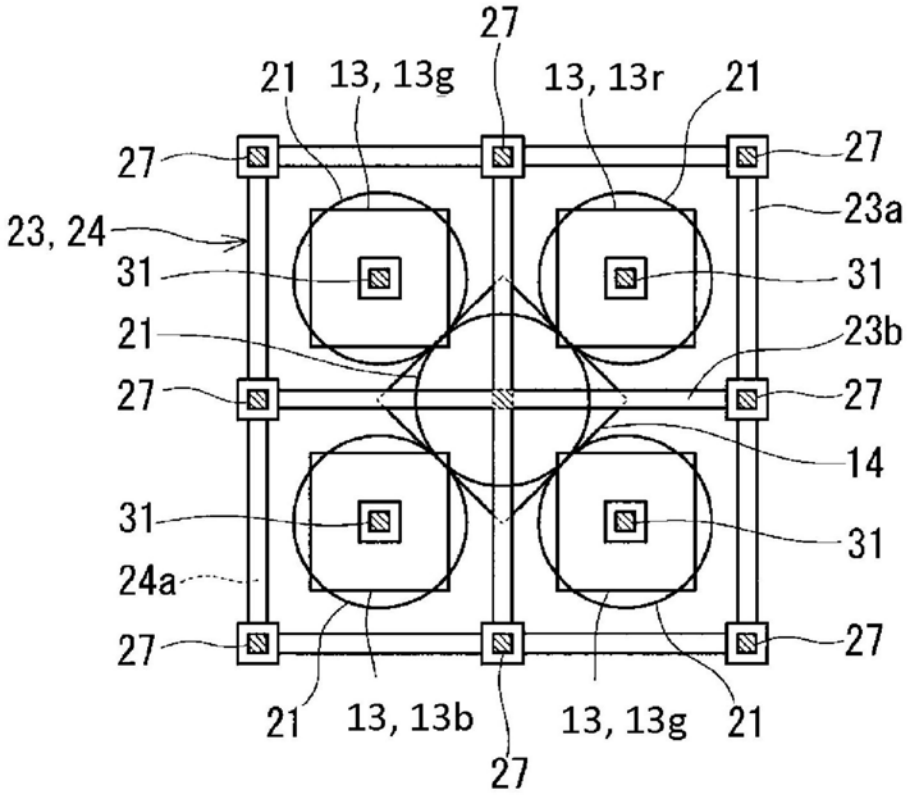

27
21
13, 13g
13, 13r
21
27
27
23, 24
23a
31
31
21
23b
27
27
14
31
31
24a
27
27
21
13, 13b
13, 13g
21
27

图12A

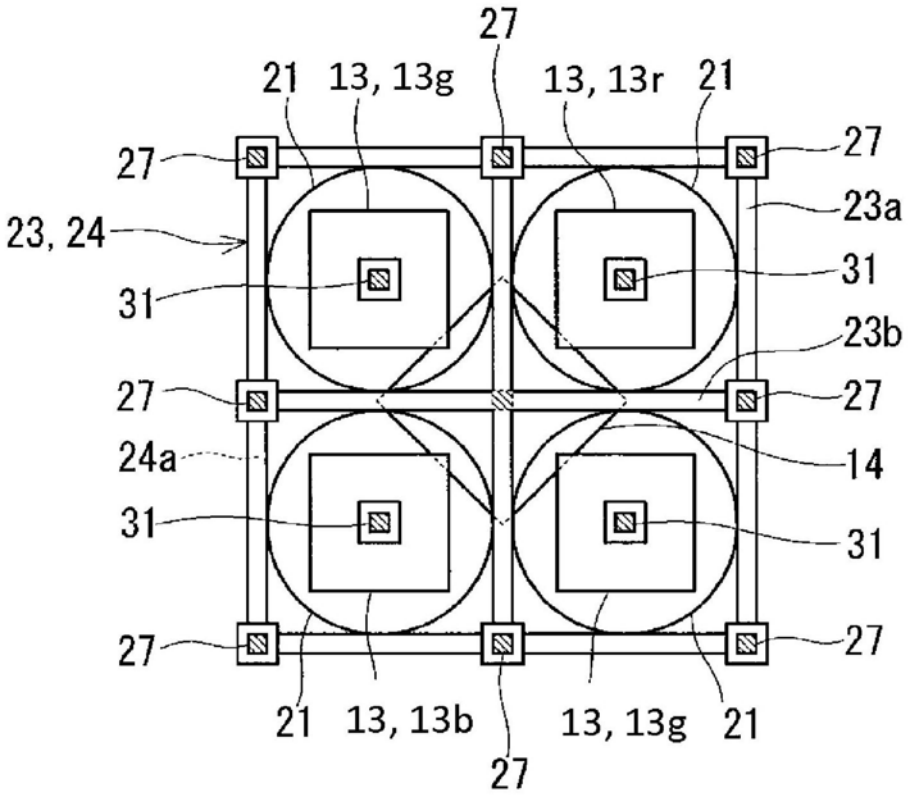

27
21
13, 13g
13, 13r
21
27
27
23, 24
23a
31
31
23b
27
27
24a
14
31
31
27
27
21
13, 13b
27
13, 13g
21

图12B

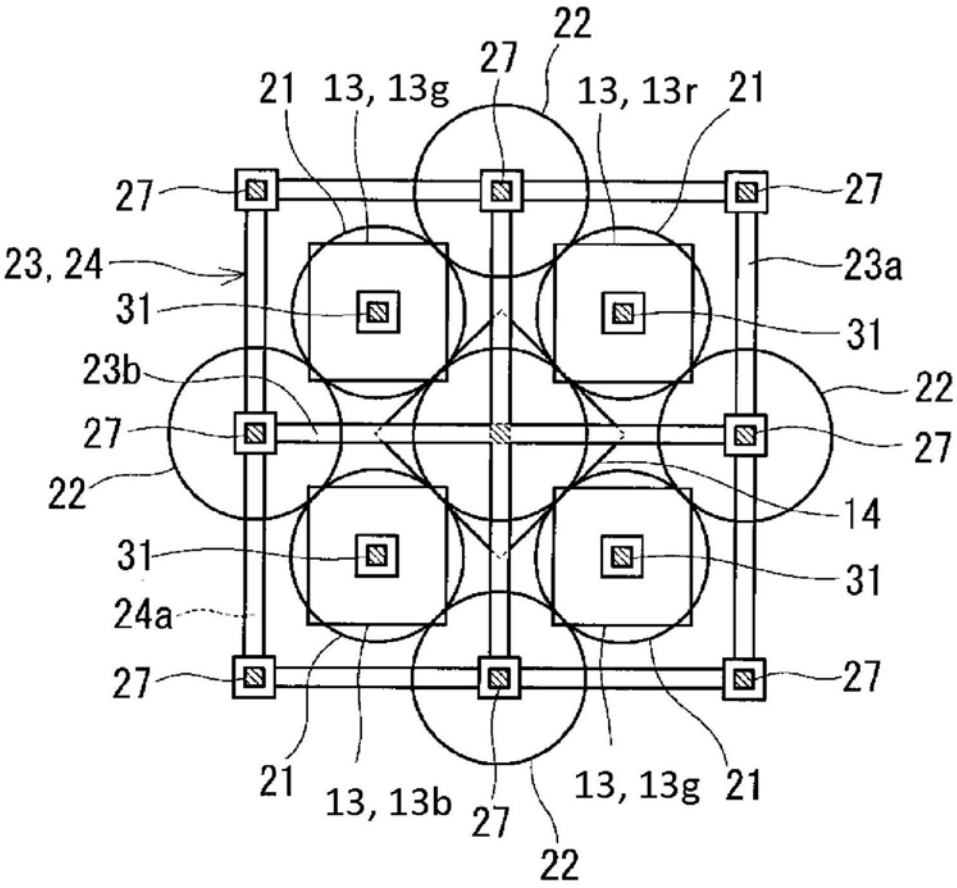

22
27
21
13, 13g
13, 13r
21
27
27
23, 24
23a
31
31
23b
22
27
27
22
14
31
31
24a
27
27
21
13, 13b
27
13, 13g
21
22

图12C

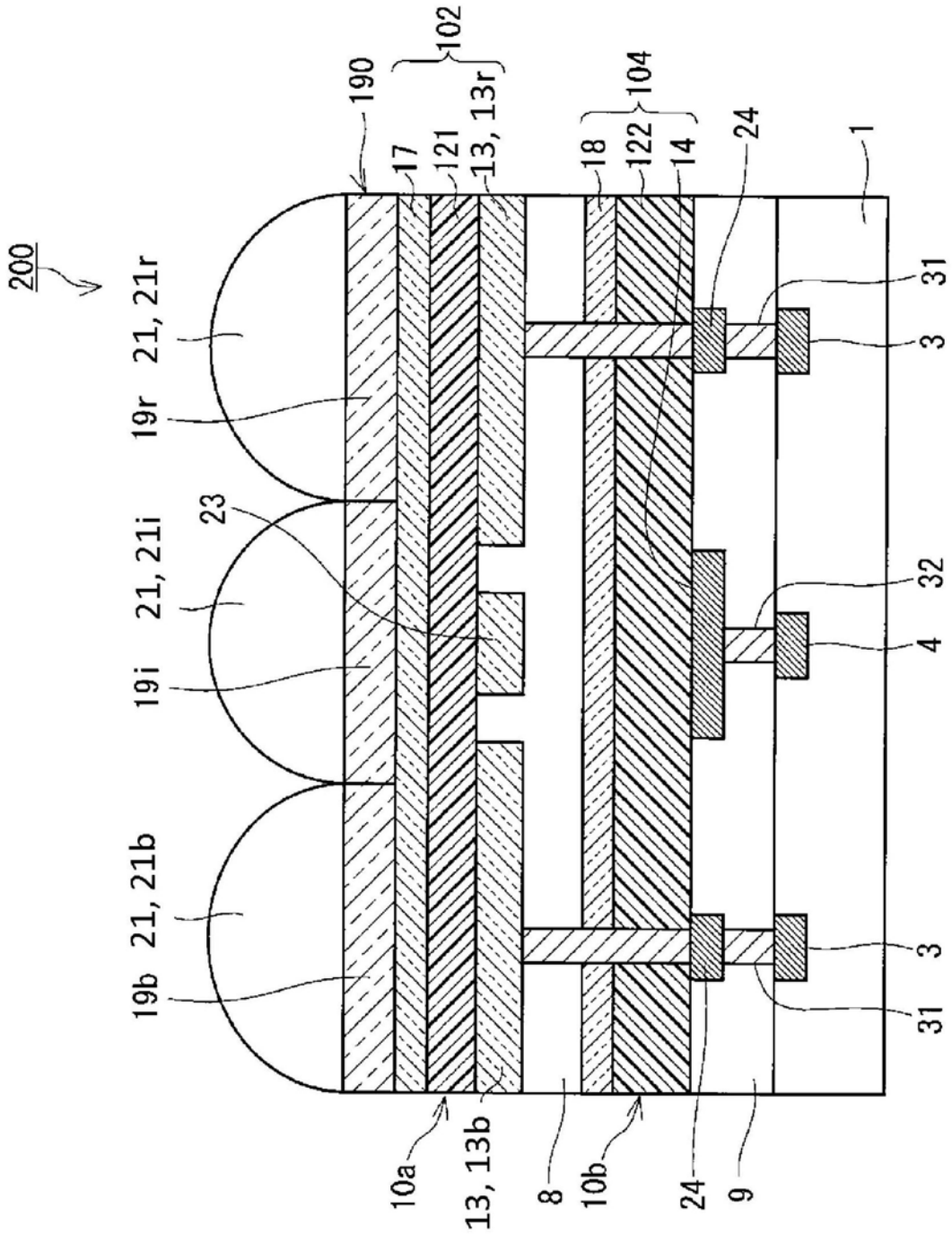

200
190
102
17
121
13, 13r
18
104
122
14
24
1
31
3
19r 21, 21r
23
19i 21, 21i
32
4
19b 21, 21b
3
31
10a
13, 13b
8
10b
24
9

图13

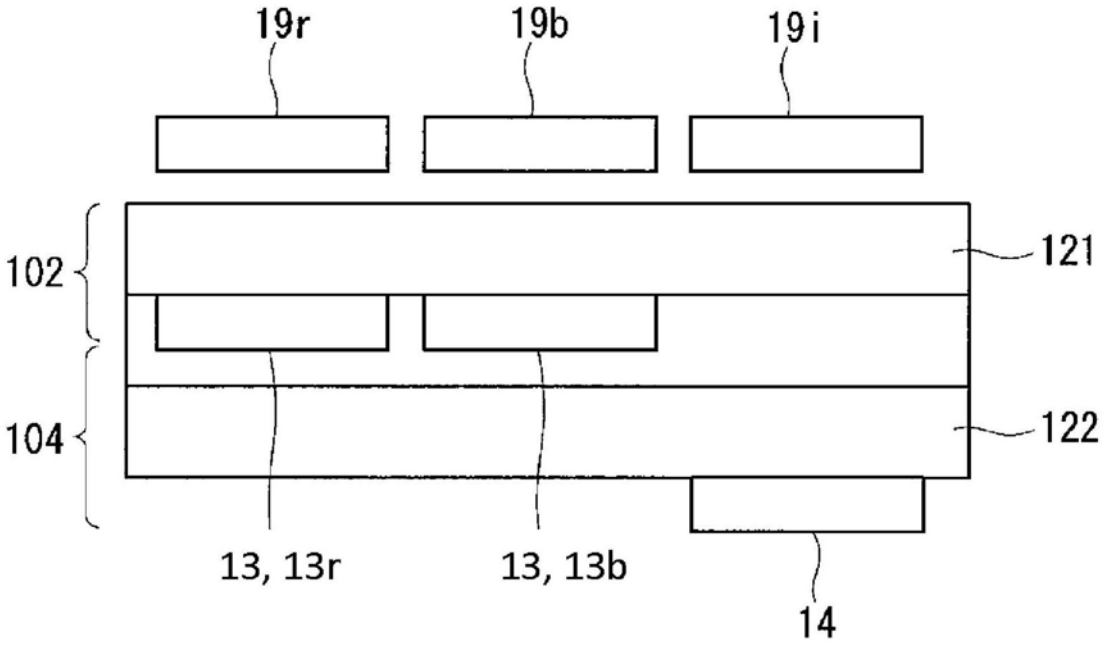

19r
19b
19i
102
121
104
122
13, 13r
13, 13b
14

图14A

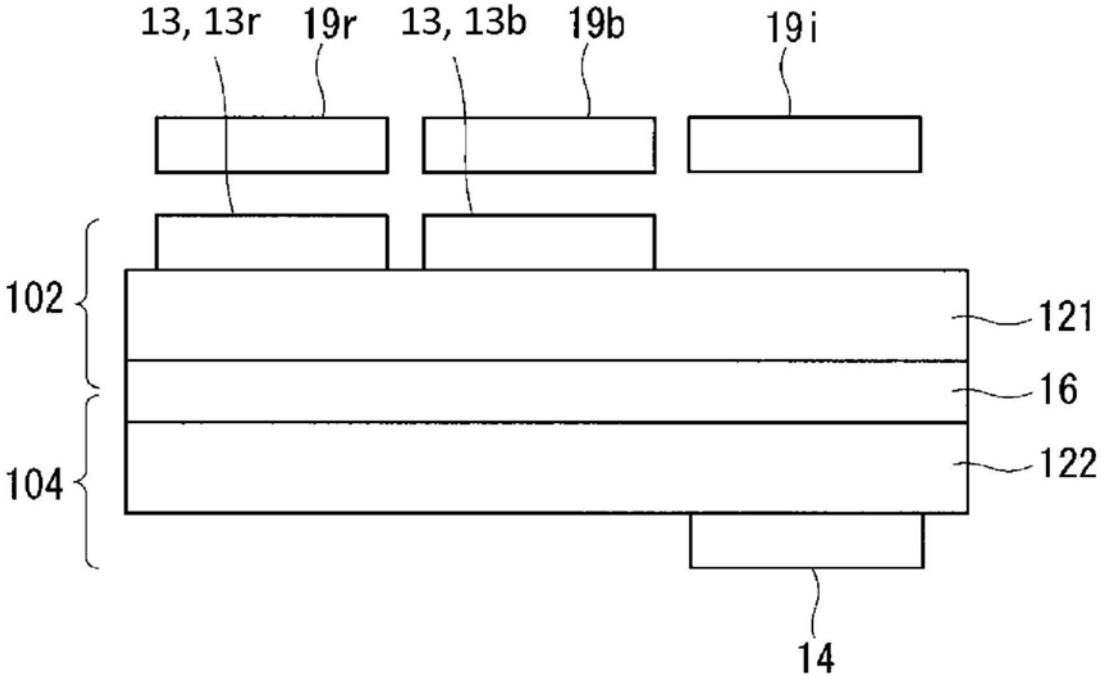

13, 13r
19r
13, 13b
19b
19i
102
121
16
104
122
14

图14B

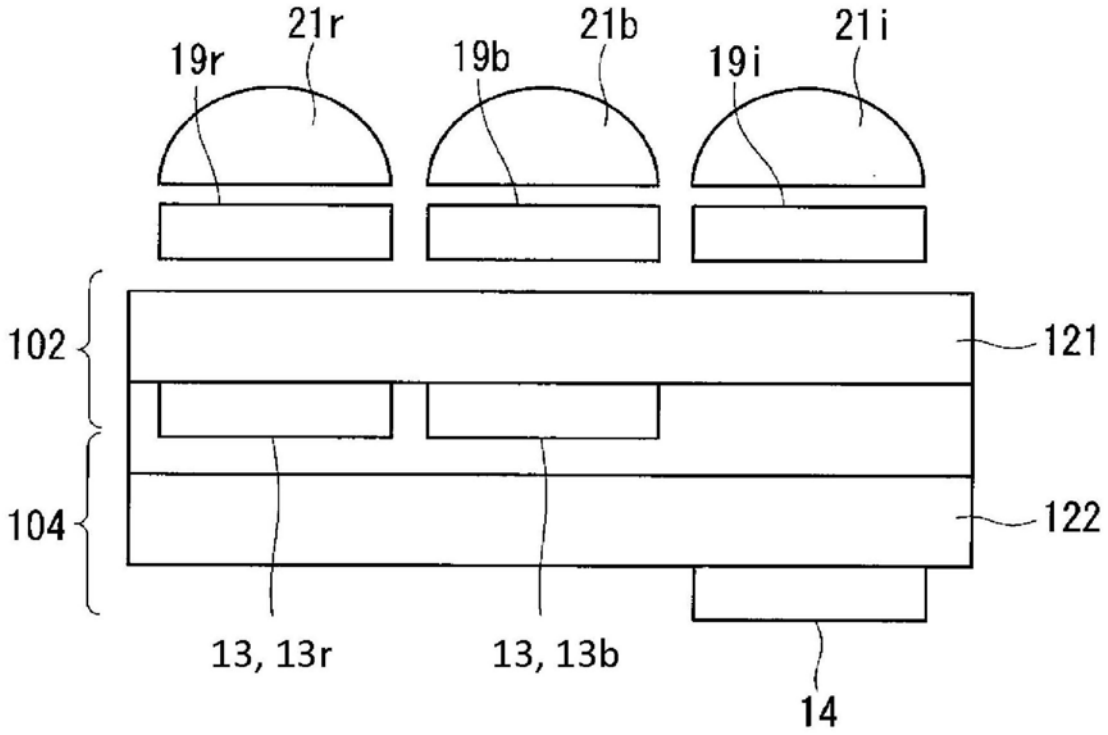

21r
19r
21b
19b
21i
19i
102
121
104
122
13, 13r
13, 13b
14

图15A

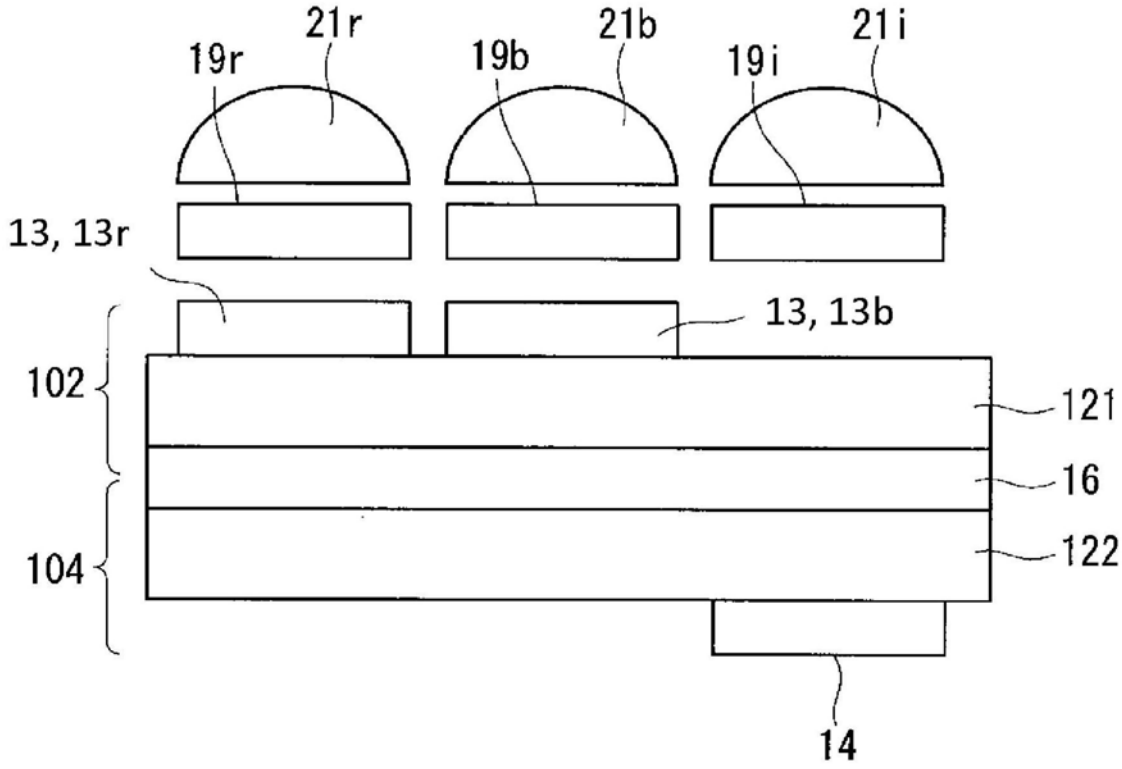

21r
19r
21b
19b
21i
19i
13, 13r
13, 13b
102
121
16
104
122
14

图15B

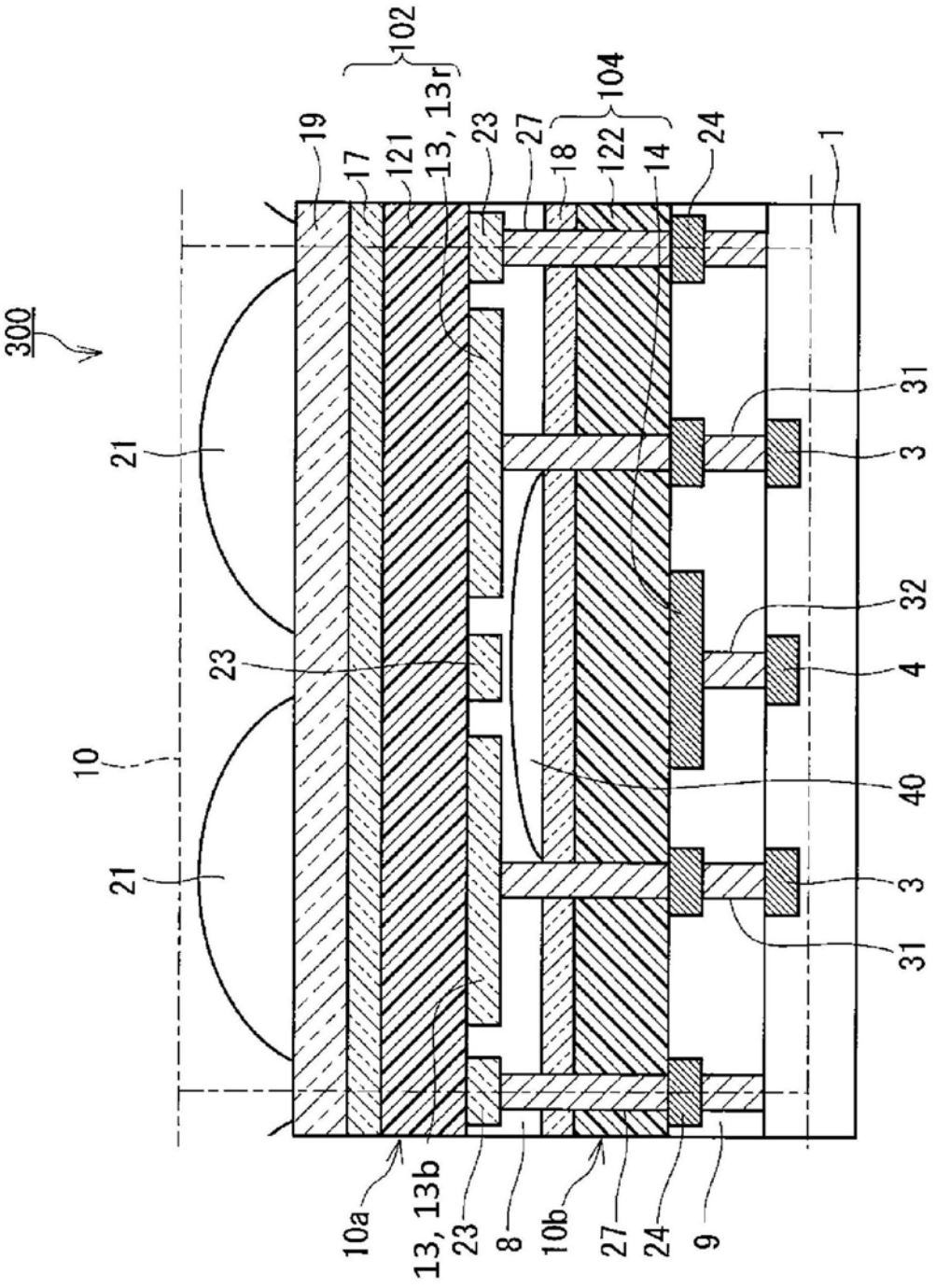

300
21
21
10
23
102
104
19
17
121
13, 13r
23
27
18
122
14
24
1
31
3
32
4
40
3
31
10a
13, 13b
23
8
10b
27
24
9

图16

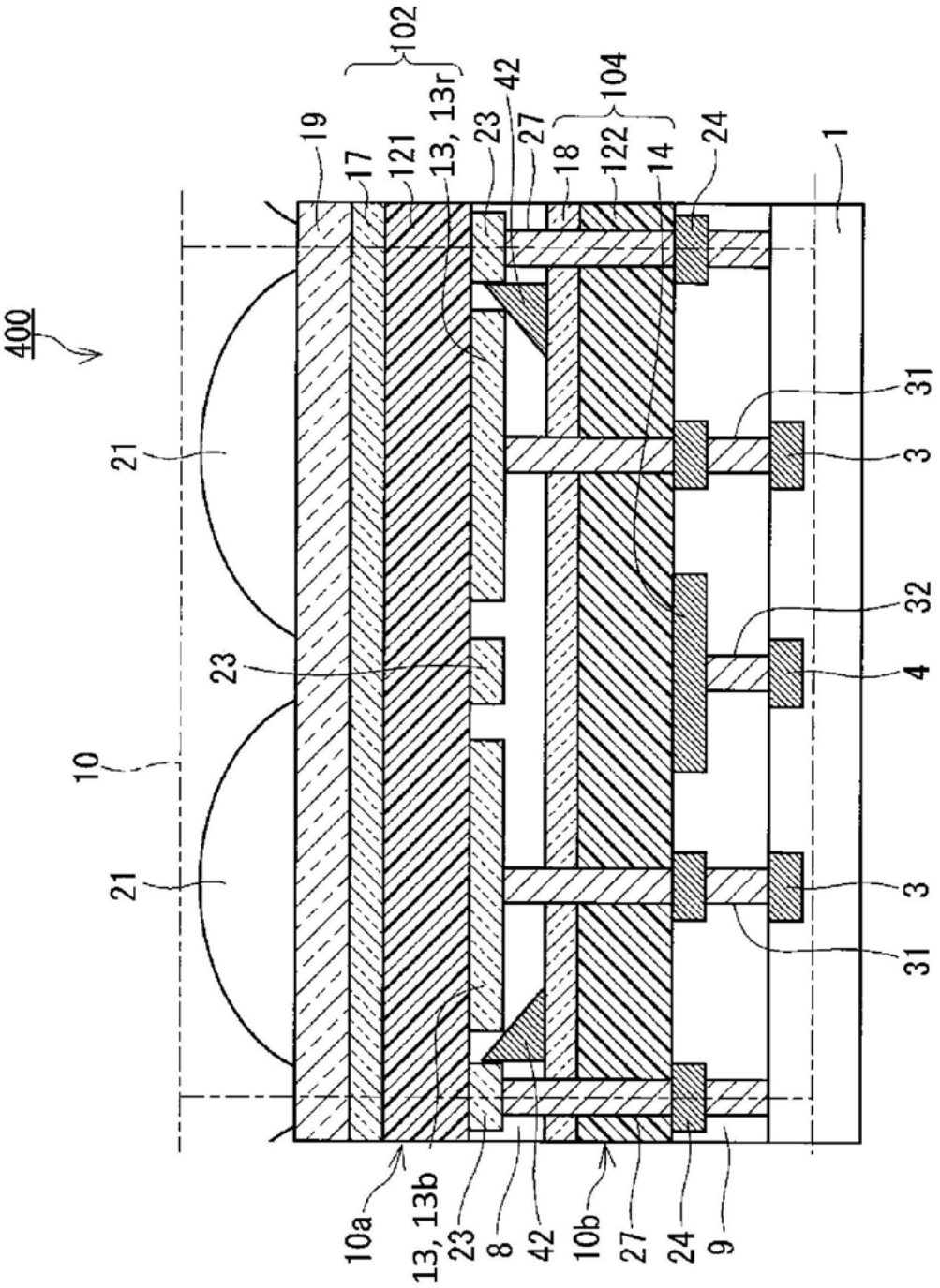

400
102
19
17
121
13, 13r
23
42
27
104
18
122
14
24
1
31
3
32
4
21
10
23
10a
13, 13b
8
10b
9

图17

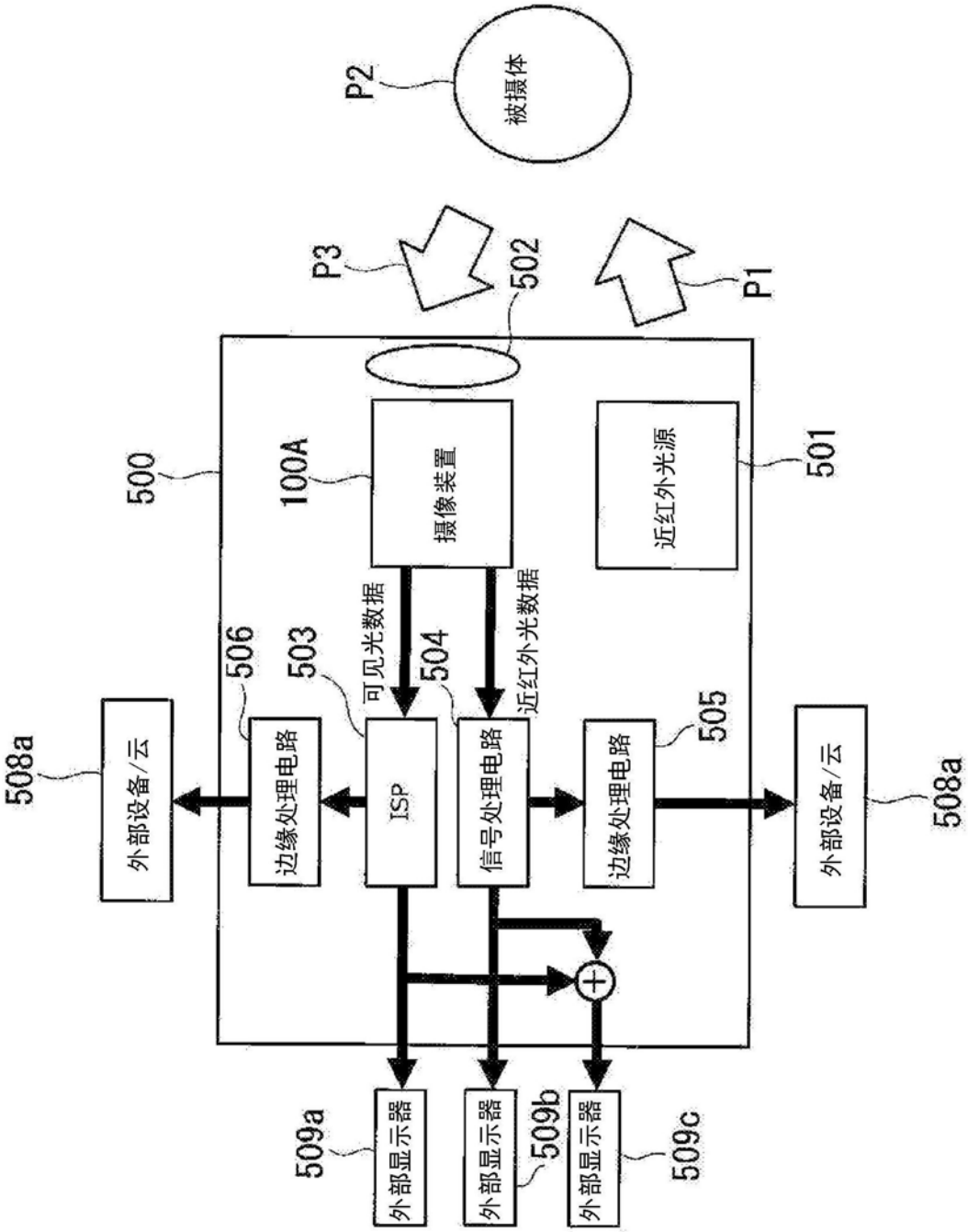

P2
被摄体
P3
502
P1
500
100A
摄像装置
近红外光源
501
506
503
504
可见光数据
近红外光数据
505
508a
外部设备/云
边缘处理电路
ISP
信号处理电路
边缘处理电路
外部设备/云
508a
509a
外部显示器
509b
外部显示器
外部显示器
509c

图18