

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 11 日 (11.06.2020)



(10) 国际公布号
WO 2020/113681 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01)

(21) 国际申请号: PCT/CN2018/121895

(22) 国际申请日: 2018 年 12 月 19 日 (19.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811484872.4 2018 年 12 月 5 日 (05.12.2018) CN

(71) 申请人: 惠科股份有限公司(**HKC CORPORATION LIMITED**) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(72) 发明人: 何怀亮(**HE, Huailiang**); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理事务所 (**CENFO INTELLECTUAL PROPERTY AGENCY**); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路 3 号奥特讯电力大厦 201, Guangdong 518057 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) **Title:** ARRAY SUBSTRATE FABRICATION METHOD AND ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 阵列基板的制备方法、阵列基板及显示面板

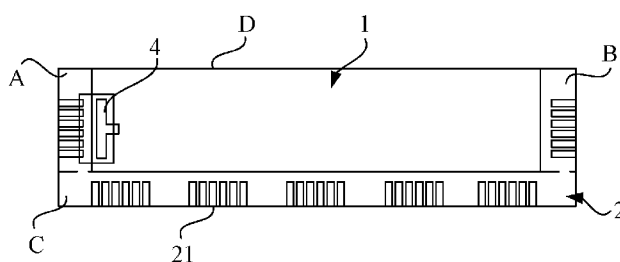


图 1

(57) **Abstract:** Provided is an array substrate; said array substrate comprises a display region (1) and a terminal region (2) arranged at an edge of the display region (1); a plurality of thin-film transistor structures (4) is arranged in the display region (1); a plurality of drive terminals (21) is arranged at intervals in the terminal region (2); the drive terminals (21) are electrically connected to the thin-film transistor structure (4); an insulating film (3) is arranged above the interval region of the plurality of drive terminals (21) so as to block the interval region.

(57) **摘要:** 一种阵列基板, 所述阵列基板包括显示区 (1) 以及设置在显示区 (1) 边缘的端子区 (2), 显示区 (1) 中设置有多薄膜晶体管结构 (4), 端子区 (2) 中间隔设置有多驱动端子 (21), 驱动端子 (21) 与薄膜晶体管结构 (4) 电连接, 其中, 多个驱动端子 (21) 的间隔区域上方设置有绝缘薄膜 (3), 以遮挡间隔区域。



WO 2020/113681 A1

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

阵列基板的制备方法、阵列基板及显示面板

[1] 技术领域

[2] 本申请涉及液晶面板领域，特别涉及一种阵列基板的制备方法、阵列基板及显示面板。

[3] 背景技术

[4] 这里的陈述仅提供与本申请有关的背景信息，而不必然地构成示例性技术。

[5] LCD (Liquid Crystal Display)显示器技术越来越成熟，为了追求显示面板高解析度以及高分辨率，一般将显示面板上与TFT(Thin Film Transistor 薄膜晶体管)电连接并设置为给TFT施加电压的驱动端子的走线排布得很密集。

[6] 而由于驱动端子之间距离过小，导致驱动端子之间容易受到灰尘等颗粒的影响，使驱动端子之间相互导通，即驱动端子之间出现短路的情况。

[7] 申请内容

[8] 本申请的主要目的是提供一种阵列基板的制备方法、阵列基板及显示面板，旨在解决由于驱动端子之间距离过小，导致驱动端子之间容易受到灰尘等颗粒的影响，使驱动端子之间出现短路情况的问题。

[9] 为实现上述目的，本申请提出了一种阵列基板，所述阵列基板包括显示区以及设置在所述显示区边缘的端子区；

[10] 所述显示区中设置有多个薄膜晶体管结构，所述端子区中间隔设置有多个驱动端子，所述驱动端子与所述薄膜晶体管结构电连接；

[11] 其中，多个所述驱动端子的间隔区域上方设置有绝缘薄膜，以遮挡所述间隔区域。

[12] 此外，本申请还提出了一种显示面板，所述显示面板包括阵列基板；

[13] 其中，所述阵列基板包括显示区以及设置在所述显示区边缘的端子区；

[14] 所述显示区中设置有多个薄膜晶体管结构，所述端子区中间隔设置有多个驱动端子，所述驱动端子与所述薄膜晶体管结构电连接；多个所述驱动端子的间隔区域上方设置有绝缘薄膜，以遮挡所述间隔区域，

- [15] 在本申请提供的技术方案中包括显示区以及设置在显示区边缘的端子区，显示区中设置有多个薄膜晶体管结构，端子区中间隔设置有多驱动端子，驱动端子与薄膜晶体管结构电连接，其中，多个驱动端子的间隔区域上方设置有绝缘薄膜，以遮挡间隔区域。这样，本申请可以通过在所述驱动端子的间隔区域上方形成绝缘薄膜的设置，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子出现短路的情况。
- [16] 此外，本申请还提出了一种阵列基板的制备方法，所述阵列基板的制备方法包括：
- [17] 在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子；以及
- [18] 在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。
- [19] 在本申请提供的技术方案中包括在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子，在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。这样，本申请可以在所述驱动端子的间隔区域上方形成绝缘薄膜，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子出现短路的情况。
- [20] 附图说明
- [21] 为了更清楚地说明本申请实施例的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图示出的获得其他的附图。
- [22] 图1为本申请阵列基板的结构示意图；
- [23] 图2为本申请驱动端子与绝缘薄膜的结构示意图；
- [24] 图3为本申请阵列基板的制备方法一实施例的步骤流程图；
- [25] 图4为本申请阵列基板的制备方法另一实施例的步骤流程图；

- [26] 图5为本申请阵列基板的制备方法又一实施例的步骤流程图；
- [27] 图6为本申请阵列基板的制备方法再一实施例的步骤流程图。
- [28] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。
- [29] 具体实施方式
- [30] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请的一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。
- [31] 需要说明，本申请实施例中所有方向性指示（诸如上、下、左、右、前、后...）仅设置为解释在某一特定姿态（如附图所示）下各部件之间的相对位置关系、运动情况等，如果该特定姿态发生改变时，则该方向性指示也相应地随之改变。
- [32] 另外，在本申请中涉及“第一”、“第二”等的描述仅设置为描述目的，而不能理解为指示或暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。另外，各个实施例之间的技术方案可以相互结合，但是必须是以本领域普通技术人员能够实现为基础，当技术方案的结合出现相互矛盾或无法实现时应当认为这种技术方案的结合不存在，也不在本申请要求的保护范围之内。
- [33] 如图1为本申请阵列基板的结构示意图，如图2为本申请驱动端子21与绝缘薄膜3的结构示意图。参照图1和图2，本申请提出了一种阵列基板，阵列基板包括显示区1以及设置在显示区1边缘的端子区2。
- [34] 在一实施例中，显示区1中设置有多个薄膜晶体管结构4，端子区2中间隔设置有多驱动端子21，驱动端子21与薄膜晶体管结构4电连接；其中，多个驱动端子21的间隔区域上方设置有绝缘薄膜3，以遮挡间隔区域。
- [35] 如图1所示，阵列基板上的中间区域为显示区1，显示区1周边的A、B、C、D区域为非显示区，其中有连接电路的A、B、C区域为端子区2，没有连接电路的D区域为非COF(Chip On Flex覆晶薄膜)边。
- [36] 在一实施例中，通过驱动端子21制程将驱动端子21设于端子区2上，其中，如

图1，阵列基板为长方形基板，即在图示中A、B区域为长方形基板的短边，其长度较短，即在图1中，A、B区域所在的端子区2仅示出了一组驱动端子21，该组驱动端子21中的各个驱动端子21均间隔设置，当然，在一实施例中，并不限定设置一组驱动端子21，还可以是两组、五组等，具体可以根据A、B区域的长度来设置，在此并无限制。

[37] 而在图示中C区域为长方形基板的长边，其长度比A、B区域的长度长，即在图1中，C区域所在的端子区2示出了五组驱动端子21，该五组驱动端子21中的各个驱动端子21均间隔设置，且各组驱动端子21之间以更大的间隔设置，防止各组驱动端子21中的驱动端子21连接，以造成短路。当然，在其他实施例中，并不限定设置五组驱动端子21，还可以设置成更多组，比如六组、七组等，具体可以根据C区域的长度来设置，在此并无限制。

[38] 在一实施例中，阵列基板还可以为正方形等基板，而驱动端子21数量的设置也是根据端子区2的长度来选定，在此并无限制。

[39] 在一实施例中，显示区1中设置有多个薄膜晶体管结构4，薄膜晶体管结构与驱动端子21电连接，驱动端子21设置为连接外部的电压发生装置，并将电压发生装置产生的电压传输至薄膜晶体管结构4，即外部的电压发生装置通过驱动端子21将电压施加于薄膜晶体管结构4，从而使薄膜晶体管结构4正常工作。

[40] 在一实施例中，每个驱动端子21之间都设置有间隔区域，当每一组中的驱动端子21之间的间隔区域越小，即与其电连接薄膜晶体管结构4的走线更多且更精细，即能够提高显示区1的分辨率以及解析度。

[41] 在一实施例中，在每一组中的驱动端子21之间的间隔区域较小，为了防止灰层等颗粒掉入间隔区域导致同一组相邻的两个驱动端子21导通而出现短路的情况，在同一组相邻的两个驱动端子21的间隔区域上方设置有绝缘薄膜3，以遮挡间隔区域，防止灰层等颗粒掉入该间隔区域，即能有效地降低驱动端子21出现短路的情况。

[42] 在本申请提供的技术方案中包括显示区1以及设置在显示区1边缘的端子区2，显示区1中设置有多个薄膜晶体管结构4，端子区2中间隔设置多个驱动端子21，驱动端子21与薄膜晶体管结构4电连接，其中，多个驱动端子21的间隔区域上

方设置有绝缘薄膜3，以遮挡间隔区域。这样，本申请可以通过在所述驱动端子21的间隔区域上方形成绝缘薄膜3的设置，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子21出现短路的情况。

[43] 在一实施例中，如图2所示，绝缘薄膜3在间隔区域的投影大于间隔区域的间隔距离。具体地，该间隔区域为同一组相邻的两个驱动端子21之间的距离，即绝缘薄膜3横向的宽度D1大于该间隔区域的间隔距离D2，从而使该绝缘薄膜3能够盖设于该间隔区域，并遮挡住该间隔区域。

[44] 在一实施例中，绝缘薄膜3为透明薄膜，且粘附于同一组相邻的两个驱动端子21上。绝缘薄膜3具有绝缘性，并通过其绝缘性防止同一组相邻的两个驱动端子21之间相互连通。

[45] 在一实施例中，绝缘薄膜3为聚四氟乙烯材料的光阻，即绝缘薄膜3为PFA（Polytetrafluoro ethylene 聚四氟乙烯）光阻。

[46] 在一实施例中，将PFA光阻材料通过涂布的方法，涂布于驱动端子21的上方，并对涂布的PFA光阻材料进行曝光、显影和烘烤的制程后，从而在驱动端子21的上方形成一层绝缘薄膜3，以遮挡住灰层等颗粒掉入该间隔区域，从而降低驱动端子21出现短路的情况。

[47] 在一实施例中，驱动端子21之间还形成避让区域，避让区域的距离大于间隔区域的间隔距离。即在相邻两组驱动端子21之间形成避让区域，如，C区域所在的端子区2设置了五组驱动端子21，该五组驱动端子21之间形成两个避让区域，该避让区域的距离大于同组相邻的两个驱动端子21之间的间隔区域的间隔距离，以保证相邻两组驱动端子21之间不会导通，从而避免发生短路的情况。

[48] 在本申请提供的技术方案中包括显示区1以及设置在显示区1边缘的端子区2，显示区1中设置有多个薄膜晶体管结构4，端子区2中间隔设置多个驱动端子21，驱动端子21与薄膜晶体管结构4电连接，其中，多个驱动端子21的间隔区域上方设置有绝缘薄膜3，以遮挡间隔区域。这样，本申请可以通过在所述驱动端子21的间隔区域上方形成绝缘薄膜3的设置，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子21出现短路的情况。

[49] 基于上述实施例，本申请实施例还提供了一种显示面板，该显示面板包括阵列

基板。

[50] 其中，阵列基板包括显示区以及设置在显示区边缘的端子区；

[51] 显示区中设置有多个薄膜晶体管结构，端子区中间隔设置有多个驱动端子，驱动端子与薄膜晶体管结构电连接；多个驱动端子的间隔区域上方设置有绝缘薄膜，以遮挡所述间隔区域。

[52] 由于本申请一实施例显示面板具备上述实施例阵列基板的所有技术特征，即应该理解的是，本实施例显示面板具备上述实施例阵列基板的所有技术特征以及技术效果，具体参照上述实施例，在此不再赘述。

[53] 参照图3为本申请阵列基板的制备方法一实施例的步骤流程图。参阅图3，本申请提出了一种阵列基板的制备方法，基于上述的实施例，所述阵列基板的制备方法包括：

[54] S10、在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子；

[55] S20、在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。

[56] 在一实施例中，该阵列基板上沉积金属层，本实施例中金属层的材料可为锆、钼、铝、铜、钛、钽或钨等，并使用光罩对金属层进行图形化处理，以使金属层在阵列基板的端子区形成多个间隔设置的驱动端子。

[57] 在一实施例中，如图1所示，阵列基板上的中间区域为显示区，显示区周边的A、B、C、D区域为非显示区，其中有连接电路的A、B、C区域为端子区，没有连接电路的D区域为非COF边。即驱动端子设置在A、B、C区域中。

[58] 在一实施例中，在阵列基板上设有驱动端子的一侧涂布绝缘光阻，并对绝缘光阻进行曝光、显影以及烘烤后，以在驱动端子的间隔区域上方形成绝缘薄膜。

[59] 在一实施例中，绝缘薄膜为聚四氟乙烯材料的光阻，即绝缘薄膜为PFA（Polytetrafluoro ethylene 聚四氟乙烯）光阻。

[60] 在一实施例中，将PFA光阻材料通过涂布的方法，涂布于驱动端子的上方，并对涂布的PFA光阻材料进行曝光、显影和烘烤的制程后，从而在驱动端子的上方

形成一层绝缘薄膜，以遮挡住灰层等颗粒掉入该间隔区域，从而降低驱动端子出现短路的情况。

[61] 在一实施例中，S10步骤中每个驱动端子之间都设置有间隔区域，当每一组中的驱动端子之间的间隔区域越小，即与其电连接薄膜晶体管结构的走线更多且更精细，即能够提高显示区的分辨率以及解析度。

[62] 在一实施例中，在每一组中的驱动端子之间的间隔区域较小，为了防止灰层等颗粒掉入间隔区域导致同一组相邻的两个驱动端子导通而出现短路的情况，在同一组相邻的两个驱动端子的间隔区域上方通过对绝缘光阻进行涂布、曝光、显影以及烘烤形成有绝缘薄膜，以遮挡间隔区域，防止灰层等颗粒掉入该间隔区域，即能有效地降低驱动端子出现短路的情况。

[63] 在本申请提供的技术方案中包括在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子，在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。这样，本申请可以在所述驱动端子的间隔区域上方形成绝缘薄膜，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子出现短路的情况。

[64] 在一实施例中，参照图4，在S20的步骤中还包括：

[65] S21、在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并在所述绝缘光阻的上方设置光罩，所述光罩对应于所述驱动端子间隔区域的位置设置有开口，其中，所述开口的尺寸大于所述间隔区域间隔距离；

[66] S22、通过所述光罩对所述驱动端子间隔区域的绝缘光阻进行紫外光照射，以对该间隔区域的所述绝缘材料进行曝光；

[67] S23、通过显影液与未被曝光的绝缘光阻发生反应并溶解，且曝光后的绝缘光阻保留并通过烘烤后进行固化，以在所述驱动端子的间隔区域上方形成绝缘薄膜。

[68] 在一实施例中，在阵列基板上设有驱动端子的一侧涂布绝缘光阻，并在绝缘光阻的上方设置光罩，光罩对应于驱动端子间隔区域的位置设置有开口，其中，开口的尺寸大于间隔区域间隔距离。

- [69] 具体地，涂布绝缘光阻的方法包括旋涂法（Spin Coater）、刮涂和旋涂结合法（Sit& Spin Coater）以及精细刮涂法（Fine Slit Coater）三种，本实施例中采用精细刮涂法，以保证形成的绝缘薄膜厚度的均匀性。当整个阵列基板上均涂布好绝缘光阻后，在绝缘光阻的上方设置光罩，其中，光罩对应于驱动端子间隔区域的位置设置有开口，其中，开口的尺寸大于间隔区域间隔距离，该驱动端子间隔区域应该为同组相邻的两个驱动端子之间的间隔区域。
- [70] 在一实施例中，通过光罩对驱动端子间隔区域的绝缘光阻进行紫外光照射，以对该间隔区域的绝缘材料进行曝光。由于光罩上设置有开口，即当绝缘光阻进行紫外线曝光时，绝缘光阻部分对应于开口的区域为曝光后的绝缘光阻，其他部分为未被曝光的绝缘光阻。
- [71] 在一实施例中，通过显影液与未被曝光的绝缘光阻发生反应并溶解，且曝光后的绝缘光阻保留并通过烘烤后进行固化，以在驱动端子的间隔区域上方形成绝缘薄膜。
- [72] 在一实施例中，该显影液为碱性的显影液，可选地，该碱性的显影液为KOH（氢氧化钾）显影液系的强碱显影液。当然，该显影液还可以为其他类型的显影液，比如，碳酸氢盐系的弱碱显影液。
- [73] 在一实施例中，该显影液与未被曝光的绝缘光阻迅速发生反应，并被溶解，而曝光后的绝缘光阻被保留，即在两个驱动端子间隔区域上的绝缘光阻被保留，之后，将被保留的绝缘光阻通过烘烤后进行固化，从而使在驱动端子的间隔区域上方形成绝缘薄膜，并遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子出现短路的情况。
- [74] 在一实施例中，参照图5，在S10的步骤之前还包括：
- [75] S01、通过物理的方法对所述阵列基板进行清洗。
- [76] 在本步骤中，对阵列基板进行金属层沉积或者绝缘光阻涂布之前，通过物理的方法对阵列基板进行清洗，以避免阵列基板上的脏污物影响金属层沉积或者绝缘光阻涂布的均匀性，不免给驱动端子或者绝缘薄膜造成污染。
- [77] 在一实施例中，可通过物理的方法对阵列基板进行清洗，即物理清洗方法包括极紫光（Excimer UV）清洗、常压等离子体（Atmosphere Pressure Plasma）清洗

等，在此并无限制。

[78] 在一实施例中，通过对阵列基板的清洗，可以降低阵列基板的表面接触角，从而增强形成的绝缘薄膜与阵列基板的亲水性。

[79] 在一实施例中，参照图6，在S10的步骤之前还包括：

[80] S02、通过化学的方法对所述阵列基板进行清洗。

[81] 在本步骤中，对阵列基板进行金属层沉积或者绝缘光阻涂布之前，通过化学的方法对阵列基板进行清洗，以避免阵列基板上的脏污物影响金属层沉积或者绝缘光阻涂布的均匀性，不免给驱动端子或者绝缘薄膜造成污染。

[82] 在一实施例中，可通过化学的方法对阵列基板进行清洗，即化学清洗方法包括喷淋（Shower）、气泡射流（Cavitation Jet）等，在此并无限制。

[83] 在一实施例中，通过对阵列基板的清洗，可以降低阵列基板的表面接触角，从而增强形成的绝缘薄膜与阵列基板的亲水性。

[84] 在本申请提供的技术方案中包括在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子，在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。这样，本申请可以在所述驱动端子的间隔区域上方形成绝缘薄膜，遮挡住灰层等颗粒掉入该间隔区域，以降低驱动端子出现短路的情况。

[85] 以上所述仅为本申请的可选实施例，并非因此限制本申请的专利范围，凡是在本申请的构思下，利用本申请说明书及附图内容所作的等效变换，或直接/间接运用在其他相关的技术领域均包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种阵列基板，其中，所述阵列基板包括显示区以及设置在所述显示区边缘的端子区；
- 所述显示区中设置有多个薄膜晶体管结构，所述端子区中间隔设置多个驱动端子，所述驱动端子与所述薄膜晶体管结构电连接；
- 其中，多个所述驱动端子的间隔区域上方设置有绝缘薄膜，以遮挡所述间隔区域。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中，所述绝缘薄膜在所述间隔区域的投影大于所述间隔区域的间隔距离。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中，所述绝缘薄膜为聚四氟乙烯材料的光阻。
- [权利要求 4] 根据权利要求1所述的阵列基板，其中，所述驱动端子之间还形成避让区域，所述避让区域的距离大于所述间隔区域的间隔距离。
- [权利要求 5] 根据权利要求1所述的阵列基板，其中，所述薄膜晶体管结构通过所述驱动端子与外部的电压发生装置连接。
- [权利要求 6] 根据权利要求1所述的阵列基板，其中，所述绝缘薄膜为透明薄膜，且所述绝缘薄膜粘附于相邻的两个所述驱动端子上。
- [权利要求 7] 根据权利要求1所述的阵列基板，其中，所述阵列基板包括设于所述显示区周边的非显示区，所述端子区设于所述非显示区的区域。
- [权利要求 8] 一种显示面板，其中，所述显示面板包括阵列基板；
- 其中，所述阵列基板包括显示区以及设置在所述显示区边缘的端子区；
- 所述显示区中设置有多个薄膜晶体管结构，所述端子区中间隔设置多个驱动端子，所述驱动端子与所述薄膜晶体管结构电连接；多个所述驱动端子的间隔区域上方设置有绝缘薄膜。
- [权利要求 9] 根据权利要求8所述的显示面板，其中，所述绝缘薄膜在所述间隔区域的投影大于所述间隔区域的间隔距离。
- [权利要求 10] 根据权利要求8所述的显示面板，其中，所述绝缘薄膜为聚四氟乙烯

材料的光阻。

- [权利要求 11] 根据权利要求8所述的显示面板，其中，所述驱动端子之间还形成避让区域，所述避让区域的距离大于所述间隔区域的间隔距离。
- [权利要求 12] 根据权利要求8所述的显示面板，其中，所述薄膜晶体管结构通过所述驱动端子与外部的电压发生装置连接。
- [权利要求 13] 根据权利要求8所述的显示面板，其中，所述绝缘薄膜为透明薄膜，且所述绝缘薄膜粘附于相邻的两个所述驱动端子上。
- [权利要求 14] 根据权利要求8所述的显示面板，其中，所述阵列基板包括设于所述显示区周边的非显示区，所述端子区设于所述非显示区的区域。
- [权利要求 15] 一种阵列基板的制备方法，其中，所述阵列基板的制备方法包括：
在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子；以及
在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜。
- [权利要求 16] 根据权利要求15所述的阵列基板的制备方法，其中，所述在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜的步骤包括：
在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并在所述绝缘光阻的上方设置光罩，所述光罩对应于所述驱动端子间隔区域的位置设置有开口，其中，所述开口的尺寸大于所述间隔区域间隔距离；
通过所述光罩对所述驱动端子间隔区域的绝缘光阻进行紫外光照射，以对该间隔区域的所述绝缘材料进行曝光；以及
通过显影液与未被曝光的绝缘光阻发生反应并溶解，且曝光后的绝缘光阻保留并通过烘烤后进行固化，以在所述驱动端子的间隔区域上方形成绝缘薄膜。

- [权利要求 17] 根据权利要求16所述的阵列基板的制备方法，其中，所述涂布绝缘光阻采用精细刮涂法。
- [权利要求 18] 根据权利要求15所述的阵列基板的制备方法，其中，所述在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子的步骤之前，还包括：
通过物理的方法对所述阵列基板进行清洗。
- [权利要求 19] 根据权利要求15所述的阵列基板的制备方法，其中，所述在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子的步骤之前，还包括：
通过化学的方法对所述阵列基板进行清洗。
- [权利要求 20] 根据权利要求15所述的阵列基板的制备方法，其中，所述绝缘薄膜为聚四氟乙烯材料的光阻。

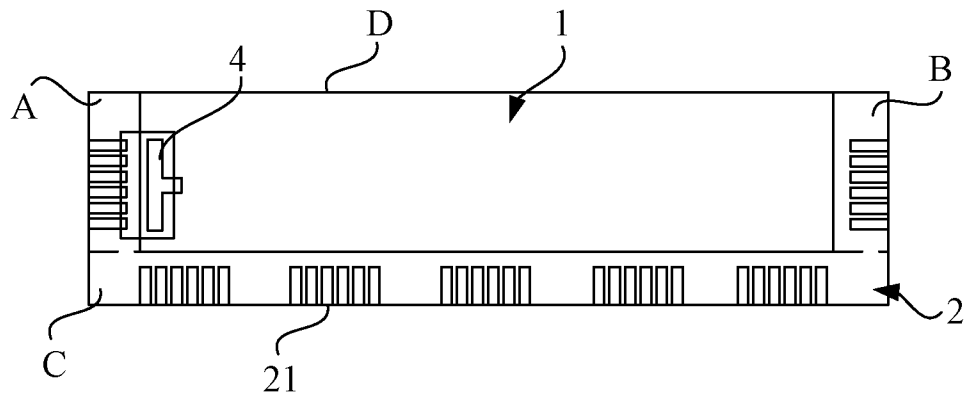


图 1

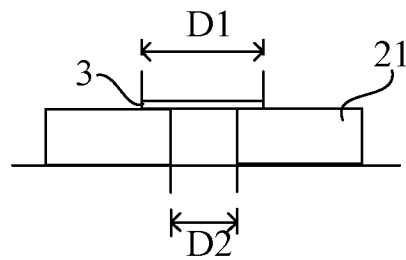


图 2

在阵列基板上沉积金属层，使所述金属层在所述阵列基板的端子区形成多个间隔设置的驱动端子

S10

在所述阵列基板上设有所述驱动端子的一侧涂布绝缘光阻，并对所述绝缘光阻进行曝光、显影以及烘烤后，以在所述驱动端子的间隔区域上方形成绝缘薄膜

S20

图 3

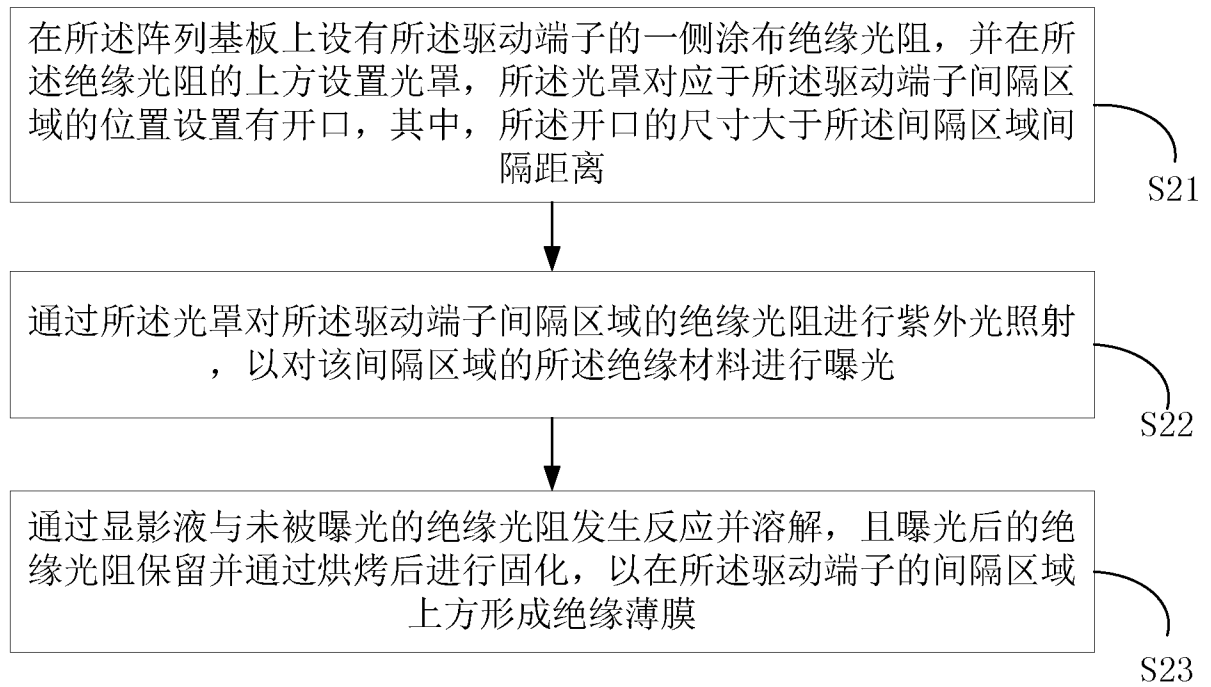


图 4

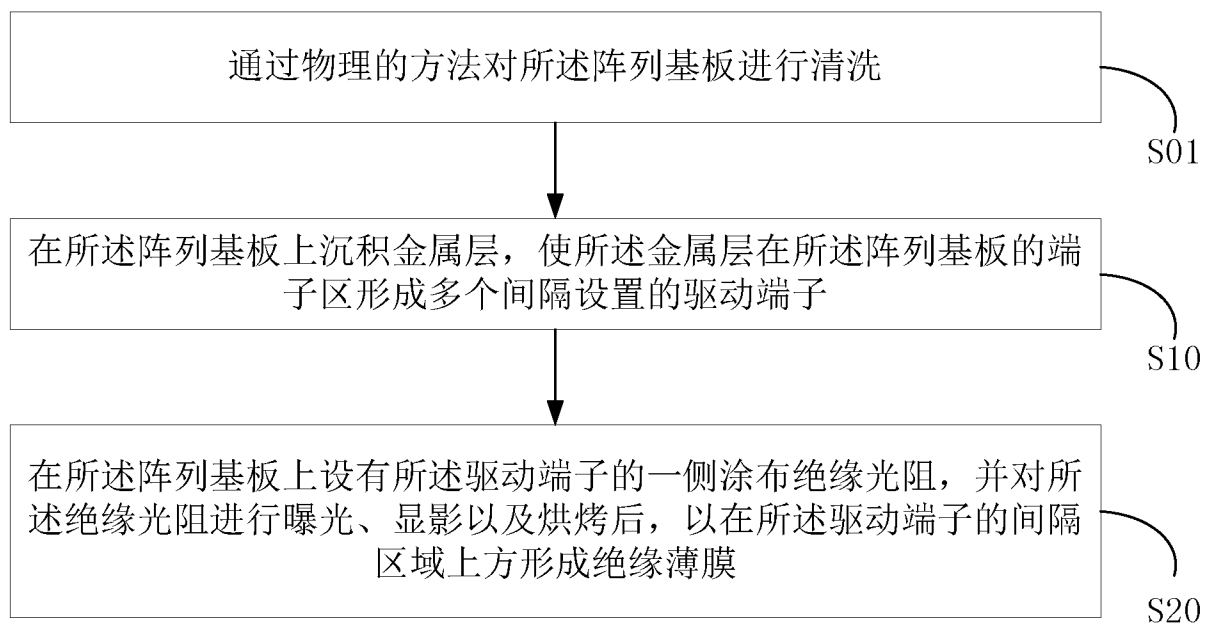


图 5

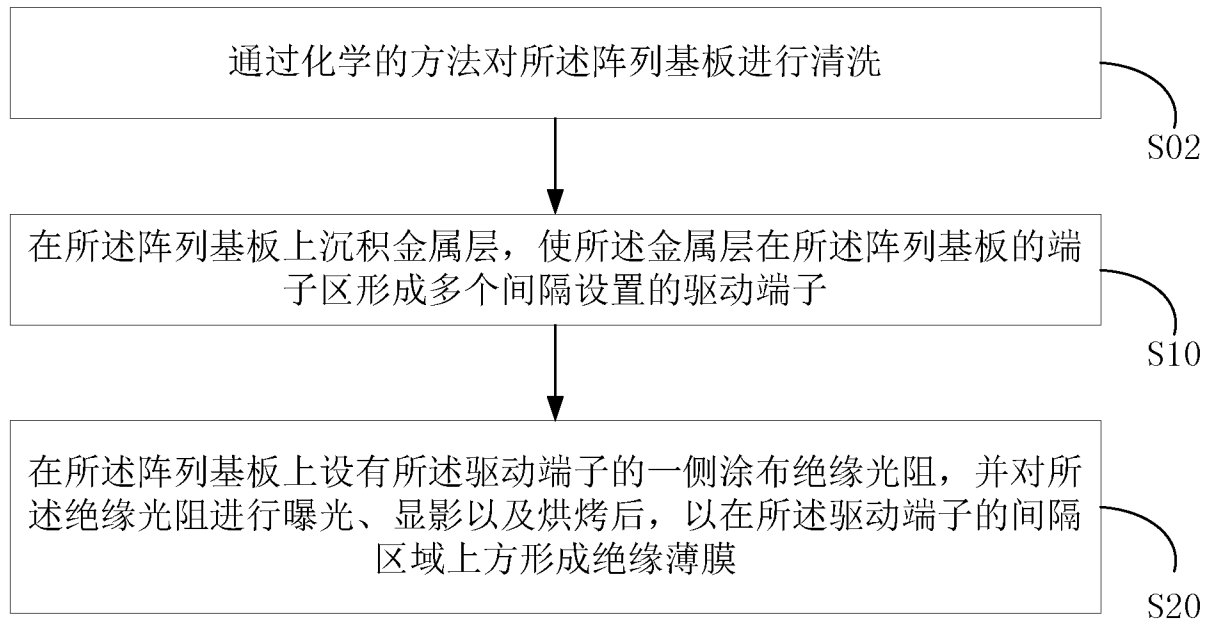


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/121895

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 显示, 非显示, 外围, 周边, 电路, 端子, 电极, 金属线, 导线, 间隔, 隔开, 隔, 绝缘, 短路, 灰尘, peripheral, circuit, interval+, spac+, terminal, electrode, insulat+, short, dust

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106057851 A (SAMSUNG DISPLAY CO., LTD.) 26 October 2016 (2016-10-26) description, paragraphs [0053]-[0079], [0102]-[0119], and figures 1-3 and 6-8	1-20
X	CN 207474465 U (EVERDISPLAY OPTRONICS (SHANGHAI) LIMITED) 08 June 2018 (2018-06-08) description, paragraphs [0023]-[0025], and figure 4	1-20
A	CN 104064567 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD. et al.) 24 September 2014 (2014-09-24) entire document	1-20
A	CN 108389868 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 10 August 2018 (2018-08-10) entire document	1-20
A	CN 106653749 A (KUNSHAN NEW FLAT PANEL DISPLAY TECHNOLOGY CENTER CO., LTD.) 10 May 2017 (2017-05-10) entire document	1-20
A	US 2010176486 A1 (ELPIDA MEMORY INC.) 15 July 2010 (2010-07-15) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

17 July 2019

Date of mailing of the international search report

28 August 2019

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/121895

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012234213 A (SEMICONDUCTOR ENERGY LAB. CO., LTD.) 29 November 2012 (2012-11-29) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/121895

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106057851	A	26 October 2016	US	2016307990	A1	20 October 2016
				KR	20160122892	A	25 October 2016
				US	9679957	B2	13 June 2017
				TW	201637195	A	16 October 2016
CN	207474465	U	08 June 2018	None			
CN	104064567	A	24 September 2014	CN	104064567	B	10 October 2017
CN	108389868	A	10 August 2018	None			
CN	106653749	A	10 May 2017	None			
US	2010176486	A1	15 July 2010	JP	2010165742	A	29 July 2010
JP	2012234213	A	29 November 2012	JP	5622815	B2	12 November 2014

国际检索报告

国际申请号

PCT/CN2018/121895

A. 主题的分类 H01L 27/12 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																										
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNKI, WPI, EP0D0C: 显示, 非显示, 外围, 周边, 电路, 端子, 电极, 金属线, 导线, 间隔, 隔开, 隔, 绝缘, 短路, 灰尘, peripheral, circuit, interval+, spac+, terminal, electrode, insulat+, short, dust																										
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 106057851 A (三星显示有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0053]-[0079]段, [0102]-[0119]段、图1-3, 6-8</td> <td>1-20</td> </tr> <tr> <td>X</td> <td>CN 207474465 U (上海和辉光电有限公司) 2018年 6月 8日 (2018 - 06 - 08) 说明书第[0023]-[0025]段、图4</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 104064567 A (上海天马微电子有限公司 等) 2014年 9月 24日 (2014 - 09 - 24) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 108389868 A (武汉华星光电技术有限公司) 2018年 8月 10日 (2018 - 08 - 10) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 106653749 A (昆山工研院新型平板显示技术中心有限公司) 2017年 5月 10日 (2017 - 05 - 10) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2010176486 A1 (ELPIDA MEMORY INC.) 2010年 7月 15日 (2010 - 07 - 15) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>JP 2012234213 A (SEMICONDUCTOR ENERGY LAB. CO., LTD.) 2012年 11月 29日 (2012 - 11 - 29) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 106057851 A (三星显示有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0053]-[0079]段, [0102]-[0119]段、图1-3, 6-8	1-20	X	CN 207474465 U (上海和辉光电有限公司) 2018年 6月 8日 (2018 - 06 - 08) 说明书第[0023]-[0025]段、图4	1-20	A	CN 104064567 A (上海天马微电子有限公司 等) 2014年 9月 24日 (2014 - 09 - 24) 全文	1-20	A	CN 108389868 A (武汉华星光电技术有限公司) 2018年 8月 10日 (2018 - 08 - 10) 全文	1-20	A	CN 106653749 A (昆山工研院新型平板显示技术中心有限公司) 2017年 5月 10日 (2017 - 05 - 10) 全文	1-20	A	US 2010176486 A1 (ELPIDA MEMORY INC.) 2010年 7月 15日 (2010 - 07 - 15) 全文	1-20	A	JP 2012234213 A (SEMICONDUCTOR ENERGY LAB. CO., LTD.) 2012年 11月 29日 (2012 - 11 - 29) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
X	CN 106057851 A (三星显示有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0053]-[0079]段, [0102]-[0119]段、图1-3, 6-8	1-20																								
X	CN 207474465 U (上海和辉光电有限公司) 2018年 6月 8日 (2018 - 06 - 08) 说明书第[0023]-[0025]段、图4	1-20																								
A	CN 104064567 A (上海天马微电子有限公司 等) 2014年 9月 24日 (2014 - 09 - 24) 全文	1-20																								
A	CN 108389868 A (武汉华星光电技术有限公司) 2018年 8月 10日 (2018 - 08 - 10) 全文	1-20																								
A	CN 106653749 A (昆山工研院新型平板显示技术中心有限公司) 2017年 5月 10日 (2017 - 05 - 10) 全文	1-20																								
A	US 2010176486 A1 (ELPIDA MEMORY INC.) 2010年 7月 15日 (2010 - 07 - 15) 全文	1-20																								
A	JP 2012234213 A (SEMICONDUCTOR ENERGY LAB. CO., LTD.) 2012年 11月 29日 (2012 - 11 - 29) 全文	1-20																								
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																										
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																										
国际检索实际完成的日期 2019年 7月 17日		国际检索报告邮寄日期 2019年 8月 28日																								
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 赵慧 电话号码 (86-10)53961203																								

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/121895

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106057851	A	2016年 10月 26日	US	2016307990	A1	2016年 10月 20日
				KR	20160122892	A	2016年 10月 25日
				US	9679957	B2	2017年 6月 13日
				TW	201637195	A	2016年 10月 16日
CN	207474465	U	2018年 6月 8日	无			
CN	104064567	A	2014年 9月 24日	CN	104064567	B	2017年 10月 10日
CN	108389868	A	2018年 8月 10日	无			
CN	106653749	A	2017年 5月 10日	无			
US	2010176486	A1	2010年 7月 15日	JP	2010165742	A	2010年 7月 29日
JP	2012234213	A	2012年 11月 29日	JP	5622815	B2	2014年 11月 12日