(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월30일
(11) 등록번호 10-1206726
(24) 등록일자 2012년11월26일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01)
(21) 출원번호 10-2006-0089004
(22) 출원일자 2006년09월14일
심사청구일자 2011년08월08일
(65) 공개번호 10-2008-0024636
(43) 공개일자 2008년03월19일
(56) 선행기술조사문헌
KR1020040070537 A
KR1020040061210 A
KR1020030079569 A

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
이백운
경기도 용인시 수지구 신봉2로 26, LG신봉자이1차 아파트 104동 902호 (신봉동)
(74) 대리인
박영우

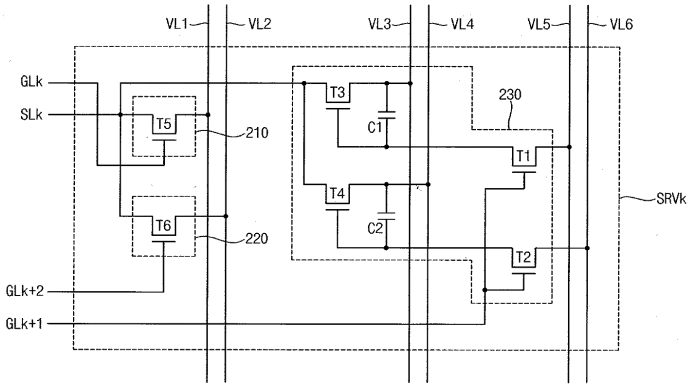
전체 청구항 수 : 총 8 항 심사관 : 김홍섭

(54) 발명의 명칭 **표시 장치**

(57) 요 약

응답속도를 향상시키기 위한 표시 장치가 개시된다. 표시 장치는 표시 패널, 게이트 구동회로, 데이터 구동회로 및 스토리지 구동회로를 포함한다. 표시 패널은 게이트 배선들 및 데이터 배선들에 의해 복수의 화소부가 형성되고, 게이트 배선들과 나란하게 스토리지 배선들이 형성된다. 게이트 구동회로는 게이트 배선들에 게이트 신호를 출력하고, 데이터 구동회로는 데이터 배선들에 데이터 전압을 출력한다. 스토리지 구동회로는 복수의 스테이지들로 이루어져 프레임마다 반전되는 스토리지 전압을 스토리지 배선들에 출력한다. 여기서, 스토리지 구동회로의 제k 스테이지는 카운터 차징부, 부스터부 및 전압 유지부를 포함한다. 카운터 차징부는 제k 게이트 신호에 응답하여, 제k 스토리지 배선에 제1 구동전압을 출력하며, 부스터부는 제k+2 게이트 신호에 응답하여, 제k 스토리지 배선에 제2 구동전압을 출력한다. 전압 유지부는 제k+1 게이트 신호에 응답하여, 상기 제k 스토리지 배선에 상기 제2 구동전압에 대응되는 레벨의 유지전압을 1프레임 동안 출력한다. 이에 따라, 소비 전력이 감소하고, 응답속도가 향상되며, 수평 크로스토크를 개선할 수 있다.

대 표 도



특허청구의 범위

청구항 1

게이트 배선들 및 데이터 배선들에 의해 복수의 화소부가 형성되고, 상기 게이트 배선들과 나란하게 스토리지 배선들이 형성된 표시 패널;

상기 게이트 배선들에 게이트 신호를 출력하는 게이트 구동회로;

상기 데이터 배선들에 데이터 전압을 출력하는 데이터 구동회로; 및

복수의 스테이지들로 이루어지며, 프레임마다 반전되는 스토리지 전압을 상기 스토리지 배선들에 출력하는 스토리지 구동회로를 포함하며,

상기 스토리지 구동회로의 제k 스테이지는

제k 게이트 신호에 응답하여, 제k 스토리지 배선에 제1 구동전압을 출력하는 카운터 차징부;

제k+2 게이트 신호에 응답하여, 상기 제k 스토리지 배선에 제2 구동전압을 출력하는 부스터부; 및

제k+1 게이트 신호에 응답하여, 상기 제k 스토리지 배선에 상기 제2 구동전압에 대응되는 레벨의 유지전압을 1프레임 동안 출력하는 전압 유지부를 포함하는 표시 장치.(k는 자연수)

청구항 2

제1항에 있어서, 상기 데이터 전압은 수평화소열 마다 극성 반전되고, 프레임마다 극성 반전되며,

상기 제1 구동전압 및 제2 구동전압은 프레임마다 반전되는 것을 특징으로 하는 표시 장치.

청구항 3

제2항에 있어서, 상기 전압 유지부는

상기 제k+1 게이트 신호에 응답하여, 제1 스위칭 전압을 출력하는 제1 스위칭 소자;

상기 제k+1 게이트 신호에 응답하여, 제2 스위칭 전압을 출력하는 제2 스위칭 소자;

상기 제1 스위칭 전압에 응답하여, 상기 제k 스토리지 배선에 제1 유지전압을 출력하는 제3 스위칭 소자;

상기 제2 스위칭 전압에 응답하여, 상기 제k 스토리지 배선에 제2 유지전압을 출력하는 제4 스위칭 소자;

상기 제1 스위칭 전압이 충전되어, 상기 제3 스위칭 소자의 온/오프 상태를 1프레임 동안 유지시키는 제1 커패시터; 및

상기 제2 스위칭 전압이 충전되어, 상기 제4 스위칭 소자의 온/오프 상태를 1프레임 동안 유지시키는 제2 커패시터를 포함하는 것을 특징으로 하는 표시 장치.

청구항 4

제3항에 있어서, 상기 제1 유지전압 및 제2 유지전압은 각각 일정한 전압을 유지하고,

상기 제1 스위칭 전압 및 제2 스위칭 전압은 프레임마다 반전되는 것을 특징으로 하는 표시 장치.

청구항 5

제4항에 있어서, 상기 데이터 전압이 정극성인 경우에

상기 제2 구동전압은 제1 레벨을 갖고, 상기 제1 구동전압은 상기 제1 레벨과 반전되는 제2 레벨을 가지며,

상기 제1 유지전압은 상기 제1 레벨을 갖고, 상기 제2 유지전압은 상기 제2 레벨을 가지며,

상기 제1 스위칭 전압은 턴-온 레벨을 갖고, 상기 제2 스위칭 전압은 상기 턴-온 레벨과 반전되는 턴-오프 레벨을 갖는 것을 특징으로 하는 표시 장치.

청구항 6

제3항에 있어서, 상기 제3 및 제4 스위칭 소자의 폭/길이 비는 상기 카운터 차징부 및 부스터부 스위칭 소자의 1/10 이하인 것을 특징으로 하는 표시 장치.

청구항 7

제3항에 있어서, 상기 스토리지 구동회로는

각각 상기 제1 구동전압 및 제2 구동전압이 제공되는 제1 전압배선 및 제2 전압배선;

각각 상기 제1 유지전압 및 제2 유지전압이 제공되는 제1 유지배선 및 제2 유지배선; 및

각각 상기 제1 스위칭 전압 및 제2 스위칭 전압이 제공되는 제1 스위칭 배선 및 제2 스위칭 배선을 포함하는 것을 특징으로 하는 표시 장치.

청구항 8

제1항에 있어서, 상기 스토리지 구동회로는 상기 표시 패널에 집적회로 형태로 집적되는 것을 특징으로 하는 표시 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0013] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 소비 전력을 절감하고, 응답속도를 향상시키기 위한 표시 장치에 관한 것이다.

[0014] 일반적으로 액정표시장치는 화소 전극이 형성된 어레이 기판과 공통전극이 형성된 대향 기판 및 두 기판 사이에 개재된 이방성 유전율을 갖는 액정층으로 이루어진다. 이러한 액정표시장치는 두 기판 사이에 인위적으로 전계를 형성하고, 전계의 세기에 따라 달라지는 액정의 광투과율을 조절하여 원하는 영상을 표시하는 평판 표시 장치이다.

[0015] 이러한 액정표시장치는 슬림한 디자인, 저소비 전력, 고해상도 등의 장점을 바탕으로, 노트북 컴퓨터용, 모니터용 등의 각종 응용 제품에 널리 사용되고 있다. 최근에는 모바일 기기가 주목받고 있으며, 이들 휴대 기기에 사용되는 액정표시장치는 단순한 정보 표시 뿐 아니라 사진, 동영상, 방송 등을 충실히 디스플레이 할 수 있는 성능이 요구되고 있다.

[0016] 하지만, 액정표시장치가 점차 고해상도화 됨에 따라서 소비 전력의 증가가 문제가 되고 있으며, 동영상을 디스플레이 하기 위해 요구되는 빠른 응답속도가 문제점으로 부각되고 있다.

발명이 이루고자 하는 기술적 과제

[0017] 이에 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 소비 전력을 절감하고, 응답속도를 향상시키기 위한 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

[0018] 상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 표시 장치는 표시 패널, 게이트 구동회로, 데이터 구동회로 및 스토리지 구동회로를 포함한다. 상기 표시 패널은 게이트 배선들 및 데이터 배선들에 의해 복수의 화소부가 형성되고, 상기 게이트 배선들과 나란하게 스토리지 배선들이 형성된다. 상기 게이트 구동회로는 상기 게이트 배선들에 게이트 신호를 출력하며, 상기 데이터 구동회로는 상기 데이터 배선들에 데이터 전압을 출력한다. 상기 스토리지 구동회로는 복수의 스테이지들로 이루어지며, 프레임마다 반전되는 스토리지 전압을 상기 스토리지 배선들에 출력한다. 여기서 상기 스토리지 구동회로의 제k(k는 자연수) 스테이지는 카운터 차징부, 부스터부 및 전압 유지부를 포함한다. 상기 카운터 차징부는 제k 게이트 신호에 응답하여, 제k 스토리지 배

선에 제1 구동전압을 출력한다. 상기 부스터부는 제k+2 게이트 신호에 응답하여, 상기 제k 스토리지 배선에 제2 구동전압을 출력한다. 상기 전압 유지부는 제k+1 게이트 신호에 응답하여, 상기 제k 스토리지 배선에 상기 제2 구동전압에 대응되는 레벨의 유지전압을 1프레임 동안 출력한다.

[0019] 이러한 표시 장치에 의하면, 응답속도를 개선할 수 있고, 계조 전압의 범위가 확장되어 휘도를 향상시킬 수 있다. 또한, 스토리지 커패시터의 전압이 안정적으로 유지되어 수평 크로스토크를 개선할 수 있다.

[0020] 이하, 첨부한 도면들을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

[0021] 도 1은 본 발명의 실시예에 따른 표시 장치를 개략적으로 도시한 도면이다.

[0022] 도 1을 참조하면, 본 발명의 실시예에 따른 표시 장치는 연성회로기판(500), 표시 패널(100), 구동부(400), 게이트 구동회로(300) 및 스토리지 구동회로(200)를 포함한다.

[0023] 연성회로기판(500)은 외부의 그래픽 기기로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE)를 포함하는 동기신호들과 영상 데이터 신호를 수신하여 구동부에 전송한다.

[0024] 표시 패널(100)은 어레이 기판(110), 대향 기판(120, 예컨대 컬러필터 기판) 및 어레이 기판(110)과 대향 기판(120) 사이에 개재된 액정층(미도시)을 포함하며, 표시 영역(DA)과 표시 영역(DA)을 둘러싸는 제1, 제2 및 제3 주변 영역(PA1, PA2, PA3)으로 구분된다.

[0025] 표시 영역(DA)에는 게이트 배선들(GL1 ~ GLn) 및 게이트 배선들(GL1 ~ GLn)과 교차하는 데이터 배선들(DL1 ~ DLm)에 의해 복수의 화소부가 형성되며, 게이트 배선들(GL1 ~ GLn)과 나란하게 스토리지 배선들(SL1 ~ SLn1)이 형성되어 게이트 배선(GL) 방향의 화소부들(이하 수평 화소열)에 중첩된다. 각 화소부에는 스위칭 소자인 박막 트랜지스터(TFT)와, 액정 커패시터(CLC) 및 스토리지 커패시터(CST)가 형성된다.

[0026] 구체적으로, 박막트랜지스터(TFT)는 어레이 기판(110)에 형성되며, 게이트 전극 및 소스 전극이 각각 게이트 배선(GL) 및 데이터 배선(DL)에 연결된다. 액정 커패시터(CLC)는 어레이 기판(110)에 형성되어 박막트랜지스터(TFT)의 드레인 전극에 연결되는 화소 전극과, 대향 기판(120)에 형성된 공통 전극의 중첩에 의해 정의된다. 스토리지 커패시터(CST)는 스토리지 배선(SL)과 화소 전극의 중첩에 의해 정의된다.

[0027] 구동부(400)는 구동칩으로 형성되어 데이터 배선들(DL1 ~ DLm)의 일단부에 위치하는 제1 주변 영역(PA1)에 실장되며, 표시 영역(DA)에 형성된 데이터 배선들(DL1 ~ DLm)에 영상 데이터 신호(DATA)에 대응되는 데이터 전압을 출력한다. 또한, 구동부(400)는 게이트 구동회로(300)를 구동시키는 게이트 제어신호들 및 게이트 구동전압을 제공하고, 스토리지 구동회로(200)를 구동시키는 스토리지 구동전압들을 제공한다.

[0028] 게이트 구동회로(300)는 어레이 기판(110) 상에 게이트 배선들(GL1 ~ GLn)의 일단부에 위치하는 제2 주변 영역(PA2)에 집적회로 형태로 집적된다. 게이트 구동회로(300)는 구동부(400)에서 제공되는 게이트 제어신호들 및 게이트 구동전압에 기초하여 게이트 배선들(GL1 ~ GLn)에 게이트 신호를 순차적으로 출력한다. 여기서, 게이트 제어신호들은 수직 개시신호(STV), 게이트 클럭 신호(GATE CLK)를 포함하며, 게이트 구동전압은 게이트 온 전압(VDD) 및 게이트 오프 전압(VSS)을 포함한다.

[0029] 스토리지 구동회로(200)는 어레이 기판(110)상에 게이트 배선들(GL1 ~ GLn)의 타단부에 위치하는 제3 주변 영역(PA3)에 집적회로 형태로 집적된다. 스토리지 구동회로(200)는 구동부(400)에서 제공되는 스토리지 구동전압들에 기초하여 스토리지 배선들(SL1 ~ SLn)에 프레임마다 레벨 반전되는 스토리지 전압을 출력한다. 스토리지 배선들(SL1 ~ SLn)에 출력되는 스토리지 전압의 레벨은 데이터 전압의 극성에 대응하며, 화소부에 데이터 전압의 충전이 완료된 후에 레벨이 반전된다. 일 예로, 데이터 전압의 극성이 정극성(+)인 경우에 스토리지 전압은 데이터 충전구간에는 상대적으로 낮은 레벨을 갖고, 충전이 완료된 후에는 상대적으로 높은 레벨로 반전된다.

[0030] 도 2는 도 1에 도시된 구동부의 상세한 구성 블록도이다.

[0031] 도 1 및 도 2를 참조하면, 구동부(400)는 제어부(410), 게이트 제어부(420), 데이터 구동회로(430), 전원부(440) 및 메모리(450)를 포함한다.

[0032] 제어부(410)는 연성회로기판(500)을 통해 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE)를 포함하는 동기신호들(CONT)과, 데이터 신호(DATA)를 입력받는다. 제어부(410)는 입력받은 동기신호돌(CONT)에 기초하여 데이터 신호(DATA)를 메모리(450)에 저장하고, 게이트 제어신호들(410a)을 생성하여 게이트 제어부(420)에 제공하며, 데이터 제어신호들(410c)을 생성하여 데이터 구동회로(430)에 제공한다. 여기서, 게이트 제어신호들(410a)은 수직 개시신호(STV), 제1 클럭 신호(CK) 및 제2 클럭 신

호(CKB)를 포함하며, 데이터 제어신호들(410c)은 수평 개시신호(STH), 로드 신호(LOAD) 및 반전 신호(POL)를 포함한다.

[0033] 또한, 제어부(410)는 메모리(450)에 저장된 데이터 신호(DATA)를 읽어 데이터 구동회로(430)에 출력하며, 메인 클럭 신호(MCLK), 반전 신호(POL)를 포함하는 전압 제어신호들(410b)을 전원부(440)에 제공한다.

[0034] 메모리(450)는 데이터 신호(DATA)를 임시 저장하기 위한 저장 소자로, 데이터 신호(DATA)를 프레임(frame) 단위 또는 라인(line) 단위로 저장한다. 이러한 메모리(450)는 제어부(410)의 제어에 의해 데이터 신호(DATA)를 기록 또는 독출하게 된다.

[0035] 게이트 제어부(420)는 제어부(410)로부터 제공받은 게이트 제어신호들(420a)과 전원부(420)로부터 제공받은 게이트 구동전압(440a)을 게이트 구동회로(300)에 제공한다.

[0036] 데이터 구동회로(430)는 전원부(440)로부터 기준 감마전압들(440b)을 제공받고, 제어부(410)로부터 데이터 제어신호들(420c) 및 데이터 신호(410d)를 제공받는다. 데이터 구동부(430)는 제공받은 기준 감마전압들(440b)에 기초하여 데이터 신호(410d)를 대응하는 아날로그 형태의 데이터 전압으로 변환하여 데이터 배선들(DL1 ~ DLm)에 출력한다. 여기서, 데이터 구동회로(430)는 액정 화소의 열화를 방지하기 위하여 데이터 전압의 극성을 공통전압(Vcom)에 대하여 극성 반전하는 반전 구동법을 사용한다. 즉, 데이터 전압의 극성을 수평화소열 공통전압(Vcom)에 대하여 정극성 및 부극성으로 반전시켜 출력하고, 이를 프레임 단위로 반전시키는 라인(line) 반전 구동법을 사용한다.

[0037] 전원부(440)는 제어부(410)에서 제공된 전압 제어신호들(410b)에 따라서 외부 전원을 이용하여 표시 패널(100)을 구동하기 위한 구동전압들을 생성한다. 구체적으로 게이트 온 전압(VDD) 및 게이트 오프 전압(VSS)을 포함하는 게이트 구동전압(440a)을 생성하여 게이트 제어부(420)에 제공하며, 데이터 전압 선택에 사용되는 기준 감마전압들(440b)을 생성하여 데이터 구동회로(430)에 제공한다. 또한, 공통전압(Vcom)을 생성하여 대향 기판(120)에 형성된 공통 전극에 제공하며, 스토리지 구동전압들(440c)을 생성하여 스토리지 구동회로(200)에 제공한다.

[0038] 스토리지 구동전압들(440c)은 스토리지 구동회로(200)를 구동시키기 위한 전압들이며, 제1 구동전압 및 제2 구동전압과, 제1 유지전압 및 제2 유지전압과, 제1 스위칭 전압 및 제2 스위칭 전압을 포함한다.

[0039] 이하, 본 발명의 실시예에 따른 스토리지 구동회로(200)에 대하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.

[0040] 도 3은 본 발명의 실시예에 따른 스토리지 구동회로의 구성 블록도이고, 도 4는 도 3에 도시된 스테이지의 상세 회로도이다.

[0041] 도 3 및 도 4를 참조하면, 본 발명의 실시예에 따른 스토리지 구동회로(200)는 스토리지 배선들(SL1 ~ SLn)에 일대일 대응되는 복수의 스테이지(SRV)들로 이루어지며, 복수의 스테이지(SRV)들에 스테이지 구동전압들(440c)을 제공하는 전압배선들(VL1 ~ VL6)을 더 포함한다.

[0042] 전압배선들(VL1 ~ VL6)은 각각 제1 구동전압 및 제2 구동전압이 인가되는 제1 전압배선(VL1) 및 제2 전압배선(VL2)과, 각각 제1 유지전압 및 제2 유지전압이 인가되는 제3 전압배선(CL3) 및 제4 전압배선(VL4)과, 각각 제1 스위칭 전압 및 제2 스위칭 전압이 인가되는 제5 전압배선(VL5) 및 제6 전압배선(VL6)을 포함한다.

[0043] 각 스테이지(SRV)의 구성은 유사하며, 일 예로 제k 스테이지(SRVk, k는 n보다 작은 자연수)를 설명한다.

[0044] 제k 스테이지(SRVk)는 제k 게이트 배선(GLk), 제k+1 게이트 배선(GLk+1) 및 제k+2 게이트 배선(GLk2)에서 게이트 신호를 제공받고, 전압배선들(VL1 ~ VL6)에서 스토리지 구동전압들(440c)을 제공받아 제k 스토리지 배선(SLk)에 스토리지 전압을 출력한다. 즉, 제공받은 제k, 제k+1 및 제k+2 게이트 신호에 동기하여, 제1 및 제2 구동전압과, 제1 및 제2 유지전압과, 제1 및 제2 스위칭 전압을 포함하는 스토리지 구동전압들(440c)에 대응되는 스토리지 전압을 제k 스토리지 배선(SLk)으로 출력한다.

[0045] 구체적으로, 제k 스테이지(SRVk)는 도 4의 도면에서와 같이 카운터 차징부(210), 부스터부(220) 및 전압 유지부(230)를 포함한다.

[0046] 카운터 차징부(210)는 입력단자가 제1 전압배선(VL1)에 연결되고, 제어단자가 제k 게이트 배선(GLk)에 연결되며, 출력단자는 제k 스토리지 배선(SLk)에 연결된 제5 스위칭 소자(T5)로 이루어진다. 카운터 차징부(210)는 제k 게이트 신호에 응답하여 제1 전압배선(VL1)으로 인가되는 제1 구동전압을 제k 스토리지 배선(SLk)으로 출력한다.

[0047] 부스터부(220)는 입력단자가 제2 전압배선(VL2)에 연결되고, 제어단자가 제k+2 게이트 배선(GLk+2)에 연결되며, 출력단자는 제5 스위칭 소자(T5)의 출력단자와 공통하여 제k 스토리지 배선(SLk)에 연결된 제6 스위칭 소자(T6)로 이루어진다. 부스터부(220)는 제k+2 게이트 신호에 응답하여, 제1 구동전압과 다른 레벨을 갖는 제2 구동전압을 제k 스토리지 배선(SLk)으로 출력한다.

[0048] 전압 유지부(230)는 제1 스위칭 소자(T1), 제2 스위칭 소자(T2), 제3 스위칭 소자(T3), 제4 스위칭 소자(T4), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함한다. 제1 스위칭 소자(T1)는 입력단자가 제5 전압배선(VL5)과 연결되고, 제어단자는 제k+1 게이트 배선(GLk+1)에 연결된다. 제2 스위칭 소자(T2)는 입력단자가 제6 전압배선(VL6)과 연결되고, 제어단자는 제1 스위칭 소자(T1)의 제어단자와 공통하여 제k+1 게이트 배선(GLk+1)에 연결된다. 제3 스위칭 소자(T3)는 입력단자가 제3 전압배선(VL3)에 연결되고, 제어단자는 제1 스위칭 소자(T1)의 출력단자에 연결되며, 출력단자는 제k 스토리지 배선(SLk)에 연결된다. 제4 스위칭 소자(T4)는 입력단자가 제4 전압배선(VL4)에 연결되고, 제어단자는 제2 스위칭 소자(T2)의 출력단자에 연결되며, 출력단자는 제3 스위칭 소자(T3)의 출력단자와 공통하여 제k 스토리지 배선(SLk)에 연결된다. 제1 커패시터(C1) 및 제2 커패시터(C2)는 각각 제3 스위칭 소자(T3) 및 제4 스위칭 소자(T4)의 제어단자와 입력단자 사이에 형성된다.

[0049] 이러한 전압 유지부(230)는 제k+1 게이트 신호에 응답하여, 부스터부(220)를 통해 출력되는 제2 구동전압에 대응되는 레벨의 유지전압(예컨대 제1 유지전압 또는 제2 유지전압)을 제k 스토리지 배선(SLk)으로 1프레임 동안 출력한다.

[0050] 한편, 데이터 전압의 극성이 수평화소열 단위로 반전되므로, 이에 대응하기 위하여 제3 및 제4 스위칭 소자(T3, T4)의 입력단자는 제3 및 제4 전압배선(VL3, VL4)에 수평화소열 단위로 교대로 연결되고, 제1 및 제2 스위칭 소자(T2, T2)의 입력단자는 제1 및 제2 전압배선(VL1, VL2)에 수평화소열 단위로 교대로 연결된다. 즉, 홀수 번째 스테이지의 제3 및 제4 스위칭 소자(T3, T4)의 입력단자가 각각 제3 및 제4 전압배선(VL3, VL4)에 연결되면, 짝수 번째 스테이지의 제3 및 제4 스위칭 소자(T3, T4)의 입력단자 반대로 제4 및 제3 전압배선(VL4, VL3)에 연결된다. 이는 제1 및 제2 스위칭 소자(T1, T2)의 입력단자의 경우에도 마찬가지이다.

[0051] 도 5는 도 4에 도시된 스테이지의 동작을 설명하기 위한 구동 파형도이다.

[0052] 여기서, 설명의 편의를 위해 정극성(+)의 데이터 전압이 인가되는 경우를 설명한다.

[0053] 도 4 및 도 5를 참조하면, 제1 구동전압 및 제2 구동전압은 프레임마다 반전된다. 즉, 제1 구동전압 및 제2 구동전압 각각은 제1 레벨(V_H, 예컨대 하이 값)과 제1 레벨(V_H)보다 낮은 제2 레벨(V_L, 예컨대 로우 값)로 프레임마다 반전되며, 제1 구동전압과 제2 구동전압은 서로 위상이 반대이다. 일 예로, 정극성(+)의 데이터 전압이 인가되는 프레임의 경우에 제1 구동전압은 제1 레벨(V_H)을 갖고, 제2 구동전압은 제2 레벨(V_L)을 갖는다.

[0054] 제1 유지전압 및 제2 유지전압은 반전하지 않고 일정한 레벨을 유지하며, 제1 유지전압은 제1 레벨(V_H)을 유지하고, 제2 유지전압은 제2 레벨(V_L)을 유지한다.

[0055] 제1 스위칭 전압 및 제2 스위칭 전압은 프레임마다 반전된다. 즉, 제1 스위칭 전압 및 제2 스위칭 전압 각각은 턴-온 레벨(V_{ON}) 및 턴-오프 레벨(V_{OFF})로 프레임마다 반전되며, 제1 스위칭 전압과 제2 스위칭 전압은 서로 위상이 반대이다. 일 예로, 정극성의 데이터 전압이 인가되는 프레임의 경우에 제1 스위칭 전압은 턴-온 레벨(V_{ON})을 갖고, 제2 스위칭 전압은 턴-오프 레벨(V_{OFF})을 갖는다. 여기서, 턴-온 및 턴-오프 레벨(V_{OFF}))은 제3 및 제4 스위칭 소자(T3, T4)를 온/오프 시키기 위한 전압 레벨로 정의된다.

[0056] 제1 구동전압 및 제2 구동전압과, 제1 스위칭 전압 및 제2 스위칭 전압이 반전되는 시점은 제k 게이트 배선(GLk)으로 제k 게이트 신호가 인가되기 이전이며, 데이터 전압의 블랭크(blank) 구간에 전환되는 것이 바람직하다.

[0057] 도 5의 구동 파형도를 참조하여 제k 스테이지(SRVk)의 동작을 간략하게 설명하면, 먼저 제k 게이트 신호가 하이 값이 되면, 제1 스위칭 소자(T1)가 턴-온 되어 제k 스토리지 배선(SLk)에 제2 레벨(V_L)의 제1 구동전압이 출력된다. 여기서, 제k 게이트 신호가 하이 값인 경우에 제k 게이트 배선(GLk)에 연결된 박막트랜지스터(TFT)들이 턴-온 되어 각 화소전극에는 정극성(+)의 데이터 전압이 충전된다. 즉, 화소전극에 데이터 전압의 충전이 이루어지는 구간에 제k 스토리지 배선(SLk)은 제2 레벨(V_L)을 갖는다.

[0058] 다음으로, 제k+1 게이트 신호가 하이 값이 되면, 제1 및 제2 스위칭 소자(T1, T2)가 함께 턴-온 되어, 제1 스위

칭 소자(T1)를 통해 턴-온 레벨(V_{ON})의 제1 스위칭 전압이 제3 스위칭 소자(T3)의 제어단자에 제공되고, 제2 스위칭 소자(T2)를 통해 턴-오프 레벨(V_{OFF}))의 제2 스위칭 전압이 제4 스위칭 소자(T4)의 제어단자에 제공된다. 따라서, 제4 스위칭 소자(T4)는 턴-오프 되고, 제3 스위칭 소자(T3)는 턴-온 되어 제1 레벨(V_H)의 제1 유지전압을 제k 스토리지 배선(SLk)에 제공하여, 제k 스토리지 배선(SLk)은 점차 제1 레벨(V_H)로 전환된다.

[0059] 여기서, 제1 커패시터(C1) 및 제2 커패시터(C2)에는 각각 제3 스위칭 소자(T3) 및 제4 스위칭 소자(T4)의 제어단자에 제공되는 제1 스위칭 전압 및 제2 스위칭 전압이 충전되어 다음 프레임까지 제3 및 제4 스위칭 소자(T3, T4)의 온/오프 상태를 유지하는 기능을 수행한다. 즉, 제3 스위칭 소자(T3)는 제1 스위칭 전압이 충전된 제1 커패시터(C1)에 의해 턴-온 상태를 유지하여, 1프레임 동안 제k 스토리지 배선(SLk)으로 제1 유지전압의 출력을 유지한다.

[0060] 다음, 제k+2 게이트 신호가 하이 값이 되면, 제6 스위칭 소자(T6)가 턴-온 되어 제k 스토리지 배선(SLk)으로 제1 레벨(V_H)의 제2 구동전압이 출력된다.

[0061] 이후에는 모든 스위칭 소자가 턴-오프 상태가 되고, 제1 커패시터(C1)에 의해 제3 스위칭 소자(T3)만 턴-온 상태를 유지하여, 제k 스토리지 배선(SLk)으로 제1 레벨(V_H)의 제1 유지전압 출력을 유지한다. 따라서, 제k 스토리지 배선(SLk)은 외부 영향에 무관하게 제1 레벨(V_H)을 유지하게 된다.

[0062] 한편, 많은 양의 전류 구동 능력이 필요한 카운터 차징부(210) 및 부스터부(220)의 기능은 제5 및 제6 스위칭 소자(T5, T6)가 각각 담당하므로, 전압 유지부(230)를 구성하는 스위칭 소자들은 제5 및 제6 스위칭 소자(T5, T6)보다 1/10 이상 작게 형성해도 동작에 무리가 따르지 않는다.

[0063] 이로 인해서, 제3 스위칭 소자(T3)를 통해 제1 레벨(V_H)의 제1 유지전압이 제공되는 경우에 제k 스토리지 배선(SLk)은 제1 레벨(V_H)로 서서히 전환하다가, 제2 스위칭 소자(T2)에 의해 제2 구동전압이 인가되는 경우에 제1 레벨(V_H)로 완전하게 전환된다. 또한, 오랜 시간 턴-온 동작하는 제3 스위칭 소자(T3)의 폭/길이 비를 줄임으로써, 소비 전력이 감소될 수 있다.

[0064] 다음 프레임에서는 데이터 전압의 극성이 부극성(-)으로 반전되고, 제1 및 제2 구동전압과, 제1 및 제2 스위칭 전압이 레벨 반전되므로, 제k 스토리지 배선(SLk)의 전위는 도면과는 반대의 전위를 갖는다. 즉, 제k 스토리지 배선의 전위는 제k 게이트 신호에 동기하여 제1 레벨(V_H)이 되고, 제k+1 게이트 신호에 동기하여 제2 레벨(V_L)로 서서히 전환되다가 제k+2 게이트 신호에 동기하여 제2 레벨(V_L)로 완전하게 전환된다. 제k 스토리지 배선(SLk)의 레벨 유지에는 제4 스위칭 소자를 통해 제공되는 제2 유지전압이 담당하게 된다.

[0065] 이와 같이, 정극성(+)의 데이터 전압이 인가되는 경우에, 데이터 전압이 충전되는 구간에는 스토리지 배선(SL)에 상대적으로 낮은 레벨의 스토리지 전압을 출력하고, 데이터 전압의 충전이 완료된 후에 상대적으로 높은 레벨의 스토리지 전압을 출력하여 화소전극의 레벨을 부스트 시킴으로써, 응답속도를 향상시킬 수 있다. 또한, 화소전극의 부스트로 인해 공통 전극과의 전위차가 증가하여 계조 전압의 범위가 확장되어 휘도를 개선할 수 있다.

발명의 효과

[0066] 이상에서 설명한 바와 같이, 본 발명에 따르면 스토리지 배선의 전압 레벨을 데이터 전압이 충전된 후에 반전시킴으로써, 화소전극의 전압 레벨이 부스트 되어 응답속도를 개선할 수 있고, 계조 전압의 범위가 확장되어 휘도를 개선할 수 있다. 또한, 스토리지 배선은 반전 이후에도 플로팅 되지 않고 전압 레벨을 일정하게 유지됨으로써, 액정 커패시턴스의 변화 등으로 인해 전압 레벨이 변동하여 발생하는 수평 크로스토크를 개선할 수 있다.

[0067] 이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 실시예에 따른 표시 장치를 개략적으로 도시한 도면이다.

[0002] 도 2는 도 1에 도시된 구동부의 상세한 구성 블록도이다.

[0003] 도 3은 본 발명의 실시예에 따른 스토리지 구동회로의 구성 블록도이다.

[0004] 도 4는 도 3에 도시된 스테이지의 상세 회로도이다.

[0005] 도 5는 도 4에 도시된 스테이지의 동작을 설명하기 위한 구동 파형도이다.

[0006] <도면의 주요부분에 대한 부호의 설명>

[0007] 210: 카운터 차징부 220: 부스터부

[0008] 230: 전압 유지부 SRVk 제k 스테이지

[0009] C1: 제1 커패시터 C2: 제2 커패시터

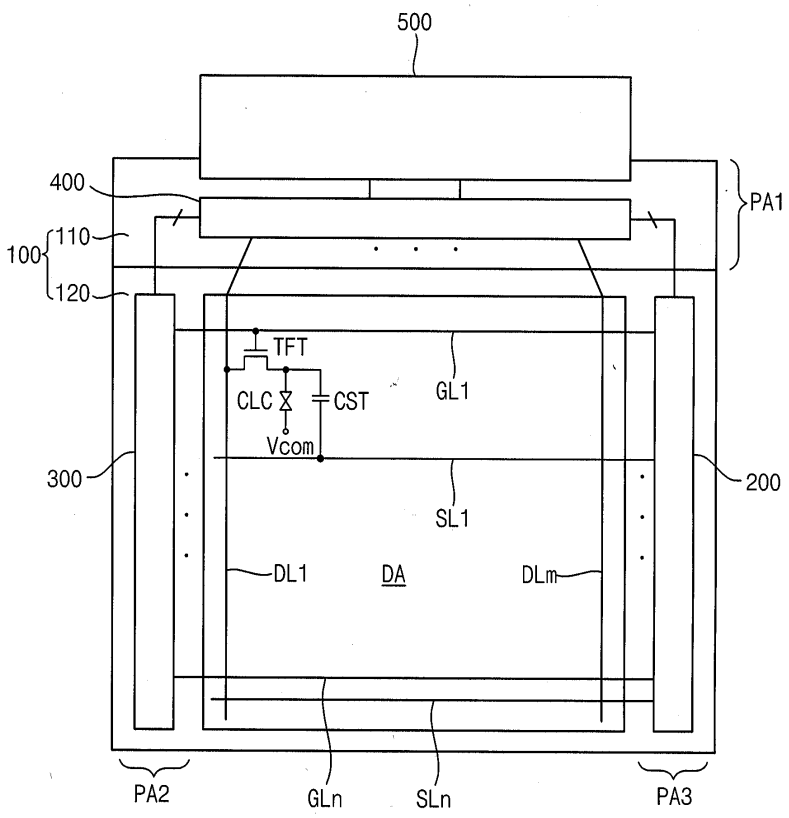
[0010] GLk: 제k 게이트 배선 GLk+1: 제k+1 게이트 배선

[0011] SLk: 제k 스토리지 배선 SLk+1: 제k+1 스토리지 배선

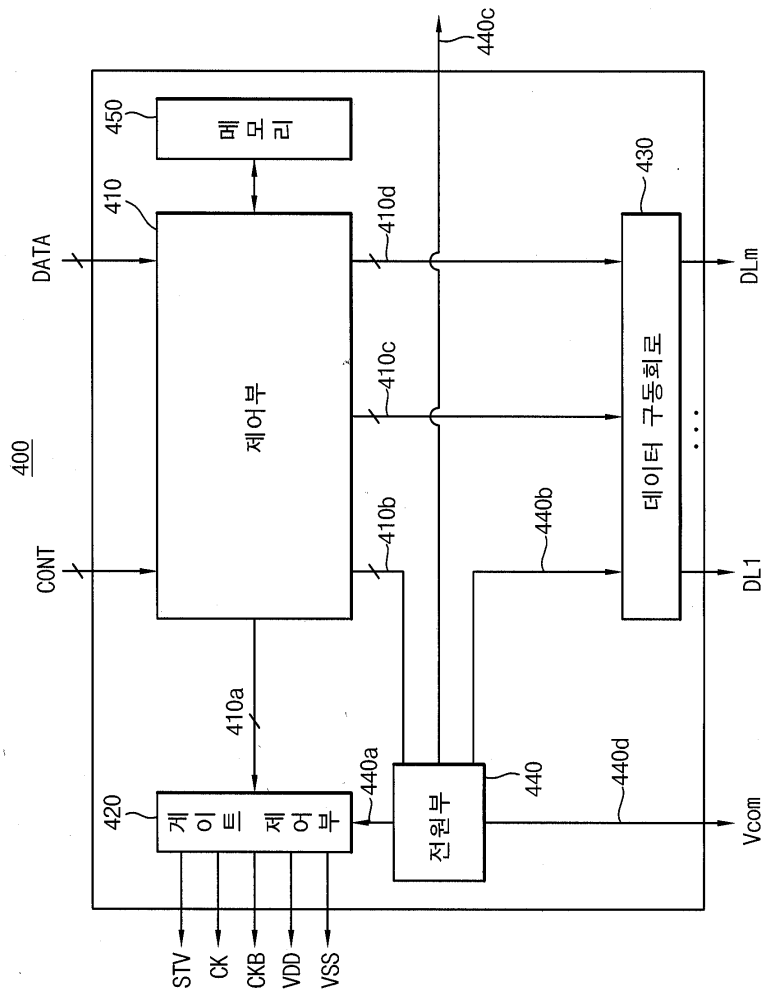
[0012] T1 ~ T6: 제1 내지 제6 스위칭 소자

도면

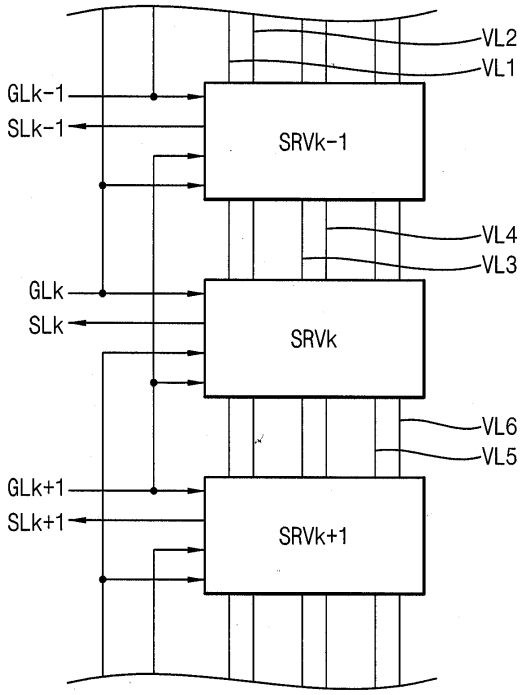
도면1



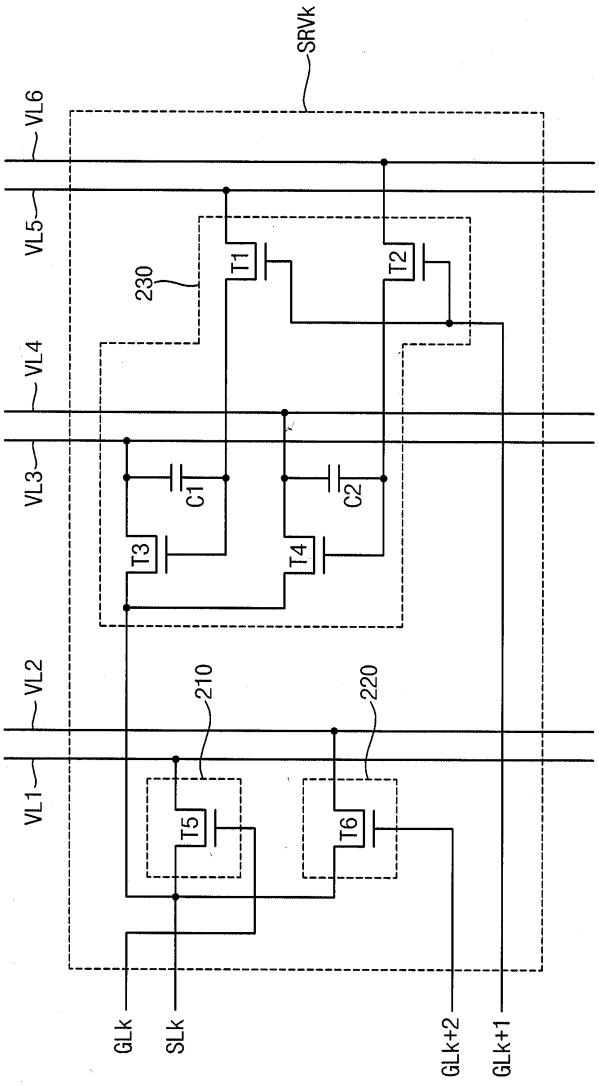
도면2


400
DATA
CONT
410
제어부
450
메모리
410a
410b
410c
410d
420
게이트 제어부
440a
전원부
440
440b
440c
440d
430
데이터 구동회로
DLm
DL1
Vcom
STV
CK
CKB
VDD
VSS

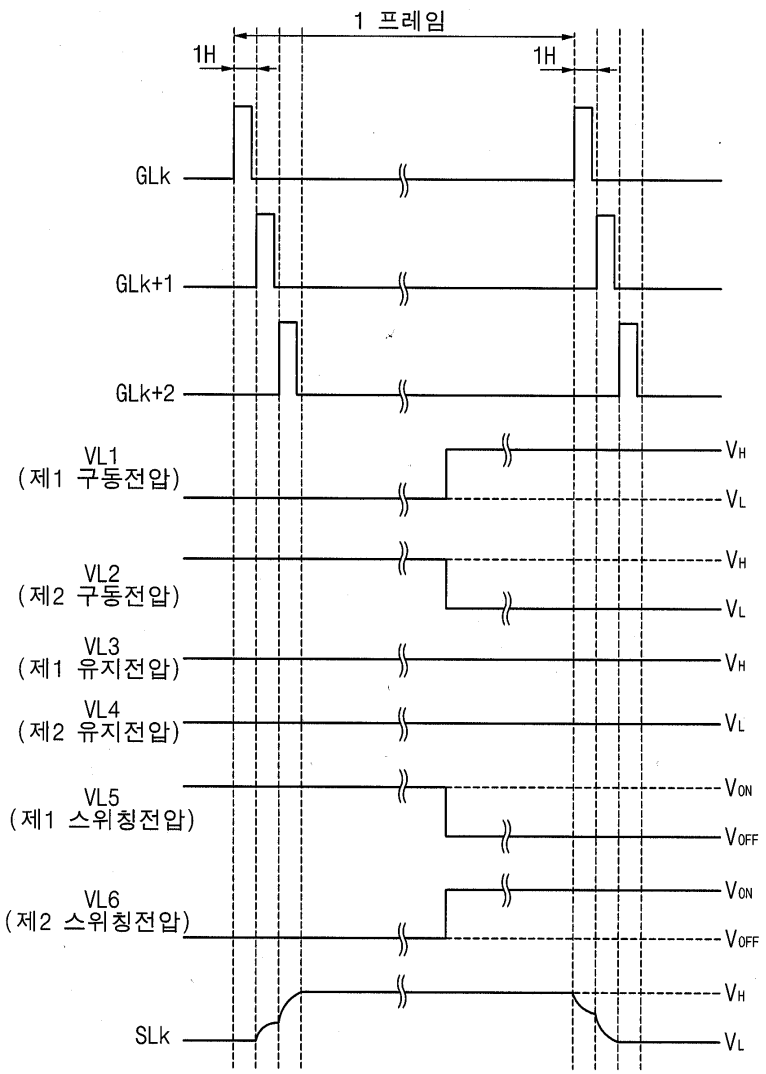
도면3


VL2
VL1
GLk-1
SLk-1
SRVk-1
VL4
VL3
GLk
SLk
SRVk
VL6
VL5
GLk+1
SLk+1
SRVk+1

도면4


SRVk
VL6
VL5
VL4
VL3
VL2
VL1
230
T1
T2
C1
C2
T3
T4
210
220
T5
T6
GLk
SLk
GLk+2
GLk+1

도면5


1 프레임
1H
1H
GLk
GLk+1
GLk+2
VL1
(제1 구동전압)
VL2
(제2 구동전압)
VL3
(제1 유지전압)
VL4
(제2 유지전압)
VL5
(제1 스위칭전압)
VL6
(제2 스위칭전압)
SLk
VH
VL
VH
VL
VH
VL
VON
VOFF
VON
VOFF
VH
VL