



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2014년10월13일  
(11) 등록번호 10-1449853  
(24) 등록일자 2014년10월02일

(51) 국제특허분류(Int. Cl.)  
H04N 13/00 (2006.01) G06T 7/00 (2006.01)  
(21) 출원번호 10-2013-0058364  
(22) 출원일자 2013년05월23일  
심사청구일자 2013년05월23일  
(56) 선행기술조사문헌  
KR1020070066047 A  
JP2002218476 A

(73) 특허권자  
경희대학교 산학협력단  
경기도 용인시 기흥구 덕영대로 1732, 국제캠퍼스  
내 (서천동, 경희대학교)  
(72) 발명자  
김진상  
경기 용인시 수지구 죽전로193번길 35, 104동 80  
3호 (죽전동, 성현마을반도유보라)  
김주한  
서울 관악구 남부순환로230길 117, 201동 606호  
(봉천동, 부미아파트)  
(뒷면에 계속)  
(74) 대리인  
서재승

전체 청구항 수 : 총 12 항

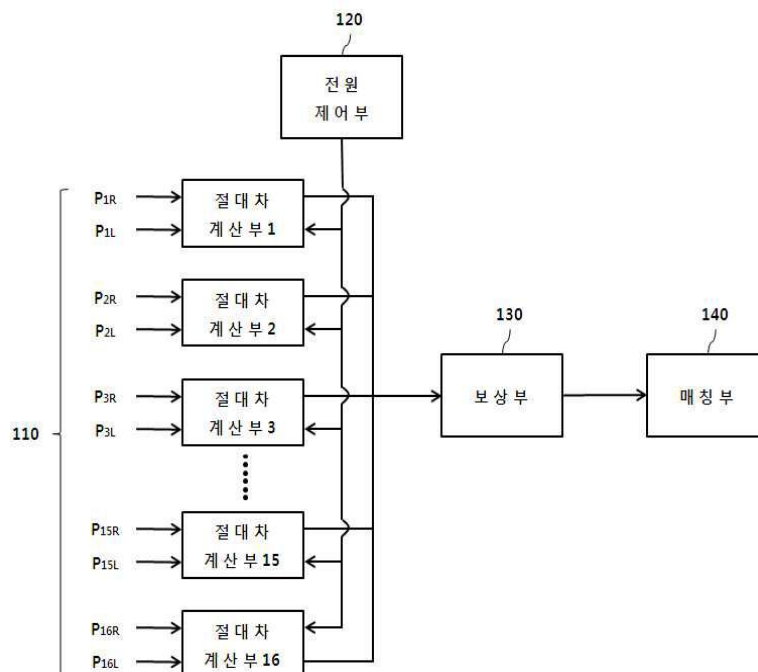
심사관 : 강성현

(54) 발명의 명칭 스테레오 영상의 블록 매칭 장치

(57) 요약

본 발명은 블록 매칭 장치에 관한 것으로, 보다 구체적으로 2개의 스테레오 영상 프레임에서 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀 사이의 절대차를 계산하는 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가하고 낮은 구동 전원으로 계산된 대응 픽셀의 낮은 절대차를 정상 구동 전원으로 계산된 인접 대응 픽셀의 높은 절대차로 보상하여 별도의 예측부를 구비하지 않아 하드웨어적으로 가볍게 제조할 수 있으며 소비 전력을 줄일 수 있는 블록 매칭 장치에 관한 것이다.

대표도 - 도3



(72) 발명자

**최민수**

경기 수원시 영통구 영일로 20, 305호 (영통동)

**장익준**

서울 성동구 독서당로40길 25, 107동 1207호 (옥수  
동, 현대아파트)

---

## 특허청구의 범위

### 청구항 1

2개 영상 프레임 사이에서 변위 예측을 위한 블록 매칭 장치에 있어서,

상기 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 상기 제1 영상 프레임의  $N \times N$  단위 블록에 매칭되는 제2 영상 프레임의  $N \times N$  단위 매칭 블록에서 서로 대응하는 대응 픽셀의 픽셀값을 나타내는 비트값을 수신하고, 상기 대응 픽셀 사이의 절대차(absolute difference)를 계산하는 절대차 계산부;

상기 대응 픽셀 각각의 절대차를 계산하는 다수의 상기 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가 제어하는 전원 제어부;

상기 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 대응 픽셀의 낮은 절대차를 상기 정상 구동 전원이 인가되는 절대차 계산부에서 계산한, 상기 대응 픽셀에 인접한 인접 대응 픽셀의 정상 절대차로 보상하는 보상부; 및

상기 보상부에서 보상된 낮은 절대차와 정상 절대차를 합하여 최소합을 가지는  $N \times N$  단위 매칭 블록을 판단하는 매칭부를 포함하는 것을 특징으로 하는 블록 매칭 장치.

### 청구항 2

제 1 항에 있어서, 상기 제1 영상 프레임의  $N \times N$  단위 블록에 매칭하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록은 검색 윈도우 내에 존재하는 것을 특징으로 하는 블록 매칭 장치.

### 청구항 3

제 1 항에 있어서, 상기 보상부는

상기 낮은 절대차의 비트값과 상기 정상 절대차의 비트값을 비교하는 비교부;

상기 낮은 절대차의 비트값이 상기 정상 절대차의 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정상 절대차의 평균값으로 상기 낮은 절대차를 보상하는 절대차 보상부를 포함하는 것을 특징으로 하는 블록 매칭 장치.

### 청구항 4

제 1 항에 있어서, 상기 보상부는

상기 낮은 절대차와 상기 정상 절대차의 비트값에서 각각 설정된 상위 비트값을 추출하는 상위 비트 추출부;

상기 낮은 절대차의 상위 비트값과 상기 정상 절대차의 상위 비트값을 비교하는 비교부; 및

상기 낮은 절대차의 상위 비트값이 상기 정상 절대차의 상위 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정상 절대차의 평균값으로 상기 낮은 절대차를 보상하는 절대차 보상부를 포함하는 것을 특징으로 하는 블록 매칭 장치.

### 청구항 5

제 3 항 또는 제 4 항에 있어서, 상기 절대차 보상부는

상기 낮은 절대차의 비트값 또는 상위 비트값이 상기 인접 대응 픽셀 중 어느 하나의 정상 절대차의 비트값 또는 상위 비트값에 일치하는 경우, 상기 낮은 절대차의 비트값을 유지하는 것을 특징으로 하는 블록 매칭 장치.

### 청구항 6

제 3 항 또는 제 4 항에 있어서, 상기 절대차 보상부는

상기 낮은 절대차의 상위 비트값이 상기 정상 절대차의 상위 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정상 절대차의 평균값에 대한 상위 비트값으로 상기 낮은 절대차의 상위 비트값을 보상하는 것을 특징으로 하는 블록 매칭 장치.

**청구항 7**

2개 영상 프레임 사이에서 변위 예측을 판단하는 장치에 있어서,

상기 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 상기 제1 영상 프레임의  $N \times N$  단위 블록에 매칭되는 제2 영상 프레임의  $N \times N$  단위 매칭 블록의 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부에 각각 교번하여 낮은 구동 전원과 정상 구동 전원을 인가하고, 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한 인접 대응 픽셀의 정상 절대차로 보상하여 상기  $N \times N$  단위 블록에 매칭되는  $N \times N$  단위 매칭 블록을 판단하는 블록 매칭부; 및

판단한 상기  $N \times N$  단위 매칭 블록과  $N \times N$  단위 블록 사이의 변위에 기초하여 상기 2개의 영상 프레임의 변위를 예측하는 변위 예측부를 포함하는 것을 특징으로 하는 변위 예측 장치.

**청구항 8**

제 7 항에 있어서, 상기 블록 매칭부는

상기 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 상기 제1 영상 프레임의  $N \times N$  단위 블록에 대응하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록에서 서로 대응하는 대응 픽셀의 픽셀값을 나타내는 비트값을 수신하고, 상기 대응 픽셀 사이의 절대차(absolute difference)를 계산하는 절대차 계산부;

상기 대응 픽셀 각각의 절대차를 계산하는 다수의 상기 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가 제어하는 전원 제어부;

낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 대응 픽셀의 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한, 상기 대응 픽셀에 인접한 인접 대응 픽셀의 정상 절대차로 보상하는 보상부; 및

상기 보상부에서 보상된 낮은 절대차와 정상 절대차를 합하여 최소합을 가지는  $N \times N$  단위 매칭 블록을 판단하는 매칭부를 포함하는 것을 특징으로 하는 변위 예측 장치.

**청구항 9**

제 8 항에 있어서, 상기 보상부는

상기 낮은 절대차의 비트값과 상기 정상 절대차의 비트값을 비교하는 비교부;

상기 낮은 절대차의 비트값이 상기 정상 절대차의 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정상 절대차의 평균값으로 상기 낮은 절대차를 보상하는 절대차 보상부를 포함하는 것을 특징으로 하는 변위 예측 장치.

**청구항 10**

제 8 항에 있어서, 상기 보상부는

상기 낮은 절대차와 상기 정상 절대차의 비트값에서 각각 설정된 상위 비트값을 추출하는 상위 비트 추출부;

상기 낮은 절대차의 상위 비트값과 상기 정상 절대차의 상위 비트값을 비교하는 비교부; 및

상기 낮은 절대차의 상위 비트값이 상기 정상 절대차의 상위 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정상 절대차의 평균값으로 상기 낮은 절대차를 보상하는 절대차 보상부를 포함하는 것을 특징으로 하는 변위 예측 장치.

**청구항 11**

제 9 항 또는 제 10 항에 있어서, 상기 절대차 보상부는

상기 낮은 절대차의 비트값 또는 상위 비트값이 상기 인접 대응 픽셀 중 어느 하나의 정상 절대차의 비트값 또는 상위 비트값에 일치하는 경우, 상기 낮은 절대차의 비트값을 유지하는 것을 특징으로 하는 변위 예측 장치.

**청구항 12**

제 9 항 또는 제 10 항에 있어서, 상기 절대차 보상부는

상기 낮은 절대차의 상위 비트값이 상기 정상 절대차의 상위 비트값과 상이한 경우, 상기 인접 대응 픽셀의 정

상 절대차의 평균값에 대한 상위 비트값으로 상기 낮은 절대차의 상위 비트값을 보상하는 것을 특징으로 하는 변위 예측 장치.

## 명세서

### 기술분야

[0001] 본 발명은 블록 매칭 장치에 관한 것으로, 보다 구체적으로 2개의 스테레오 영상 프레임에서 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀 사이의 절대차를 계산하는 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가하고 낮은 구동 전원으로 계산된 대응 픽셀의 낮은 절대차를 정상 구동 전원으로 계산된 인접 대응 픽셀의 높은 절대차로 보상하여 별도의 예측부를 구비하지 않아 하드웨어적으로 가볍게 제조할 수 있으며 소비 전력을 줄일 수 있는 블록 매칭 장치에 관한 것이다.

### 배경기술

[0002] 스테레오 영상은 동일한 물체를 같은 시간에 다른 위치에서 촬영하기 때문에 좌측 영상 프레임과 우측 영상 프레임의 두 영상 프레임 사이에는 많은 정보가 중복되어 나타난다. 따라서 이러한 중복성의 제거를 통하여 압축 효율을 높이는 것이 가능하다.

[0003] 기존의 2차원 영상에서 연속하는 영상 프레임 사이의 시간상의 중복성(temporal redundancy)을 줄이기 위해 움직임 예측 및 보상(Motion Estimation/ Compensation)을 사용한다. 스테레오 영상 프레임의 경우에도 좌측 영상 프레임과 우측 영상 프레임 사이의 중복성은 기존의 2차원 영상 프레임에서의 시간상의 중복성과 유사한 공간상의 중복성이 존재한다. 이러한 공간상의 중복성은 변위 예측 및 보상(Disparity Estimation/ Compensation)을 이용하여 제거할 수 있다. 변위 예측 및 보상은 좌측 영상 프레임 또는 우측 영상 프레임 중 어느 하나의 영상 프레임을 기준 영상 프레임으로 설정하고, 기준 영상 프레임을 독립적으로 인코딩한 후 나머지 영상 프레임을 인코딩된 기준 영상 프레임으로부터 블록 단위로 예측하는 과정을 통해 이루어진다.

[0004] 블록 매칭(block matching)은 기준 영상 프레임의 단위 블록에 매칭되는 단위 블록을 나머지 영상 프레임에서 검색하는 것으로, 기준 영상 프레임의 단위 블록과 나머지 영상 프레임의 단위 블록 사이의 차이가 최소가 되는 블록을 나머지 영상 프레임에서 검색한다. 여기서 기준 영상 프레임의 단위 블록과 나머지 영상 프레임의 단위 블록 사이에서 최소 차이를 가지는 단위 블록은 절대차의 합(SAD, Sum of Absoulte Difference)으로 계산된다.

[0005] 도 1은 종래 블록 매칭 장치를 설명하기 위한 기능 블록도이다.

[0006] 도 1을 참고로 보다 구체적으로 살펴보면, 2개의 영상 프레임에서 4×4 단위 블록으로 매칭 블록을 검색하는 경우 기준 영상 프레임인 제1 영상 프레임의 4×4 단위 블록을 구성하는 16개 픽셀들과 나머지 영상 프레임인 제2 영상 프레임의 4×4 단위 블록을 구성하는 16개의 픽셀들 각각에 대한 비트값이 보상 절대차 계산부(10)로 입력된다. 예를 들어, 제1 영상 프레임의 제1 픽셀과 이에 대응하는 제2 영상 프레임의 제1 픽셀이 보상 절대차 계산부1로 입력되며, 제1 영상 프레임의 제2 픽셀과 이에 대응하는 제2 영상 프레임의 제2 픽셀이 보상 절대차 계산부2로 입력된다. 이와 같이 제1 영상 프레임의 4×4 단위 블록을 구성하는 모든 픽셀과 이에 대응하는 제2 영상 프레임의 4×4 단위 블록을 구성하는 픽셀이 각 픽셀에 할당된 보상 절대차 계산부로 입력된다.

[0007] 보상 절대차 계산부(10)는 제1 영상 프레임의 픽셀과 이에 대응하는 제2 영상 프레임의 픽셀의 비트값에 기초하여 제1 영상 프레임의 픽셀과 이에 대응하는 제2 영상 프레임의 픽셀의 비트값 사이의 보상된 절대차를 계산한다. 매칭부(20)는 각 보상 절대차 계산부에서 계산된 각 픽셀 단위의 보상 절대차의 합을 계산하고, 제2 영상 프레임의 단위 블록 중 최소합을 가지는 단위 블록을 매칭 블록으로 결정한다.

[0008] 도 2는 종래 블록 매칭 장치의 보상 절대차 계산부를 보다 구체적으로 설명하기 위한 도면인데, 도 2를 참고로 살펴보면 보상 절대차 계산부(10)는 절대차 보상부(11), 예측부(13) 및 보상부(15)를 구비하고 있다.

[0009] 절대차 보상부(11)로 제1 영상 프레임의 픽셀과 이에 대응하는 제2 영상 프레임 픽셀의 비트값이 입력되는 경우, 절대차 보상부(11)는 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀의 픽셀값 사이의 절대차(AD)를 아래의 수학적식(1)과 같이 계산한다. 통상적으로 제1 영상 프레임 픽셀과 제2 영상 프레임 픽셀의 픽셀값은 8비트로 표현된다.

[0010] [수학식 1]

$$AD = |P_{Ri} - P_{Li}|$$

[0011]

[0012] 여기서  $P_{Ri}$ 는 제1 영상 프레임 픽셀( $R_i$ )의 픽셀값이고  $P_{Li}$ 는 제1 영상 프레임 픽셀( $R_i$ )에 대응하는 제2 영상 프레임 픽셀( $L_j$ )의 픽셀값을 의미한다.

[0013] 스테레오 영상의 인코딩에서 가장 많은 연산량을 요구하며 많은 전력을 차지하는 부분이 블록 매칭 과정인데, 이러한 블록 매칭 과정에서 소비 전력을 줄이기 위해 절대차 보상부(11)에는 정상 구동 전원보다 낮은 구동 전원이 인가된다. 절대차 계산부(11)에 낮은 구동 전원이 인가됨으로써, 절대차 계산부(11)에서 계산된 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀의 픽셀값 사이의 절대차에는 오류가 발생할 수 있는데, 정상 구동 전원이 인가되는 예측부(13)는 절대차 계산부(11)에서 발생한 절대차 오류를 예측하고 보상한다. 예측부(13)는 전력 소비와 연산량을 줄이기 위해 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀의 픽셀값을 나타내는 8비트 중 일부분인 상위 비트만을 이용하여 예측 절대차를 계산한다.

[0014] 보상부(15)는 절대차 계산부(11)에서 계산된 절대차와 예측부(13)에서 계산된 예측 절대차를 비교하여 절대차 계산부(11)에서 계산된 절대차와 예측부(13)에서 계산된 예측 절대차가 서로 동일한 경우에는 절대차 계산부(11)에서 계산된 절대차에 오류가 발생하지 않은 것으로 판단한다. 그러나 절대차 계산부(11)에서 계산된 절대차와 예측부(13)에서 계산된 예측 절대차가 서로 상이한 경우, 절대차 계산부(11)에서 계산된 절대차의 상위 비트를 보상부(13)에서 계산한 예측 절대차의 비트값으로 보상한다.

## 발명의 내용

### 해결하려는 과제

[0015] 위에서 설명한 종래 블록 매칭 장치는 절대차 계산부(11)로 낮은 구동 전원을 인가하여 블록 매칭에 소비되는 전력을 줄일 수 있으나 각 보상 절대차 계산부마다 절대차 계산부(11)에서 계산된 절대차 오류를 예측하고 보상하기 위한 예측부(13)와 보상부(15)를 구비하여야 하기 때문에 블록 매칭 장치의 하드웨어가 증가하고 각 보상 절대차 계산부마다 절대차 오류를 예측하는데 많은 전력을 소비한다는 문제점을 가진다.

[0016] 본 발명은 위에서 언급한 종래 블록 매칭 장치가 가지는 문제점을 해결하기 위한 것으로, 본 발명이 이루고자 하는 목적은 적은 소비 전력으로 블록 매칭을 수행할 수 있는 블록 매칭 장치를 제공하는 것이다.

[0017] 본 발명이 이루고자 하는 다른 목적은 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀 사이의 절대차를 계산하는 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가하고 낮은 구동 전원으로 계산된 절대차를 정상 구동 전원으로 계산된 인접 픽셀의 절대차로 보상하여 별도의 예측부를 구비하지 않는 블록 매칭 장치를 제공하는 것이다.

### 과제의 해결 수단

[0018] 본 발명의 목적을 달성하기 위하여, 본 발명에 따른 블록 매칭 장치는 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 제1 영상 프레임의  $N \times N$  단위 블록에 대응하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록에서 서로 대응하는 대응 픽셀의 픽셀값을 나타내는 비트값을 수신하고 대응 픽셀 사이의 절대차(absolute difference)를 계산하는 절대차 계산부와, 대응 픽셀 각각의 절대차를 계산하는 다수의 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가 제어하는 전원 제어부와, 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 대응 픽셀의 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한, 대응 픽셀에 인접한 인접 대응 픽셀의 정상 절대차로 보상하는 보상부와, 보상부에서 보상된 낮은 절대차와 정상 절대차를 합하여 최소합을 가지는  $N \times N$  단위 매칭 블록을 판단하는 매칭부를 포함한다.

[0019] 여기서 제1 영상 프레임의  $N \times N$  단위 블록에 매칭하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록은 검색 윈도우 내에 존재한다.

[0020] 본 발명에 따른 보상부의 일 실시예는 낮은 절대차의 비트값과 상기 정상 절대차의 비트값을 비교하는 비교부와, 낮은 절대차의 비트값이 정상 절대차의 비트값과 상이한 경우 인접 대응 픽셀의 정상 절대차의 평균값으로 낮은 절대차를 보상하는 절대차 보상부를 포함한다.

- [0021] 본 발명에 따른 보상부의 다른 실시예는 낮은 절대차와 정상 절대차의 비트값에서 각각 설정된 상위 비트값을 추출하는 상위 비트 추출부와, 낮은 절대차의 상위 비트값과 정상 절대차의 상위 비트값을 비교하는 비교부와, 낮은 절대차의 상위 비트값이 정상 절대차의 상위 비트값과 상이한 경우, 인접 대응 픽셀의 정상 절대차의 평균값으로 낮은 절대차를 보상하는 절대차 보상부를 포함하는 것을 특징으로 한다.
- [0022] 절대차 보상부는 낮은 절대차의 비트값 또는 상위 비트값이 인접 대응 픽셀 중 어느 하나의 정상 절대차의 비트값 또는 상위 비트값에 일치하는 경우, 낮은 절대차의 비트값을 유지하는 것을 특징으로 한다.
- [0023] 바람직하게 절대차 보상부는 낮은 절대차의 상위 비트값이 정상 절대차의 상위 비트값과 상이한 경우, 인접 대응 픽셀의 정상 절대차의 평균값에 대한 상위 비트값으로 낮은 절대차의 상위 비트값을 보상하는 것을 특징으로 한다.
- [0024] 한편, 본 발명에 따른 변위 예측 장치는 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 상기 제1 영상 프레임의  $N \times N$  단위 블록에 대응하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록의 절대차를 계산하는 절대차 계산부에 각각 교번하여 낮은 구동 전원과 정상 구동 전원을 인가하고, 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한 인접 대응 픽셀의 정상 절대차로 보상하여 상기  $N \times N$  단위 블록에 매칭되는  $N \times N$  단위 매칭 블록을 판단하는 블록 매칭부와, 판단한  $N \times N$  단위 매칭 블록과  $N \times N$  단위 블록 사이의 변위에 기초하여 2개의 영상 프레임의 변위를 예측하는 변위 예측부를 포함한다.
- [0025] 여기서 블록 매칭부는 2개의 영상 프레임 중 제1 영상 프레임의  $N \times N$  단위 블록과 제1 영상 프레임의  $N \times N$  단위 블록에 대응하는 제2 영상 프레임의  $N \times N$  단위 매칭 블록에서 서로 대응하는 대응 픽셀의 픽셀값을 나타내는 비트값을 수신하고 대응 픽셀 사이의 절대차(absolute difference)를 계산하는 절대차 계산부와, 대응 픽셀 각각의 절대차를 계산하는 다수의 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가 제어하는 전원 제어부와, 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 대응 픽셀의 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한, 대응 픽셀에 인접한 인접 대응 픽셀의 정상 절대차로 보상하는 보상부와, 보상부에서 보상된 낮은 절대차와 정상 절대차를 합하여 최소합을 가지는  $N \times N$  단위 매칭 블록을 판단하는 매칭부를 포함한다.

### 발명의 효과

- [0026] 본 발명에 따른 블록 매칭 장치는 다음과 같은 효과를 가진다.
- [0027] 본 발명에 따른 블록 매칭 장치는 제1 영상 프레임 픽셀과 이에 대응하는 제2 영상 프레임 픽셀 사이의 절대차를 계산하는 절대차 계산부에 교번하여 정상 구동 전원과 낮은 구동 전원을 인가하고 낮은 구동 전원으로 계산된 대응 픽셀의 낮은 절대차를 정상 구동 전원으로 계산된 인접 대응 픽셀의 높은 절대차로 보상함으로써, 별도의 예측부를 구비하지 않아 하드웨어적으로 가볍게 제조할 수 있으며 적은 소비 전력으로 블록 매칭을 수행할 수 있다.
- [0028] 한편, 본 발명에 따른 블록 매칭 장치는 낮은 절대차와 높은 절대차의 전체 비트값 중 상위 비트값만을 비교하여 보상함으로써, 적은 연산량으로 적은 오차 범위에서 낮은 절대차를 보상할 수 있다.

### 도면의 간단한 설명

- [0029] 도 1은 종래 블록 매칭 장치를 설명하기 위한 기능 블록도이다.
- 도 2는 종래 블록 매칭 장치의 보상 절대차 계산부를 보다 구체적으로 설명하기 위한 도면이다.
- 도 3은 본 발명에 따른 블록 매칭 장치를 설명하기 위한 기능 블록도이다.
- 도 4는 본 발명에 따른 보상부를 설명하기 위한 기능 블록도이다.
- 도 5는 낮은 구동 전원으로 낮은 절대차가 계산되는 대응 픽셀과 정상 구동 전원으로 계산되는 높은 절대차가 계산되는 인접 대응 픽셀의 일 예를 도시하고 있다.
- 도 6은 대응 픽셀에 인접하는 인접 대응 픽셀의 일 예를 도시하고 있다.

### 발명을 실시하기 위한 구체적인 내용

- [0030] 이하 첨부한 도면을 참고로 본 발명에 따른 블록 매칭 장치에 대해 보다 구체적으로 설명한다.
- [0031] 도 3은 본 발명에 따른 블록 매칭 장치를 설명하기 위한 기능 블록도이다.
- [0032] 도 3을 참고로 보다 구체적으로 살펴보면, 2개의 영상 프레임에서 기준 영상 프레임인 제1 영상 프레임의 단위 블록과 나머지 영상 프레임인 제2 영상 프레임의 단위 매칭 블록에서 서로 대응하는 픽셀 각각에 대한 비트값이 절대차 계산부(110)로 입력된다. 이하에서는 단위 블록의 크기를  $4 \times 4$ 인 경우로 설명하나, 본 발명이 적용되는 분야에 따른 다른 크기의 단위 블록이 사용될 수 있으며 이는 본 발명의 범위에 속한다.
- [0033] 단위 블록의 크기가  $4 \times 4$ 인 경우, 예를 들어 제1 영상 프레임의 제1 픽셀과 제1 픽셀에 대응하는 제2 영상 프레임의 제1 픽셀의 픽셀값이 절대차 계산부1로 입력되며, 제1 영상 프레임의 제2 픽셀과 이에 대응하는 제2 영상 프레임의 제2 픽셀의 픽셀값이 절대차 계산부2로 입력된다. 여기서 제1 영상 프레임의 제1 픽셀과 제2 영상 프레임의 제2 픽셀을 대응 픽셀이라 언급한다. 이와 같이 제1 영상 프레임의  $4 \times 4$  단위 블록을 구성하는 픽셀과 제2 영상 프레임의  $4 \times 4$  단위 블록을 구성하는 픽셀, 즉 대응 픽셀의 픽셀값이 할당된 절대차 계산부(110)로 입력된다.
- [0034] 전원 제어부(120)는 각 대응 픽셀에 할당된 절대차 계산부(110)로 인가되는 구동 전원을 제어하는데, 보다 구체적으로 살펴보면 전원 제어부(120)는 제1 대응 픽셀의 절대차를 계산하는 절대차 계산부에 정상 구동 전원을 인가하고, 제1 대응 픽셀에 인접하는 인접 대응 픽셀의 절대차를 계산하는 절대차 계산부에 정상 구동 전원보다 낮은 구동 전원 전원을 인가한다. 즉, 도 5에 도시되어 있는 것과 같이,  $4 \times 4$  단위 블록의 경우 (1,1)에 위치하는 제1 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부로 정상 구동 전원이 인가되고, (1,2)에 위치하는 제2 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부로 낮은 구동 전원이 인가되고, (1,3)에 위치하는 제3 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부로 정상 구동 전원이 인가되며, (1,4)에 위치하는 제4 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부로 정상 구동 전원이 인가된다.
- [0035] 바람직하게, 전원 제어부(120)는 대응 픽셀과 인접 대응 픽셀의 절대차를 계산하는 절대차 계산부에 교번하여 각각 정상 구동 전원과 낮은 구동 전원이 인가되도록 제어한다. 여기서 정상 구동 전원이 인가되는 절대차 계산부는 오류없이 대응 픽셀의 절대차를 계산하는 반면, 낮은 구동 전원이 인가되는 절대차 계산부는 오류를 가지고 대응 픽셀의 절대차를 계산할 수 있다.
- [0036] 보상부(130)는 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 대응 픽셀의 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한, 대응 픽셀에 인접한 인접 대응 픽셀의 정상 절대차로 보상한다. 보상부(130)에서 보상된 낮은 절대차와 정상 절대차를 합하여 제1 영상 프레임의  $N \times N$  단위 블록과 제2 영상 프레임의  $N \times N$  단위 매칭 블록 사이의 절대차 합이 최소인  $N \times N$  단위 매칭 블록을 판단하고, 절대차 합이 최소인  $N \times N$  단위 매칭 블록을 제1 영상 프레임의  $N \times N$  단위 블록에 매칭되는 최종  $N \times N$  단위 매칭 블록으로 판단한다.
- [0037] 제2 영상 프레임에서 설정된 윈도우 크기 범위에 존재하는  $N \times N$  단위 매칭 블록을 변경하며 제1 영상 프레임의  $N \times N$  단위 블록과  $N \times N$  단위 매칭 블록 사이의 절대차 합을 계산하여 보상된 낮은 절대차와 정상 절대차의 합이 최소인  $N \times N$  단위 매칭 블록을 최종  $N \times N$  단위 매칭 블록으로 결정한다.
- [0038] 바람직하게, 윈도우 크기는 제1 영상 프레임의  $N \times N$  단위 블록의 좌표를 기준으로 임계거리(d)의 범위를 윈도우로 설정하며, 윈도우 범위 내에서  $N \times N$  단위 블록 매칭을 변경한다.
- [0039] 도 4는 본 발명에 따른 보상부를 설명하기 위한 기능 블록도이다.
- [0040] 도 4를 참고로 보다 구체적으로 살펴보면, 인접 대응 픽셀 판단부(131)는 낮은 구동 전원이 인가되어 낮은 절대차로 계산되는 대응 픽셀 및 대응 픽셀에 인접하는 인접 대응 픽셀을 판단한다. 도 6을 참고로 살펴보면,  $4 \times 4$  단위 블록에서 모서리 부분에 위치하는 4개의 대응 픽셀{(1,1), (1,4), (4,1), (4,4)}은 각각 2개의 인접 대응 픽셀을 가지며, 모서리를 제외한  $4 \times 4$  단위 블록의 둘레에 위치하는 8개의 대응 픽셀{(1,2), (1,3), (2,1), (2,4), (3,1), (3,4), (4,2), (4,3)}은 각각 3개의 인접 대응 픽셀을 가지며, 가운데 부분에 위치하는 4개의 대응 픽셀{(2,2), (2,3), (3,2), (3,3)}은 4개의 인접 대응 픽셀을 가진다.
- [0041] 다시 도 4를 참고로 살펴보면, 상위 비트 추출부(133)는 낮은 구동 전원으로 계산된 대응 픽셀의 낮은 절대차

와 정상 구동 전원으로 계산된 인접 대응 픽셀의 정상 절대차의 비트값에서 상위 비트를 추출한다. 비교부(135)는 대응 픽셀의 낮은 절대차의 상위 비트값과 인접 대응 픽셀의 정상 절대차의 상위 비트값을 비교한다.

[0042] 절대차 보상부(137)는 대응 픽셀의 낮은 절대차의 상위 비트값이 인접 대응 픽셀의 정상 절대차의 상위 비트값과 상이한지 판단하며 대응 픽셀의 낮은 절대차의 상위 비트값이 인접 대응 픽셀의 정상 절대차의 상위 비트값과 상이한 경우 인접 대응 픽셀의 정상 절대차의 평균값으로 대응 픽셀의 낮은 절대차를 보상한다.

[0043] 바람직하게, 본 발명에 따른 보상부는 상위 비트 추출부(133)없이, 비교부(135)에서 대응 픽셀의 낮은 절대차의 전체 비트값과 인접 대응 픽셀의 정상 절대차의 전체 비트값을 비교하고, 절대차 보상부(137)는 대응 픽셀의 낮은 절대차의 전체 비트값이 인접 대응 픽셀의 정상 절대차의 전체 비트값과 상이한 경우 인접 대응 픽셀의 정상 절대차의 평균값으로 대응 픽셀의 낮은 절대차를 보상할 수 있다.

[0044] 도 6을 참고로 대응 픽셀의 낮은 절대차의 상위 비트값 또는 전체 비트값을 인접 대응 픽셀의 정상 절대차의 상위 비트값 또는 전체 비트값으로 보상하는 일 예를 살펴보면, 도 6(a)와 같이 모서리에 위치하는 대응 픽셀(1,4)의 경우 2개의 인접 대응 픽셀{(1,3), (2,4)}의 정상 절대차의 평균값으로 대응 픽셀(1,4)의 낮은 절대차의 상위 비트값 또는 전체 비트값을 보상하며, 도 6(b)와 같이 4×4 단위 블록의 둘레에 위치하는 대응 픽셀(1,3)의 경우 3개의 인접 대응 픽셀{(1,2), (1,4), (2,3)}의 정상 절대차의 평균값으로 대응 픽셀(1,3)의 낮은 절대차의 상위 비트값 또는 전체 비트값을 보상하며, 도 6(c)와 같이 가운데 위치하는 대응 픽셀(2,3)의 경우 4개의 인접 대응 픽셀{(1,3), (2,2), (3,3), (2,4)}의 정상 절대차의 평균값으로 대응 픽셀(2,3)의 낮은 절대차의 상위 비트값 또는 전체 비트값을 보상한다.

[0045] 본 발명의 제1 실시예에서 절대차 보상부(137)는 대응 픽셀의 낮은 절대차의 비트값 또는 상위 비트값이 인접 대응 픽셀 중 어느 하나의 정상 절대차의 비트값 또는 상위 비트값에 일치하는 경우, 대응 픽셀의 낮은 절대차의 비트값을 보상하지 않고 그대로 유지하는 것을 특징으로 한다. 이는 1개의 영상 프레임에서 서로 인접하여 위치하는 픽셀들의 픽셀값은 급격한 변화를 이루지 않고 서로 유사성을 가지는데, 이러한 영상의 픽셀값 특성에 기초하여 다수의 인접 대응 픽셀의 절대차 중 어느 하나의 절대차가 대응 픽셀의 절대차와 동일한 경우 낮은 구동 전원으로 계산된 대응 픽셀의 낮은 절대차에 오류가 발생하지 않는 것으로 판단한다.

[0046] 본 발명의 제2 실시예에서 절대차 보상부(137)는 대응 픽셀의 낮은 절대차의 상위 비트값이 인접 대응 픽셀의 정상 절대차의 상위 비트값과 상이한 경우, 인접 대응 픽셀의 정상 절대차의 평균값에 대한 상위 비트값으로 낮은 절대차의 상위 비트값을 보상하는 것을 특징으로 한다. 본 발명의 제2 실시예에서 대응 픽셀과 인접 대응 픽셀의 절대차의 전체 비트값으로 보상하는 대신, 상위 비트 예를 들어 4비트의 상위 비트만을 기준으로 보상함으로써, 낮은 절대차를 보상하는데 소용되는 연산량을 줄일 수 있다. 또한 실제 전체 비트값 중 하위 비트는 픽셀값을 결정하는데 중요하지 않으므로, 적은 연산량으로 정확하게 블록 매칭이 가능하다.

[0047] 본 발명에 따른 블록 매칭 장치는 스테레오 영상을 구성하는 2개의 영상 프레임 또는 다수의 영상 프레임에서 변위를 예측하기 위한 블록 매칭에 사용될 수 있는데, 변위 예측을 위해 먼저 영상 프레임들 사이에서 기준 영상 프레임을 기준으로 나머지 영상 프레임의 변위를 계산하기 위한 블록 매칭이 선행되어야 한다. 본 발명에 따른 블록 매칭 장치를 사용하여 2개의 영상 프레임의 블록을 매칭하고 매칭한 블록에 기초하여 2개 영상 프레임의 변위를 적은 계산량으로 전력 소비를 줄이며 계산할 수 있다.

[0048] 앞서 설명한 블록 매칭 장치를 이용하는 본 발명에 따른 변위 예측 장치는 2개의 영상 프레임 중 제1 영상 프레임의 N×N 단위 블록과 제1 영상 프레임의 N×N 단위 블록에 매칭되는 제2 영상 프레임의 N×N 단위 매칭 블록의 대응 픽셀 사이의 절대차를 계산하는 절대차 계산부에 각각 교번하여 낮은 구동 전원과 정상 구동 전원을 인가하고, 낮은 구동 전원이 인가되는 절대차 계산부에서 계산한 낮은 절대차를 정상 구동 전원이 인가되는 절대차 계산부에서 계산한 인접 대응 픽셀의 정상 절대차로 보상하여 N×N 단위 블록에 매칭되는 N×N 단위 매칭 블록을 판단하는 블록 매칭부와, 판단한 N×N 단위 매칭 블록과 N×N 단위 블록 사이의 변위에 기초하여 2개의 영상 프레임의 변위를 예측하는 변위 예측부를 포함하는 것을 특징으로 한다.

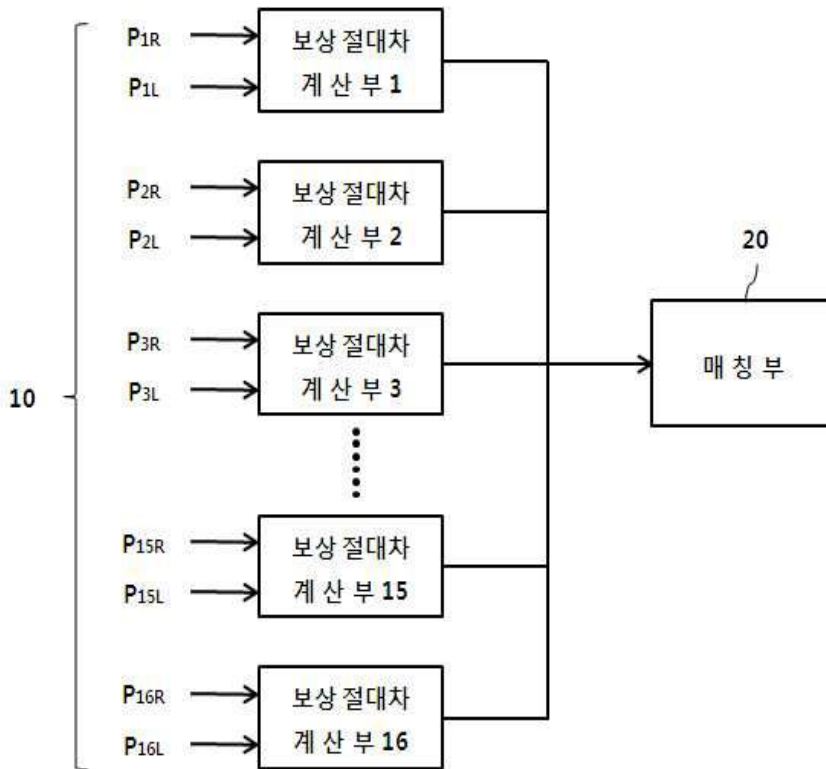
[0049] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

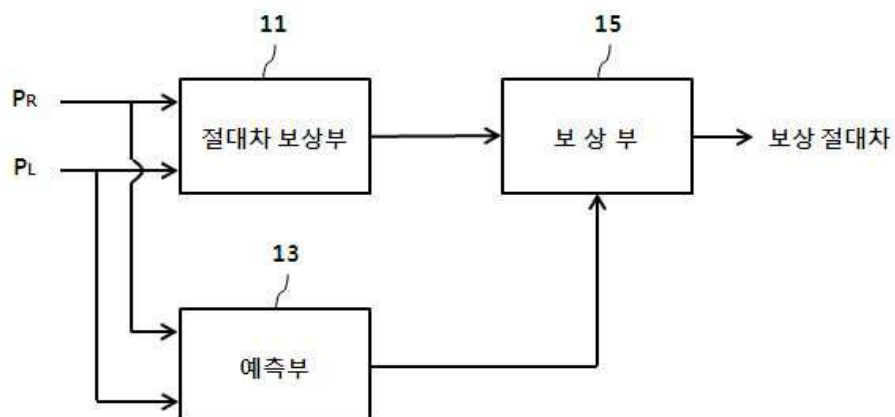
|        |                  |               |
|--------|------------------|---------------|
| [0050] | 10: 보상 절대차 계산부   | 20: 매칭부       |
|        | 11: 절대차 보상부      | 13: 예측부       |
|        | 15: 보상부          |               |
|        | 110: 절대차 보상부     | 120: 전원 제어부   |
|        | 130: 보상부         | 140: 매칭부      |
|        | 131: 인접 대응픽셀 판단부 | 133: 상위비트 추출부 |
|        | 135: 비교부         | 137: 절대차 보상부  |

도면

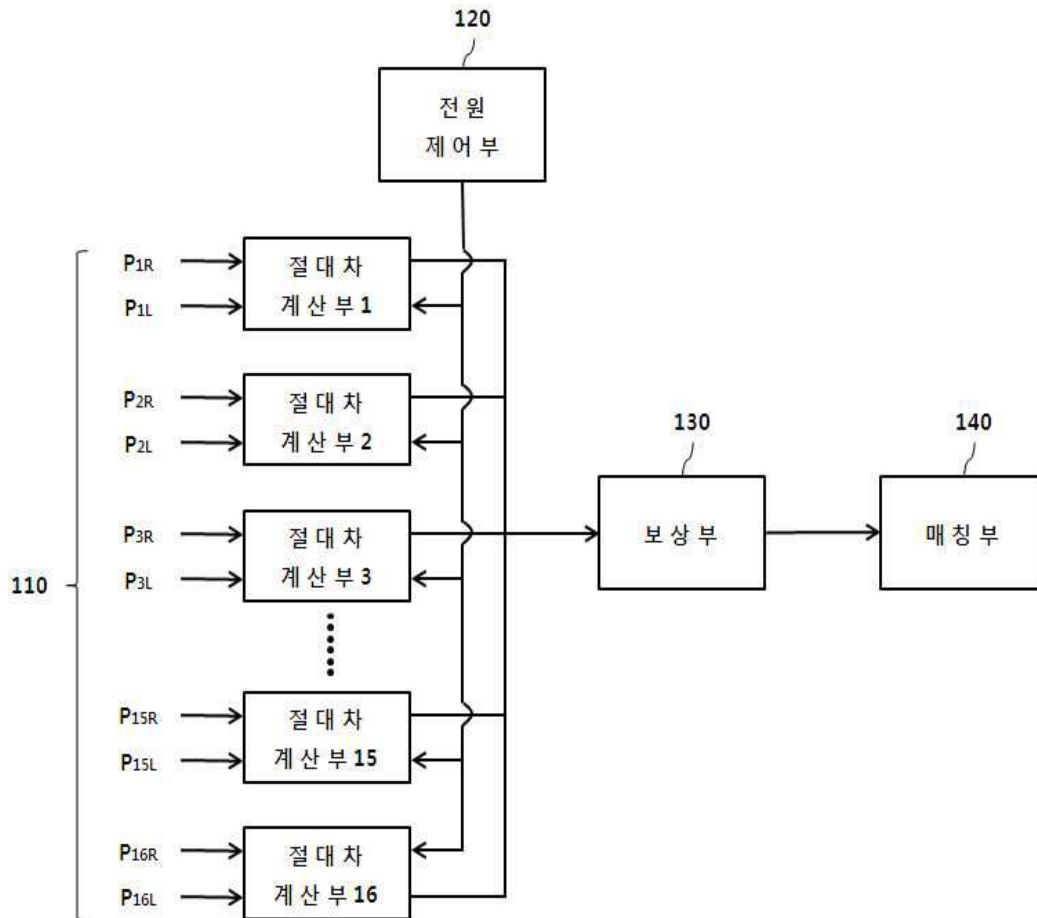
도면1



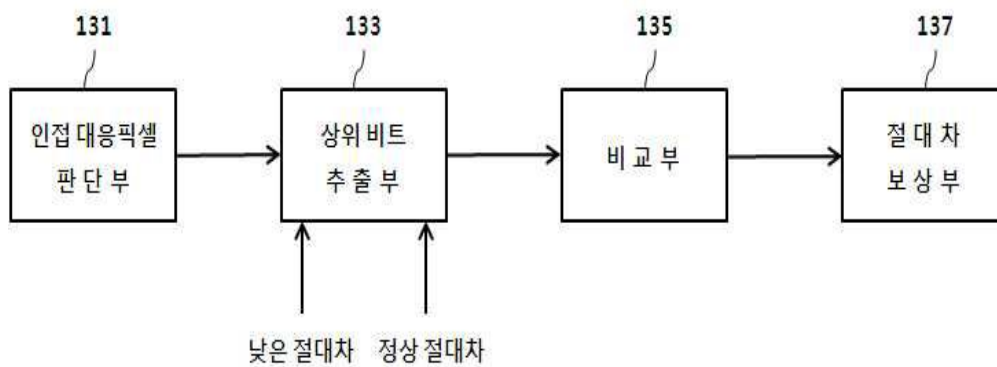
도면2



도면3



도면4



도면5

|    |    |    |    |
|----|----|----|----|
| 1  | 2  | 3  | 4  |
| 5  | 6  | 7  | 8  |
| 9  | 10 | 11 | 12 |
| 13 | 14 | 15 | 16 |

도면6

|    |    |    |    |
|----|----|----|----|
| 1  | 2  | 3  | 4  |
| 5  | 6  | 7  | 8  |
| 9  | 10 | 11 | 12 |
| 13 | 14 | 15 | 16 |

(a)

|    |    |    |    |
|----|----|----|----|
| 1  | 2  | 3  | 4  |
| 5  | 6  | 7  | 8  |
| 9  | 10 | 11 | 12 |
| 13 | 14 | 15 | 16 |

(b)

|    |    |    |    |
|----|----|----|----|
| 1  | 2  | 3  | 4  |
| 5  | 6  | 7  | 8  |
| 9  | 10 | 11 | 12 |
| 13 | 14 | 15 | 16 |

(c)