(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3993738号
(P3993738)
(45)発行日　平成19年10月17日(2007.10.17)　(24)登録日　平成19年8月3日(2007.8.3)

(51)Int.Cl.　　F I
H03F 1/32 (2006.01)　　H03F 1/32
H03F 3/20 (2006.01)　　H03F 3/20

請求項の数 10　(全 10 頁)

(21)出願番号　特願2000-247136(P2000-247136)
(22)出願日　平成12年8月17日(2000.8.17)
(65)公開番号　特開2001-85954(P2001-85954A)
(43)公開日　平成13年3月30日(2001.3.30)
審査請求日　平成14年5月10日(2002.5.10)
(31)優先権主張番号　09/375749
(32)優先日　平成11年8月18日(1999.8.18)
(33)優先権主張国　米国(US)

前置審査

(73)特許権者　596092698
ルーセント　テクノロジーズ　インコーポレーテッド
アメリカ合衆国．０７９７４－０６３６　ニュージャーシィ，マレイ　ヒル，マウンテン　アヴェニュー　６００
(74)代理人　100064447
弁理士　岡部　正夫
(74)代理人　100085176
弁理士　加藤　伸晃
(74)代理人　100096943
弁理士　臼井　伸一
(74)代理人　100101498
弁理士　越智　隆夫

最終頁に続く

(54)【発明の名称】自動先行歪システムのための方法および装置

(57)【特許請求の範囲】
【請求項１】
自動先行歪システムであって、
第１の回路と、
少なくとも１つの入力と少なくとも１つの出力とを有し、前記第１の回路に接続する少なくとも１つの処理回路と、
前記少なくとも１つの処理回路に接続する前記第１の回路と走査回路とを備え、
前記走査回路は、前記システムへ供給される信号を走査する第１の掃引受信機と、前記少なくとも１つの処理回路の前記少なくとも１つの出力における前記供給された信号の側波帯を走査する第２の掃引受信機と、前記第１及び第２の掃引受信機と接続された電圧制御オッシレータとからなり、前記第２の掃引受信機は、前記少なくとも１つの処理回路が生成した歪みに関する情報を得、前記情報を用いて前記第１の回路が生成した歪みを修正するものであり、そして前記修正された歪みを前記少なくとも１つの処理回路の前記少なくとも１つ入力へ供給して、前記少なくとも１つの処理回路が生成した歪みを実質的に減少するものであり、
前記走査回路はさらに、第１のログ・アンプを通して前記第１の掃引受信機に接続する信号検出回路と、第２のログ・アンプを通して前記第２の掃引受信機に接続するタイマー積分回路とを備え、前記タイマー積分回路と前記信号検出装置の両方が前記電圧制御オッシレータに接続されており、
前記タイマー積分回路は、前記信号検出回路による前記供給された信号の検出に応動し

て、前記自動先行歪システムへ供給される信号の帯域幅を前記第２の掃引受信機に走査させる掃引速度／範囲信号を生成し、そして、

前記第１の掃引受信機は、出力を有し、前記出力が前記信号検出回路に供給され、前記信号検出回路が前記供給された信号を検出することを特徴とする自動先行歪システム。

【請求項２】

請求項１に記載の自動先行歪システムにおいて、前記第１の回路が、第１のフィードフォワード・ループと第２のフィードフォワード・ループとに接続されており、前記第１のフィードフォワード・ループを用いて前記第１の回路による歪を分離し、そして前記第２のフィードフォワード・ループを用いて前記分離した歪を修正することを特徴とする自動先行歪システム。

【請求項３】

請求項２に記載の自動先行歪システムにおいて、前記第２のフィードフォワード・ループは、前記走査回路が供給する情報に基づいて、前記分離した歪の位相特性と振幅特性とを修正する回路を有し、そして前記修正され分離された歪が前記処理回路の前記少なくとも１つの入力に送られることを特徴とする自動先行歪システム。

【請求項４】

請求項２に記載の自動先行歪システムであって、前記第１のフィードフォワード・ループと前記少なくとも１つの処理回路とに接続するＡＧＣ回路をさらに含むことを特徴とする自動先行歪システム。

【請求項５】

請求項１に記載の自動先行歪システムにおいて、減衰器が前記第１の回路に接続されており、前記減衰器の動作により、前記第１の回路が生成した歪が前記処理回路が生成した歪と整合することを特徴とする自動先行歪システム。

【請求項６】

請求項１に記載の自動先行歪システムにおいて、前記第１の回路と前記処理回路とが、ほぼ同一の物理的特性および動作特性を有するよう構成されていることを特徴とする自動先行歪システム。

【請求項７】

請求項１に記載の自動先行歪システムにおいて、前記第１の回路と前記少なくとも１つの処理回路が高周波アンプであることを特徴とする自動先行歪システム。

【請求項８】

請求項１に記載の自動先行歪システムにおいて、前記少なくとも１つの処理回路は複数の並列に接続された回路からなることを特徴とする自動先行歪システム。

【請求項９】

請求項１に記載の自動先行歪システムにおいて、前記供給された信号はある帯域幅を有し、前記第２の掃引受信機は、前記供給された信号の帯域幅の外側にスペクトル的に位置する周波数の範囲を走査することを特徴とする自動先行歪システム。

【請求項１０】

請求項１に記載の自動先行歪システムにおいて、前記掃引受信機の各々は６ｋＨｚの帯域幅を有することを特徴とする自動先行歪システム。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、概して、先行歪システムに関し、特に処理回路用の自動先行歪システムに関する。

【０００２】

【従来の技術、及び、発明が解決しようとする課題】

信号は、回路（例えば、電気的回路、光学的回路）に供給された場合、多くの場合、その回路で処理されるために歪を生じる。歪は、供給された信号に追加されているか、またはなんらかの方法で結合している、これらの処理回路が発生する望ましくない信号を含んで

いる。処理回路による歪を実質的に打ち消すための周知の技術としては、処理回路による歪を実質的に低減するために、処理回路に接続している少なくとも二つのフィードフォワード・ループを持つフィードフォワード制御システムがある。この技術に付随する主な問題は、特定の各処理回路が、それ自身の独立している一組のフィードフォワード制御ループを必要とすることであり、そのため、複数の処理回路を必要とする用途の場合、制御システムがかなり複雑になることである。さらに、フィードフォワード・システムは、多くの場合、各フィードフォワード・ループ用の関連回路を必要とし、上記関連回路は、処理回路による歪を低減するために、フィードフォワード・ループに制御信号および情報を供給する。このことが、さらに、制御システムを一層複雑なものにする。また、関連回路は、多くの場合、処理回路に供給するためのパイロット信号を利用し、上記情報は処理されたパイロット信号から入手される。パイロット信号は、多くの場合、処理回路に供給される信号と干渉を起こし、そのため、パイロット信号の発生および適当な供給を制御するために、さらに多くの回路が必要になる。

【０００３】

それ故、比較的簡単で、一つまたは複数の処理回路による歪をかなり軽減することができるシステムの開発が待望されている。

【０００４】

【課題を解決するための手段】

本発明は、少なくとも一つの処理回路による歪をかなり軽減するための方法および装置を提供する。本発明は、少なくとも一つの処理回路とほぼ同じ物理的特性を持つように構成されている第一の回路を備える自動先行歪システムの形をしている。それ故、少なくとも一つの処理回路による歪に非常に類似しているこの第一の回路による歪は、上記第一の回路に接続している第一のフィードフォワード・ループにより分離される。第一のフィードフォワード・ループ、第一の回路および少なくとも一つの処理回路に接続している第二のフィードフォワード・ループは、上記の分離した歪を修正するために使用される。第一の回路に接続している走査回路、フィードフォワード・ループおよび少なくとも一つの処理に接続している走査回路は、上記の分離した歪を修正するために使用される情報を入手するように構成される。上記情報は、自動的先行歪システムに供給され、先行歪システムの出力のところに現われる信号の側波帯から入手され、そのため、修正され、分離された歪が少なくとも一つの処理回路に供給するされた場合、修正され、分離された歪は、少なくとも一つの処理回路による歪と打ち消すように結合し、そのため、少なくとも一つの処理回路による歪をかなり低減する。

【０００５】

【発明の実施の形態】

図１について説明すると、この図は、本発明の自動先行歪システムである。処理回路１３０Ａ－１３０Ｈは、並列に接続しているアンプである。処理回路および上記すべての他の回路としては、（例えば、電気技術、電子技術、光学技術のような）種々の技術の中の任意の一つの技術、または技術の組合せから、任意の回路（任意の方法で接続している）を使用することができることを理解することができるだろう。説明の便宜上、処理回路１３０Ａ－１３０Ｈは、例えば、無線通信システムのような通信システムで使用する高周波（ＲＦ）電気アンプとする。また、説明の便宜上、第一の回路１０８も、また、ＲＦアンプ回路である。第一の回路１０８による歪は、ループ１により点Ａのところで分離される。この分離された歪は、ループ２に送られ、ループ２は、処理回路に供給された信号の側波帯から検索した情報に基づいて上記分離した歪を修正する。この修正され、分離された歪が、並列に接続している処理回路（１３０Ａ－１３０Ｈ）に供給されると、上記歪は、処理回路による歪により打ち消されるように結合され、そのため、これらの処理回路による歪はかなり軽減する。

【０００６】

第一の回路１０８は、各処理回路１３０Ａ－１３０Ｈと同じ物理的特性を持つ。すなわち、第一の回路１０８は、動作および物理的構成の点で、処理回路を設計する際に使用した

構成部材とほぼ同じ構成部材からできている。例えば、半導体回路製造の場合には、第一の回路１０８および処理回路１３０Ａ－１３０Ｈは、同じ半導体スラブ材料で作られる。これらの回路の物理的特性および動作特性がほぼ同じであるので、これらの回路は、非常によく似ている歪信号を発生する。

【０００７】

ループ１は、下記の方法で第一の回路１０８による歪を分離する。スプリッタ１０２に供給された信号は、経路１０３および１２７上でコピーされる。スプリッタ１０２は、ループ１と呼ぶフィードフォワード・ループの一部である。このループは、スプリッタ１０２の他に、利得／位相回路１０４、アンプ１０６、第一の回路１０８、カプラ１２４、および遅延回路１２６を備える。利得／位相回路１０４としては、少なくとも一つの入力、制御入力および少なくとも一つの出力を持つ任意の周知の回路を使用することができる。上記回路は、上記利得／位相回路の制御入力に供給された制御信号に基づいて、その入力に供給された信号の振幅および位相を修正する。カプラ１１２および１２４は、少なくとも一つの入力、および少なくとも一つの出力を持つ任意の周知の回路である。この場合、上記出力は、少なくとも一つの入力に供給された信号の、代数的組合せの少なくとも一部である。遅延回路１２６は、少なくとも一つの入力、および少なくとも一つの出力を持つ任意の周知の回路である。この場合、少なくとも一つの入力に供給された信号は、ある時間だけ遅れて、少なくとも一つの出力のところに現われる。

【０００８】

経路１０３上の入力信号は、利得／位相回路１０４に供給される。利得／位相回路１０４の出力は、アンプ１０６に供給され、このアンプの出力は、第一の回路１０８に供給される。（第一の回路１０８による歪、および供給された信号を含む）第一の回路１０８の出力の一部は、カプラ１１２から入手され、カプラ１２４のところで、入力信号（経路１２５上の信号）の遅延したものと結合される。経路１２７上の（カプラ１２４への）入力信号は、遅延回路１２６により遅延し、その結果、経路１２５上の入力信号は、経路１１３上の入力信号とほぼ同じ時間だけ遅延する。カプラ１２４の出力の一部は、カプラ１１６を通して入手され、ログ・アンプ１１１に供給される。ログ・アンプ１１１は、信号の平均振幅を供給する任意の周知の回路である。ログ・アンプ１１１の出力は、ヌル回路１１０に供給され、このヌル回路は、利得／位相回路１０４に対する制御信号を発生する。ヌル回路１１０は、利得／位相回路１０４に供給される信号を制御する信号を制御するための信号の特性（すなわち、振幅と位相）を変換するための任意の周知の回路である。ヌル回路１１０が発生した制御信号は、利得／位相回路１０４に命令して、供給された入力信号を修正させる。その結果、経路１１３上に現われる入力信号は、経路１２５上に現われる入力信号とほぼ逆位相入力になる（振幅はほぼ等しいが、１８０＋／－１度だけ位相がずれる）。カプラ１２４により二つの入力信号が結合されると、これらの信号は相互に打ち消し合い、点Ａにおいては、第一の回路１０８による任意の歪信号が残る。それ故、ループ１は、点Ａにおいて、第一の回路１０８による歪が分離する。点Ａにおいて分離された歪は、利得／位相回路１２２およびアンプ１２０により修正され、その結果、経路１１７上に現われる歪は、処理回路による歪を打ち消すように結合する。利得／位相回路１２２およびアンプ１２０は、本発明の自動先行歪システムに供給された信号からの情報に基づいて分離した歪を修正する。

【０００９】

処理回路１３０Ａ－１３０Ｈで処理するために、自動先行歪システムに供給された信号はある帯域幅を持つ。上記信号の帯域幅は、周波数成分を含む周波数範囲と定義される。図２Ａについて説明すると、この図は、本発明の自動先行歪システムへの入力信号（すなわち、スプリッタ１８２への入力）の周波数レスポンス（２００）またはスペクトルである。図２Ａを見れば分かるように、帯域幅とは、その内部で信号の周波数成分が振幅Ａを持つ低い周波数f_Lと高い周波数f_Uの間の周波数範囲である。f_0は中心周波数と呼ばれる。それ故、信号の帯域幅は、$f_U - f_L$ということになる。並列に接続しているアンプにより処理された後の信号は、図２Ｂに示すスペクトルを持つ。

【００１０】
図２Ｂにおいては、（増幅係数ｋにより増幅された）先行歪システムの出力のところの信号のスペクトルは、三つの部分、すなわち、信号スペクトル２００および側波帯２０４および２０２を含む。各側波帯は、供給された信号の帯域幅の外側に位置するスペクトルである。側波帯が処理回路による歪の表示であることは周知である。何故なら、このような歪は、図２Ａ元の信号には存在しなかった歪だからである。それ故、処理回路による歪に関する情報は、側波帯から入手することができる。さらに、このような歪は対称的なものであることも周知である。すなわち、側波帯２０４は、側波帯２０２と同じ歪情報を持つ。
【００１１】
図１に戻って説明すると、並列に接続している処理回路１３０Ａ－１３０Ｈの出力信号は、経路１３５上に現れ、図２Ｂに示すスペクトルを持つ。周波数f_1およびf_2の間のもっと広い帯域幅は、処理回路（１３０Ａ－１３０Ｈ）の帯域幅、および第一の回路１０８の帯域幅を表わすことに留意されたい。本発明の自動先行歪システムは、さらに、処理回路による歪に関する情報を入手するのに使用される走査回路を備える。以下に走査回路の構成部材およびその相互関係について説明する。図２Ｃおよび図２Ｄが、走査回路の構成部材を最もハッキリと示している。
【００１２】
図２Ｃについて説明すると、走査回路は、周波数f_1およびf_2の間の周波数範囲を走査する。周波数範囲f_1-f_2は、三つの領域を持つ。すなわち、領域ｘ、領域ｙおよび領域ｚである。領域ｘは周波数f_1と周波数f_Lとの間に位置し、領域ｙは周波数f_Lと周波数f_Uとの間に位置し、領域ｚは周波数f_Uと周波数f_2との間に位置する。走査回路は、上記三つの領域を経路２０８で示す方法で走査する。より詳細に説明すると、走査回路は、経路２０８で示すように、f_1からスタートし、領域ｘ、領域ｙ、そして最後に領域ｚを通って右方向に走査する。走査回路が周波数f_2に到着すると、再び同じ順序で三つの領域を走査するためにf_1に戻る。破線で示す戻り経路２０６は、走査回路が、三つの領域を走査したあとで、f_1に復帰する様子を示す。走査回路は、信号が先行歪システムに供給されるまで、上記方法で走査する。
【００１３】
帯域幅f_U-f_Lを持つ信号が、先行歪システムに供給されると、走査回路は、上記信号の存在を検出し、その後で、一定の時間の間（方向を反対にして）逆方向に走査し、（タイマー積分装置１４２により）掃引受信機が受信した信号の平均をとる。その後で、走査回路は、f_Lまで順方向に走査し、供給信号が依然として存在する場合には、走査回路は、一定の時間の間f_Lから逆方向に走査し、全側波帯２０４の一部または全部を走査する。走査される側波帯２０４の長さは、掃引速度により異なる。側波帯２０４を走査することにより、走査回路は、歪に関する情報を入手することができる。図２Ｄについて説明すると、走査経路２１２に示すように、走査回路を、周波数f_2からスタートして、領域ｚ、その後で、領域ｙ、最後に領域ｘを通過して右から左に走査するように設計することもできる。破線で示す戻り経路２１０は、走査回路が、三つの領域を走査したあとで、f_2へ復帰する様子を示す。信号が自動先行歪システムに供給されると、走査回路は、上記信号の存在を検出し、その後で、一定の時間の間（方向を反対にして）順方向に走査し、タイマー積分装置１４２により掃引受信機１３８が受信した信号の平均をとる。その後で、走査回路は、f_Uまで戻り、供給信号が依然として存在する場合には、走査回路は、一定の時間の間順方向に走査し、側波帯２０２の一部または全部を走査する。走査される側波帯２０２の長さは、掃引速度により異なる。側波帯２０２を走査することにより、走査回路は、歪に関する情報を入手することができる。側波帯（２０２および２０４）は対称的であり、歪に関する同じ情報を含んでいるので、歪に関する情報を入手するには、走査回路は、側波帯の一方だけを走査するだけでよいことに留意されたい。
【００１４】
図１に戻って説明すると、走査回路は、掃引受信機１４６および１３８に接続している電

圧制御オッシレータ（ＶＣＯ）１４４を備える。さらに、走査回路は、ログ・アンプ１４８、１４０、信号検出装置１５０およびタイマー積分装置１４２を備える。ＶＣＯ１４４は、その発振周波数が、供給される可変電圧に比例する標準変化電圧制御オッシレータである。通常、ランプ信号ゼネレータ（図示せず）はＶＣＯに供給され、ＶＣＯに連続的にある範囲内の周波数を出力させ、ある端部周波数に達した場合には、そのスタート周波数に戻る。掃引受信機は、通常、その中心周波数が、オッシレータ回路の出力に基づいて変化することができるフィルタである。全周波数掃引範囲（すなわち、f_1からf_2）を通しての掃引受信機の帯域幅は、好適には、６ｋＨｚであることが好ましい。掃引時間は、好適には、１ミリ秒から１０ミリ秒の間であることが好ましい。それ故、走査回路は、特定の掃引速度で、f_1からf_2へ走査する６ｋＨｚの窓を持つ。掃引速度（通常、ヘルツ／秒で測定する）は、走査される周波数範囲と、上記周波数範囲を走査するのに要する時間の長さとの間の比率として定義される。掃引受信機１４６は、先行歪システムの入力（すなわち、スプリッタ１８２の入力）を走査し、掃引受信機１３８は、先行歪システムの出力（すなわち、経路１３５）を走査する。

【００１５】

説明の便宜上、走査回路は、信号が、本発明の自動先行歪システムの入力に供給された場合、処理回路（１３０Ａ－１３０Ｈ）による歪に関する情報を受信するために、領域ｘを走査するように設計されているものと仮定する。走査回路は、図２Ｃに示すように、経路２０８に沿って、周波数f_1のところから走査をスタートする。図１に戻って説明すると、走査動作は、周波数f_1で発振しているＶＣＯ１４４を含む。上記発振周波数f_1は、連続的に、特定の掃引速度で高くなる。掃引受信機１４６および１３８は、ＶＣＯ１４４に接続していて、その結果、これら掃引受信機はＶＣＯ１４４の発振周波数で同調する。それ故、ＶＣＯ１４４が、（周波数f_1からスタートして）その発振周波数を増大する速度は、掃引受信機１４６および１３８が、本発明の自動先行歪システムの入力および出力を、それぞれ、掃引（または、走査）する速度である。

【００１６】

掃引受信機が周波数範囲を横切って掃引すると、これらの掃引受信機は、掃引中の周波数範囲内に存在する信号を受信する。掃引受信機１４６の場合には、本発明の先行歪システムの入力のところで検出した信号は、ログ・アンプ１４８に供給される。掃引受信機１３８の場合には、本発明の先行歪システムの出力のところで検出した信号は、ログ・アンプ１４０に供給される。ログ・アンプ１４８の出力は、信号検出装置１５０に供給され、上記信号検出装置は、その入力信号がある域値より上であることを示すために、「エネルギー検出」信号（例えば、パルス、電圧）を発生する。上記域値は、あるレベルまたは振幅の信号が、先行歪システムの入力のところに存在する場合には、信号は掃引受信機１４６により受信され、ログ・アンプ１４８により処理され、信号検出装置１５０により検出される。この信号検出装置は、「エネルギー検出」信号を（経路１５２を通して）タイマー積分装置１４２に送る。

【００１７】

信号検出装置１５０は、また、（経路１５２上の信号と同じフォーマットである場合もあるし、同じフォーマットでない場合もある）他の「エネルギー検出」信号を、経路１５４を通してＶＣＯ１４４に送り、ＶＣＯが発振している周波数による掃引を一定の時間の間反対方向へスタートさせる。信号検出装置１５０から「エネルギー検出」信号を受信した場合には、タイマー積分装置１４２は、経路１５６を通してＶＣＯ１４４に対する「掃引速度／範囲」信号を発生する。掃引速度／範囲信号は、ＶＣＯ１４４（および、それ故、掃引フィルタ１３８）に、ある掃引速度で、掃引領域または走査領域ｘ、またはその一部を掃引させる。この時点で、掃引受信機１３８は、本発明の先行歪システムの出力（すなわち、経路１３５）のところに存在する信号を受信している。受信信号は、ログ・アンプ１４０に供給され、このログ・アンプの出力は、タイマー積分装置１４２に送られる。タイマー積分装置１４２は、周知の方法で実行される平均化回路である。すなわち、タイマー積分装置１４２は、その入力の特性（例えば、振幅、位相）の平均（例えば、統計的平

均、加重平均、算術的平均）を算出する。タイマー積分装置１４２の出力は、ヌル回路１１９に供給される。

【００１８】

ヌル回路１１９は、その入力に供給された信号の特性を、利得／位相回路１２２に供給される制御信号に変換する任意の周知の回路である。利得／位相回路１２２は、その入力のところの信号の利得および／または位相を修正するように構成されている。それ故、点Ａのところで分離した歪信号は、ヌル回路１１９が発生する制御信号により修正される。

【００１９】

ヌル回路１１９は、点Ａのところの歪が、利得／位相回路１２２、および（コンバイナ１３０と）結合しているアンプ１２０により処理された後、経路１１５上に現われる信号により処理されるように、経路１１７上の結果として得られる歪信号が、（コンバイナ１３０およびスプリッタ１２８を通して）並列に接続している処理回路１３０Ａ－１３０Ｈによる歪の反対（すなわち、振幅はほぼ等しいが、位相が１８０＋／－１度ずれている）になるように構成される。それ故、修正され、分離された歪が、並列に接続している処理回路１３０Ａ－１３０Ｈに供給されると、この歪は、経路１３５上に現われる処理回路による歪が、ほぼ打ち消されるよう、上記処理回路による歪を打ち消すために結合される。

【００２０】

並列に接続している処理回路による歪は、完全に除去されるわけではないので、経路１３５上に現われる信号は、処理回路による歪を幾分含んでいる。経路１３５上に現われる信号の一部（すなわち、処理回路による歪の残りと入力信号を含む先行歪システムの出力信号）は、経路１６６を通して差回路１３６に供給される。経路１６２上に現われる信号は、遅延回路１６０により遅延した（スプリッタ１８２、経路１７４、スプリッタ１７２および経路１７０を通しての）入力信号の写しであることに留意されたい。遅延回路１６０による遅延は、入力信号が、スプリッタ１８２、利得／位相回路１８０、ループ１、ループ２、スプリッタ１２８、並列に接続している処理回路１３０Ａ－１３０Ｈ、コンバイナ１３２、カプラ１３４、経路１６６中を伝播している間に起こした遅延が、ほぼスプリッタ１８２、経路１７４、スプリッタ１７２、経路１７０および経路１６２を通っている間に受けた遅延にほぼ等しくなるようになっている。コンバイナ１３０および１３２は、その出力のところに現われる信号が、その入力に供給された信号の組合せ（例えば、代数和）である任意の周知の回路であることに留意されたい。

【００２１】

差回路１３６は、経路１６６上の信号（入力信号＋残留歪）と、経路１６２上の信号（入力信号）との間の差（すなわち、代数差）を発生する。結果として得られる差信号は、経路１３７を通して掃引受信機１３８に供給され、経路１５８上に現われる。代数的な表現をすると、（経路１６６上の入力信号＋残留歪）－（経路１６２上の入力信号）＝経路１６６および１６２上の入力信号の振幅および位相が等しいと仮定した場合の残留歪ということになる。経路１３７上の残留入力信号は、掃引受信機１３８により濾過される。何故なら、上記受信機は、供給された入力信号の周波数帯域幅の外側に位置する、走査領域ｘであるからである。経路１３７上の残留歪は、掃引受信機１３８により検出され、ログ・アンプ１４０、タイマー積分装置１４２およびヌル回路１１９に供給されるが、ヌル回路は残留歪を低減するために制御信号を発生する。

【００２２】

経路１５８上の信号（すなわち、残留歪および残留信号）は、ログ・アンプ１７６、ヌル回路１７８および利得／位相回路１８０に供給される。経路１５８上に現われる残留歪の振幅は、相対的に、残留入力信号の振幅より遥かに小さいので、ログ・アンプ１７６は、事実上、残留入力信号だけを検出する。残留入力信号は、処理回路を通る前の入力信号と、処理回路を通った後の入力信号との間の差を表わす。ヌル回路１７８が発生した制御信号は、利得／位相回路１８０が、経路１７５を通して供給された、入力信号の振幅および位相を調整するようになっているので、スプリッタ１０２に供給される信号の振幅は、比較的一定している。それ故、（差回路１３６を通して）経路１５８、ログ・アンプ１７６

、ヌル回路１７８への経路１６６は、自動利得制御（ＡＧＣ）回路である。ＡＧＣ回路は、ループ１に供給される信号の振幅を調整することにより、（経路１３５上の）出力信号の振幅を比較的一定に維持しようとする。

【００２３】

減衰器１０９（例えば、可変抵抗）は、第一の回路１０８の出力側に設置され、その結果、並列に接続している処理回路１３０Ａ－１３０Ｈに供給される入力信号を小さくすることができる。減衰器１０９が動作して、経路１１７上の入力信号を小さくすると、本発明の先行歪システムのＡＧＣ回路は、（経路１３５上の）出力信号の振幅を一定に維持するために、利得位相回路１８０を通して供給された入力信号をさらに増幅し、その結果、第一の回路１０８は、信号を相対的にもっと高いエネルギーまたは電力で処理することになる。相対的にもっと高いエネルギーの入力信号が、第一の回路１０８に供給されるので、第一の回路１０８による歪は、並列に接続している処理回路１３０Ａ－１３０Ｈによる歪により緊密な関係を持つか、上記歪をより緊密に追跡することになる。それ故、第一の回路１０８および処理回路１３０Ａ－１３０Ｈによる各歪は、もっと緊密な関係を持つようになり、上記歪を、すでに説明したように、相互に事実上打ち消すために使用することができる。それ故、減衰器１０８は、処理回路による歪をさらに低減するために使用することができる。

【図面の簡単な説明】

【図１】本発明の自動先行歪システムを示す図である。

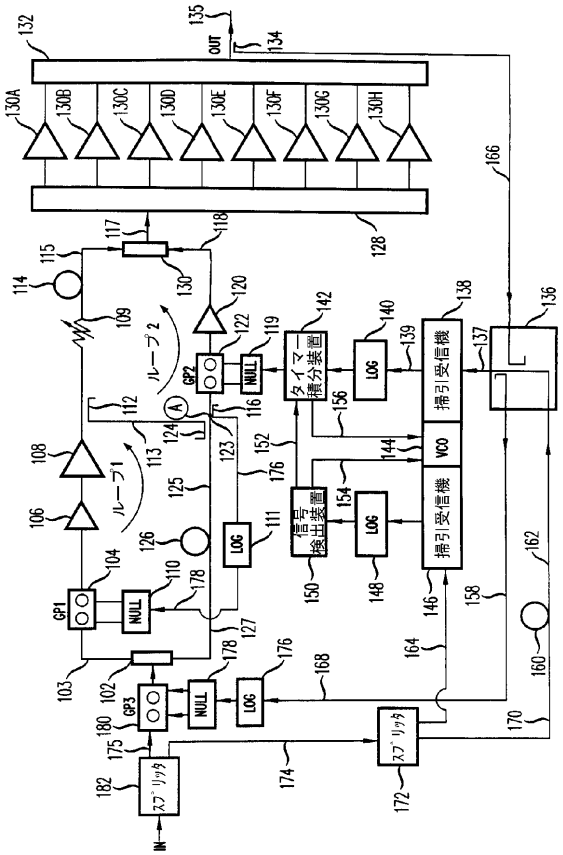
【図２】Ａは、本発明の自動先行歪システムに供給される信号のスペクトルを示す図である。

Ｂは、本発明の先行歪システムの出力のところに供給された信号のスペクトルを示す図である。

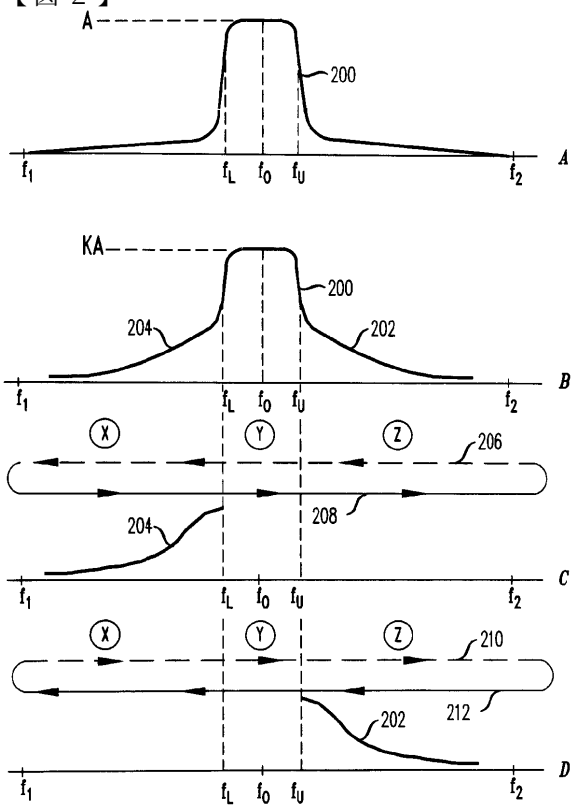
Ｃは、図２Ｂのスペクトルの左側波帯、走査回路の走査経路および戻り経路を示す図である。

Ｄは、図２Ｂのスペクトルの右側波帯、走査回路の走査経路および戻り経路を示す図である。

【図１】


OUT
IN
ループ2
ループ1
GP1
GP2
GP3
NULL
LOG
VCO
信号検出装置
タイマー積分装置
掃引受信機
ｽﾌﾟﾘｯﾀ

【図２】


A
KA
B
C
D
200
202
204
206
208
210
212
X
Y
Z
f_1
f_L
f_0
f_U
f_2

フロントページの続き

(74)代理人 100104352
弁理士 朝日 伸光
(72)発明者 ロバート エヴァン メイヤー
アメリカ合衆国 ０７８３４ ニュージャーシィ，デンヴィル，スピアー レーン ３０

審査官 吉村 博之

(56)参考文献 特許第２５７４４８２（ＪＰ，Ｂ２）
特開平０９－００８５６１（ＪＰ，Ａ）
特公昭６３－０５８４０６（ＪＰ，Ｂ１）
国際公開第９３／０１９５２１（WO，Ａ１）
特開平１１－０１７４６４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H03F 1/00-3/72